

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/336 (2006.01)

H01L 21/84 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510106745.7

[43] 公开日 2006 年 5 月 3 日

[11] 公开号 CN 1767159A

[22] 申请日 2005.8.30

[74] 专利代理机构 中国专利代理(香港)有限公司

[21] 申请号 200510106745.7

代理人 韦欣华 李连涛

[30] 优先权

[32] 2004.8.30 [33] JP [31] 251036/04

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 小路博信 前川慎志 吉住健辅
本田达也 铃木幸惠 川俣郁子
山崎舜平

权利要求书 4 页 说明书 76 页 附图 48 页

[54] 发明名称

显示装置的生产方法

[57] 摘要

本发明提供了一种用于制造显示装置的方法，该显示装置具有高速工作的 TFT，同时利用少量光掩模并提高了材料的应用效率，其中阈值很难发生改变。在本发明中，将催化成分用于非晶形半导体膜中，对该非晶形半导体膜进行加热而形成结晶半导体膜。从该结晶半导体膜中清除掉膜该催化成分之后，制成具有平面结构的顶栅型薄膜晶体管。此外，通过使用选择性地形成显示装置元件的微滴释放法，可简化该过程并降低材料的损耗。

1. 一种制造显示装置的方法，包括：
在绝缘表面上形成非晶形半导体层；
将金属成分加入到所述非晶形半导体层中，通过加热使所述非晶形半导体层结晶，以形成结晶半导体层；
形成与所述结晶半导体层接触的、具有一种电导性的半导体层；
对所述结晶半导体层和具有一种电导性的半导体层进行加热；
使具有一种电导性的半导体层形成图案，以形成源极区和漏极区；
在所述源极区和漏极区上释放包含导电材料的组合物，从而选择性地形成源极层和漏极层；
在所述结晶半导体层、所述源极层和漏极层上形成栅极绝缘层；以及
在所述栅极绝缘层上形成栅极层。
2. 按照权利要求 1 的方法，其中通过选择性地释放包含导电材料的组合物形成所述栅极层。
3. 按照权利要求 1 的方法，
其中在所述栅极绝缘层中形成伸至所述源极层或漏极层的开口，且
在所述开口中形成像素电极层，以连接于所述源极层或漏极层。
4. 按照权利要求 1 的方法，其中在所述栅极层和栅极绝缘层上形成绝缘层，
在所述栅极绝缘层和绝缘层中形成伸至所述源极层或漏极层的开口，
在所述开口中形成布线层，以与所述源极层或漏极层接触，且
在与所述布线层接触的绝缘层上形成像素电极层。
5. 按照权利要求 4 的方法，其中通过释放包含绝缘材料的组合物选择性地形成所述绝缘层。
6. 一种制造显示装置的方法，包括：
在绝缘表面上形成非晶形半导体层；
将金属成分加入到所述非晶形半导体层中，并通过加热，使所述非晶形半导体层结晶，以形成结晶半导体层；
在所述结晶半导体层上形成沟道保护层；

- 在所述结晶半导体层和所述沟道保护层上形成具有一种电导性的半导体层；
对所述结晶半导体层和具有一种电导性的半导体层进行加热；
使具有一种电导性的半导体层形成图案，以形成源极区和漏极区；
5 在所述源极区和漏极区上释放包含导电材料的组合物，以选择性地形成源极层和漏极层；
在所述结晶半导体层、所述沟道保护层、所述源极层和漏极层上形成栅极绝缘层；以及
在所述栅极绝缘层上形成栅极层。
10 7. 按照权利要求 6 的方法，其中通过选择性地释放包含导电材料的组合物形成所述栅极层。
8. 按照权利要求 6 的方法，
其中在所述栅极绝缘层中形成伸至所述源极层或漏极层的开口，且
在开口中形成像素电极层，以连接于所述源极层或漏极层。
15 9. 按照权利要求 6 的方法，其中在所述栅极层和栅极绝缘层上形成所述绝缘层，
在所述栅极绝缘层和绝缘层中形成伸至所述源极层或漏极层的开口，
在所述开口中形成布线层，以与所述源极层或漏极层接触，且
在与所述布线层接触的绝缘层上形成像素电极层。
20 10. 按照权利要求 9 的方法，其中通过释放包含绝缘材料的组合物选择性地形成所述绝缘层。
11. 用于制造显示装置的方法，包括：
在绝缘表面上形成第一半导体层；
将金属成分加入到所述第一半导体层中并对所述第一半导体层进行加热；
25 形成与所述第一半导体层接触的、包括第一杂质成分的第二半导体层；
对所述第一半导体层和包括第一杂质成分的第二半导体层进行加热；
清除掉包括第一杂质成分的第二半导体层；
将第二杂质成分加入到所述第一半导体层中，以形成源极区和漏极区；
在所述源极区和漏极区上释放包含导电材料的组合物，以选择性地形成源
30 极层和漏极层；

在所述结晶半导体层、所述源极层和漏极层上形成栅极绝缘层；以及
在所述栅极绝缘层上形成栅极层。

12. 按照权利要求 11 的方法，其中形成包括有 He、Ne、Ar、Kr 和 Xe 中的一种或多种作为第一杂质成分的第二半导体层。

5 13. 按照权利要求 11 的方法，其中加入选自于磷、氮、砷、锑以及铋中的一种或多种，作为第二杂质成分。

14. 按照权利要求 11 的方法，其中通过选择性地释放包含导电材料的组合物形成所述栅极层。

15. 按照权利要求 11 的方法，

10 其中在所述栅极绝缘层中形成伸至所述源极层或漏极层的开口，且
在开口中形成像素电极层，以与所述源极层或漏极层相连。

16. 按照权利要求 11 的方法，其中在所述栅极层和栅极绝缘层上形成所述绝缘层，

在所述栅极绝缘层和绝缘层中形成伸至所述源极层或漏极层的开口，
15 在所述开口中形成布线层，以与所述源极层或漏极层接触，且
在与所述布线层接触的绝缘层上形成像素电极层。

17. 按照权利要求 16 的方法，其中通过释放包含绝缘材料的组合物选择性地形成所述绝缘层。

18. 用于制造显示装置的方法，包括以下步骤：

20 在绝缘表面上形成第一半导体层；
将金属成分加入到所述第一半导体层中，并对所述第一半导体层进行加热；

25 形成与所述第一半导体层接触的、包括第一杂质成分的第二半导体层；
对所述第一半导体层和具有第一杂质成分的第二半导体层进行加热；

清除掉包括第一杂质成分的第二半导体层；

在所述第一半导体层的沟道形成区域上形成沟道保护层；

将第二杂质成分加入到所述第一半导体层中，以形成源极区和漏极区；

在所述源极区和漏极区上释放包含导电材料的化合物，以选择性地形成源极层和漏极层；

30 在所述结晶半导体层、所述沟道保护层、所述源极层和漏极层上形成栅极

绝缘层；以及

在所述栅极绝缘层上形成栅极层。

19. 按照权利要求 18 的方法，其中形成包括有 He、Ne、Ar、Kr 和 Xe 中的一种或多种作为第一杂质成分的第二半导体层。

5 20. 按照权利要求 18 的方法，其中加入选自于磷、氮、砷、锑以及铋中的一种或多种，作为第二杂质成分。

21. 按照权利要求 18 的方法，其中通过选择性地释放包含导电材料的组合物形成所述栅极层。

22. 按照权利要求 18 的方法，

10 其中在所述栅极绝缘层中形成伸至所述源极层或漏极层的开口，且在开口中形成像素电极层，以与所述源极层或漏极层相连。

23. 按照权利要求 18 的方法，其中在所述栅极层和栅极绝缘层上形成所述绝缘层，

在所述栅极绝缘层和绝缘层中形成伸至所述源极层或漏极层的开口，

15 在所述开口中形成布线层，以与所述源极层或漏极层接触，且在与所述布线层接触的绝缘层上形成像素电极层。

24. 按照权利要求 23 的方法，其中通过释放包含绝缘材料的组合物选择性地形成所述绝缘层。

显示装置的生产方法

5 技术领域

本发明涉及一种用于生产显示装置的方法。

背景技术

近年来，以液晶显示器（LCD）和场致发光（EL）显示器为代表的、作为替代传统CRT显示装置的平板显示器（FPDs）已经得到广泛关注。尤其是，
10 开发配备有大尺寸有源矩阵液晶面板的大面积液晶电视装置已经成为液晶面板生产者的主要问题。此外，近年来大面积EL电视装置的发展跟随着液晶显示装置的发展。

将利用非晶硅的薄膜晶体管（在下文中，也称为TFT）用作驱动传统液晶显示装置或EL显示装置（在下文中也称之为光发射显示装置）中每个像素的
15 半导体元件。

同时，由于液晶材料等原因，使视角特性和高速操作受到限制，从而使传统的液晶电视装置在图像去模糊方面具有缺点。近年来，已将OCB（光学补偿弯曲）模式作为一种新的显示模式，用于解决上述问题（见非专利文献1）。

非专利文献1：Yasuaki Nagahiro等人，Nikkei Microdevices'Flat Panel
20 Display2002年年鉴，Nikkei BP Marketing公司，2001年10月，102-109页。

然而，当利用流过其中的直流电流对使用非晶形半导体膜的TFT进行驱动时，阈值容易发生变化，从而很容易导致TFT的特性发生变化。因此，会导致在将上述使用非晶形半导体膜的TFT用在开关像素内的光发射显示装置的亮度发生波动。上述现象在对角线为30英寸或更大尺寸（典型地，40英寸或更大）
25 的大面积电视装置上尤其显著，而这会导致图像质量变差的严重问题。

此外，为了提高LCD的图像质量，已经考虑了将可以以高速操作的开关元件用在利用OCB模式或其相似物的液晶显示装置内。然而，使用非晶形半导体膜的TFT在高速操作方面受到限制。因此，很难得到高性能的液晶显示装置。

30 发明内容

考虑到上述问题，本发明的一个目的是提供一种方法，用于制造出具有拥有少量光掩模能以高速工作的 TFT 的显示装置，其中很难引起阈值发生变化。而且，本发明的另一个目的是提供一种方法，用于制造具有极好开关特性和对比度的显示装置。

5 为了解决上述传统技术中的问题，本发明提供以下对策。

按照本发明，在非晶形半导体膜中添加催化成分，然后将其烘烤成结晶半导体膜。从该结晶半导体膜中清除掉催化成分之后，就制成了顶栅平面薄膜晶体管。按照本发明，可通过选择性形成显示装置构造元件的微滴释放法来简化该过程并降低材料的损耗。并且，作为按照本发明的显示装置，可给出光发射10 元件和 TFT 相互连接的光发射显示装置，其中在光发射显示装置中，将包括有发出所谓场致发光的有机材料的层、或有机材料和无机材料的混合物的层插在电极之间，还可给出将包含有液晶材料的液晶元件用作显示元件的液晶显示装置以及类似物。

本发明的一个特征在于，在非晶形半导体膜中添加有促进或加速结晶的成分（由于该成分主要表示金属成分，因此以下也称为金属成分或催化成分），15 然后进行烘烤使之成为结晶半导体膜。在该结晶半导体膜上形成具有属于成分周期表第 15 组中成分的半导体膜或者具有稀有气体成分的半导体膜，然后进行烘烤。从该结晶半导体膜清除掉该金属成分之后，就形成了反向交错的薄膜晶体管。当将具有属于成分周期表第 15 组中成分的半导体膜形成在该结晶半20 导体膜上时，将具有属于成分周期表第 15 组中成分的半导体膜用作源极区和漏极区，以形成 n-沟道薄膜晶体管。而且，将属于成分周期表第 13 组中的成分添加到具有属于成分周期表第 15 组中成分作为赋予 n-型电导性的杂质成分的半导体膜中，作为赋予 p-型电导性杂质成分，从而形成 p-沟道薄膜晶体管。此外，当形成具有稀有气体成分的半导体膜时，在执行热处理之后，清除掉具有稀有气体成分的半导体膜，然后形成源极区和漏极区，以便形成 n-沟道或 p-25 沟道薄膜晶体管。

在本发明的一个方面中，用于制造显示装置的方法包括以下步骤：在绝缘表面上形成非晶形半导体层；将金属成分加入到该非晶形半导体层中；烘烤并使该非晶形半导体层结晶，以形成结晶半导体层；形成与该结晶半导体层接触的、具有一种电导类型的半导体层；对该结晶半导体层和具有一种电导类型的30

半导体层进行加热；使该具有一种电导类型的半导体层形成图案；形成源极区和漏极区；在该源极区和漏极区上释放包含有导电材料的组合物，以形成源极层和漏极层；在该结晶半导体层、该源极层和漏极层上形成栅极绝缘层；并在该栅极绝缘层上形成栅极层。

5 在本发明的另一方面中，用于制造显示装置的方法包括以下步骤：在绝缘表面上形成非晶形半导体层；将金属成分加入该非晶形半导体层中；烘烤并使该非晶形半导体层结晶，以形成结晶半导体层；在该结晶半导体层上形成沟道保护层；在该结晶半导体层和该沟道保护层上形成具有一种电导类型的半导体层；对该结晶半导体层和具有一种电导类型的半导体层进行加热；使该具有一种电导类型的半导体层形成图案，以形成源极区和漏极区；在该源极区和漏极区上选择性地释放包含有导电材料的组合物，以形成源极层和漏极层；在该结晶半导体层、该沟道保护层、该源极层和漏极层上形成栅极绝缘层；并在该栅极绝缘层上形成栅极层。

10 在本发明的另一方面中，用于制造显示装置的方法包括以下步骤：在绝缘表面上形成第一半导体层；将金属成分加入该第一半导体层中；对该第一半导体层进行加热；形成与该第一半导体层接触的、具有第一杂质成分的第二半导体层；对该第一半导体层和具有第一杂质成分的第二半导体层进行加热；清除掉具有第一杂质成分的第二半导体层；将第二杂质成分加入该第一半导体层中，以形成源极区和漏极区；在该源极区和漏极区上选择性地释放包含有导电材料的组合物，以形成源极层和漏极层；在该结晶半导体层、该源极层和漏极层上形成栅极绝缘层；并在该栅极绝缘层上形成栅极层。

15 在本发明的另一方面中，用于制造显示装置的方法包括以下步骤：在绝缘表面上形成第一半导体层；将金属成分加入该第一半导体层中；对该第一半导体层进行加热；形成与该第一半导体层接触的、具有第一杂质成分的第二半导体层；对该第一半导体层和具有第一杂质成分的第二半导体层进行加热；清除掉具有第一杂质成分的第二半导体层；在该第一半导体层的沟道形成区域中形成沟道保护层；将第二杂质成分加入该第一半导体层中，以形成源极区和漏极区；在该源极区和漏极区上选择性地释放包含有导电材料的组合物，以形成源极层和漏极层；在该结晶半导体层、该沟道保护层、该源极层和漏极层上形成20 棚极绝缘层；并在该棚极绝缘层上形成棚极层。

按照本发明，可形成具有结晶半导体膜的平面结构的顶栅型薄膜晶体管。具有按照本发明所形成的结晶半导体膜的 TFT 与利用非晶形半导体膜所形成的 TFT 相比，具有更高的迁移率。而且，除了包括有赋予 p-型电导性（受主成分）的杂质成分或 n-型电导性（施主成分）的杂质成分之外，源极区和漏极区还包括促进结晶的金属成分。因此，可形成具有低电阻率的源极区和漏极区。结果，可制造出必须以高速操作的显示装置。

与利用非晶形半导体膜所形成的薄膜晶体管相比，按照本发明利用结晶半导体膜所形成的薄膜晶体管在特征上的波动可以降低。因此，也可降低显示性能中的不均匀性，从而有可能制造出高可靠性的显示装置。

此外，在形成薄膜时，通过吸气步骤清除掉混入在半导体膜中的金属成分，从而可减小截止电流。因此，通过在显示装置的开关元件中提供上述 TFT，可提高对比度。

此外，按照本发明，可利用最少化材料消耗而降低成本，从而有可能以高产量制出高性能，高可靠性的显示装置。

15 附图说明

图 1A 和图 1B 是解释根据本发明的显示装置的横截面图；

图 2A 是顶视图，图 2B 和图 2C 是横截面图，用来解释根据本发明的制造显示装置的方法；

图 3A 是顶视图，图 3B 和图 3C 是横截面图，用来解释根据本发明的制造显示装置的方法；

图 4A 是顶视图，图 4B 和图 4C 是横截面图，用来解释根据本发明的制造显示装置的方法；

图 5A 是顶视图，图 5B 和图 5C 横截面图，用来是解释根据本发明的制造显示装置的方法；

25 图 6A 到图 6D 是解释根据本发明的制造显示装置方法的横截面图；

图 7A 到图 7D 是解释根据本发明的制造显示装置方法的横截面图；

图 8A 到图 8F 是解释根据本发明的制造显示装置方法的横截面图；

图 9A 到图 9E 是解释根据本发明的制造显示装置方法的横截面图；

图 10A 到图 10E 是解释根据本发明的制造显示装置方法的横截面图；

30 图 11A 到图 11E 是解释根据本发明的制造显示装置方法的横截面图；

-
- 图 12A 到图 12F 是解释根据本发明的制造显示装置方法的横截面图;
- 图 13A 到图 13E 是解释根据本发明的制造显示装置方法的横截面图;
- 图 14A 到图 14C 是解释根据本发明的制造显示装置方法的横截面图;
- 图 15A 和图 15B 是解释根据本发明的制造显示装置方法的横截面图;
- 5 图 16A 是顶视图, 图 16B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 17A 是顶视图, 图 17B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 10 图 18A 是顶视图, 图 18B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 19A 是顶视图, 图 19B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 20A 是顶视图, 图 20B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 15 图 21A 是顶视图, 图 21B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 22A 是顶视图, 图 22B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 23A 是顶视图, 图 23B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 20 图 24A 是顶视图, 图 24B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 25A 是顶视图, 图 25B 是横截面图, 用来解释根据本发明的制造显示装置的方法;
- 图 26A 和图 26B 是解释根据本发明的制造显示装置方法的横截面图;
- 25 图 27A 到 27E 示出了应用了本发明的保护电路的附图;
- 图 28 示出了可用在本发明内的激光束直接写入装置的结构的附图;
- 图 29 示出了可应用到本发明内的用于滴落液晶的方法的附图;
- 图 30A 到 30F 是可应用到本发明内的像素结构的等效电路图;
- 30 图 31 是示出了可应用到本发明内的微滴释放装置结构的附图;

图 32A 到 32D 是应用本发明的电子设备的附图；
图 33A 到 33C 是根据本发明的显示装置的顶视图；
图 34A 到 34B 是根据本发明的显示装置的顶视图；
图 35 是示出了根据本发明的显示模块结构的横截面图；
5 图 36 是示出了根据本发明的显示模块结构的横截面图；
图 37A 和 37B 是应用本发明的电子设备的附图；
图 38A 和 38B 是解释根据本发明的制造显示装置方法的横截面图；
图 39A 和 39C 是横截面图，图 39B 和 39D 是顶视图，用来解释根据本发
明的制造显示装置的方法；
10 图 40 是解释根据本发明的显示装置的附图；
图 41A 到 41C 是解释根据本发明的薄膜晶体管的横截面图；
图 42 是解释根据本发明的显示模块结构的横截面图；
图 43A1 到 43C1 是顶视图，图 43A2 到 43C2 是横截面图，用来解释根据
本发明的显示装置；
15 图 44 是解释根据本发明的显示模块结构的横截面图；
图 45A 到 45D 是示出了可应用到本发明内的光发射元件结构的横截面图；
图 46A 到 46C 是示出了根据本发明的显示装置的横截面图；
图 47A 到 47F 是示出了根据本发明的显示装置的横截面图；
图 48A 和 48B 是示出了根据本发明的显示装置的横截面图。
20 具体实施方式
实施方式1

在下文中将参考附图描述根据本发明的实施方式。对于本领域的普通技术
人员来说容易理解的是，无需脱离本发明的目的和范围，可对在此所公开的
实施方式和细节进行各种修改和变化。本发明不应局限于下面所给出的实施方式
25 的描述。在所有附图中用相同的附图标记表示相同的部分或具有相似功能的部
分，因而省略了对其的重复描述。

图 33A 是示出了根据本发明的显示板结构的顶视图。在具有绝缘表面的
基板 2700 上形成有像素 2702 以矩阵形式排列在其上的像素部分 2701，扫描线
输入端子 2703 和信号线输入端子 2704。可根据不同的标准确定像素的数目。
30 对于 XGA，像素的数目可以是 $1024 \times 768 \times 3$ (RGB)，并且对于 UXGA，像

素数目可以是 $1600 \times 1200 \times 3$ (RGB)。在形成符合全规格高分辨率的显示板的情况下，像素的数目可以是 $1920 \times 1080 \times 3$ (RGB)。

通过使从扫描线输入端子 2703 处延伸的扫描线与从信号线输入端子 2704 处延伸的信号线交叉而使像素 2702 排布成矩阵形式。每个像素 2702 包括开关元件和连接到开关元件的像素电极。TFT 是开关元件的代表性例子。将 TFT 的栅极侧连接到扫描线并且将其源极或漏极侧连接到信号线，以允许通过来自于外部的信号输入来单独地控制各个像素。

图 33A 示出了通过外部驱动电路对将要输入到扫描线和信号线内的信号进行控制的显示板结构。如图 34A 中所示，可利用 COG (玻璃上芯片) 技术将驱动 IC2751 安装在基板 2700 上。如图 34B 中所示，可将 TAB (磁带自动连接) 技术用作另一个安装的例子。驱动 IC 可形成在单个液晶半导体基板上或利用 TFT 的玻璃基板上。在图 34A 和 34B 内，驱动 IC2751 分别连接到 FPC (柔性印刷电路) 2750 上。

在形成在像素内的 TFT 是利用具有高结晶性的多晶 (微晶) 半导体而制成的情况下，可以如图 33B 所示般的将扫描线驱动电路 3702 集成在基板 3700 上。在图 33B 内，附图标记 3701 表示像素部分，并且信号线驱动电路也和图 33A 中一样是通过外部驱动电路来对其进行控制的。当形成在各个像素内的 TFT 是利用多晶 (微晶) 半导体、单晶半导体或具有高迁移率的相似物而形成的时候，可以如图 33C 所示般在玻璃基板 4700 上提供扫描线驱动电路 4702 和信号线驱动电路 4704。

本发明的一个特点在于：将用于制造显示板诸如布线层、电极的导电层和用于形成预定图案的掩模层所必须材料中的至少一种或多种选择性地形成为一种预期形状或多种预期形状，从而制作显示装置。本发明适用于所有具有预定形状的组成元件，象导电层如栅极层、源极层和漏极层，半导体层，掩模层，绝缘层及相似物，它们用于形成薄膜晶体管或显示装置。将用于形成导电层、绝缘层或相似物的以及将出于某种目的所制备的组合物液体选择性地释放 (喷射) 到其上以形成预定图案的微滴释放 (喷射) 法 (根据其系统也称之为油墨溅射法) 用作选择性地形成具有预定图形的方法。此外，可使用可对具有预定图形的材料进行转印或写入的技术，如各种印刷技术 (例如，用于形成预定图案的技术如丝网印刷、胶版 (平板) 印刷、relief printing、凸版印刷)。

本实施方式中使用对包含具有流动性的材料的组合物进行释放（喷射）以形成预定图形的技术。在将要形成图案的目标区域中释放包含将要成形的材料的微滴，然后，例如通过烘烤和干燥以使液体固化，由此得到预定的图案。

图 31 中示出了一种用于微滴释放法的微滴释放装置的形式。微滴释放装置 1403 的各个喷头 1405 和 1412 连接到控制装置 1407 上。通过利用计算机 1410 来控制各个喷头，可以写出已预先在计算机内编程的预定图案。例如，可以参考在基板 1400 上所提供的标记 1411 来确定形成图案的时间。另一选择是，可将基板 1400 的边沿确定为参考点。通过成像装置 1404 来检测关于标记 1411 的信息，并且在图像处理装置 1409 内将该信息转换成数字信号。当计算机 1410 识别了数字信号时，产生控制信号并且将该信号传送给控制装置 1407。作为成像装置 1404，可使用电荷耦合器件（CCD）或利用了互补金属氧化物半导体（CMOS）的图像传感器。当然，在记录介质 1408 内存储有将要形成在基板 1400 上图案的信息。基于上述关于图案的信息，将控制信号传送给控制装置 1407，从而可单独控制微滴释放装置 1403 的各个喷头 1405 和 1412。通过管道从材料供应源 1413 和 1414 分别向喷射头 1405 和 1412 提供将要释放的材料。

在喷头 1405 的内部，提供有用虚线 1406 表示的、其中充满有液体材料的空间以及是排放口的喷嘴。虽然附图中没有示出，但喷头 1412 也可包括与喷头 1405 相同的内部结构。当喷头 1405 和喷头 1412 的喷嘴大小互相不同时，可以利用不同的材料同时写下具有不同宽度的图案。可以通过一个喷头分别释放导电材料、有机材料、无机材料或相似物以写入图案。例如，当在大面积中写入如层间薄膜的图案时，可通过多个喷嘴同时释放相同的材料以写入薄膜，从而可提高产量。在利用大尺寸基板的情况下，喷头 1405 和 1412 可以在基板上以箭头所示方向自由地扫描，并因此可以自由地设定将要写入的区域。因此，可在同一个基板上写入多个相同的图案。

在本发明中，在基板形成图案的处理中，可执行利用光对包含有光敏抗蚀剂或光敏物质的材料进行照射以及利用光使其曝光的步骤。曝光处理中所使用的光不受特殊限定，可使用红外线光、可见光、紫外线光或其组合中的任何一种。例如，可使用由紫外线灯、不可见光、卤素灯、金属卤化物灯、氙弧灯、炭棒弧光灯、高压钠气灯或高压水银所发出的灯。在上述情况下，光源可在所需周期内发光或可发光多次。

此外，也可使用激光。当在曝光处理内使用激光时，可更准确地对目标区域执行曝光处理，从而也可对形成在目标区域内的目标进行更准确地处理。将参考图 28 描述用于在处理区域内写入激光（也称之为激光束）的激光写入装置，可将其用于本发明中。因为把将要利用激光处理的区域选择为利用激光直接对其进行照射而不是通过掩模或相似物利用激光对其照射，所以在本实施方式中利用激光直接写入装置。如图 28 中所示，激光直接写入装置 1001 包括：用于在激光照射中执行各种控制的个人计算机（下文中称之为 PC）1002；用于振荡激光的激光振荡器 1003；激光振荡器 1003 的电源 1004；用于使激光衰减的光学系统（ND 滤波器）1005；用于调制激光强度的声光调制器（AOM）1006；用于放大或缩小激光截面的透镜；光学系统 1007，包括用于改变光路的反射镜及类似物；具有 X 台和 Y 台的基板传送机构 1009；用于将由 PC 1002 输出的控制数据转换为数字/模拟数据的 D/A 转换器 1010；用于根据由 D/A 转换器输出的模拟电压控制声光调制器 1006 的驱动器 1011；和用于输出用来驱动基板传送机构 1009 的驱动信号的驱动器 1012。

作为激光振荡器 1003，可使用能振荡紫外线光、可见光或红外线光的激光振荡器。作为激光振荡器，可使用如 KrF、ArF、XeCl 和 Xe 的准分子激光振荡器，如 He、He-Cd、Ar、He-Ne 和 HF 的气体激光振荡器，利用如其中添加了 Cr、Nd、Er、Ho、Ce、Co、Ti 或 Tm 的 YAG、GdVO₄、YVO₄、YLF 和 YalO₃ 晶体的固态激光振荡器，和如 GaN、GaAs、GaAlAs 和 InGaAsP 的半导体激光振荡器。此外，优选在固态激光振荡器中应用基波的第二到第五谐波。

接下来，将描述利用激光直接写入装置对物质（表面）所进行的曝光处理。当将基板 1008 置于基板传送机构 1009 内时，PC 1002 通过附图中未示出的摄像机检测标记在基板上的标记的位置。PC 1002 基于通过摄像机所检测到的标记的位置数据和预先输入到 PC 1002 内的写入图案数据，产生用于移动基板传送机构 1009 的传送数据。此后，PC 1002 通过驱动器 1011 控制由声光调制器 1006 输出的光量，并利用光学系统 1005 使由激光振荡器 1003 输出的激光衰减，从而用声光调制器 1006 控制激光的光量以使其具有预定光量。同时，通过光学系统 1007 使由声光调制器 1006 输出的激光（激光点）光路和形状发生变化，并通过透镜来会聚光。此后，将已会聚的激光照射到形成在基板上的目标材料上，从而改变目标材料的性质。此刻，控制基板传送机构 1009，使其根据 PC 1002

所产生的传送数据在 X 方向和 Y 方向中发生移动。由此，将激光照射到预定部分，从而使目标材料经受曝光处理。

结果是，在由激光所照射区域内目标材料暴露在激光下。光敏物质大致可分为负类型和正类型。在负类型光敏物质的情况下，处于暴露于光之下的部分 5 发生了化学反应，并且利用显影液只留下发生了化学反应的部分，从而形成图案。同时，在正类型光敏物质的情况下，处于暴露于光之下的部分发生了化学反应，并且利用显影液溶解掉发生了化学反应的部分，而保留未发生化学反应的部分将其作为图案。因为目标材料的物质会使激光的能量部分地转换成热量，10 并且该热量会与部分的目标材料发生化学反应，所以利用激光所照射的目标材料的宽度有时会变得稍大于激光的宽度。此外，对具有较短波长的激光进行会聚从而得到具有较小直径的激光，并且因此优选的是发射出具有短波长的激光来形成具有精确宽度的目标区域。

通过光学系统对激光进行处理，从而在薄膜表面上得到具有点形、圆形、椭圆形、矩形、或线形（更确切的是，细长的矩形）的聚束光。

15 图 28 示出了利用激光对基板的上表面进行照射而使其曝光的例子。另一选择是，也可使用通过适当地改变光学系统和基板传送机构而用激光对基板的后面进行照射的激光束写入装置。

20 虽然此处在移动基板时使激光选择性地照射到基板，但本发明并不限于此。另一选择是，当在 X-Y 轴方向内扫描激光时将激光照射到基板上。在这种情况下，优选的是将多角镜、电流计镜或声光偏转器（AOD）用作光学系统 1007。同样，当基板在 X 和 Y 轴中的一个方向上进行移动时，可在 X 和 Y 轴 1007 中的另一个方向上扫描激光束，从而使基板的预定部分受到激光束的照射。

25 同样，也可以将灯源发出的光与激光束相结合使用。在这种情况下，利用掩模用灯光对大面积进行照射，而仅利用激光对微观区域进行照射。根据上述光照射处理，可以提高生产量，并可以得到形成精确图案的布线基板或相似物。

下面将参考图 1A 和 1B、图 2A 到 2C、图 3A 到 3C、图 4A 到 4C、图 5A 到 5C、图 6A 到 6D、图 7A 到 7D、和图 8A 到 8F 来描述本实施方式。具体地，30 将描述根据本发明的制造显示装置的方法。首先，将描述制造具有顶栅型薄膜晶体管的显示装置的方法，该薄膜晶体管具有平面结构。图 2A、3A、4A 和 5A 是显示装置的像素部分的顶视图。图 2B、3B、4B 和 5B 是沿着 2A、3A、4A

和 5A 中线 A-C 的截面图。图 2C、3C、4C 和 5C 是沿着 2A、3A、4A 和 5A 中线 B-D 的截面图。

作为基板 100，可使用能经受住本发明制造方法中处理温度的、由钡硼硅酸盐玻璃、铝硼硅酸盐玻璃或相似物构成的玻璃基板，石英基板，硅基板，金属基板，不锈钢基板或塑料基板。可以利用 CMP 方法磨平基板 100 的表面以使其水平。可将绝缘层形成在基板 100 上。可利用公知的方法如 CVD、等离子 CVD、溅射和旋转涂覆方法形成由含硅的氧化物材料或含硅的氮化物材料所制成的绝缘层，从而得到单层或叠层结构。可将面积大约是 320mm × 400mm、370mm × 470mm、550mm × 650mm、600mm × 720mm、680mm × 880mm、1000mm × 1200mm、1100mm × 1250mm、或 1150mm × 1300mm 的大面积基板用作基板 100。

优选在基板 100 上形成当作基膜的绝缘层 140。该绝缘层 140 可以防止污染物或相似物渗透过基板 100。通过溅射，例如 PVD（物理气相沉积）、减压 CVD（化学气相沉淀）和等离子 CVD 的 CVD（化学气相沉积），旋转涂覆或相似的方法，利用含硅的氧化物材料或氮化物材料在基板 100 上形成绝缘层 140 当作基膜，以得到单层或多层结构。在该实施方式中，形成厚度为 10-300nm（更优选的是，50-100nm）的氮氧化硅（Si_xO_yN_z）膜，并且利用等离子 CVD 在其上叠置一层厚度为 50-300nm（更优选的是，100-150nm）的氧氮化硅（Si_xO_yN_z）薄膜，从而形成绝缘层 140。

作为绝缘层，可使用氧化硅（SiO_x），氮化硅（Si_xN_y），氧氮化硅（Si_xO_yN_z）（x>y），氮氧化硅（Si_xN_yO_z）（x>y），以及相似物。绝缘层可包括单层或具有两层或多层的叠层结构。此外，在本说明中，用氧氮化硅表示其中氧含量高于氮含量（Si_xO_yN_z）（x>y）的基板，也将其称之为含氮的氧化硅。相似地，用氮氧化硅表示其中氮含量高于氧含量（Si_xN_yO_z）（x>y）的物质，也将其称之为含氧的氮化硅。在该实施方式中，利用 SiH₄、NH₃、N₂O、N₂ 和 H₂ 作为反应气体，形成厚度为 50nm 的氮氧化硅膜，并且利用 SiH₄ 和 N₂O 作为反应气体在其上叠置厚度为 100nm 的氧氮化硅膜。另一选择是，可将氮氧化硅膜的厚度设定为 140nm，并且将叠置在该氮氧化硅膜上的氧氮化硅的厚度设定为 100nm。作为叠置层的其他例子，可使用通过在基板上顺序地叠置氮氧化硅膜、氧氮化硅膜和氮氧化硅膜所形成的叠置结构，或顺序叠置氮化硅薄膜、氧化硅

薄膜、氮化硅薄膜所形成的叠层结构。

优选地，在绝缘层 101 的上层中，形成将要与半导体层接触的、厚度为 0.3 到 5nm 的氮化硅膜或氮氧化硅膜。在上述实施方式中，将加速结晶的金属成分（在本实施方式中使用的是镍）添加到半导体层中，然后通过吸气处理（gettering treatment）将该金属成分清除掉。在氧化硅膜和硅膜之间形成有效的分界面。然而，在其间的分界面中，硅膜内的金属成分与氧化硅内的氧发生反应，从而使金属成分很容易成为金属氧化物（在本实施方式中是氧化镍（NiO_x）），并且因此有时很难利用吸气处理将金属成分清除掉。同样，由于氮化硅膜应力或俘获的影响，使氮化硅膜可能对半导体层的分界面产生负面影响。因此，在绝缘层的顶层内形成 0.3-5nm 厚的氮化硅膜或氮氧化硅膜，与半导体层接触。在该实施方式中，在基板 100 上将氮氧化硅膜和氧氮化硅膜叠置在一起后，在氧氮化硅膜上形成厚度为 0.3-5nm 的氮化硅膜或氮氧化硅膜，从而形成具有三层结构的绝缘层。根据上述结构，可以改进对半导体层内金属成分所进行的吸气处理的效果，减小氮化硅膜对于半导体层的负面影响。优选的，通过在保持真空状态下改变反应气体，在同一容器内相同的温度下，连续叠置各层来形成绝缘层。当在保持真空状态下连续地叠置膜时，可防止叠置薄膜间的分界面受到污染。

接下来形成半导体膜。下面将参考图 7A 到 7D 描述制造半导体层的具体方法。虽然图 7A 到 7D 仅示出了制造半导体层 102 的方法，但也可以利用同样的方式形成半导体层 103。可以利用公知的方法（如，溅射、LPCVD、等离子 CVD 或相似方法）形成厚度为 25-200nm（优选为 30 到 150nm）的半导体膜。在该实施方式中，优选使用通过使非晶形半导体膜结晶而形成的结晶半导体膜。

作为半导体膜的材料，可以使用以下物质，利用以硅烷或锗为代表的半导体材料气体、通过蒸汽生长的方法或溅射方法所制造的非晶性半导体（下文中“AS”）；利用热能通过使非晶形半导体结晶所形成的多晶半导体；半非晶（semiamorphous）半导体（也称之为细晶半导体或微晶半导体，下文中，“SAS”）或类似物。

SAS 具有介乎于非晶形结构和结晶结构（包括单晶结构和多晶结构）之间的中间结构，和在自由能方面稳定的第三状态。SAS 进一步还包括具有与晶格

畸变在一起的近程有序的结晶区域。在半非晶半导体膜的至少一部分中可观测到尺寸大小为 0.5-20nm 的结晶区域。在包含硅作为其主要组成部分的情况下，拉曼光谱向波数低于 520cm^{-1} 的方向移动。利用 X-衍射在 SAS 内观测到 (111) 和 (220) 的衍射峰，认为该衍射峰是从硅晶格衍生的。SAS 包括有至少 1 原子%或更多的氢或卤素，作为用于封端不饱和键 (dangling bond) 的中和剂。通过利用硅化物气体进行辉光放电分解 (等离子 CVD) 而形成 SAS。作为硅化物气体，可使用 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 和相似物。此外，也可以将 F_2 或 GeF_4 混和在硅化物气体中。也可以利用 H_2 、或 H_2 与从 He 、 Ar 、 Kr 和 Ne 中选择的一种或多种稀有气体的混合物来稀释该硅化物气体。稀释比例设定在 1: 2 到 1: 1000 的范围内。压力设定在大约 0.1 到 133Pa 的范围内。电源频率设定为 1 到 120MHz，并且优选是 13 到 60MHz。基板加热温度优选是 300°C 或更低，并且特别优选地是 100 到 200°C。对于膜内所包含的杂质成分，优选的，将如氧、氮和碳的大气成分中的杂质的浓度设定为 $1 \times 10^{20}\text{cm}^{-3}$ 或更少。尤其是，优选的将氧浓度设定为 $5 \times 10^{19}\text{cm}^{-3}$ 或更少，并且更优选的是 $1 \times 10^{19}\text{cm}^{-3}$ 或更少。此外，当通过添加如氦、氩、氪和氖的稀有气体而使晶格畸变进一步加剧时，可以得到具有增加了稳定性的良好的 SAS。此外，可用利用氢气所形成的 SAS 层，对利用氟气所形成的 SAS 层进行叠置。

为了在结晶后得到具有有益结晶结构的半导体膜，如图 7A 内所示，优选将非晶形半导体膜 135 中例如氧和氮的杂质的浓度减小到 $5 \times 10^{18}/\text{cm}^3$ 或更小（下文中，利用二次离子质谱仪 (SIMS) 测量的原子浓度表示浓度）。上述杂质很容易和催化成分发生反应，抑止了之后将要进行的结晶，并且在结晶后提高了俘获中心或复合中心的密度。

在上述实施方式中，使用热结晶，该热结晶利用了促进非晶形半导体膜或 SAS 膜结晶的成分。作为加热方法，可以是例如 GRTA (气体快速热退火) 和 LRTA (光源快速热退火) 的 RTA 方法。

对将金属成分引入到非晶形半导体膜内的方法没有特别限定，只要是能将金属成分引入到非晶形半导体膜的表面上或内部的技术即可。例如，可以使用溅射、CVD、等离子处理 (包括等离子 CVD)、吸收、用于涂覆金属盐溶液的方法、离子注入技术、离子掺杂或相似的方法。上面介绍的利用金属盐溶液的方法是简单且方便的，并且具有易于控制金属成分浓度的优点。并且，为了提

高非晶形半导体膜表面的湿润性并为了在非晶形半导体膜整个表面上散布水溶液，优选的是通过在氧气环境中用 UV 光进行照射，热氧化，利用包含有羟基的臭氧水或充氧水的处理，或相似方法来形成氧化物薄膜。

- 在本实施方式中，在绝缘层 101 上形成非晶形半导体膜 135，并且使非晶形半导体膜 135 结晶从而形成结晶半导体膜 134。作为非晶形半导体膜 135，使用利用 SiH₄ 和 H₂ 作为反应气体而形成的非晶硅。在本实施方式中，将非晶形半导体膜 135 内的氧浓度调整为 5×10^{19} atom/cm³ 或更少，并且更优选的是 2×10^{19} atom/cm³ 或更少。当降低例如氧的杂质成分的浓度时，很难在将要作为金属成分而掺杂到半导体薄膜层上的吸气镍内产生例如吸气残渣的吸气缺陷。
优选将非晶形半导体膜 135 的厚度设定为 50-300nm。在本实施方式中，所形成的非晶形半导体膜 135 具有 50nm 的厚度。

在清除掉形成在非晶形半导体膜上的氧化物膜以后，通过在氧气环境中用 UV 光进行照射，热氧化，利用包含有羟基的臭氧水或充氧水的处理，或相似方法来形成厚度为 10-50Å 另一氧化物膜。在本实施方式中，将 Ni 作为促进结晶的成分。通过旋转涂覆，来涂覆含有 10-100ppm（优选地，10-50ppm）重量 Ni 成分的水溶液，从而形成金属膜 136（见图 7A）。也可以将铁(Fe)、镍(Ni)、钴(Co)、钌(Ru)、铑(Rh)、钯(Pd)、锇(Os)、铱(Ir)、铂(Pt)、铜(Cu)和金(Au)中的一种或多种用作促进结晶的成分来形成金属膜 136。根据其形成条件，金属膜 136 具有非常薄的厚度，并且它也可不是薄膜形式。优选的，所形成的金属膜 136 与非晶形半导体膜 135 接触，以呈现出促进结晶的效果。

接下来，对非晶形半导体膜 135 进行加热以形成结晶半导体膜 134。在这种情况下，为了促进半导体的结晶，将硅化物形成在半导体膜中与金属成分相接触的部分内，并且将硅化物用作核心以增强结晶。此处，在执行了用于脱氢作用的热处理后，执行用于结晶的热处理（在 550-650℃下加热 5 分钟-24 小时）。
另一选择是，可以利用 RTA 或 GRTA 来执行结晶。在热处理中无需使用激光照射就可执行结晶，从而可减小结晶度的变化，因此有可能抑制 TFT 中将要在之后所出现的变化。

在本实施方式中，在 550℃下执行热处理 4 小时。另一选择是，可利用 RTA 在 650℃下执行热处理 6 分钟。

可将少量的杂质成分（硼或磷）掺杂到如上所得到的半导体膜 134 内，以

控制薄膜晶体管的阈电压。可以在结晶处理之前将上述杂质成分掺杂到半导体膜内。另一选择是，在通过吸气步骤减少或清除掉结晶半导体膜 134 内的金属成分之后，可以将上述杂质成分掺杂到结晶半导体膜内。在本实施方式中，利用离子掺杂，将硼掺入到结晶半导体膜 134 内，其中乙硼烷 (B_2H_6) 是无需质量分离就受激发的等离子。进一步，可使用离子注入法执行质量分离。当将杂质成分掺入到非晶半导体膜内时，可利用之后所执行的、用于非晶形半导体结晶的热处理来激活该杂质成分。此外，利用热处理也可改进在掺入杂质成分时所导致的缺陷。

使在后面的步骤中将成为多层半导体层的结晶半导体膜 134 形成图案。将绝缘层形成在结晶半导体膜 134 上，该绝缘层将是用于保护相应半导体层中每个沟道形成区域的沟道保护层。作为沟道保护层，可使用包括有从无机材料（如氧化硅，氮化硅，氧氮化硅，氮氧化硅，或相似物），光敏或非光敏有机（树脂）材料（如聚酰亚胺，丙烯酸，聚酰胺，聚酰亚胺酰胺，苯并环丁烯，或相似物），抗蚀剂，具有低介电常数的低-K 材料，以及相似物中选择出的一种或多种材料的膜。另一选择是，可使用上述膜的叠置层。同样，也可以使用硅氧烷树脂。此外，硅氧烷树脂相当于包含有 Si-O-Si 键的树脂。硅氧烷包括利用硅 (Si) 和氧 (O) 化学键所形成的架构。作为硅氧烷的取代基，可使用至少包括有氢（例如烷基或芳烃）的有机基。同样，也可以利用氟作为其取代基。此外，也可以利用至少包括氢的有机基和氟基作为其取代基。可以利用例如等离子 CVD 和热 CVD 的气相生长法或溅射来形成沟道保护层。也可通过利用微滴释放法释放聚酰亚胺、聚乙烯醇或相似物来形成沟道保护层。这就允许省略曝光步骤。此外，也可利用印刷（用于选择性形成图案的方法，如丝网印刷和胶印）来形成沟道保护层。也可使用通过利用涂覆方法所形成的 TOF 膜或 SOG 膜。在本实施方式中，在清除掉了形成在结晶半导体膜 134 上的氧化物膜以后，将 50nm 厚的氧化硅膜形成在结晶半导体膜 134 上，并之后使其形成图案从而在沟道形成区域内选择性地形成沟道保护层 104（见图 7B）。当在使沟道保护层 104 形成图案过程中使用的掩模通过利用激光的曝光处理进行处理时，可使氧化硅膜精确并正确地形成图案，从而有可能形成具有良好可控性的预期图形的沟道保护层。

当利用金属成分执行结晶时，执行吸气步骤以减少或消除金属成分。所形

成的半导体膜与结晶半导体膜 134 相接触，该半导体膜作为对结晶半导体膜内所含有的金属成分进行吸收的层。在本实施方式中，形成包含有杂质成分的非晶形半导体膜作为吸气沟（gettering sink），以便捕集金属成分。首先，通过清洗处理清除掉形成在结晶半导体膜 134 上的氧化物膜。随后，利用等离子 CVD 5 在结晶半导体薄膜 134 上形成半导体膜 137a 和半导体膜 137b。将半导体膜 137a 的厚度设定为 30-100nm（典型地，40-60nm），并且将半导体膜 137b 的厚度设定为 20-200nm（典型地，50-150nm）。半导体膜 137a 和 137b 内都包含杂质成分。作为杂质成分，可使用赋予了 n-型电导性的杂质成分，赋予了 p-型电导性的杂质成分，稀有气体成分及相似物。例如，可使用磷（P），氮（N），砷（As），10 锗（Sb），铋（Bi），硼（B），氦（He），氖（Ne），氩（Ar），氪（Kr）和氙（Xe）中的一种或几种。另一选择是，可将例如氩气的稀有气体添加到具有 n-型电导性的半导体层内，该层内包含将要使用的、赋予了 n-型电导性的杂质成分。在本实施方式中，半导体膜 137a 和 137b 包含赋予了 n-型电导性的杂质成分（在本实施方式中是磷），其中将半导体膜 137a 内的杂质浓度设定为低于半导体膜 15 137b 中的杂质浓度。对于杂质成分来说，可以利用 CVD 或相似方法形成包含有杂质成分的半导体膜。另一选择是，可以在形成半导体膜之后，利用离子注入或相似方法将杂质成分添加到半导体膜内。

将半导体膜 137a 形成为 n-型低浓度杂质区域（也称之为 n⁻区域），而将半导体膜 137b 形成为 n-型高浓度杂质区域（也称之为 n⁺区域）。因此，沿深度方向以固定浓度将赋予 n-型电导性的杂质成分分散在相应的半导体薄膜 137a 和 137b 内，其中分散在半导体膜 137a 内的、赋予 n-型电导性的杂质浓度低于分散在半导体膜 137b 内的杂质浓度。把是 n⁺区域的半导体膜 137b 作为源极和漏极区域，而把是 n⁻区域的半导体膜 137a 作为 LDD（轻掺沟道）区域。进一步，因为它们是单独形成的，所以在 n⁺区域和 n⁻区域之间具有分界面。可以通过控制具有不同杂质成分浓度的相应半导体膜的厚度而对 n⁺区域和 n⁻区域的厚度进行控制。
20
25

同时，可以形成半导体膜，并利用离子掺杂或离子注入添加赋予 n-型电导性的杂质成分。在这种情况下，可以利用它们的掺杂条件来控制具有一种电导性的半导体膜内杂质成分浓度的分配。除本实施方式的半导体膜 137a 和 137b，30 沿厚度方向在半导体膜表面上提供 n-型高浓度杂质区域（也称之为 n⁺区域），

该 n-型高浓度杂质区域是上部，并具有浓度为 $1 \times 10^{19}/\text{cm}^3$ 或更多的、赋予 n-型电导性杂质成分，而在该半导体薄膜层远离于其表面的底部中提供 n-型低浓度杂质区域（也称之为 n-区域），该 n-型低浓度杂质区域是下部，并具有浓度为 $1 \times 10^{16}/\text{cm}^3$ - $1 \times 10^{19}/\text{cm}^3$ （优选是 $5 \times 10^{16}/\text{cm}^3$ - $5 \times 10^{18}/\text{cm}^3$ ）的、赋予 n-型电导性的杂质成分。将 n⁺区域作为源极区域或漏极区域，而将 n⁻区域作为 LDD 区域。并且，在 n⁻区域和 n⁺区域之间没有分界面，且 n⁺区域和 n⁻区域可以根据赋予 n-电导性的杂质成分浓度而发生相互交换。在通过离子掺杂或离子注入而形成包含有赋予了 n-型电导性的杂质成分的半导体膜的情况下，可通过根据掺杂条件控制浓度分布，来任意控制 n⁺区域和 n⁻区域的厚度。因为半导体薄膜具有 n⁺区域和 n⁻区域，所以使降低电场的效果得以改善，从而有可能形成就热载体而论具有改进了电阻特性的薄膜晶体管。

在本实施方式中，利用等离子 CVD，将包含有作为赋予 n-型电导性杂质成分（施主型成分）的磷的硅膜形成为半导体膜 137a 和 137b。因为半导体膜 137a 和 137b 之间的赋予 n-型电导性的杂质成分的浓度不同，所以将半导体膜 137a 变成 n-型低浓度杂质区域，而将半导体膜 137b 变成 n-型高浓度杂质区域。可将 n-型低浓度杂质区域的杂质浓度设定为 $1 \times 10^{16}/\text{cm}^3$ - $1 \times 10^{19}/\text{cm}^3$ ，优选地， $5 \times 10^{16}/\text{cm}^3$ - $5 \times 10^{18}/\text{cm}^3$ ，而优选的将 n-型高浓度杂质区域的杂质浓度设定为是 n-型低浓度杂质区域的杂质浓度的 10-100 倍，并且可将其设定为 $1 \times 10^{19}/\text{cm}^3$ - $3 \times 10^{21}/\text{cm}^3$ 。将是 n-型低浓度杂质区域的半导体膜 137a 的厚度设定为 20-200nm，且典型地是 50-150nm。在本实施方式中，所形成的半导体膜 137a 具有 50nm 的厚度。将是 n-型高浓度杂质区域的半导体薄膜 137b 的厚度设定为 30-100nm，典型地是 40-60nm。在本实施方式中，所形成的半导体膜 137b 的厚度为 50nm。

此后，执行热处理，以减少或消除金属成分。沿图 7C 中箭头所示的方向，通过热处理移动结晶半导体膜 134 内所包含的金属成分，从而将金属成分捕集在半导体薄膜 137a 和 137b 内。将通过热处理而清除掉包含在其内部的金属成分的结晶半导体膜 134 变成结晶半导体膜 139，而将半导体膜 137a 和 137b 变成包含有可促进结晶的金属成分的半导体膜 138a 和 138b。在本实施方式中，半导体膜 138a 和 138b 包含赋予 n-型电导性的杂质成分和促进结晶的金属成分。根据上述步骤，可对包含在结晶半导体膜内的、促进结晶的金属成分（在本实施方式中是镍）的浓度进行调整，而使其不给装置特性带来负面影响，或

者，将浓度设定为 $1 \times 10^{18}/\text{cm}^3$ 或更少，并希望是 $1 \times 10^{17}/\text{cm}^3$ 。此外，在吸气处理后金属成分将迁移到其上的半导体膜 138a 和 138b，有时通过热处理使其结晶。此外，在本实施方式中随同吸气步骤激励赋予 n-型电导性的杂质成分（施主型成分）。热处理可以在氮气气氛中执行。在本实施方式中热处理在 550°C 下 5 执行 4 小时。另一选择是，热处理也可以利用 RTA 在 650°C 执行 6 分钟。

接下来，利用掩模使结晶半导体膜 139 和半导体膜 138a 和 138b 形成图案。在本实施方式中，制造光掩模，并利用光刻同时也利用光掩模对上述薄膜进行形成图案处理，从而形成半导体层 102，具有 n-型电导性的半导体层 106，和具有 n-型电导性的半导体层 108（见图 7D）。类似地，形成半导体层 103，沟道保护层 105，具有 n-型电导性的半导体层 107 和具有 n-型电导性的半导体层 109（见图 2C）。可以利用旋转涂覆或相似方法将光掩模形成在基板的整个表面上，或利用微滴释放法将光掩模选择性地形成在基板表面上，然后使光掩模在激光或相似物下曝光，以形成具有微观图案的掩模。利用具有微观图案的掩模，有可能形成具有精确、准确预定图形的半导体膜。
10 15

另一选择是，通过利用如环氧树脂、丙烯酸树脂、酚醛树脂、酚醛清漆树脂、三聚氰胺树脂和聚氨酯树脂的树脂材料，选择性地释放组合物，从而无需执行曝光处理就可形成掩模。同样，还可通过微滴释放方法，利用有机材料，如苯并环丁烯、聚对亚苯基二甲基、flare 和具有光传输特性的聚酰亚胺；利用由硅氧烷聚合物或相似物的聚合作用所形成的化合物材料；利用包含有水溶性均聚物和水溶性共聚物的组合物材料；或利用相似的材料来形成掩模。可以通过控制溶剂浓度或添加表面活性剂、或相似方法来适当地调整任何材料的表面张力和粘性。
20

不管是等离子蚀刻（干蚀刻）还是湿蚀刻，都可以在形成图案过程中用作蚀刻处理。在对大面积基板进行蚀刻处理时，等离子蚀刻是优选的。作为蚀刻气体，可使用含氟的气体如 CF_4 、 NF_3 、 SF_6 和 CHF_3 ；含氯的气体，典型地是 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 ；或 O_2 气。此外，还可适当地向其中添加惰性气体，如 He 和 Ar。当在大气压力释放下执行蚀刻时，可局部地执行电释放加工，并且因此没有必要在基板的整个表面上形成掩模层。
25

释放含导电材料的组合物以形成源极或漏极层 114、源极或漏极层 115、
30 源极或漏极层 116 和源极或漏极层 117。通过将源极或漏极层 114、115、116

和 117 用作掩模，使具有 n-型电导性的半导体层 106、具有 n-型电导性的半导体层 108、具有 n-型电导性的半导体层 107 和具有 n-型电导性的半导体层 109 形成图案，以形成具有 n-型电导性的半导体层 110a、110b、111a、111b、112a、112b、113a 和 113b（见图 3A 到 3C）。也可将源极或漏极层 114 用作布线层，
5 并且也可将源极或漏极层 116 用作电源线。

优选的是利用用公知方法，例如印刷、电解电镀、PVD（物理汽相沉积）、CVD（化学汽相沉积）和蒸发来形成源极或漏极层。同样，也可以利用微滴释放法使源极或漏极层具有预定图案。作为源极或漏极层的材料，可以任意使用金属如钨（W）、钼（Mo）、锆（Zr）、铪（Hf）、钒（V）、铌（Nb）、钽（Ta）、
10 铬（Cr）、钴（Co）、镍（Ni）、铂（Pt）、铝（Al）、银（Ag）、金（Au）和铜（Cu）；或其合金；或它们的金属氮化物。此外，可将包含有上述材料的多层进行叠置，以形成源极或漏极层。典型地，可以在基板表面上顺序地叠置氮化钽薄膜和钨膜。此外，可使用通过混和硅以及赋予一种电导性的杂质成分所形成的材料。例如，可使用具有 n-型导电性的非晶形硅膜，该非晶形硅膜包含赋予
15 n-型电导性的杂质成分，例如磷（P）。

此外，可以利用具有光传输特性的导电材料形成源极或漏极层。例如，源极或漏极层可以由氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）、氧化锡（SnO₂）或相似物构成。优选的，它们是通过溅射氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）或相似物而构成的。
20 更优选的是，它们是通过溅射，以在该 ITO 中包含 2-10 重量% 的氧化硅为目标，由含氧化硅的氧化铟锡构成的。此外，也可使用导电材料，例如含有氧化硅的氧化铟与氧化锌的合金，该合金是在氧化铟中混入了 2-20% 的氧化锌（ZnO）。

在本实施方式中，释放含银的组合物作为导电材料，之后在 550°C 下烘烤
25 以形成源极或漏极层 114、115、116 和 117。在本实施方式所形成的顶栅型平面结构内，在通过热处理使结晶半导体形成为半导体层后，执行形成例如源极层、漏极和栅极层的导电层的步骤，并且因此可将高耐热材料用作导电层。因此，放宽了源极或漏极层材料的选择范围。此外，由于热处理并没有造成电极层在形状、功能和特性上出现缺陷，由此提高了可靠性。

30 微滴释放装置通常表示用于释放微滴的装置，例如包括组合物释放部分的

喷嘴和包括一个或多个喷嘴的喷头。将装配于微滴释放装置内的喷嘴直径设定为 0.02-100 μm (优选地, 30 μm 或更小)。将通过喷嘴所释放的微滴数量设定为 0.001-100 pL (优选地, 0.1 pL 或更多以及 40 pL 或更少, 更优选地, 10 pL 或更少)。释放量的增加与喷嘴的尺寸大小的增加成比例。喷嘴的释放部分优选尽可能地接近目标部分。优选地, 将释放部分和目标部分之间的距离设定为大约是 0.1-3 mm (更优选地, 1 mm 或更短)。

作为通过释放部分而释放的组合物, 可使用溶解或分散在溶剂内的导电材料。作为导电材料, 可以使用金属, 例如 Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W 和 Al; 金属硫化物, 例如 Cd 和 Zn 的硫化物; 氧化物, 例如 Fe、Ti、Si、
10 Ge、Zr 和 Ba 的氧化物; 卤化银的微粒或分散剂纳米大小的颗粒或相似物。此外, 也可以使用用作具有光传输特性的导电膜的氧化铟锡 (ITO), 包括氧化铟
15 锡和氧化硅的 ITO, 有机铟, 有机锡, 氧化锌, 氮化钛和相似物。可以将上面介绍的多种金属成分混入到导电材料内。进一步, 考虑到特定的电阻值, 最好将其中溶解或分散了金、银和铜中的任何一种的溶剂用作通过释放部分所释
15 放的组合物。更优选地是, 使用低电阻的银或铜。当使用银或铜时, 优选地将阻挡膜与银或铜相结合以阻挡杂质。作为阻挡膜, 可以使用氮化硅膜或硼化镍
(NiB)。

同样, 可以使用具有多层的颗粒, 其中导电材料被另一种导电材料覆盖。
例如, 可以使用在其中用硼化镍 (NiB) 覆盖铜并且用银覆盖硼化镍、或相似
20 的三层结构的颗粒。作为溶剂, 可以使用酯, 例如醋酸丁酯和醋酸乙酯; 醇,
例如异丙醇和乙醇; 有机溶剂, 例如丁酮和丙酮; 或相似物。为了防止组合物
干燥并可流畅地通过释放部分对其进行释放, 优选的组合物的粘性为
20 mPa · s(cps)或更小。组合物的表面张力优选地为 40 mN/m 或更小。可以根据
将要使用的溶剂和所要达到的目的, 对组合物的粘性等特性进行适当地调整。
25 例如, 优选地将在溶剂中溶解或分散了 ITO、有机铟和有机锡的组合物的粘性
设定为 5-20 mPa · s; 优选地将在溶剂中溶解或分散了银的组合物的粘性设定为
5-20 mPa · s; 并且优选地将在溶剂中溶解或分散了金的组合物的粘性设定为 5-
20 mPa · s。

同样, 可将多种导电材料层层叠置。另一选择是, 可以通过微滴释放法,
30 将银作为导电材料而形成导电层, 然后用铜或相似金属覆盖该导电层。可以通

过电镀或化学（无电的）镀来实现镀覆。可将基板表面浸泡在充满了包含有镀覆材料的溶液的容器内。另一选择是，基板可以被倾斜地（或垂直地）固定并使包括镀覆材料的溶液流过基板表面，从而使该表面覆盖有溶液。这种做法的优点在于可以使处理装置小型化。

5 虽然导电颗粒的直径取决于每个喷嘴的直径、预定图案的形状等，但是为了防止堵塞喷嘴并制造出微观图案的目的，导电颗粒的大小最好要尽可能地小。优选地，颗粒的直径设定为 $0.1 \mu m$ 或更小。利用公知的方法，例如电解、雾化和精减来形成组合物，并且其颗粒大小典型地是大约 $0.01\text{--}10 \mu m$ 。然而，在利用气相蒸发方法的情况下，受分散剂保护的每个纳米大小的颗粒是微观的，并且大约是 $7nm$ 大小。并且，当每个纳米大小的颗粒的表面都覆盖了涂料时，溶剂中的纳米颗粒在室温下不会聚集在一起，而是均匀地分散在溶剂内，并且表现出与含水流体相类似的性质。因此，最好使用涂料。

当在减压下执行释放组合物的步骤时，使组合物的溶剂蒸发直到附着了通过喷嘴所释放的物体为止，并且因此可省略掉随后将要执行的干燥和烘烤步骤。更进一步，因为氧化物膜等并没有形成在导电层表面上，所以优选的是可以在减压下执行释放组合物的步骤。在将组合物释放到基板上之后，执行干燥和烘烤步骤中的一个或两个都执行。干燥和烘烤中的每个步骤都是热处理步骤。例如，干燥步骤是在 $100^\circ C$ 下加热大约 3 分钟，而烘烤步骤是在 $200\text{--}350^\circ C$ 下加热 15—60 分钟，并且其目的、温度和时间都是不同的。通过激光照射，
15 快速热退火，加热炉或相似方法，在常压或减压下执行干燥和烘烤步骤。进一步，对热处理的执行时间没有特殊限定。可以使基板预先加热以便有利于执行干燥和烘烤步骤。同时，加热温度取决于基板或相似物的材料，但通常设定在 $100\text{--}800^\circ C$ （优选地， $200\text{--}350^\circ C$ ）。通过上述方法，纳米颗粒互相接触并熔接在一起，而且通过外围的固化和收缩树脂以及使组合物中溶剂挥发或用化学方法
20 清除掉分散剂的方式，来加速熔接键合。
25

可以将连续波形或脉冲气体激光器或固态激光器用于激光照射。将准分子激光器、YAG 激光器和相似的激光器用作前者的气体激光器，而将利用例如添加了 Cr、Nd 的 YAG、 YVO_4 和 $GdVO_4$ 和相似晶体的激光器用作后者的固态激光器。优选地，所使用的连续波形激光器与激光的吸收系数有关。另一选择是，可以使用结合了脉冲振荡和连续波形的、所谓的混和激光照射。进一步，
30

可根据基板 100 的耐热特性，利用激光使热处理瞬间执行几微妙到几十秒，从而不破坏基板 100。当利用红外线灯、卤素灯、或在惰性气体气氛下透过红外线光发射出紫外线光的装置来迅速提高温度时，通过瞬间对基板加热几微妙到几分钟而执行快速热退火 (RTA)。因为上述热处理是瞬间进行的，所以仅有上表面的薄膜受到充分加热，从而不使下面的膜受到负面影响。也就是说，上述热处理没有给具有低耐热性的基板如塑料基板带来负面影响。控制激光使之可选择性地照射电极层，从而使本发明的半导体层未受到激光照射。

下面将参考图 6A-6D 描述制造源极或漏极层的方法。因为所形成的源极或漏极层 114、115、116 和 117 具有微观图案，所以只要在良好的可控条件下形成它们，就不会产生例如由于形成源极或漏极层时的失败所导致短路的缺陷。因此，利用激光执行微观处理以准确地在半导体层上使源极或漏极层形成图案。如图 6A 中所示，在基板 200 上形成绝缘层 201，半导体层 202a，半导体层 202b，沟道保护层 203a，沟道保护层 203b，具有 n-型导电性的半导体层 204a，具有 n-型导电性的半导体层 204b，具有 n-型导电性的半导体层 205a 和具有 n-型导电性的半导体层 205b，并且形成导电膜 206 使之覆盖上述层。可以通过蒸发、CVD、溅射或相似方法形成导电薄膜 206。在本实施方式中，通过利用微滴释放装置 207a 和 207b 而选择性地形成导电薄膜 206 (见图 6A)。此后，形成由抗蚀剂所构成的掩模 208。

利用激光 209a 和 209b 照射由抗蚀剂所构成的掩模 208，并且使其在激光下曝光，以形成已曝光区域 210a 和 210b (见图 6B)。因为本实施方式中使用正光敏抗蚀剂，所以使掩模在激光下曝光，并利用蚀刻剂清除掉已曝光区域 210a 和 210b，从而形成开口 211a 和 211b (见图 6C)。通过蚀刻法利用具有开口 211a 和 211b 的掩模使导电膜 206 形成图案，从而形成源极或漏极层 212a、212b 和 212c。通过用源极或漏极层 212a、212b 和 212c 作为掩模，对具有 n-型导电性的半导体层 204a、204b、205a 和 205b 进行蚀刻，这样有可能形成具有 n-型导电性的半导体层 213a、213b、213c、213d、214a、214b、214c 和 214d (见图 6D)。因此，通过利用微观掩模使导电薄膜准确地形成出具有良好可控性的图案，该掩模是利用激光形成的，并且因此可以形成具有预定形状的源极或漏极层。因此，因为在形成源极或漏极层时并没有出现缺陷，所以提高了薄膜晶体管的可靠性。进一步，可使通过蚀刻未形成图案的源极或漏极层 212a 和 212b 的边沿

从而具有有一定曲率半径的弯曲形状。通过利用微滴释放法，减小了材料损失并且简化了制造过程，从而使其具有低成本且生产效率高的优点。

在使具有 n-型电导性的半导体层形成图案的过程中，将沟道保护层用作蚀刻停止器。然而，如图 6A 至 6D 中所示，有时根据其蚀刻条件对沟道保护 5 层进行部分地蚀刻。因为沟道保护层是用于保护半导体层的沟道形成区域使其不受蚀刻的绝缘层，所以在蚀刻条件下执行刻蚀，以便不清除掉所有的沟道保护层且使沟道形成区域不曝光。

在形成了源极或漏极层 114、115、116 和 117 以后，可以利用加压或相似方法使它们变平坦。在对源极或漏极层加压时，也可以执行加热步骤。同样，10 可利用溶剂或相似物使源极或漏极层的表面软化或使其溶解，并可利用气刀将不平坦的部分清除掉。另一选择是，可以利用 CMP 将不平坦的地方磨光。通过微滴释放法形成源极或漏极层，执行预烘烤步骤，并执行加压步骤，之后是烘烤步骤。当在烘烤步骤之前执行加压步骤时，释放包含在源极或漏极层中的氧，以降低氧的浓度。因此，除了可使源极或漏极层平面化以外，上述加压步 15 骤也具有减小电阻的效果。

当利用包含有具有光敏物质的导电材料来形成例如源极层、漏极层和栅极层、或布线层的电极层时，可以直接利用激光对导电膜进行照射而无需形成由抗蚀剂所构成的掩模，并执行曝光处理，之后利用蚀刻剂进行移除。因此，可使导电膜形成为具有预定形状的图案。由于没有利用掩模从而使上述情况具有 20 简化了制造步骤的优点。作为含有光敏物质的导电材料，可以使用包含有例如 Ag、Au、Cu、Ni、Al 和 Pt 金属或其合金的材料；以及有机高分子量树脂，聚合引发剂，聚合单体，或由溶剂所构成的光敏树脂或相似物。作为高分子量树脂，可以使用酚醛清漆树脂，丙烯酸共聚物，甲基丙烯酸共聚物，纤维素衍生物，环化橡胶树脂，以及相似物。

25 接下来，将栅极绝缘层 125 形成在源极或漏极层 114、115、116、117 和沟道保护层 104 和 105 上。栅极绝缘层 125 是任意利用氧化硅 (SiO_x)，氮化硅 (SiN_x)，氧氮化硅 (SiO_xN_y) ($x>y$)，氮氧化硅 (SiN_xO_y) ($x>y$) 或相似物形成的。并且，可以用以下方式形成栅极绝缘层 125，即利用包括有氧化硅 (SiO_x)，氮化硅 (SiN_x)，氧氮化硅 (SiO_xN_y) ($x>y$)，氮氧化硅 (SiN_xO_y) 30 ($x>y$) 或相似物中的一种的单层；或包括有它们的组合的叠置层。更进一步，

本实施方式中栅极绝缘层 125 内包含氢。当利用微滴释放法所形成的导电层是由银、铜或相似物构成的时候，优选的是将氮化硅膜或 NiB 膜形成在导电层上作为阻挡膜，从而防止杂质进入并且使其表面平坦。此外，为在低温下形成栅极电流泄漏更小的致密绝缘膜，将含有例如氩气的稀有气体成分的反应气体混 5 入到将要形成的绝缘膜内。在本实施方式内，将 SiH₄ 和 N₂O 作为反应气体而形成厚度为 120nm 的氧化硅膜。此外，优选的使栅极绝缘层 125 的厚度为 80—200nm。

通过蚀刻在栅极绝缘层 125 内形成到达源极或漏极层 115 的开口 126。在该蚀刻步骤中可以使用干蚀刻或湿蚀刻。在上述开口 126 内，源极或漏极层 115 10 和在后面形成的栅极层 119 彼此电连接。

将包含导电材料的组合物从微滴释放装置 124a 和 124b 内释放到栅极绝缘层 125 上，从而在该栅极绝缘层 125 上形成栅极层 118 和栅极层 119(见图 4B)。以与形成上面描述的源极或漏极层相同的步骤，执行在栅极绝缘层 125 上形成栅极层 118 和 119 的步骤。栅极层 118 也可以用作栅极布线层。在本实施方式 15 内，释放出包含有银的组合物作为导电材料，然后以 300℃进行烘烤从而形成栅极层 118 和 119。在开口 126 内形成栅极层 119 允许源极或漏极层 114 电连接到在开口 126 内的栅极层 119 上。

作为用于形成栅极层所使用的导电材料，可以使用主要包含有例如 Ag (银)、Au (金)、Cu (铜)、W (钨) 和 Al (铝) 的金属颗粒的组合物。此外， 20 该组合物也可与氧化铟锡 (ITO)、包括有氧化铟锡和氧化硅的 ITSO、有机锡、有机铟、氧化锌、氮化钽或相似的具有光传导性的物质相结合使用。

以与形成源极或漏极层相同的方式，在形成了栅极层 118 和 119 之后通过加压或相似方法执行平坦化步骤。此外，当利用微滴释放法形成栅极层时，执行预烘烤步骤，并且在执行最后的烘烤步骤以前执行加压步骤，除了使栅极层 25 平坦化以外，还释放了包含在栅极层内的氧。这样就带来减小电阻的效果。

最好将绝缘膜 128 形成为覆盖源极或漏极层、半导体层、栅极绝缘层、和栅极层的钝化膜。可以通过用于形成薄膜的方法如等离子 CVD 和溅射法，利用氮化硅、氧化硅、氮氧化硅、氧氮化硅、氧氮化铝、氧化铝、类金刚石碳(DLC)、含氮化物的硅 (CN)、或其他绝缘材料来形成上述绝缘薄膜 128。此外，钝化 30 膜可包括单层或叠置层结构。在本实施方式内，将厚度为 100nm 的氮化硅膜用

作绝缘膜 128。

此后，优选的是在氢气或氮气中通过加热使半导体层 102 和 103 氢化。当在氮气中对它们加热时，优选地是将含氢的绝缘膜用作绝缘膜 128。

接下来，形成绝缘层 129。在本实施方式中，在基板的整个表面形成绝缘层 129，并通过蚀刻法同时利用由抗蚀剂或类似物所构成的掩模使其形成图案。当在可以直接或选择性形成图案的位置处利用微滴释放法或印刷法形成上述绝缘层 129 时，就没有必要通过蚀刻来使绝缘层形成图案。在本实施方式中，在用作层间绝缘层的绝缘层 129 上形成用作分隔壁的第二绝缘层。在这种情况下，也将绝缘层 129 称为第一绝缘层。

可以利用无机绝缘材料，例如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝、氧氮化铝、类金刚石碳 (DLC)、含氮化物的碳 (CN) 和聚硅氮烷；丙烯酸、甲基丙烯酸、其衍生物；有机绝缘材料，例如聚酰亚胺、芳族聚酰胺、聚苯并咪唑、和苯并环丁烯；或硅氧烷树脂形成绝缘层 129。此外，可利用光敏材料或非光敏材料，如丙烯酸类和聚酰亚胺来形成绝缘层 129。

在本实施方式中，将利用硅氧烷树脂材料形成的涂膜用作绝缘层 129。也将上述已烘烤过的涂膜称为含烷基的氧化硅膜 (SiOx)。

在绝缘膜 128、绝缘层 129 和栅极绝缘层 125 中，形成到达源极或漏极层 117 的开口 132。上述开口也可以通过蚀刻利用由抗蚀剂所构成的掩模形成。可以将具有通过利用激光的曝光处理所形成的微观图形的掩模当作用于蚀刻的掩模。将布线层 131 形成在上面所制造的开口 132 内。也可以利用与源极或漏极层以及栅极层相同的材料形成布线层 131。在本实施方式中，通过微滴释放法利用银形成布线层 131。

将含有导电材料的组合物选择性地释放在绝缘层 129 上，从而形成与布线层 131 接触的第一电极层 130（见图 5C）。在透过基板 100 发射出光，或者制造透射型显示板的情况下，按照如下步骤形成第一电极层 130：使包含有能至少传输可见光的光传输特性的导电材料的组合物形成为预定图案，该导电材料例如是氧化铟锡 (ITO)、含氧化硅的氧化铟锡 (ITSO)、含氧化锌 (ZnO) 的氧化锌锡 (IZO)、氧化锌 (ZnO)、添加了镓 (Ga) 的 ZnO 和氧化锡 (SnO₂)，并然后对其进行烘烤。

同样，优选通过溅射利用氧化铟锡 (ITO)、含氧化硅的氧化铟锡 (ITSO)、

氧化锌 (ZnO) 或相似物形成第一电极层 130。更优选的是，通过溅射利用含氧化硅的氧化铟锡构成第一电极层，其中以在 ITO 中混入了 2-10 重量% 的氧化硅为目标。此外，可以使用添加了镓 (Ga) 的 ZnO 导电材料、含氧化硅的氧化锌铟 (IZO) 和混入了 2-20% 氧化锌 (ZnO) 的氧化铟，其是导电的氧化物材料。在通过溅射形成了第一电极层 130 之后，利用微滴释放法形成掩模层，并且将掩模层蚀刻成预定图案。在本实施方式中，通过微滴释放法利用具有光传输特性的导电材料形成第一电极层 130。具体地，利用氧化铟锡或含 ITO 以及氧化硅的 ITSO 形成第一电极层 130。

在本实施方式中，在形成了布线层 131 后，形成与布线层 131 接触的、彼此电连接的第一电极层 130。另一选择是，在绝缘层 129 上选择性地形成了第一电极层 130 后，可以将布线层 131 与第一电极层 130 以及源极或漏极层 117 接触，从而使它们彼此电连接。在这种情况下，可以颠倒布线层 131 和第一电极层 130 的层叠顺序，并且将第一电极层 130 形成在绝缘层 129 上，然后将布线层 131 形成在第一电极层上。

根据上面描述的过程，就完成了用于显示装置的 TFT 基板（也可称之为部件基板），在该基板 100 上将具有平面结构的顶栅型薄膜晶体管和作为像素电极层的第一电极层互相连接。

随后，选择性地形成绝缘层（同样，也称之为分隔壁或坡）121。在第一电极层 130 上形成具有开口的绝缘层 121，并覆盖布线层 131。在本实施方式中，将绝缘层 121 形成在基板的整个表面上，并通过蚀刻同时利用由抗蚀剂或相似物所构成的掩模使该绝缘层 121 形成图案。当通过可以直接或选择性地形成图案的微滴释放法或印刷法形成上述绝缘层 121 时，没有必要利用蚀刻使绝缘层形成图案。

利用无机绝缘材料，例如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝和氧氮化铝；丙烯酸、甲基丙烯酸或其衍生物；耐热高分子量材料，例如聚酰亚胺、芳族聚酰胺和聚苯并咪唑；或绝缘材料，例如无机硅氧烷来形成绝缘层 121，该无机硅氧烷包括在包括硅、氧和氢的化合物中的 Si-O-Si 键，其利用作为原料的硅氧烷材料或有机硅氧烷来形成，在所述有机硅氧烷中硅上的氢可以用有机基如甲基和苯基代替。此外，可用如丙烯酸和聚酰亚胺的光敏材料或非光敏材料形成绝缘层 121。优选地，绝缘层 121 具有曲率半径连续变化的形状，从

而提高形成在绝缘层 121 上的场致发光层 122 和第二电极层 123 的覆盖率。

另一选择是，在利用微滴释放法释放了绝缘层 121 的组合物后，可以利用压力对组合物的表面进行加压以便使其表面平坦。作为对其表面加压的方法，可以利用辊子或相似物在其表面上进行扫描而使表面上的不均匀处变平，或者

5 可以利用平板垂直地对该表面进行加压。同样，可以利用溶剂或相似物使表面软化或使其溶解，并利用气刀将其表面上的不均匀部分清除掉。另一选择是，可以利用 CMP 将不均匀磨光。上述步骤可以在由于微滴释放法而产生不均匀的情况中执行，从而使不均匀表面变平。当通过上述步骤提高了平整度后，可以防止显示装置的显示特性出现不一致性，从而有可能显示出高分辨率的图

10 像。

所形成的光发射元件与薄膜晶体管电连接（见图 1B）。

在大气压力中在 200°C 下执行热处理以清除掉包含在第一电极层 130 和绝缘层 121 内的或在形成场致发光层 122 之前附着于其表面上的湿气。优选地，可以在 200-400°C 温度下执行热处理，并且更优选地，在减压中在 250-350°C 温度下执行热处理，并且通过真空蒸发或微滴释放法在减压下连续地形成场致发光层 122 而不将其暴露于空气中。

作为场致发光层 122，通过蒸发利用蒸发掩模分别选择性地形成显示红 (R)、绿 (G) 和蓝 (B) 色光的材料。也可以通过微滴释放法（例如，利用低分子量材料、高分子量材料或相似物），以与滤色器相同的方式来形成显示红 (R)、绿 (G) 和蓝 (B) 色光的材料。上述情况是优选的，因为显示红 (R)、绿 (G) 和蓝 (B) 色光的材料可以无需利用掩模而单独地形成。在场致发光层 122 上叠置第二电极层 123，以获得利用了具有显示功能的发光元件的显示装置。

虽然附图中没有示出，但用钝化膜覆盖第二电极层 123 也是有效的。在制造显示装置过程中所形成的保护膜可以包括单层结构或多层结构。可以利用包含有氮化硅 (SiN)、氧化硅 (SiO₂)、氧氮化硅 (SiON)、氮氧化硅 (SiNO)、氮化铝 (AlN)、氧氮化铝 (AlON)、含氮量高于含氧量的氮氧化铝 (AlNO)、类金刚石碳 (DLC)、以及含氮的碳 (CN_x) 的绝缘膜来形成钝化膜。可以使用上述绝缘膜的单层或叠层结构。例如，可以使用含氮碳 (CN_x) 和氮化硅 (SiN) 的叠置层。还可以将有机材料用作钝化膜。例如，可以使用高分子量有机材料

的叠置层，例如苯乙烯聚合物的叠置层。此外，利用下面的材料也是可能的，即其中利用硅（Si）和氧（O）的化学键形成骨架结构，其中在取代基中至少包括氢，或取代基中包括氟、烷基和芳族碳氢中的至少一种。

此时，优选地将具有极好覆盖率的膜用作钝化膜。例如，优选将碳膜，并且尤其是 DLC 膜用作钝化膜。因为可以在 100°C 或更低的温度下形成 DLC 膜，所以可以很容易地在具有低耐热性的场致发光层上形成该膜。可以通过等离子 CVD（典型地，RF 等离子 CVD、微波 CVD、电子回旋共振（ECR）、CVD、热丝 CVD 或相似方法）、燃烧火焰、溅射、离子束蒸发、激光蒸发以及相似方法来形成 DLC 膜。将氢气和含烃的气体（例如 CH₄、C₂H₂、C₆H₆ 等等）用作形成膜所使用的反应气体。利用辉光放电使反应气体离子化。使离子加速以便与使其负自偏压阴极碰撞。可以将 C₂H₄ 气和 N₂ 气作为反应气体来形成 CN 膜。DLC 膜对于氧具有高的阻挡性，并且能防止场致发光层发生氧化。因此，DLC 膜能防止场致发光层在随后的密封步骤中发生氧化。

接下来，形成密封材料并且利用密封基板对 TFT 基板进行密封。然后，将柔性印刷电路板连接与栅极层 118 电连接的栅极布线层以及与源极或漏极层 114 电连接的源极布线层。从而使它们与外部电连接。

接下来，提供用于连接的布线基板，从而使显示装置内部的布线层通过各向异性导电层与其电连接。布线基板用于传送来自于外部的信号以及电势。例如，可以使用 FPC（柔性印刷电路）或相似电路。通过上面所描述的工艺，就完成了显示装置（同样，也称之为显示板），其包括具有平面结构的顶栅型开关 TFT、驱动 TFT 和电容元件。利用源极或漏极层 116、栅极绝缘层 125 和栅极层 119 形成电容元件。

利用终端电极层将显示装置内部的布线层和 FPC 互相电连接。可以分别利用与形成栅极层相同的材料和相同的工艺与源极或漏极层相同的材料和相同的工艺、和与栅布线层相同的材料和相同的工艺来形成终端电子层。将参考图 43A1 和 43A2、图 43B1 和图 43B2、以及图 43C1 和图 43C2 描述使 FPC 和显示装置内的布线层互相电连接的例子。

在图 43A1 内，将薄膜晶体管 9 和与薄膜晶体管 9 以及与发光元件装配在一起的第一电极层电连接的布线层 6 形成在基板 1 上。利用密封材料 3 将基板 1 连接到反向基板 8。利用各向异性导电膜 7a 和 7b 将从显示装置内部所延伸

的布线层、FPC2a 和 FPC2b 连接在一起，其中布线层形成在密封材料 3 的外部。

图 43A1、43B1 和 43C1 是显示装置的顶视图，图 43A2、43B2 和 43C2 是沿着图 43A1、43B1 和 43C1 中线 G-H 和线 M-N 的截面图。在图 43A1 和 43A2 中，通过与源极或漏极层相同的工艺利用与其相同的材料形成终端电极层 5a 和终端电极层 5b。将延伸到密封材料外部的源极布线层 4a 提供到终端电极层 5a 内，并且通过各向异性导电膜 7a 将终端电极层 5a 和 FPC2c 互相连接。另一方面，将延伸到密封材料外部的栅极布线层 4b 连接到终端电极层 5b 上，并且通过各向异性导电膜 7b 将终端电极层 5b 连接到 FPC2b。在本实施方式中，通过与栅极相同的生产工艺并利用与其相同的材料形成栅极布线层，而通过与布线层相同的生产工艺并利用相同的材料形成源极布线层。
10

在图 43B1 和 43B2 中，通过与栅极布线层相同的生产工艺并利用与其相同的材料形成终端电极层 55a 和终端电极层 55b。利用延伸到密封材料外部的栅极布线层形成终端电极层 55b，并且通过各向异性导电膜 7b 将终端电极层 55b 和 FPC2b 互相连接。另一方面，将利用与延伸到密封材料外部的布线层相同的生产工艺并利用与其相同的材料所形成的源极布线层 54a 连接到终端电极层 55a，并且通过各向异性导电膜 7a 将终端电极层 55a 和 FPC2a 互相连接。
15

在图 43C1 和 43C2 中，通过与布线层相同的生产工艺并利用与其相同的材料形成终端电极层 65a 和 65b。将终端电极层 65b 连接到延伸到密封材料外面的栅极布线层 64b 上，并且通过各向异性导电膜 7b 使终端电极层 65b 和 FPC2b 互相连接。另一方面，利用与延伸到密封材料外部的布线层相同的生产工艺并利用与其相同的材料所形成的源极布线层形成终端电极层 65a，并且通过各向异性导电膜 7a 将终端电极层 65a 和 FPC2a 互相连接。
20

虽然本实施方式中示出了具有单栅极结构的开关 TFT，但也可以形成具有多栅极结构的开关 TFT，如双栅极结构的开关 TFT。
25

根据上面所描述的工艺，可以形成具有结晶半导体膜的平面结构的顶栅型薄膜晶体管。因为本实施方式中所形成的薄膜晶体管是利用结晶半导体膜形成的，所以其与利用非晶形半导体膜所形成的薄膜晶体管相比具有更高的迁移率（大约是 $2\text{-}70\text{cm}^2/\text{Vsec}$ ，并且典型的是，大约 $20\text{-}50\text{cm}^2/\text{Vsec}$ ）。同样，除了包括赋予一种电导性的杂质成分之外，源极和漏极区域还包含具有促进结晶功能的金属成分。因此，可以形成具有低电阻率的源极和漏极区域。结果是，可以
30

制造出能以高速操作的显示装置。

与利用非晶形半导体所形成的薄膜晶体管相比，在利用结晶半导体膜所形成的薄膜晶体管内很难使阈电压发生变化，这就有可能降低薄膜晶体管在特性上的变化。

5 此外，利用吸气步骤清除掉在成膜过程中混入在半导体膜内的金属成分，并且因此可以减小截止电流。因此，通过在显示装置的开关元件内提供上述 TFT，而提高对比度。

此外，利用激光的微观处理步骤允许自由地设计精细的布线和相似物。根据本发明，可以形成具有良好的可控性的，所需图案减少了材料损失和成本。

10 结果可以高产量地生产出高性能、高可靠性的显示装置。

实施方式2

将参考图 8A 到 8F 描述本发明的另一个实施方式。本实施方式示出了生产包括有多个 n-沟道薄膜晶体管 (NMOS) 的电路的例子，该生产利用了与实施方式 1 中所执行的吸气步骤不同的吸气步骤。因此，在本实施方式中将不再 15 对与实施方式 1 中相同的部分以及具有相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 402 形成在基板 400 上。将含有能促进结晶的金属成分(在本实施方式中是镍(Ni))的金属膜 403 形成在其上(见图 8A)。此后，利用热处理使非晶形半导体膜 402 结晶以便形成结晶半导体膜 404。

在本实施方式中，在结晶半导体膜 404 上选择性地形成了沟道保护层 414a 和沟道保护层 414b 之后，形成包含有作为杂质成分的稀有气体的半导体膜 405 作为吸气层，以清除掉促进结晶的金属成分，该金属成分是包含在结晶半导体膜 404 内的(见图 8B)。作为稀有气体成分，可以使用氦气、氩气、氙气、氪气、或相似气体。在本实施方式中，形成了含有氩气作为杂质成分的半导体膜 405。此后，通过执行热处理，沿图 8C 中箭头所表示的方向移动结晶半导体膜 25 404 内所包含的金属成分，并且因而将金属成分捕集在半导体膜 405 中。由此，形成了结半导体薄膜 406，减少了该半导体薄膜内 406 中包含的金属成分。随后，利用氢氟酸，清除掉将成为吸气沟的半导体膜 407 以及形成在结晶半导体膜 406 上的氧化物膜，在该半导体薄膜 407 内包含有用于促进结晶的金属成分，从而可得到已减少或清除了其中的金属成分的结晶半导体膜 406。在本实施方 30 式中，利用 TMAH (氢氧化四甲基铵) 清除掉成为吸气沟的半导体膜 407。

形成具有 n-型电导性的半导体膜 408，将该半导体膜作为在结晶半导体膜 406、沟道保护层 414a 和沟道保护层 414b 上的、具有一种电导类型的半导体膜（见图 8D）。在使结晶半导体膜 406 和具有 n-型电导性的半导体膜 408 形成图案后，形成源极或漏极层 411a、411b 和 411c。在本实施方式中，形成了具有 n-型电导性的半导体膜 408，该膜包含有磷（P）作为赋予 n-型电导性的杂质成分。

当用源极或漏极层 411a、411b 和 411c 作为掩模时，蚀刻具有 n-型电导性的半导体膜和结晶半导体膜，从而形成半导体层 409a、409b，具有 n-型电导性并用作源极或漏极区域的半导体层 410a、410b、410c 和 410d（见图 8E）。在其上形成栅极绝缘层 412，并且在栅极绝缘层 412 上形成栅极层 413a 和栅极层 413b（见图 8F）。

根据上面所描述的过程，形成了包括结晶半导体层和半导体层的薄膜晶体管，其中在结晶半导体层内通过使利用金属成分结晶成的结晶半导体层经受吸气处理来减少结晶所用的金属成分，而该半导体层具有一种电导性，并将其当作其中不包括金属成分的源极或漏极区域。

因此，可以制造出彼此连接的 n-沟道薄膜晶体管，从而制造出 NMOS 电路。可以通过将上述电路并入到像素区域或驱动区域中而制造出显示装置。

本实施方式可以与实施方式 1 结合实施。

实施方式 3

下面将参考图 9A-9E 描述本发明的另一个实施方式。本实施方式示出了制造包括有多个 p-沟道薄膜晶体管（PMOS）的电路的例子，该制造利用与实施方式 1 中所执行的吸气步骤不同的吸气步骤。因此，在本实施方式中将不再对与实施方式 1 中相同的部分以及具有相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 402 形成在基板 400 上。将含有用于促进结晶的金属成分（在本实施方式中是镍（Ni））的金属膜 403 形成在其上（见图 9A）。此后，利用热处理使非晶形半导体膜 402 结晶，从而形成结晶半导体膜 404。

使所形成的含有稀有气体作为杂质成分的半导体膜 405 与作为吸气层的结晶半导体膜 404 相接触，吸气层吸出用于促进结晶的、包含在非晶形半导体膜 404 内的金属成分（见图 9B）。可以将氦气、氩气、氙气、氪气、或相似气体

作为稀有气体成分。在本实施方式中，形成了含有氩气作为杂质成分的半导体膜 405。此后，通过执行热处理，使包含在结晶半导体薄膜 404 内的金属成分沿箭头所示方向移动，从而将其捕集在半导体薄膜 405 内。因此，形成已减少其中所包含的金属成分的结晶半导体薄膜 406。随后，利用氢氟酸或类似物，
5 清除掉将成为吸气沟的半导体膜 407 以及形成在结晶半导体膜 406 上的氧化物膜，在该半导体膜 407 内包含有用于促进结晶的金属成分，从而可得到已减少或移除了其中的金属成分的结晶半导体膜 406。在本实施方式中，利用 TMAH
(氢氧化四甲基铵) 清除掉变成吸气沟的半导体膜 407。

使结晶半导体膜 406 形成图案，然后在半导体层的沟道形成区域 416a 和
10 416b 上形成掩模 418a 和 418b。通过利用掩模 418a 和 418b，将赋予 p-型电导性的杂质成分 415 (在本实施方式中所使用的是硼 (B)) 添加到半导体层内，从而形成在半导体层内作为源极或漏极区域的 p-型杂质区域 417a、417b、417c
15 和 417d (见图 9D)。在本实施方式中通过添加赋予 p-型导电性的杂质成分而形成 p-型杂质区域。另一选择是，在半导体层上选择性地形成用作源极或漏极区域的、具有 p-型导电性的半导体层。

将源极或漏极层 419a、419b 和 419c 形成在 p-型杂质区域 417a、417b、417c
和 417d 上。在本实施方式中，通过利用微滴释放法选择性地形成源极或漏极层 419a、419b 和 419c，而不是通过蚀刻使它们形成图案。因此，因为通过蚀
20 刻没有清除掉源极或漏极层 419a、419b 和 419c 的边沿，所以边沿受到了液状态中的形状的影响，并形成为具有一定曲率半径的稍微倾斜的形状。因此，可以根据制造方法的类型来控制电极层或布线层的形状。将栅极绝缘层 420 形成在源极或漏极层上，并且将栅极层 421a 和 421b 形成在栅极绝缘层 420 上 (见图 9F)。

根据上面所描述的方法，形成了包括有结晶半导体层和半导体层的薄膜晶体管，其中在结晶半导体层内通过使结晶半导体层经受吸气处理来减少用于结晶所使用的金属成分，而所述半导体层具有一种电导性，并当作不包括金属成分的源极或漏极区域。因此，形成了彼此电连接的 p-沟道薄膜晶体管，从而有可能制造出 PMOS 电路。可以通过将上述电路并入到像素区域或驱动区域中而制造出显示装置。
25

30 本实施方式可以与实施方式 1 和 2 结合实施。

实施方式4

将参考图 10A 到 10E 描述本发明的另一个实施方式。本实施方式示出了制造包括有两种类型薄膜晶体管，即 n-沟道薄膜晶体管和 p-沟道薄膜晶体管的电路（CMOS）的例子。此外，将不再对与实施方式 1 中相同的部分以及具有 5 相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 402 形成在基板 400 上。将含有用于促进结晶的金属成分（在本实施方式中是镍（Ni））的金属膜 403 形成在非晶形半导体膜 402 上（见图 10A）。此后，利用热处理使非晶形半导体膜 402 结晶，从而形成结晶半导体膜 404。

10 在本实施方式中，在结晶半导体膜 404 上选择性地形成了沟道保护层 414a 和沟道保护层 414b 后，形成包含具有 n-型电导性的杂质成分的半导体膜 422 作为吸气层，以吸出包含在结晶半导体膜 404 内的、用于促进结晶的金属成分 15 （见图 10B）。在本实施方式中，形成了具有 n-型电导性的、包含磷（P）有作为杂质成分的半导体膜 422。此后，通过执行热处理，使结晶半导体膜 404 内所包含的金属成分沿图 10C 中箭头所示方向移动，从将其捕集在具有 n-型电导性的半导体膜 422 中。将如此包含有金属成分的、具有 n-型电导性的半导体膜 422 变成具有 n-型电导性的半导体膜 423。这样就形成减少了其中所包含的 20 金属成分的结晶半导体膜 423。

使结晶半导体膜 423 和具有 n-型电导性的半导体膜 435 形成图案，以形成 25 半导体层 426a 和 426b。分别形成掩模 429a 和掩模 429b，掩模 429a 覆盖半导体层 426a 和具有 n-型电导性的半导体层 427，掩模 429b 覆盖半导体层 426b 和形成在半导体层 426b 的沟道形成区域上的、具有 n-型电导性的半导体层 424。当利用上述掩模时，添加具有 p-型电导性的杂质成分 425，以形成具有 p-型电导性的半导体层 428a 和 428b。通过掺杂或离子注入技术将赋予 p-型电导性的 30 杂质成分（在本实施方式中是硼（P））选择性地添加到具有 n-型电导性的半导体层内，从而使赋予 p-型电导性的杂质成分浓度是赋予 n-型电导性的杂质成分浓度的 2-10 倍，并且因此将具有 n-型电导性的半导体层的电导性转换成 p-型电导性。因而，形成具有 p-型电导性的半导体层 428a 和 428b（见图 10D）。此外，在半导体层的表面中，根据其添加条件在添加赋予 n-型电导性的杂质成分的步骤中，有时会提高赋予 n-型电导性的杂质成分的浓度。在上述情况下，对

具有 n-型电导性的半导体层表面进行轻微地刻蚀，以便清除掉具有高浓度 n-型杂质成分的区域，之后执行添加赋予 p-型电导性的杂质成分的步骤。在本实施方式中形成作为吸收沟的具有 n-型电导性的半导体层。然而，当形成具有 p-型电导性、包括有用于赋予 p 型电导性的杂质成分的半导体层作为具有一种电导性的半导体层时，可以以相同的方式选择性地添加赋予 n-型电导性的杂质成分。此外，当沟道保护层 414b 较厚而阻挡了杂质成分时，可以将沟道保护层用作掩模。在上述情况下，没有必要提供用来防止杂质成分添加到沟道形成区域中的掩模 429b。

将源极或漏极层 432a、432b 和 432c 形成在具有 n-型电导性的半导体层上，
10 将其用作源极或漏极区域，并形成具有 p-型电导性的半导体层。当用源极或漏极层 432a、432b 和 432c 作为掩模时，对具有 n-型电导性的半导体层进行蚀刻，以便形成具有 n-型电导性的半导体层 430a 和 430b，将其用作源极或漏极区域，并形成具有 p-型导电性的半导体层 431a 和 431b。将栅极绝缘层 433 形成在其上，并且将栅极层 434a 和 434b 形成在栅极绝缘层 433 上（见图 10E）。

如前所示，可制造出在其中将 n-沟道薄膜晶体管和 p-沟道薄膜晶体管彼此电连接的 CMOS 电路。此外，在本实施方式中的源极和漏极区域除了包含用于赋予一种电导类型的杂质成分之外，还包含用于促进结晶的金属成分，从而有可能形成具有低电阻率的源极和漏极区域。结果是，可以制造出必须以高速工作的电路。通过将上述电路并入到像素区域或驱动区域而制造出显示装置。
20

本实施方式可以分别与实施方式 1 到 3 结合实施。

实施方式 5

将参考图 11A 到 11E 描述本发明的另一个实施方式。本实施方式示出了生产包括有两种类型薄膜晶体管，即 n-沟道薄膜晶体管和 p-沟道薄膜晶体管的
25 电路（CMOS）的例子，上述薄膜晶体管是通过与实施方式 1 中制造薄膜晶体管的方法中的吸气步骤不同的方式形成的。此外，将不再对与实施方式 1 中相同的部分以及具有相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 402 形成在基板 400 上。将包含能促进结晶的金属成分（在本实施方式中是镍（Ni））的金属膜 403 形成在其上（见图
30 11A）。此后，利用热处理使非晶形半导体膜 402 结晶，以便形成结晶半导体膜

404。然后使结晶半导体膜形成图案从而形成半导体层。

形成覆盖沟道形成区域 453a 的掩模 455a 和覆盖沟道形成区域 453b 的掩模 455b。当利用上述掩模时，将赋予 n-型电导性的杂质成分 452（在本实施方式中是磷（P））添加到半导体层中，从而形成 n-型杂质区域 454a、454b、454c
5 和 454d（见图 11B）。此后，在 550℃温度下执行 4 小时的热处理。

通过执行热处理，吸出包含在半导体层的沟道形成区域 453a 和 453b 内的、
10 用于促进结晶的金属成分，并且使其沿图中箭头所示方向移动，从而将金属成
分捕集在 n-型杂质区域 461a、461b、461c 和 461d 内。由此，形成移除或减少
了其中所包含的金属成分的沟道形成区域 460a 和 460b（见图 11C）。此外，通
过上述热处理，可以激励所添加的赋予 n-型电导性的杂质成分。

形成覆盖 n-型杂质区域 461a、461b 和沟道形成区域 460a 的掩模 463a，
15 以及覆盖沟道形成区域 460b 的掩模 463b。通过利用上述掩模，将赋予 p-型电
导性的杂质成分 462（在本实施方式中是硼（B））添加到 n-型杂质区域 461c
和 461d 内，以便将其 n-型电导性转换成 p-型电导性，并且因此形成了 p-型杂
质区域 464a 和 464b（见图 11D）。通过添加赋予 p-型电导性的杂质成分而使其
浓度是赋予 n-型电导性的杂质成分浓度的 2-10 倍，将杂质区域的电导类型转
换为 p-型电导性，从而有可能形成 p-型杂质区域 464a 和 464b。此后，执行热
处理以激励已添加的赋予 p-型电导性的杂质成分。

将源极或漏极层 465a、465b 和 465c 形成在 n-型杂质区域 461a 和 461b 以
20 及 p-型杂质区域 464a 和 464b 上。形成覆盖半导体层和源极或漏极层的栅极绝
缘层 466，然后在其上形成栅极层 467a 和 467b（见图 11E）。

如前所示，制造出在其中将 n-沟道薄膜晶体管和 p-沟道薄膜晶体管彼此
25 电连接的 CMOS 电路。并且，在本实施方式中的源极和漏极区域除了包含用
于赋予一种电导性的杂质成分外，还包含用于促进结晶的金属成分，从而有可
能形成具有低电阻率的源极和漏极区域。结果是，可以制造出必须以高速操作
的电路。通过将上述电路并入到像素区域或驱动区域而制造出显示装置。

本实施方式可以与实施方式 1 到 4 结合实施。

实施方式 6

将参考图 12A 到 12F 描述本发明的另一个实施方式。本实施方式示出了
30 生产包括有两种类型薄膜晶体管，即 n-沟道薄膜晶体管和 p-沟道薄膜晶体管的

电路 (CMOS) 的例子，上述薄膜晶体管是通过与实施方式 1 中制造薄膜晶体管的方法中的吸气方法不同的吸气方法形成的。此外，将不再对与实施方式 1 中相同的部分以及具有相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 402 形成在基板 400 上。将包含能促进结晶的金属成分（在本实施方式中是镍（Ni））的金属膜 403 形成在其上（见图 10A）。此后，利用热处理使非晶形半导体膜 402 结晶以便形成结晶半导体膜 404。

使含有稀有气体作为杂质成分的半导体膜 405 与作为吸气层的结晶半导体膜 404 接触，吸气层吸出包含在非晶形半导体膜 404 内、用于促进结晶的金属成分（见图 12B）。可以用氦气、氩气、氙气、氪气、或相似气体作为稀有气体成分。在本实施方式中，形成含有氩气作为杂质成分的半导体膜 405。此后，通过执行热处理，使结晶半导体膜 404 内所包含的金属成分沿图 12C 中箭头所示方向移动，并且因而将其捕集在半导体膜 405 内。因此，形成减少了其中所含金属成分的半导体膜 406。利用氢氟酸或类似物，清除掉将成为吸气沟的半导体膜 407 以及形成在结晶半导体膜 406 上的氧化物膜，在该半导体膜 407 内包含有用于促进结晶的金属成分，从而可得到已减少或移除了其中的金属成分的结晶半导体膜 406。在本实施方式中，利用 TMAH（氢氧化四甲基铵）清除掉变成吸气沟的半导体膜 407。然后，使结晶半导体膜形成图案，从而形成半导体膜。

形成覆盖沟道形成区域 441 的掩模 444a 和覆盖半导体膜 442 的掩模 444b。当利用上述掩模时，将赋予 n-型电导性的杂质成分 440（在本实施方式中是磷（P））添加到半导体层中，以形成 n-型杂质区域 443a 和 443b（见图 12D）。

接下来，形成覆盖 n-型杂质区域 443a、443b 和沟道形成区域 441 的掩模 448a，以及覆盖沟道形成区域 446 的掩模 448b。当利用上述掩模时，添加赋予 p-型电导性的杂质成分 445（在本实施方式中是硼（B）），从而形成 p-型杂质区域 447a 和 447b 内（见图 12E）。因为在本实施方式中用掩模 444b 覆盖半导体层 442，所以半导体层 442 不包含赋予 n-型电导性的杂质成分。然而，如实施方式 5 中所示，当 n-型杂质成分也包含在用于形成 p-沟道薄膜晶体管的半导体层内时，可以将赋予 p-型电导性的杂质成分添加到半导体层内，从而使赋予 p-型电导性的杂质成分浓度是赋予 n-型电导性的杂质成分浓度的 2-10 倍。这就

允许该半导体层的 n-型电导性转换成 p-型电导性，从而有可能形成 p-型杂质区域。此后，执行热处理以激励赋予 n-型电导性的杂质成分和赋予 p-型电导性的杂质成分。

将源极或漏极层 449a、449b 和 449c 形成在 n-型杂质区域 443a 和 443b 以及 p-型杂质区域 447a 和 447b 上。形成覆盖半导体层和源极或漏极层的栅极绝缘层 450，并且在栅极绝缘层 450 上形成栅极层 451a 和 451b（见图 12F）。

通过上面所描述的方法，形成包括结晶半导体层和半导体层的薄膜晶体管，其中在结晶半导体层内通过使结晶半导体层经受吸气处理来减少用于结晶所使用的金属成分，而所述半导体层具有一种电导性，并用作不包括金属成分的源极或漏极区域。因此，制造在其中将 n-沟道薄膜晶体管和 p-沟道薄膜晶体管彼此电连接的 CMOS 电路。通过将上述电路并入到像素区域或驱动区域中而制造出显示装置。

本实施方式可以与实施方式 1 到 5 结合实施。

实施方式 7

将参考图 47A 到 47F 描述本发明的另一个实施方式。本实施方式示出了生产包括有两种类型薄膜晶体管，即沟道蚀刻型 n-沟道薄膜晶体管和不具有沟道保护层的沟道蚀刻型 p-沟道薄膜晶体管的电路（CMOS）的例子。将不再对与实施方式 1 中相同的部分以及具有相同功能的部分进行进一步描述。

将绝缘层 401 和非晶形半导体膜 485 形成在基板 400 上。将包含能促进结晶的金属成分（在本实施方式中是镍（Ni））的金属膜 403 形成在非晶形半导体膜 485 上（见图 47A）。此后，利用热处理使非晶形半导体膜 485 结晶以形成结晶半导体膜 486。因为在本实施方式中没有形成沟道保护层，该沟道保护层用于防止半导体层在使半导体层形成图案时受到蚀刻，所以仅对半导体层进行部分地蚀刻。因此，优选的是使将成为半导体层的非晶形半导体膜具有 150-200nm 的厚度。

形成含有 n-型杂质成分的半导体膜 470 作为吸气层，该吸气层吸出包含在非晶形半导体膜 486 内的、用于促进结晶的金属成分（见图 47B）。在本实施方式中，形成具有 n-型电导性、包含磷（P）作为杂质成分的半导体膜 422。此后，通过执行热处理，使结晶半导体膜 456 内所包含的金属成分沿图 47C 中箭头所示方向移动，并且因而将其捕集在包含有 n-型杂质成分的半导体膜 470

中。使上述包含 n-型杂质成分的半导体膜 470 变成包含 n-型杂质成分和金属成分的半导体膜 471。因此，形成减少了其中所包含的金属成分的结晶半导体膜 472。

使结晶半导体膜 472 和具有 n-型电导性的半导体膜 471 形成图案以形成半
5 导体层 474a 和 474b。形成覆盖半导体层 474a 和具有 n-型电导性的半导体层 475
的掩模 479a，以及覆盖半导体层 474b 和具有 n-型电导性的、形成在半导体层
474b 中的沟道形成区域上的半导体层 476 的掩模 479b。当利用上述掩模时，
添加赋予 p-型电导性的杂质成分 473 以形成具有 p-型电导性的半导体层 478a
和 478b。当通过掺杂或离子注入技术将赋予 p-型电导性的杂质成分（在本实施
10 方式中是硼（B））选择性地添加到具有 n-型电导性的半导体层内，从而使赋予
p-型电导性的杂质成分浓度是赋予 n-型电导性的杂质成分浓度的 2-10 倍时，将
n-型电导性转换成 p-型电导性，以形成具有 p-型电导性的半导体层 478a 和 478b
（见图 47D）。在本实施方式中将所形成的具有 n-型电导性的半导体层用作吸
气沟。然而，当将具有 p-型电导性、包含有赋予 p-型电导性的杂质成分的半
15 导体层作为具有一种电导类型的半导体层时，可以以相同的方式将赋予 n-型电
导性的杂质成分添加到其内。

将源极或漏极层 480a、480b 和 480c 形成在具有 n-型电导性的半导体层上，
其用作源极或漏极区域，和形成具有 p-型导电性的半导体层。当用源极或漏极
层 480a、480b 和 480c 作为掩模时，对具有 n-型电导性的半导体层、具有 p-型
20 电导性的半导体层和半导体层 474a、474b 进行刻蚀，以形成具有 n-型电导性、
用作源极或漏极区域的半导体层 482a 和 482b，和具有 p-型电导性的半导体层
487a 和 487b，和半导体层 481a 和 481b（见图 47E）。因为在本实施方式的半
导体层中不具有沟道保护层，因此对它们进行部分地蚀刻，并且因此可以形成
沟道蚀刻型薄膜晶体管。形成覆盖半导体层和源极或漏极层的栅极绝缘层 483。
25 在栅极绝缘层 483 上形成栅极层 434a 和 434b（见图 47F）。

如上所述，制造出在其中将沟道刻蚀型 n-沟道薄膜晶体管和沟道刻蚀型 p-
沟道薄膜晶体管彼此电连接的 CMOS 电路。此外，在本实施方式中，源极和
漏极区域除了包含赋予一种电导类型的杂质成分之外，还包含用于促进结晶的
30 金属成分，从而形成了具有低电阻率的源极和漏极区域。结果是，可以制造出
必须以高速工作的电路。通过将上述电路并入到像素区域或驱动区域中而制造

出显示装置。

本实施方式可以与实施方式 1 到 6 结合实施。

实施方式 8

现在将参考图 13A-13E、图 14A-14C、图 15A 和 15B 以及图 16A 和 16B
5 描述本发明的另一个实施方式。本实施方式使用在实施方式 1 中所制造的像素区域，利用根据本发明制造出的薄膜晶体管所形成的外围驱动电路区域，和包括根据实施方式 4 所制造的 n-沟道薄膜晶体管和 p-沟道薄膜晶体管的 CMOS 电路。此外，此处将不再对与实施方式 1 和 4 相同的部分以及具有相同功能的部分进行进一步解释。

10 图 16A 是在本实施方式中所制的显示装置的像素区域的顶视图。图 13A 到图 13E、图 14A 到图 14C、图 15A 和 15B 以及图 16B 是沿着线 A-C 和 B-D 的截面图。并且，图 13A-13E、图 14A-14C、图 15A 和 15B 以及图 16B 内沿
15 线 L-i、I-J 和 j-K 的区域是对应于图 16A 中所示显示装置的线 I-J 和 j-K 以及外围驱动电路区域的线 L-i 的截面图。

15 在基板 300 上形成绝缘层 301、非晶形半导体膜 302、和包括有促进结晶的成分的金属膜 303（见图 13A）。并且，因为金属膜 303 在厚度上非常薄，所以有时其并不具有薄膜形式。在本实施方式中，通过旋转涂覆将含 10ppm Ni 的水溶液涂覆在基板上以便形成金属膜 303。通过热处理使在其上涂覆有金属膜 303 的非晶形半导体膜 302 结晶，以形成结晶半导体膜 304。上述热处理是在 550℃ 温度下进行 4 小时。

可以在如上得到的结晶半导体膜 304 内添加少量的杂质成分（硼或磷）以控制薄膜晶体管的阈值。在本实施方式中，通过离子掺杂将硼（B）添加到结晶半导体膜 304 内，其中无需质量分离乙硼烷（B₂H₆）就使等离子激活。另一选择是，可以使用在其中执行质量分离的离子注入法。

25 在后面的步骤内将使结晶半导体膜 304 形成图案以形成多层半导体层。将绝缘层形成在结晶半导体层 304 上，该绝缘层将是用于保护相应半导体层中沟道形成区域的沟道保护层。在本实施方式中，清除掉形成在结晶半导体膜 304 表面上的氧化物膜之后，形成厚度为 50nm 的氧化硅薄膜，然后使其形成图案以便在沟道形成区域上选择性地形成沟道保护层 305a、305b、305c 和 305d。
30 当通过使用激光的曝光处理对用于使沟道保护层 305a、305b、305c 和 305d 形

成图案的掩模进行处理时，可以得到微观和精确的图案。因此，可得到具有良好可控性并具有预期形状的沟道保护层。

当利用金属成分执行结晶时，执行吸气步骤以减少或清除掉金属成分。将半导体膜作为用于吸收金属成分的层，该金属成分包含在结晶半导体膜 304 内，

5 从而使该半导体膜与结晶半导体膜 304 接触（见图 13B）。在本实施方式中，将包括有杂质成分的非晶形半导体膜形成为用于捕集金属成分的吸气沟。首先，通过清洗处理清除掉形成在结晶半导体膜 304 表面上的氧化物膜。接下来利用等离子 CVD 法形成厚度为 100nm 的半导体膜 306。在本实施方式中，半导体膜 306 包含有赋予 n-型电导性的杂质成分（在本实施方式中所使用的是 10 磷）。通过 CVD 或相似方法形成半导体膜以便包含有杂质成分。另一选择是，在形成了半导体膜之后，可以通过离子掺杂或相似方法在其内添加杂质成分。

此后，执行热处理从而减少或清除掉结晶半导体膜 304 内所包含的金属成分。如图 13C 中所示，包含在结晶半导体膜 304 内的金属成分沿箭头所示方向移动然后被捕集在半导体膜 306 内。清除掉包含在结晶半导体膜 304 内的金属 15 成分，从而使结晶半导体膜 304 变成结晶半导体膜 307，而将半导体膜 306 变成包含有用于促进结晶的金属成分的半导体膜 308。在本实施方式中，半导体膜 308 内包括有用于赋予 n-型电导性的杂质成分和用于促进结晶的金属成分。

根据上面所描述的步骤，可以将包含在结晶半导体膜内、用于促进结晶的金属成分（在本实施方式中是镍）的浓度设定为不会给装置特性带来负面影响的等级，也就是，可将镍的浓度设定为 $1 \times 10^{18}/\text{cm}^3$ 或更小，并且希望是 $1 \times 10^{17}/\text{cm}^3$ 或更小。并且，有时会通过热处理使半导体膜 308 结晶，在该半导体膜 308 内会通过吸气处理使金属成分发生移动。此外，在本实施方式中，也可以在吸气步骤中激活包含在半导体膜 308 内的赋予 n-型电导性的杂质成分（施主成分）。可在氮气中执行热处理。在本实施方式中，热处理在温度为 550°C 下进行 4 小时。
25

接下来，通过利用掩模使结晶半导体膜 307 和半导体膜 308 形成图案。在本实施方式中，形成光掩模。使结晶半导体膜 307 和半导体膜 308 形成图案，以形成半导体层 310、311、312、313 和具有 n-型电导性的半导体层。可以通过旋转涂覆或相似方法将光掩模涂覆在基板的整个表面上，或者，通过微滴释放法选择性地形成光掩模，然后使其在激光下曝光以便具有微观图案。可通过 30

利用具有微观图案的掩模使半导体膜形成精密、准确预期形状的图案。

同时，可以通过选择性地释放利用树脂材料的组合物来形成掩模，而不需要执行曝光步骤，该树脂材料例如是环氧树脂、丙烯酸树脂、酚醛树脂、酚醛清漆树脂、三聚氰胺树脂和聚氨酯树脂。同样，也可以利用有机材料，例如苯

5 并环丁烯、聚对亚苯基二甲基、flare 和具有光传输特性的聚酰亚胺；利用有硅氧烷聚合物或相似物的聚合作用所形成的化合物材料；包含水溶性均聚物和水溶性共聚物的组合物材料；或相似的物质，利用微滴释放方法来形成掩模。可以通过控制溶剂浓度或添加表面活性剂、或相似方法，来适当地调整任何材料的表面张力和粘性。

10 可在形成图案过程中将等离子蚀刻（干蚀刻）或湿蚀刻用作蚀刻处理。在通过蚀刻对大面积基板进行处理的情况下，等离子蚀刻是优选的。作为蚀刻气体，可以使用含氟的气体，例如 CF_4 、 NF_3 、 SF_6 和 CHF_3 ；含氯的气体，典型地是 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 ；或 O_2 气。此外，还可适当地添加惰性气体，例如 He 和 Ar 。当在大气压释放而执行蚀刻时，可以局部地执行电释放加工，并且因此没有必要在基板的整个表面上形成掩模层。

15 形成覆盖半导体层 310 和具有 n-型电导性的半导体层 314 的掩膜 319a，覆盖半导体层 311 和具有 n-型电导性、形成在半导体层 311 中的沟道形成区域上的半导体层 315 的掩膜 319b，覆盖半导体层 312 和具有 n-型电导性的半导体层 317 的掩膜 319c，和覆盖半导体层 313 和具有 n-型电导性的半导体层 318 的掩膜 319d。添加赋予 p-型电导性的杂质成分 309 以形成具有 p-型电导性的半导体层 316a 和 316b。通过掺杂或离子注入法，将赋予 p-型电导性的杂质成分（在本实施方式中是硼（B））选择性地掺入到具有 n-型电导性的半导体层内，从而使赋予 p-型电导性的杂质成分浓度是赋予 n-型电导性的杂质成分浓度的 2-10 倍。因此，将 n-型电导性转换成 p-型电导性，由此形成了具有 p-型电导性的半导体层 316a 和 316b（见图 13D）。此后，执行热处理以激活赋予 p-型电导性的杂质成分。在本实施方式中，上述热处理是在温度为 550°C 下进行 4 小时。

20 将包含导电材料的组合物从微滴释放装置 320a、320b 和 320c 释放，以形成导电层 321、322、323a 和 323b（见图 13E）。在本实施方式中，将银用作导电材料，并且在将其释放到基板上之后将含银的组合物在 300°C 下进行烘烤。

30 当利用激光处理掩模时，使导电层 321、322、323a 和 323b 形成图案，以

形成源极或漏极层 328a、328b、328c、329a、329b、330a、330b 和 330c。在本实施方式中，利用蚀刻剂对导电层 321、322、323a 和 323b 进行湿蚀刻。

当用源极或漏极层 328a、328b、328c、329a、329b、330a、330b 和 330c 作为掩模时，使具有 n-型电导性的半导体层 314、317 和 318 以及具有 p-型电导性的半导体层 316a 和 316b 形成图案，以形成具有 n-型电导性的半导体层 324a、324b、326a、326b、327a 和 327b 和具有 p-型电导性的半导体层 325a 和 325b（见图 14A）。利用蚀刻气体，例如 CF_4 和 O_2 ，通过干蚀刻使具有 n-型和 p-型电导性的半导体层形成图案。进一步，在完成了使具有 n-型和 p-型电导性的半导体层形成图案处理之后，清除掉在形成源极或漏极层图案时所使用的掩模。

优选的是，利用公知的方法，如印刷、电镀、PVD（物理气相沉积）、CVD（化学气相沉积）和蒸发来形成源极或漏极层。同样，也可以通过微滴释放法，形成具有预定图图案的源极或漏极层。作为源极或漏极层的材料，可以任意使用金属，例如钨（W）、钼（Mo）、锆（Zr）、铪（Hf）、钒（V）、铌（Nb）、钽（Ta）、铬（Cr）、钴（Co）、镍（Ni）、铂（Pt）、铝（Al）、银（Ag）、金（Au）和铜（Cu），或其合金，或它们的金属氮化物。此外，可以叠置包含有上述材料的多个层，以形成源极或漏极层。典型地，可以在基板表面上顺序叠置氮化钽膜和钨膜。此外，可以使用通过混和硅和赋予一种电导类的杂质成分所形成的材料。例如，可将具有 n-型电导性硅膜作为非晶形硅膜，该硅膜包含赋予 n-型电导性的杂质成分，例如磷（P）。

此外，可以利用具有光传输特性的导电材料形成源极或漏极层。例如，源极或漏极层可以由氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）、氧化锡（ SnO_2 ）或相似物构成。优选的，它们可以通过溅射由氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）或相似物构成。更优选的是，它们可以通过溅射利用含氧化硅的氧化铟锡而构成，其目标是在 ITO 中包含 2-10 重量% 的氧化硅。此外，可以使用导电材料，如含氧化硅的氧化铟和氧化锌的合金，其中在氧化铟中混和入 2-20% 的氧化锌（ZnO）。

关于在本实施方式中所制造的顶栅型平面结构，在通过热处理形成作为结晶半导体的半导体层后，执行形成例如源极层、漏极和栅极层的导电层的步骤。因此，可将高耐热材料用作通过上述步骤所制造出的导电层。因此，放宽了源

极或漏极层材料的选择范围。此外，因为热处理未造成导电层例如电极层的形状、功能和特性上的缺陷，所以改进了可靠性。

接下来，将栅极绝缘层 364 形成在源极或漏极层 328a、328b、328c、329a、329b、330a、330b、330c、和沟道保护层 305a、305b、305c 和 305d 上。⁵ 栅极绝缘层 364 可任意的利用氧化硅 (SiO_x)、氮化硅 (SiN_x)、氧氮化硅 (SiO_xNy) ($x>y$)、氮氧化硅 (SiN_xO_y) ($x>y$) 或相似物形成。所形成的栅极绝缘层可以是单层结构也可以是叠置层结构，其中包括氧化硅 (SiO_x)、氮化硅 (SiN_x)、¹⁰ 氧氮化硅 (SiO_xNy) ($x>y$)、氮氧化硅 (SiN_xO_y) ($x>y$) 或相似物中的任何层。此外，本实施方式中的栅极绝缘层 364 内包含氢。在本实施方式内，通过 CVD 形成厚度为 110nm 的氮化硅膜作为栅极绝缘层。

通过蚀刻在栅极绝缘层 364 内形成伸至源极或漏极层 329b 的开口。在上述蚀刻步骤中可以使用干蚀刻或湿蚀刻。通过上述开口 365 将源极或漏极层 329b 和在后面所形成的栅极层 335 彼此电连接。

¹⁵ 从微滴释放装置 331a、331b、331c、331d 和 331e 内释放出包含导电材料的组合物，以在栅极绝缘层 364 上形成栅极层 332、333、334、335 和 336 (见图 14B)。在栅极绝缘层 364 上形成栅极层 332、333、334、335 和 336 的步骤可以与上面所描述的形成源极或漏极层的步骤相同。在本实施方式内，将包含有银作为导电材料的组合物释放在栅极绝缘层上，然后在 300°C 下对其进行烘烤以在栅极绝缘层 364 上形成栅极层 332、333、334、335 和 336。在开口 365 ²⁰ 内形成栅极层 335 允许通过开口将源极或漏极层 329a 电连接到栅极层 335。

作为用于形成栅极层的导电材料，可以使用其中主要包含金属颗粒，例如银 (Ag)、金 (Au)、铜 (Cu)、钨 (W) 和铝 (Al) 的组合物。并且，该组合物可与氧化铟锡 (ITO)、包括氧化铟锡和氧化硅的 ITSO、有机锡、有机铟、氧化锌、氮化钽或相似的具有光传导性的物质相结合使用。

²⁵ 在形成了栅极层 332、333、334、335 和 336 后，也可通过加压处理或相似方法，以与形成源极或漏极层相同的方式执行平坦化步骤。并且，当栅极层是利用微滴释放法形成时，执行预烘烤步骤，并且在执行最后的烘烤步骤以前执行加压步骤。由此，除了可使栅极层平坦以外，因为这个加压步骤释放了包含在栅极层内的氧并减少了其内的氧浓度，从而还可带来减小电阻的效果。

³⁰ 优选的是形成作为钝化膜的绝缘膜 337 以覆盖源极或漏极层、半导体层、

栅极绝缘层、和栅极层。可以通过利用形成薄膜的方法，如等离子 CVD 和溅射法，利用氮化硅、氧化硅、氮氧化硅、氧氮化硅、氧氮化铝、氧化铝、类金刚石碳 (DLC)、含氮化物的硅 (CN)、或其他绝缘材料来形成上述绝缘膜 337。并且，钝化膜可以包括单层或叠置层结构。在本实施方式内，将厚度为 110nm 的氮化硅膜用作绝缘膜 337。

此后，优选的是，在氢气或氮气中通过加热使半导体层 310、311、312 和 313 氢化。当在氮气中对它们进行加热时，优选地是将含氢的绝缘膜用作绝缘膜 337。

接下来，形成绝缘层 338。在本实施方式中，将绝缘层 338 形成在基板的整个表面，并且通过利用由抗蚀剂或相似物所构成的掩模的蚀刻法使其形成图案。当利用其中可以直接并选择性地形成图案的微滴释放法或印刷法来形成上述绝缘层 338 时，没有必要通过蚀刻使该绝缘层形成图案。在本实施方式中，将用作分隔壁的第二绝缘层形成在作为层间绝缘层的绝缘层 338 上。在这种情况下，也可将绝缘层 338 称之为第一绝缘层。

可以利用无机绝缘材料，例如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝、氧氮化铝、类金刚石碳 (DLC)、含氮化物的碳 (CN) 和聚硅氮烷；丙烯酸、甲基丙烯酸、其衍生物；有机绝缘材料，例如聚酰亚胺、芳族聚酰胺、聚苯并咪唑、和苯并环丁烯；或硅氧烷树脂（包括无机硅氧烷和有机硅氧烷）来形成绝缘层 338。此外，可用光敏材料或非光敏材料，例如丙烯酸类和聚酰亚胺，来形成绝缘层 338。

在本实施方式中，将硅氧烷树脂材料作为形成绝缘层 338 的材料，并且利用粉粒涂料机形成绝缘层。也可将已烘烤过的上述硅氧烷树脂膜称为氧化硅 (SiO_x) 膜。

将伸至源极或漏极层 330b 的开口 339 形成在绝缘膜 337、绝缘层 338 和 25 栅极绝缘层 364 内（见图 14C）。也可以通过利用由抗蚀剂所构成的掩模膜的蚀刻来形成上述开口。可以将具有通过利用激光的曝光处理所形成的微观图形的掩模当作用于蚀刻的掩模。将布线层 345 形成在前面所制造的开口 339 内。布线层 345 也可以由与源极或漏极层以及栅极层相同的材料形成。在本实施方式中，通过微滴释放法利用银来形成布线层 345，然后在 300°C 下对其进行烘 30 烤。

将含导电材料的组合物选择性地释放在绝缘层 338 上，从而形成与布线层 345 相接触的第一电极层 346（见图 15A）。在其中透过基板 300 发射光，或者制造透射型显示板的情况下，可通过如下步骤形成第一电极层 346：形成包含具有能传输至少可见光的光传输特性的导电材料如氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、含氧化锌的氧化锌锡（IZO）、氧化锌（ZnO）、添加了镓（Ga）的 ZnO 和氧化铟（SnO₂）的组合物，使其具有预定图案，并然后对其进行烘烤。
5

并且，优选通过溅射，利用氧化铟锡（ITO）、含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）或相似物形成第一电极层 346。更优选的是，通过溅射、以混入了 2-10 重量% 氧化硅的 ITO 为目标、由含氧化硅的氧化铟锡来构成第一电极层。此外，可以使用添加了镓（Ga）的 ZnO、含氧化硅的氧化锌铟（IZO）和混入了 2-20% 氧化锌（ZnO）的氧化铟（ZnO）的导电材料，其中氧化锌是导电的氧化物材料。在通过溅射形成了第一电极层 346 后，利用微滴释放法形成掩模层，并且利用掩模将第一电极层蚀刻成预定图案。在本实施方式中，通过微滴释放法，利用具有光传输特性的导电材料来形成第一电极层 346。具体地，利用氧化铟锡或含 ITO 以及氧化硅的 ITSO 来形成第一电极层 346。
10
15

根据上面所描述的方法，完成了用于显示装置的 TFT 基板（也称之为部件基板），其中在该基板 300 上将具有平面结构的顶栅型薄膜晶体管和作为像素电极层的第一电极层彼此连接。

20 随后，选择性地形成绝缘层 349（也称之为分隔壁或堤）。将绝缘层 349 形成在第一电极层 346 上，以具有开口并覆盖布线层 345。在本实施方式中，将绝缘层 349 形成在基板的整个表面上，并且当利用由抗蚀剂或相似物所构成的掩模膜时，通过蚀刻使其形成图案。当通过可直接并选择性地形成图案的微滴释放法或印刷法形成上述绝缘层 349 时，就没有必要利用蚀刻使绝缘层形成图案。
25

可利用以下材料形成绝缘层 349：无机绝缘材料，例如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝和氧氮化铝；丙烯酸、甲基丙烯酸或其衍生物；耐热高分子量材料，例如聚酰亚胺、芳族聚酰胺和聚苯并咪唑；或绝缘材料，如无机硅氧烷，该无机硅氧烷包括 Si-O-Si 键，其包括利用硅氧烷材料作为原料所形成的含有硅、氧和氢的化合物，或有机硅氧烷，硅中的氢可以用如甲基和
30

苯基的有机基来代替。此外，可利用如丙烯酸和聚酰亚胺的光敏材料或非光敏材料形成绝缘层 349。优选地，绝缘层 349 具有曲率半径连续变化的形状，从而提高形成在绝缘层 349 上的场致发光层 347 和第二电极层 348 的覆盖率。

另一选择是，在利用微滴释放法释放了绝缘层 349 的组合物后，可以利用 5 压力对该组合物表面进行加压以使其表面平坦。作为对其表面加压的方法，可以利用辊子在其表面上扫描以使形成表面上的不均匀部分变平，或者可以利用平板垂直地对表面进行加压。并且，可以利用溶剂或相似物使表面软化或使其溶解，并利用气刀将其表面不均匀部分清除掉。另一选择是，可以利用 CMP 将不均匀磨光。上述步骤可以用在由于微滴释放法而造成的不均匀的情况下， 10 从而使不均匀表面变平。当通过上述步骤提高了平整度后，可以防止显示装置中出现显示特性的不一致性，从而有可能显示出高分辨率的图像。

所形成的光发射元件与薄膜晶体管电连接（见图 15B）。

在大气压力中在 200°C 下执行热处理，以清除掉包含在第一电极层 346 和 15 绝缘层 349 内的、或在形成电致发光层 347 之前附着于其表面上的湿气。优选地，可以在 200-400°C 温度下执行热处理，并且更优选地，在减压力下在 250-350 °C 温度下执行热处理，并且通过真空蒸发或微滴释放法在减压中连续地形成场致发光层 347，而没有将其暴露在空气中。

作为场致发光层 347，通过利用蒸发掩模的蒸发法来分别选择性地形成显示红 (R)、绿 (G) 和蓝 (B) 色光的材料。也可以通过微滴释放法（例如， 20 利用低分子量材料、高分子量材料或相似物）以与滤色器相同的方式形成显示红 (R)、绿 (G) 和蓝 (B) 色光的材料。上述情况是优选的，因为无需利用掩模就可独立地形成显示红 (R)、绿 (G) 和蓝 (B) 色的材料。在场致发光层 347 上叠置第二电极层 348，以获得利用具有显示功能的光发射元件的显示装置。

25 虽然附图中没有示出，但是使钝化膜覆盖第二电极层 348 也是有效的。在制造显示装置过程中所形成的保护膜可以包括单层结构或多层结构。钝化膜可以利用包含有氮化硅 (SiN)、氧化硅 (SiO₂)、氧氮化硅 (SiON)、氮氧化硅 (SiNO)、氮化铝 (AlN)、氧氮化铝 (AlON)、含氮量高于含氧量的氮氧化铝 (AlNO)、类金刚石碳 (DLC)、以及含氮的碳膜 (CN_x) 的绝缘膜形成。可以 30 使用上述绝缘膜的单层或叠置结构。例如，可以使用含氮碳膜 (CN_x) 和氮化

硅(SiN)的叠置层。还可以将有机材料用作钝化膜。例如，可以使用如苯乙烯聚合物的高分子量有机材料的叠置层。此外，可以使用硅氧烷树脂材料。

此时，优选地是将具有极好覆盖率的膜用作钝化膜。例如，可以将碳膜，并且尤其是 DLC 膜用作钝化膜。因为可以在 100°C 或更低的温度下形成 DLC 5 膜，所以其可以很容易地在具有低耐热性的场致发光层上形成。可以通过等离子 CVD (典型地，RF 等离子 CVD、微波 CVD、电子回旋共振 (ECR) CVD、热丝 CVD 或相似方法)、燃烧火焰、溅射、离子束蒸发、激光蒸发以及相似方法形成 DLC 薄膜。可将氢气和含烃 (例如 CH₄、C₂H₂、C₆H₆ 等等) 的气体用作形成膜的反应气体。利用辉光放电使反应气体离子化。使离子加速以并使其 10 与负自偏压阴极碰撞。可以将 C₂H₄ 气和 N₂ 气作为反应气体而形成 CN 膜。DLC 膜对于氧具有高的阻挡性，并且能防止场致发光层发生氧化。因此，DLC 膜能 15 防止场致发光层在随后的密封步骤中发生氧化。

接下来，当在其间填充填料 350 时，将 TFT 基板密封与密封基板 351 密封在一起。可以利用与图 29 中所示方式相同的方式在其间填充填料。可以将 15 诸如氮气的惰性气体填充在基板间作为填料 350。此外，在显示装置内部提供干燥剂有可能防止由于潮气而给光发射元件带来的损坏。可以将干燥剂提供在密封基板 351 上或基板 300 上，在基板 300 上形成有光发射元件。此外，可以在任何一个基板上提供一个低凹部分以在其内容纳干燥剂。当将干燥剂放置在 20 与对显示不具贡献的区域相对的区域中，如在驱动电路区域和密封基板 351 的布线区域时，即使干燥剂是不透明物质，也不会使孔径比恶化。可以在填料 350 混入具有吸收潮气特性的材料，从而也可以用作干燥剂。如上所述，就完成了利用发光元件并具有显示功能的显示装置 (见图 16A 和 16B)。

此外，通过各向异性导电层 354，将用于使显示装置的内部与外部电连接的终端电极层 353 连接到 FPC355 上，从而使终端电极层 353 电连接到 FPC 355。 25

图 16A 示出了显示装置的顶视图。如图 16A 中所示，在基板 300 和密封基板 351 之间，利用密封材料 352 对像素区域 360、扫描线驱动电路区域 361a、扫描线驱动电路区域 361a 和连接区域 363 进行密封。在基板 300 上提供有利 20 用 IC 驱动器所形成的信号线驱动电路 362。

根据上面所描述的方法，可以形成含有结晶半导体膜的具有平面结构的顶 30 棚型薄膜晶体管。因为本实施方式中所制造的薄膜晶体管是利用结晶半导体膜

形成的，所以其与利用非晶形半导体膜所形成的薄膜晶体管相比具有更高的迁移率。此外，除了包括赋予一种电导类型的杂质成分之外，源极和漏极区域还包含具有促进结晶功能的金属成分。因此，可以形成具有低电阻率的源极和漏极区域。结果是，可以制造出必须以高速工作的显示装置。

5 而且，与利用非晶形半导体膜所形成的薄膜晶体管相比，在利用结晶半导体膜所形成的薄膜晶体管内很难使阈值发生变化，这就有可能降低薄膜晶体管的特性发生变化的可能性。

此外，在形成薄膜晶体管的过程中，利用吸气步骤清除掉混入在半导体膜内的金属成分，所以可以减小截止电流。因此，通过在显示装置的开关源极内
10 提供上述 TFT，可提高对比度。

本实施方式可以与实施方式 1 到 7 结合实施。

实施方式 9

参照图 17A 和 17B、图 18A 和 18B，在该实施方式中，是通过利用实施方式 1 所制造的显示装置，制造出将液晶显示元件用作其显示元件的液晶显示装置的实例。此外，将不再对与实施方式 1 相同的部分以及具有类似功能的部分进行进一步解释。
15

图 17A 是显示装置中像素部分的顶视图，而图 17B 是沿图 17A 中线 E-F 的截面图。在像素区域中，提供了按照本发明具有平面结构的顶栅型薄膜晶体管 250，也可用作源极或漏极布线层的源极或漏极层 251，电容器布线层 252，
20 也可用作栅极布线层的栅极层 253，布线层 254，像素电极层 255，绝缘膜 259，以及绝缘层 260。薄膜晶体管 250 具有多栅极结构。薄膜晶体管 250 的源极或漏极层通过布线层 254 电连接于像素电极层 255。

在基板 256 上形成作为半导体层的基膜的绝缘层 257a、257b、257c。在该实施方式中，在基板 256 上，用氮氧化硅膜形成绝缘膜 257a，用氧氮化硅膜形成绝缘膜 257b。然后，在氧氮化硅膜上用厚度为 0.3 至 5nm 的氮氧化硅薄膜形成绝缘膜 257c。这样，所形成的基膜具有三层结构。通过利用这种三层结构，使得对包含于半导体层中的金属成分的吸气 (gettering) 效果获得改善，并减少该氮氧化硅膜对该半导体层的不利效果。在改变反应气体时，在反应室中在相同温度下的真空中连续地将上述绝缘膜层层叠置。当在维持真空状态下连续
30 地形成上述绝缘膜时，可防止这些叠置膜的分界面遭到污染。需要注意的是为

了简便起见，在图 18B 中，将绝缘膜 257a、257b、257c 缩略为一个层。

在该实施方式的液晶显示装置中，还将驱动电路区域也形成在相同的基板上作为像素区域。该实施方式的液晶显示装置在图 18A 和图 18B 中表示。图 18A 是该液晶显示装置的顶视图，而图 18B 是沿线 O-o 和线 p-P 的截面图，
5 沿线 U-W 的截面图是外围驱动电路区域。

在该实施方式的外围驱动电路中，提供了包含有 n-沟道薄膜晶体管 280a 和 n-沟道薄膜晶体管 280b 的 NMOS 电路。n-沟道薄膜晶体管 280a 和 n-沟道薄膜晶体管 280b 包括源极或漏极层 285a、285b、285c；半导体层 281、282；沟道保护层 286a、286b；栅极绝缘层 287；栅极层 288 和 289。

10 在该实施方式中，将该驱动电路区域作为使用 NMOS 结构的反相器。在仅具有呈这种方式的 PMOS 或 NMOS 结构的情况下，将部分的 TFT 的栅极层和源极或漏极层相互连接。图 40 中表示了这种实例。如图 40 所示，利用光掩模对栅极绝缘层 287 进行部分蚀刻，以形成接触孔 290。在接触孔 290 中形成栅极层 289，从而将源极或漏极层 285c 电连接于栅极层 289。通过将源极或漏
15 极层 285c 电连接于栅极层 289，而将 n-沟道薄膜晶体管 280a 和 n-沟道薄膜晶体管 280b 作为反相器，即使它们具有 NMOS 结构。

通过印刷或旋涂形成绝缘层 261，也将其称作定向膜，以覆盖薄膜晶体管 250，像素电极层 255，布线层 254，绝缘膜 259 以及绝缘层 260。可利用丝网印刷或胶印选来择性地形成绝缘层 261。然后进行摩擦处理。接着，通过微滴
20 释放方法在像素区域的外围形成密封材料 378。

然后，将反向基板 266 加在具有 TFT 的基板 256 上，它们之间夹有隔离物 273，在反向基板 266 上提供有具有定向膜功能的绝缘层 263，具有滤色器功能的着色层 264，具有反向电极功能的导电层 265 以及极化板 267。液晶层 262 位于反向基板 266 和基板 256 之间的间隙中，由此形成液晶显示装置（见图 17B）。极化板 268 也位于基板 256 的表面上，在基板 256 上并不具有 TFT 的位置处。密封材料可与填料混合。此外，可在反向基板 266 上形成光屏蔽膜（黑矩阵）和类似物。此外，可利用分配器（滴落法），通过利用毛细现象向相互连接的基板之间注入液晶的浸蘸法，或其它类似方法来形成该液晶层。

下面参照图 29 描述使用分配器的液晶滴落法。在图 29 中，附图标记 40 表示控制装置；42 表示成像装置；43 表示喷头；33 表示液晶；35 表示标记；

41 表示标记；34 表示阻挡层；32 表示密封材料；30 表示 TFT 基板；20 表示反向基板。通过使用密封材料 32 而在反向基板 20 上形成闭合回路，喷头 43 将液晶 33 一次或多次地滴落在反向基板 20 中。喷头 43 装有多个喷嘴，以便可一次滴落出大量液晶材料，由此提高生产能力。此时，所提供的阻挡层 34 5 阻止密封材料 32 与液晶 33 发生反应。然后，在真空中使基板相互连接。通过用紫外光照射而使该密封材料固化，从而可将该液晶密封在基板之间。

关于隔离物，可分散具有几微米大小的粒子。但是，在该实施方式中，在该基板的整个表面上形成树脂膜，然后使该树脂膜形成图案而形成该间隔。在通过旋涂器将用于这种隔离物的材料涂覆在该基板的整个表面上后，该材料通过曝光和显影处理形成具有预定形状的图案。而且，利用无尘炉或类似物将该 10 材料在 150℃至 200℃下进行烘烤以使之固化。以上所制造出的这些隔离物的形状可依赖于曝光和显影处理的条件而变化。优选地，当使该隔离物形成为具有平坦的顶部和平坦的底部的柱形时，该液晶显示装置可保证与反向基板进行连接时的机械强度。可使用具有锥形、金字塔形或其它类似形状的隔离物，且 15 不对该隔离物的形状进行特别限定。

形成连接部分，以将通过上述过程所形成的像素部分连接到外部布线基板上。在大气压或基本大气压下利用氧气通过灰化处理而清除掉该连接部分中的绝缘层。通过使用氧气，以及氢气、 CF_4 、 NF_3 、 H_2O 、 CHF_3 中的一种或多种来执行该灰化处理。虽然为了避免由于在该处理过程中静电荷所造成恶化或破坏，而在用反向基板密封该液晶之后执行该灰化处理，但是如果该静电荷几乎没有产生负面影响，则可在任何时间执行该灰化处理。 20

为了将液晶显示装置的内部与外部电连接，利用各向异性传导层 271 将 FPC272 连接于终端电极层 270，以使 FPC 电连接于终端电极层 270。在图 18A 中，像素区域 275、扫描线驱动电路区域 276a、扫描线驱动电路区域 276b 和 25 信号线驱动电路区域 277 位于基板 256 上。

通过上述过程，完成了利用本发明的液晶显示装置（或该液晶显示板）。由于以该实施方式所制造的具有平坦结构的顶栅型薄膜晶体管是利用结晶半导体膜形成的，因此与利用非晶形半导体膜所形成的薄膜晶体管相比具有更高的迁移率。此外，除了包含有赋予一种电导类型的杂质成分之外，源极和漏极区域 30 还包含金属成分，从而形成具有低电阻率的源极和漏极区域。因此，可制造

出以高速运行的液晶显示装置。结果，可制造出具有高响应速度的液晶显示装置，如具有宽视角的OCB模式。

此外，与利用非晶形半导体膜所形成的薄膜晶体管相比，在该实施方式中利用结晶半导体膜所形成的薄膜晶体管中很难引起阈值发生变化，从而减少该
5 薄膜晶体管的特征变化的可能性。

此外，在制造薄膜晶体管过程中，通过吸气步骤清除掉混合于半导体膜中的金属成分，从而并有可能减小截止电流。因此，通过在液晶显示装置的开关元件中提供这种薄膜晶体管，可改善对比度。

此外，利用激光的微观处理允许自由地设计出精细布线或类似物。按照
10 本发明，可形成预期图案，并具有良好的可控性，同时减少材料的损失和成本。因此，可高产地制造出高性能、高可靠性的显示装置。

该实施方式可与实施方式1—7结合实施。

实施方式10

在实施方式1中使用了多层结构，其中源极或漏极层（包括源极布线层）
15 和栅极层（包括栅极布线层）层层叠置，并将该栅极绝缘层插入到其中间，栅极层（包括栅极布线层）和布线层层叠置，并将层间绝缘层插入到其中间。在该实施方式中，参照图19A和19B、20A和20B、21A和21B、22A和22B、
20 23A和23B、24A和24B，描述不同于上述实施方式1的多层结构的叠置结构的实例。不再对与实施方式1相同的部分以及具有相同功能的部分进行进一步解释。

图19A是显示装置的顶视图，图19B是沿图19A中线X1-V1的截面图。

在图19A和图19B中，在该显示装置像素区域内部的基板600上，具有作为基膜的绝缘层609，源极或漏极层601a和601b，栅绝缘层602，栅极层603a和603b，布线层607，作为钝化膜的绝缘膜605以及绝缘层606。

25 绝缘膜605不是必要的。但是，由于将绝缘膜605用作钝化膜，因此当形成绝缘膜605时，可进一步提高该显示装置的可靠性。而且，当形成绝缘膜605并然后执行热处理时，由于在绝缘膜605中包含有氢气，从而可将半导体层氢化。

如图19B中所示，将栅极层603b和布线层607叠置在一起，而在其间插入作为层间绝缘层的绝缘层606。布线层607通过在绝缘层606、绝缘膜605

和栅极绝缘层 602 中所形成的接触孔连接于源极或漏极层 601a 和 601b 上。因此，布线层 607 与栅极层 603b 之间不发生短路。将布线层 607 用作源极布线层。

图 20A 是显示装置的顶视图，而图 20B 是沿图 20A 中线 X2-V2 的截面图。
5 在图 20A 和图 20B 中，该显示装置的像素区域内部的基板 620 上，具有作为基膜的绝缘层 629，源极或漏极层 621a 和 621b，栅极绝缘层 622，栅极层 623a 和 623b，布线层 627a 和 627b，作为钝化膜的绝缘膜 625 以及绝缘层 626。

如图 20B 中所示，将栅极层 623b 和布线层 627b 叠置在一起，而将作为层间绝缘层的绝缘层 626 插入到其中间。布线层 627b 通过在绝缘层 626、绝缘膜 625 和栅极绝缘层 622 中所形成的接触孔连接于源极或漏极层 621a 和 621b 上。因此，布线层 627b 与栅极层 623b 之间不发生短路。而且，在如图 20A 和图 20B 中所示的显示装置中，间隔地形成源极布线层，而不是连续地形成，并通过接触孔将该源极布线层电连接于该源极或漏极层。因此，在形成有栅极层 623b 的区域中，源极或漏极层 621a 和 621b 通过接触孔电连接于形成在绝缘层 15 626 上的布线层 627b。

图 21A 是显示装置的顶视图，图 21B 是沿图 21A 中线 X3-V3 的截面图。在图 21A 和图 21B 中，该显示装置的像素区域内部的基板 630 上，具有作为基膜的绝缘层 639，源极或漏极层 631a 和 631b，栅极绝缘层 632，栅极层 633a 和 633b，布线层 637a 和 637b，布线层 638a 和 638b，作为钝化膜的绝缘膜 635 20 以及绝缘层 636。

如图 21B 中所示，将栅极层 633b 和布线层 637b 叠置在一起，并将作为层间绝缘层的绝缘层 636 插入其中间。在图 20B 所示的显示装置中，将源极或漏极层 621a、布线层 627a 和 627b 彼此直接连接。但是，在图 21B 所示的显示装置中，源极或漏极层 631a、布线层 637a 和 637b 通过布线层 638a 相互电连接，布线层 638a 是通过与形成栅极层相同的步骤利用相同材料形成的。因此，25 通过接触孔将源极或漏极层 631a 连接于布线层 638a 上，布线层 638a 形成在栅极绝缘层 632 上。布线层 638a 通过接触孔连接于布线层 637a 和 637b。因此，将源极或漏极层 631a、布线层 637a 和 637b 相互电连接。将栅极层 633b 和布线层 637b 叠置在一起，并在其间插入作为层间绝缘层的绝缘层 636，因此栅极 30 层 633b 与布线层 637b 之间不发生短路。

图 19A 和 19B、图 20A 和 20B、图 21A 和 21B 表示将绝缘层形成宽区域基板上的层间绝缘层的情况。同时，图 22A 和 22B、图 23A 和 23B、图 24A 和 24B、图 25A 和 25B 表示通过微滴释放法使插入布线层之间的层间绝缘层选择性地形成在所需部分中的实例。

5 除了层间绝缘层的结构，图 22A 和 22B 所示的显示装置对应于图 19A 和 19B 所示的显示装置，图 23A 和 23B 所示的显示装置对应于图 20A 和 20B 所示的显示装置，图 24A 和 24B 所示的显示装置对应于图 21A 和 21B 所示的显示装置。图 22A 是显示装置的顶视图，而图 22B 是沿图 22A 中线 Y1-Z1 的截面图。在图 22B 中，通过微滴释放法选择性地形成层间绝缘层 650，以覆盖栅极层 603b。在绝缘层 650 上形成布线层 607，以覆盖绝缘层。在布线层 607 上形成作为钝化膜的绝缘膜 660。尽管绝缘膜 660 不是必要的，但绝缘膜 660 的形成有可能提高该显示装置的可靠性。在该实施方式中，利用单层绝缘层来形成绝缘层 650。另一选择是，绝缘层 650 可具有叠置结构，使另一个绝缘膜形成在一个绝缘层上面或下方。

15 图 23A 是显示装置的顶视图，图 23B 是沿图 23A 中线 Y2-Z2 的截面图。在图 23B 中，通过微滴释放法选择性地形成绝缘层 651，以覆盖栅极层 623b，这与图 20B 相同。在绝缘层 651 上形成布线层 627b，以覆盖绝缘层。由于布线层 627b 通过接触孔分别连接于源极或漏极层 621a 和 621b 上，因此源极或漏极层 621a 和 621b 通过布线层 627b 相互电连接。在布线层 627b 上形成作为钝化膜的绝缘膜 661。

20 图 24A 是显示装置的顶视图，图 24B 是沿图 24A 中线 Y3-Z3 的截面图。通过微滴释放法选择地形成绝缘层 652，以覆盖栅极层 633b，这与图 21B 相同。在绝缘层 652 上形成布线层 637b，以覆盖绝缘层，并连接于布线层 638a 和 638b。布线层 638a 通过接触孔连接于源极或漏极层 631a，而布线层 638b 通过接触孔 25 连接于源极或漏极层 631b。因此源极或漏极层 631a 和 631b 相互电连接。

当通过微滴释放法选择性地形成用于避免布线层之间发生短路的绝缘层，如绝缘层 650、651、652 时，可抑制材料的损耗。此外，所形成的布线层可直接相互接触，因此可省略在该绝缘层中形成接触孔的步骤，从而简化了处理，降低了成本，并获得高产量。

30 图 25A 和 25B 表示这样一个显示装置的实例，其中通过微滴释放法分别

选择性地形成绝缘层 653a 和 653b，以便使栅极层 643a、643b 与布线层 648a、648b 物理隔离。在图 22A 和 22B、图 23A 和 23B、图 24A 和 24B 所示的显示装置中，通过在该绝缘层上形成该布线层来覆盖该绝缘层，从而避免栅极层和布线层之间发生短路。在图 25A 和 25B 所示的显示装置中，所形成的源极或
5 漏极层 641a 和 641b 横跨过随后将形成栅极布线层的区域，并位于将要形成布线层 648b 的区域之上。在该实施方式中，所形成的源极或漏极层 641a 和 641b 在横跨过将要形成栅极层 643a、643b 的区域和将要形成布线层 648a、648b 的区域的大区域中。另一选择是，除了源极或栅极层 641a、641b，在横跨将要形成栅极层 643a、643b 的区域也可以形成布线层。

10 此后，在形成栅极层 643a 和 643b 之前，通过蚀刻部分清除掉覆盖源极或栅极层的栅极绝缘层 642。如图 25A 的显示装置的顶视图中所示，栅极绝缘层 642 位于半导体层 770、775 和一部分源极或栅极层 773a 的上方，所述源极或栅极层 773a 是将要形成电容器元件的区域。然而，把在将要形成布线层 648a 和 648b 的区域中、在源极或漏极层 772 将要与栅极层 774 连接的区域中、在
15 源极或漏极层 773a 将要与用作像素电极层的第一电极层 777 连接的区域中所形成的栅极绝缘层 642 清除掉。因此，无需形成接触孔可使电极层彼此直接连接。在将要在源极或漏极层 641a、641b 上形成栅极层 643a、643b 的区域中，通过微滴释放法可选择性地形成绝缘层 653a 和 653b。在绝缘层 653a、653b 上形成栅极层 643a、643b。通过与形成栅极层 643a、643b 相同的处理过程将布
20 线层 648a、648b 分别与源极和漏极层 641a、641b 接触。由于栅极或漏极层 641a 是连续地形成的并通到绝缘层 653b 下方，因此布线层 648a 可电连接于布线层 648b。因此，布线层和源极或漏极层可在绝缘层 653b 下方相互电连接。

图 26A 中所示的是沿图 25 中线 Q-R 的显示装置的截面图，而图 26B 中所示的是沿图 25 中线 S-T 的显示装置的另一个截面图。如图 25A 和 25B 所示，
25 图 25A 和 25B 的显示装置具有选择性清除掉栅极绝缘层且不在像素中形成接触孔的结构。因此，电极相互连接，在其中无需插入层间绝缘层。图 25A 和 25B 的显示装置表示使用了光发射元件作为显示元件的发光显示装置的实例。

在图 26A 中，在基板 640 上形成绝缘层 649、半导体层 770、沟道保护层 779a、具有一种电导类型的半导体层 771a、具有一种电导类型的半导体层 771b
30 以及源极或漏极层 773a。将源极或漏极层 641a 和源极或漏极层 772 形成在具

有一种电导类型的半导体层 771a、771b 上。栅极绝缘层 642 仅用于覆盖半导体层 770 和源极或漏极层 773a，而清除掉一部分形成在源极或漏极层 641a、772 上的栅极绝缘层 642。布线层 648a 与源极或漏极层 641a 接触，在此处的源极或漏极层 641a 是暴露的，并不被栅极绝缘层 642 所覆盖，从而使布线层 648a 和源极或漏极层 641a 相互电连接。在源极或漏极层 772 上形成栅极层 774，在此处的源极或漏极层 772 是暴露的，并不被栅极绝缘层 642 所覆盖，从而使栅极层 774 和源极或漏极层 772 相互电连接。在栅极绝缘层 642 上形成栅极层 643a，栅极绝缘层 642 覆盖半导体层 770，并将作为分隔壁的绝缘膜 663 和绝缘层 780 顺序叠置在其上。

类似地，在图 26B 中，在基板 640 上，形成绝缘层 649、第一电极层 777、半导体层 775、沟道保护层 779b、具有一种电导性的半导体层 776a 和具有一种电导性的半导体层 776b。在具有一种电导性的半导体层 776a、776b 上形成源极或漏极层 773a、773b 和栅极绝缘层 642。在栅极绝缘层 642 上形成栅极层 774，将具有分隔壁功能的绝缘层 663 和绝缘层 780 顺序地叠置在其上。选择性地形成栅极绝缘层 642，并清除掉一部分形成在源极或漏极层 773a、773b 上的栅极绝缘层。在源极或漏极层 773b 上形成电源线 778，源极或漏极层 773b 是暴露的，并不被栅极绝缘层 642 所覆盖，从而使电源线和该源极或漏极层相互电连接。第一电极层 777 与源极或漏极层 773a 接触，源极或漏极层 773a 是暴露的，并不被栅极绝缘层 642 所覆盖，从而使第一电极和该源极或漏极层相互电连接。将场致发光层 781 和电极层 782 顺序地叠置在第一电极层 777 上，从而获得包括光发射元件的显示装置。

如上述过程所示，可以低成本且高产量地制造出高可靠性的显示装置。

该实施方式可与实施方式 1—9 结合执行。

实施方式 11

下面参照图 48A 和 48B 描述该实施方式。该实施方式表示具有与按照实施方式 1 的显示装置中层间绝缘层不同结构的层间绝缘层结构的显示装置的例子。此外，不再对与实施方式 1 相同的部分以及具有相同功能的部分进行进一步解释。

图 48A 和 48B 对应于沿实施方式 1 中所用图 5A 顶视图中线 B-D 的截面图。在实施方式 1 中，将绝缘层 129 作为层间绝缘层，用于使形成在该薄膜晶

体管表面上的不均匀部分平坦化，在绝缘层 129 上形成第一电极层 130。然而在本实施方式中，在栅极绝缘层或绝缘膜上形成第一电极层，该绝缘膜为钝化膜，而无需形成绝缘层 129。因此，尽管实施方式 1 中源极或漏极层和第一电极层是通过布线层相互连接，但是在本实施方式中是将它们彼此直接电连接的。
5

按照本发明，图 48A 和 48B 所示的显示装置为光发射显示装置，其包括作为其显示元件的光发射元件。在图 48A 所示的显示装置中，在基板 900 上，形成绝缘层 901、第一电极层 909、半导体层 902、沟道保护层 903、具有一种电导性的半导体层 904a、904b 以及具有一种电导性的半导体层 924a、924b。
10 在具有一种电导性的半导体层 924a 和 924b 上形成源极或漏极层 905a 和 905b、栅极绝缘层 906。

在栅极绝缘层 906 上形成栅极层 908。将绝缘膜 910 和作为分隔壁的绝缘层 911 叠置在其上。在栅极绝缘层 906 和绝缘膜 910 中形成伸至源极或漏极层 905a 的开口 927。在开口 927 中形成第一电极层 909，以便接触源极或漏极层
15 905a。将场致发光层 912 和第二电极层 913 叠置在第一电极层 909 上。因此，可在覆盖薄膜晶体管的绝缘膜 910 上形成第一电极层 909。

在图 48B 的显示装置中，在基板 900 上形成绝缘层 901、第一电极 919、半导体层 902、沟道保护层 903、具有一种电导性的半导体层 904a、904b 以及具有一种电导性的半导体层 924a、924b。在具有一种电导性的半导体层 924a 和 924b 上形成源极或漏极层 905a 和 905b、栅极绝缘层 906。
20

在栅极绝缘层 906 上形成栅极层 908。将绝缘膜 910 和具有分隔壁功能的绝缘层 911 叠置在其上。图 48B 所示的显示装置表示出在栅极绝缘层 906 上形成第一电极层 919 的实例。在栅极绝缘层 906 中形成伸至源极或漏极层 905a 的开口 907。在开口 907 中形成第一电极层 919，以便接触源极或漏极层 905a。
25 将场致发光层 912 和第二电极层 913 叠置在第一电极层 919 上。用绝缘膜 910 覆盖一部分第一电极层 919。因此，可在栅极绝缘层 906 上形成第一电极层 909。

具有根据本实施方式结构的显示装置中无需层间绝缘层，因此，该结构具有简化了处理、和由于减少了材料而降低成本的优点。

实施方式 12

30 下面描述在按照实施方式 1—11 所制造出的显示装置上安装驱动电路的模

式。

首先参照图 34A 描述利用 COG 技术的显示装置。将用于显示例如字符或图像的信息的像素部分 2701 安装在基板 2700 上面。将在其上提供有多个驱动电路的基板划分成矩形。将已划分的驱动电路（又称驱动 IC）2751 安装在基板 2700 上。图 34A 表示将 FPC2750 安装在若干驱动 IC 2751 末端上的情况。另一选择是，单片驱动 IC 的划分尺寸可类似于像素部分中信号线一侧的长度，磁带可连接于该单片驱动 IC 末端。

同时，也可利用 TAB 技术。在利用 TAB 技术的情况下，可将多个磁带粘在基板上，并可将驱动 IC 连接于该磁带，如图 34B 所示。以与利用 COG 技术的情况相同方式，可将单片驱动 IC 连接于单个磁带。在这种情况下，用于固定该驱动 IC 的金属板或类似物也可连接于该磁带，以增大强度。

为了提高产量，优选的是，在一侧尺寸为 300—1000mm 或更大的矩形基板上，形成将要安装在显示板上的多个驱动 IC。

也就是说，可在基板上形成多个电路图案，其中的每一个均包括作为一个单元的驱动电路部分和输入/输出端子，然后将它们相互分割。考虑到像素部分一个边的长度或像素间距，矩形驱动 IC 中的每一个均具有 15—80mm 的长边和 1—6mm 的短边。另一选择是，所形成驱动 IC 中的每一边的长度对应于像素区域一个边或像素间距（pitch）与每个驱动电路一个边的总和。

该驱动 IC 的外部尺寸相对于 IC 芯片的优越性在于长边的长度。当使用每个均具有 15—80mm 长边的驱动 IC 时，与使用 IC 芯片的情况相比，可减少将其连接于像素部分中所需的驱动 IC 的数量，从而增加了产量。而且，当在玻璃基板上形成驱动 IC 时，母板的形状不受限制，因此不会降低产量。与使用圆形硅晶片形成 IC 芯片的情况相比，这是非常优越的一点。

如图 33B 所示，当在基板 3700 上形成扫描线驱动电路 3704 时，将形成在信号线驱动电路上的驱动 IC 安装在像素区域 3701 外部的区域中。这些驱动 IC 为信号线驱动电路。为了形成响应于 RGB 全彩色的像素区域，在 XGA 模式下需要 3027 根信号线，而在 UXGA 模式下需要 4800 根信号线。将这些信号线在像素部分 3701 末端分为几块，以形成导线。依照每个驱动 IC 的输出端子的间距来汇集该导线。

优选的是通过利用在基板上所形成的结晶半导体来形成该驱动 IC，并可

使用按照本发明所制造的薄膜晶体管。由于按照本发明所制造的薄膜晶体管具有高迁移率和极好的响应速度，因此与传统薄膜晶体管相比，可高速驱动利用该薄膜晶体管所形成的驱动 IC，并可提高元件的工作频率。因此，由于特征很少变化，所以可获得高稳定性。

5 在像素区域中，信号线和扫描线以矩阵形式相互交叉，并且晶体管位于每个交叉点上。可将按照本发明所制造的薄膜晶体管用作排布在像素区域中的晶体管。按照本发明所制造的薄膜晶体管通过简化处理过程而具有相对高的迁移率，因此在制造大面积显示装置时其是有效的。因此，可将该薄膜晶体管用作像素的开关元件、扫描线驱动电路的元件或其它类似物。由此，可制造出实现了
10 板上系统的显示板。

可将该驱动 IC 安装在基板上，既作为扫描线驱动电路也作为信号线驱动电路，如图 34A 和 34B 所示。在这种情况下，在扫描线和信号线中所使用的驱动 IC 的设计可以不同。

在这种情况下，作为扫描线驱动电路所使用的驱动 IC 的设计最好不同于
15 作为信号线驱动电路所使用的驱动 IC 的设计。例如，尽管构成扫描线驱动 IC 的晶体管需要承受大约 30V 的电压，但还需要 100kHz 或更小的驱动频率，因此相对不需要高速工作。因此优选的是使构成该扫描线驱动 IC 的晶体管的沟道长度 (L) 足够长。另一方面，尽管信号线驱动 IC 的晶体管仅需要承受大约 12V 的电压，但其在 3V 下需要大约 65MHz 的驱动频率，因此需要高速工作。
20 由此，优选的是将构成驱动器的晶体管的沟道长度设定为微米级。另外，该沟道长度方向对应于在沟道形成区域中的电流方向，或者是移动电荷的方向。

安装驱动 IC 的方法没有特别限制，可使用公知的 COG 技术、引线接合技术，或 TAB 技术。

通过将驱动 IC 的厚度调整为反向基板的厚度，使该驱动 IC 的高度约等于
25 该反向基板的高度，从而在整体上减小了显示装置的厚度。而且，通过使用相同的材料形成各个基板，即使当该显示装置的温度发生变化时也不会产生热应力，且也不会削弱用 TFT 所制造的电路的特性。因此，如在本实施方式中所示，通过利用边长长于 IC 芯片边长的驱动 IC 来形成驱动电路，可减少安装在一个像素部分上的驱动 IC 的数量。

30 如上所述，该驱动电路可集成在显示板中。该实施方式可与实施方式 1—

11 结合实施。

实施方式 13

在该实施方式中，参照图 41A—41C，对栅极层、源极层和漏极层的边缘的位置关系，即栅极层宽度和沟道长度的关系进行描述。

5 图 41A 为具有平面结构的顶栅型薄膜晶体管，该薄膜晶体管包括在基板 540 上形成的绝缘层 546，半导体层 543，具有一种电导类型的半导体层 542a 和 542b，源极或漏极层 541a 和 541b，栅极绝缘层 544 以及栅极层 545。

10 在图 41A 中，栅极层 545 的边缘分别与源极或漏极层 541a 和 541b 的边缘相互重叠，长度为“ $c1$ ”。这里，在半导体层 543 中，将源极或漏极层与栅极层相互重叠的区域称为重叠区。栅极层的宽度“ $b1$ ”大于沟道长度“ $a1$ ”。

用 $(b1 - a1) / 2$ 表示每个重叠区的宽度“ $c1$ ”。优选的，在源极或漏极层与半导体区域之间，具有上述重叠区的 n-沟道 TFT 包括 n-型高浓度杂质区 (n^+ 区) 和 n-型低浓度杂质区 (n^- 区)。这种结构允许增强电场衰减的影响，从而可提高热载体阻抗。

15 图 41B 为具有平面结构的顶栅型薄膜晶体管，包括在基板 550 上形成的绝缘层 556，半导体层 553，具有一种电导类型的半导体层 552a 和 552b，源极或漏极层 551a 和 551b，栅极绝缘层 554 以及栅极层 555。

在图 41B 中，栅极层 555 的两个边缘均符合于源极或漏极层 551a 和 551b 的边缘。也就是说，该极层的宽度“ $b2$ ”和沟道长度“ $a2$ ”相等。

20 图 41C 为具有平面结构的顶栅型薄膜晶体管，包括在基板 560 上形成的绝缘层 566，半导体层 563，源极或漏极层 561a 和 561b，栅极绝缘层 564 以及栅极层 565。

25 在图 41C 中，栅极层 565 的两个边缘距离源极或漏极层 561a 和 561b 的边缘的长度是“ $c3$ ”。这里，在半导体层 563 中，将栅极层 565 与源极或漏极层 561a、561b 不相互重叠并彼此分开的区域称为偏移区。也就是说，栅极层的宽度“ $b3$ ”小于沟道长度“ $a3$ ”。用 $(a3 - b3) / 2$ 表示偏移区的宽度“ $c3$ ”。具有上述结构的 TFT 可减小截止电流。当将该 TFT 用作显示装置的开关元件时，可提高对比度。

30 此外，可使用所谓的多栅极型 TFT，其中半导体层覆盖多个栅极层。该 TFT 也允许减小截止电流。通过按照本发明使用利用激光的掩模处理技术，可形成

经过微观处理的掩模。因此，通过利用这种掩模，可使如电极层的布线图案具有微观、精确的形状。通过对电极层执行微观处理，能以高产率和高产量形成如该实施方式所示具有所需功能的薄膜晶体管。因此，具有该薄膜晶体管的显示装置可具有高可靠性和极好的性能。

5 该实施方式可与实施方式 1—12 结合实施。

实施方式 14

在该实施方式中，参照图 38A 和 38B、图 39A—39D 描述对用于上述实施方式的半导体膜进行结晶的步骤。

在图 38A 和 38B 中，在基板 220 上形成作为基膜的绝缘层 221，并在其上形成非晶形半导体膜 222。利用在非晶形半导体膜 222 上的绝缘膜形成掩模 224a 和 224b。选择性地在基板 220 上形成金属膜 225，从而使非晶形半导体膜进行结晶。具体来说，当对非晶形半导体膜 222 进行加热时，如在图 38B 中箭头所示从金属膜 225 与非晶形半导体膜 222 之间的接触部分沿与该基板表面平行的方向产生晶体，由此获得结晶半导体膜 226。另外，远离于金属膜 225 的部分不会发生结晶，从而在该基板上保留有非晶形部分。

此外，如图 39A 所示，通过微滴释放法选择性地形成金属膜 233，从而无需利用掩模就可执行上述结晶过程。图 39B 为图 39A 的顶视图。图 39D 为图 39C 的顶视图。

在图 39A—39D 中，在基板 230 上形成作为基膜的绝缘层 231，并在其上形成非晶形半导体膜 232。在非晶形半导体膜 232 上通过微滴释放法选择性地形成金属膜 233。当通过热处理使非晶形半导体膜 232 结晶时，如图 39A 和 39C 所示从金属膜 233 与非晶形半导体膜 232 之间的接触部分沿与该基板表面平行的方向产生晶体。类似地，远离于金属膜 233 的部分不会发生结晶，从而在该基板上保留有非晶形部分。

25 将在与该基板表面平行的方向上的晶体生成称为水平生成或横向生成。由于通过水平生成可形成具有大直径的晶粒，所以当将这种结晶半导体膜用于沟道形成区域 235 中时，可形成具有提高了的迁移率的薄膜晶体管。

该实施方式可与实施方式 1—13 结合实施。

实施方式 15

30 下面描述按照本发明在显示装置中所安装的保护电路的实例。

如图 34B 所示，可在外部电路和内部电路之间形成保护电路 2713。该保护电路包括一个或多个选自 TFT、二极管、电阻元件、电容器元件或类似物的元件。下面将对各种保护电路的构成和操作进行描述。下面对保护电路的等效电路的构成进行说明，每个保护电路位于外部电路和内部电路之间并对应于一个输出端子。如图 27A 所示的保护电路包括 p-沟道薄膜晶体管 7220 和 7230，电容器元件 7210 和 7240 以及电阻元件 7250。电阻元件 7250 具有两个端子，其中向一个端子施加输入电压 V_{in} （以下称为 V_{in} ），向另一个端子施加低电势电压 V_{SS} （以下称为 V_{SS} ）。

图 27B 是表示一种保护电路的等效电路图，该保护电路中用具有整流特性的二极管 7260 和 7270 代替 p-沟道薄膜晶体管 7220 和 7230。图 27C 是表示一种保护电路的等效电路图，该保护电路中用 TFT7350、7360、7370 和 7380 代替 p-沟道薄膜晶体管 7220 和 7230。作为不同于上述结构的保护电路，图 27D 表示包括电阻元件 7280、7290 和 n-沟道薄晶体管 7300 的保护电路。图 27E 表示包括电阻元件 7280、7290，p-沟道薄晶体管 7310 以及 n-沟道薄晶体管 7320 的保护电路。所提供的保护电路可防止电压的突然波动，从而避免元件遭到破坏或损伤，由此提高可靠性。另外，优选的是利用具有极好抗压性的非晶形半导体来构成上述保护电路的元件。本实施方式可与上述实施方式自由组合。

该实施方式可与实施方式 1—14 自由组合实施。

实施方式 16

按照本发明形成薄膜晶体管，并可利用该薄膜晶体管构成显示装置。当使用光发射元件并将 n-沟道薄晶体管用作驱动该光发射元件的晶体管时，在该光发射元件中所产生的光是向上，向下或上下同时发射的，即底部发射、顶部发射或双向发射。下面参照图 46A—46C，对与各个情况相对应的光发射元件的叠层结构进行描述。

此外，在该实施方式中使用按照本发明所形成的、具有平面结构的顶栅型薄膜晶体管 671、681 和 691。在该实施方式中，将具有晶体结构的硅膜用作半导体层，并将 n-型半导体层用作具有一种电导类型的半导体层。代替形成 n-型半导体层，可通过利用 PH_3 气体执行等离子体处理，将一种电导类型赋予半导体层。该半导体层不限于本实施方式，也可通过将杂质引入（加入）到结晶半导体层中来形成具有一种电导类型的杂质区，而无需形成具有一种电导类型的

半导体层。

首先，参照图 46A 描述透过基板 680 发光，即向下发射（底部发射）的情况。在底部发射的情况下，顺序地叠置第一电极 684、场致发光层 685 和第二电极层 686，使其与跟源极或漏极层相连的布线层 682 接触，以便使其电连接于薄膜晶体管 681。透过其来传送光的基板 680 必须具有光传输特性。接下来，参照图 46B 描述光射向基板 690 的相反方向，即向上发射（顶部发射）的情况。薄膜晶体管 691 能以与上述薄膜晶体管相同的方式形成。

连接于源极或漏极层的布线层 692 与第一电极层 693 电接触，以便将它们电连接在一起，其中该源极或漏极层电连接于薄膜晶体管 691。在该基板上顺序地叠置第一电极层 693、场致发光层 694 和第二电极层 695。布线层 692 是具有反射性的金属层，可使从光发射元件发射的光进行向上反射，如箭头表示。将布线层 692 和第一电极层 693 叠置在一起，并因此，当利用具有光传输特性的材料形成第一电极层 693 并透过其传送光时，由第一电极层 693 反射该光，然后将光射向基板 690 的相反方向。当然，可利用具有反射性的金属膜形成第一电极层。由于在该光发射元件中所产生的光透过第二电极层 695 发射，所以利用相对于至少可见区域的光具有传输特性的材料形成第二电极层 695。最后，参照图 46C，描述通过基板 670 和相反一边发射光，即向上和向下（双向发射）发射的情况。薄膜晶体管 671 也是具有平面结构的顶栅型薄膜晶体管，能以与薄膜晶体管 681 相同的方式形成。连接于源极或漏极层的布线层 675 电连接于第一电极层 672，该源极或漏极层电连接于薄膜晶体管 671 的半导体层。在基板上顺序地叠置第一电极层 672、电致发光层 673 以及第二电极层 674。当第一电极层 672 和第二电极层 674 都是利用相对于可见区域具有光透射特性的材料形成或形成为可透射光的厚度时，可实现双向发射。在这种情况下，还形成透射光的绝缘层和基板 670，以具有光透射特性。

图 45A—45D 表示可用于本发明的光发射元件的结构。每个发光元件均具有这样的结构，其中场致发光层 860 夹在第一电极层 870 和第二电极层 850 之间。有必要考虑到逸出功（work function）来选择出用于第一和第二电极层的材料。根据像素结构，可将该第一和第二电极层用作阳极或阴极。在该实施方式中，由于驱动 TFT 的极性为 n-沟道型，所以优选的是将该第一电极层用作阴极，将该第二电极层用作阳极。此外，当该驱动 TFT 的极性为 p-沟道型时，

最好将该第一电极当作阳极，将该第二电极层当作阴极。

图 45A 和 45B 表示每个第一电极层 870 都为阳极，每个第二电极层 850 都为阴极的情况，由此，优选的是，每个场致发光层都是通过在第一电极层 870 上顺序地叠置 HIL（空穴注入层）、HTL（空穴传输层）804、EML（光发射层）803、ETL（电子传输层）、EIL（电子注入层）802 以及第二电极层 850 形成的。另外，图 45A 表示透过第一电极层 870 发射光的情况，其中第一电极层 870 是利用由导电氧化材料制成的电极层 805 形成的，该导电氧化材料具有透光特性，并且该第二电极层通过在电致发光层 860 上顺序叠置电极层 801 和电极层 800 形成的，其中电极层 801 包括碱金属或碱土金属，例如 LiF 和 MgAg，电极层 800 由例如铝的金属材料制成。图 45B 表示透过第二电极层 850 发射光的结构，其中第一电极层包括电极层 807 和电极层 806，其中电极层 807 由如铝和钛的金属，或包括有金属和以化学计量浓度低于金属的氮的金属材料制成；电极层 806 由包含 1—15 原子% 氧化硅的导电氧化物材料制成。该第二电极层是由在场致发光层 860 上顺序地叠置电极层 801 和电极层 800 形成的，其中电极层 801 包括碱金属或碱土金属，例如 LiF 和 MgAg，电极层 800 由例如铝的金属材料制成。当为了透射光将各个电极层的厚度设为 100nm 或更小时，光可透过第二电极层 850 发射。

图 45C 和 45D 表示第一电极层 870 为阴极，第二电极层 850 为阳极的情况。在图 45C 和 45D 中，优选的是顺序地在阴极上叠置 EIL（电子注入层）、ETL（电子传输层）802、EML（光发射层）803、HTL（空穴传输层）、HIL（空穴注入层）804 以及作为阳极的第二电极层 850 来形成场致发光层 860。图 45C 表示透过第一电极层 870 发射光的结构，其中通过顺序地在场致发光层 860 上叠置电极层 801 和电极层 800 形成第一电极层 870，其中电极层 801 包括碱金属或碱土金属，例如 LiF 和 MgAg，电极层 800 由例如铝的金属材料制成。当为了发射光而使各个电极层的厚度为 100nm 或更小时，光可透过第一电极层 870 发射。通过顺序地在场致发光层 860 上叠置电极层 806 和电极层 807 形成第二电极层，其中电极层 806 由包含 1—15 原子% 硅氧化物的导电氧化物材料制成，电极层 807 由如铝和钛的金属或包含有金属和以化学计量浓度低于金属的氮的金属材料制成。图 45D 表示透过第二电极层 850 发射光的结构，其中通过在电致发光层 860 上顺序地叠置电极层 801 和电极层 800 来形成第一电极层 870，

其中电极层 801 包括碱金属或碱土金属，如 LiF 和 MgAg，电极层 800 由例如铝的金属材料制成。使各个电极层的厚度较厚，以便使在场致发光层 860 中所生成的光可由第一电极层 870 对其进行反射。利用电极层 805 形成第二电极层 850，电极层 805 由具有透光特性的导电氧化物材料制成。另外，除了上述叠 5 层结构，该场致发光层也可具有单层结构或混合结构。

作为场致发光层，利用蒸发掩模或类似物通过蒸发作用分别选择性地形成呈现红 (R)、绿 (G)、蓝 (B) 发射光的材料。可由微滴释放法象形成滤色器那样形成呈现红 (R)、绿 (G)、蓝 (B) 发射光的材料（低分子量材料，高分子量材料或类似物）。由于无需掩模就可分别涂覆呈现 R、G、B 光的层，所以 10 微滴释放法是优选的。

在顶部发射以及由具有光传输特性的 ITO 或 ITSO 制成第二电极的情况下，可使用 BzOs-Li（其中在苯并噁唑衍生物 (BzOs) 中加入了 Li）或类似物。另外，作为 EML，例如，可使用加入了对应于各种 R、G、B 荧光颜色的掺杂剂（在 R 的情况下为 DCM 等，在 G 的情况下为 DMQD 等）的 Alq₃。

15 另外，该场致发光层的材料不限于上述材料。例如，可通过氧化物如氧化钼 (MoO_x:X=2-3) 与 α-NPD 或替代 CuPc 或 PEDOT 的红荧烯 (rubrene) 一起进行共同蒸发来提高空穴注入特性。此外，可将有机材料（包括低分子量材料或高分子量材料）或有机材料和无机材料的复合材料用作场致发光层的材料。下面将具体描述构成光发射元件的材料。

20 在电荷注入/传输物质中，作为具有极好电子传输特性的物质，可给出具有喹啉构架或苯并喹啉构架的金属络合物，如：三 (8—羟基喹啉) 铝（缩写：Alq₃）；三 (5—甲基—8—羟基喹啉) 铝（缩写：Almq₃）；二 (10—羟基苯并[h] 喹啉) 镍（缩写：BeBq₂）；二 (2—甲基—8—羟基喹啉) —4—苯基苯酚一铝（缩写：BAIq）；或类似物。作为具有良好空穴传输特性的物质，可给出 25 芳族胺（即具有苯环—氮键的物质）化合物，如：4, 4'—二[N—(1—萘基) —N—苯基—氨基]—联苯（缩写：α-NPD）；4, 4'—二[N—(3—甲基苯基) —N—苯基—氨基]—联苯（缩写：TPD）；4, 4', 4''—三 (N, N—二苯基—氨基) —三苯基胺（缩写：TDATA）；4, 4', 4''—三[N—(3—甲基苯基) —N—苯基—氨基]—三苯基胺（缩写：MTDATA）；或类似物。

30 在电荷注入/传输物质中，作为具有最佳电子注入特性的物质，可给出碱

金属或碱土金属的化合物，例如氟化锂（LiF）、氟化铯（CsF）以及氟化钙（CaF₂）。此外，可使用具有高电子传输特性的物质例如 Alq₃与碱土金属例如镁（Mg）的混合物。

在电荷注入/传输物质中，作为具有极好空穴注入特性的物质，例如，可利用金属氧化物，例如氧化钼（MoO_x）、氧化钒（VO_x）、氧化钌（RuO_x）、氧化钨（WO_x）以及氧化锰（MnO_x）。此外，还可给出酞菁化合物，如酞菁（缩写：H₂Pc）和铜酞菁（CuPc）。

可在每个像素中形成具有不同光发射波长带的光发射层，以执行彩色显示。典型地，形成分别对应于荧光颜色 R（红）、G（绿）、B（蓝）的光发射层。在这种情况下，当在像素的光发射侧提供传输某一光发射波长带光的滤光器时，可提高色彩纯度并避免像素部分的镜面反射（反射）。通过提供滤光器，可省去通常所需的环形偏振片或类似物，从而降低了从光发射层所发出的光的损失。而且，可减少色调变化，该色调变化是在倾斜地观看像素部分（显示屏）的情况下引起的。

具有各种不同的光发射材料。对于低分子量有机发光材料，可使用下述物质：4—双氰基亚甲基—2—甲基—6—[2—(1, 1, 7, 7—四甲基—9—久洛尼定基) 乙烯基]—4H—吡喃（缩写：DCJT）；4—双氰基亚甲基—2—叔丁基—6—[2—(1, 1, 7, 7—四甲基—9—基) 乙烯基]—4H—吡喃（缩写：DCJTB）；periflanthene；2, 5—双氰基—1, 4—二[2—(10—甲氧基—1, 1, 7, 7—四甲基—9—基) 乙烯基]苯，N, N'—双甲基喹吖啶酮（缩写：DMQd）；香豆素 6；香豆素 545T；三(8—羟基喹啉) 铝（缩写：Alq₃）；9, 9'-biantryl；9, 10—双苯基蒽（缩写：DPA）；9, 10—二(2—萘基) 蒽（缩写：DNA）；或类似物。而且可使用其它物质。

另一方面，与低分子量有机发光材料相比，高分子量有机发光材料具有更高的机械强度，从而可制成更持久耐用的元件。此外，由于可通过施用液体而形成高分子量有机发光材料，因此可相对容易地形成元件。利用该高分子量有机发光材料所形成的光发射元件的结构基本上类似于利用低分子量有机发光材料所形成的光发射元件的结构，并通过将阴极、有机光发射层和阳极顺序地叠置在一起而形成。然而，当光发射层是由高分子量有机发光材料制成时，很难形成类似于使用低分子量有机发光材料时所形成的叠层结构。在许多情况下，

这种由高分子量有机发光材料所制成的光发射元件具有双层结构。具体来说，是将阴极、光发射层、空穴传输层和阳极顺序地叠置在一起而形成的叠层结构。

由光发射层的材料来决定荧光颜色，因此，可通过选定材料形成可发射出预定颜色光的光发射元件。作为用于形成光发射层的高分子量场致发光材料，

5 可给出以下材料：聚对亚苯基亚乙烯基，聚对亚苯基，聚噻吩、聚芴或类似物。

特别地，可将聚（对亚苯基亚乙烯基）（PPV）的衍生物；聚（2，5一双烷氧基—1，4—亚苯基亚乙烯基）（RO—PPV）；聚（2-[2'乙烷基—己氧基]—5—甲氧基—1，4—亚苯基亚乙烯基）（MEH—PPV）；聚（2-[双烷氧基苯基]—1，4—亚苯基亚乙烯基）（ROPh—PPV）；或类似物可作为聚对亚苯基亚乙
10 烯基。可将聚对亚苯基（PPP）的衍生物；聚（2，5一双烷氧基—1，4—亚苯基）（RO—PPP）；聚（2，5一双己氧基—1，4—亚苯基）；或类似物作为聚对亚苯基。可将聚噻吩（PT）的衍生物；聚（3—烷基噻吩）（PAT）；聚（3—己基噻吩）（PHT）；聚（3—环己基噻吩）（PCHT）；聚（3—环己基—4—甲基噻吩）（PCHMT）；聚（3，4—双环己基噻吩）（PDCHT）；聚（3—[4—辛基苯基]—噻吩）（POPT）；聚（3—[4—辛基苯基]—2，2—二噻吩）（PTOPT）；或类似物作为聚噻吩。可将聚芴（PF）的衍生物；聚（9，9—双烷基芴）（PDAF）；聚（9，9—双辛基芴）（PDOF）；或类似物作为聚芴。

当将具有空穴传输特性的高分子量有机发光材料夹在阳极和具有光发射特性的高分子量有机发光材料之间时，可提高从该阳极的空穴注入特性。典型地，
20 通过旋涂或类似方法来施用在水中溶解了具有空穴传输特性的高分子量有机发光材料和受体材料的溶液。由于有机溶剂是不可溶的，因此可将其与上述具有光发射特性的有机发光材料叠置在一起。作为具有空穴传输特性的高分子量有机发光材料，可利用 PEDOT 和作为受体材料的樟脑磺酸（CSA）的混合物；聚苯胺（PANI）和作为受体材料的聚苯乙烯磺酸（PSS）的混合物或类似物。

25 光发射层可发射单色光或白光。在利用白光发射材料的情况下，可通过在像素一侧的发光方向上提供发出某种波长光的滤光器（着色层），获得彩色显示。

为了形成发射白光的光发射层，可通过蒸发作用，顺序地叠置 Alq₃，添加了红光发射颜料尼罗红的 Alq₃，p-EtTAZ 以及 TPD（芳香族二胺），而实现
30 白光发射。而且，当利用旋涂通过涂覆形成 EL 时，优选的是在涂覆了液体后，

通过真空加热对该 EL 进行烘烤。例如，在基板的整个表面上，涂覆具有空穴注入层功能的聚（亚乙基二氧噻吩）/聚（苯乙烯磺酸）(PEDOT/PSS) 的水溶液，并进行烘烤。然后，在基板的整个表面上，涂覆用于作为发光层的、加入了用作发光中心的颜料（如 1, 1, 4, 4—四苯基—1, 3—丁二烯 (TPB), 4—
5 双氰基亚甲基—2—甲基—6—（对双甲基氨基—苯乙烯基）—4H—吡喃
（DCM1），尼罗红以及香豆素 6）的聚乙烯基咔唑 (PVK) 的水溶液，并进行烘烤。

光发射层可以是单层。在这种情况下，在具有空穴传输特性的聚乙烯基咔唑 (PVK) 中分散具有电子传输特性的 1, 3, 4—噁二唑衍生物 (PBD)。此外，
10 可通过分散作为电子迁移试剂的 30wt% 的 PBD 和分散适量的四种颜料 (TPB、香豆素 6、DCM1 以及尼罗红) 获得白光发射。除了上述发射白光的光发射元件，可通过合适地选择用于光发射层的材料，制造出能发射红光、绿光或蓝光的光发射元件。

另外，除了单态激励光发射材料，还可将包括金属络合物和类似物的三重态激励光发射材料用于光发射层。例如，通过利用三重态激励光发射材料形成发射红光的像素，其照明半衰期比发射绿光和蓝光的像素相对更短，发射绿光和蓝光的像素由单态激励光发射材料形成。由于三重态激励光发射材料具有最佳的光发射效率，因此为了获得与单态激励光发射材料相同程度的照明，仅需较低的功耗。也就是说，当由三重态激励光发射材料形成发射红光的像素时，
15 仅需少量流经过光发射元件的电流，从而提高了可靠性。为了降低能耗，发射红光和绿光的像素可由三重态激励光发射材料形成，而发射蓝光的像素可由单态激励光发射材料形成。在发射绿光的光发射元件也由三重态激励光发射材料形成的情况下，可进一步降低能耗，其中绿光相对于人眼具有高能见度。

作为三重态激励光发射材料的实例，可将金属络合物作为掺杂剂。具体地，
20 具有以铂作为其核心金属的金属络合物和具有以铱作为其核心金属的金属络合物以及类似物是公知的，其中铂为第三组的过渡成分。该三重态激励光发射材料不限于这些化合物，可能使用具有上述结构以及包括一种属于成分周期表第 8—10 组成分作为其核心金属的化合物。

上述用于形成光发射层的物质仅为实例，可通过适当地叠置具有各种特性的相应层，如空穴注入射/传输层、空穴传输层、电子注入/传输层、电子传输

层、光发射层、电子阻挡层以及空穴阻挡层而形成光发射元件。此外，可使用混合层或这些层的混合接合层。可改变光发射层的层结构。不偏离本发明的目的，允许对光发射层的结构进行改变；例如，提供电极层或者分散发光材料，以用作发光层，来替代提供某个电子注入区域或者光发射区域。

5 当将正向偏置电压施加给由上述材料所形成的光发射元件时，该发光元件可发光。利用该光发射元件所形成的显示装置中的每个像素可由简单矩阵法或有源矩阵法对其进行驱动。在两种情况下，通过在某个时序在正向偏置电压下使每个像素放光，而在某个周期中使每个像素不发光。在不发光的周期中，将反向偏置电压施加给该光发射元件，以提高该光发射元件的可靠性。在某种驱动条件下，该光发射元件具有降低光强度的老化模式，或者由于像素中非发光区域的扩展而降低表面亮度的老化模式。当利用交流电驱动该光发射元件，以交替地向每个像素施加正向偏置电压和反向偏置电压时，阻止了该光发射元件的老化，从而提高了该发光装置的可靠性。此外，还可利用数字驱动或模拟驱动。

15 尽管图 46A 至 46C 未示出，但可在反向基板上形成滤色器（着色层），该反向基板与包括元件的基板相对。通过微滴释放法选择性地形成该滤色器（着色层）。由于通过滤色器（着色层）对 R、G、B 各个发射光谱的宽峰进行精确校正，因此可通过利用这种滤色器（着色层）显示出高清晰度的图像。

20 尽管上面描述了形成分别用于 R、G、B 光发射材料的情况，但通过结合滤色器或色彩转换层形成用于发出单色光的材料，也可实现全彩色显示。例如，可在密封基板上形成该滤色器（着色层）或该色彩转换层，并使其连接于具有元件的基板。如上所述，可通过微滴释放法形成用于发出单色光的材料、滤色器（着色层）以及色彩转换层。

25 当然，可执行单色光发射显示。例如，可形成利用单色光的区域彩色显示装置。无源矩阵显示部分适用于该区域彩色显示装置，并可主要在其中显示字符和符号。

30 在上述结构中，利用具有低逸出功的材料形成阴极。例如，希望该阴极由 Ca、Al、CaF、MgAg、AlLi 或类似物组成。该场致发光层可具有单层结构、叠层结构和层间没有分界面的混合结构中的任一种。另外，该场致发光层可由任意材料形成，如单重态材料；三重态材料；单重态和三重态相结合的材料；

包含有机化合物或无机化合物的电荷注入/传输物质；或者光发射材料。取决于其分子数，该阴极可包括一种或多种选自于低分子量有机化合物、中级分子量有机化合物（表示不具有升华特性、具有 20 个或更少的分子或者具有 $10\mu\text{m}$ 或更小长度的链接分子的有机化合物）、和高分子量有机化合物的层，并与具有电子注入/传输特性或空穴注入/传输特性的无机化合物相结合。第一电极层 684、672 和第二电极层 695、674 由可透光的透明导电膜形成。例如除了 ITO 和 ITSO，还使用一种透明导电膜，其中氧化铟混合了 2—20% 的氧化锌 (ZnO)。在形成第一电极层 684、693 和 672 之前，优选的是在氧气中执行等离子体处理或者在真空中执行热处理。分隔壁（又称坡）由包括硅、有机材料或化合物材料的材料形成。而且，也可使用多孔膜。当该分隔壁由光敏或非光敏材料如丙烯酸和聚酰亚胺组成时，其每个侧面的曲率半径是连续变化的。因此，在每个分隔壁上所形成的薄膜不是断开的。因此，该分隔壁优选由光敏或非光敏材料组成。本发明可与实施方式 1—15 自由组合实施。

实施方式 17

下面参照图 30A—30F 中所示的等效电路图描述本实施方式所述的用于显示板的像素结构。

在图 30A 所示的像素中，信号线 710、电源线 711、712 和 713 按列排列，而扫描线 714 按行排列。该像素还包括开关 TFT 701、驱动 TFT 703、电流控制 TFT 704、电容器元件 702 以及光发射元件 705。

除了驱动 TFT 703 的栅极连接于按行排列的电源线 715，图 30C 所示的像素具有与图 30A 所示的像素类似的结构。也就是说，图 30A 和 30C 所示的像素表示出相同的等效电路图。但是，在电源线 712 按列排列（图 30A）和电源线 715 按行排列（图 30C）的情况下，由在不同层中的导电层来形成相应的电源线。为了强调与驱动 TFT 703 的栅极相连的电源线的不同设置，将等效电路图在图 30A 和 30C 中单独表示。

在图 30A 和图 30C 中，驱动 TFT 703 和电流控制 TFT 704 在每个像素中串联，并且驱动 TFT 703 的沟道长度 L_3 和沟道宽度 W_3 ，以及电流控制 TFT 704 的沟道长度 L_4 和沟道宽度 W_4 满足以下关系： $L_3/W_3 : L_4/W_4 = 5—6000 : 1$ 。例如，当 L_3 、 W_3 、 L_4 和 W_4 分别为 $500\mu\text{m}$ 、 $3\mu\text{m}$ 、 $3\mu\text{m}$ 、 $100\mu\text{m}$ 时，满足 $6000 : 1$ 。由于可按照本发明形成微观图案，因此可稳定地形成具有短沟道宽度的良

好的布线而不会引起故障，如短路。由此，可形成具有充分满足如图 30A 和 30C 所示像素功能所需的电特性的 TFT，从而制造出具有极好显示功能的显示板，并具有高可靠性。

驱动 TFT 703 在饱和区工作，并控制流过光发射元件 705 的电流，而电流 5 控制 TFT 704 在线性区工作，并控制施加给光发射元件 705 的电流。从制造过程来看，TFT 703 和 704 最好具有相同的电导类型。作为驱动 TFT 703，可用损耗型 TFT 而不是增强型 TFT。按照本发明具有上述结构，由于电流控制 TFT 704 在线性区工作，因此电流控制 TFT 704 的 V_{GS} 的轻微变化不会对流过光发射元件 405 的电流量产生不利影响。也就是说，由在饱和区工作的驱动 TFT 703 10 决定流过光发射元件 705 的电流量。因此，可提供一种显示装置，其中可通过改善光发射元件由于 TFT 特征值的变化导致的亮度变化来提高图像质量。

图 30A—30D 所示的每个像素中的开关 TFT 701 对输入到像素中的视频信号进行控制。当开关 TFT 701 导通且将视频输入到该像素时，该视频信号被保留在电容器元件 702 中。尽管在图 30A 和 30C 中表示了每个像素都包括有电 15 容器元件 702 的设置，但本发明不限于这些设置。当将栅极电容或类似物当作保留视频信号的电容器时，可以不提供电容器元件 702。

光发射元件 705 具有这样的结构，其中场致发光层夹在一对电极之间。在像素电极和反向电极之间（即阳极和阴极之间）保持有电势差，以便施加正向偏置电压。该场致发光层由各种材料如有机材料和无机材料组成。该场致发光 20 层中的发光包括当激励的单重态返回基态时所产生的发光（荧光）和当激励的三重态返回基态时所产生的发光（磷光）。

除了在其中添加了 TFT 706 和扫描线 716，图 30B 所示的像素具有与图 30A 所示的像素类似的结构。类似地，除了在其中添加了 TFT 706 和扫描线 716，图 30D 所示的像素具有与图 30C 所示的像素类似的结构。

通过新提供的扫描线 716 来控制 TFT 706 的导通/截止。当导通 TFT 706 25 时，释放保持在电容器元件 702 中的电荷，由此截止 TFT 704。也就是说，通过 TFT 706 来强制阻挡流过光发射元件 705 的电流。因此，按照图 30B 和 30D 所示的结构，在将信号写入所有像素之前，发光周期可与写入周期同时开始或在写入周期开始之后立即开始，因此可提高占空比。

30 在图 30E 所示的像素中，信号线 750 和电源线 751、752 按列排列，而扫

描线 753 按行排列。该像素进一步还包括开关 TFT 741、驱动 TFT 743、电容器元件 742 以及发光元件 744。除在其中添加了 TFT 745 和扫描线 754，图 30F 所示的像素具有与图 30E 所示的像素类似的结构。另外，通过提供 TFT 745，可使图 30F 所示的结构的占空比提高。

5 按照本发明，可稳定并精确地形成图案如布线，而没有造成制造缺陷，从而提供具有最佳电特性和高可靠性的 TFT。本发明可应用于一种应用技术中，用于按照所要达到的目的而改进像素显示功能。

该实施方式可与实施方式 1—16 结合实施。

实施方式 18

10 下面参照图 35 和图 36 描述该实施方式。图 35 表示利用了按照本发明所制造的 TFT 基板 2800 而形成的 EL 显示模块的结构的实例。在图 35 中，在 TFT 基板 2800 上形成包括有像素的像素部分。

15 在图 35 中，保护电路部分 2801 位于驱动电路和像素之间，并在该像素部分的外部，保护电路部分 2801 包括与在像素中所形成的 TFT 相同的 TFT 或二极管，其中该 TFT 的栅极与源极或漏极相互连接。将由单晶半导体构成的驱动 IC、在玻璃基板上多晶半导体膜所构成的杆状（stick）驱动 IC、利用 SAS 所形成的驱动电路或类似物用作驱动电路 2809。

TFT 基板 2800 牢固地连接于密封基板 2820，通过微滴释放法所形成的隔离物 2806a 和 2806b 位于它们中间。即使当该基板很薄且该像素部分的区域增大时，优选也提供该隔离物，以使在两个基板之间保持固定间隔。具有光传输特性的树脂材料可填充在 TFT 基板 2800 和密封基板 2820 之间的间隔中，在发光元件 2804 和 2805 之上，并对其进行固化。另一选择是，可用无水氮或惰性气体填充其间的间隔。

25 图 35 表示光发射元件 2804、光发射元件 2805 和光发射元件 2815 具有顶部发射型结构的情况，其中在相应光发射元件中所生成的光沿由该图所示箭头表示的方向发射。通过形成具有不同亮度色彩的红、绿、蓝像素，可实现多色显示。此外，可通过在密封基板 2820 上形成对应于每种颜色的着色层 2807a、2807b、2807c，来提高射向外部的光的色彩纯度。另一选择是，该像素可结合着色层 2807a、2807b、2807c 形成为白光发射元件。

30 利用布线基板 2810 将作为外部电路的驱动电路 2809 连接于扫描线或信号

线连接端子，该端子位于外部电路基板 2811 的一个边缘。另一选择是，热管 2813 和散热器板 2812 可与 TFT 基板 2800 接触或邻接，以增强散热性能。

尽管图 35 表示了具有顶部发射结构的 EL 模块，但也可通过改变光发射元件的结构或外部电路基板的排列，使用底部发射结构，或当然也可使用向上 5 和向下发射光的双重发射结构。在顶部发射结构的情况下，可对作为分隔壁的绝缘层着色，将其用作黑色矩阵。可通过微滴释放法形成该分隔壁。例如，可通过将黑色颜料树脂、碳黑或类似物混合到树脂材料中，如聚酰亚胺，而形成该分隔壁。另外，也可使用叠层结构的分隔壁。

此外，该 EL 显示模块可具有这样的结构，其中可通过利用延迟板和极化 10 板，阻挡从外部进入光的反射光，如图 36 所示。图 36 表示顶部发射结构，其中对作为分隔壁的绝缘层 3605 着色，将其用作黑色矩阵。可通过微滴释放法形成该分隔壁。可利用树脂材料如混有碳黑等的聚酰亚胺制成该分隔壁。也可使用它们的叠置层。为了构成该分隔壁，可通过微滴释放法在相同区域中释放若干次不同种类的材料。在该实施方式中，使用黑色颜料树脂。可将 $\lambda/4$ 和 $\lambda/2$ 15 板作为延迟板 3603 和 3604 使用，以对光进行控制。将 TFT 基板 2800、光发射元件 2804、密封基板（密封组件）2820、延迟板 3603 和 3604（ $\lambda/4$ 和 $\lambda/2$ 板）以及极化板 3602 顺序地叠置在一起。该光发射元件所产生的光透过该极化板射向外部。该延迟板和极化板位于光射向外部的那一侧。在向上和向下 20 发射光的双重发射型显示装置的情况下，延迟板和极化板可位于该显示装置的两个表面上。此外，减反射膜 3601 可位于该极化板的外侧。按照该结构，可显示出更高清晰度的图像。

另一选择是，可利用密封材料或粘合树脂将树脂膜附着于 TFT 基板 2800，以对在 TFT 基板 2800 上所形成的像素部分进行密封。尽管该实施方式中是利用玻璃基板密封像素部分的，但也可利用各种材料，如树脂、塑料或薄膜来密封像素部分。优选的是在树脂膜表面上形成气体阻挡膜，以便避免湿气渗入到其中。通过用树脂膜密封像素部分，可制成更薄和更轻的显示装置。

该实施方式可与实施方式 1—17 结合实施。

实施方式 19

下面参照图 42 和图 44 描述该实施方式。图 42 和图 44 表示通过利用按照 30 本发明所制成的 TFT 基板 2600 来形成液晶显示模块的实例。

图 42 表示液晶显示模块的实例，其中通过密封材料 2602 将 TFT 基板 2600 和反向基板 2601 牢固地连接在一起，并且像素部分 2603 和液晶层 2604 位于两基板之间，以构成显示区。需要着色层 2605 来执行彩色显示。在 RGB 系统的情况下，对应于相应红、绿、蓝色的着色层与每个像素相关。TFT 基板 2600 和反向基板 2601 外部分别具有极化板 2606 和 2607。而且，透镜膜 2613 位于极化板 2607 外部，极化板 2607 位于 TFT 基板 2600 上。光源包括冷阴极管 2610 和反射板 2611。通过柔性布线基板 2609 将电路基板 2612 连接于 TFT 基板 2600。将例如控制电路和电源电路的外部电路集成在电路基板 2612 中。该液晶显示模块可使用 TN（扭转向列）模式、IPS（平面内开关）模式、MVA（多域垂直对准）模式、ASM（轴对称对准微极化池）模式、OCB 模式或其它类似模式。

特别地，可通过利用能高速响应的 OCB 模式来改善按照本发明所制造出的显示装置的特性。图 44 表示将 OCB 模式用于图 42 中的液晶显示模块的实例，以使该液晶显示模块变为 FS—LCD（场序制—LCD）。FS—LCD 在一个帧周期中分别执行红光发射、绿光发射和蓝光发射。通过利用时间分割而产生图像，以便实现彩色显示。而且，利用发光二极管、冷阴极管和类似物实现各个颜色的发射，并因此而不需要滤色器。由此，由于不需要设置红、绿、蓝滤色器，因此可在相同区域中显示出是使用滤色器的所显示像素 9 倍的像素数。另一方面，在一个帧周期中执行三种颜色的光发射，从而实现液晶的高速响应。由于在按照本发明制造出的显示装置中所包括的薄膜晶体管能在高速下工作，因此该显示装置可使用 OCB 模式。因此，FS 系统和 OCB 模式可用于本发明的显示装置，产生出具有较高性能的高清晰度显示装置和高清晰度液晶电视装置。另外，作为响应于 FS 系统的模式，也可以使用利用了能高速工作的铁电液晶（FLC）的 HV—FLC、SS—FLC 或类似系统。将具有较低粘性的向列型液晶用于 OCB 模式。将近晶型液晶用于 HV—FLC 和 SS—FLC。作为液晶材料，如 FLC 的材料，可使用向列型液晶和近晶型液晶。

液晶显示模块的光学响应速度是通过缩小该液晶显示模块的晶胞间隔而提高的。另一选择是，该光学响应速度可通过降低液晶材料的粘性而提高。在 TN 模式液晶显示模块的像素区域的像素或点间距是 $30 \mu m$ 或更小的情况下，提高该响应速度是更加有效的。

图 44 的液晶显示模块为透光型，其中将红光源 2910a、绿光源 2910b 和

蓝光源 2910c 作为光源。将控制部分 2912 安装在该液晶显示模块中，从而分别控制红光源 2910a、绿光源 2910b 和蓝光源 2910c 的开或关。由控制部分 2912 控制各个颜色的光发射，并且光进入到该液晶中，从而利用时间分割生成图像，实现彩色显示。

5 如上所述，可利用本发明制造出高清晰度、高可靠性的液晶显示模块。
该实施方式可与实施方式 1—17 结合实施。

实施方式 20

可利用按照上述实施方式所制造的显示模块（显示板）来产生电视装置。
有一种情况，其中如图 33A 所示的结构，在基板上仅形成像素部分，如图 34B
10 般利用 TAB 技术将扫描线驱动电路和信号线驱动电路安装在该基板上；还有一种情况，其中如图 34A 般利用 COG 技术将扫描线驱动电路和信号线驱动电
路的安装在该基板上；还有一种情况，利用如在图 33B 所示的 SAS 技术将 TFT
安装在该基板上，将像素部分和扫描线驱动电路也形成在该基板上，并且将信
号线驱动电路单独地固定在基板上作为驱动 IC；还有一种情况，其中如图 33C
15 所示的将像素部分、信号线驱动电路和扫描线驱动电路形成在同一基板上；以
及类似情况。可使用任何一种类型的显示板。

此外，作为其它外部电路，显示装置可包括视频信号放大器电路，用于对
由调谐器所接收信号中的视频信号进行放大；视频信号处理电路，用于将由视
频信号放大器电路输出的信号转换为对应于红、绿、蓝色各个颜色的色度信号；
20 控制电路，用于将视频信号转换为驱动 IC 的输入规格，以及在视频信号输入
端中的类似电路。该控制电路向扫描线和信号线输出信号。在数字驱动的情况
下，信号分割电路位于信号线一侧，将输入数字信号分割成 m 块以便供应该信
号。

将由调谐器所接收信号中的音频信号送至音频信号放大器电路，并通过音
25 频信号处理电路将其供应给扬声器。控制电路接收关于接收站的控制信息（接
收频率），或来自于输入部分的音量，并向调谐器和该音频信号处理电路传送
信号。

通过将该液晶显示模块或 EL 显示模块装入到壳体中，可得到电视装置，
如图 37A 和 37B 所示。当使用图 35 和图 36 所示的 EL 显示模块时，可得到 EL
30 电视装置。当使用图 42 和图 44 所示的液晶显示模块时，可得到液晶电视。通

过利用该显示模块形成主显示屏 2003，并将扬声器部分 2009、操作开关以及类似物作为其附件。这样，可得到按照本发明的电视装置。

将显示板 2002 装在壳体 2001 中，经由调制解调器 2004 以有线或无线方式将接收器 2005 连接于通信网络，从而接收一般的 TV 广播，以便执行单向 5（从发射器到接收器）或双向信息通讯（发射器和接收器之间或接收器之间）。可通过壳体中的开关或远程控制单元 2006 操作该电视装置。而且，用于显示输出信息的显示部分 2007 也可位于该远程控制单元中。

另外，除了主屏幕 2003，该电视装置还可包括利用第二显示板所形成的子屏幕 2008，以显示频道、音量或其它。在该结构中，可通过利用具有宽视角的 EL 显示板来形成主屏幕 2003，并可通过利用能以低功耗显示图像的液晶显示板来形成子屏幕。或者，为了优先降低能耗，可通过利用能以低功耗显示图像的液晶显示板来形成主屏幕 2003，并可通过利用具有宽视角的可开关的 EL 显示板来形成子屏幕。按照本发明，即使当使用大尺寸基板和大量 TFT 或电子部件时，也可形成高度可靠的显示装置。

15 图 37B 表示具有大小为 20—80 英寸的显示部分的电视装置。该电视装置包括壳体 2010、显示部分 2011、作为操作部分的远程控制单元 2012、扬声器 2013 以及类似物。用本发明构成显示部分 2011。由于图 37B 的显示部分为壁挂型，因此无需较大的安装空间。

20 当然，本发明不限于上述电视装置，并可用于各种用途，例如，大尺寸显示媒介，例如火车站、机场及其它的信息显示板，或者街道上的广告显示板，以及个人电脑的监视器。

实施方式 21

按照本发明，可制造出各种类型的显示装置。也就是说，可通过将本发明的上述显示装置结合到电子装置的显示部分中，制造出各种电子装置。

25 作为电子装置的实例，可给出摄像机如视频摄像机和数字摄像机；投影仪；头带式显示器（突出型显示器）；汽车导航系统；移动立体声装置；个人电脑；游戏机；便携式信息终端（如汽车电脑，蜂窝电话和电子图书）；具有记录介质的图像再生装置（具体来说，可再生信息介质，如数字通用盘（DVD）并显示其图像的装置）；或类似物。特别的实例在图 32A—32D 中表示。

30 图 32A 表示个人笔记本电脑，其中包括目标 2101、壳体 2102、显示部分

2103、键盘 2104、外部接口部分 2105、点击鼠标 2106 及类似物。可按照本发明制造出显示部分 2103。按照本发明，即使缩小该个人电脑尺寸，也可在该显示部分上显示出高可靠性的、高质量的图像，并可准确地形成布线和类似物。

图 32B 表示包括记录介质的图像再生装置（特别是 DVD 再生装置），其
5 中包括目标 2201、壳体 2202、显示部分 A 2203、显示部分 B 2204、记录介质
（DVD 和类似物）读取部分 2205、操作键 2206、扬声器部分 2207 及类似物。
显示部分 A 2203 主要显示图像信息，而显示部分 B 2204 主要显示字符信息。
可按照本发明制造出显示部分 A 2203 和显示部分 B 2204。按照本发明，即使
10 缩小该图像再生装置的尺寸，也可在该显示部分上显示出高可靠性的、高质量
的图像，并可准确地形成布线和类似物。

图 32C 表示蜂窝电话，其中包括目标 2301、音频输出部分 2302、音频输入部分 2303、显示部分 2304、操作键 2305、天线 2306 及类似物。按照本发明，即使缩小该蜂窝电话的尺寸，也可在该显示部分上显示出高可靠性的、高质量的图像，并可准确地形成布线和类似物。

15 图 32D 表示视频摄像机，其中包括目标 2401、显示部分 2402、壳体 2403、
外部接口 2404、远程控制接收器 2405、图像接收部分 2406、电池 2407、音频
输入部分 2408、操作键 2409、目镜部分 2410 及类似物。本发明可用于显示部
分 2402。按照本发明，即使缩小该视频摄像机的尺寸并准确地形成布线和类似
物，也可在显示部分 2402 上显示出高可靠性的、高质量的图像。该实施方式
20 可与上述实施方式自由结合。

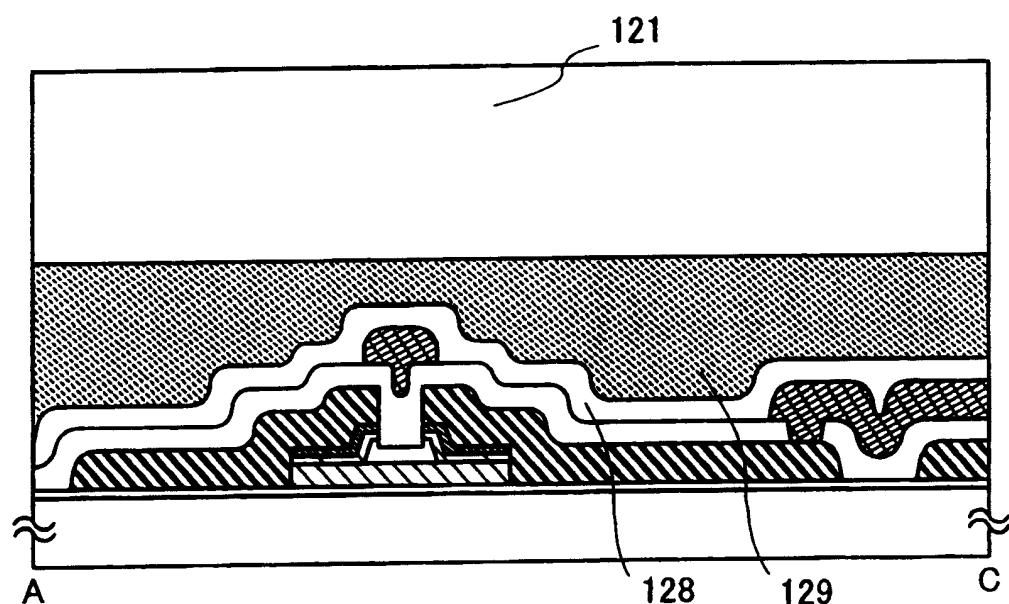


图 1A

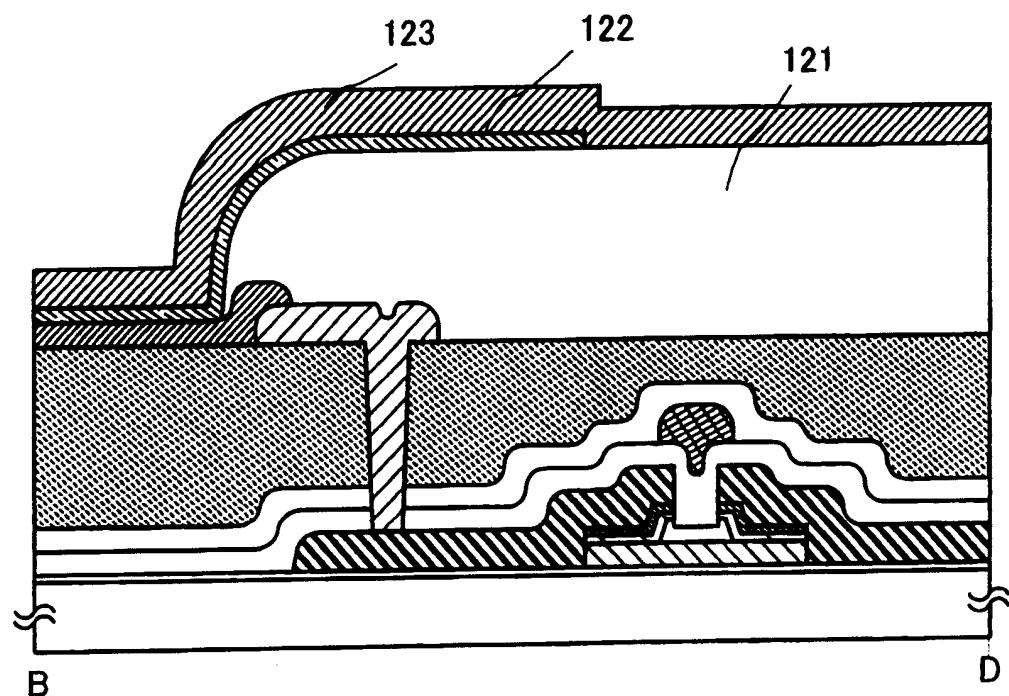


图 1B

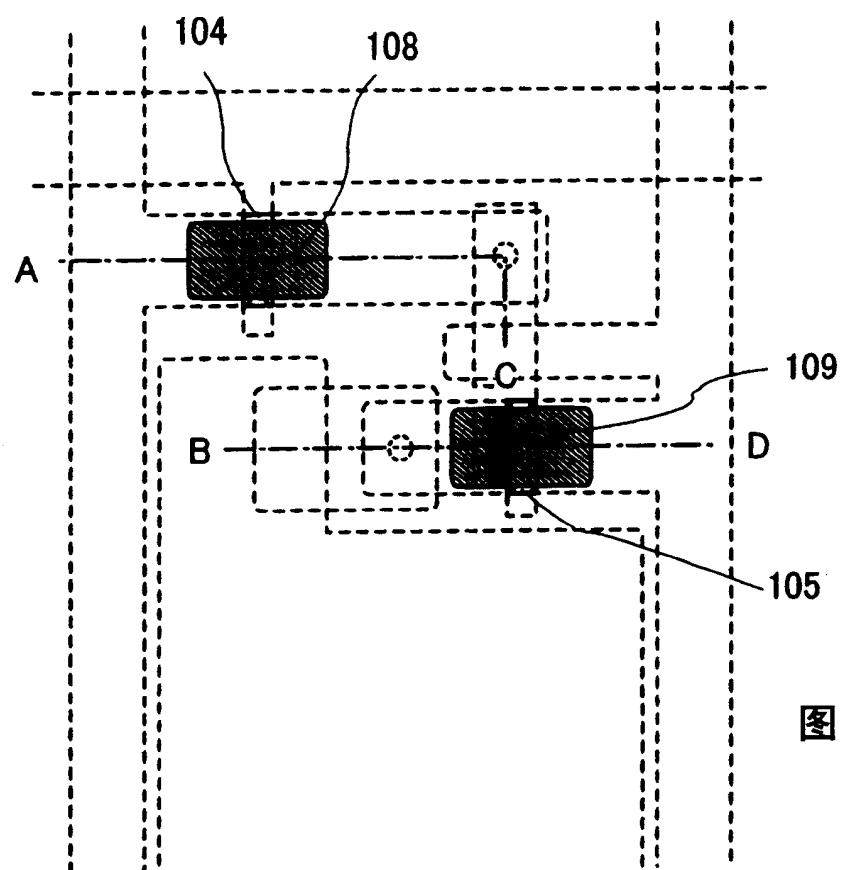


图 2A

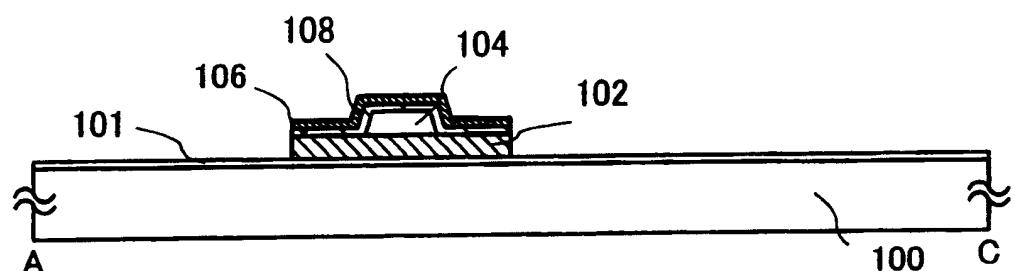


图 2B

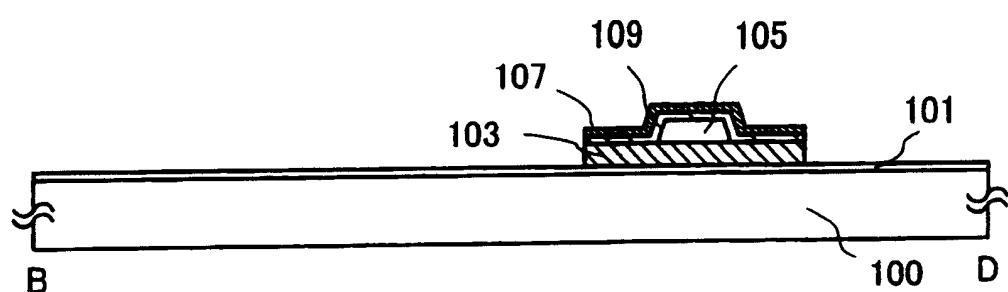


图 2C

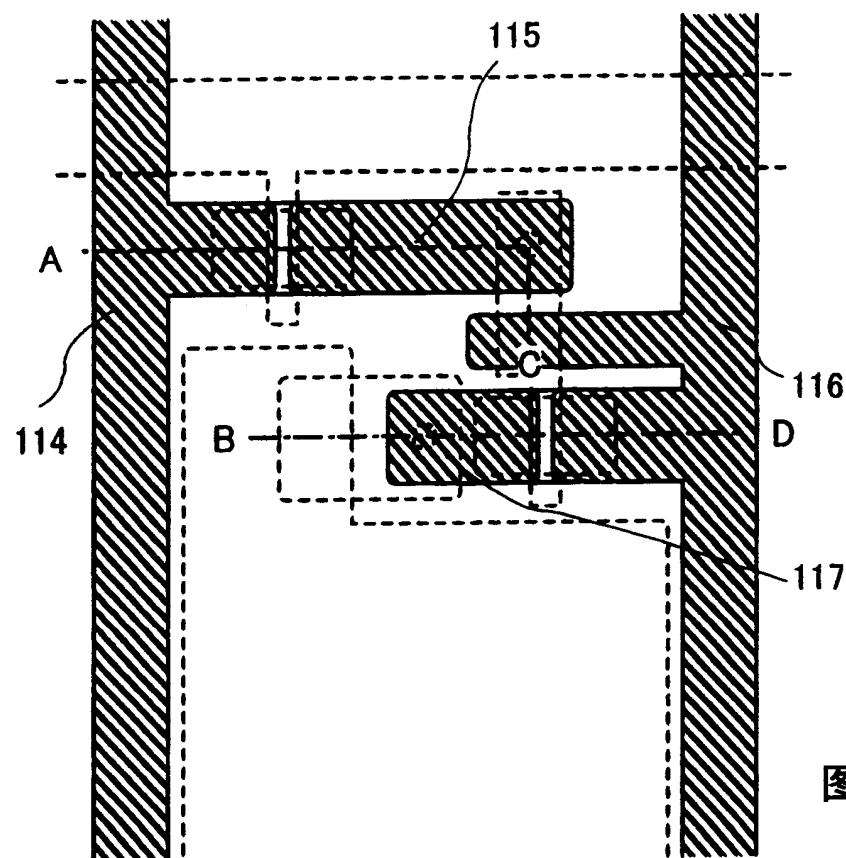


图 3A

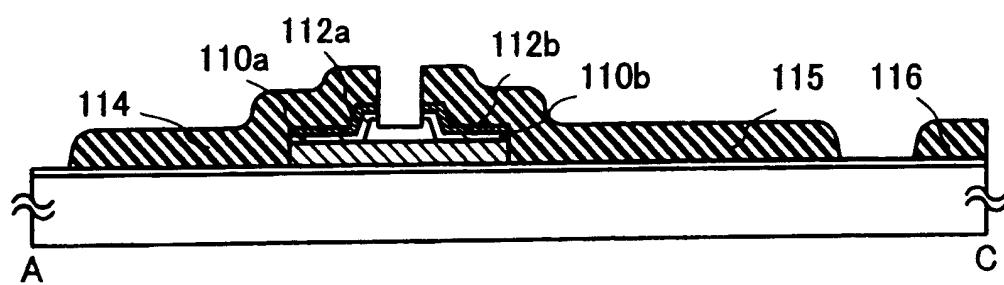


图 3B

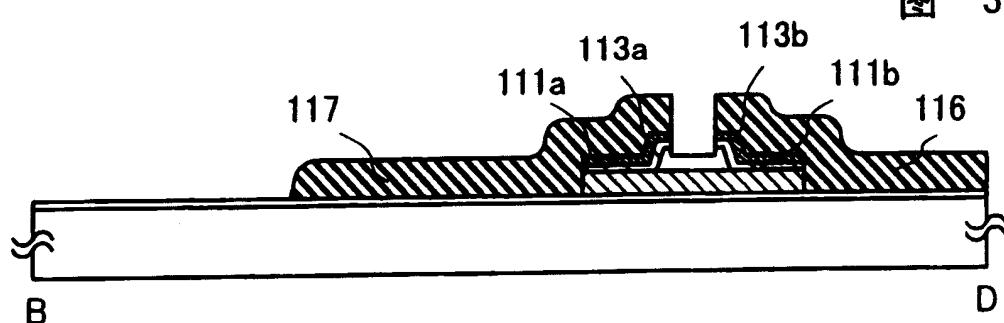


图 3C

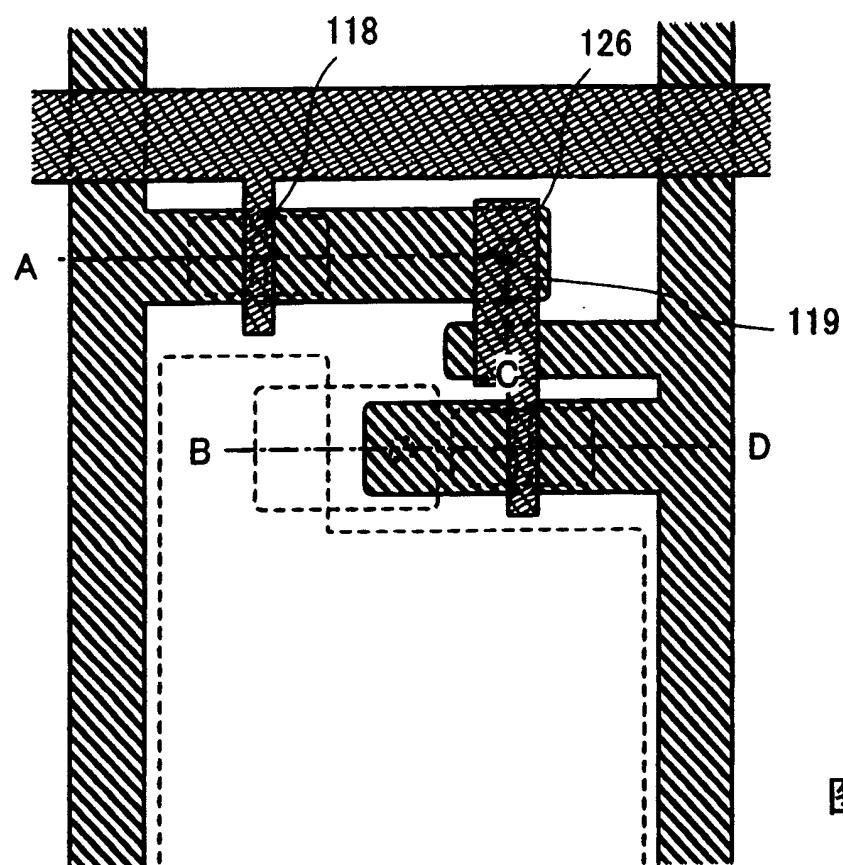


图 4A

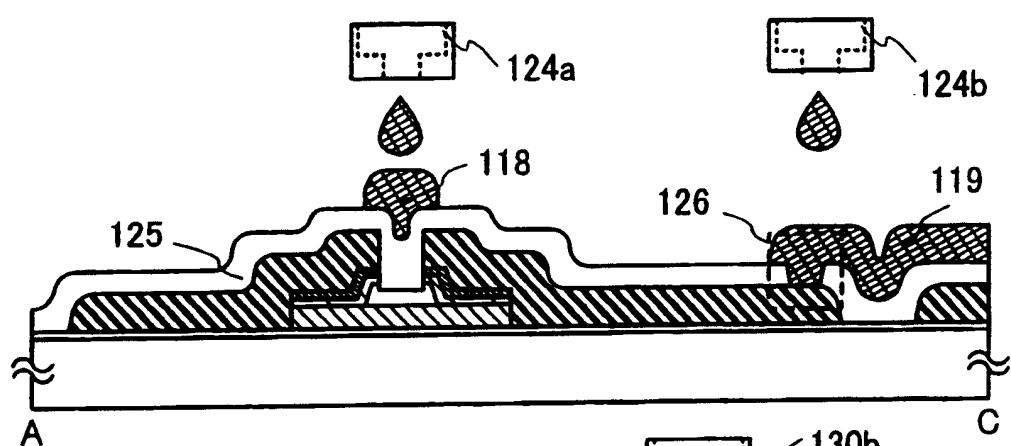


图 4B

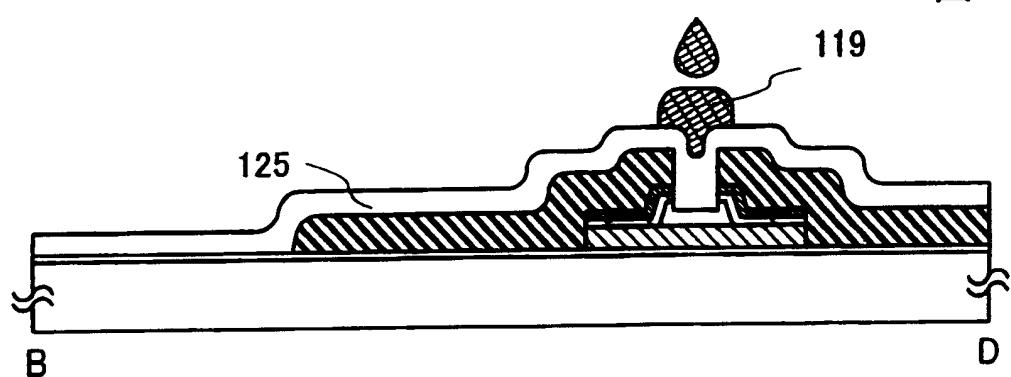
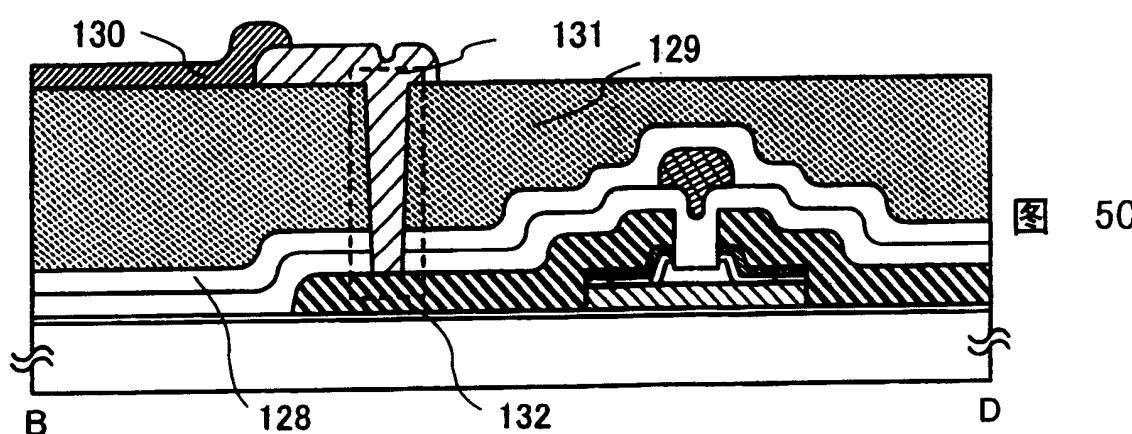
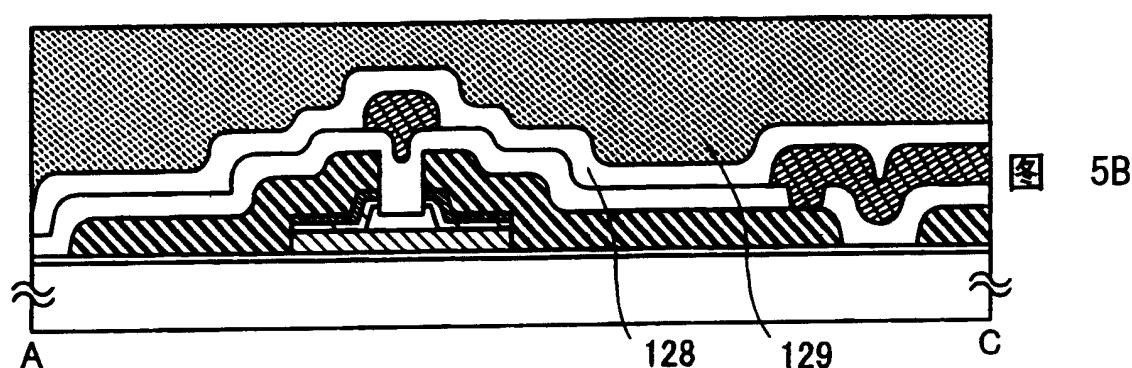
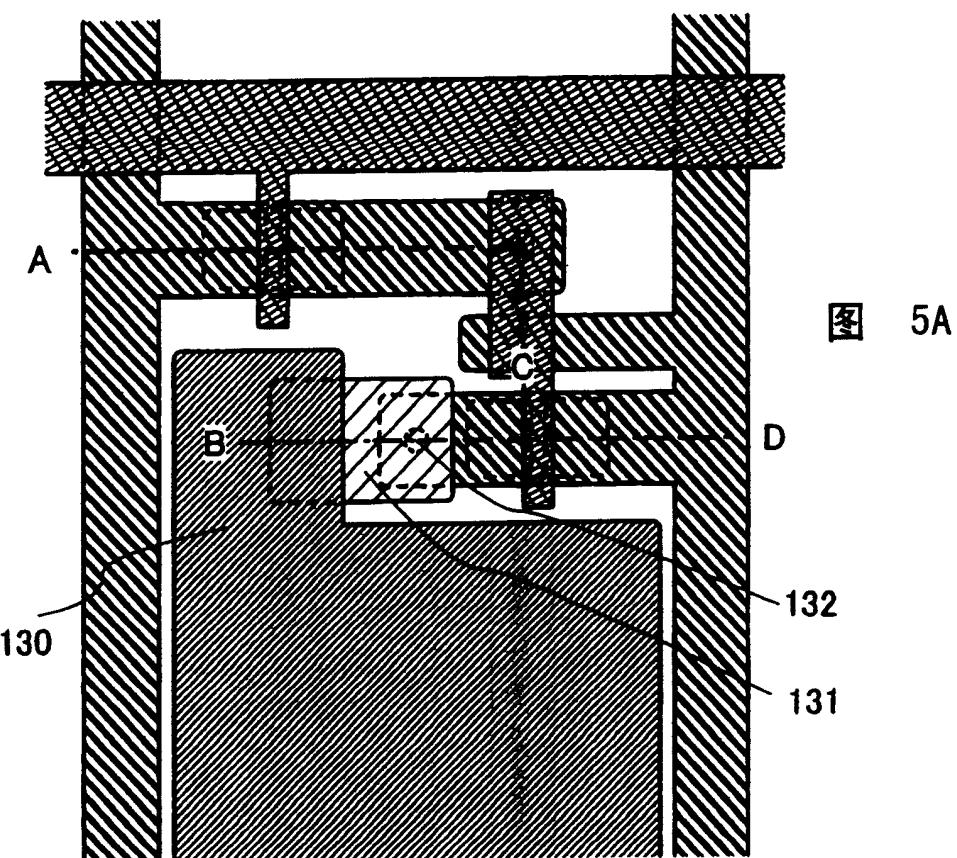


图 4C



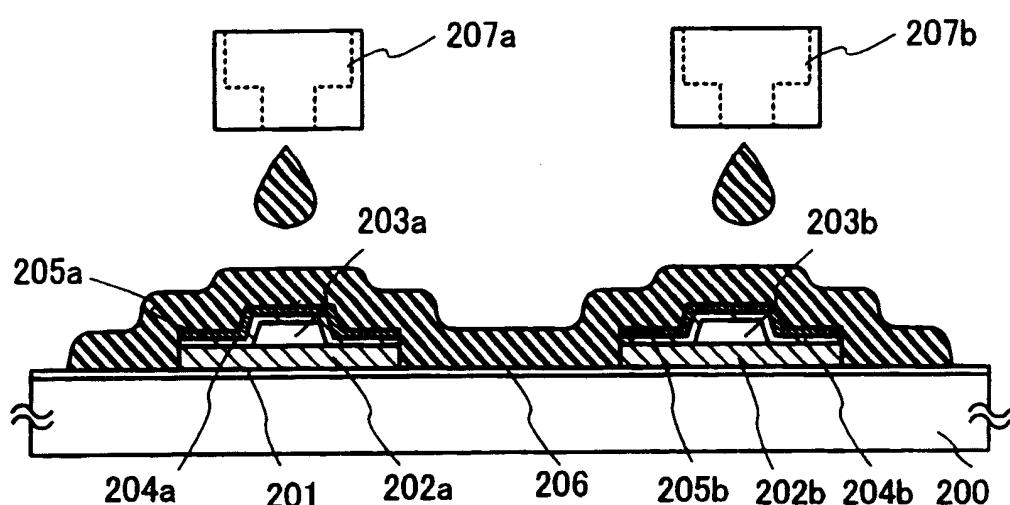


图 6A

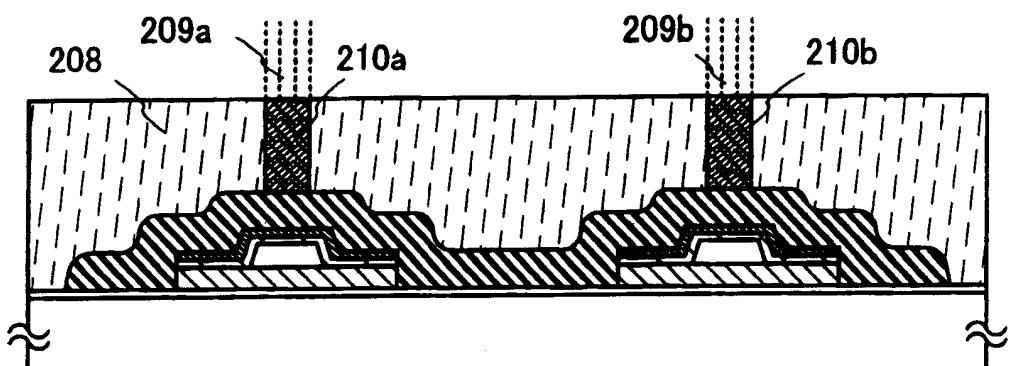


图 6B

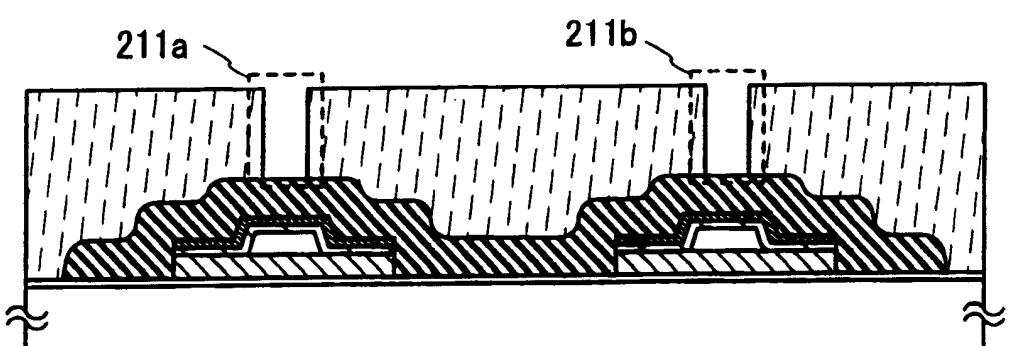


图 6C

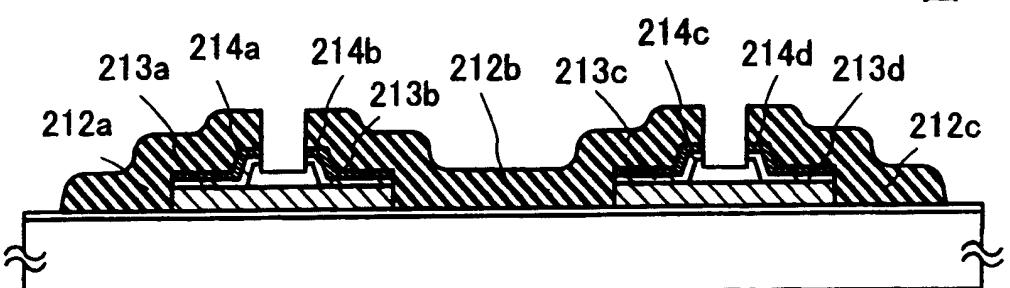


图 6D

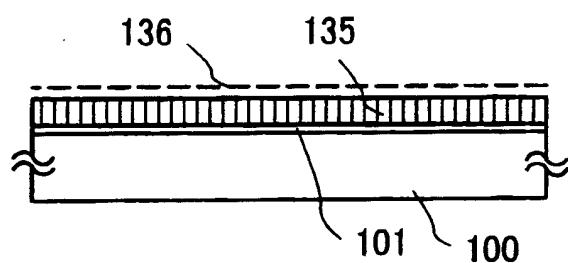


图 7A

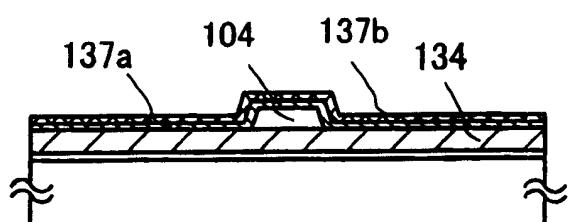


图 7B

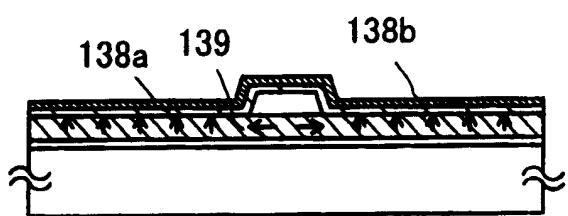


图 7C

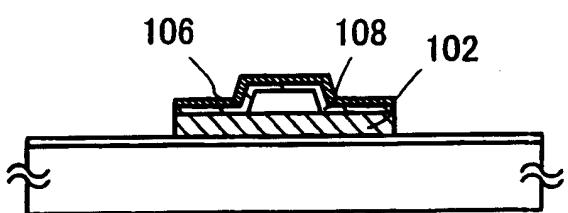


图 7D

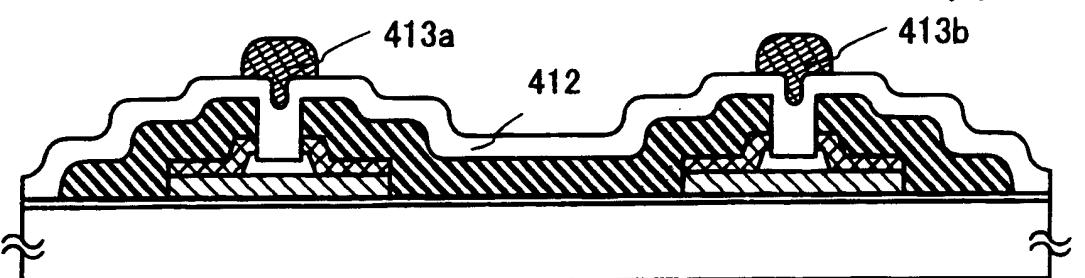
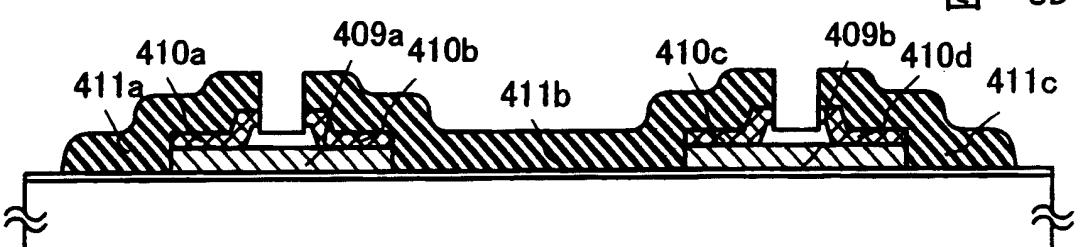
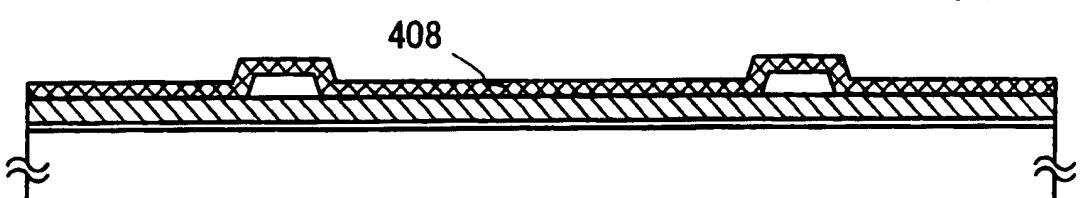
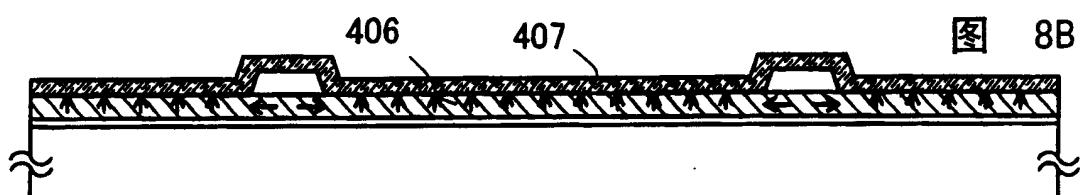
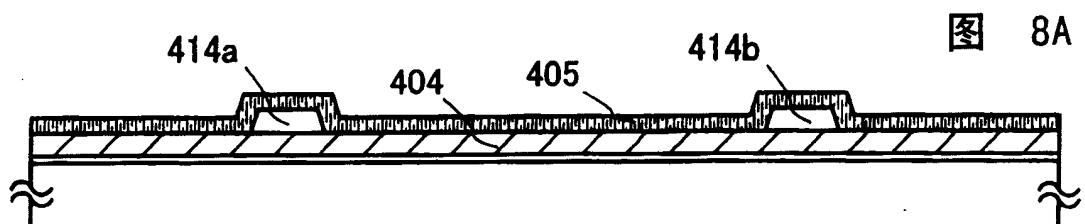
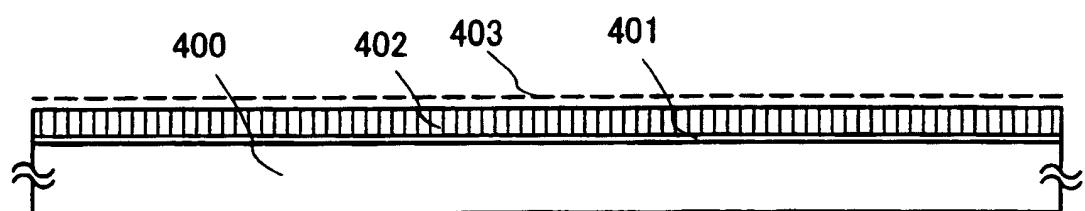
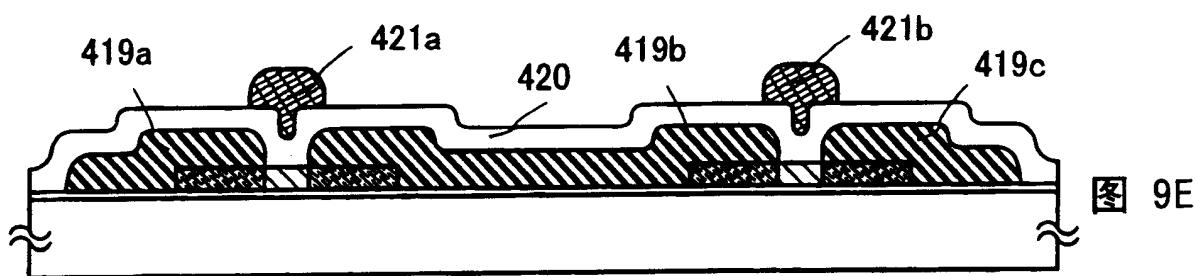
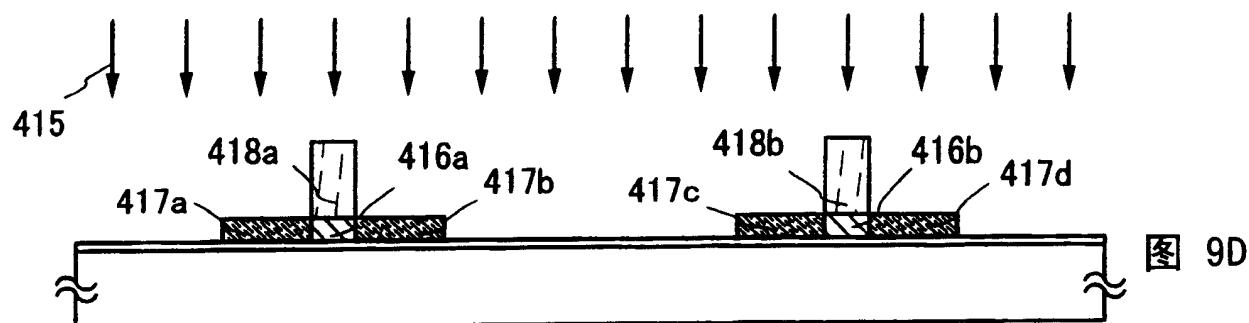
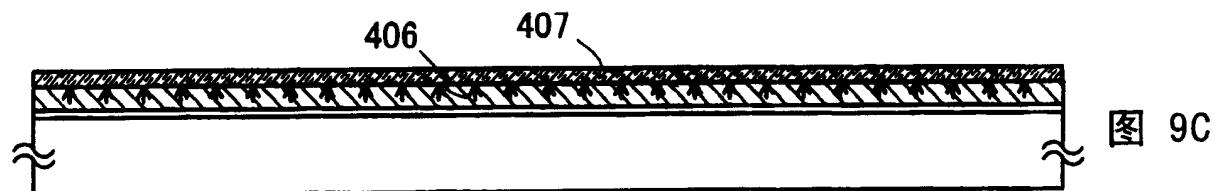
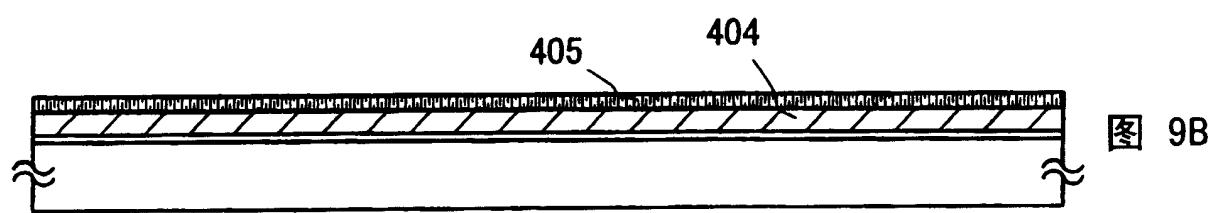
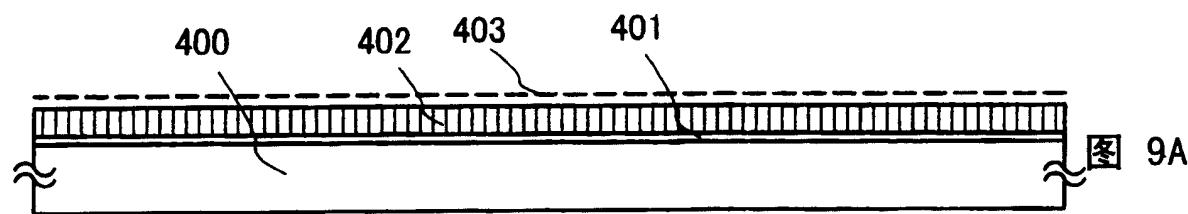
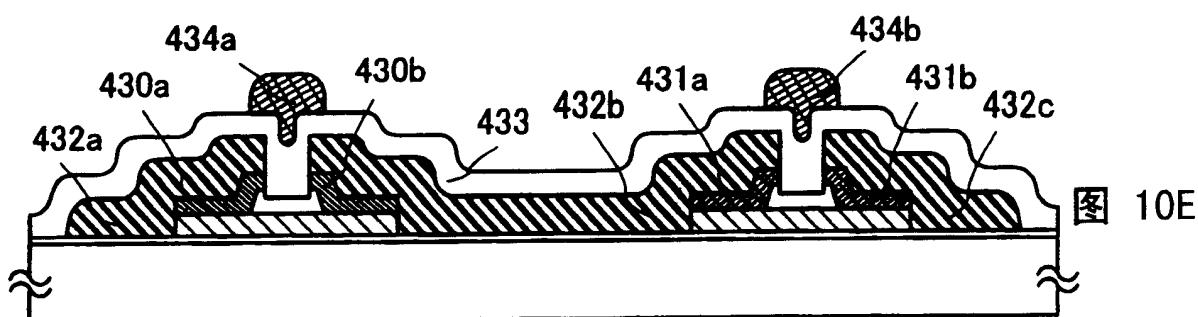
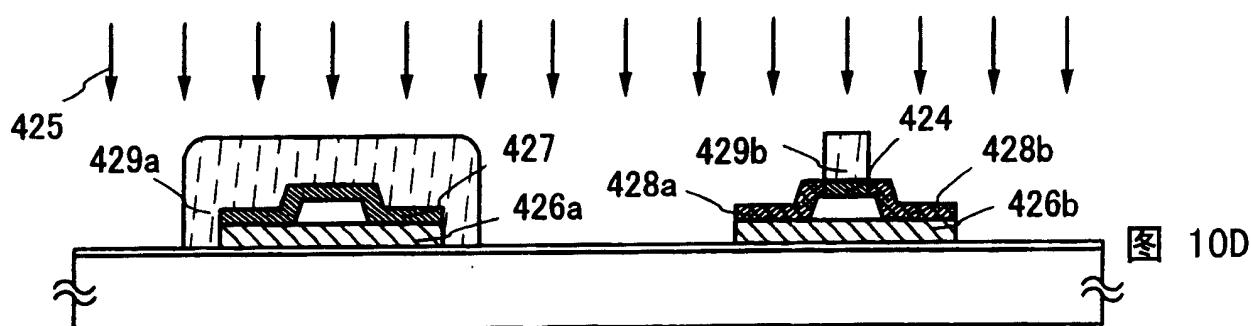
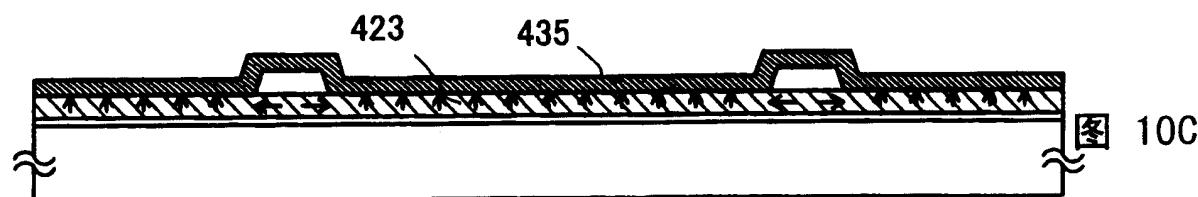
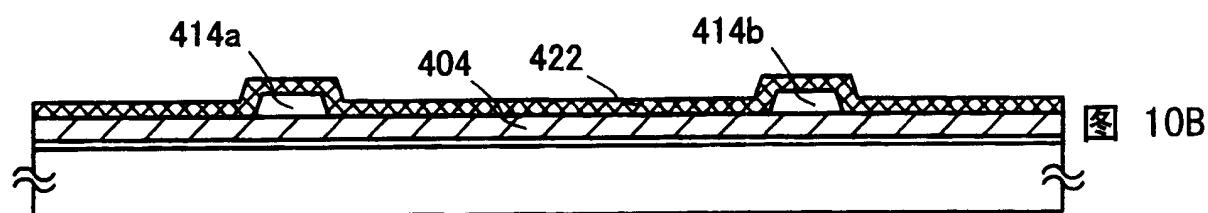
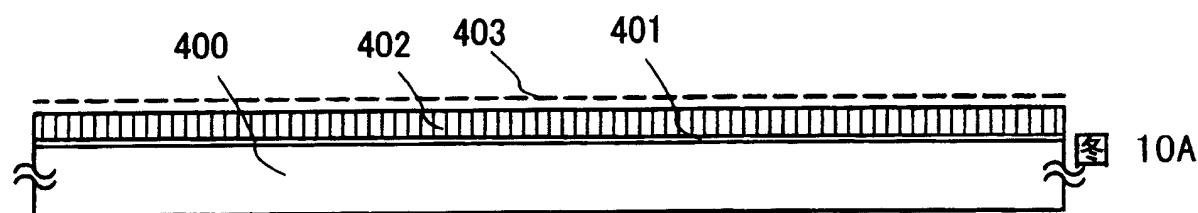
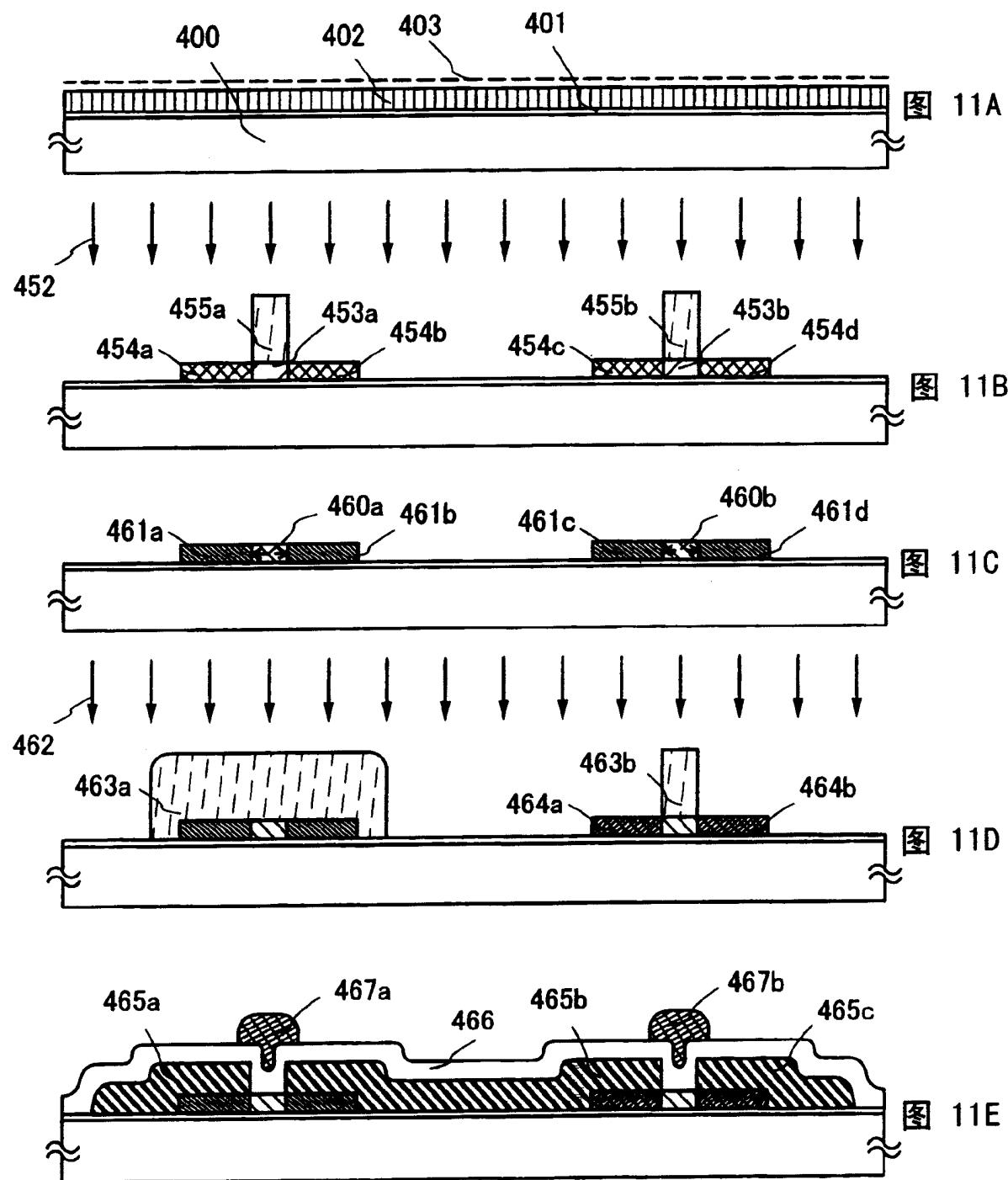
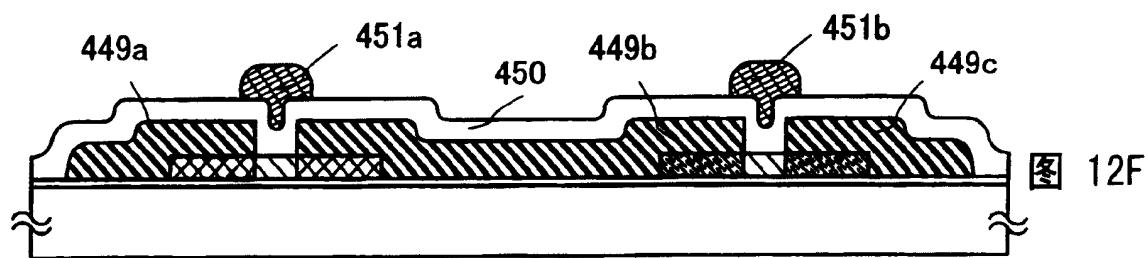
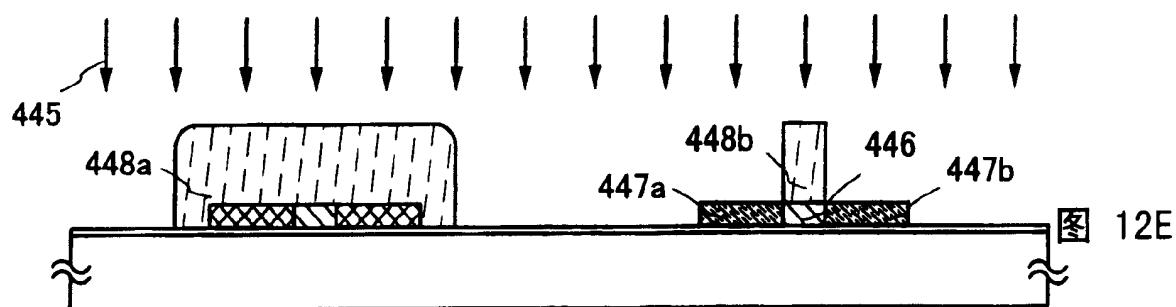
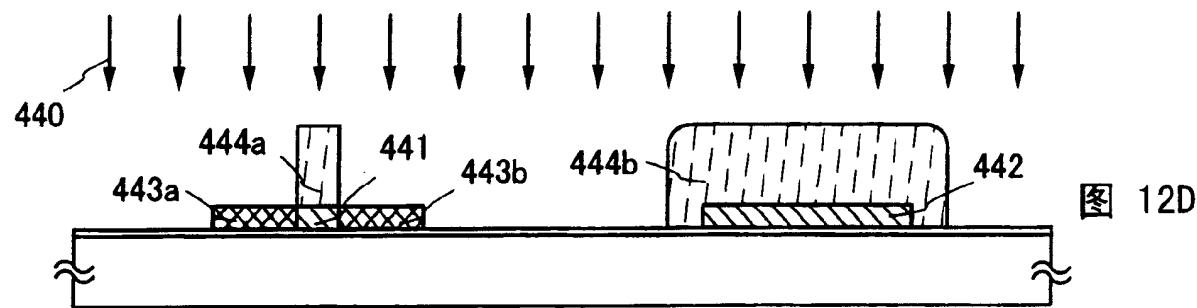
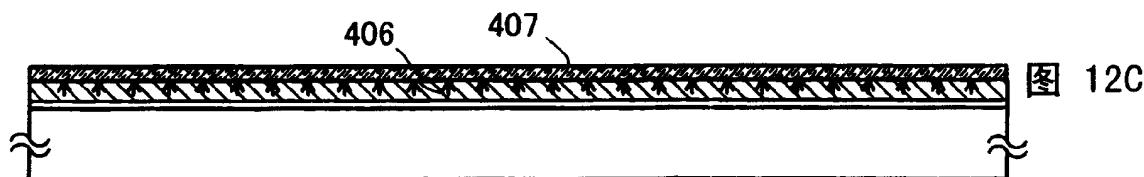
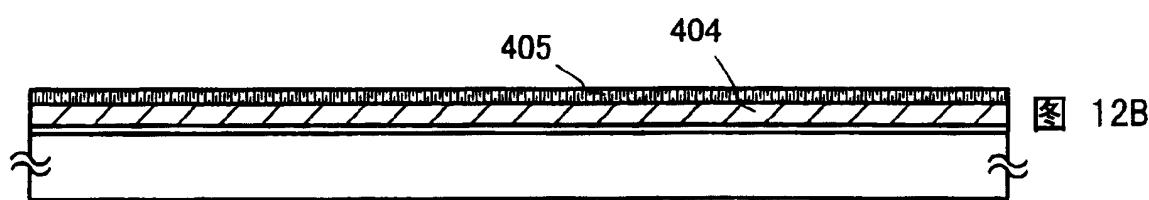
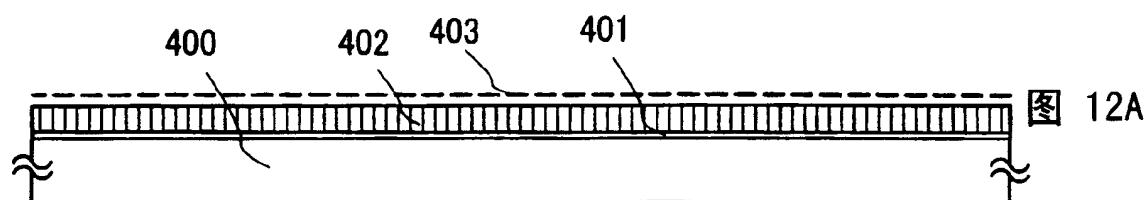


图 8F









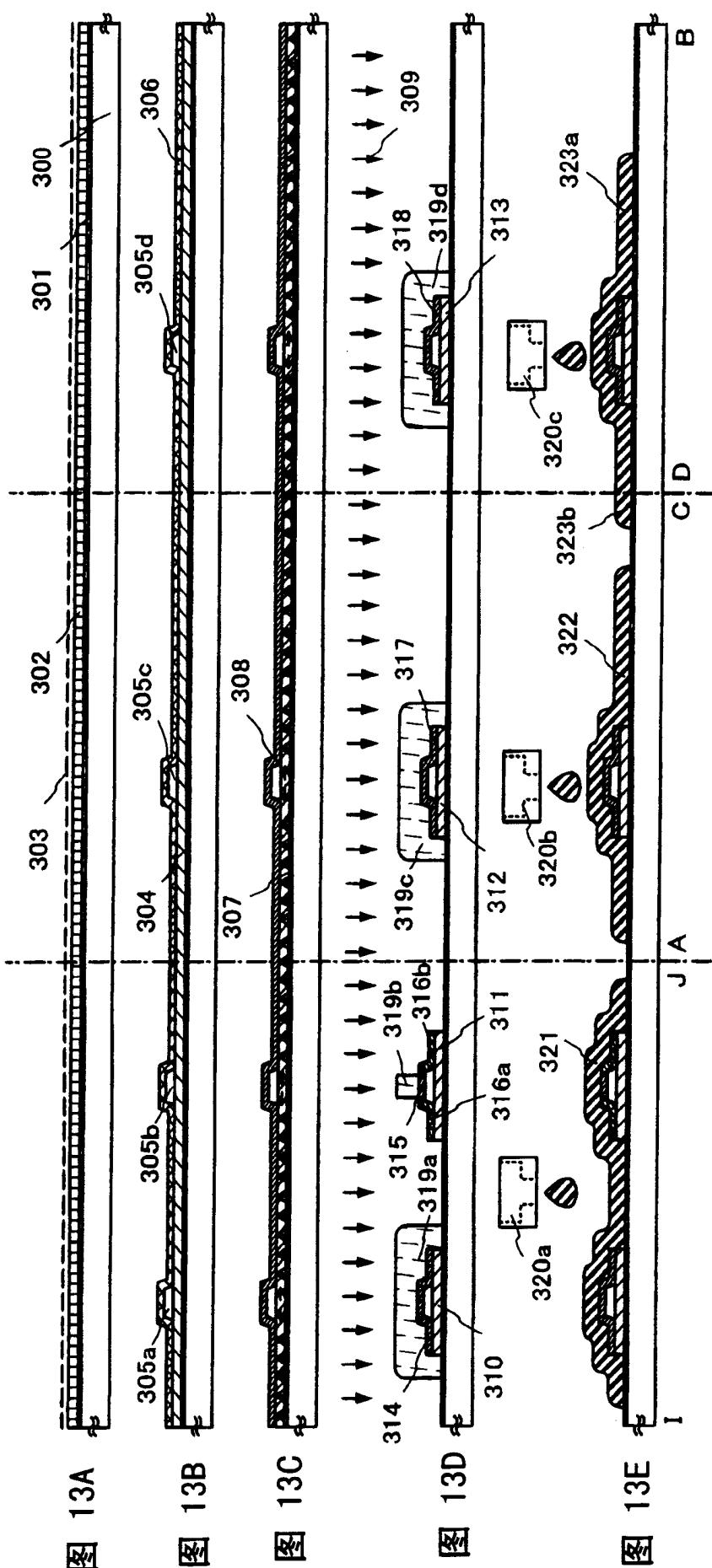


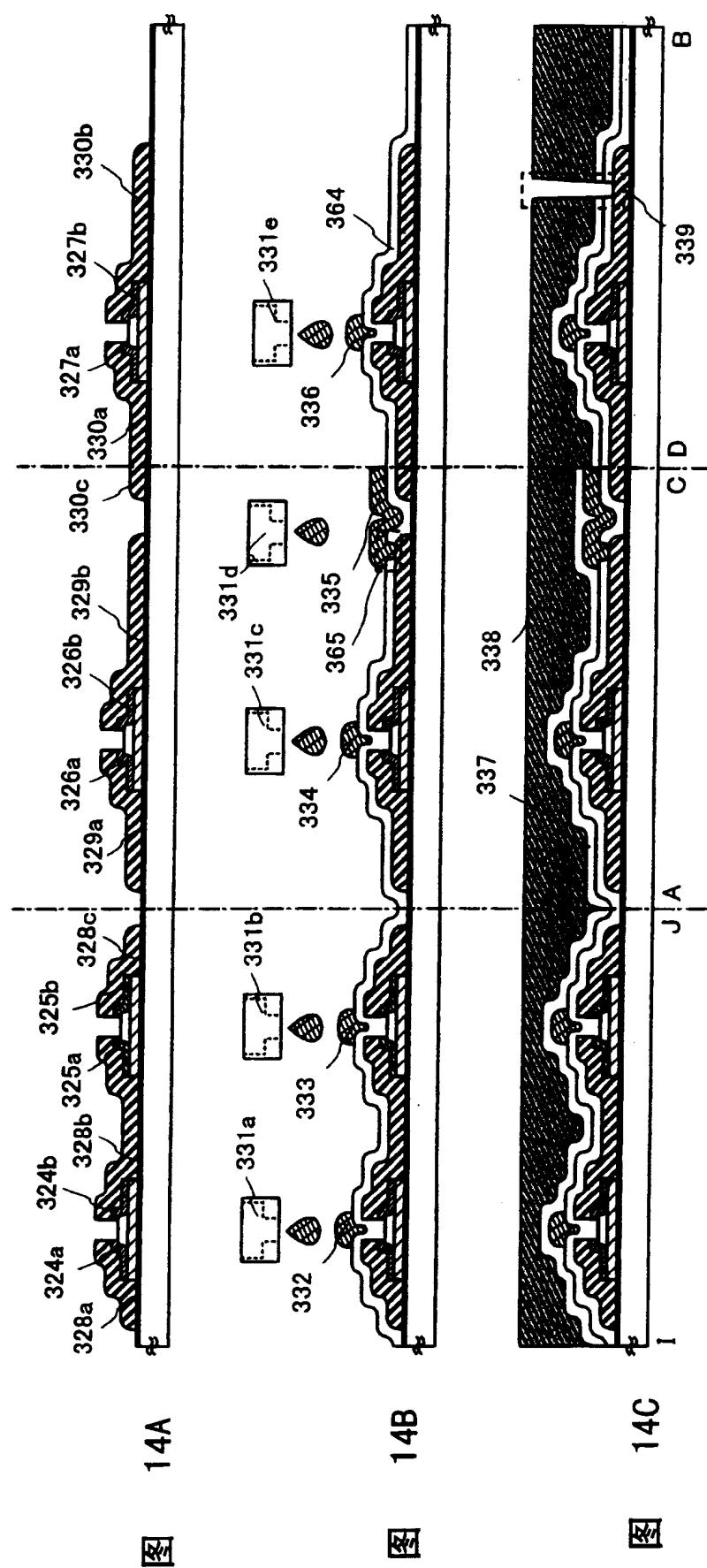
图 13A

图 13B

图 13C

图 13D

图 13E



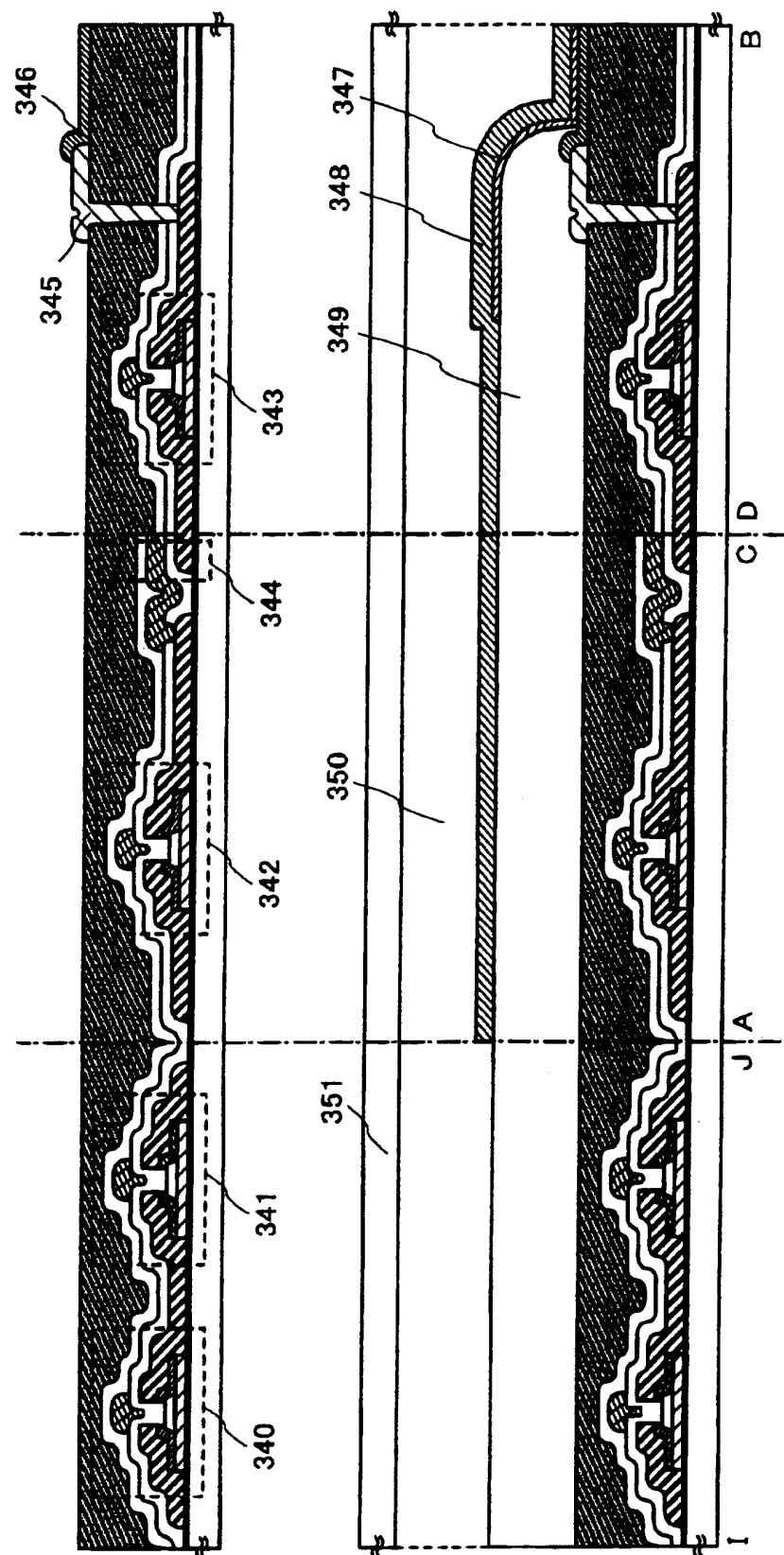
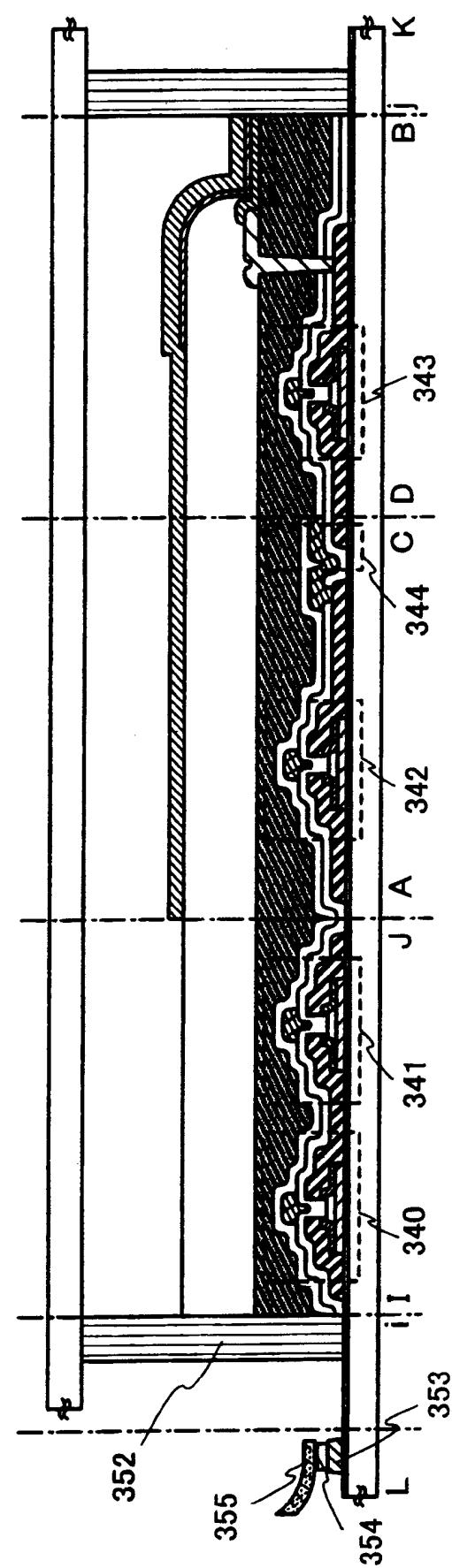
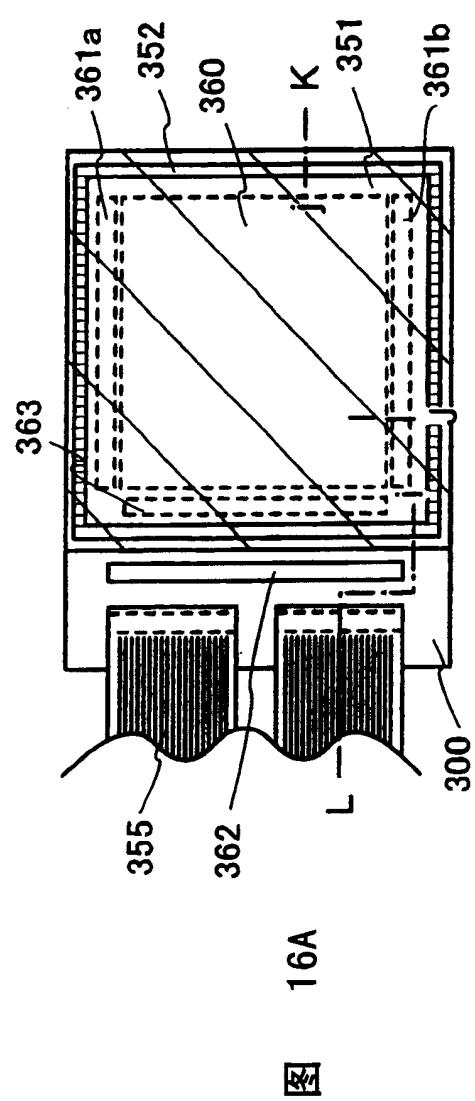


图 15A

图 15B



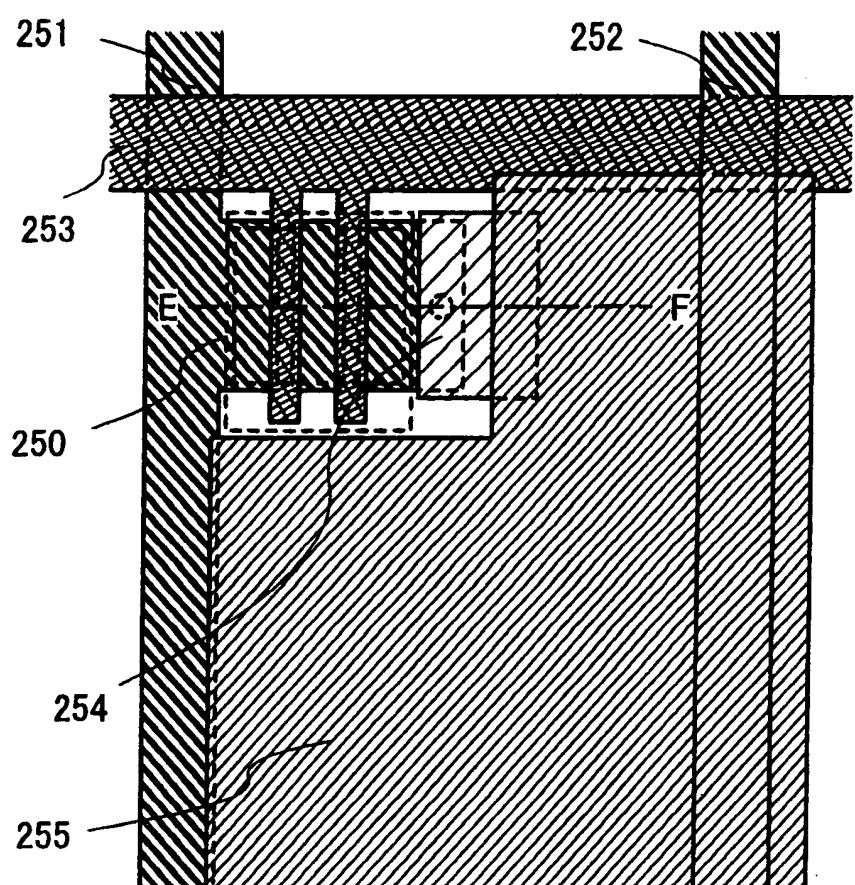


图 17A

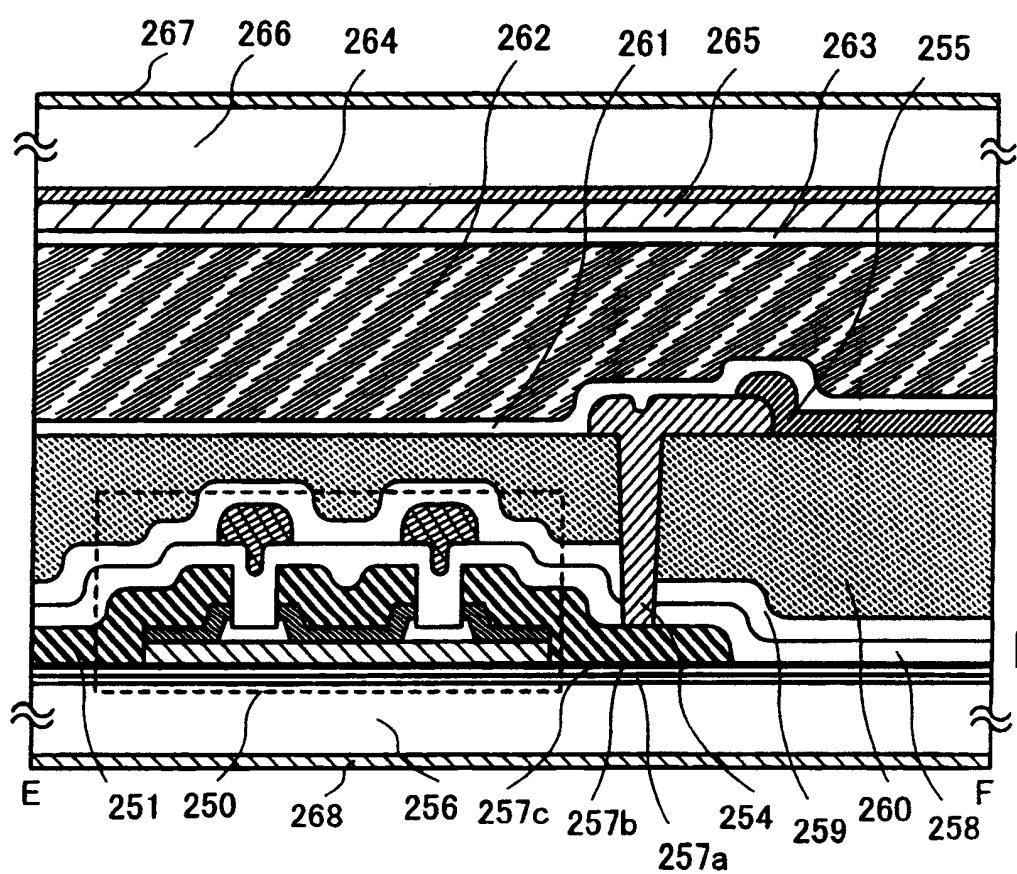
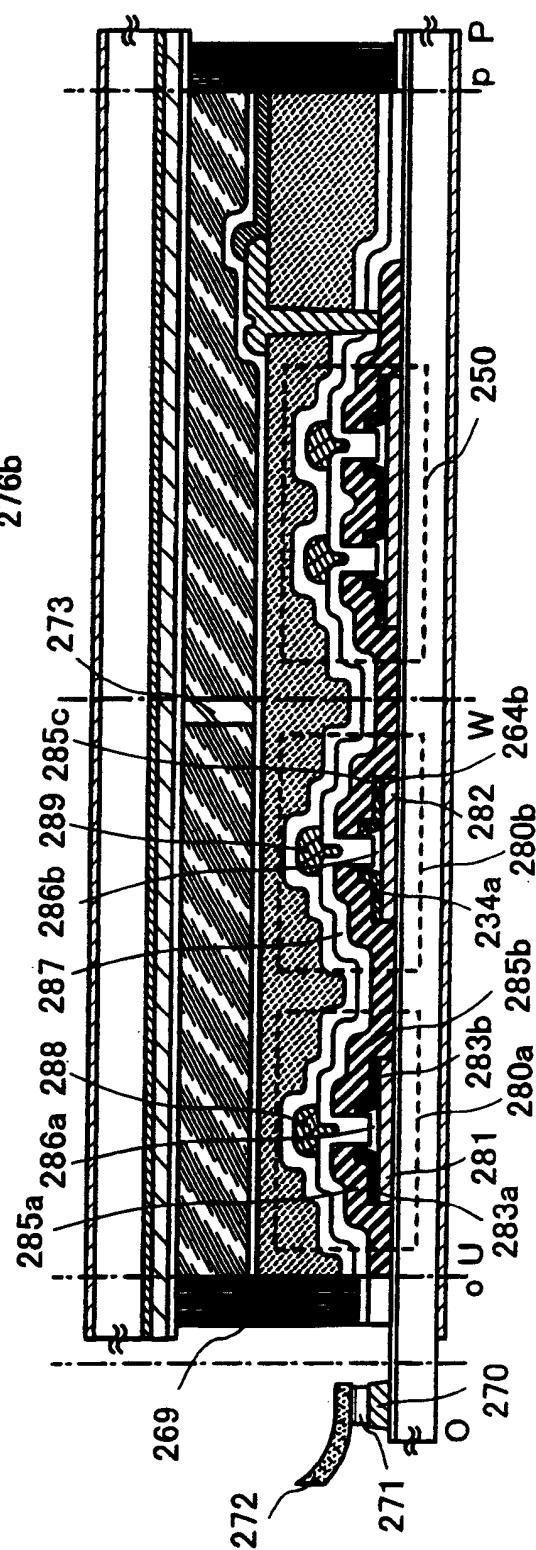
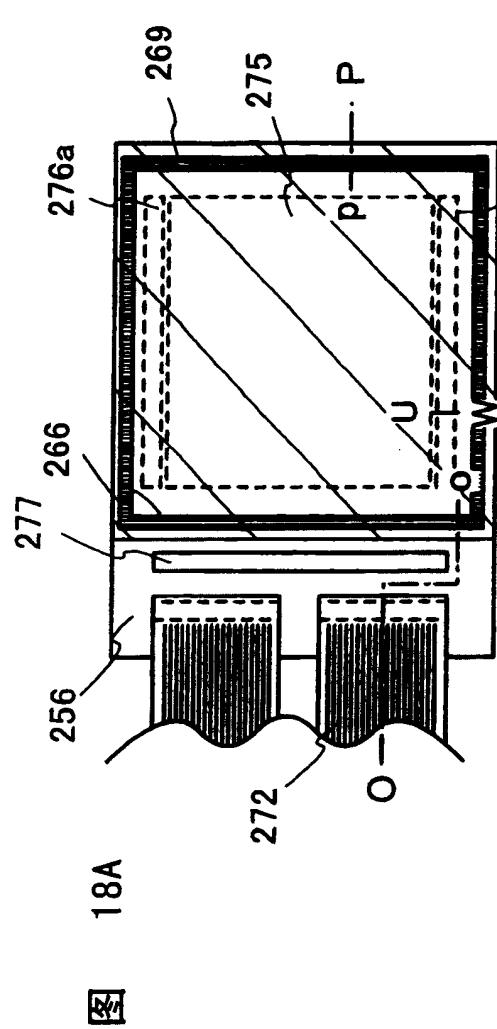


图 17B



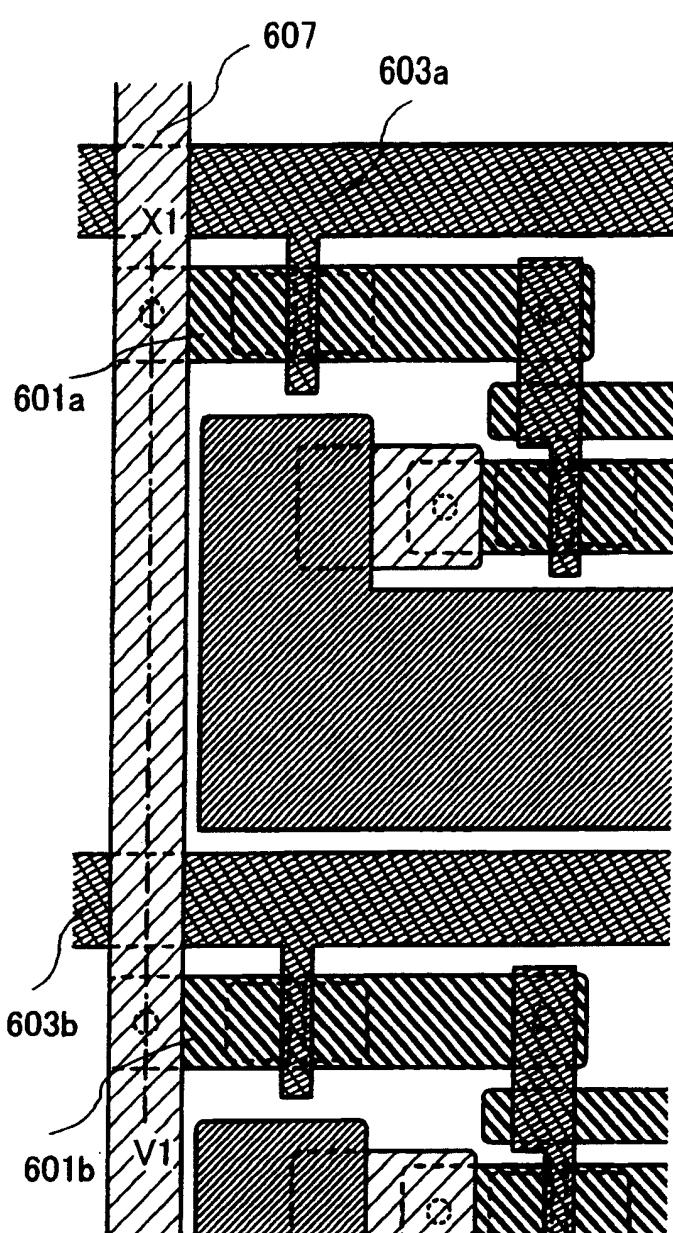


图 19A

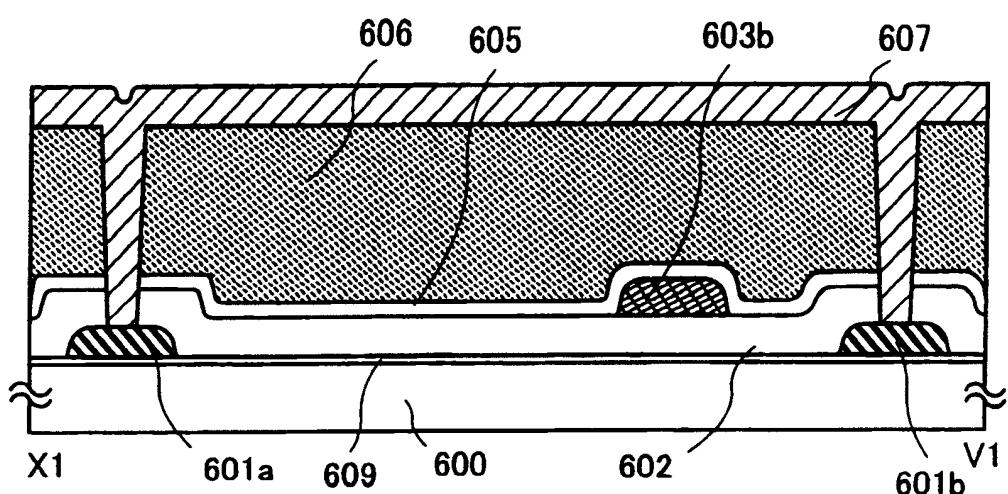


图 19B

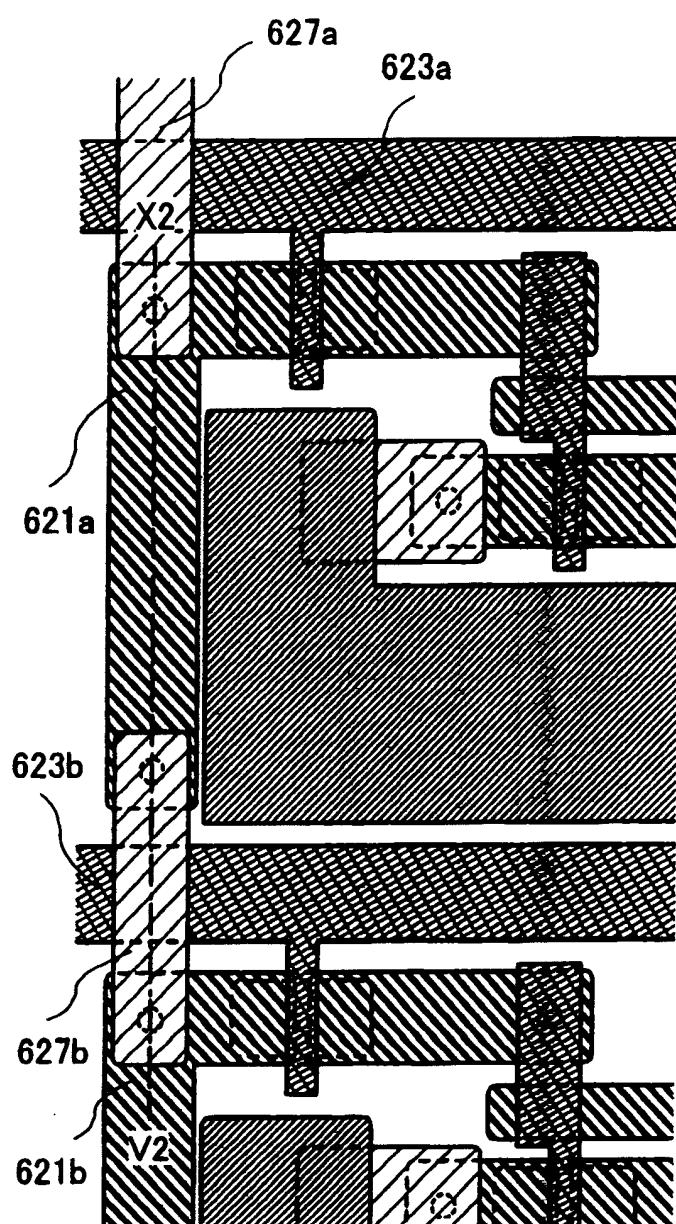


图 20A

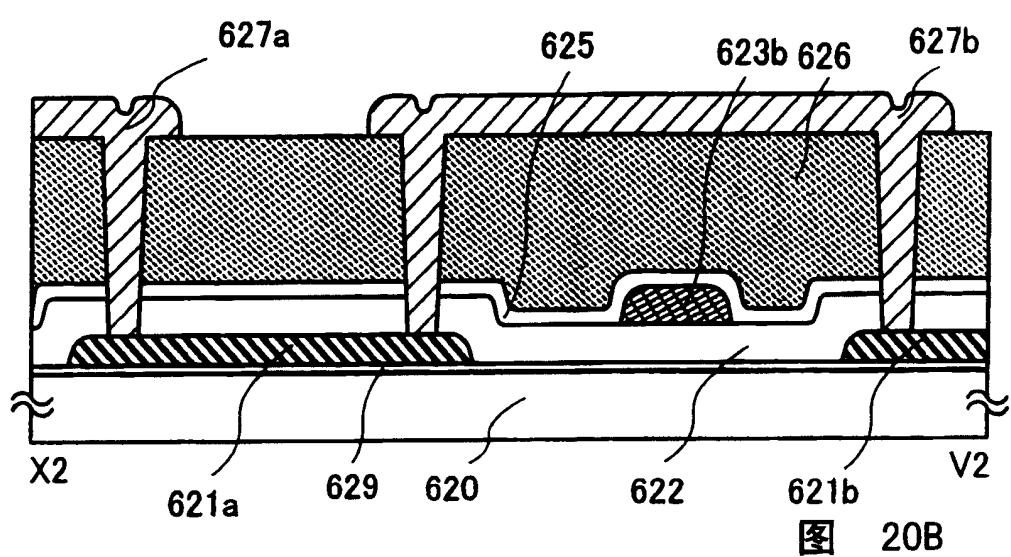


图 20B

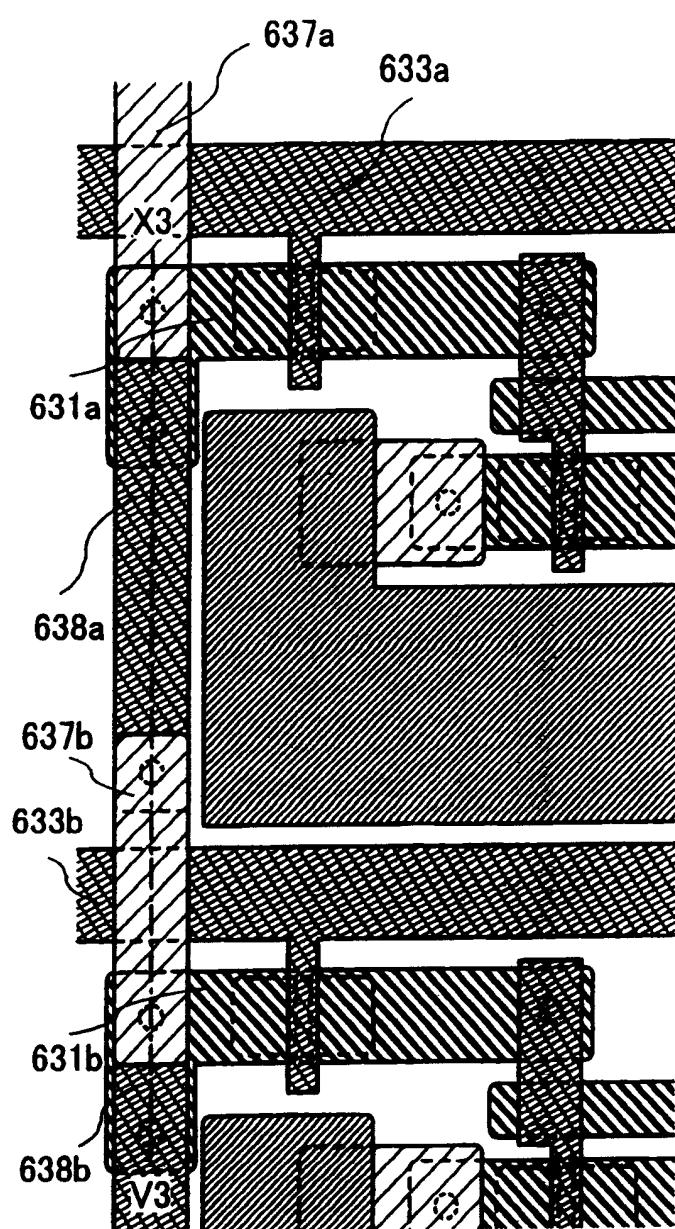


图 21A

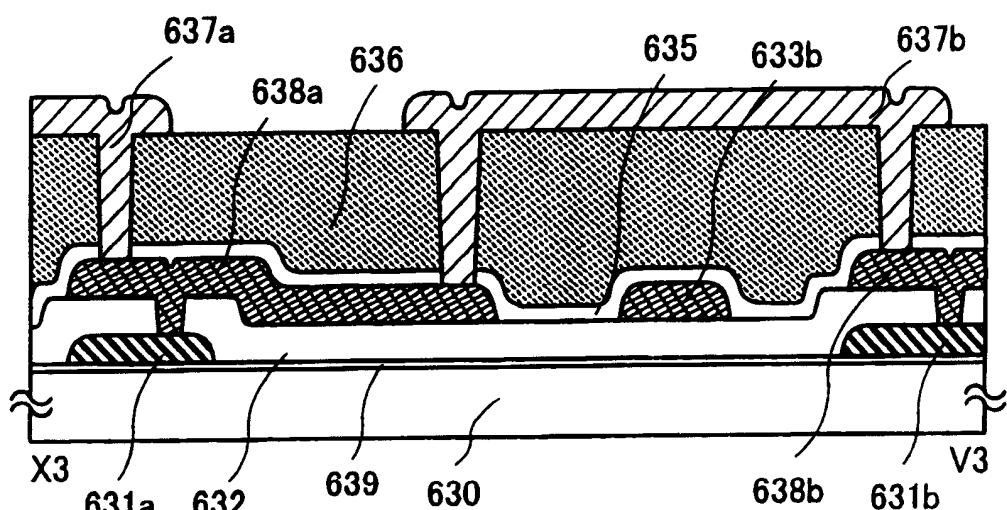


图 21B

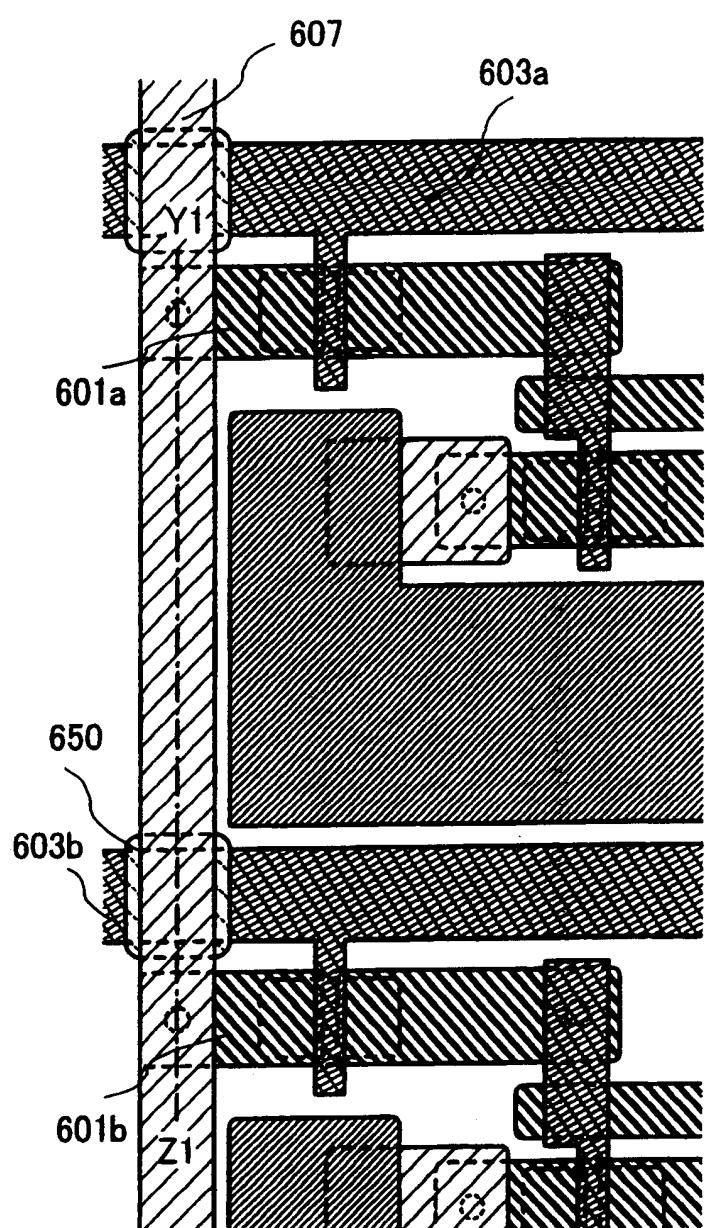


图 22A

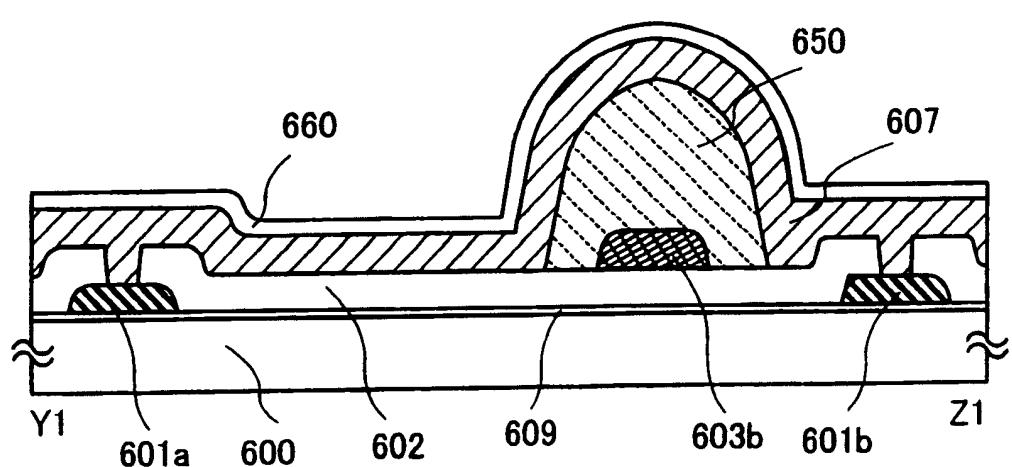


图 22B

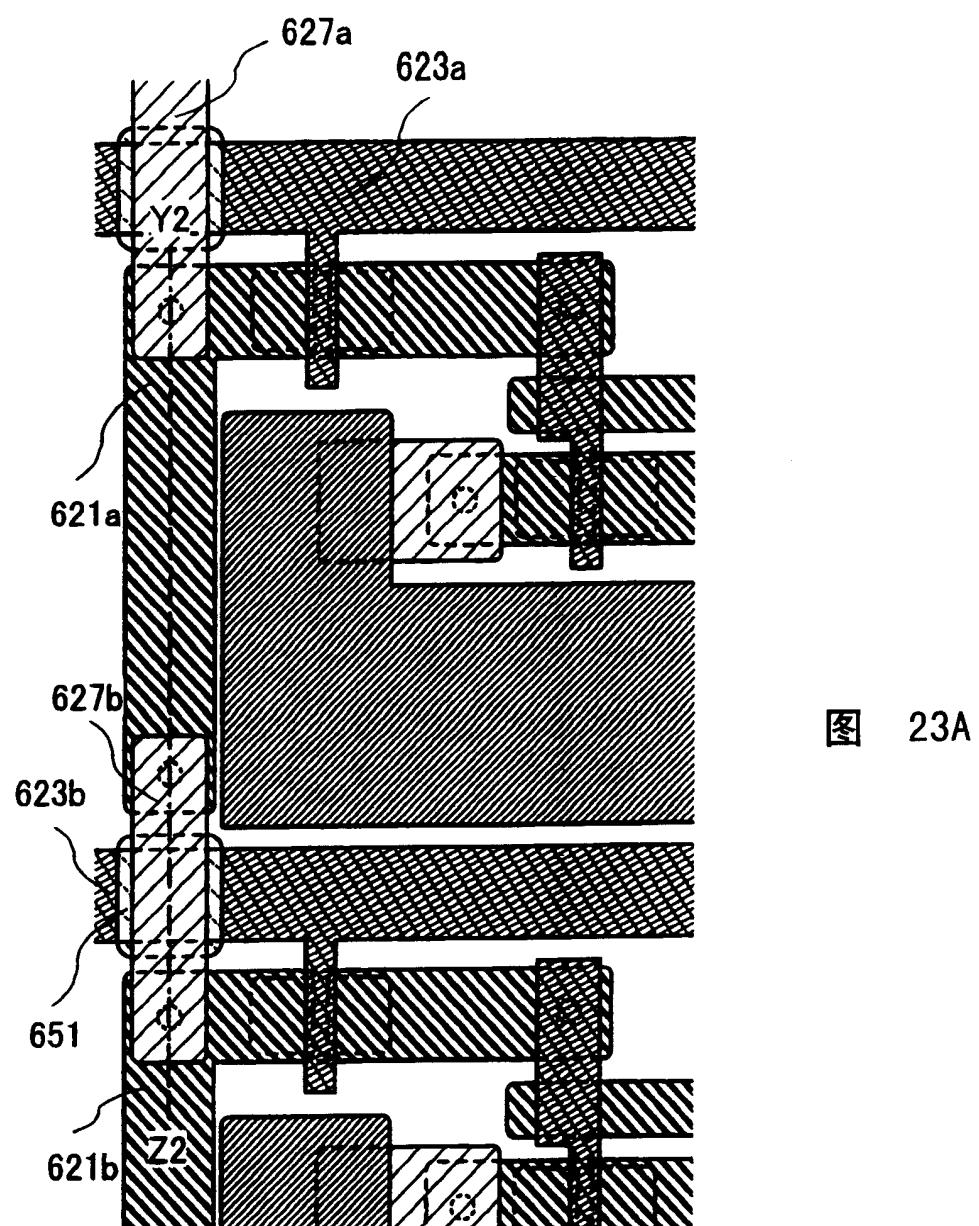


图 23A

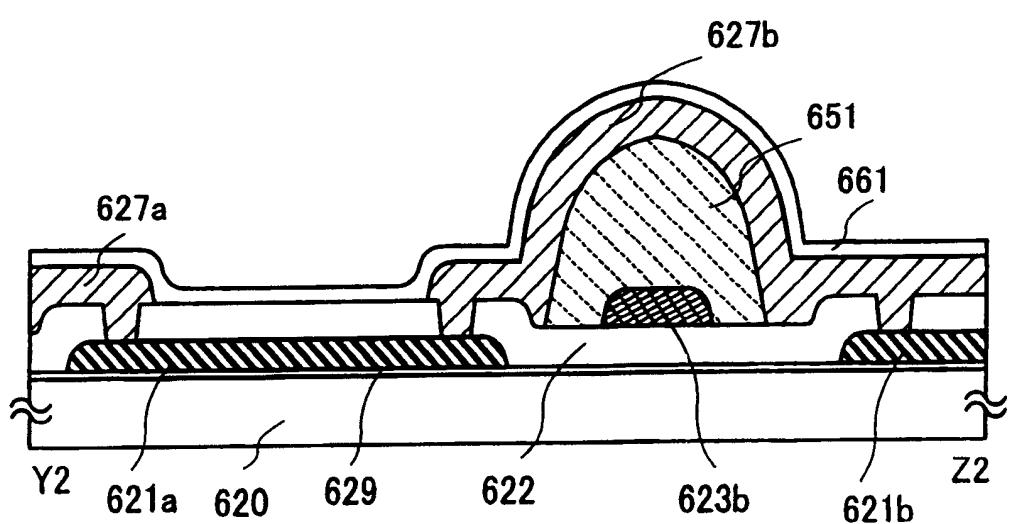


图 23B

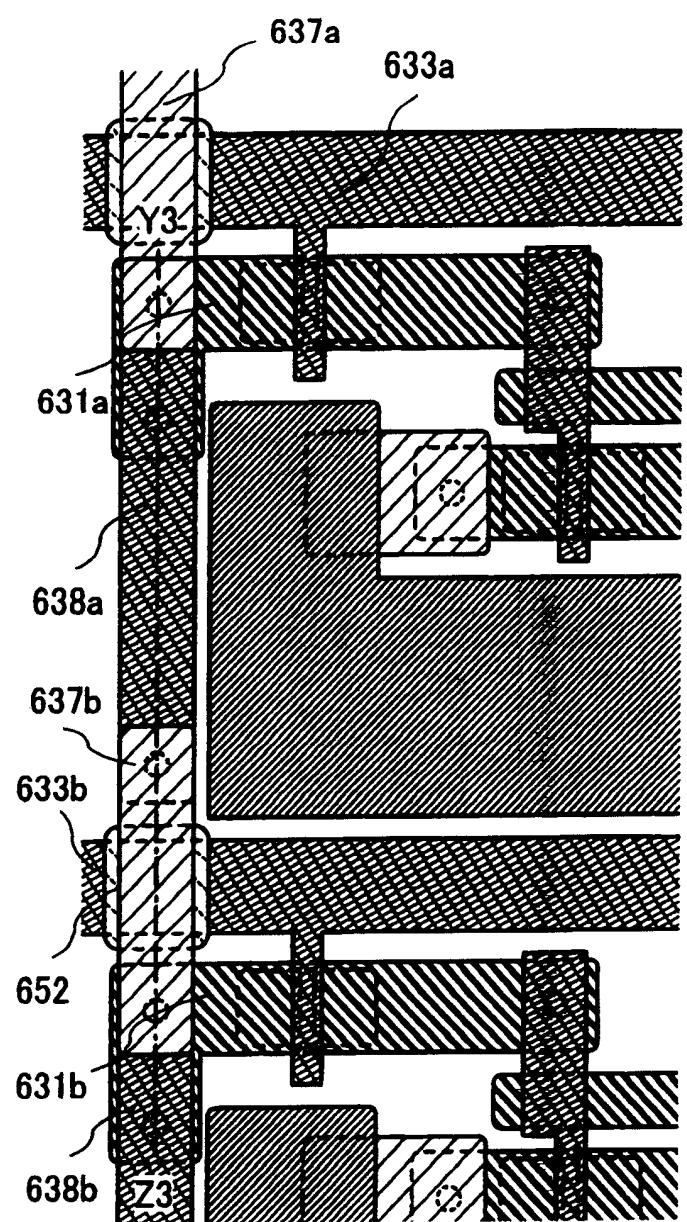


图 24A

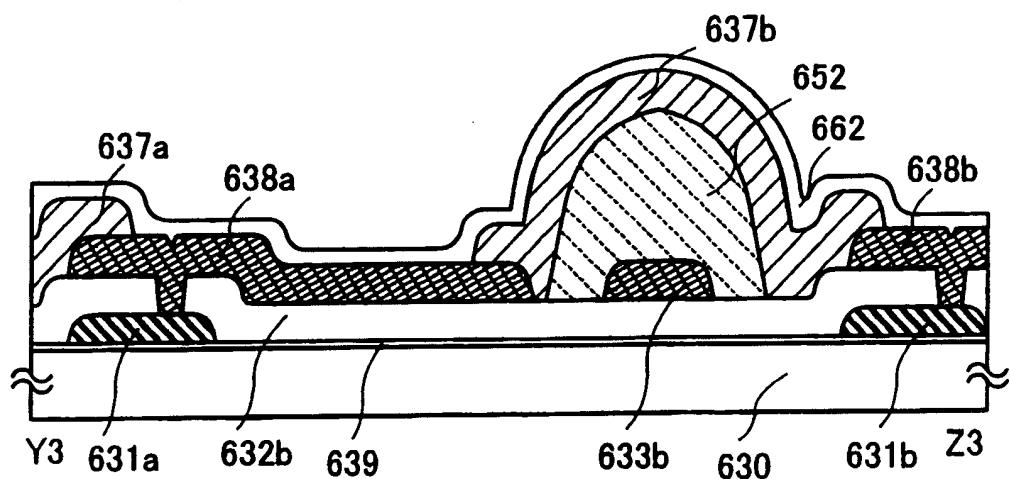


图 24B

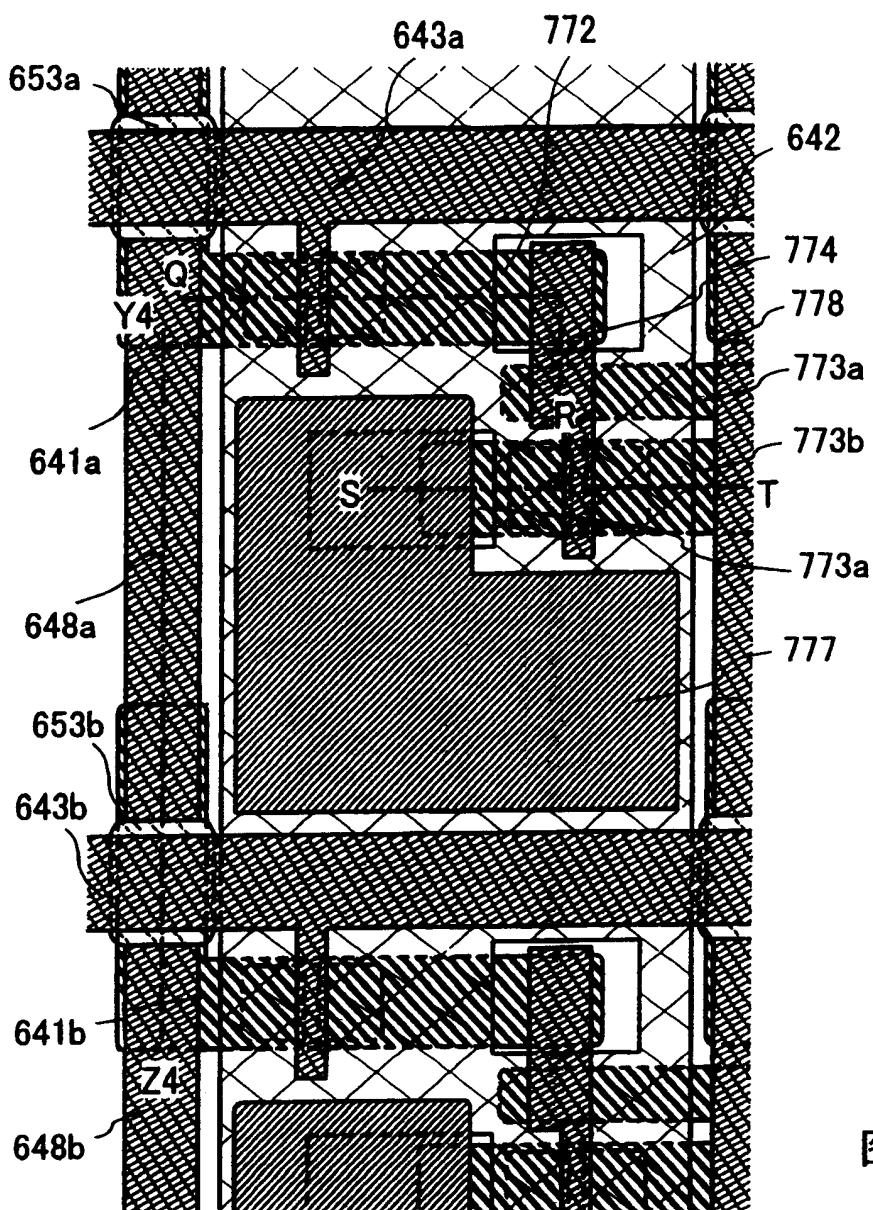


图 25A

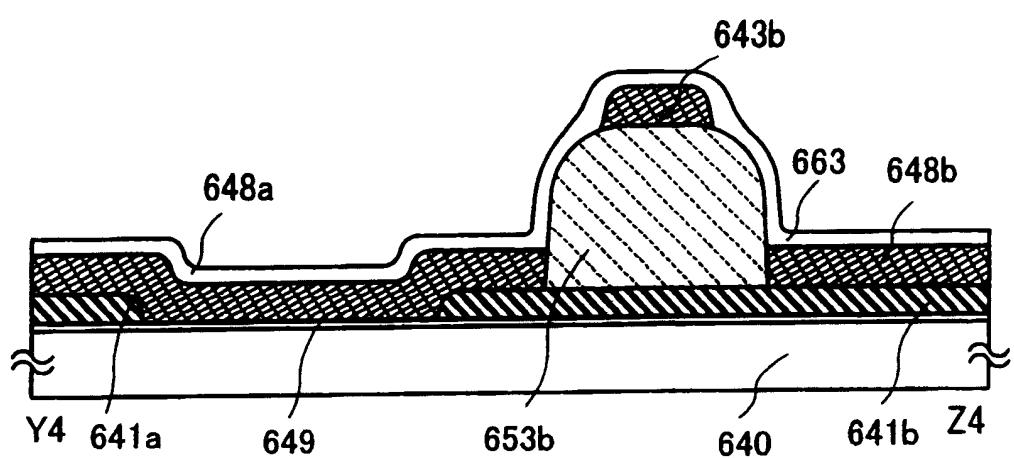


图 25B

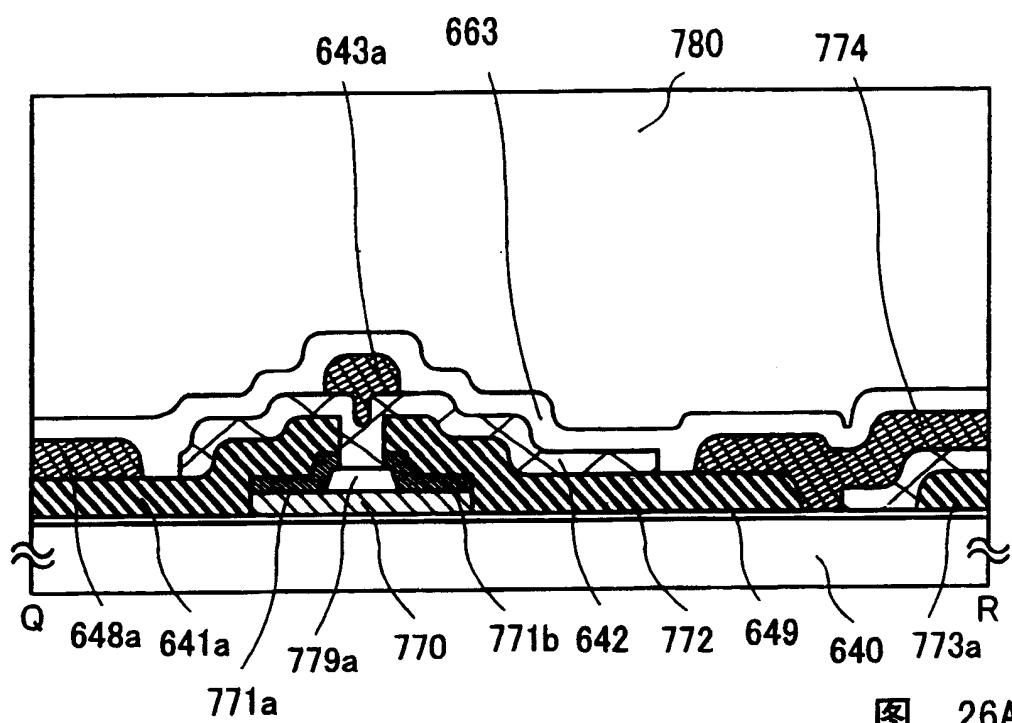


图 26A

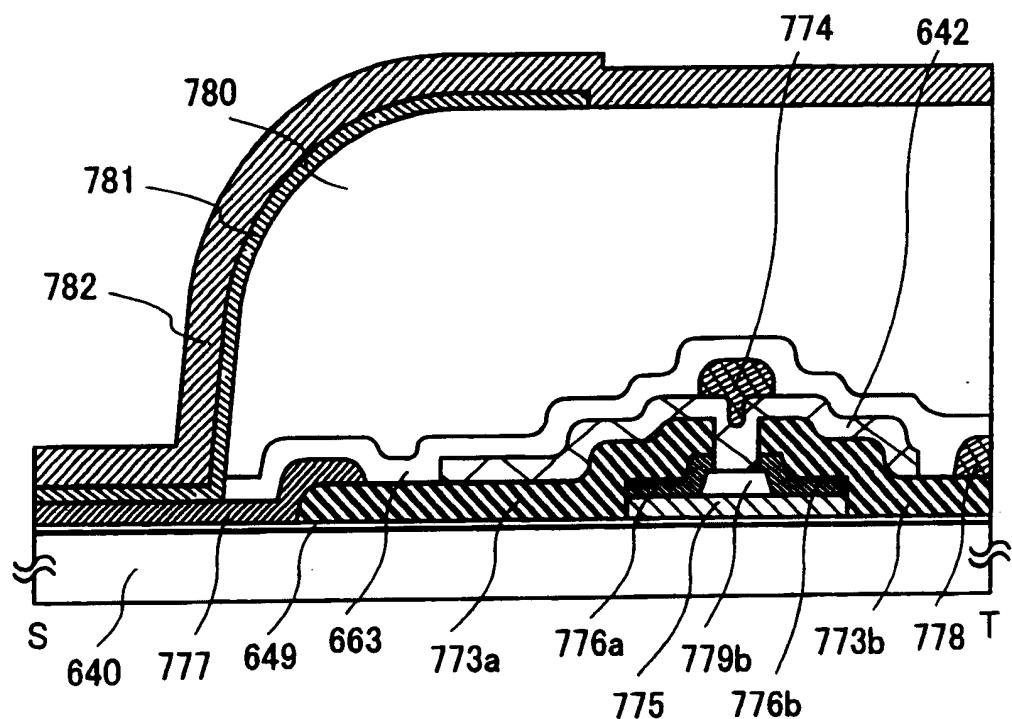
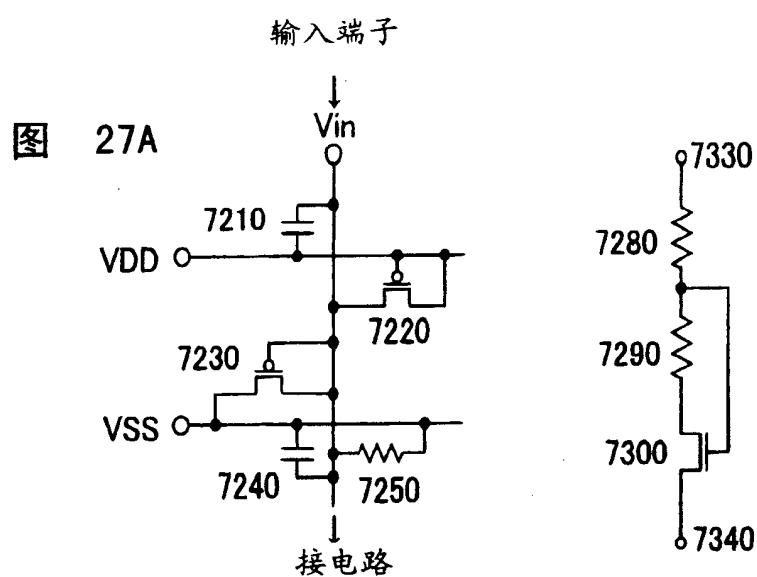
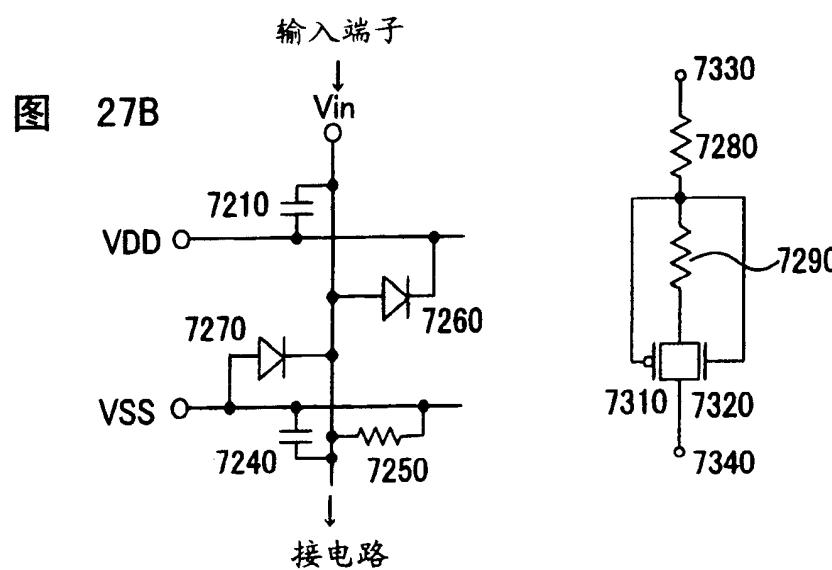
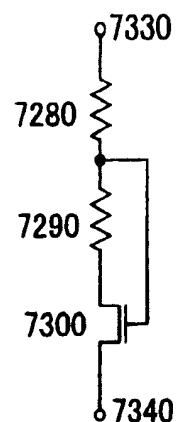
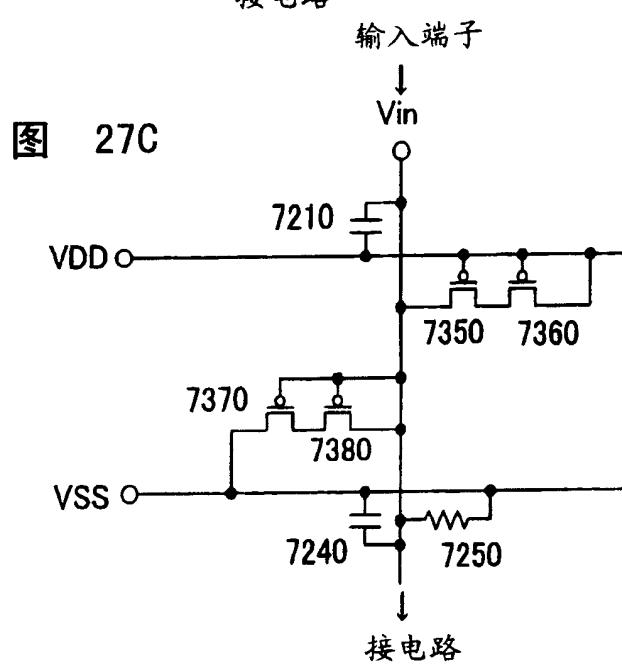
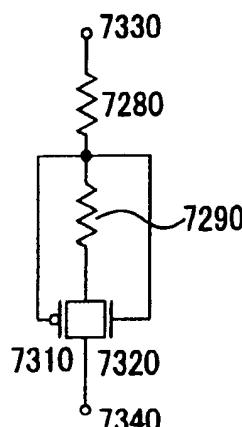


图 26B

**图 27D****图 27E**

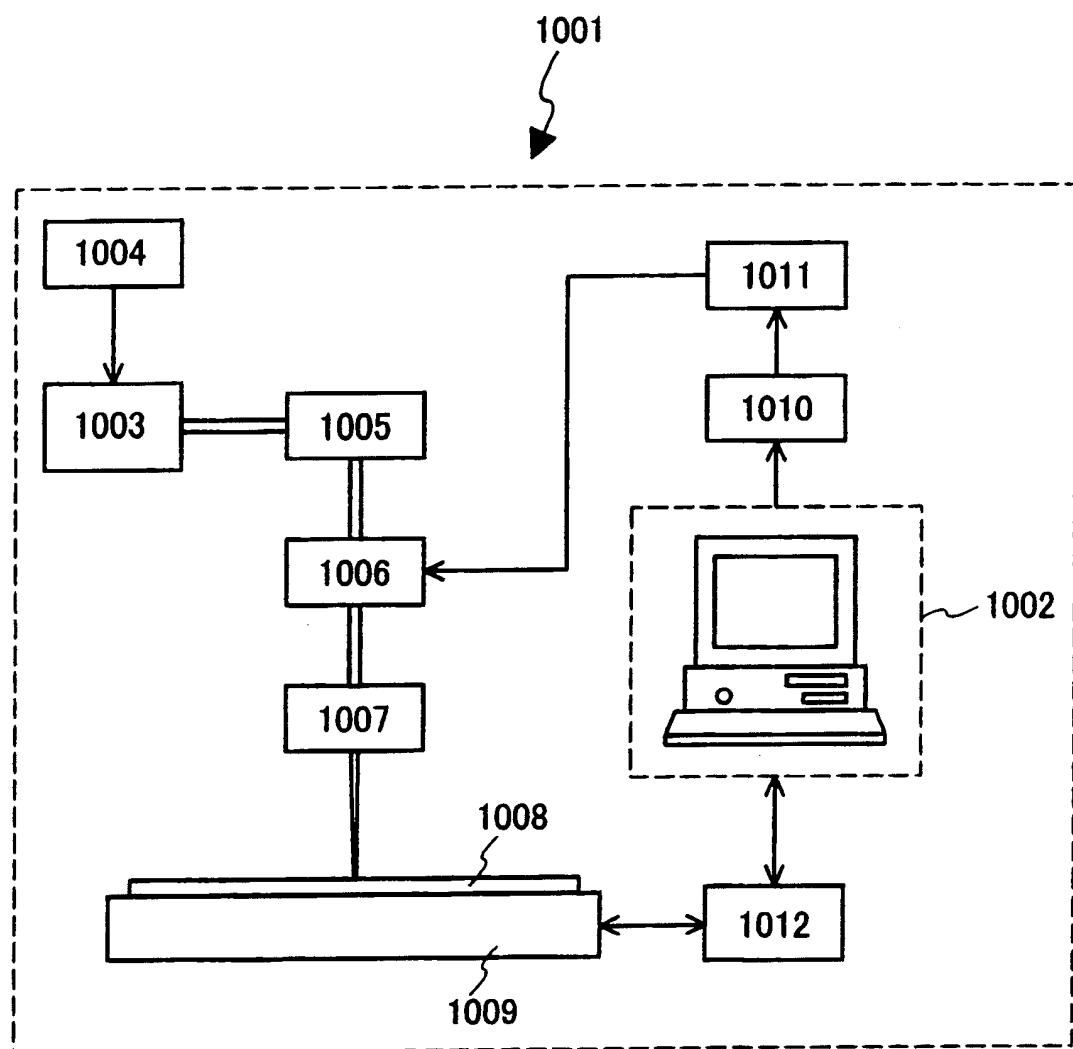


图 28

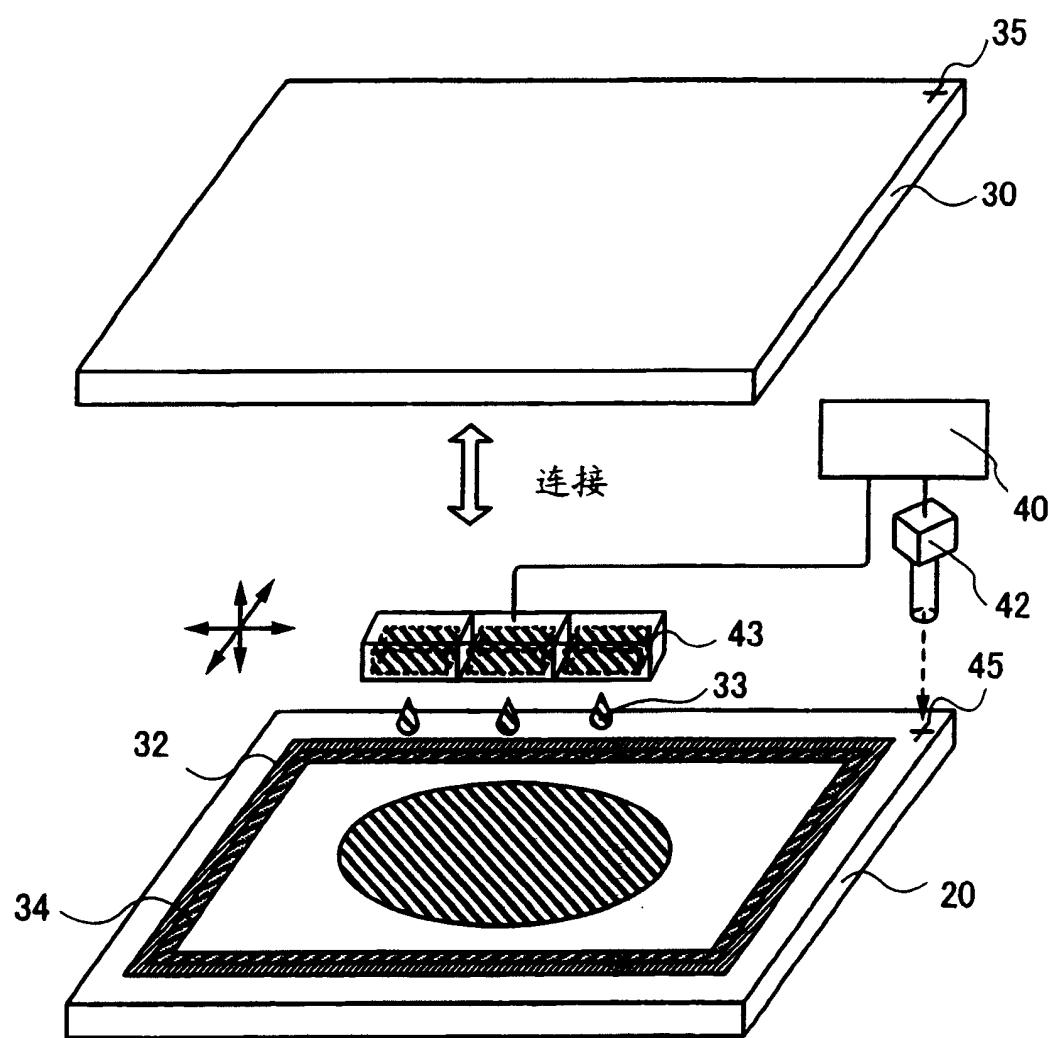


图 29

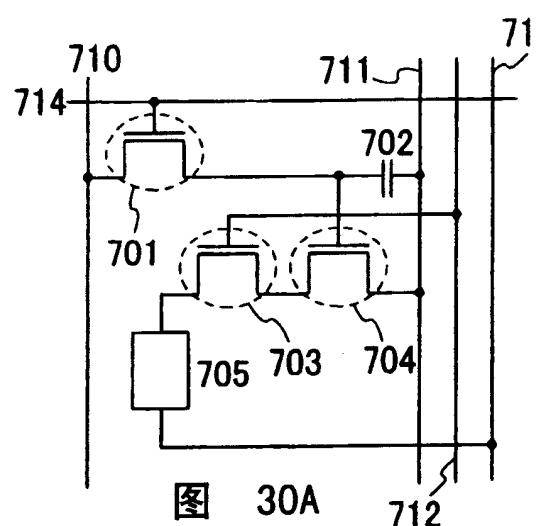


图 30A

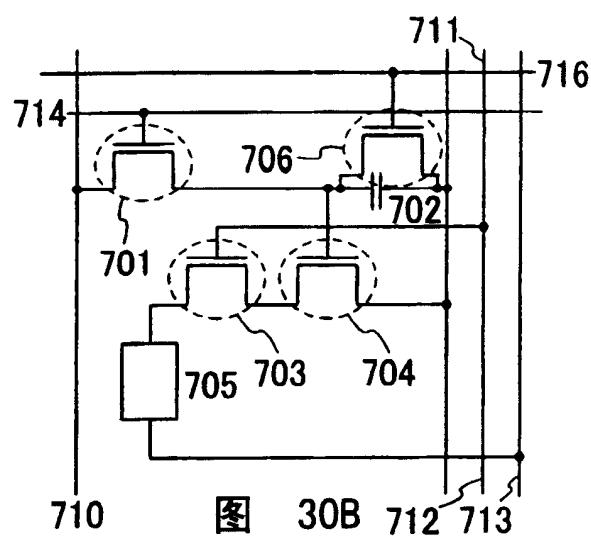


图 30B

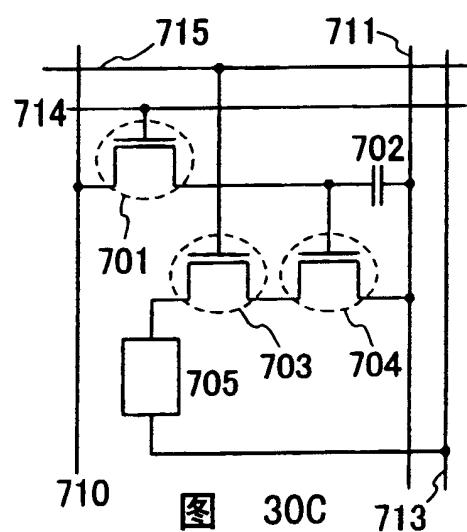


图 30C

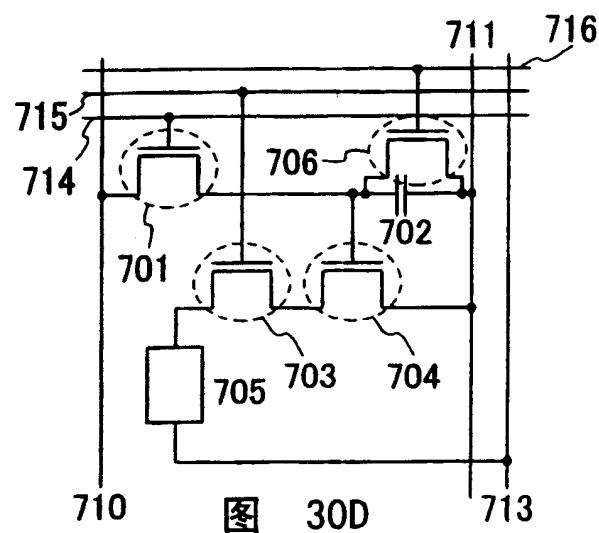


图 30D

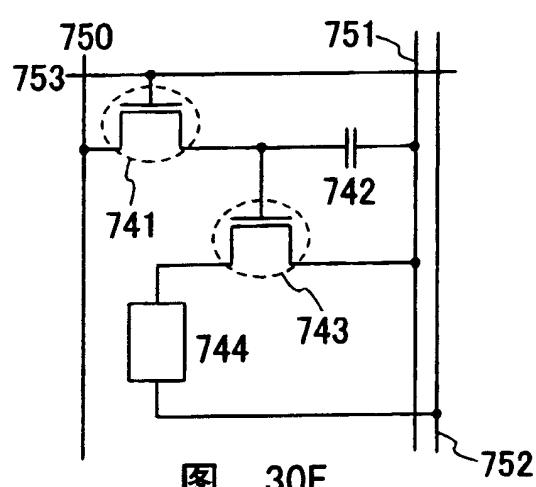


图 30E

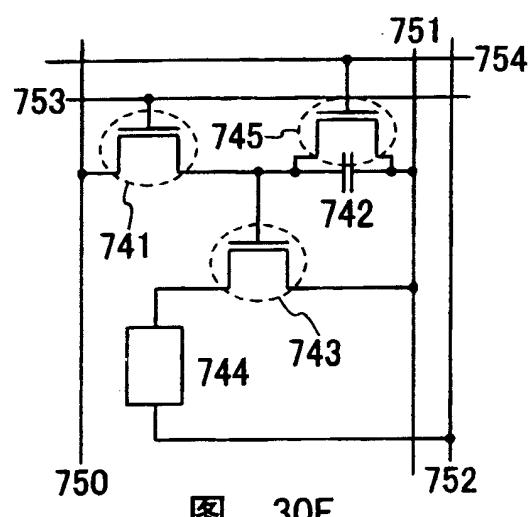


图 30F

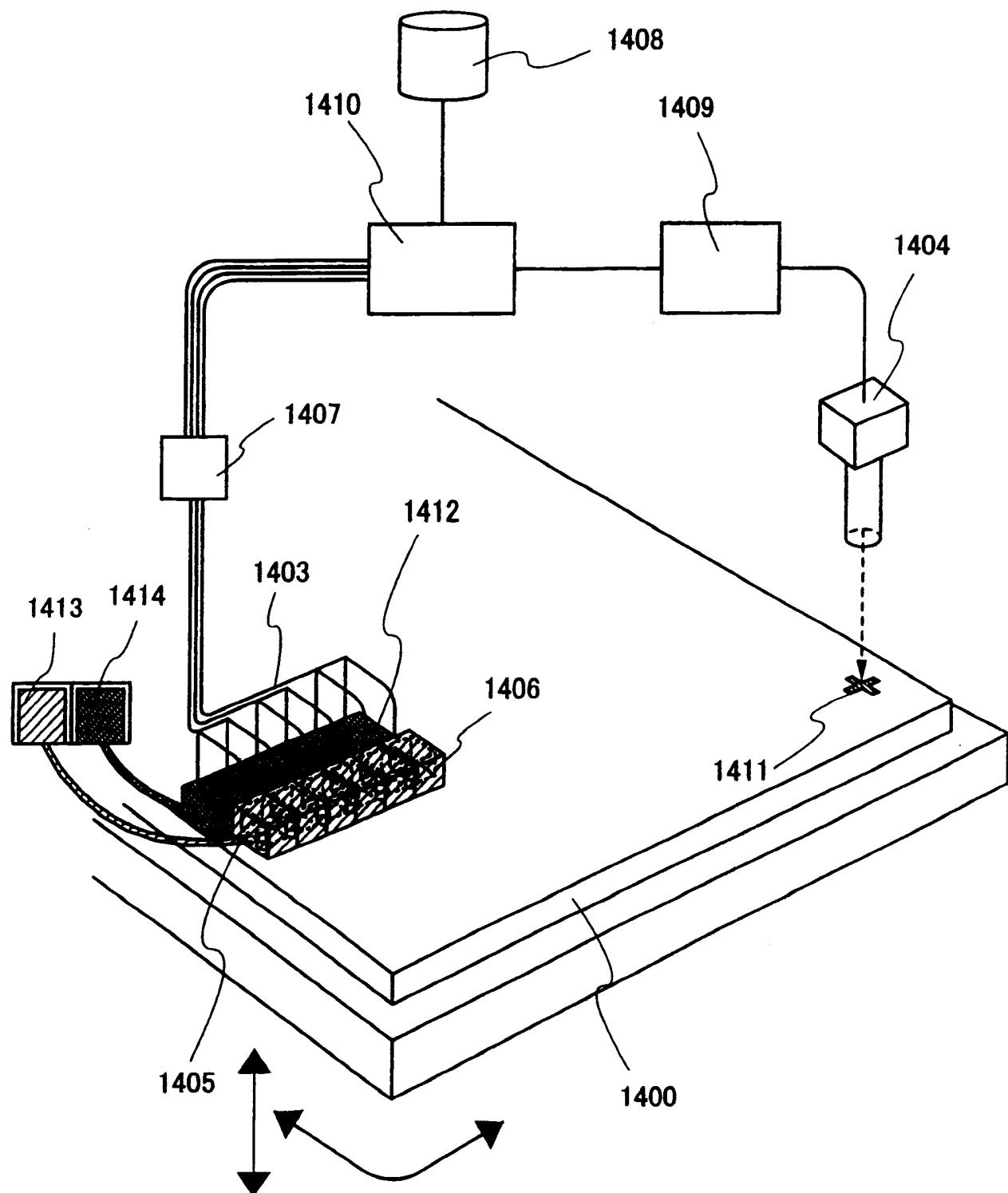


图 31

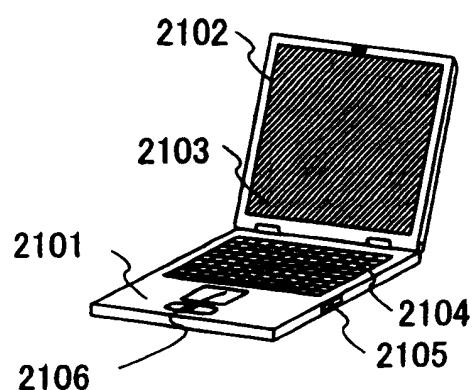


图 32A

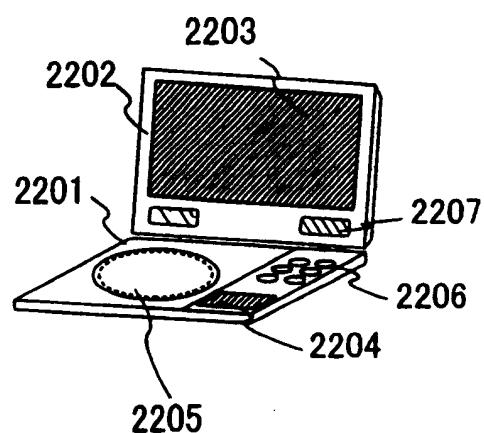


图 32B

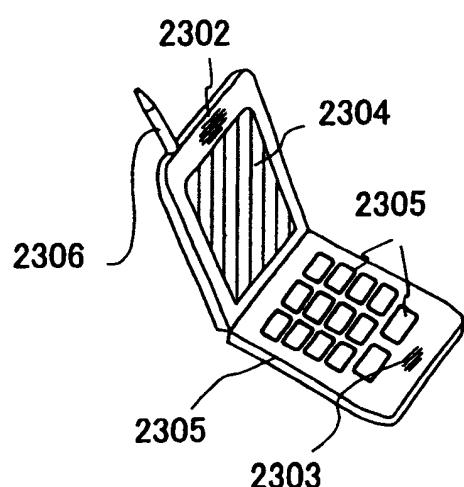


图 32C

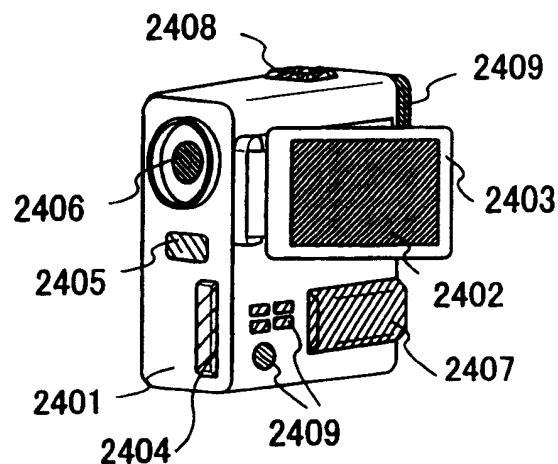


图 32D

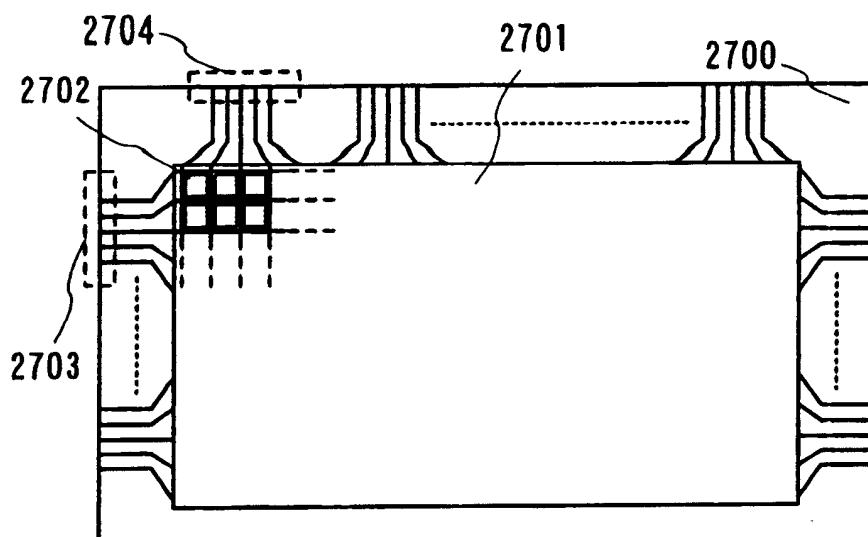


图 33A

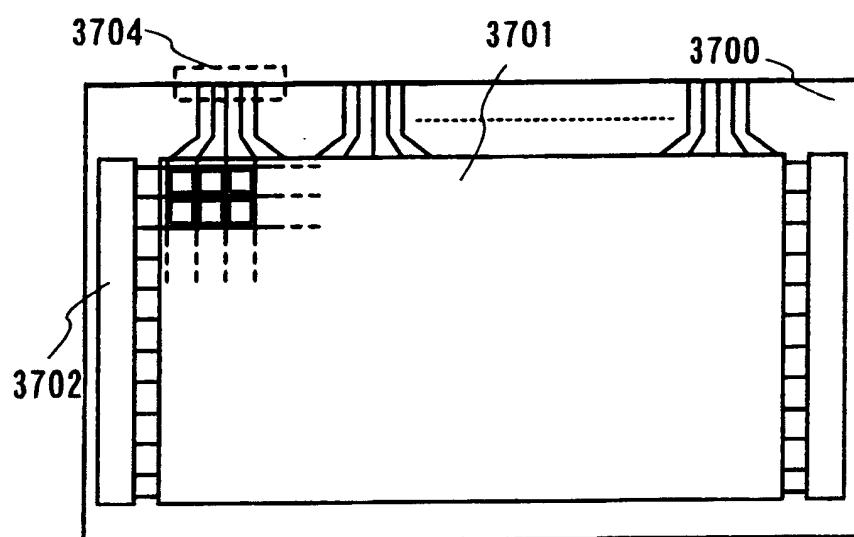


图 33B

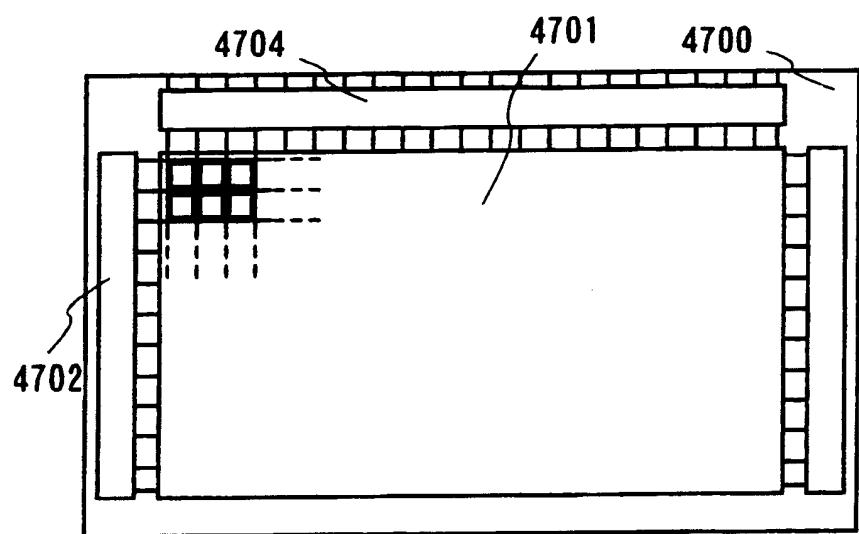


图 33C

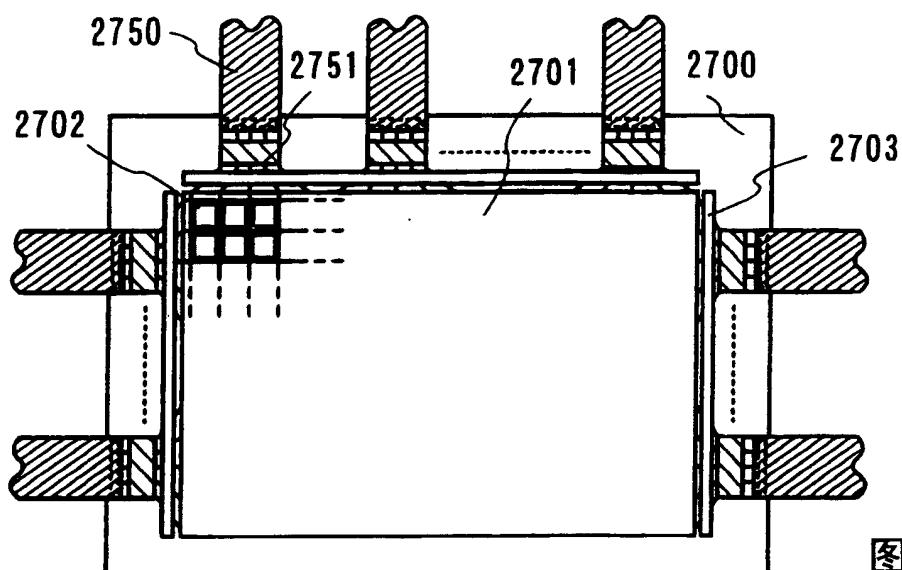


图 34A

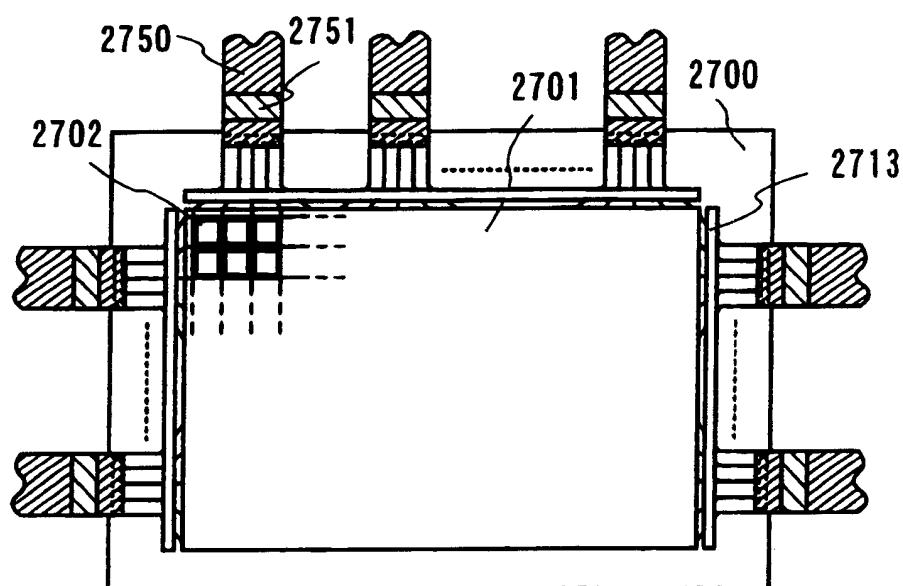


图 34B

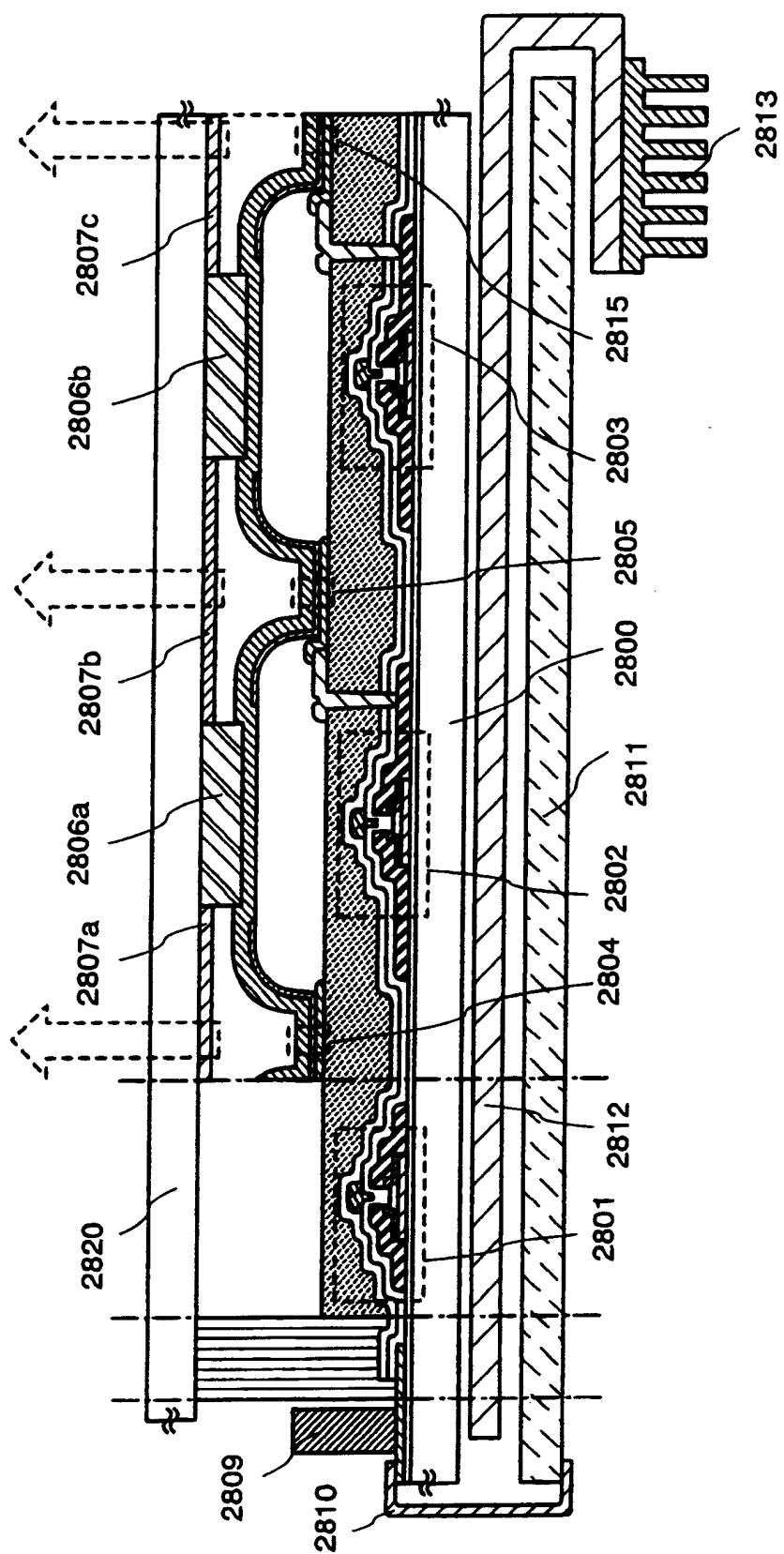


图 35

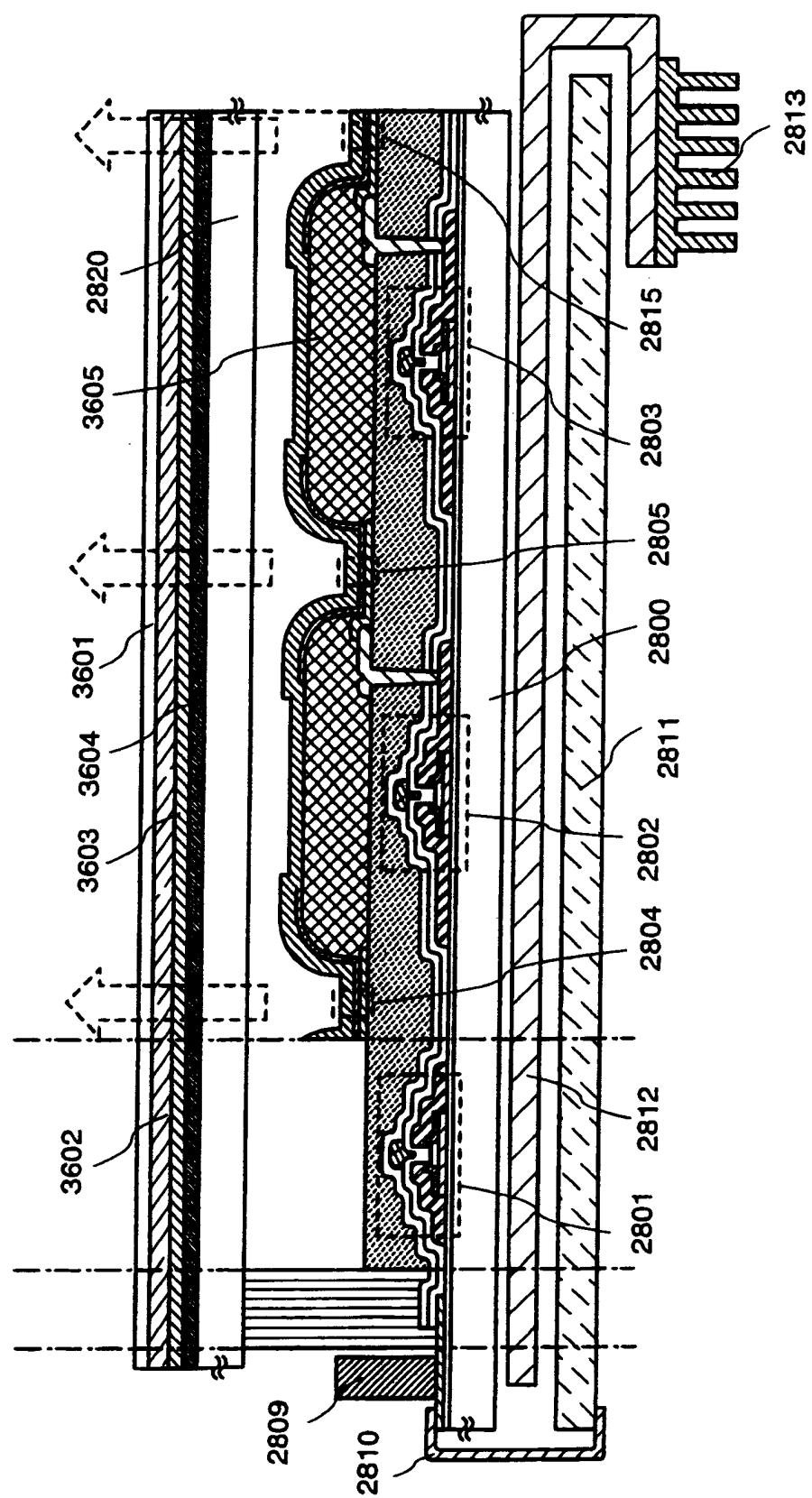


图 36

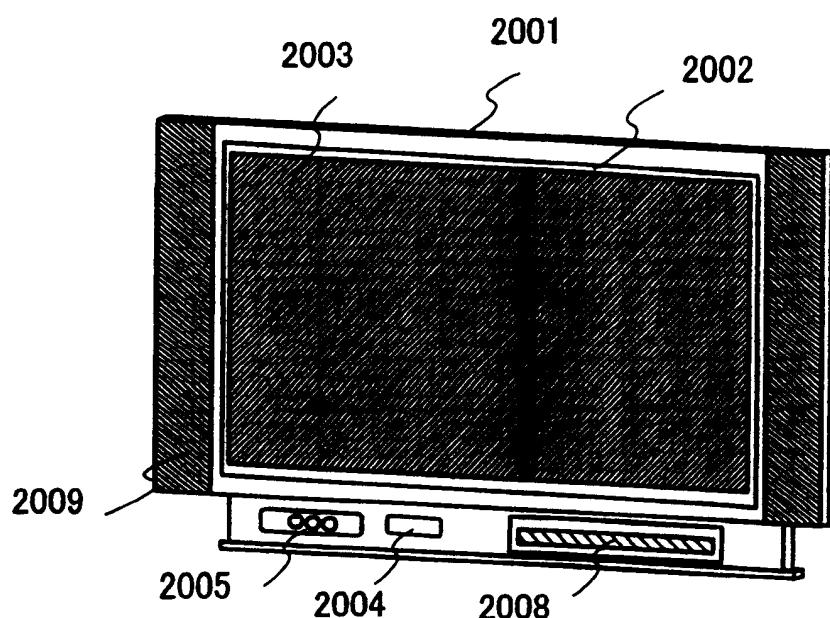


图 37A

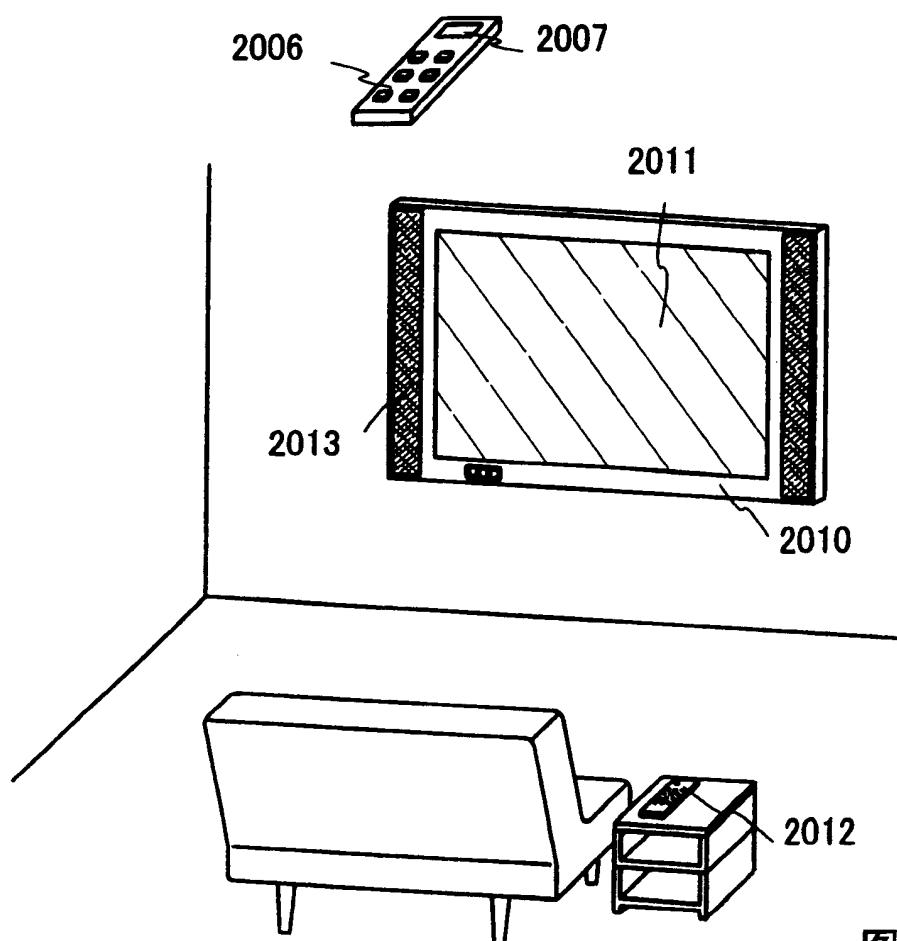


图 37B

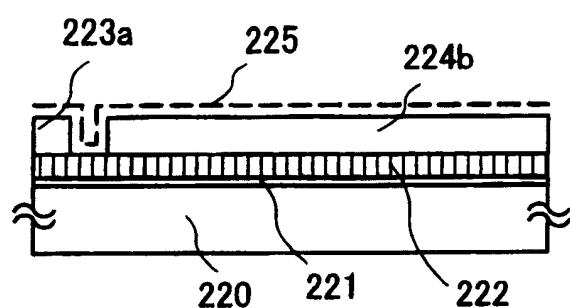


图 38A

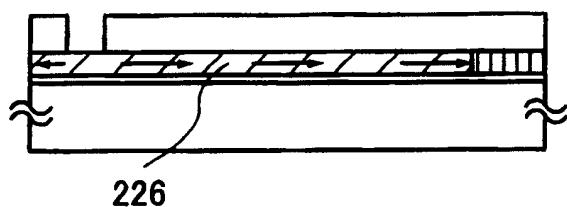


图 38B

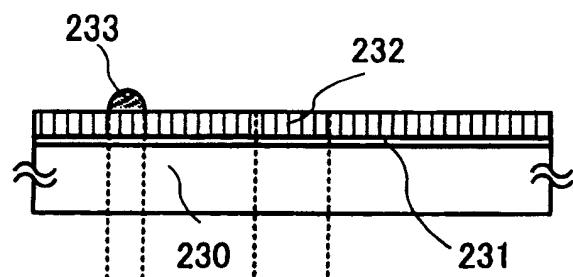


图 39A

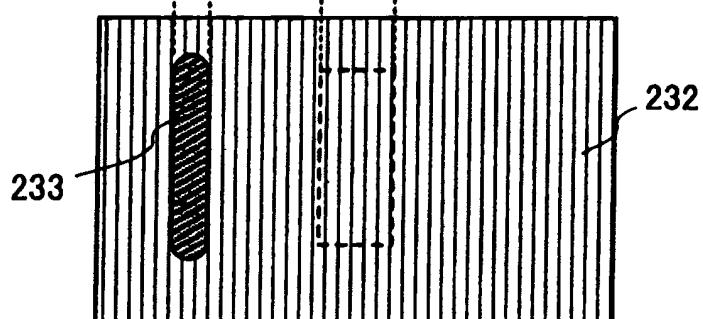


图 39B

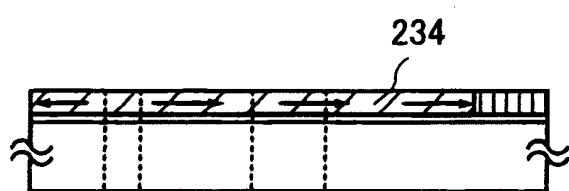


图 39C

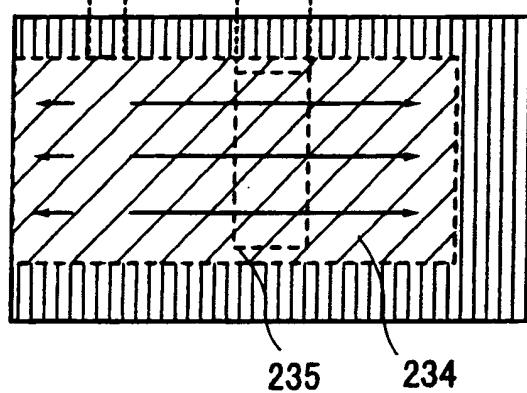


图 39D

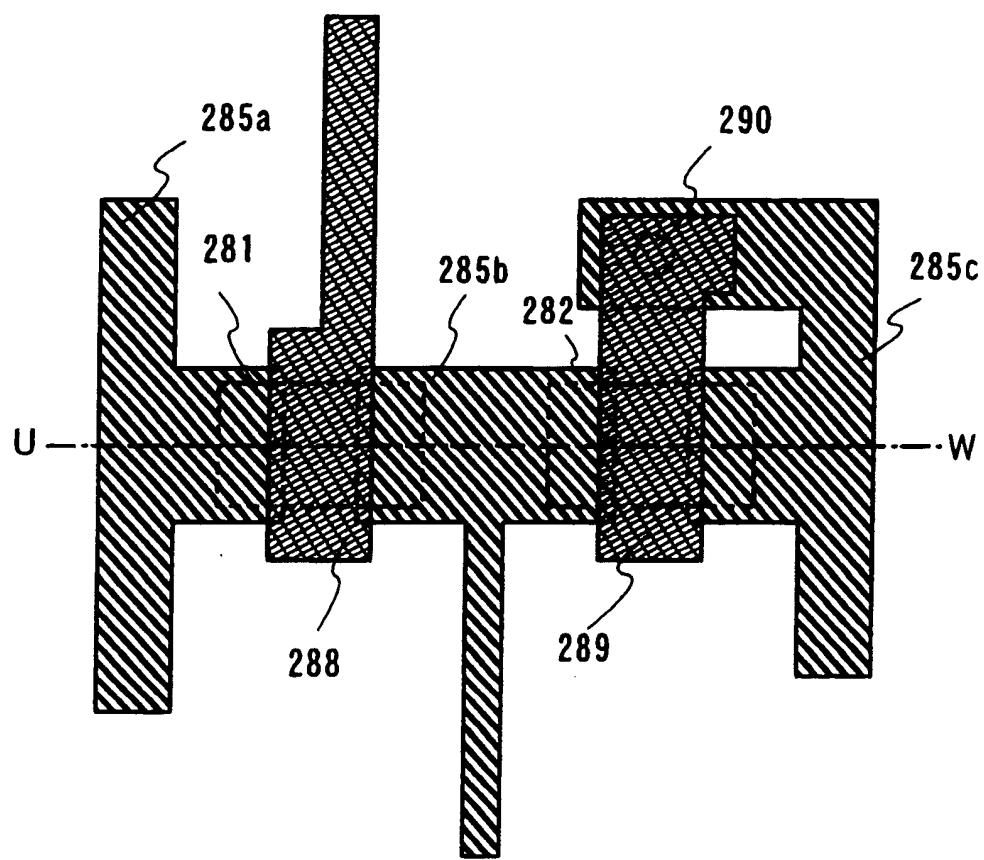


图 40

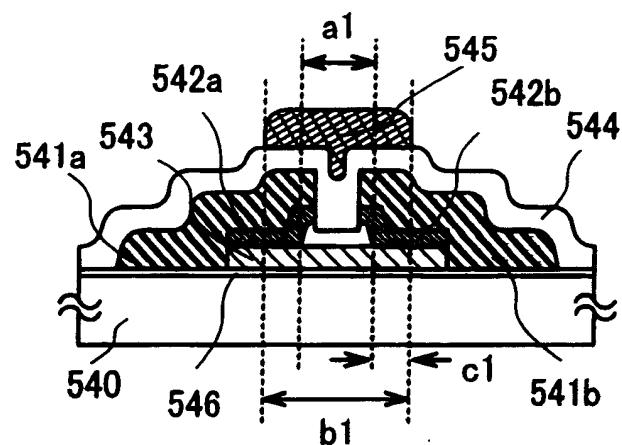


图 41A

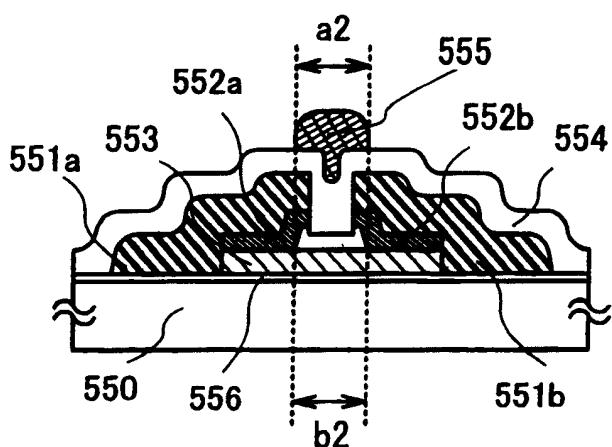


图 41B

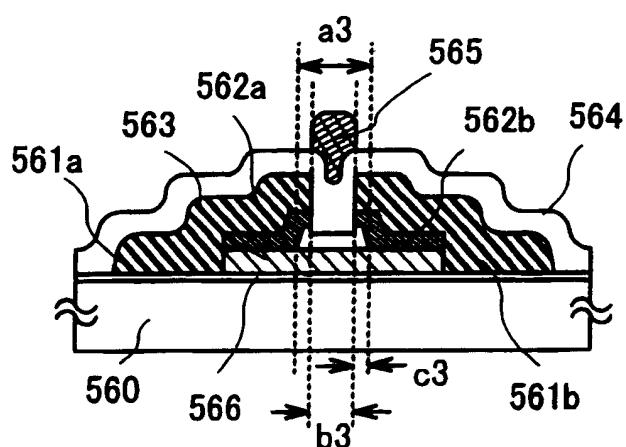


图 41C

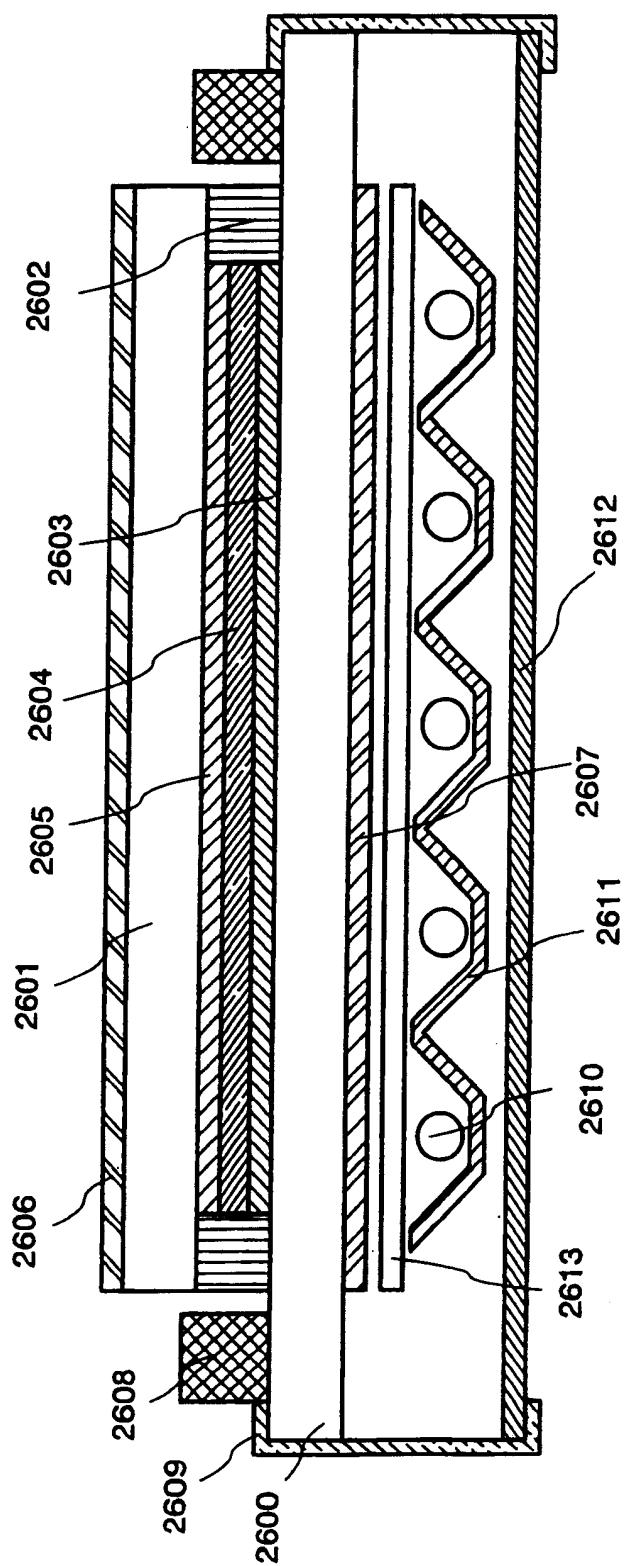


图 42

图 43A1

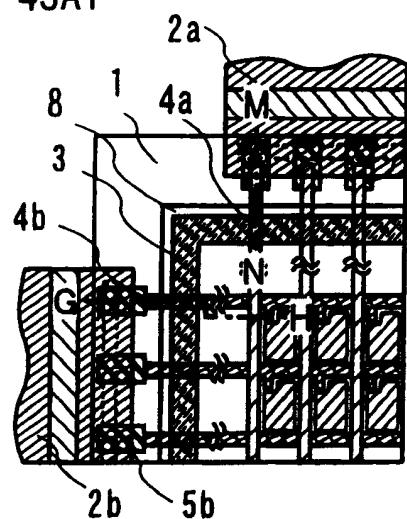


图 43A2

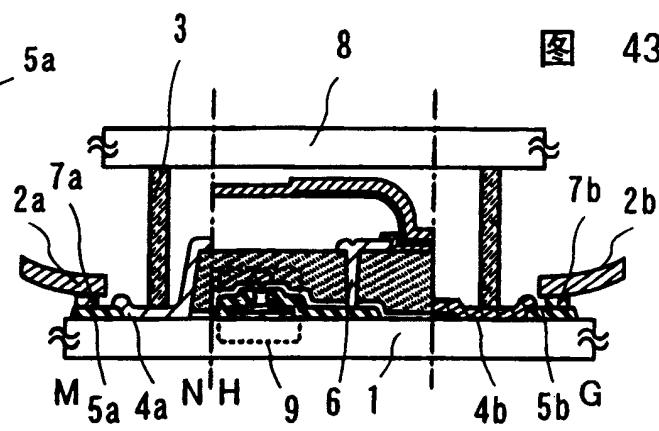


图 43B1

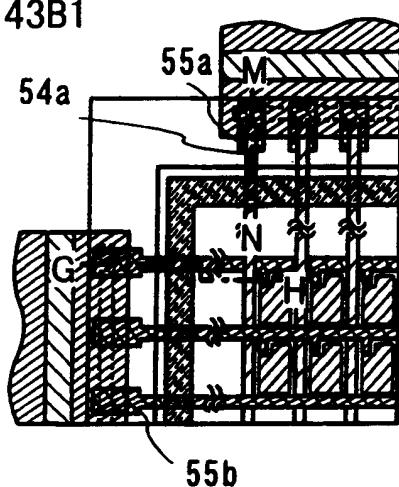


图 43B2

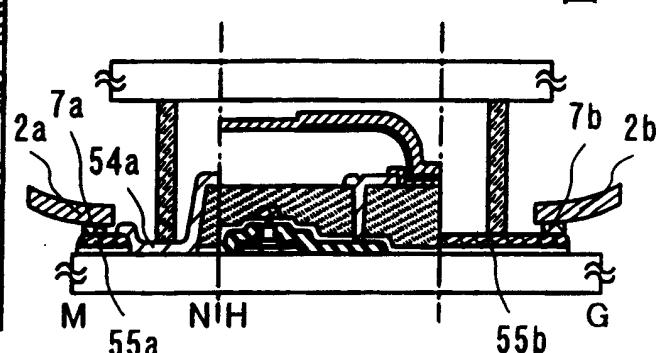


图 43C1

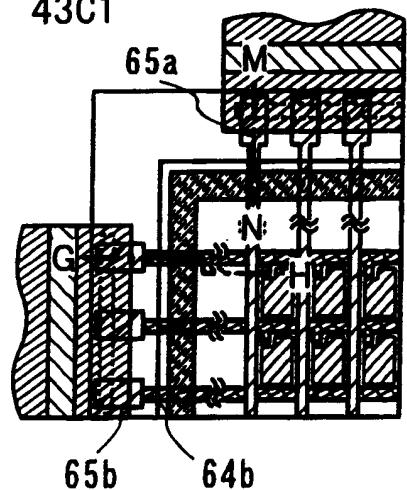
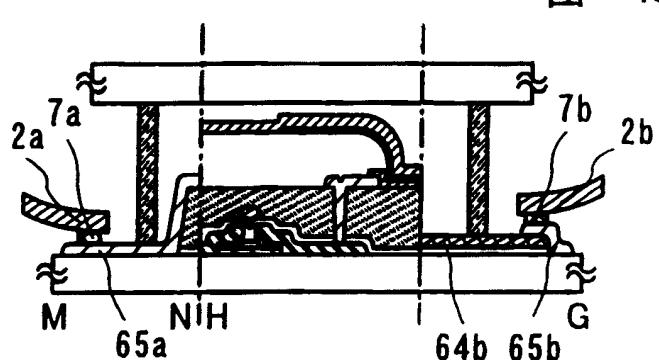


图 43C2



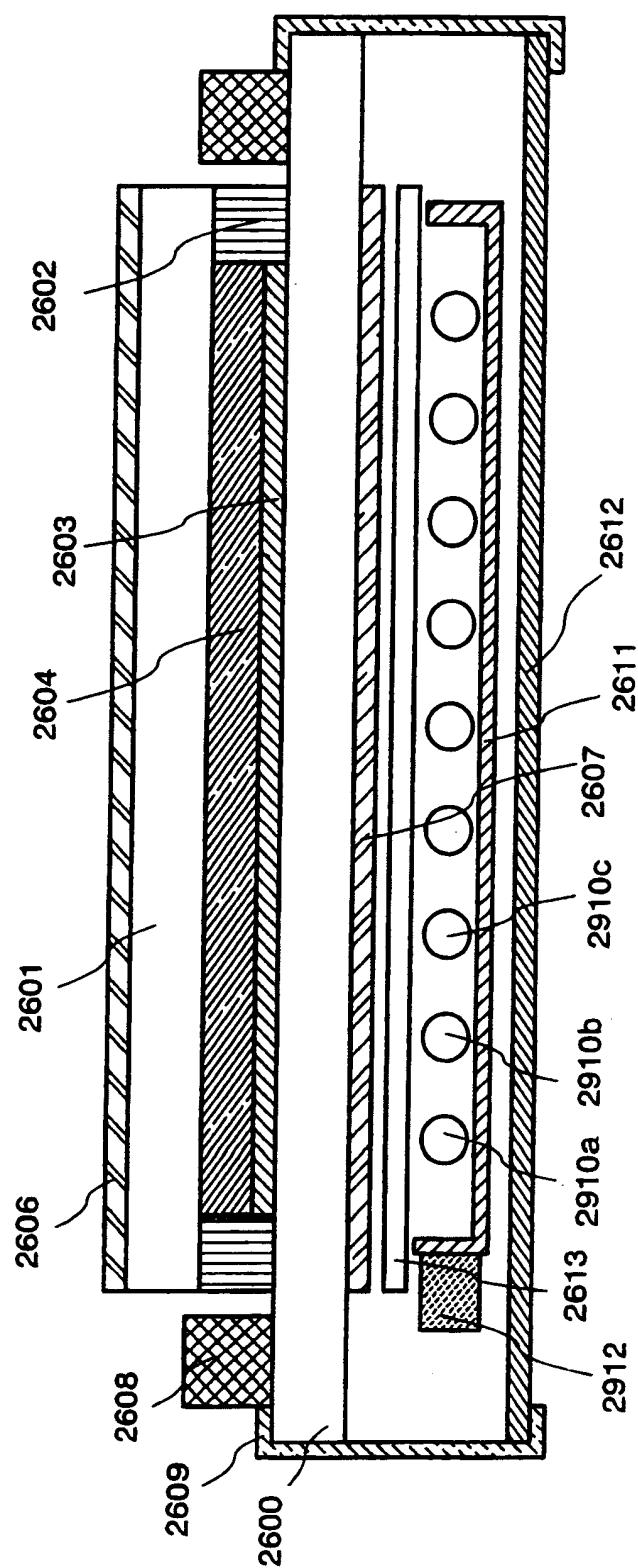


图 44

图 45A

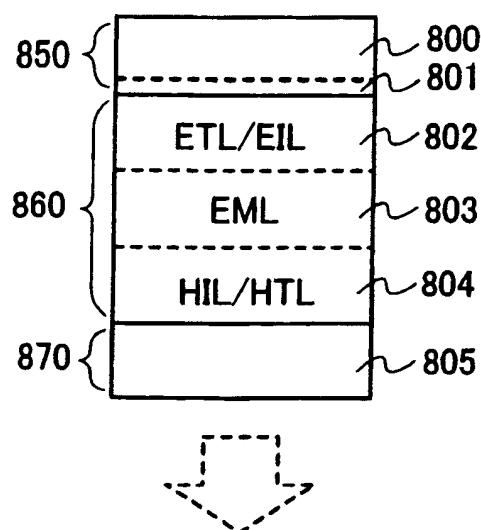


图 45B

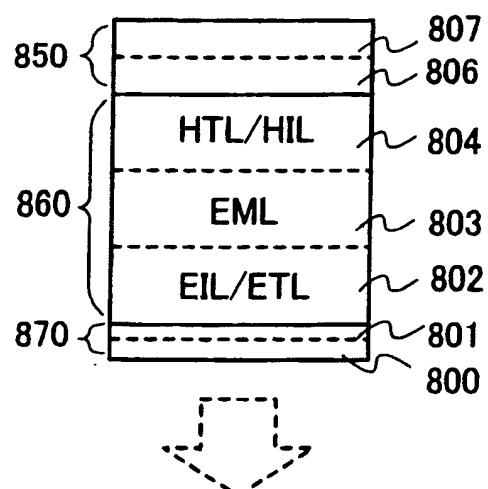
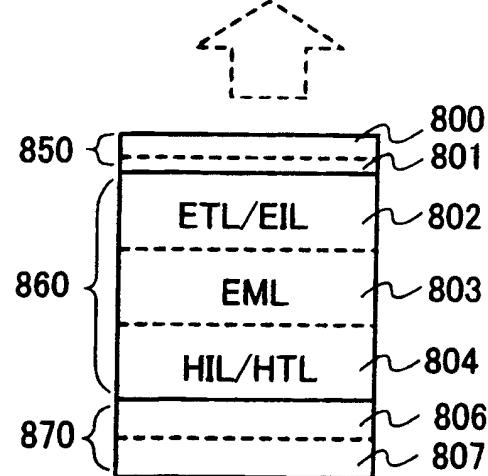


图 45C

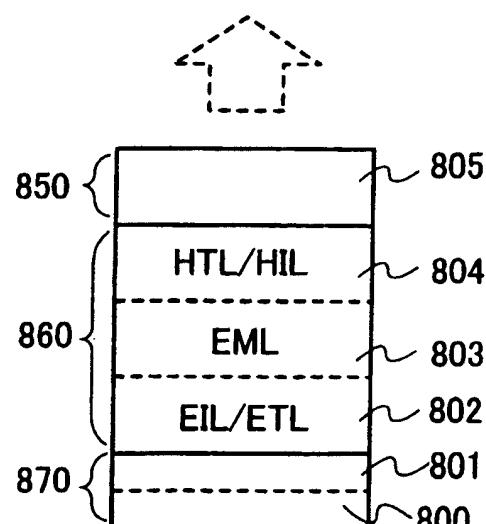


图 45D

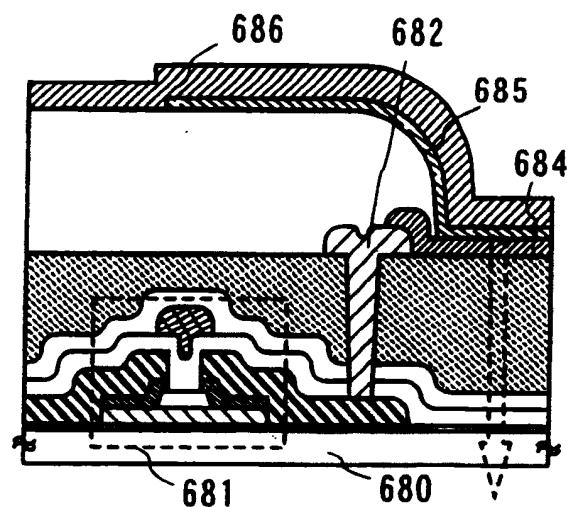


图 46A

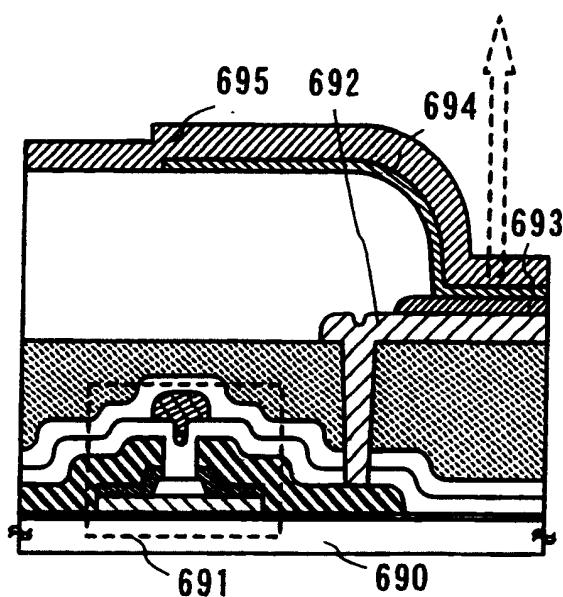


图 46B

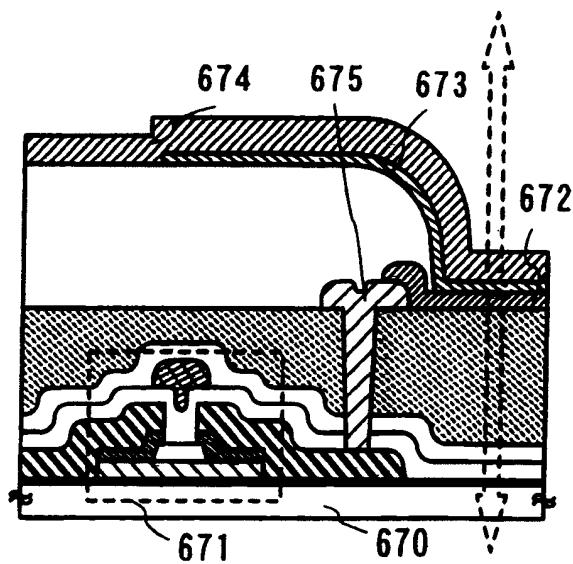
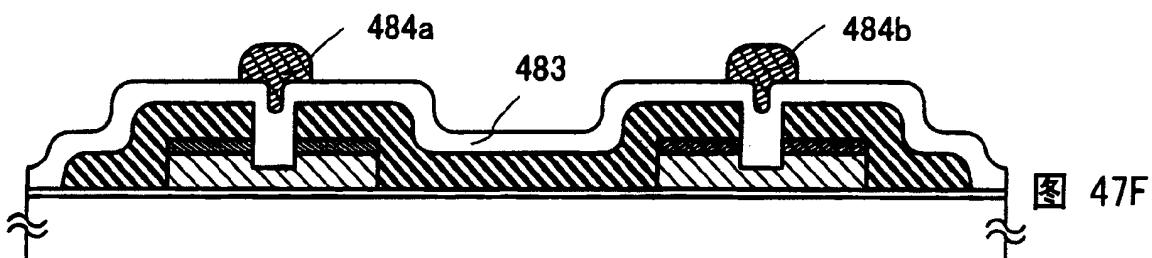
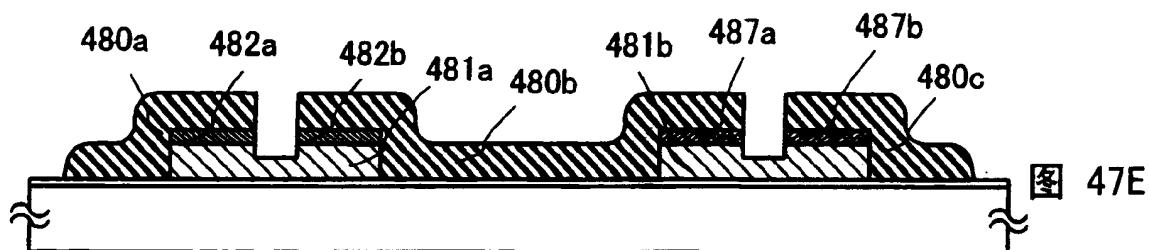
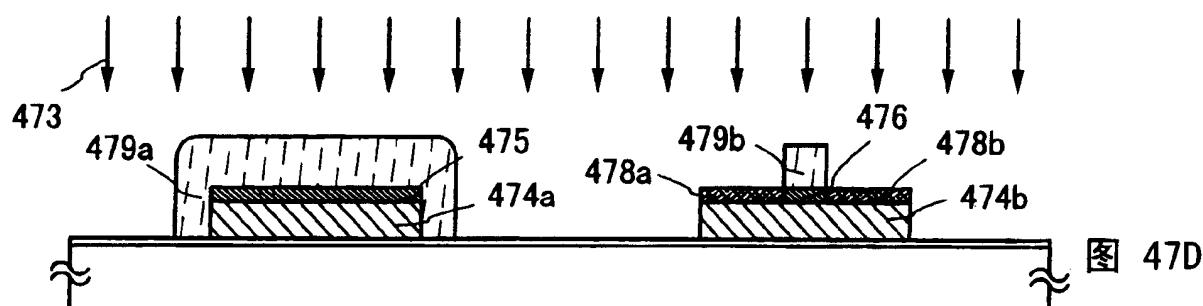
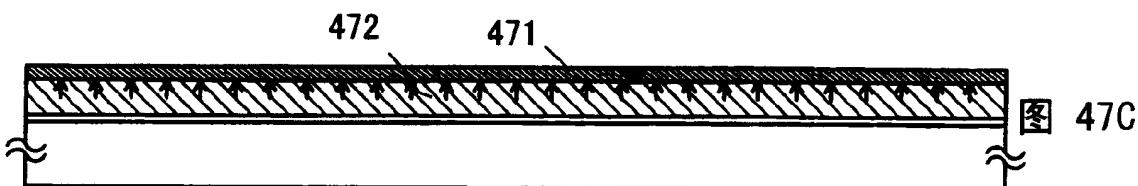
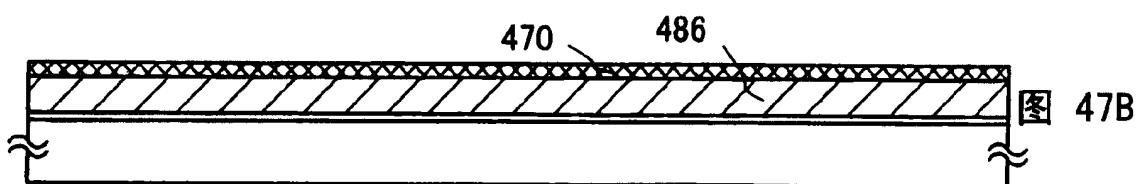
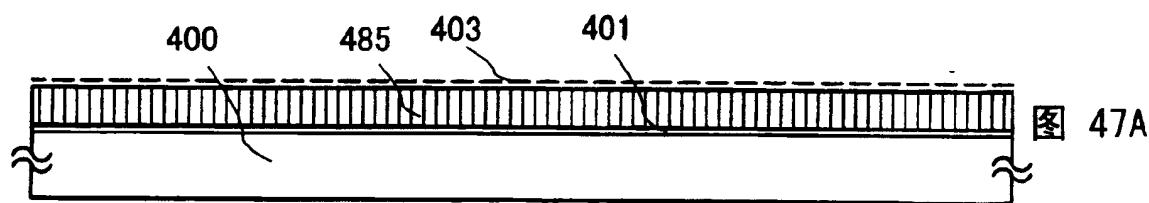


图 46C



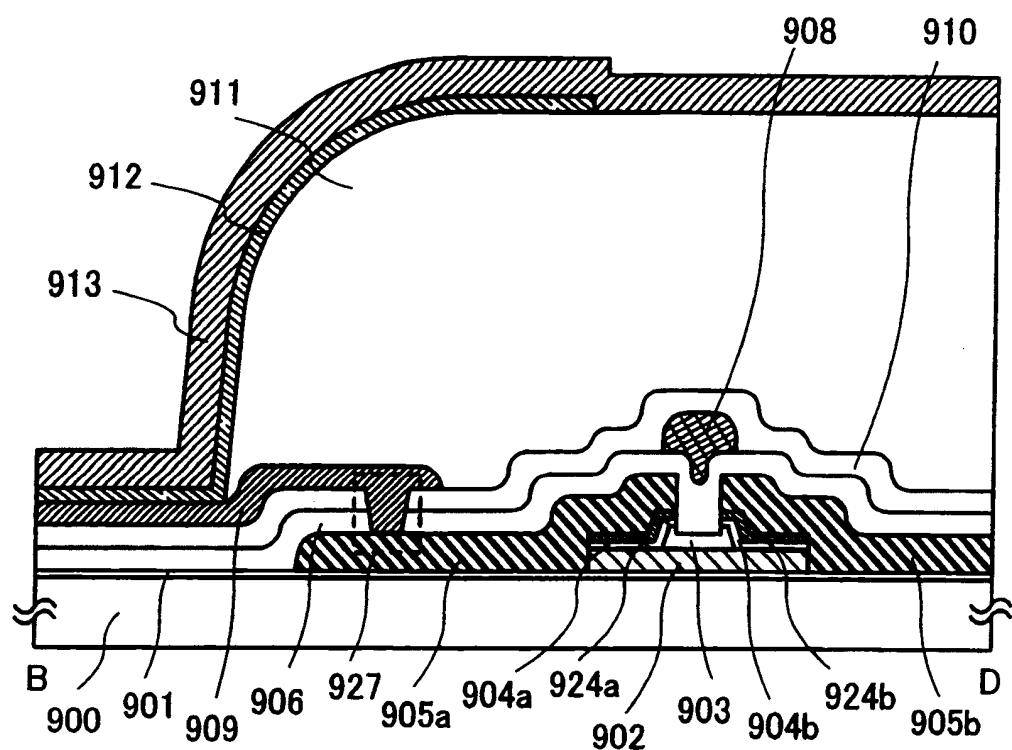


图 48A

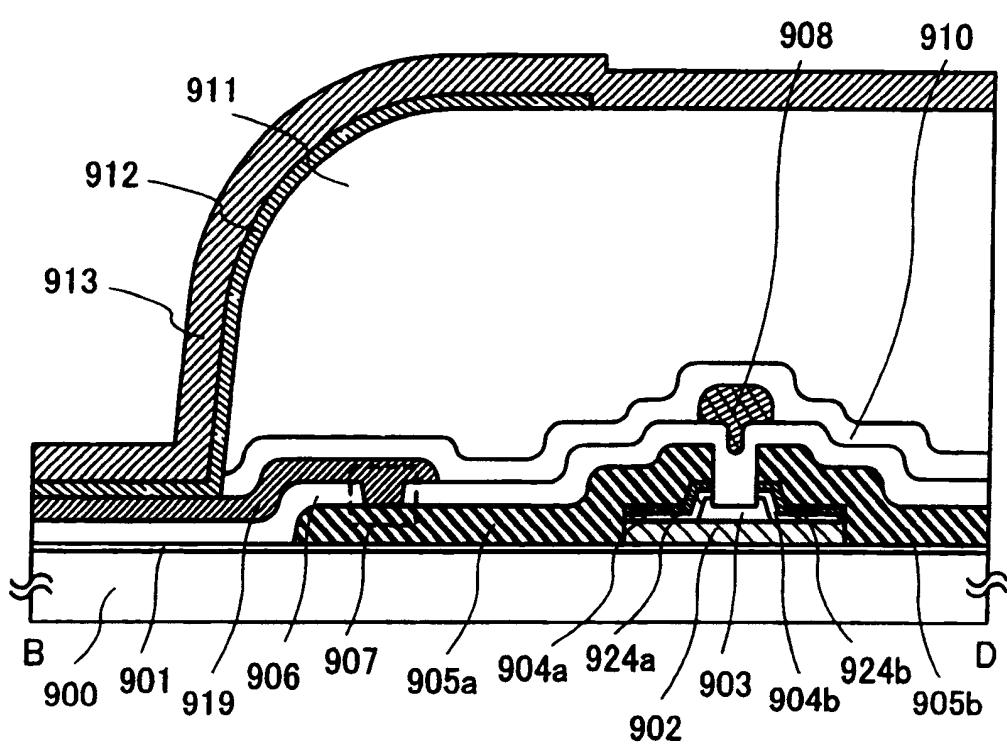


图 48B