

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015年1月8日 (08.01.2015)



(10) 国际公布号
WO 2015/000255 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2013/088384
- (22) 国际申请日: 2013年12月3日 (03.12.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310277079.8 2013年7月3日 (03.07.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。北京京东方光电科技有限公司 (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区西环中路8号, Beijing 100176 (CN)。
- (72) 发明人: 阎长江 (YAN, Changjiang); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。张家祥 (ZHANG, Jiexiang); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。郭建 (GUO, Jian); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。谢振宇 (XIE, Zhenyu); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。陈旭 (CHEN, Xu); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路8号汇宾大厦 A0601, Beijing 100101 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: ARRAY SUBSTRATE, DISPLAY DEVICE, AND METHOD FOR MANUFACTURING ARRAY SUBSTRATE

(54) 发明名称: 阵列基板、显示装置及阵列基板的制造方法

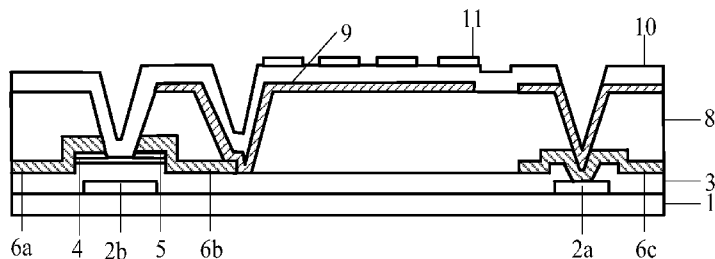


图1 / FIG. 1

(57) Abstract: An array substrate, a display device, and a method for manufacturing an array substrate. The array substrate comprises: a base substrate (1) and multiple pixel units located on the base substrate (1). Each of the pixel units comprises a thin-film transistor unit. The thin-film transistor unit comprises: a gate located on the base substrate (1), a gate insulated layer (3) located on the gate, an active layer (4) located on the gate insulated layer (3) and disposed opposite to the gate, an ohmic layer (5) located on the active layer (4), a source (6a) and a drain (6b) that are located on the ohmic layer (5), and a resin passivation layer (8) located on the source (6a) and drain (6b) and covering the substrate.

(57) 摘要: 一种阵列基板、显示装置及阵列基板的制造方法。阵列基板包括: 衬底基板(1)和位于衬底基板(1)之上的多个像素单元, 每个像素单元包括薄膜晶体管单元。薄膜晶体管单元包括: 位于衬底基板(1)上的栅极, 位于栅极上的栅极绝缘层(3), 位于栅极绝缘层(3)上且与栅极位置相对的有源层(4), 位于有源层(4)上的欧姆层(5), 位于欧姆层(5)上的源极(6a)和漏极(6b), 以及位于源极(6a)和漏极(6b)之上并覆盖基板的树脂钝化层(8)。



WO 2015/000255 A1

阵列基板、显示装置及阵列基板的制造方法

技术领域

5 本发明的实施例涉及一种阵列基板、显示装置及阵列基板的制造方法。

背景技术

在平板显示装置中，薄膜晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display, TFT-LCD）具有体积小、功耗低、制造成本相对较低和无辐射等特点，在当前的平板显示装置市场占据了主导地位。

目前，TFT-LCD 的显示模式主要有 TN（Twisted Nematic，扭曲向列）模式、VA（Vertical Alignment，垂直取向）模式、IPS（In-Plane-Switching，平面方向转换）模式和 AD-SDS（ADvanced Super Dimension Switch，高级超维场转换技术，简称 ADS）模式等。

15 由于树脂钝化层具有表面平坦，低介电常数的特点，因此，在 TFT-LCD 阵列基板的实际生产中，通常引入树脂钝化层以进一步提高 TFT-LCD 产品的开口率和显示亮度，降低 TFT-LCD 产品的信号延迟，最终提高产品的竞争力。

以 ADS 模式的 TFT-LCD 阵列基板为例，该阵列基板包括：一组栅极扫描线和一组数据扫描线，由所述一组栅极扫描线和一组数据扫描线所界定的多个呈阵列状排布的像素单元。通常阵列基板的各个图层都是通过构图工艺形成的，而每一次构图工艺通常包括掩模、曝光、显影、刻蚀和剥离等工序。

25 现有阵列基板在制作过程中，形成源极和漏极之后，依次形成沟道保护层（用于保护沟道）和树脂钝化层，因此，阵列基板的制造成本较高，且制造工艺较为复杂，容易导致产品缺陷。

发明内容

30 本发明的目的之一是提供一种阵列基板、显示装置及阵列基板的制造方法，能够有效地降低阵列基板的制作成本，大大地简化制造工艺，进一步提高产品的良品率。

本发明的一个实施例提供一种阵列基板，包括：衬底基板和位于衬底基板之上的多个像素单元，每个像素单元包括薄膜晶体管单元，其中，

薄膜晶体管单元包括：位于衬底基板之上的栅极，位于所述栅极之上的栅极绝缘层，位于所述栅极绝缘层之上且与所述栅极位置相对的有源层，位于所述有源层之上的欧姆层，位于所述欧姆层之上的源极和漏极以及位于所述源极和漏极之上并覆盖基板的树脂钝化层。

本发明的另一个实施例提供一种显示装置，包括前述技术方案所述的阵列基板。

本发明的再一个实施例提供一种阵列基板的制造方法，包括：

10 形成位于有源层和欧姆层之上并覆盖基板的数据线金属薄膜，通过构图工艺形成源漏极金属、金属引线和数据扫描线；

形成位于源漏极金属、金属引线和数据扫描线之上并覆盖基板的树脂钝化层，通过构图工艺形成树脂钝化层的第二过孔、第三过孔和第四过孔，所述第二过孔与要形成漏极的位置相对应，所述第三过孔与所述金属引线的位置相对应，所述第四过孔与源极和漏极之间要形成沟道的位置相对应；

15 形成位于树脂钝化层之上并覆盖基板的透明导电金属薄膜，通过构图工艺形成源极、漏极、欧姆层的第五过孔和第一透明电极，所述第五过孔与所述第四过孔的位置相对应。

20 在本发明实施例的技术方案中，由于树脂钝化层直接覆盖源漏极金属，因此，在阵列基板的制造过程中，形成源漏极金属的图形之后，省去了沟道保护层的制作。本发明有效地降低了阵列基板的制作成本，大大地简化了制造工艺，有效地提高了 TFT-LCD 产品的显示亮度，提高了产品的良品率。

附图说明

25 为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图 1 为本发明阵列基板一实施例的一个像素单元的截面结构示意图（以 ADS 模式为例）；

30 图 2 为本发明方法一实施例形成栅极后一个像素单元的截面结构示意

图；

图 3 为本发明方法一实施例形成有源层和欧姆层后一个像素单元的截面结构示意图；

5 图 4 为本发明方法一实施例形成栅极绝缘层第一过孔后一个像素单元的截面结构示意图；

图 5 为本发明方法一实施例形成源漏极金属后一个像素单元的截面结构示意图；

图 6 为本发明方法一实施例形成源漏极金属后一个像素单元的俯视结构示意图；

10 图 7 为本发明方法一实施例形成树脂钝化层后一个像素单元的截面结构示意图；

图 8 为本发明方法一实施例形成树脂钝化层后一个像素单元的俯视结构示意图；

15 图 9 为本发明方法一实施例形成透明导电金属薄膜后一个像素单元的截面结构示意图；

图 10 为本发明方法一实施例形成源极、漏极和第一透明电极后一个像素单元的截面结构示意图；

图 11 为本发明方法一实施例形成源极、漏极和第一透明电极后一个像素单元的俯视结构示意图；

20 图 12 为本发明方法一实施例形成第二钝化层后一个像素单元的截面结构示意图。

具体实施方式

25 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

30 本发明的目的之一是提供一种阵列基板、显示装置及阵列基板的制造方法。该阵列基板的树脂钝化层直接覆盖源漏极金属，在阵列基板的制造过程

中，形成源漏极金属的图形之后，省去了沟道保护层的制作。本发明能够有效地降低了阵列基板的制作成本，大大地简化了制造工艺，有效地提高了 TFT-LCD 产品的良品率。

如图 1 所示的实施例，本发明实施例提供的阵列基板，包括衬底基板 1 和位于衬底基板 1 之上的多个像素单元（图中以一个像素单元的截面为例）。该阵列基板还包括 GOA 单元。每个像素单元包括薄膜晶体管单元。

GOA 单元包括：位于衬底基板 1 之上的第一栅极 2a（即引线区栅极，以下称第一栅极），位于第一栅极 2a 之上并覆盖基板的栅极绝缘层 3 以及位于栅极绝缘层 3 之上的金属引线 6c。薄膜晶体管单元包括：位于衬底基板 1 之上的第二栅极 2b（即薄膜晶体管的栅极，以下称第二栅极），位于栅极绝缘层 3 之上且与第二栅极 2b 位置相对的有源层 4，位于有源层 4 之上的欧姆层 5，位于欧姆层 5 之上的源极 6a 和漏极 6b 以及位于源极 6a 和漏极 6b 之上并覆盖基板的树脂钝化层 8。

例如，GOA 单元位于基板周边的信号引导区。附图中示意性地示出包括薄膜晶体管单元的一个像素单元且该像素单元与 GOA 单元相邻，然而，并非所有像素单元均与 GOA 单元相邻。

本发明的实施例中，所述衬底基板 1 可以为玻璃基板、塑料基板或其他材料的基板。所述第一栅极 2a、第二栅极 2b、源极 6a、漏极 6b 和金属引线 6c 的材质可以为铝（Al）、钼（Mo）或钼钨合金（MoW）的单层膜。栅极绝缘层 3 的材质可以为氮化硅。有源层 4 的材质为非晶硅（a-Si）。欧姆层 5 的材质为掺杂质半导体（ $n^+ a-Si$ ）。

所述第一栅极 2a 和第二栅极 2b 位于同一图层。

如图 1 所示，所述阵列基板还包括：位于所述树脂钝化层 8 之上的第一透明电极 9，位于第一透明电极 9 之上并覆盖基板的第二钝化层 10，位于第二钝化层 10 之上且具有狭缝结构的第二透明电极 11。

第一透明电极 9 和第二透明电极 11 的材质可以为氧化铟锡等。第二钝化层 10 可以采用无机绝缘膜，例如氮化硅等，或有机绝缘膜，例如感光树脂材料或者非感光树脂材料等。

树脂钝化层 8 的材质优选感光树脂材料。

例如，树脂钝化层 8 与源极 6a 和漏极 6b 直接接触。例如，第二钝化层

10 与有源层直接接触。

本发明实施例所提供的阵列基板中，由于树脂钝化层 8 位于与源极 6a 和漏极 6b 之上且层叠接触，省去了沟道保护层的制作，因此，本发明降低了阵列基板的制作成本，大大地简化了制造工艺。同时，由于沟道保护层材质通常采用无机绝缘膜，例如氮化硅等，对于可见光，氮化硅沟道保护层的透
5 过率为 90%，树脂钝化层的透过率为 95%。本发明实施例所述的阵列基板进一步提高了 TFT-LCD 产品的显示亮度，提高了产品的良品率，有效地降低了 TFT-LCD 产品的功耗。

本发明实施例提供的是 ADS 模式下的阵列基板，可以提高 TFT-LCD 产
10 品的画面品质，具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹（push Mura）等优点。

本发明实施例还提供了一种显示装置，其包括上述任意一种阵列基板。所述显示装置可以为：液晶面板、电子纸、OLED 面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。
15

根据本发明实施例的阵列基板的制造方法包括：

步骤 301：在衬底基板 1 上形成栅金属薄膜，通过构图工艺形成第一栅极 2a、第二栅极 2b 和与所述第二栅极 2b 相连接的栅极扫描线（图中未示出）的图形。形成栅极后一个像素单元的截面结构参照图 2 所示。

20 一次构图工艺通常包括基板清洗、成膜、光刻胶涂覆、曝光、显影、刻蚀、光刻胶剥离等工序；对于金属层通常采用物理气相沉积方式（例如磁控溅射法）成膜，通过湿法刻蚀形成图形，而对于非金属层通常采用化学气相沉积方式成膜，通过干法刻蚀形成图形，以下步骤道理相同，不再赘述。

步骤 302：在完成步骤 301 的基板上形成覆盖基板的栅极绝缘层 3、有源材料层和欧姆材料层，通过构图工艺形成有源层 4 和欧姆层 5。形成有源层 4 和欧姆层 5 后一个像素单元的截面结构参照图 3 所示。
25

该步骤中优选的，依次形成位于第一栅极 2a、第二栅极 2b 和栅极扫描线的图形之上的栅极绝缘层 3、有源材料层和欧姆材料层；

30 通过半透膜构图工艺形成有源层 4 和欧姆层 5。有源材料层材质为非晶硅(a-Si)，欧姆层 5 的材质为掺杂质半导体(n^+ a-Si)。

步骤 303: 在完成步骤 302 的基板上通过构图工艺在与第一栅极 2a 相对应的位置形成栅极绝缘层 3 的第一过孔 H1。形成栅极绝缘层 3 的第一过孔 H1 后一个像素单元的截面结构参照图 4 所示。

5 步骤 304: 在完成步骤 303 的基板上形成覆盖基板的数据线金属薄膜, 通过构图工艺形成源漏极金属的图形、金属引线 6c 的图形和数据扫描线(图中未示出)的图形。形成源漏极金属后一个像素单元的结构参照图 5 和图 6 所示。

10 该步骤没有形成源极 6a 和漏极 6b 工艺, 即未形成源极 6a 和漏极 6b 之间的沟道, 此时的源漏极金属暂时起到了沟道保护层的作用, 有效的保护了沟道的 TFT 特性。

步骤 305: 在完成步骤 304 的基板上形成覆盖基板的树脂钝化层 8, 通过构图工艺形成树脂钝化层 8 的第二过孔 H2、第三过孔 H3 和第四过孔 H4。形成树脂钝化层 8 后一个像素单元的结构参照图 7 和图 8 所示。

15 第二过孔 H2 对应于要形成漏极的位置, 所述第三过孔 H3 位于基板的信号引导区, 所述第三过孔 H3 与所述金属引线 6c 的位置相对应, 所述第四过孔 H4 与源极 6a 和漏极 6b 之间要形成沟道的位置相对应。

20 在现有技术中, 沟道保护层的材质通常采用氮化硅材料, 由于氮化硅材料和树脂材料横向刻蚀速率不一样, 一旦位于树脂钝化层 8 之下的氮化硅沟道保护层横向刻蚀速率快, 就会造成沟道处的过孔倒角不良。在本发明的实施例中, 在步骤 305 中未形成源极 6a 和漏极 6b, 沟道处的有源层 4 被源漏极金属所覆盖, 避免了沟道处的有源层受树脂钝化层的影响, 有效地解决了该步骤中制作第四过孔 H4 时倒角不良的问题, 提高了产品的良品率。

25 步骤 306: 在完成步骤 305 的基板上形成覆盖基板的透明导电金属薄膜, 通过构图工艺形成源极 6a、漏极 6b、欧姆层 5 的第五过孔 H5 和第一透明电极 9。

所述第五过孔 H5 与所述树脂钝化层 8 的第四过孔 H4 的位置相对应。透明导电金属薄膜的材质可以为氧化铟锡等。

30 例如, 如图 9 所示, 该步骤中形成覆盖基板的透明导电金属薄膜通过半透膜构图工艺将光刻胶 12 曝光形成源极 6a、漏极 6b 和欧姆层 5 的第五过孔 H5, 所述第五过孔 H5 与所述第四过孔 H4 的位置相对应;

通过灰色调掩膜构图工艺形成第一透明电极 9。形成源极 6a、漏极 6b 和第一透明电极 9 后一个像素单元的结构参照图 10 和图 11 所示。第一透明电极 9 通过第二过孔 H2 与将要形成漏极 6b 的金属层连接。

5 步骤 307: 在完成步骤 306 的基板上形成覆盖基板的第二钝化层 10, 通过构图工艺在基板的信号引导区形成第二钝化层 10 的第六过孔 H6。形成第二钝化层 10 后一个像素单元的截面结构参照图 12 所示。

步骤 308: 在完成步骤 307 的基板上形成覆盖基板的透明导电金属薄膜, 通过构图工艺形成具有狭缝结构的第二透明电极 11。形成本发明实施例阵列基板的一个像素单元的截面结构参照图 1 所示。

10 例如, 在上述制造方法中, 树脂钝化层 8 与源极 6a 和漏极 6b 直接接触; 第二钝化层 10 与有源层直接接触。

可见, 本发明实施例阵列基板的制造方法省去了沟道保护层的制作, 降低了制造成本, 简化了生产工艺, 大大提升了产品的良品率。

15 以上所述仅是本发明的示范性实施方式, 而非用于限制本发明的保护范围, 本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种阵列基板，包括：衬底基板和位于衬底基板之上的多个像素单元，每个像素单元包括薄膜晶体管单元，其中，

5 薄膜晶体管单元包括：位于衬底基板之上的栅极，位于所述栅极之上的栅极绝缘层，位于所述栅极绝缘层之上且与所述栅极位置相对的有源层，位于所述有源层之上的欧姆层，位于所述欧姆层之上的源极和漏极以及位于所述源极和漏极之上并覆盖基板的树脂钝化层。

2、如权利要求1所述的阵列基板，还包括：位于所述树脂钝化层之上的
10 第一透明电极，位于所述第一透明电极之上并覆盖基板的第二钝化层，位于所述第二钝化层之上且具有狭缝结构的第二透明电极。

3、如权利要求1或2所述的阵列基板，其中，所述树脂钝化层的材质为感光树脂。

4、如权利要求1-3任一项所述的阵列基板，其中，所述树脂钝化层直接
15 接触所述源极和所述漏极，并具有露出所述源极和所述漏极之间的沟道的过孔。

5、如权利要求2所述的阵列基板，其中，所述第二钝化层直接接触所述有源层。

6、如权利要求1-5任一项所述的阵列基板，还包括行驱动单元，所述行
20 驱动单元包括：位于所述衬底基板之上的引线区栅极，所述栅极绝缘层覆盖于所述引线区栅极之上，以及位于所述栅极绝缘层之上的金属引线。

7、一种显示装置，包括如权利要求1-6中任一项所述的阵列基板。

8、一种阵列基板的制造方法，包括：

25 形成位于有源层和欧姆层之上并覆盖基板的数据线金属薄膜，通过构图工艺形成源漏极金属、金属引线和数据扫描线；

形成位于源漏极金属、金属引线和数据扫描线之上并覆盖基板的树脂钝化层，通过构图工艺形成树脂钝化层的第二过孔、第三过孔和第四过孔，所述第二过孔与要形成漏极的位置相对应，所述第三过孔与所述金属引线的位置相对应，所述第四过孔与源极和漏极之间要形成沟道的位置相对应；

30 形成位于树脂钝化层之上并覆盖基板的透明导电金属薄膜，通过构图工

艺形成源极、漏极、欧姆层的第五过孔和第一透明电极，所述第五过孔与所述第四过孔的位置相对应。

9、如权利要求 8 所述的阵列基板的制造方法，其中，所述形成位于有源层和欧姆层之上并覆盖基板的数据线金属薄膜，通过构图工艺形成源漏极金属、金属引线和数据扫描线之前，该方法还包括：

在衬底基板上形成栅金属薄膜，通过构图工艺形成第一栅极、第二栅极和与所述第二栅极相连接的栅极扫描线的图形；所述第一栅极位于所述金属引线下，所述第二栅极位于所述有源层下方；

形成位于第一栅极、第二栅极和栅极扫描线的图形之上的栅极绝缘层、有源材料层和欧姆材料层，通过构图工艺形成有源层和欧姆层；

通过构图工艺在与第一栅极相对应的位置形成栅极绝缘层的第一过孔。

10、如权利要求 8 或 9 所述的阵列基板的制造方法，其中，所述形成位于树脂钝化层之上并覆盖基板的透明导电金属薄膜，通过构图工艺形成源极、漏极、欧姆层的第五过孔和第一透明电极，所述第五过孔与所述第四过孔的位置相对应之后，还包括：

形成位于第一透明电极之上并覆盖基板的第二钝化层，通过构图工艺在对应于所述第三过孔的位置形成第二钝化层的第六过孔。

11、如权利要求 10 所述的阵列基板的制造方法，还包括：

形成位于第二钝化层之上并覆盖基板的透明导电金属薄膜，通过构图工艺形成具有狭缝结构的第二透明电极。

12、如权利要求 9 所述的阵列基板的制造方法，其中，所述形成位于第一栅极、第二栅极和栅极扫描线的图形之上的栅极绝缘层、有源材料层和欧姆材料层，通过构图工艺形成有源层和欧姆层包括：

依次形成位于第一栅极、第二栅极和与所述第二栅极相连接的栅极扫描线的图形之上的栅极绝缘层、有源材料层和欧姆材料层；

通过半透膜构图工艺形成有源层和欧姆层。

13、如权利要求 8-12 任一项所述的阵列基板的制造方法，其中，所述形成位于树脂钝化层之上并覆盖基板的透明导电金属薄膜，通过构图工艺形成源极、漏极、欧姆层的第五过孔和第一透明电极，所述第五过孔与所述第四过孔位置相对应包括：

形成位于树脂钝化层之上并覆盖基板的透明导电金属薄膜，通过半透膜构图工艺形成源极、漏极和欧姆层的第五过孔，所述第五过孔与所述第四过孔的位置相对应；

通过灰色调掩膜构图工艺形成第一透明电极。

5 14、如权利要求 8-13 任一项所述的阵列基板的制造方法，其中，所述树脂钝化层直接接触所述源极和漏极。

15、如权利要求 8-14 任一项所述的阵列基板的制造方法，其中，所述树脂钝化层的材质为感光树脂。

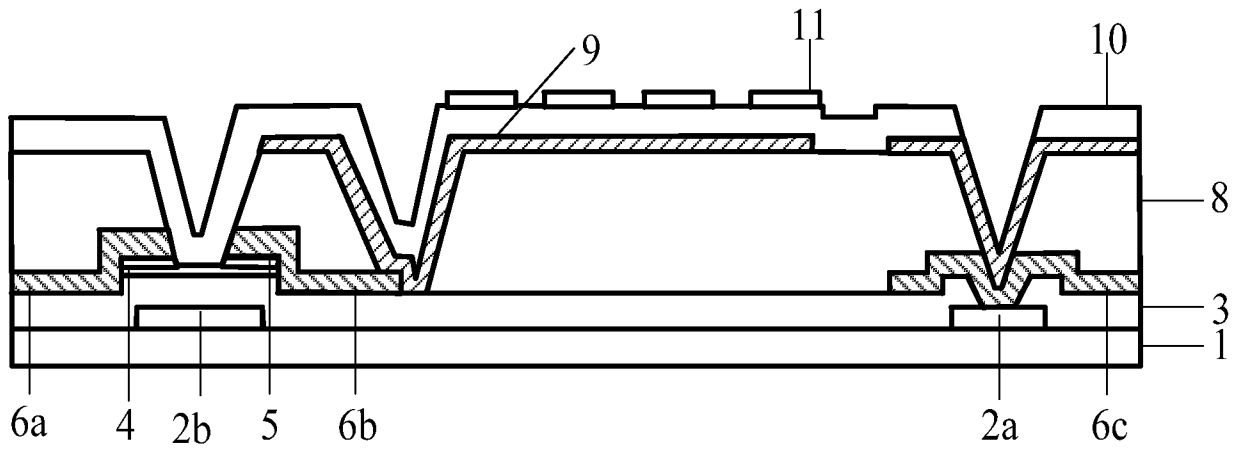


图 1

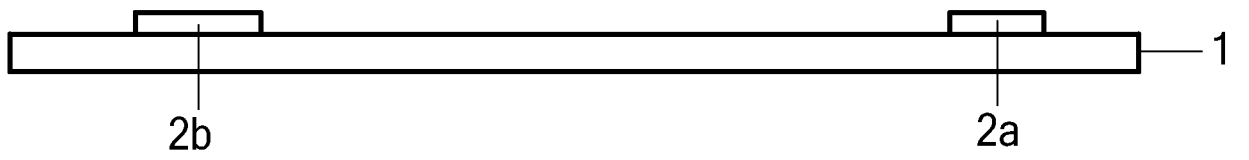


图 2

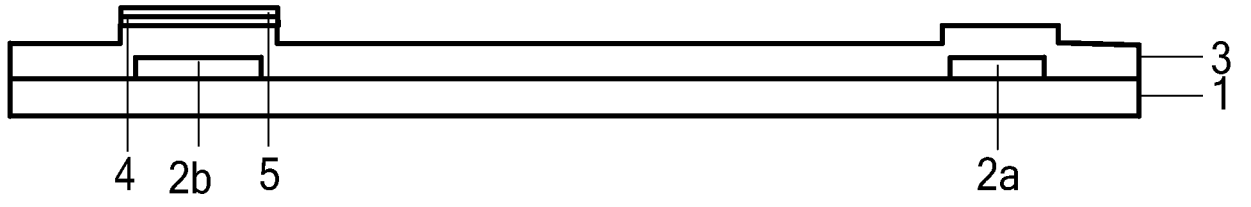


图 3

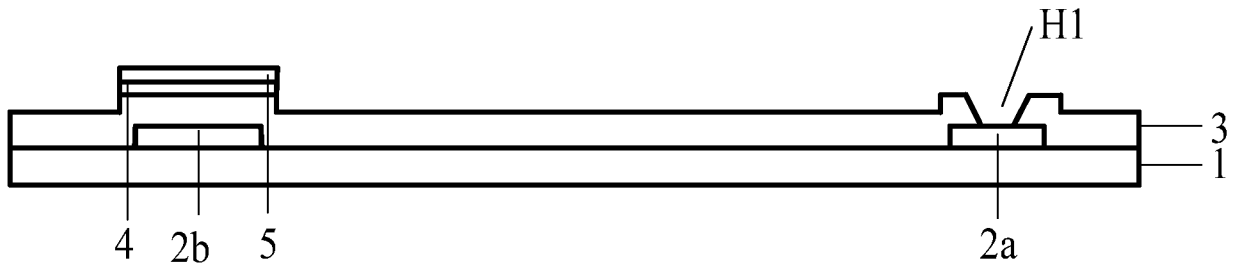


图 4

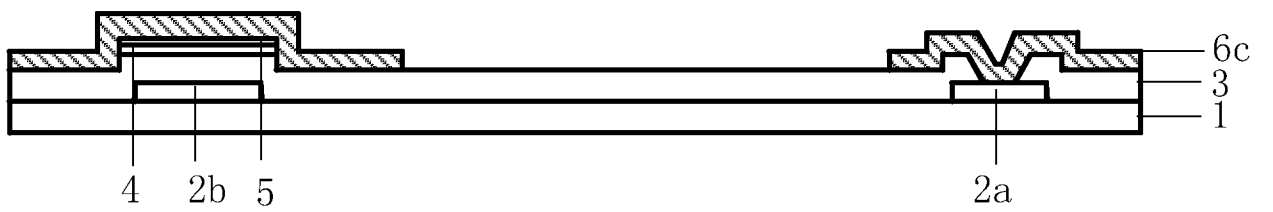


图 5

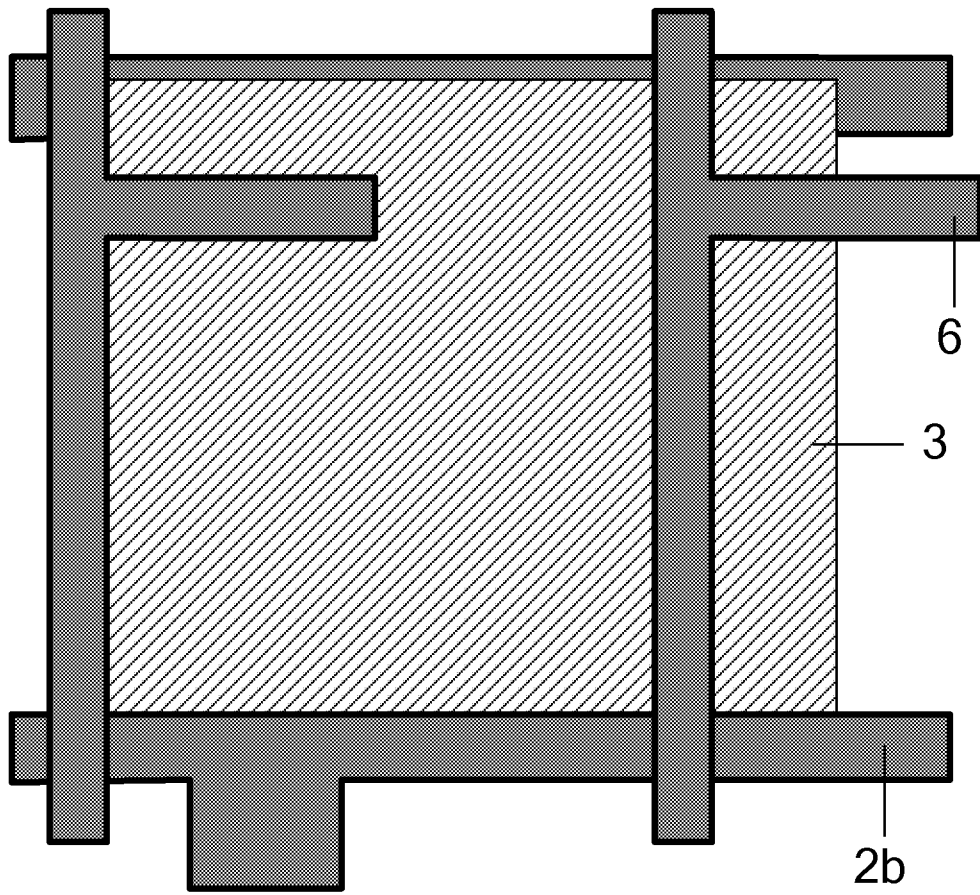


图 6

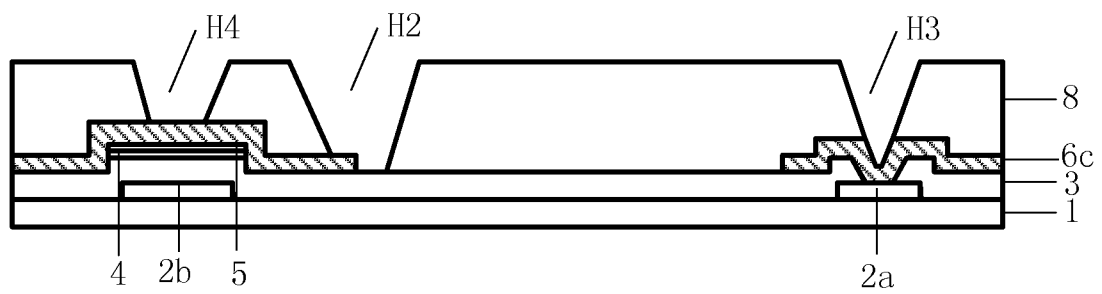


图 7

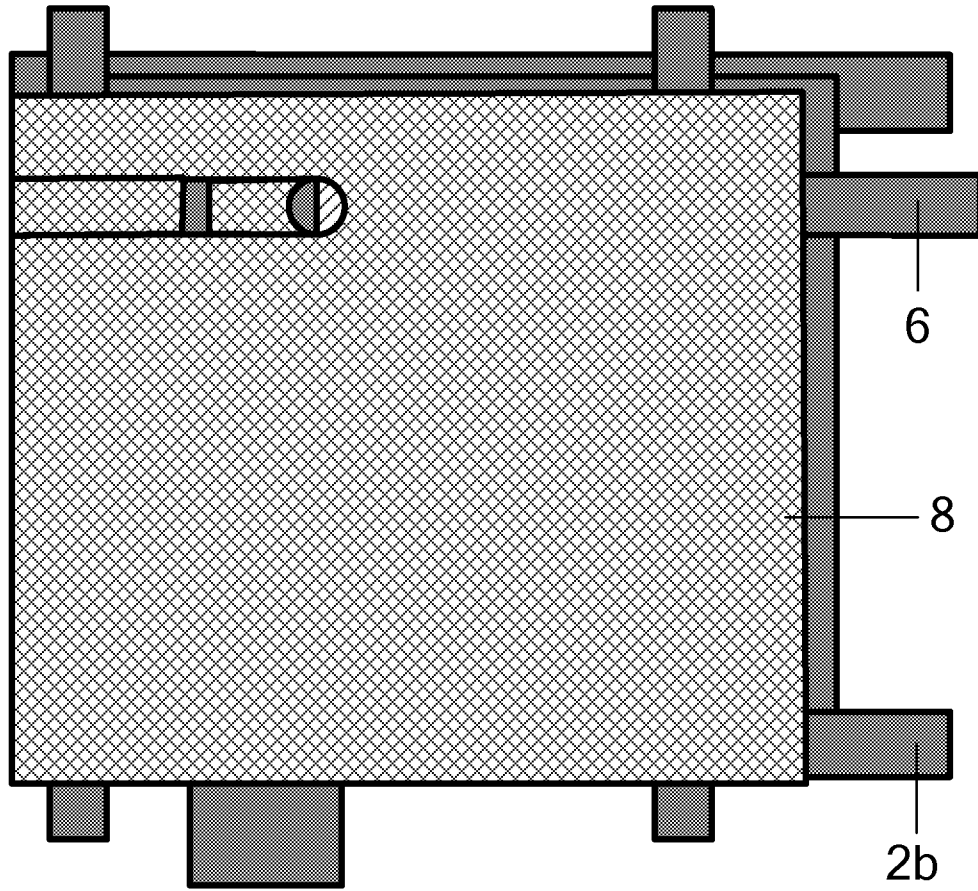


图 8

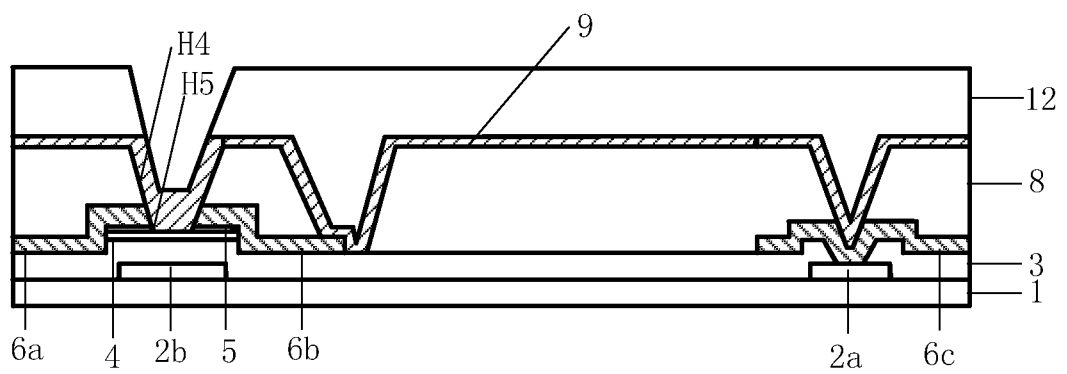


图 9

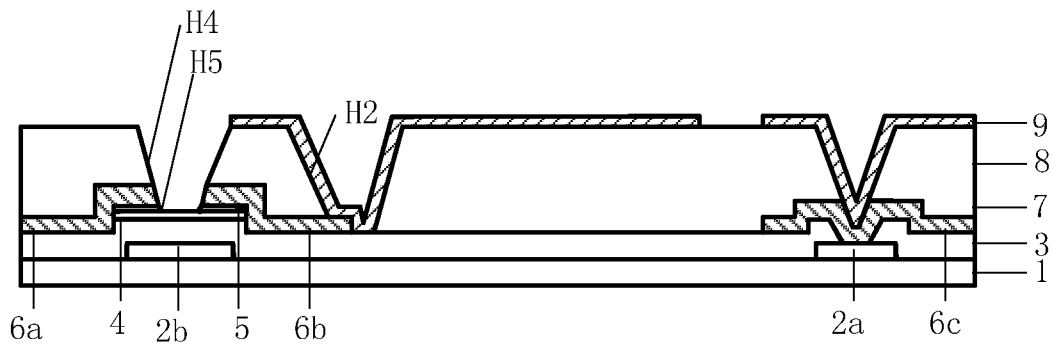


图 10

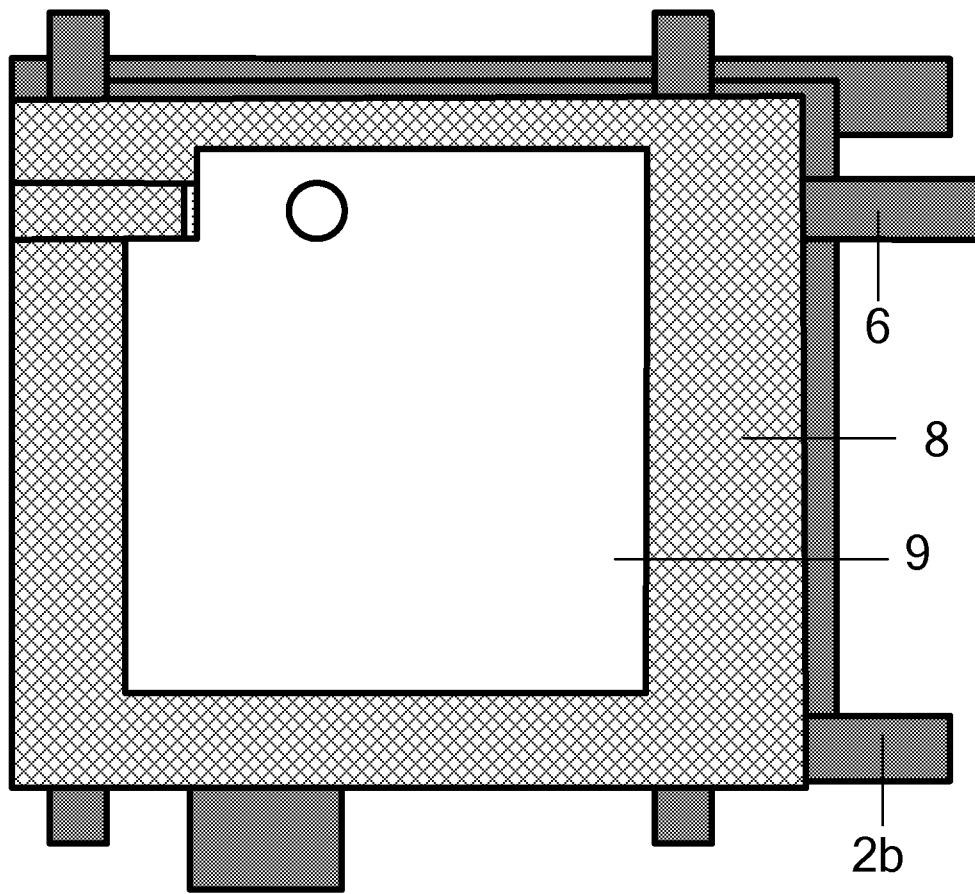


图 11

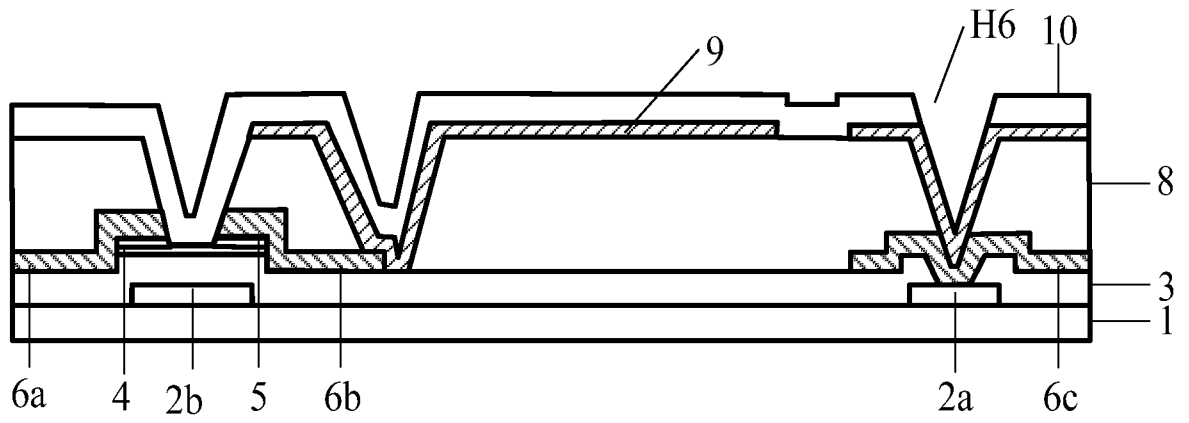


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/088384

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; EPODOC; CNKI; IEEE; CNPAT: resin, passivation, photosensitive, channel, protect, display, TFT, protection channel

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103383945 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 06 November 2013 (06.11.2013), claims 1-15	1-15
PX	CN 203312296 U (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 November 2013 (27.11.2013), description, paragraphs 0041-0092	1-15
A	CN 101640220 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 03 February 2010 (03.02.2010), the whole document	1-15
A	JP 2001-75126 A (PANASONIC CORPORATION), 23 March 2001 (23.03.2001), the whole document	1-15
A	JPH 5-283428 A (SHARP KABUSHIKI KAISHA), 29 October 1993 (29.10.1993), the whole document	1-15

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
12 March 2014 (12.03.2014)

Date of mailing of the international search report
27 March 2014 (27.03.2014)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
ZHAO, Duan
Telephone No.: (86-10) **62411795**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/088384

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103383945 A	06.11.2013	None	
CN 203312296 U	27.11.2013	None	
CN 101640220 A	03.02.2010	JP 2010056540 A	11.03.2010
		US 2010025676 A1	04.02.2010
JP 2001-75126 A	23.03.2001	None	
JPH 5-283428 A	29.10.1993	None	

国际检索报告

国际申请号
PCT/CN2013/088384

A. 主题的分类

H01L 27/12 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L; G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;EPODOC;CNKI;IEEE;CNPAT: resin, passivation, photosensitive, channel, protect, display, TFT, 显示, 感光, 树脂, 钝化, 保护沟道

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 103383945 A (北京京东方光电科技有限公司) 06.11 月 2013(06.11.2013) 权利要求 1-15	1-15
PX	CN 203312296 U (北京京东方光电科技有限公司) 27.11 月 2013(27.11.2013) 说明书第 41-92 段	1-15
A	CN 101640220 A (株式会社半导体能源研究所) 03.2 月 2010(03.02.2010) 全文	1-15
A	JP 2001-75126 A (松下电器产业株式会社) 23.3 月 2001(23.03.2001) 全文	1-15
A	JP H5-283428 A (夏普株式会社) 29.10 月 1993(29.10.1993) 全文	1-15

其余文件在 C 栏的续页中列出。

见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

12.3 月 2014(12.03.2014)

国际检索报告邮寄日期

27.3 月 2014 (27.03.2014)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

赵端

电话号码: (86-10) 62411795

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/088384

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN103383945 A	06.11.2013	无	
CN203312296 U	27.11.2013	无	
CN101640220 A	03.02.2010	JP2010056540 A	11.03.2010
		US2010025676 A1	04.02.2010
JP2001-75126 A	23.03.2001	无	
JPH5-283428 A	29.10.1993	无	