



(12) 发明专利

(10) 授权公告号 CN 112614871 B

(45) 授权公告日 2022. 07. 01

(21) 申请号 202011373511.X

G02F 1/1362 (2006.01)

(22) 申请日 2020.11.30

H01L 23/60 (2006.01)

H05F 3/00 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 112614871 A

审查员 牛蕾

(43) 申请公布日 2021.04.06

(73) 专利权人 武汉天马微电子有限公司

地址 430074 湖北省武汉市东湖新技术开发区流芳园横路8号

(72) 发明人 李磊

(74) 专利代理机构 北京晟睿智杰知识产权代理

事务所(特殊普通合伙)

11603

专利代理师 于淼

(51) Int. Cl.

H01L 27/32 (2006.01)

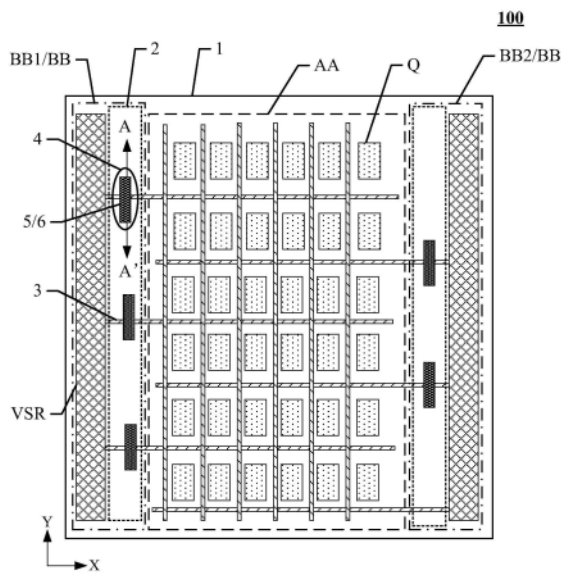
权利要求书2页 说明书13页 附图21页

(54) 发明名称

显示面板和显示装置

(57) 摘要

本发明公开了一种显示面板和显示装置,显示面板的非显示区包括第一边框和第二边框,第一边框和/或第二边框中设有栅极驱动电路;显示面板包括衬底基板;第一边框和/或第二边框中还包括位于栅极驱动电路靠近显示区一侧的布线区,布线区包括沿第一方向延伸的信号线,信号线与显示区的像素电路电连接;布线区包括静电防护电路,静电防护电路包括至少一个防静电部件,防静电部件包括:第一金属部,第一金属部位于信号线远离或靠近衬底基板的一侧,在垂直于衬底基板所在平面的方向上,第一金属部与信号线相交叠,第一金属部输入第一电压信号,信号线输入第二电压信号,第一电压信号与第二电压信号不同。本发明改善了信号线容易发生静电击穿的问题。



1. 一种显示面板,其特征在于,包括显示区和围绕所述显示区的非显示区,所述非显示区包括沿第一方向相对设置的第一边框和第二边框,所述第一边框和/或所述第二边框中设有栅极驱动电路;

所述显示面板包括衬底基板;

所述显示区包括多个像素电路;

所述第一边框和/或所述第二边框中还包括位于所述栅极驱动电路靠近所述显示区一侧的布线区,所述布线区包括沿第一方向延伸的信号线,所述信号线与所述像素电路电连接,用于为所述像素电路提供信号;

所述布线区包括静电防护电路,所述静电防护电路包括至少一个防静电部件,所述防静电部件包括:第一金属部,所述第一金属部位于所述信号线远离或靠近所述衬底基板的一侧,在垂直于所述衬底基板所在平面的方向上,所述第一金属部与所述信号线相交叠,所述第一金属部输入第一电压信号,所述信号线输入第二电压信号,所述第一电压信号与所述第二电压信号不同;

所述第一金属部的电阻大于所述信号线的电阻;

和/或,所述显示面板还包括:位于所述衬底基板一侧的有源层;位于所述有源层远离衬底基板一侧的第一金属层;位于所述第一金属层远离衬底基板一侧的第二金属层;位于所述第二金属层远离衬底基板一侧的第三金属层;位于所述第三金属层远离所述衬底基板一侧的阳极金属层;所述有源层、所述第一金属层、第二金属层、第三金属层和所述阳极金属层之间均包括绝缘层;还包括第二金属部,在垂直于所述衬底基板所在平面的方向上,所述第二金属部与所述信号线至少部分交叠,所述第一金属部与所述第二金属部通过至少一个过孔电连接;

和/或,所述静电防护电路还包括静电防护子电路,所述静电防护子电路包括:第一晶体管,所述第一晶体管的控制端和所述第一晶体管的第一极均与所述信号线电连接,所述第一晶体管的第二极与低电位信号线电连接;第二晶体管,所述第二晶体管的控制端和第一极均与高电位信号线电连接,所述第二晶体的第二极与所述第一晶体管的第一极电连接。

2. 根据权利要求1所述的显示面板,其特征在于,所述第一电压信号为固定电压,或者,所述第一电压信号为方波信号。

3. 根据权利要求1所述的显示面板,其特征在于,所述信号线包括发光信号线,所述发光信号线的一端与所述栅极驱动电路电连接、另一端与所述像素电路电连接,所述发光信号线与所述第一金属层同层设置,所述第一金属部与所述有源层同层设置。

4. 根据权利要求1所述的显示面板,其特征在于,所述信号线包括扫描信号线,所述扫描信号线的一端与所述栅极驱动电路电连接、另一端与所述像素电路电连接,所述扫描信号线与所述第一金属层同层设置,所述第一金属部与所述有源层同层设置。

5. 根据权利要求1所述的显示面板,其特征在于,所述非显示区还包括第三边框,所述第三边框分别与所述第一边框、所述第二边框邻接,所述第三边框包括驱动芯片,所述信号线包括复位信号线,所述复位信号线一端与所述驱动芯片电连接、另一端与所述像素电路电连接;

所述复位信号线与所述第二金属层同层设置,所述第一金属部与所述有源层同层设

置；

或者，所述复位信号线与所述阳极金属层同层设置，所述第一金属部与所述第一金属层同层设置、或者与所述第二金属层同层设置、或者与所述有源层同层设置。

6. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括发光信号线、扫描信号线和复位信号线，所述发光信号线与所述第一金属层同层设置，所述扫描信号线与所述第一金属层同层设置，所述复位信号线与所述第二金属层同层设置，所述第一金属部与所述有源层同层设置。

7. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括发光信号线，所述发光信号线与所述第一金属层同层设置，所述第一金属部与所述有源层同层设置，所述第二金属部与所述第二金属层同层设置、或者与所述第三金属层同层设置、或者与所述阳极金属层同层设置。

8. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括扫描信号线，所述扫描信号线与所述第一金属层同层设置，所述第一金属部与所述有源层同层设置，所述第二金属部与所述第二金属层同层设置、或者与所述第三金属层同层设置、或者与所述阳极金属层同层设置。

9. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括复位信号线，所述复位信号线与所述第二金属层同层设置，所述第一金属部与所述有源层同层设置，所述第二金属部与所述第一金属层同层设置、所述第三金属层同层设置、或者与所述阳极金属层同层设置。

10. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括复位信号线，所述复位信号线与所述阳极金属层同层设置，

所述第一金属部与所述第一金属层同层设置，所述第二金属部与所述第二金属层同层设置、或者与所述第三金属层同层设置、或者与所述有源层同层设置；

或者，所述第一金属部与所述第二金属层同层设置，所述第二金属部与所述第一金属层同层设置、或者与所述第三金属层同层设置、或者与所述有源层同层设置；

或者，所述第一金属部与所述有源层同层设置，所述第二金属部与所述第一金属层同层设置、或者与所述第二金属层同层设置、或者与所述第三金属层同层设置。

11. 根据权利要求1所述的显示面板，其特征在于，所述信号线包括发光信号线、扫描信号线和复位信号线，所述发光信号线与所述第一金属层同层设置，所述扫描信号线与所述第一金属层同层设置，所述复位信号线与所述第二金属层同层设置，所述第一金属部与所述有源层同层设置，所述第二金属部与所述第三金属层同层设置、或者与所述阳极金属层同层设置。

12. 根据权利要求1所述的显示面板，其特征在于，所述第一金属部沿第二方向延伸，所述第二方向与所述第一方向具有夹角 α ，其中 $0^\circ \leq \alpha \leq 90^\circ$ 。

13. 一种显示装置，其特征在于，包括权利要求1至12任一所述的显示面板。

显示面板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,更具体地,涉及一种显示面板和显示装置。

背景技术

[0002] 显示面板丰要包括两大类:LCD显示面板(Liquid Crystal Display,液晶显示面板)和OLED显示面板(Organic Light-Emitting Diode,有机发光二极管),TFT(Thin Film Transistor,薄膜场效应晶体管)基板即阵列基板,作为显示面板的核心部件,其性能显得尤为重要。

[0003] 但是,在现有的阵列基板上,抗静电击伤能力差,经常出现静电击伤现象,尤其是信号线上的跳线打孔位置处更容易被静电击穿,从而导致信号线短路,造成制程良率偏低。

发明内容

[0004] 有鉴于此,本发明提供了一种显示面板和显示装置,用以改善显示面板由于信号线容易积累静电而无法释放造成的静电击伤现象。

[0005] 一方面,本发明提供了一种显示面板,包括显示区和围绕所述显示区的非显示区,所述非显示区包括沿第一方向相对设置的第一边框和第二边框,所述第一边框和/或所述第二边框中设有栅极驱动电路;

[0006] 所述显示面板包括衬底基板;

[0007] 所述显示区包括多个像素电路;

[0008] 所述第一边框和/或所述第二边框中还包括位于所述栅极驱动电路靠近所述显示区一侧的布线区,所述布线区包括沿第一方向延伸的信号线,所述信号线与所述像素电路电连接,用于为所述像素电路提供信号;

[0009] 所述布线区包括静电防护电路,所述静电防护电路包括至少一个防静电部件,所述防静电部件包括:第一金属部,所述第一金属部位于所述信号线远离或靠近所述衬底基板的一侧,在垂直于所述衬底基板所在平面的方向上,所述第一金属部与所述信号线相交叠,所述第一金属部输入第一电压信号,所述信号线输入第二电压信号,所述第一电压信号与所述第二电压信号不同。

[0010] 另一方面,本发明还提供了一种显示装置,包括本发明提供的显示面板。

[0011] 与现有技术相比,本发明提供的显示面板,至少实现了如下的有益效果:

[0012] 本发明的显示面板的非显示区包括沿第一方向相对设置的第一边框和第二边框,在第一边框和/或第二边框中设有栅极驱动电路,在第一边框和/或第二边框中还包括设置在栅极驱动电路靠近显示区一侧的布线区,布线区包括第一方向延伸的信号线,为像素电路提供信号,而在布线区设置静电防护电路,静电防护电路包括至少一个防静电部件,本发明的静电防护部件通过设置第一金属部,第一金属部位于信号线远离或靠近衬底基板的一侧,在垂直于衬底基板所在平面的方向上第一金属部与信号线相交叠,第一金属部输入第一电压信号,信号线输入第二电压信号,第一电压信号与第二电压信号不同,由于第一金属

部与信号线相交叠,所以第一金属部与信号线形成电容,能够将信号线上产生的静电存储在第一金属部与信号线交叠形成的电容上,使得静电不会积累在信号线的跳线打孔位置,由此防止积累在信号线的静电荷击伤信号线。

[0013] 当然,实施本发明的任一产品必不特定需要同时达到以上所述的所有技术效果。

[0014] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0015] 被结合在说明书中并构成说明书的一部分的附图示出了本发明的实施例,并且连同其说明一起用于解释本发明的原理。

[0016] 图1是本发明提供了一种显示面板的平面结构示意图;

[0017] 图2是本发明提供了一种显示面板的平面结构示意图;

[0018] 图3是本发明提供了一种像素电路图;

[0019] 图4是图1中A-A'向的一种剖面图;

[0020] 图5是图1中A-A'向的又一种剖面图;

[0021] 图6是图1中A-A'向的又一种剖面图;

[0022] 图7是图1中A-A'向的又一种剖面图;

[0023] 图8是图1中A-A'向的又一种剖面图;

[0024] 图9是本发明提供了一种显示面板的平面结构示意图;

[0025] 图10是图9中B-B'向的一种剖面图;

[0026] 图11是图9中B-B'向的又一种剖面图;

[0027] 图12是图9中B-B'向的又一种剖面图;

[0028] 图13是图9中B-B'向的又一种剖面图;

[0029] 图14为本发明提供的又一种显示面板的平面结构示意图;

[0030] 图15是图14中C-C'向的一种剖面图;

[0031] 图16是A-A'向的又一种剖面图;

[0032] 图17是A-A'向的又一种剖面图;

[0033] 图18是图1中A-A'向的又一种剖面图;

[0034] 图19是图1中A-A'向的又一种剖面图;

[0035] 图20是图1中A-A'向的又一种剖面图;

[0036] 图21是图1中A-A'向的又一种剖面图;

[0037] 图22是图1中A-A'向的又一种剖面图;

[0038] 图23是图1中A-A'向的又一种剖面图;

[0039] 图24是图9中B-B'向的又一种剖面图;

[0040] 图25是图9中B-B'向的又一种剖面图;

[0041] 图26是图9中B-B'向的又一种剖面图;

[0042] 图27是图9中B-B'向的又一种剖面图;

[0043] 图28是图9中B-B'向的又一种剖面图;

[0044] 图29是图9中B-B'向的又一种剖面图;

- [0045] 图30是图9中B-B' 向的又一种剖面图；
[0046] 图31是图9中B-B' 向的又一种剖面图；
[0047] 图32是图9中B-B' 向的又一种剖面图；
[0048] 图33是图9中B-B' 向的又一种剖面图；
[0049] 图34是图9中B-B' 向的又一种剖面图；
[0050] 图35是图9中B-B' 向的又一种剖面图；
[0051] 图36是图14中C-C' 向的又一种剖面图；
[0052] 图37是图14中C-C' 向的又一种剖面图；
[0053] 图38是本发明提供的又一种显示里面版的平面结构示意图；
[0054] 图39是本发明提供的一种静电防护电路的示意图；
[0055] 图40为本发明提供的一种显示装置平面结构示意图。

具体实施方式

[0056] 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0057] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的，决不作为对本发明及其应用或使用的任何限制。

[0058] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

[0059] 在这里示出和讨论的所有例子中，任何具体值应被解释为仅仅是示例性的，而不是作为限制。因此，示例性实施例的其它例子可以具有不同的值。

[0060] 应注意到：相似的标号和字母在下面的附图中表示类似项，因此，一旦某一项在一个附图中被定义，则在随后的附图中不需要对其进行进一步讨论。

[0061] 鉴于现有技术中的显示面板存在静电击伤的显现，发明人对现有技术进行了研究发现，信号线上具有多个跳线打孔的位置主要用于与其它膜层电连接，由于跳线打孔的位置有接触电阻存在，而且电阻越大，越容易积累静电，所以在这个位置容易造成静电击穿。

[0062] 为了解决上述问题，本发明提供了一种显示面板和显示装置，用以解决信号线容易发生静电击穿的问题，对于显示面板的具体实施例下文将详述。

[0063] 参照图1、图2、图3和图4，图1是本发明提供的一种显示面板的平面结构示意图，图2是本发明提供的一种显示面板的平面结构示意图，图3是本发明提供的一种像素电路图，图4是图1中A-A' 向的一种剖面图，图5是图1中A-A' 向的又一种剖面图。

[0064] 本实施例提供的显示面板100包括显示区AA和围绕显示区AA的非显示区BB，非显示区BB包括沿第一方向X相对设置的第一边框BB1和第二边框BB2，第一边框BB1和/或第二边框BB2中设有栅极驱动电路VSR；显示面板100包括衬底基板1；

[0065] 显示区AA包括多个像素电路Q；

[0066] 第一边框BB1和/或第二边框BB2中还包括位于栅极驱动电路VSR靠近显示区AA一侧的布线区2，布线区2包括沿第一方向X延伸的信号线3，信号线3与像素电路Q电连接，用于为像素电路Q提供信号；

[0067] 布线区2包括静电防护电路4,静电防护电路4包括至少一个防静电部件5,防静电部件5包括:第一金属部6,第一金属部6位于信号线3远离或靠近衬底基板1的一侧,在垂直于衬底基板1所在平面的方向上,第一金属部6与信号线3相交叠,第一金属部6输入第一电压信号,信号线3输入第二电压信号,第一电压信号与第二电压信号不同。

[0068] 需要说明的是,图1和图2仅以矩形显示面板100为例对显示面板100进行了示意,在本申请的一些其他实施例中,显示面板100还可体现为其他形状,例如圆形、椭圆形或异形结构等,而且显示面板100中子像素的数量不是实际显示面板中的子像素的数量,当然本发明中的显示面板可以为LCD显示面板,也可以为OLED显示面板,这里不做具体限定。

[0069] 图1中仅示意性的示出了第一边框BB1和第二边框BB2中均设置了栅极驱动电路VSR,即图1中为双边驱动,图1中仅示意性的示出了对应一条信号线3设置了一个防静电部件5的情况;图2中示意性的示出了第一边框BB1中设置了栅极驱动电路VSR的情况,即图2中为单边驱动,图2中示意性的示出了对应一条信号线3设置了两个防静电部件5的情况。

[0070] 本发明中的信号线可以为扫描线也可以为复位信号线,当为扫描线时为像素电路传输扫描信号,当为复位信号线时为像素电路传输复位信号,这里不做具体限定。图1和图2中还示出了多条数据线。

[0071] 图1和图2中仅示意性的给出了栅极驱动电路VSR的设置位置,对于像素电路的一种可能如图3所示,显示面板100包括像素Q电路,每个子像素均包括一个像素Q电路。像素Q电路包括:第一晶体管M1,其控制端与发光信号输入端电连接,第一端与第一电源信号端PVDD电连接,第二端与驱动晶体管M的第一端电连接;第二晶体管M2,其控制端与第二扫描信号输入端S2电连接,第一端与数据信号输入端Vdata电连接,第二端与驱动晶体管M的第一端电连接;驱动晶体管M,其控制端与第四晶体管M4的第二端电连接,第一端与第一晶体管M1的第二端和第二晶体管M2的第二端电连接;第三晶体管M3,其控制端与第二扫描信号输入端S2电连接,第一端与第四晶体管M4的第二端和存储电容Cst的第二端电连接,第二端与驱动晶体管M的第二端和第五晶体管M5的第一端电连接;第四晶体管M4,其控制端与第一扫描信号输入端S1电连接,第一端与参考电压信号输入端Vref电连接,第二端与驱动晶体管M的控制端电连接;第五晶体管M5,其控制端与发光信号输入端Emit电连接,第一端与驱动晶体管M的第二端和第三晶体管M3的第二端电连接,第二端与发光元件0的阳极电连接;第六晶体管M6,其控制端与第二扫描信号输入端电连接,第一端与参考电压信号输入端电连接,第二端与发光元件0的第一端电连接;发光元件0,其第一端与第五晶体管M5的第二端和第六晶体管M6的第二端电连接,第二端与第二电源信号端PVEE电连接;存储电容Cst,其第一端与第一电源信号端PVDD电连接,第二端与驱动晶体管M的控制端、第三晶体管M3的第一端和第四晶体管M4的第二端电连接。

[0072] 图4示出了第一金属部6位于信号线3靠近衬底基板1的一侧,图5示出了第一金属部6位于信号线3远离衬底基板1的一侧,可以理解的是在信号线3与第一金属部6之间还设有绝缘层。图4和图5中未对衬底基板1和绝缘层进行图案填充。

[0073] 本发明中第一金属部6输入的第一电压信号可以为固定电压信号,如固定电压或接地等,也可以为方波信号,只要与信号线输入的第二电压信号不同即可。

[0074] 可选的,第一金属部6的第一电压信号为方波信号时,即包括方波跳变信号时,也即包括第一高电平电压和第一低电平电压,而信号线3上的第二电压信号为第一固定电压

时,可以限定第一固定电压的大小值位于第一高电平电压和第一低电平电压之间;或者第一金属部的第一电压信号为第二固定电位信号时,信号线上的第二电压信号为方波跳变信号,也即包括第二高电平电压和第二低电平电压,可以使该第二固定电位信号值设置在第二高电平电压和第二低电平电压之间,从而保证第一金属部5与信号线3两个电极板之间形成的电容的方向是随着信号线逐级扫描而改变,保证电容的两个电容板分别存储电荷,提高电容的抗电荷击穿性能,从而更有效的保护信号线避免被静电荷击穿。

[0075] 本发明中当信号线3上积累静电时,由于在垂直于衬底基板1所在平面的方向上第一金属部6与信号线3相交叠,同时第一金属部6输入的第一电压信号与信号线3输入的第二电压信号不同,则第一金属部6与信号线3之间具有电压差,所以在第一金属部5与信号线3形成电容,可将信号线3上积累的静电存储在该电容的位置,使得静电不会积累在信号线3的跳线打孔位置,由此防止积累在信号线3的静电荷击伤信号线3。

[0076] 当然图2中示出了防静电部件5的数量为2个,当然数量还可以为更多,当防静电部件5的数量为多个时,则如若其中一个防静电部件5由于静电量过大而击穿时,则其它防静电部件5还仍然起到存储静电的作用。

[0077] 在一些可选的实施例中,继续参照图4和图5,第一金属部6的电阻大于信号线3的电阻。

[0078] 本发明中的第一金属部6的电阻是指第一金属部6的电阻率,与自身的材料特性相关。

[0079] 可以理解的是,在垂直于衬底基板1所在平面的方向上第一金属部6与信号线3相交叠形成电容结构,而第一金属部6的电阻大于信号线3的电阻,当信号线3上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护信号线3以免信号线3被静电击穿。

[0080] 在一些可选的实施例中,继续参照图4和图5,本发明中第一电压信号为固定电压,或者,第一电压信号为方波信号。

[0081] 第一电压信号为固定电压时,该固定电压可以为接地电压,即为0V、也可以为非0电位电压;第一电压信号也可以为方波信号,只要与第二电压信号不同即可,如此,在垂直于衬底基板1所在平面的方向上第一金属部6与信号线3相交叠就能够形成电容结构,将信号线3上积累的静电至少部分存储在该电容中,从而降低了信号线上被静电荷击穿的风险。

[0082] 在一些可选的实施例中,参照图6,图6是图1中A-A' 向的又一种剖面图。显示面板还包括:位于衬底基板1一侧的有源层21;

[0083] 位于有源层21远离衬底基板1一侧的第一金属层22;

[0084] 位于第一金属层22远离衬底基板1一侧的第二金属层23;

[0085] 位于第二金属层23远离衬底基板1一侧的第三金属层24;

[0086] 位于第三金属层24远离衬底基板1一侧的阳极金属层25;

[0087] 有源层21、第一金属层22、第二金属层23、第三金属层24和阳极金属层25之间均包括绝缘层26。

[0088] 图6中未对衬底基板1和绝缘层26进行图案填充。

[0089] 可选的,有源层21的材料可以为多晶硅,第一金属层22和第二金属层23的材料可以采用钼,第三金属层24可以采用钛/铝/钛,而阳极金属层25的材料可以为氧化铟锡/银/

氧化铟锡,所以通常有源层21的电阻最大,第二金属层23与第一金属层22的电阻相等,第二金属层23的电阻大于阳极金属层25的电阻,阳极金属层25的电阻大于第三金属层24的电阻。

[0090] 需要说明的是,显示面板中的有源层21、第一金属层22、第二金属层23、第三金属层24和阳极金属层25同时位于显示区AA和非显示区BB中,并且非显示区BB中的有源层与显示区AA中的有源层同层同工艺制作,非显示区BB中的第一金属层与显示区AA中的第一金属层同层同工艺制作,非显示区BB中的第二金属层与显示区AA中的第二金属层同层同工艺制作,非显示区BB中的第三金属层与显示区AA中的第三金属层同层同工艺制作,非显示区BB中的阳极金属层与显示区AA中的阳极金属层同层同工艺制作,以简化布线区中的膜层制作工艺。

[0091] 本发明中的信号线可以与第一金属层22同层设置,也可以与第二金属层23同层设置,当信号线位于其中一个膜层时,第一金属部设置在电阻大于信号线的膜层,如此能够确保当信号线上积累的静电量过大时,击穿的为电阻较大的第一金属部,如此实现保护信号线以免信号线被静电击穿。

[0092] 在一些可选的实施例中,继续参照图1和参照图7,图7是图1中A-A'向的又一种剖面图。信号线3包括发光信号线31,发光信号线31的一端与栅极驱动电路VSR电连接、另一端与像素电路Q电连接,发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置。

[0093] 结合图3,发光信号线31与像素电路Q中的发光信号输入端Emit,用于为发光信号输入端Emit传输发光信号,本实施例中发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,可以理解的是,由于有源层21的电阻大于第一金属层22的电阻,所以此时能够确保第一金属部6的电阻大于发光信号线31的电阻,如此能够确保当发光信号线31上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护发光信号线31以免信号线被静电击穿。

[0094] 在一些可选的实施例中,继续参照图1和参照图8,图8是图1中A-A'向的又一种剖面图。信号线3包括扫描信号线32,扫描信号线32的一端与栅极驱动电路VSR电连接、另一端与像素电路Q电连接,当扫描信号线逐级扫描像素行时,扫描信号线32的电压在高电平和低电平之间跳变,比如在7V和-8V之间跳变,当第一金属层M2连接第二电压信号,第二电压信号值位于高电平和低电平之间,这样扫描信号线32和第一金属层M2形成电容的电场方向不停地随着扫描信号线32的逐级扫描而变化,当非显示区域由于靠近切割边缘,其扫描信号线32上容易产生静电荷,包括正电荷和/或负电荷,这样正电荷和或负电荷会随着电场的变化分别存储在扫描信号线32和第一金属层M2上,从而存储扫描信号线32上的静电荷,避免静电荷过度集中在某一个电容基板上,大大提高电容的将电荷的击穿阈值,从而也提高扫描信号线32上的防静电能力。

[0095] 扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置。

[0096] 结合图3,扫描信号线32可以与像素电路Q中的第一扫描信号输入端S1电连接,用于为第一扫描信号输入端S1传输扫描信号,也可以与像素电路Q中的第二扫描信号输入端S2电连接,用于为第二扫描信号输入端S2传输扫描信号,当然也可以设置两条扫描信号线32,本实施例中发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设

置,可以理解的是,由于有源层21的电阻大于第一金属层22的电阻,所以此时能够确保第一金属部6的电阻大于发光信号线31的电阻,如此能够确保当发光信号线31上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护发光信号线31以免信号线被静电击穿。

[0097] 在一些可选的实施例中,参照图9、图10、图11、图12和图13,图9是本发明提供的一种显示面板的平面结构示意图,图10是图9中B-B'向的一种剖面图,图11是图9中B-B'向的又一种剖面图,图12是图9中B-B'向的又一种剖面图,图13是图9中B-B'向的又一种剖面图。非显示区BB还包括第三边框BB3,第三边框BB3分别与第一边框BB1、第二边框BB2邻接,第三边框BB3包括驱动芯片IC,信号线3包括复位信号线33,复位信号线33一端与驱动芯片IC电连接、另一端与像素电路Q电连接;

[0098] 参照图10,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置;

[0099] 本实施例中复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,可以理解的是,由于有源层21的电阻大于第二金属层23的电阻,所以此时能够确保第一金属部6的电阻大于复位信号线33的电阻,如此能够确保当复位信号线33上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护复位信号线33以免复位信号线33被静电击穿。

[0100] 参照图11,复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,本实施例中复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,可以理解的是,由于第一金属层22的电阻大于阳极金属层25的电阻,所以此时能够确保第一金属部6的电阻大于复位信号线33的电阻,如此能够确保当复位信号线33上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护复位信号线33以免复位信号线33被静电击穿。

[0101] 参照图12,复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置;本实施例中复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置,可以理解的是,由于第二金属层23的电阻大于阳极金属层25的电阻,所以此时能够确保第一金属部6的电阻大于复位信号线33的电阻,如此能够确保当复位信号线33上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护复位信号线33以免复位信号线33被静电击穿。

[0102] 参照图13,复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置。本实施例中复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置,可以理解的是,由于有源层21的电阻大于阳极金属层25的电阻,所以此时能够确保第一金属部6的电阻大于复位信号线33的电阻,如此能够确保当复位信号线33上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现保护复位信号线33以免复位信号线33被静电击穿。

[0103] 在一些可选的实施例中,参照图14和图15,图14为本发明提供的又一种显示面板的平面结构示意图,图15是图14中C-C'向的一种剖面图。信号线33包括发光信号线31、扫描信号线32和复位信号线33,发光信号线31与第一金属层22同层设置,扫描信号线32与第一金属层22同层设置,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层

设置。

[0104] 可以理解的是,由于有源层21的电阻大于第一金属层22和第二金属层23的电阻,所以发光信号线31与第一金属层22同层设置,扫描信号线32与第一金属层22同层设置,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,此时能够确保第一金属部6的电阻大于发光信号线31、扫描信号线32和复位信号线33的电阻,如此能够确保当发光信号线31、扫描信号线32和复位信号线33上积累的静电量过大时,击穿的为电阻较大的第一金属部6,如此实现同时保护发光信号线31、扫描信号线32和复位信号线33以免被静电击穿。

[0105] 当然,本发明中的信号线3还可以包括发光信号线31、扫描信号线32和复位信号线33中的两者,如仅包括与第一金属层22同层设置的发光信号线31、与第二金属层23同层设置的复位信号线33,或者仅包括与第一金属层22同层设置的扫描信号线32、与第二金属层23同层设置的复位信号线33,或者仅包括与第一金属层22同层设置的发光信号线31、扫描信号线32,这里不做具体限定。

[0106] 在一些可选的实施例中,参照图16和图17,图16是A-A' 向的又一种剖面图,图17是A-A' 向的又一种剖面图。防静电部件还包括第二金属部7,在垂直于衬底基板1所在平面的方向上,第二金属部7与信号线3至少部分交叠,第一金属部6与第二金属部7通过至少一个过孔电连接。

[0107] 图16中第一金属部6与第二金属部7仅通过一个过孔电连接,此时第一金属部6与第二金属部7是串联的关系,第一金属部6、第二金属部7均与信号线3之间形成电压差构成电容结构,而第一金属部6与第二金属部7串联之后增加了电容的容量,即第一金属部6、第二金属部7与信号线3构成双电容,能够进一步提高存储静电的电荷量,能够进一步保护信号线以免信号线被静电击穿。

[0108] 图17中第一金属部6与第二金属部7通过两个过孔电连接,此时第一金属部6与第二金属部7是并联的关系,第一金属部6、第二金属部7均与信号线3之间形成电压差构成电容结构,而第一金属部6与第二金属部7并联之后增加了电阻仍然需要大于信号线3的电阻,即第一金属部6、第二金属部7与信号线3构成双电容,确保当信号线3上积累的静电量过大时,击穿的为电阻较大的第一金属部6和第二金属部7,如此实现同时保护信号线3以免被静电击穿。

[0109] 在一些可选的实施例中,参照图18、图19和图20,图18是图1中A-A' 向的又一种剖面图,图19是图1中A-A' 向的又一种剖面图,图20是图1中A-A' 向的又一种剖面图。

[0110] 图18中信号线3包括发光信号线31,发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置。图18中仅示意性示出了第一金属部6与第二金属部7通过一个过孔电连接的情况。本实施例中发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置,第一金属部6、第二金属部7均与发光信号线31之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免信号线被静电击穿。

[0111] 图19中信号线3包括发光信号线31,发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置。本实施例中发光信

号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置,第一金属部6、第二金属部7均与发光信号线31之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免信号线被静电击穿。

[0112] 图20中信号线3包括发光信号线31,发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与阳极金属层25同层设置。本实施例中发光信号线31与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置,第一金属部6、第二金属部7均与发光信号线31之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免信号线被静电击穿。需要说明的是,由于有源层21与阳极金属层25的距离较远,所以过孔的深度较大,也增加了第一金属部6与第二金属部7串联的电阻,够进一步保护信号线以免信号线被静电击穿。

[0113] 在一些可选的实施例中,参照图21、图22、和图23,图21是图1中A-A'向的又一种剖面图,图22是图1中A-A'向的又一种剖面图,图23是图1中A-A'向的又一种剖面图。

[0114] 信号线3包括扫描信号线32,扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置、或者与第三金属层24同层设置、或者与阳极金属层25同层设置。

[0115] 图21中信号线3包括扫描信号线32,扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置。图21中仅示意性示出了第一金属部6与第二金属部7通过一个过孔电连接的情况。本实施例中扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置,第一金属部6、第二金属部7均与扫描信号线32之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免扫描信号线32被静电击穿。

[0116] 图22中信号线3包括扫描信号线32,扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置。本实施例中扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置,第一金属部6、第二金属部7均与扫描信号线32之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免扫描信号线32被静电击穿。

[0117] 图23中信号线3包括扫描信号线32,扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与阳极金属层25同层设置。本实施例中扫描信号线32与第一金属层22同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置,第一金属部6、第二金属部7均与扫描信号线32之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免扫描信号线32被静电击穿。需要说明的是,由于有源层21与阳极金属层25的距离较远,所以过孔的深度较大,也增加了第一金属部6与第二金属部7串联的电阻,能够进一步保护扫描信号线32以免扫描信号线32被静电击穿。

[0118] 在一些可选的实施例中,参照图24、图25和图26,图24是图9中B-B'向的又一种剖

面图,图25是图9中B-B' 向的又一种剖面图,图26是图9中B-B' 向的又一种剖面图。

[0119] 信号线3包括复位信号线33,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部23与第一金属层22同层设置、第三金属层24同层设置、或者与阳极金属层25同层设置。

[0120] 图24中,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部23与第一金属层22同层设置;

[0121] 图25中复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部23与第三金属层24同层设置。

[0122] 图26中复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部23与阳极金属层25同层设置。

[0123] 图24、图25、图26中仅示意性示出了第一金属部6与第二金属部7通过一个过孔电连接的情况。第一金属部6、第二金属部7均与复位信号线33之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免复位信号线33被静电击穿。另外图26中的实施例,由于有源层21与阳极金属层25的距离较远,所以过孔的深度较大,也增加了第一金属部6与第二金属部7串联的电阻,能够进一步保护扫描信号线32以免扫描信号线32被静电击穿。

[0124] 在一些可选的实施例中,参照图27至图35,图27是图9中B-B' 向的又一种剖面图,图28是图9中B-B' 向的又一种剖面图,图29是图9中B-B' 向的又一种剖面图,图30是图9中B-B' 向的又一种剖面图,图31是图9中B-B' 向的又一种剖面图,图32是图9中B-B' 向的又一种剖面图,图33是图9中B-B' 向的又一种剖面图,图34是图9中B-B' 向的又一种剖面图,图35是图9中B-B' 向的又一种剖面图。

[0125] 信号线3包括复位信号线33,复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,第二金属部7与第二金属层23同层设置、或者与第三金属层24同层设置、或者与有源层21同层设置;

[0126] 图27中,复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,第二金属部7与第二金属层23同层设置;图28中复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,第二金属部7与第三金属层24同层设置;图29中复位信号线33与阳极金属层25同层设置,第一金属部6与第一金属层22同层设置,第二金属部7与有源层21同层设置。

[0127] 信号线3包括复位信号线33,复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置,第二金属部7与第一金属层22同层设置、或者与第三金属层24同层设置、或者与有源层21同层设置;

[0128] 图30中复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置,第二金属部7与第一金属层22同层设置;图31中复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置,第二金属部7与第三金属层24同层设置;图32中复位信号线33与阳极金属层25同层设置,第一金属部6与第二金属层23同层设置,第二金属部7与有源层21同层设置。

[0129] 信号线3包括复位信号线33,复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置,第二金属部7与第一金属层22同层设置、或者与第二金属层23同层

设置、或者与第三金属层24同层设置。

[0130] 图33中复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置,第二金属部7与第一金属层22同层设置;图34中复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置,第二金属部7与第二金属层23同层设置;图35中复位信号线33与阳极金属层25同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置。

[0131] 可以理解的是图27至图35的实施例中,第一金属部6、第二金属部7均与复位信号线33之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免复位信号线33被静电击穿。

[0132] 在一些可选的实施例中,参照图36和图37,图36是图14中C-C' 向的又一种剖面图,图37是图14中C-C' 向的又一种剖面图。

[0133] 信号线3包括发光信号线31、扫描信号线32和复位信号线33,发光信号线31与第一金属层22同层设置,扫描信号线32与第一金属层22同层设置,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置、或者与阳极金属层25同层设置。

[0134] 图36中,发光信号线31与第一金属层22同层设置,扫描信号线32与第一金属层22同层设置,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部7与第三金属层24同层设置,图37中发光信号线31与第一金属层22同层设置,扫描信号线32与第一金属层22同层设置,复位信号线33与第二金属层23同层设置,第一金属部6与有源层21同层设置,第二金属部7与阳极金属层25同层设置。

[0135] 可以理解的是,该结构中,第一金属部6和第二金属部7将发光信号线31、扫描信号线32和复位信号线33夹设在期间,第一金属部6、第二金属部7均与信号线33之间形成电压差构成电容结构,第一金属部6与第二金属部7串联之后增加了电容的容量,能够进一步保护信号线以免复位信号线33被静电击穿。同时由于第一金属部6和第二金属部7之间距离较远,所以过孔的深度较大,也增加了第一金属部6与第二金属部7串联的电阻,能够进一步保护扫描信号线32以免扫描信号线32被静电击穿。

[0136] 在一些可选的实施例中,继续参照图1和参照图38,图38是本发明提供的又一种显示里面版的平面结构示意图。

[0137] 第一金属部6沿第二方向Y延伸,第二方向Y与第一方向X具有夹角 α ,其中 $0^\circ \leq \alpha \leq 90^\circ$ 。

[0138] 图1中第一方向X与第二方向Y的夹角为 90° ,而图38中第二方向Y与第一方向X的夹角小于 90° 。

[0139] 可以理解的是,第二方向Y与第一方向X的夹角 α 为 90° ,这样方便制作;第二方向Y与第一方向X的夹角 α 在大于等于 0° 且小于 90° 时第一金属部6和第二金属部7的交叠面积增加,更有利于增加电容的容量。

[0140] 在一些可选的实施例中,参照图39,图39是本发明提供的一种静电防护电路的示意图。

[0141] 静电防护电路4还包括静电防护子电路8,静电防护子电路8包括:

[0142] 第一晶体管T1,第一晶体管T1的控制端和第一晶体管T1的第一极均与信号线3电

连接,第一晶体管T1的第二极与低电位信号线VGL电连接;

[0143] 第二晶体管T2,第二晶体管T2的控制端和第一极均与高电位信号线VGH电连接,第二晶体管T2的第二极与第一晶体管T1的第一极电连接。

[0144] 可以理解的是当布线区2的空间足够时,可以在静电防护电路4中再增设静电防护子电路8。这里的信号线3可以为发光信号线31、扫描信号线32和复位信号线33中之一,当然当信号线3同时包括发光信号线31、扫描信号线32、复位信号线33中的两者或三者时,可以设置两个静电防护子电路8或三个静电防护子电路8,分别与信号线3电连接。

[0145] 图39中示出了第一晶体管T1和第二晶体管T2均为P型晶体管。本实施例中的低电位信号线VGL和高电位信号线VGH可以利用栅极驱动电路中原有的信号线,也可以在空间允许的前提下单独走线,这里不做具体限定。

[0146] 可以理解的是信号线3上的电压信号为方波信号,当信号线3中积累静电时,所以此时第一晶体管T1栅极导通,如信号线3上的电位为负电位且低于低电位信号线VGL,则电流从信号线3流向低电位信号线VGL,使信号线3的电位拉高到与低电位信号线VGL相等的电位,消除了静电荷。当信号线3上的电位为高电位,且电位高于高电位信号线VGH的电位,第二晶体管T2的栅源电压差 V_{sg} 为正时,第二晶体管T2导通,电流从信号线3流向高电位信号线VGH,使信号线3的电位拉低到与高电位信号线VGH相等的电位,消除了静电荷。

[0147] 本实施例中的静电防护电路4在设置了防静电部件5的基础上又增设了静电防护子电路8,能够进一步起到静电防护的作用。

[0148] 基于同一发明思想,本发明还提供了一种显示装置,包括上述任一实施例的显示面板。请参考图40所示,图40为本发明提供的一种显示装置平面结构示意图,本实施例的显示装置200包括上述任一实施例提供显示面板100。图40仅以手机为例对显示装置200进行说明,可以理解的是,本发明实施例提供的显示装置200也可以为液晶面板、电子纸、电视机、电子手表、车载显示装置等其他具有显示功能的显示装置,本发明对此不作具体限制。本发明实施例提供的显示装置,具有本发明实施例提供的显示面板的有益效果,具体可以参考上述各实施例对于显示面板的具体说明,本实施例在此不再赘述。

[0149] 通过上述实施例可知,本发明提供的显示面板和显示装置,至少实现了如下的有益效果:

[0150] 本发明的显示面板的非显示区包括沿第一方向相对设置的第一边框和第二边框,在第一边框和/或第二边框中设有栅极驱动电路,在第一边框和/或第二边框中还包括设置在栅极驱动电路靠近显示区一侧的布线区,布线区包括第一方向延伸的信号线,为像素电路提供信号,而在布线区设置静电防护电路,静电防护电路包括至少一个防静电部件,本发明的静电防护部件通过设置第一金属部,第一金属部位于信号线远离或靠近衬底基板的一侧,在垂直于衬底基板所在平面的方向上第一金属部与信号线相交叠,第一金属部输入第一电压信号,信号线输入第二电压信号,第一电压信号与第二电压信号不同,由于第一金属部与信号线相交叠,所以第一金属部与信号线形成电容,能够将信号线上产生的静电存储在第一金属部与信号线交叠形成的电容上,使得静电不会积累在信号线的跳线打孔位置,由此防止积累在信号线的静电荷击伤信号线。

[0151] 虽然已经通过例子对本发明的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上例子仅是为了进行说明,而不是为了限制本发明的范围。本领域的技

术人员应该理解,可在不脱离本发明的范围和精神的情况下,对以上实施例进行修改。本发明的范围由所附权利要求来限定。

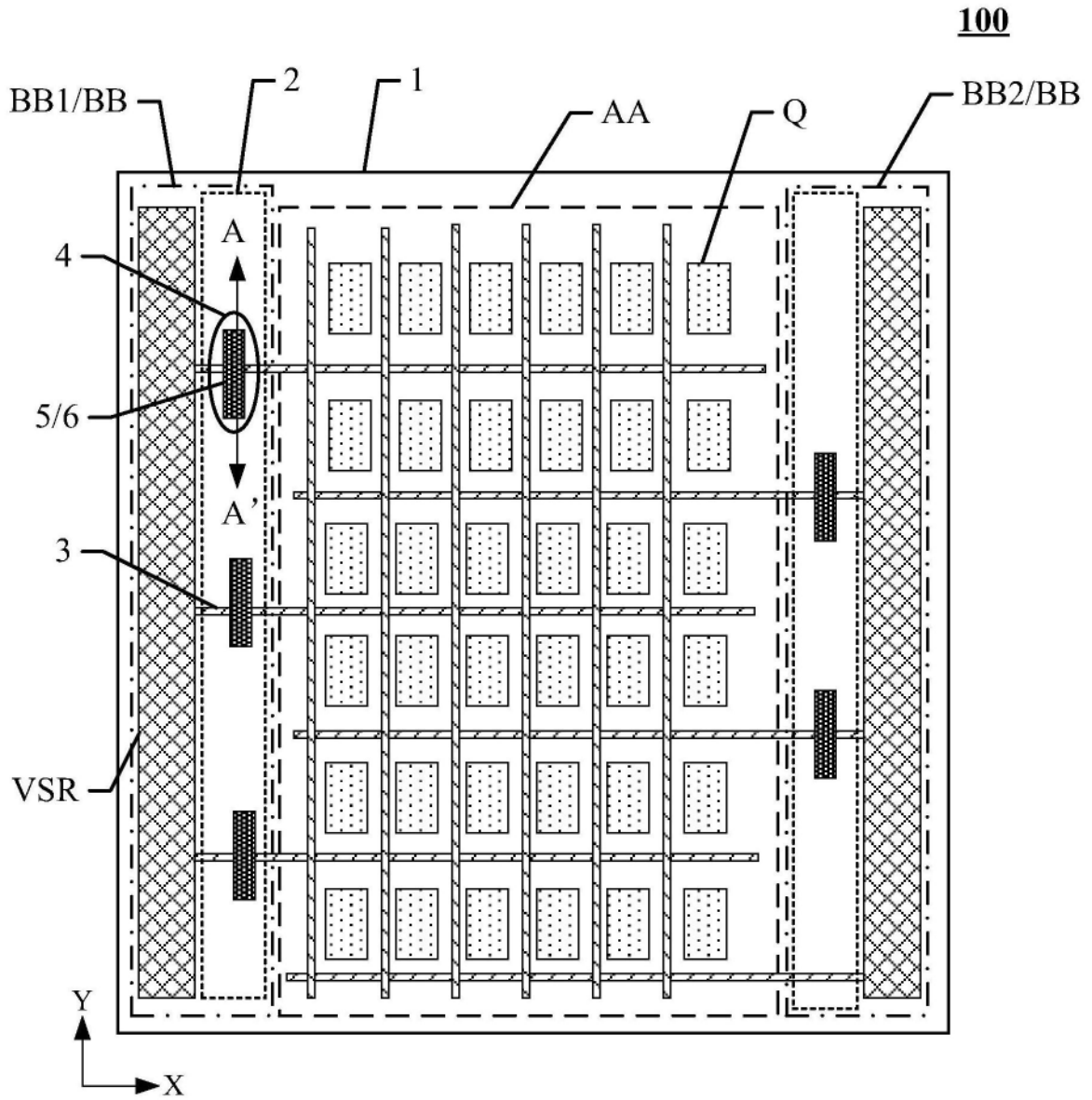


图1

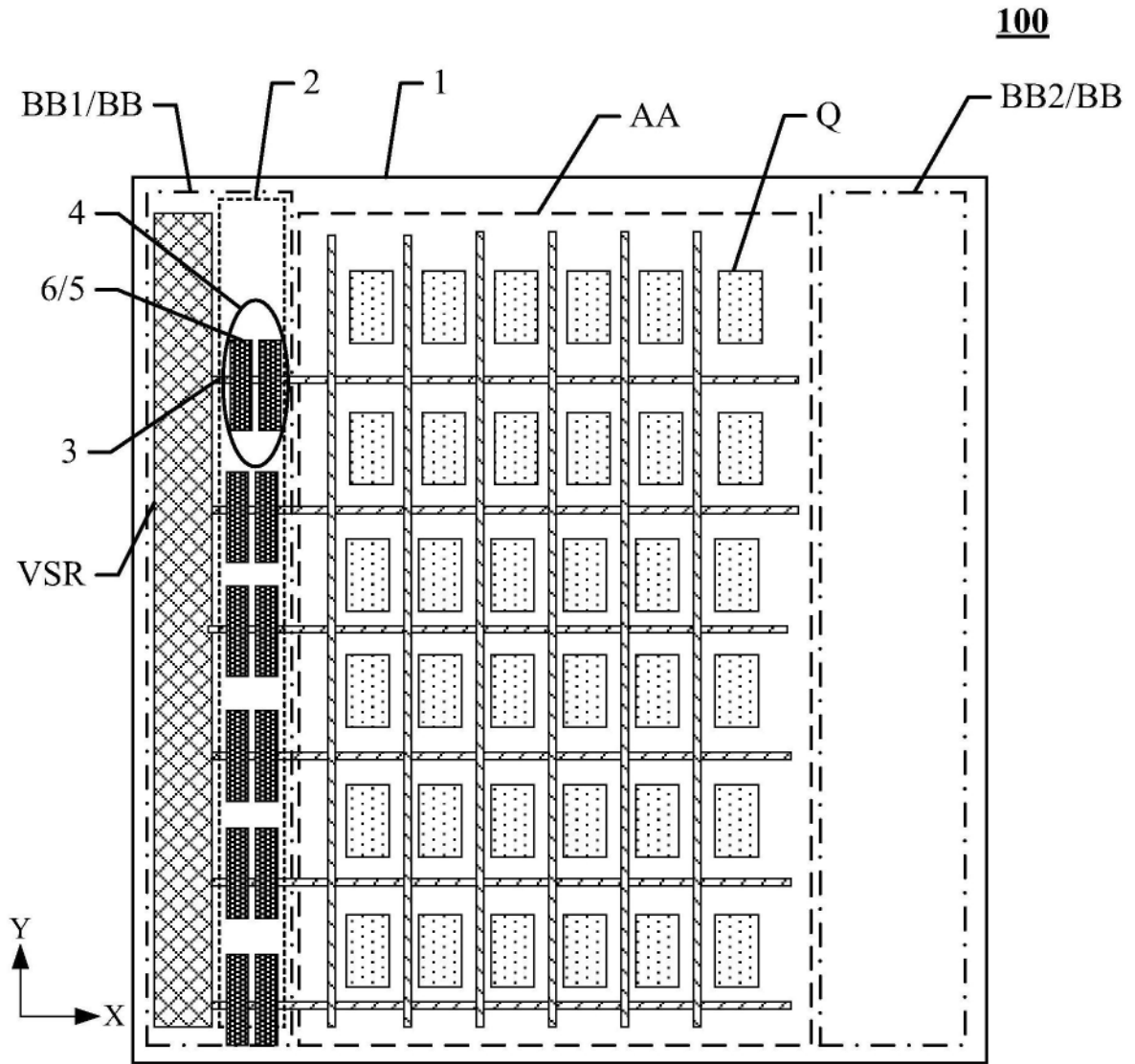


图2

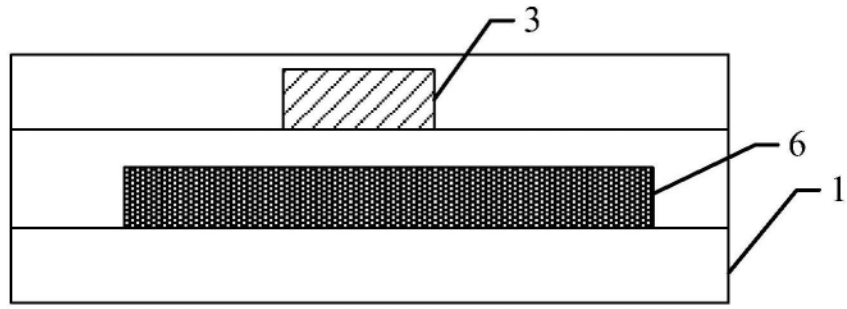


图5

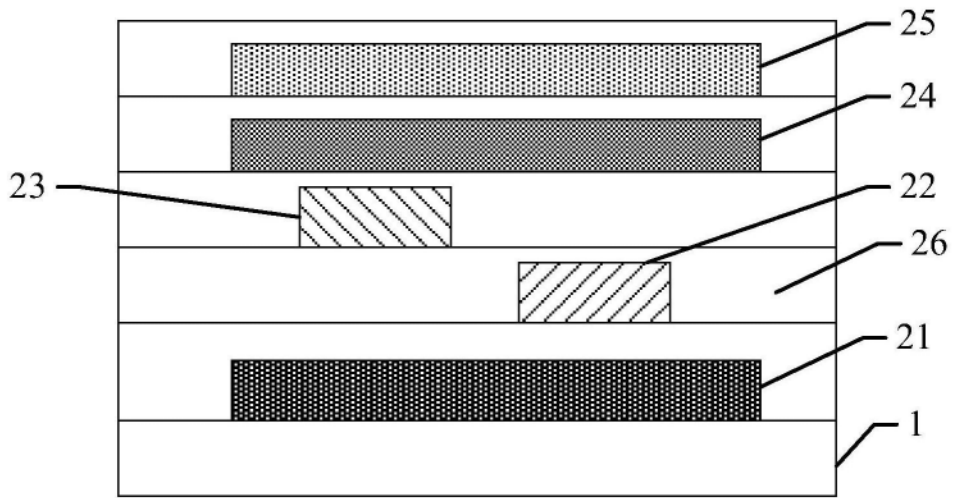


图6

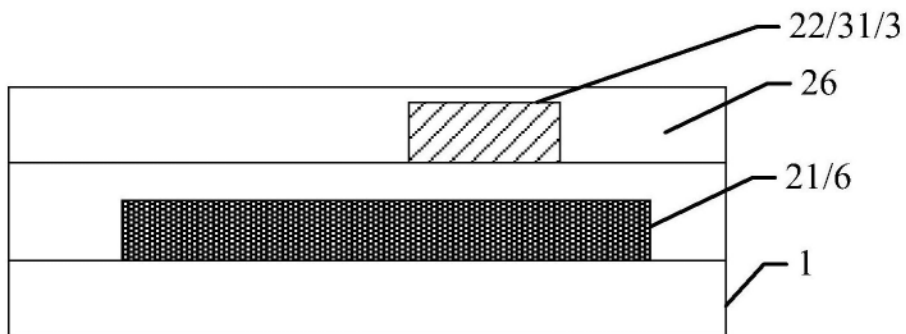


图7

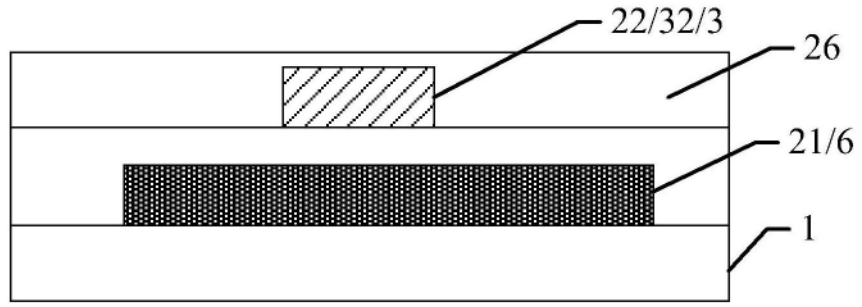


图8

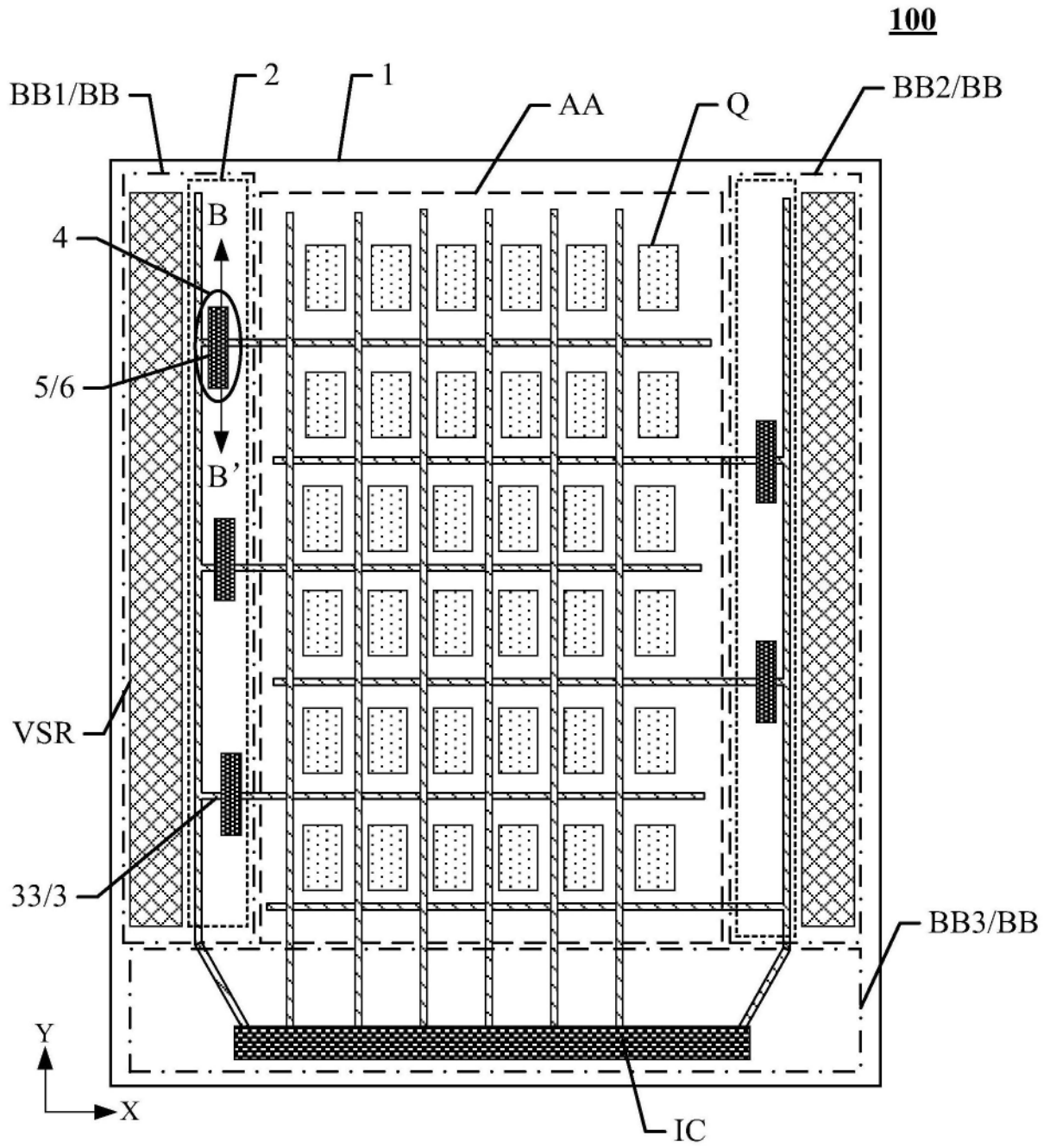


图9

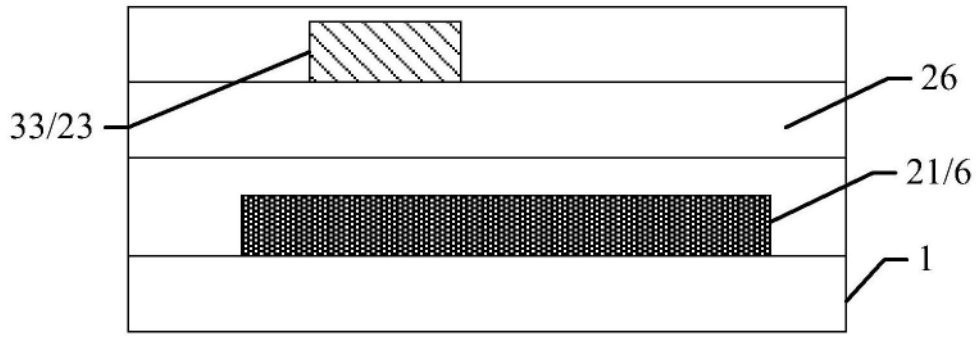


图10

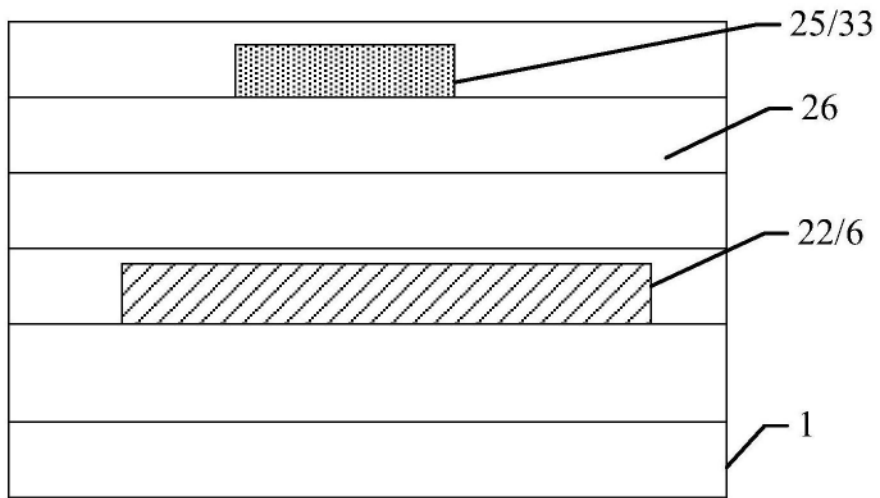


图11

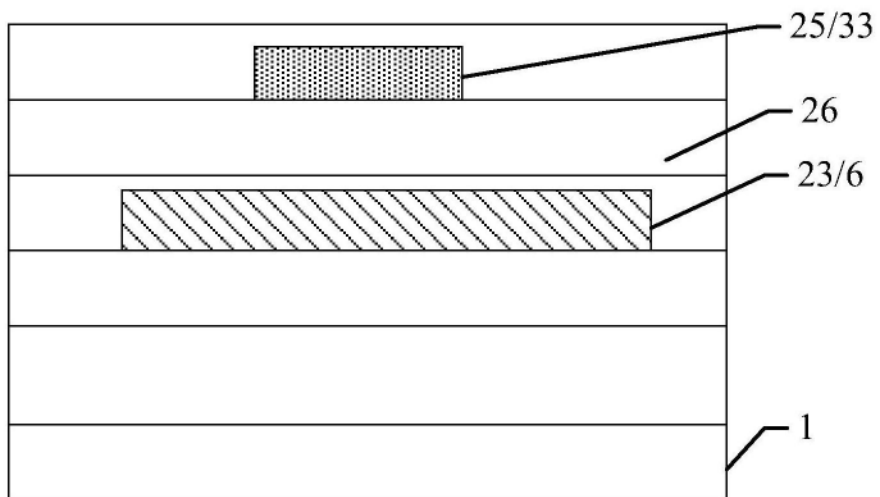


图12

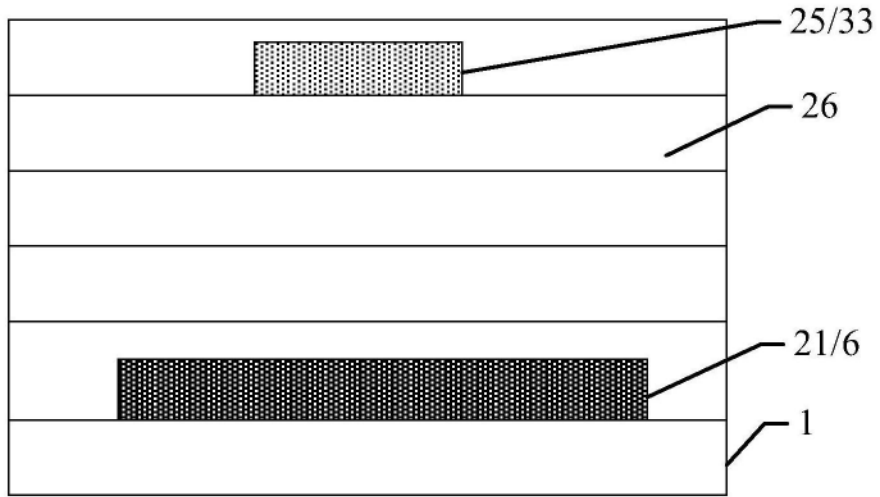


图13

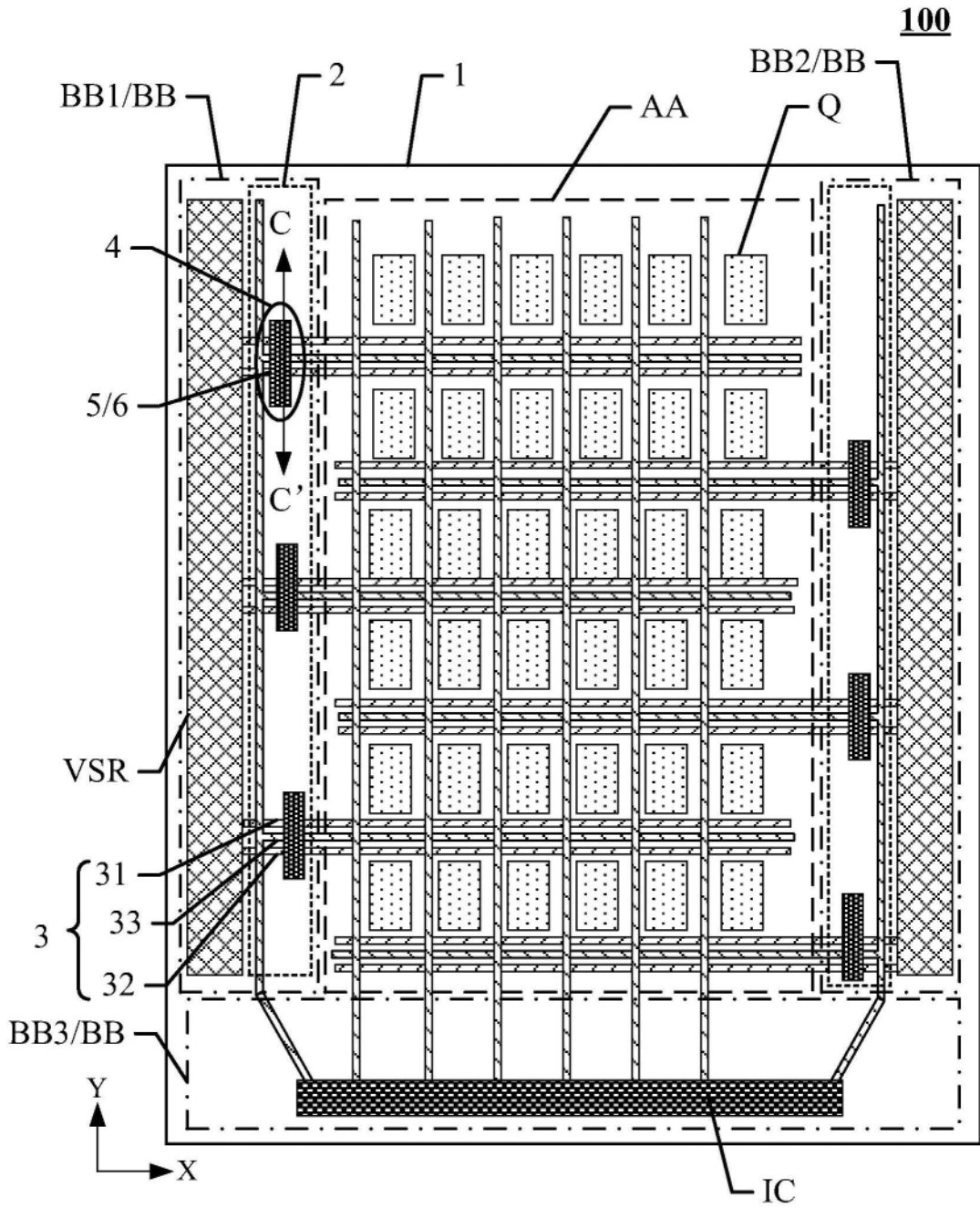


图14

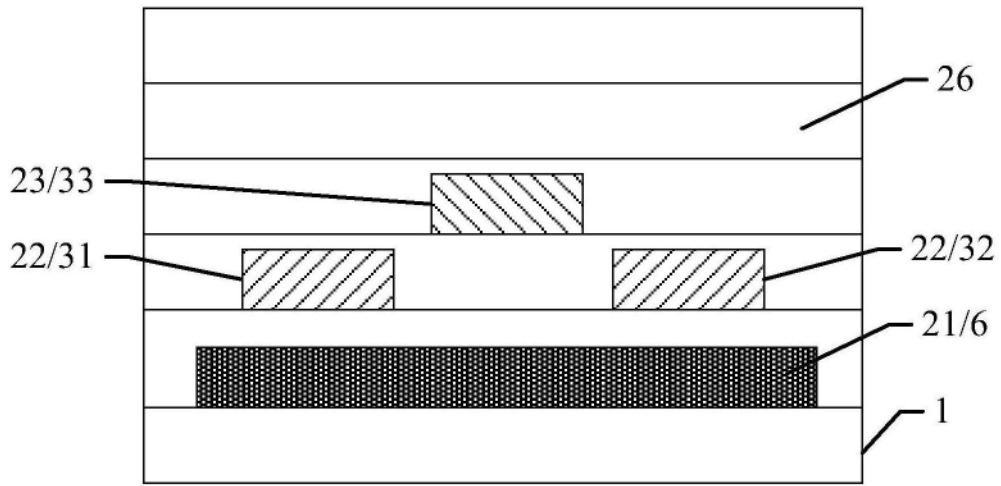


图15

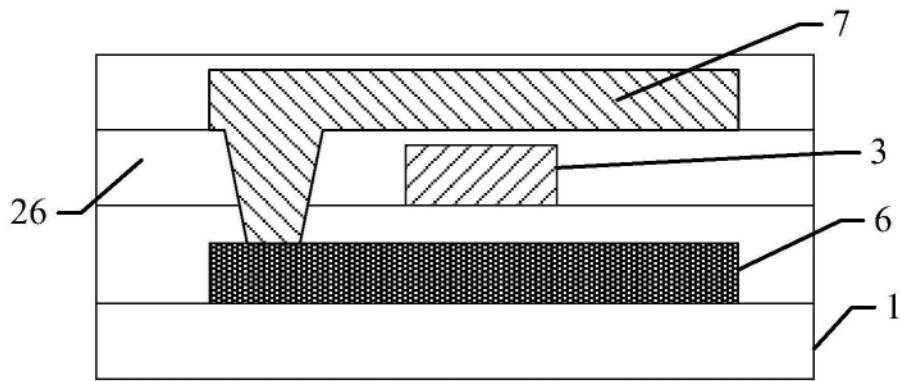


图16

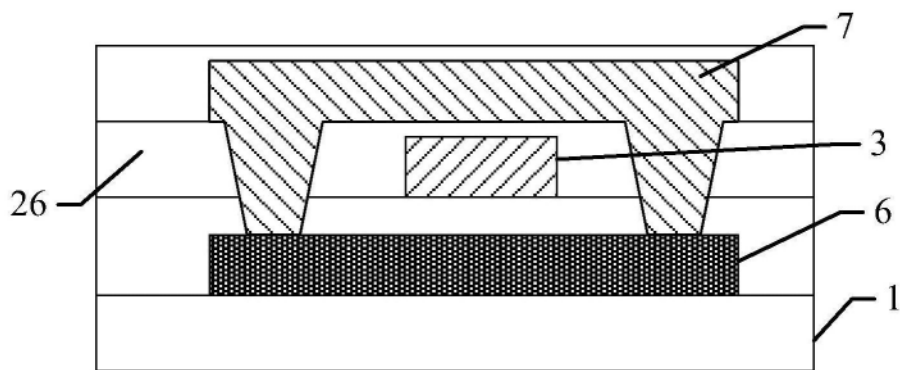


图17

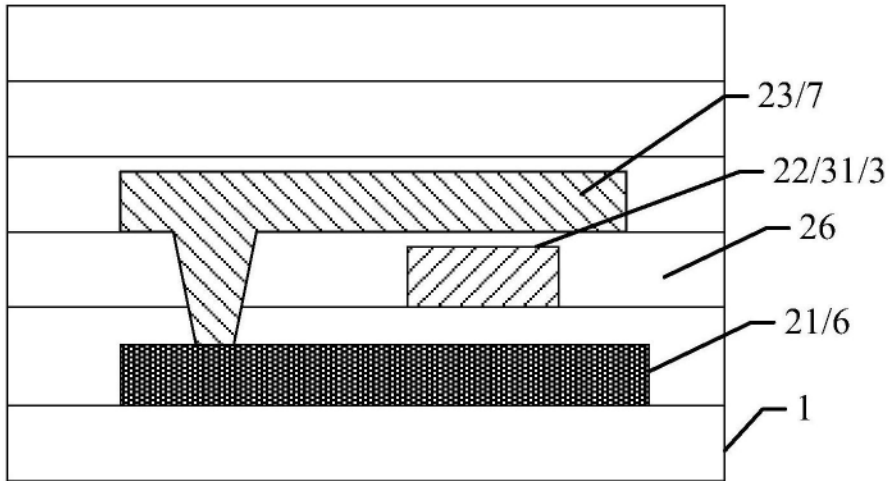


图18

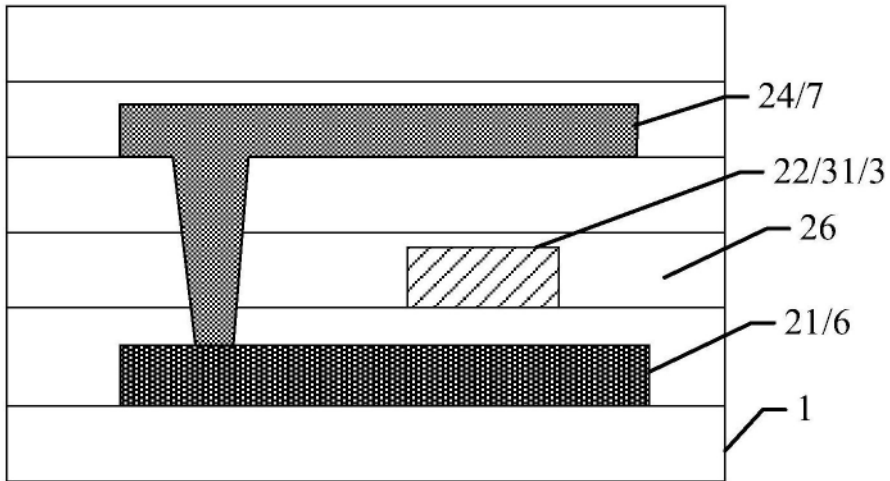


图19

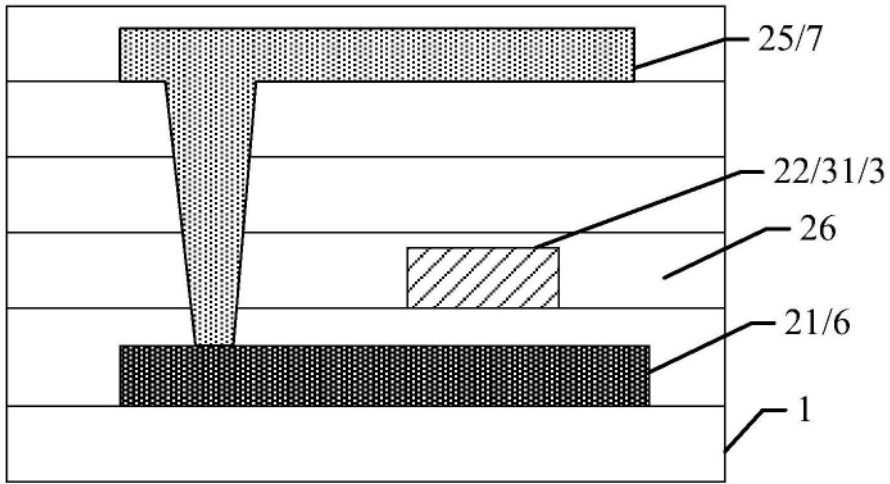


图20

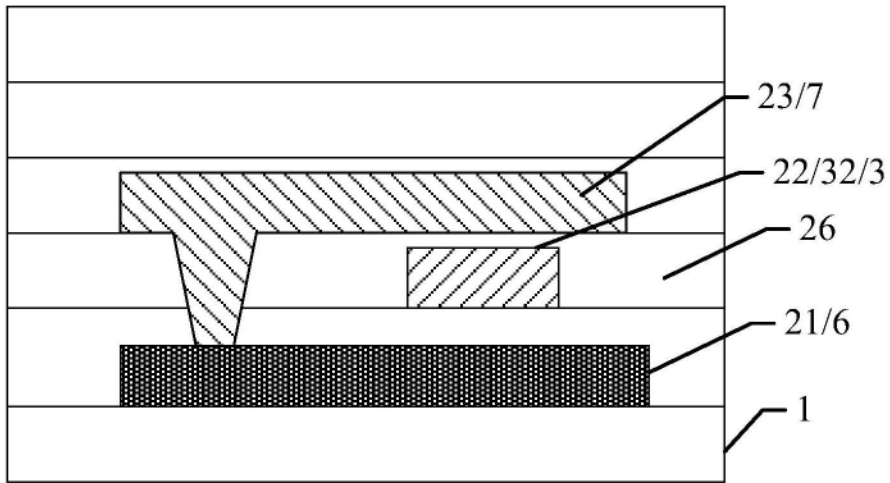


图21

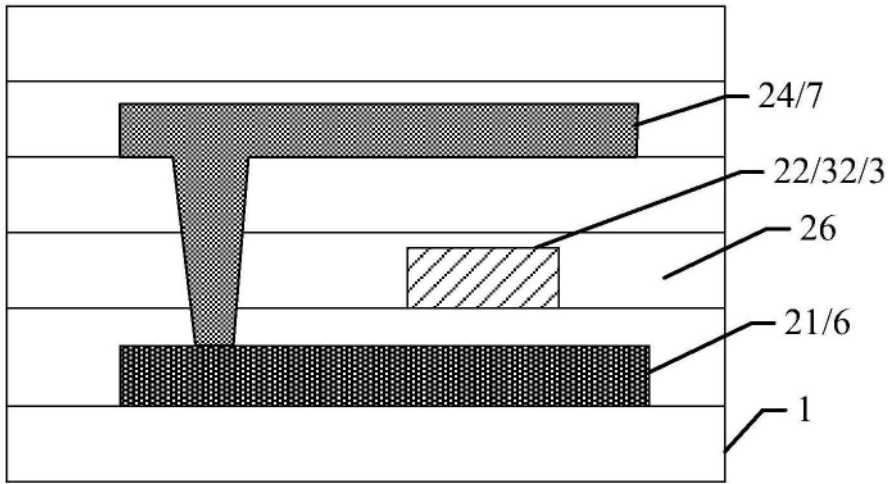


图22

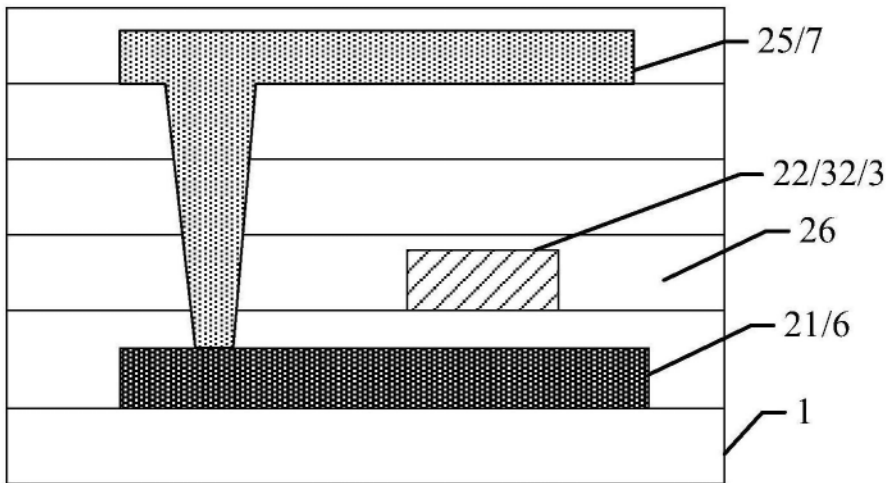


图23

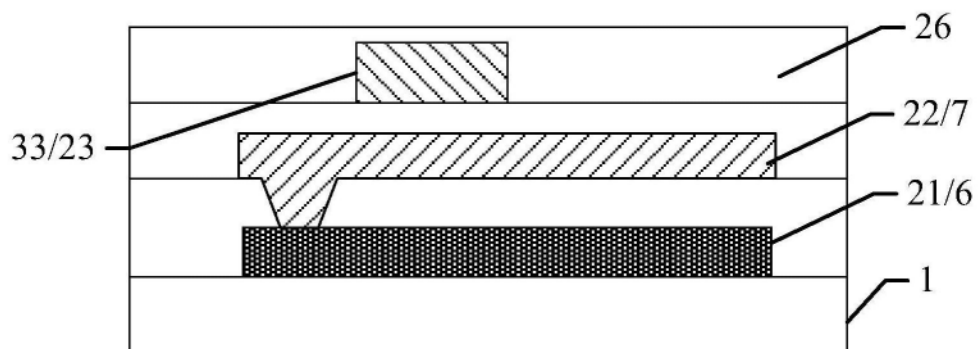


图24

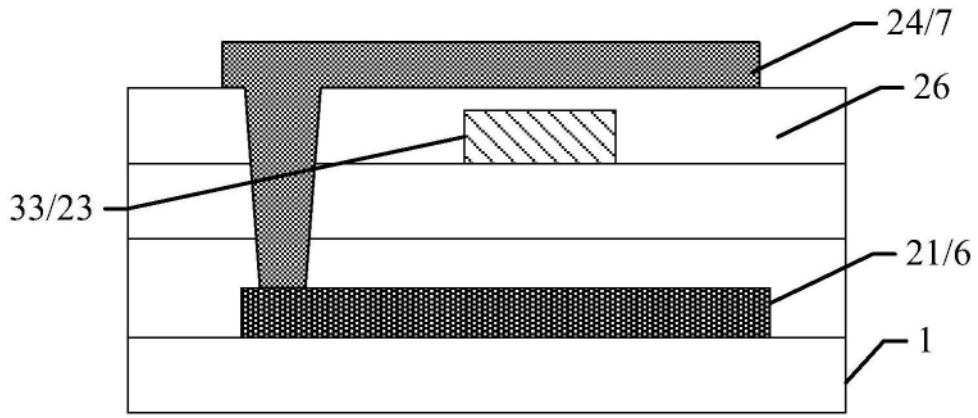


图25

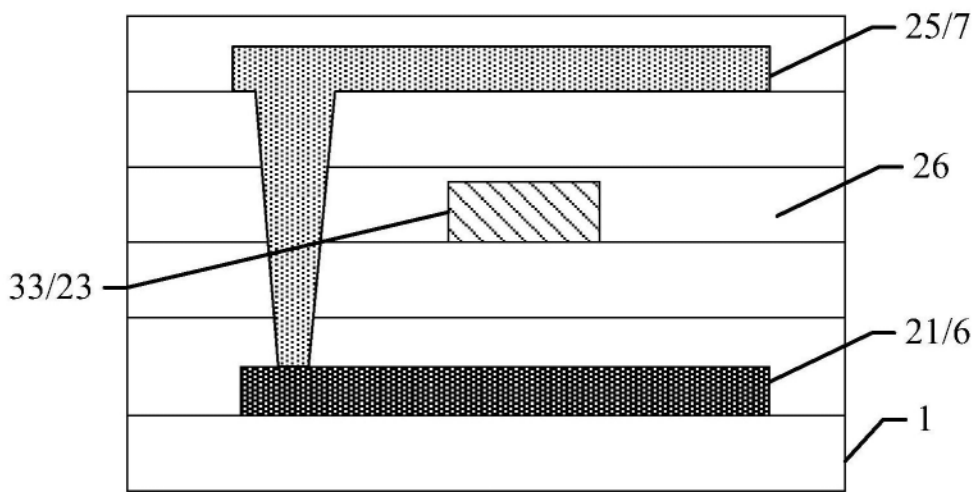


图26

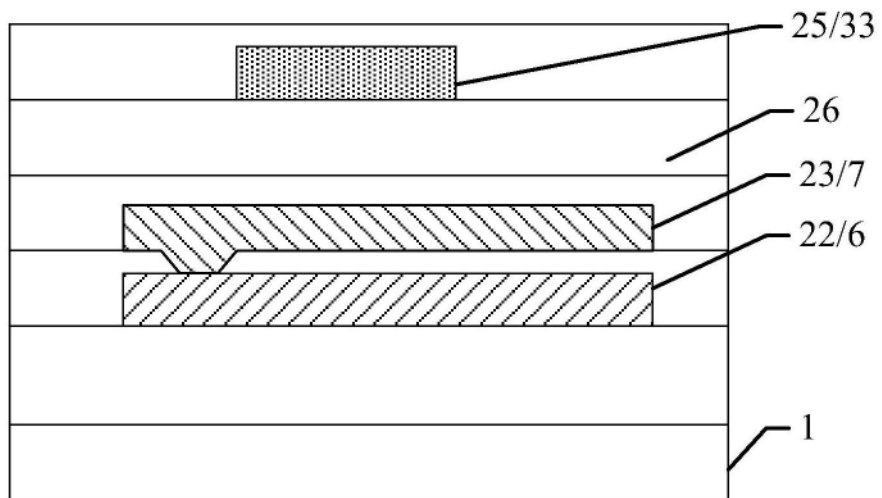


图27

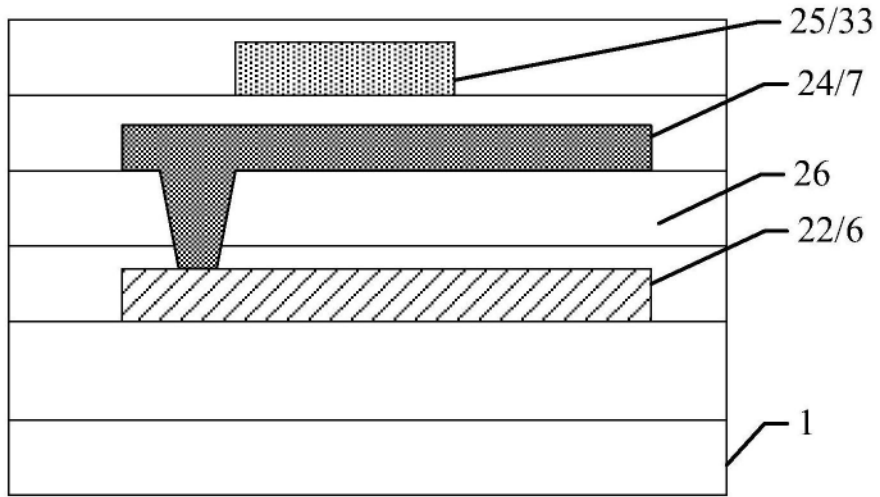


图28

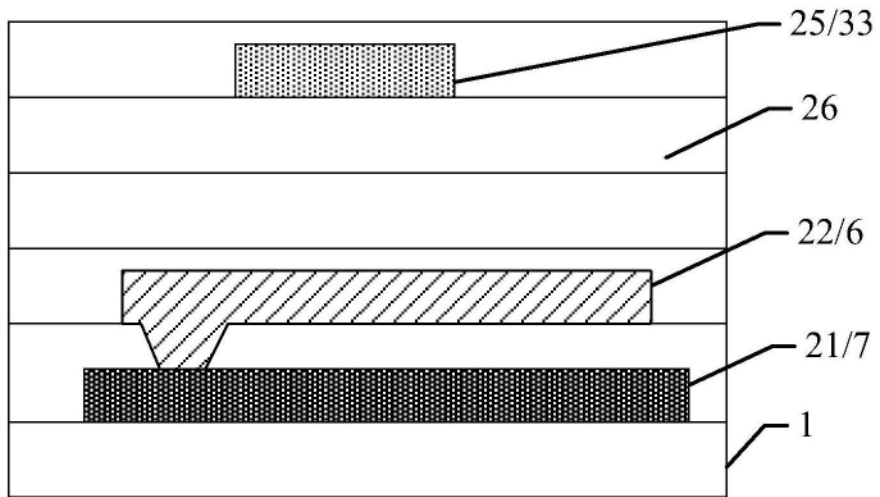


图29

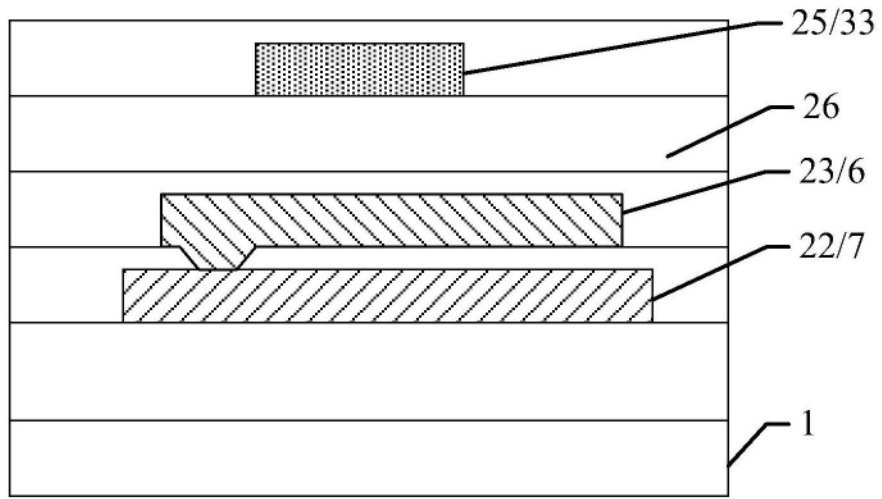


图30

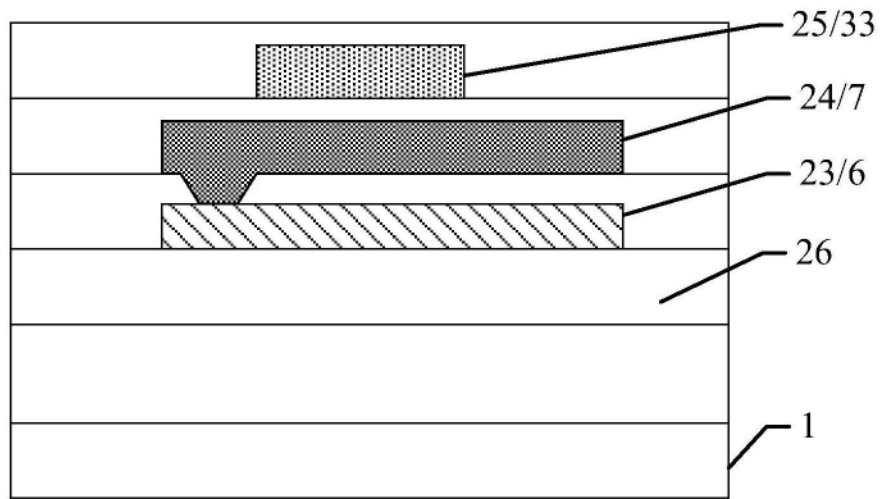


图31

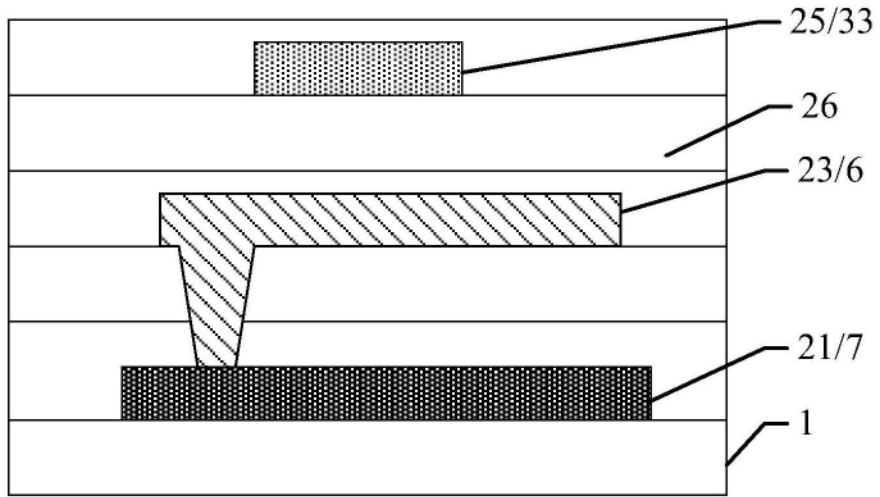


图32

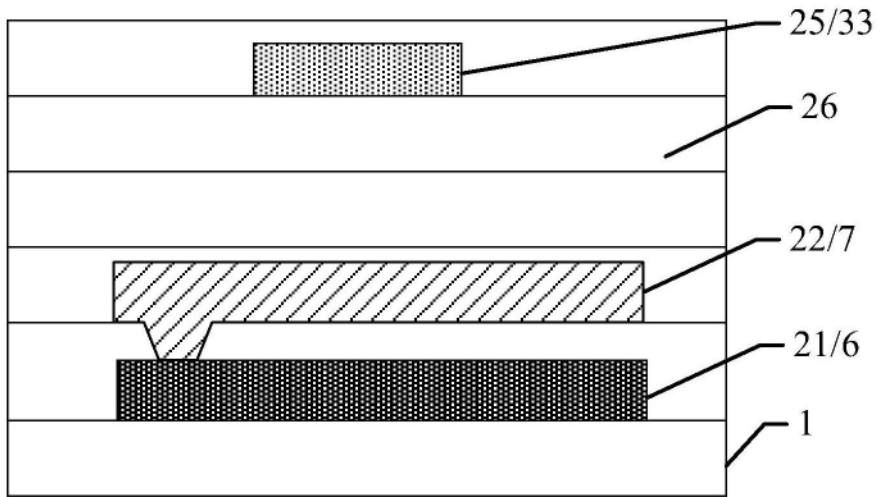


图33

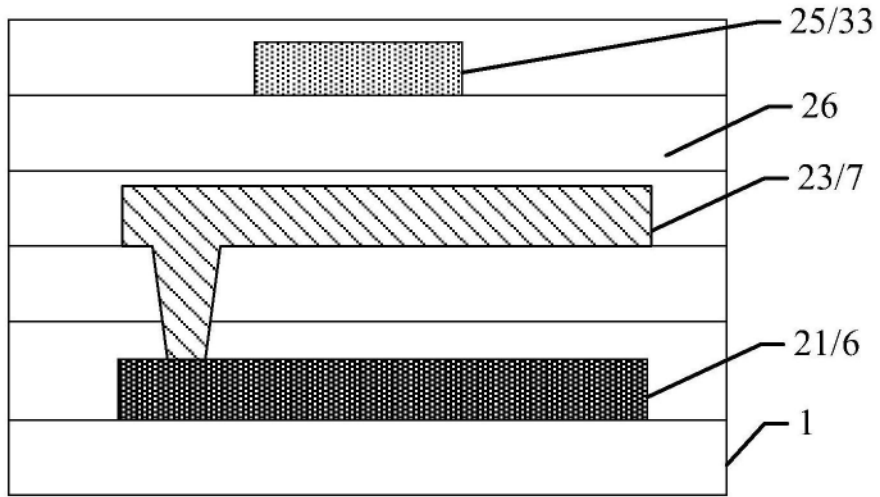


图34

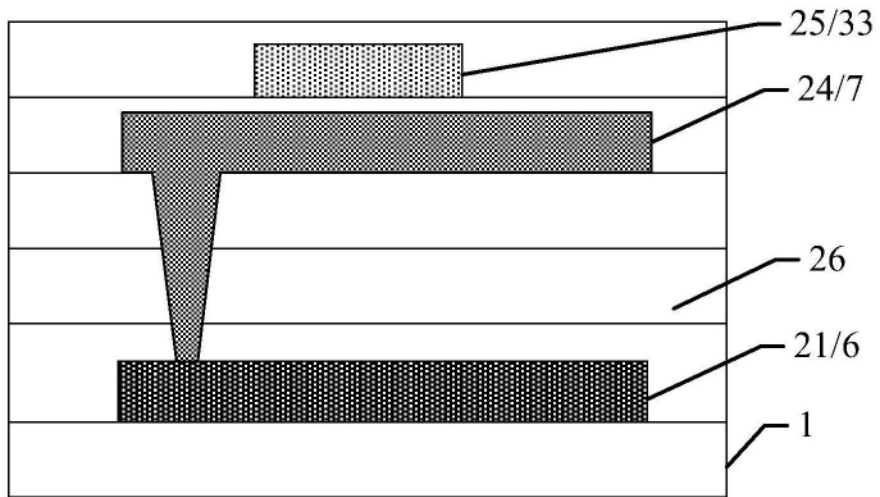


图35

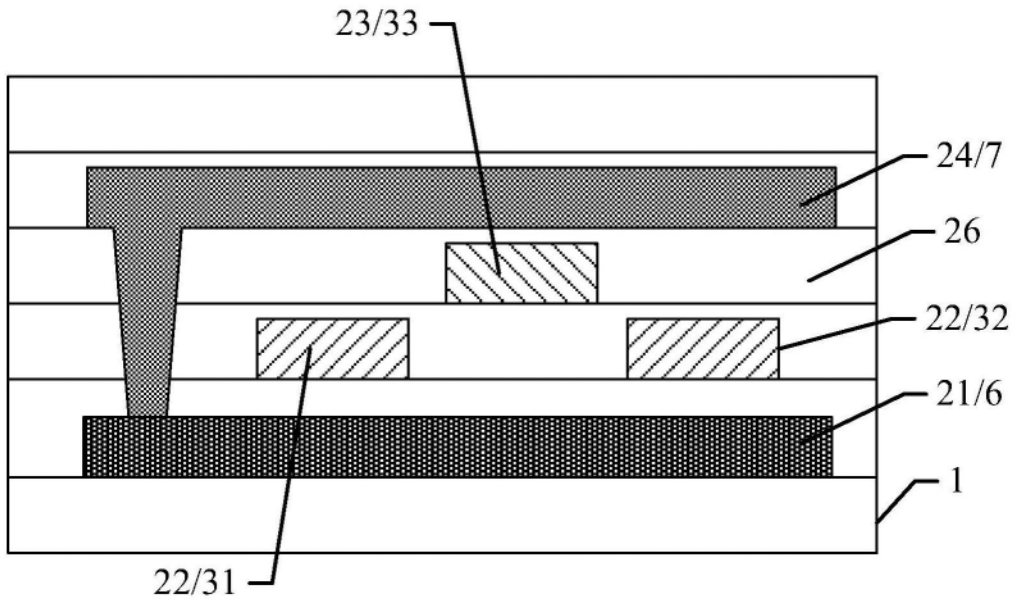


图36

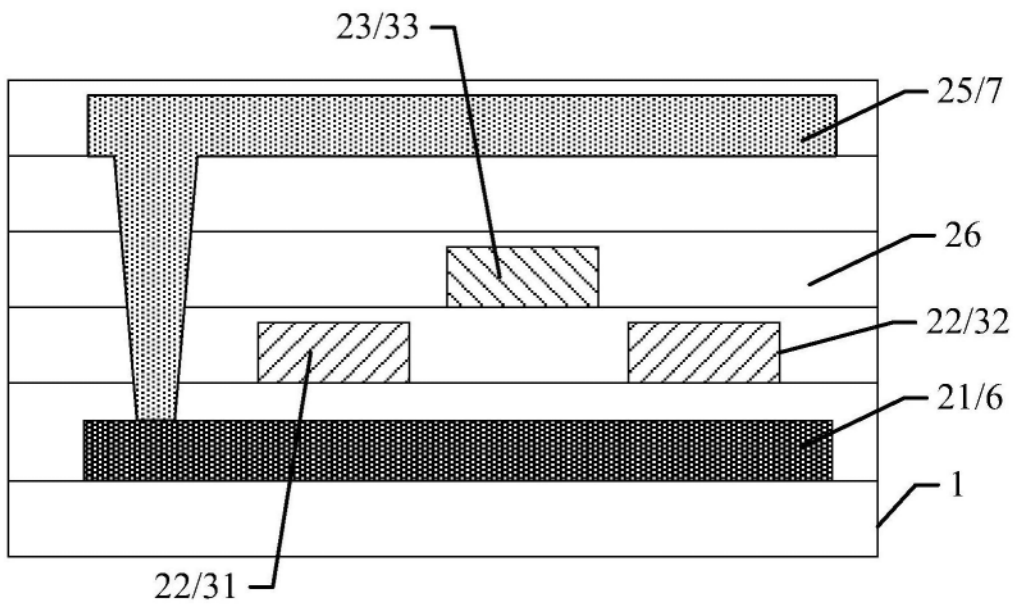


图37

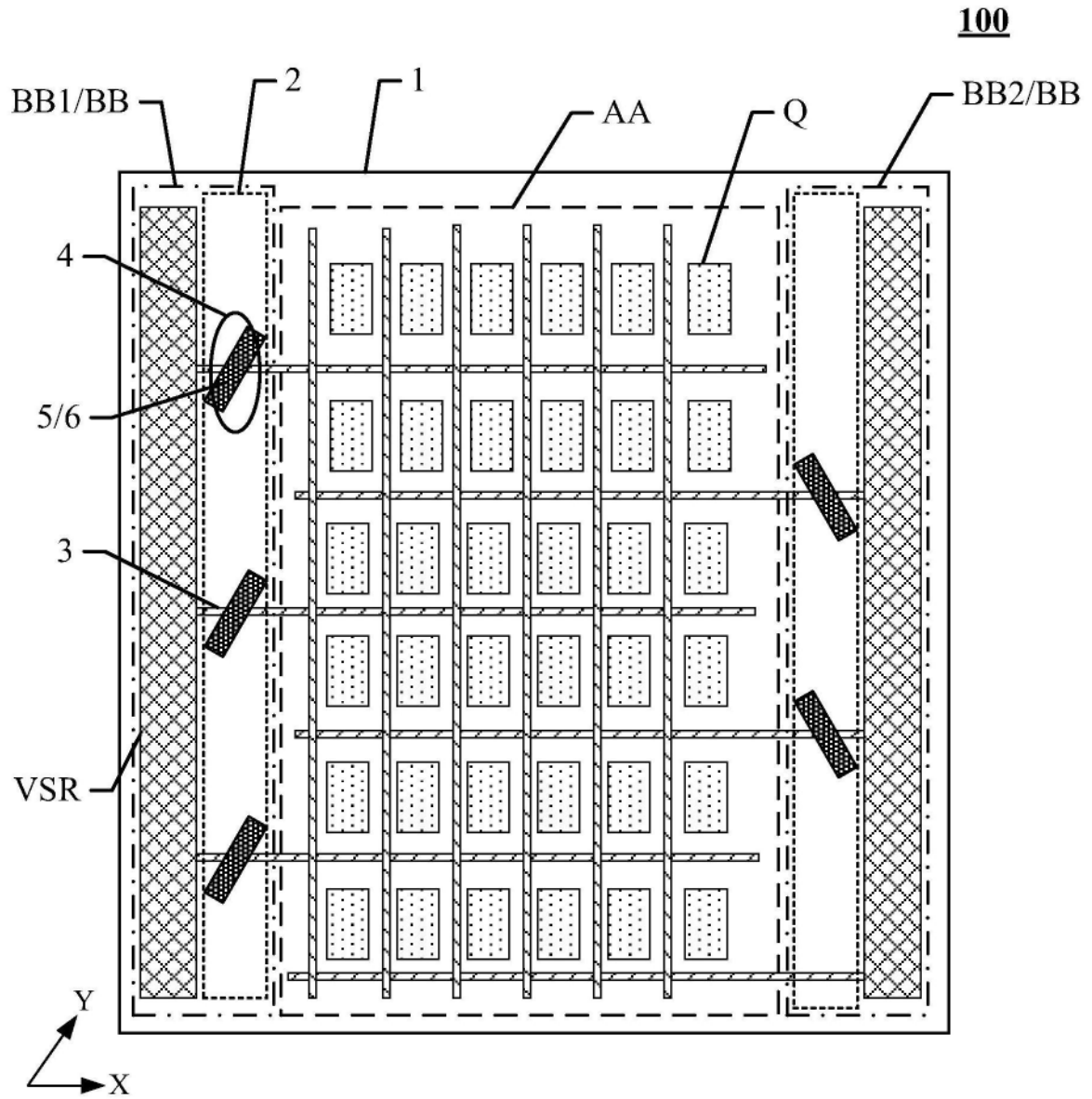


图38

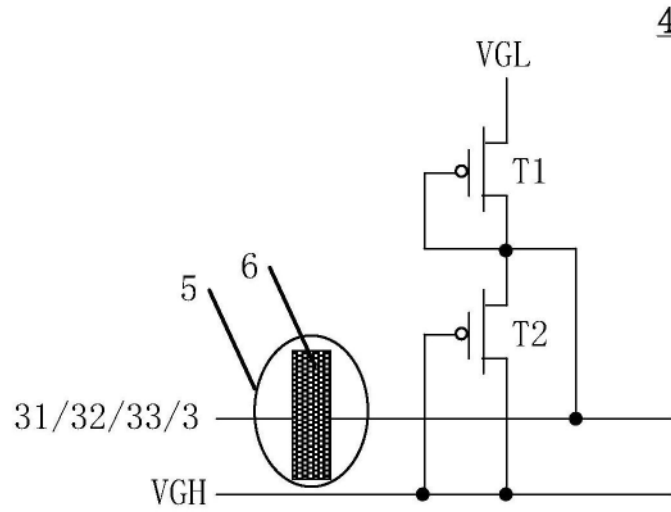


图39

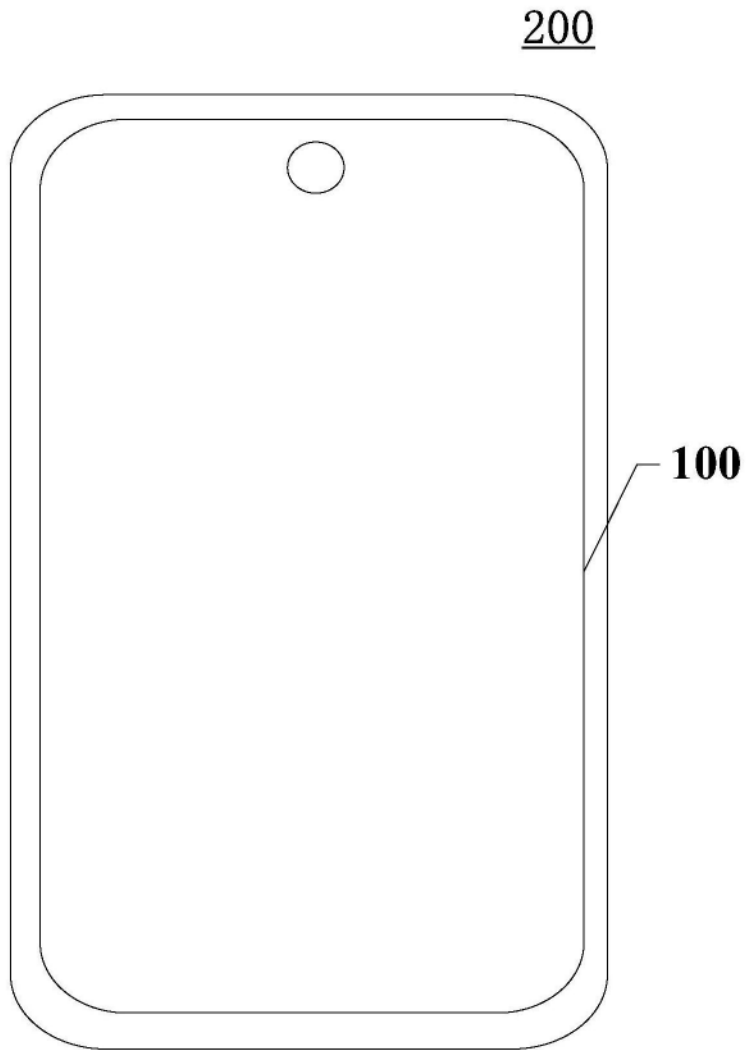


图40