



(12) 发明专利

(10) 授权公告号 CN 103283029 B

(45) 授权公告日 2016. 03. 30

(21) 申请号 201180063087. 1

(51) Int. Cl.

(22) 申请日 2011. 12. 20

H01L 29/786(2006. 01)

(30) 优先权数据

G02F 1/1368(2006. 01)

2010-289440 2010. 12. 27 JP

H01L 21/336(2006. 01)

(85) PCT国际申请进入国家阶段日

审查员 宋晶晶

2013. 06. 27

(86) PCT国际申请的申请数据

PCT/JP2011/079547 2011. 12. 20

(87) PCT国际申请的公布数据

W02012/090794 JA 2012. 07. 05

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 松木园广志

(74) 专利代理机构 北京尚诚知识产权代理有限公司

公司 11322

代理人 龙淳

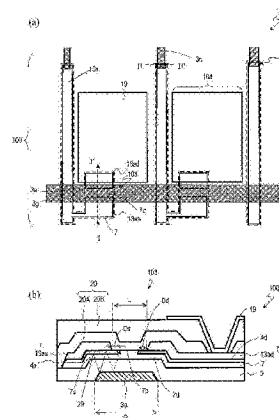
权利要求书4页 说明书18页 附图14页

(54) 发明名称

半导体装置及其制造方法

(57) 摘要

半导体装置 (1001) 包括薄膜晶体管 (103) 和源极总线 (13s), 该薄膜晶体管具有栅极电极 (3a)、源极和漏极电极 (13as、13ad)、氧化物半导体层 (7), 源极电极、源极总线和漏极电极包含第一金属元素, 氧化物半导体层包含第二金属元素, 从基板的法线方向看时, 源极电极的至少一部分、源极总线的至少一部分以及漏极配线的至少一部分, 与氧化物半导体层重叠, 在源极电极与氧化物半导体层之间、源极总线与氧化物半导体层之间、以及漏极配线与氧化物半导体层之间, 形成有包含第一金属元素和第二金属元素且与源极电极相比对可见光的反射率低的低反射层 (4s、4d)。



1. 一种半导体装置,其具有基板和由所述基板支承的薄膜晶体管,所述半导体装置的特征在于:

所述薄膜晶体管包括:

氧化物半导体层,其具有沟道区域、和分别位于所述沟道区域的两侧的源极接触区域和漏极接触区域;

栅极电极,其在所述基板与所述氧化物半导体层之间以与所述氧化物半导体层的至少沟道区域重叠的方式配置;

栅极绝缘层,其形成于所述栅极电极与所述氧化物半导体层之间;

源极电极,其与所述源极接触区域电连接;和

漏极电极,其与所述漏极接触区域电连接,

所述源极电极与源极总线电连接,

所述源极电极、所述源极总线和所述漏极电极包含第一金属元素,所述氧化物半导体层包含第二金属元素,

从所述基板的法线方向看时,所述源极电极的至少一部分、所述源极总线的至少一部分以及所述漏极电极的至少一部分,与所述氧化物半导体层重叠,

在所述源极电极与所述氧化物半导体层之间、所述源极总线与所述氧化物半导体层之间、以及所述漏极电极与所述氧化物半导体层之间,形成有包含第一金属元素和第二金属元素且与所述源极电极相比对可见光的反射率低的低反射层,

从所述基板的法线方向看时,所述低反射层从所述源极电极的所述沟道区域侧的端部向所述漏极电极侧延伸距离  $D_s$  而覆盖所述沟道区域的一部分,并且从所述漏极电极的所述沟道区域侧的端部向所述源极电极侧延伸距离  $D_d$  而覆盖所述沟道区域的一部分,距离  $D_s$  和距离  $D_d$  之和小于沟道长度。

2. 如权利要求 1 所述的半导体装置,其特征在于:

所述第二金属元素是钢,所述低反射层包含金属钢。

3. 如权利要求 1 或 2 所述的半导体装置,其特征在于:

所述低反射层是通过所述氧化物半导体层与所述源极电极、所述源极总线以及所述漏极电极反应,发生所述第一金属元素的氧化和所述第二金属元素的还原而形成的反应层。

4. 如权利要求 1 或 2 所述的半导体装置,其特征在于:

所述源极电极、所述源极总线和所述漏极电极的整个下表面与所述低反射层接触。

5. 如权利要求 1 所述的半导体装置,其特征在于:

所述距离  $D_s$  和  $D_d$  均为  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。

6. 如权利要求 1 或 2 所述的半导体装置,其特征在于:

还包括覆盖所述氧化物半导体层的至少所述沟道区域的蚀刻阻挡层。

7. 如权利要求 1 或 2 所述的半导体装置,其特征在于:

还包括覆盖所述源极电极、所述源极总线和所述漏极电极的第一层间绝缘层,

所述低反射层是通过在所述氧化物半导体层之上形成所述源极电极、所述源极总线和所述漏极电极,并形成将它们覆盖的所述第一层间绝缘层之后,在  $200^\circ\text{C}$  以上  $400^\circ\text{C}$  以下的温度进行退火处理而形成的层。

8. 如权利要求 1 或 2 所述的半导体装置,其特征在于:

还包括设置于所述基板的背面侧的背光源。

9. 如权利要求 1 或 2 所述的半导体装置,其特征在於:

所述第一金属元素是钛,所述氧化物半导体层包含 In-Ga-Zn-O 类半导体,所述第二金属元素是钨。

10. 一种液晶显示装置,其包括权利要求 1 至 9 中任一项所述的半导体装置,所述液晶显示装置特征在于,包括:

被保持成与所述基板相对的对置基板;

设置在所述基板与所述对置基板之间的液晶层;和

由包含光固化树脂的密封材料形成、包围所述液晶层的密封部,

所述液晶显示装置具有:具有多个像素的显示区域;和位于所述显示区域的周缘的边框区域,所述薄膜晶体管配置于所述显示区域,所述密封部配置于所述边框区域,

在所述边框区域,

在所述基板上,在所述密封部与所述显示区域之间形成有光吸收层,该光吸收层吸收用于使所述密封材料固化的光,

在所述对置基板上,在所述密封部与所述显示区域之间形成有遮光层,

所述光吸收层是与所述薄膜晶体管的所述氧化物半导体层由相同的氧化物半导体膜形成的氧化物半导体层。

11. 如权利要求 10 所述的液晶显示装置,其特征在於:

所述密封部具有用于注入液晶材料的间隙,

所述液晶显示装置还具备由光固化树脂形成、用于封合所述间隙的封合部,

在所述封合部与所述显示区域之间也配置有所述光吸收层。

12. 一种液晶显示装置,其包括权利要求 1 至 9 中任一项所述的半导体装置,所述液晶显示装置的特征在于,包括:

被保持成与所述基板相对的对置基板;

设置在所述基板与所述对置基板之间的液晶层;和

由包含光固化树脂的密封材料形成、包围所述液晶层的密封部,

所述液晶显示装置具有:具有多个像素的显示区域;和位于所述显示区域的周缘的边框区域,所述薄膜晶体管配置于所述显示区域,所述密封部配置于所述边框区域,

在所述边框区域,

在所述基板上,以与所述密封部的一部分重叠的方式形成有光反射层,该光反射层反射用于使所述密封材料固化的光,

在所述对置基板上,以与所述密封部的一部分重叠,并且与所述光反射层相对的方式形成有遮光层,

所述光反射层是与所述源极电极由相同的金属膜形成的金属层,在所述金属层与所述基板之间,从所述基板侧起形成有与所述薄膜晶体管的所述氧化物半导体层由相同的氧化物半导体膜形成的光吸收层、和包含所述第一金属元素和第二金属元素且与所述金属层相比对所述光的反射率低的层。

13. 如权利要求 12 所述的液晶显示装置,其特征在於:

所述光吸收层的一部分位于所述密封部与所述显示区域之间,并且不被所述金属层覆

盖。

14. 如权利要求 12 或 13 所述的液晶显示装置,其特征在于:

所述密封部具有用于注入液晶材料的间隙,

所述液晶显示装置还具备用于封合所述间隙的封合部,

所述光反射层被配置成还与所述封合部的一部分重叠。

15. 一种半导体装置的制造方法,其特征在于,包括:

(A) 在基板上形成栅极电极的工序;

(B) 以覆盖所述栅极电极的方式形成栅极绝缘层的工序;

(C) 在所述栅极绝缘层之上形成氧化物半导体层的工序;

(D) 在所述氧化物半导体层之上,形成源极电极、与所述源极电极连接的源极总线与  
所述源极电极电分离的漏极电极的工序;

(E) 以覆盖所述源极电极、所述源极总线与所述漏极电极的方式形成第一层间绝缘层  
的工序;和

(F) 在 200℃以上 400℃以下的温度进行退火处理,在所述氧化物半导体层与所述源极  
电极、所述源极总线以及所述漏极电极之间,分别形成与所述源极电极相对可见光的反  
射率低的低反射层,

所述氧化物半导体层具有沟道区域、和分别位于所述沟道区域的两侧的源极接触区域  
和漏极接触区域,

从所述基板的法线方向看时,所述低反射层从所述源极电极的所述沟道区域侧的端部  
向所述漏极电极侧延伸距离  $D_s$  而覆盖所述沟道区域的一部分,并且从所述漏极电极的所  
述沟道区域侧的端部向所述源极电极侧延伸距离  $D_d$  而覆盖所述沟道区域的一部分,距离  
 $D_s$  和距离  $D_d$  之和小于沟道长度。

16. 如权利要求 15 所述的半导体装置的制造方法,其特征在于:

在所述工序 (C) 和所述工序 (D) 之间,还包括形成将所述氧化物半导体层中成为沟道  
区域的部分覆盖的蚀刻阻挡层的工序。

17. 如权利要求 15 或 16 所述的半导体装置的制造方法,其特征在于:

所述氧化物半导体层包含 In-Ga-Zn-O 类半导体。

18. 如权利要求 17 所述的半导体装置的制造方法,其特征在于:

在所述工序 (F) 中,所述退火处理的温度为 350℃以上 400℃以下。

19. 一种半导体装置的制造方法,其特征在于,包括:

(A) 在基板上形成栅极电极的工序;

(B) 以覆盖所述栅极电极的方式形成栅极绝缘层的工序;

(C) 在所述栅极绝缘层之上依次沉积氧化物半导体膜和金属膜,对得到的层叠膜进行  
图案化,由此获得氧化物半导体层和与所述氧化物半导体层具有相同图案的金属层的工  
序;

(D) 通过进行所述金属层的图案化,从所述金属层形成源极电极、与所述源极电极连接  
的源极总线与与所述源极电极电分离的漏极电极的工序;

(E) 以覆盖所述源极电极、所述源极总线与所述漏极电极的方式形成第一层间绝缘层  
的工序;和

(F) 在 200℃以上 400℃以下的温度进行退火处理,在所述氧化物半导体层与所述源极电极、所述源极总线以及所述漏极电极之间,分别形成与所述源极电极相对可见光的反射率低的低反射层,

所述氧化物半导体层具有沟道区域、和分别位于所述沟道区域的两侧的源极接触区域和漏极接触区域,

从所述基板的法线方向看时,所述低反射层从所述源极电极的所述沟道区域侧的端部向所述漏极电极侧延伸距离  $D_s$  而覆盖所述沟道区域的一部分,并且从所述漏极电极的所述沟道区域侧的端部向所述源极电极侧延伸距离  $D_d$  而覆盖所述沟道区域的一部分,距离  $D_s$  和距离  $D_d$  之和小于沟道长度。

20. 如权利要求 19 所述的半导体装置的制造方法,其特征在于:

所述金属膜是钛膜,所述氧化物半导体层包含 In-Ga-Zn-O 类半导体。

21. 如权利要求 20 所述的半导体装置的制造方法,其特征在于:

在所述工序 (F) 中,所述退火处理的温度为 350℃以上 400℃以下。

## 半导体装置及其制造方法

### 技术领域

[0001] 本发明涉及使用氧化物半导体形成的半导体装置及其制造方法。

### 背景技术

[0002] 液晶显示装置等所使用的有源矩阵基板中,按每个像素具有薄膜晶体管(Thin Film Transistor,以下称“TFT”)等开关元件。作为这样的开关元件,目前广为使用的是以非晶硅膜作为活性层的 TFT(以下称“非晶硅 TFT”)或以多晶硅膜为活性层的 TFT(以下称“多晶硅 TFT”)。

[0003] 近年来,作为 TFT 的活性层材料,人们提出了使用氧化物半导体来代替非晶硅或多晶硅。这样的 TFT 被称为“氧化物半导体 TFT”。氧化物半导体具有比非晶硅高的迁移率。因此,与非晶硅 TFT 相比,氧化物半导体 TFT 能够更高速地工作。另外,与多晶硅膜相比,氧化物半导体膜可通过简单的工艺来形成,所以能够适用于需要大面积的装置。

[0004] 专利文献 1 和 2 中公开了使用氧化物半导体的底栅结构的 TFT。专利文献 1 中公开的 TFT,为了提高氧化物半导体层与源、漏极电极之间的接触性,而在它们之间形成了金属氧化物。而专利文献 2 中提出了这样的方案,即,在具有底栅结构的氧化物半导体 TFT 作为开关元件的显示装置中,在氧化物半导体 TFT 的观察者侧设置遮光层(专利文献 2,图 6)。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献 1:日本特开 2008-219008 号公报

[0008] 专利文献 2:日本特开 2010-156960 号公报

### 发明内容

[0009] 发明要解决的技术问题

[0010] 专利文献 1 和 2 中公开的现有的氧化物半导体 TFT 中,在氧化物半导体层的基板侧配置有栅极电极。该栅极电极也作为遮光层发挥作用,能够抑制背光入射到氧化物半导体层。另外,专利文献 2 的氧化物半导体 TFT 能够抑制来自基板上方的光入射到氧化物半导体层。

[0011] 不过,根据本申请发明人的调查研究可知,通过专利文献 1 和 2 中公开的结构,很难充分抑制光(可见光)对氧化物半导体层的入射。因此,存在因入射光导致 TFT 特性降低的可能。

[0012] 专利文献 1 和 2 中公开的具备现有的氧化物半导体 TFT 的半导体装置中,背光中没有被栅极电极反射而入射到半导体装置内的光的一部分,会成为在半导体装置内部反复反射的杂散光,可能会入射到氧化物半导体层的沟道部。若在氧化物半导体层的沟道部被光照射的状态下对栅极电极施加电压,则由于栅极偏压应力(gate bias stress)的作用,成为导致阈值大幅漂移的主要原因。尤其是,在液晶显示器等使用背光进行图像显示的显示器中使用氧化物半导体 TFT 时,背光入射到氧化物半导体层导致氧化物半导体 TFT 的阈

值漂移,其结果可能会引起显示器工作不良。另外,以便携式电话中安装的液晶显示器为代表的移动液晶显示器中,当太阳光等外来光入射到氧化物半导体层时,可能会导致产生阈值漂移。

[0013] 产生阈值漂移的原因可考虑到以下的原因。例如,在使用 In-Ga-Zn-O 类半导体(以下简称“IGZO”)层作为氧化物半导体层的情况下,IGZO 对于可见光并不是完全透明的,尤其是会吸收蓝光等短波长光而形成能级。另外,在氧化物半导体层与栅极绝缘膜的界面上也会吸收可见光而形成能级。当因光照射而形成这样的能级时,氧化物半导体 TFT 的阈值会发生变动。

[0014] 本发明是鉴于上述情况而提出的,其目的在于提供一种氧化物半导体 TFT,通过抑制可见光入射到氧化物半导体层从而抑制阈值的变动,实现高可靠性。

[0015] 解决技术问题的技术手段

[0016] 本发明的半导体装置,其具有基板和由所述基板支承的薄膜晶体管,所述薄膜晶体管包括:氧化物半导体层,其具有沟道区域、和分别位于所述沟道区域的两侧的源极接触区域和漏极接触区域;栅极电极,其在所述基板与所述氧化物半导体层之间以与所述氧化物半导体层的至少沟道区域重叠的方式配置;栅极绝缘层,其形成于所述栅极电极与所述氧化物半导体层之间;源极电极,其与所述源极接触区域电连接;和漏极电极,其与所述漏极接触区域电连接,所述源极电极与源极总线电连接,所述源极电极、所述源极总线和所述漏极电极包含第一金属元素,所述氧化物半导体层包含第二金属元素,从所述基板的法线方向看时,所述源极电极的至少一部分、所述源极总线的至少一部分以及所述漏极电极的至少一部分,与所述氧化物半导体层重叠,在所述源极电极与所述氧化物半导体层之间、所述源极总线与所述氧化物半导体层之间、以及所述漏极电极与所述氧化物半导体层之间,形成有包含第一金属元素和第二金属元素且与所述源极电极相比对可见光的反射率低的低反射层。

[0017] 优选实施方式中,所述第二金属元素是钨,所述低反射层包含金属钨。

[0018] 优选实施方式中,所述低反射层是通过所述氧化物半导体层与所述源极电极、所述源极总线以及所述漏极电极反应,发生所述第一金属元素的氧化和所述第二金属元素的还原而形成的反应层。

[0019] 优选实施方式中,所述源极电极、所述源极总线和所述漏极电极的整个下表面与所述低反射层接触。

[0020] 优选实施方式中,从所述基板的法线方向看时,所述低反射层从所述源极电极的所述沟道区域侧的端部向所述漏极电极侧延伸距离  $D_s$  而覆盖所述沟道区域的一部分,并且从所述漏极电极的所述沟道区域侧的端部向所述源极电极侧延伸距离  $D_d$  而覆盖所述沟道区域的一部分,距离  $D_s$  和距离  $D_d$  之和小于沟道长度。

[0021] 优选实施方式中,所述距离  $D_s$  和  $D_d$  均为  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。

[0022] 优选实施方式中,所述半导体装置还包括覆盖所述氧化物半导体层的至少所述沟道区域的蚀刻阻挡层。

[0023] 优选实施方式中,所述半导体装置还包括覆盖所述源极电极、所述源极总线和所述漏极电极的第一层间绝缘层,所述低反射层是通过在所述氧化物半导体层之上形成所述源极电极、所述源极总线和所述漏极电极,并形成将它们覆盖的所述第一层间绝缘层之

后,在 200℃以上 400℃以下的温度进行退火处理而形成的层。

[0024] 优选实施方式中,所述半导体装置还包括设置于所述基板的背面侧的背光源。

[0025] 优选实施方式中,所述第一金属元素是钛,所述氧化物半导体层包含 In-Ga-Zn-O 类半导体,所述第二金属元素是铟。

[0026] 本发明的液晶显示装置,包括上述任一半导体装置,并包括:被保持成与所述基板相对的对置基板;设置在所述基板与所述对置基板之间的液晶层;和由包含光固化树脂的密封材料形成、包围所述液晶层的密封部,所述液晶显示装置具有:具有多个像素的显示区域;和位于所述显示区域的周缘的边框区域,所述薄膜晶体管配置于所述显示区域,所述密封部配置于所述边框区域,在所述边框区域,在所述基板上,在所述密封部与所述显示区域之间形成有光吸收层,该光吸收层吸收用于使密封材料固化的光,在所述对置基板上,在所述密封部与所述显示区域之间形成有遮光层,所述光吸收层是与所述薄膜晶体管的所述氧化物半导体层由相同的氧化物半导体膜形成的氧化物半导体层。

[0027] 本发明的液晶显示装置,包括上述任一半导体装置,并包括:被保持成与所述基板相对的对置基板;设置在所述基板与所述对置基板之间的液晶层;和由包含光固化树脂的密封材料形成、包围所述液晶层的密封部,所述液晶显示装置具有:具有多个像素的显示区域和位于所述显示区域的周缘的边框区域,所述薄膜晶体管配置于所述显示区域,所述密封部配置于所述边框区域,在所述边框区域,在所述基板上,以与所述密封部的一部分重叠的方式形成有光反射层,该光反射层用于使所述密封材料固化的光反射,在所述对置基板上,以与所述密封部的一部分重叠,并且与所述光反射层相对的方式形成有遮光层,所述光反射层是与所述源极电极由相同的金属膜形成的金属层,在所述金属层与所述基板之间,从所述基板侧起形成有与所述薄膜晶体管的所述氧化物半导体层由相同的氧化物半导体膜形成的光吸收层、和包含所述第一金属元素和第二金属元素且与所述金属层相比对所述光的反射率低的层。

[0028] 优选实施方式中,所述光吸收层的一部分位于所述密封部与所述显示区域之间,并且不被所述金属层覆盖。

[0029] 优选实施方式中,所述密封部具有用于注入液晶材料的间隙,所述液晶显示装置还具备由光固化树脂形成、用于封合所述间隙的封合部,在所述封合部与所述显示区域之间也配置有所述光吸收层。

[0030] 优选实施方式中,所述密封部具有用于注入液晶材料的间隙,所述液晶显示装置还具备用于封合所述间隙的封合部,所述光反射层被配置成还与所述封合部的一部分重叠。

[0031] 本发明的半导体装置的制造方法,包括:(A) 在基板上形成栅极电极的工序;(B) 以覆盖所述栅极电极的方式形成栅极绝缘层的工序;(C) 在所述栅极绝缘层之上形成氧化物半导体层的工序;(D) 在所述氧化物半导体层之上,形成源极电极、与所述源极电极连接的源极总线和与所述源极电极电分离的漏极电极的工序;(E) 以覆盖所述源极电极、所述源极总线和所述漏极电极的方式形成第一层间绝缘层的工序;和(F) 在 200℃以上 400℃以下的温度进行退火处理,在所述氧化物半导体层与所述源极电极、所述源极总线以及所述漏极电极之间,分别形成与所述源极电极相比对可见光的反射率低的低反射层。

[0032] 优选实施方式中,所述制造方法在所述工序(C)和所述工序(D)之间,还包括形成



将所述氧化物半导体层中成为沟道区域的部分覆盖的蚀刻阻挡层的工序。

[0033] 本发明的半导体装置的制造方法,包括以下工序:(A)在基板上形成栅极电极的工序;(B)以覆盖所述栅极电极的方式形成栅极绝缘层的工序;(C)在所述栅极绝缘层之上依次沉积氧化物半导体膜和金属膜,对得到的层叠膜进行图案化,由此获得具有氧化物半导体层和与所述氧化物半导体层具有相同图案的金属层的工序;(D)通过对所述金属层进行图案化,而从所述金属层形成源极电极、与所述源极电极连接的源极总线和与所述源极电极电分离的漏极电极的工序;(E)以覆盖所述源极电极、所述源极总线和所述漏极电极的方式形成第一层间绝缘层的工序;和(F)在200℃以上400℃以下的温度进行退火处理,在所述氧化物半导体层与所述源极电极、所述源极总线以及所述漏极电极之间,分别形成与所述源极电极相比对可见光的反射率低的低反射层。

[0034] 优选实施方式中,所述金属膜是钛膜,所述氧化物半导体层包含In-Ga-Zn-O类半导体。

[0035] 优选实施方式中,在所述工序(F)中所述退火处理的温度为350℃以上400℃以下。

[0036] 发明的效果

[0037] 根据本发明,在具有氧化物半导体TFT的半导体装置中,能够抑制可见光入射到氧化物半导体层,所以能够抑制因可见光的入射而导致氧化物半导体TFT的阈值发生漂移,能够提高可靠性。

[0038] 此外,上述半导体装置能够在不造成生产率降低的前提下制造。

## 附图说明

[0039] 图1(a)和(b)分别是本发明第一实施方式的半导体装置1001的俯视图和截面图。

[0040] 图2是表示低反射层的组分的一例的图。

[0041] 图3(a)~(h)分别是用于说明半导体装置1001的制造方法的一例的工序截面图。

[0042] 图4(a)~(c)分别是用于说明半导体装置1001的制造方法的另一例的工序截面图。

[0043] 图5(a)~(c)分别是举例说明半导体装置1001的源极·栅极连接部的结构的截面图。

[0044] 图6是本发明第二实施方式的半导体装置1002的截面图。

[0045] 图7(a)~(h)分别是用于说明半导体装置1002的制造方法的一例的工序截面图。

[0046] 图8是本发明第二实施方式的另一个半导体装置1003的截面图。

[0047] 图9(a)~(c)分别是举例说明半导体装置1003的源极·栅极连接部的结构的截面图。

[0048] 图10(a)和(b)分别是第三实施方式的液晶显示装置2001的俯视图和放大截面图。

[0049] 图11是第三实施方式的另一个液晶显示装置2002的截面图。

[0050] 图 12(a) 和 (b) 分别是第四实施方式的液晶显示装置 2003 的俯视图和放大截面图。

[0051] 图 13 是表示现有的氧化物半导体 TFT 被 UV 光照射而引起的特性变化的曲线图。

[0052] 图 14(a) 和 (b) 分别是举例说明现有的氧化物半导体 TFT 的结构截面图。

### 具体实施方式

[0053] 首先要说明的是,具备氧化物半导体 TFT 的现有的半导体装置中,在半导体装置内部反复反射的杂散光对 TFT 造成的影响。

[0054] 图 14(a) 是举例说明具备现有的氧化物半导体 TFT 的半导体装置 3001 的截面图,其中该氧化物半导体 TFT 具有底栅结构。图示的 TFT 结构例如已在专利文献 2 中公开。

[0055] 半导体装置 3001 具有基板 42、形成在基板 42 之上的栅极电极 44、覆盖栅极电极 44 的栅极绝缘膜 46、形成在栅极绝缘膜 46 之上的氧化物半导体层 48、源极电极 50 和漏极电极 52。氧化物半导体层 48 具有沟道区域 48c、和配置在沟道区域 48c 两侧的源极接触区域 48s 和漏极接触区域 48d。沟道区域 48c 隔着栅极绝缘膜 46 与栅极电极 44 重叠。源极接触区域 48s 与源极电极 50 接触,漏极接触区域 48d 与漏极电极 52 接触。另外,在基板 42 的背面(与形成有 TFT 的面相反的一侧的表面)侧设置有背光源,不过此处并未图示。

[0056] 在半导体装置 3001,从背光源出射的光(背光)中,向着氧化物半导体层 48 沿基板 42 的法线方向 D 前进的光 60a 被栅极电极 44 反射,不会入射到氧化物半导体层 48。不过,背光中没有被栅极电极 44 反射而入射到半导体装置 3001 内的光的一部分 60b,在源极电极(或源极总线)50、漏极电极(或漏极配线)52 和栅极电极(或栅极配线)44 等金属的表面反复反射,可能会入射到沟道区域 48c。本说明书中,将像光 60b 那样在半导体装置内部反复反射(多重反射)的光称为“杂散光”。另外,此处以背光为例进行了说明,但对于外来光从基板 42 侧入射到半导体装置 3001 内部的情况也是同样的。

[0057] 另外,专利文献 1 公开的氧化物半导体 TFT3002 中,如图 14(b) 所示,在氧化物半导体层 48 与源极电极 50 之间,以及氧化物半导体层 48 与漏极电极 52 之间,形成有用于改善接触性的金属氧化物层 54、56。不过,这并不会减少光对沟道区域 48c 的入射。本申请发明人经过调查发现,金属氧化物层 54、56 对可见光的反射率例如估计为 20% 左右。因此,即使设置金属氧化物层 54、56,也难以充分地抑制杂散光的多重反射。另外,半导体装置 3002 中,沟道区域 48c 的一部分不与栅极电极 44 重叠,所以还存在背光直接入射到沟道区域 48c 的可能。

[0058] 另一方面,专利文献 2 中还提出了在氧化物半导体 TFT 的观察者侧,即比源极电极和漏极电极靠上方之处配置遮光层的方案,不过此处并未图示。因而,利用遮光层,能够抑制从观察者侧入射到半导体装置中的光进入氧化物半导体层。不过,因为遮光层配置在源极和漏极电极的上方,所以并不能抑制从背面基板中未形成栅极电极的区域透射而入射到半导体装置中的光(图 14(a) 中的光 60b) 经反复反射从而入射到氧化物半导体层。

[0059] 并且,背光等光即使不从氧化物半导体 TFT 的附近入射,若从半导体装置内的某处入射,也可能在源极总线等配线的表面上一边反复反射一边前进至氧化物半导体 TFT 的附近。专利文献 1 和 2 中公开的技术方案,并不能抑制这样的光入射到氧化物半导体层。

[0060] 针对这一点,本申请发明人发现,通过在氧化物半导体层与氧化物半导体 TFT 的

源极电极、漏极电极以及源极总线之间设置对可见光的反射率低的低反射率层,能够减少上述杂散光。另外,发明人还发现,作为低反射率层,通过使用由源极电极和漏极电极中包含的金属与氧化物半导体的氧化还原反应而形成的层,能够在维持接触性的同时实现由杂散光引起的 TFT 的特性降低,而且不会导致制造工序变得复杂,从而实现本发明。

[0061] (第一实施方式)

[0062] 以下参照附图对本发明的半导体装置的第一实施方式进行说明。本实施方式的半导体装置具有薄膜晶体管(氧化物半导体 TFT),该薄膜晶体管包括由氧化物半导体构成的活性层。另外,本实施方式的半导体装置只要具有氧化物半导体 TFT 即可,可以广泛包括有源矩阵基板、各种显示装置、电子设备等。

[0063] 此处,以具有氧化物半导体 TFT 作为开关元件的 TFT 基板为例进行说明。本实施方式的 TFT 基板能够适用于液晶显示装置。

[0064] 图 1(a) 和 (b) 是本实施方式的半导体装置 1001 的截面图和俯视图。

[0065] 本实施方式的半导体装置(TFT 基板)1001 中,具有包括多个像素部 101 的显示区域 100 和形成在显示区域以外的区域中的端子配置区域(未图示)。

[0066] 各像素部 101 中设置有:沿着像素的列方向延伸的源极总线 13s、沿着像素的行方向延伸的栅极总线 3g 和氧化物半导体 TFT103。本实施方式中栅极总线 3g 包括栅极电极 3a。氧化物半导体 TFT103 配置在源极总线 13s 与栅极总线 3g 的交叉点的附近。另外,半导体装置 1001 还可以具有 CS 电容。

[0067] 各源极总线 13s 延伸至显示区域 100 的端部,在源极·栅极连接部 107,同与栅极电极由同一膜形成的配线(称为“栅极连接配线”)3c 电连接。栅极连接配线 3c 进一步延伸至端子配置区域,在未图示的端子部(源极端子)与外部配线连接。另一方面,栅极总线 3g 延伸至端子配置区域,在端子部(栅极端子)与外部配线连接,不过此处并未图示。

[0068] 氧化物半导体 TFT103 的氧化物半导体层 7 与源极电极 13as 和漏极电极 13ad 分别连接。源极电极 13as 与对应的源极总线 13s 连接。漏极电极 13ad 与像素电极 19 连接。另外,氧化物半导体层 7 中形成沟道的区域(沟道区域)7c 被配置成与栅极电极 3a 重叠。

[0069] 从基板 1 的法线方向看时,氧化物半导体层 7 与源极电极 13as 的至少一部分、漏极电极 13ad 的至少一部分以及源极总线 13s 的至少一部分重叠。图示的例子中,氧化物半导体层 7 具有与源极电极 13as、源极总线 13s 和漏极电极 13ad 的整体图案重叠的图案。另外,氧化物半导体层 7 可以分离为多个图案,包括位于源极电极 13as 和漏极电极 13ad 之下的图案和位于源极总线 13s 之下的图案。

[0070] 接着,参照图 1(b) 对氧化物半导体 TFT103 的截面结构进行说明。

[0071] 图 1(b) 表示半导体装置 1001 的氧化物半导体 TFT103 的沿 I-I' 线的截面。

[0072] 氧化物半导体 TFT103 包括设置在基板 1 之上的栅极电极 3a、覆盖栅极电极 3a 的栅极绝缘层 5 和形成在栅极绝缘层 5 上的氧化物半导体层 7。本实施方式中,氧化物半导体层 7 例如是 In-Ga-Zn-O 类半导体(IGZO)层。氧化物半导体层 7 包括沟道区域 7c、和分别配置在沟道区域 7c 两侧的源极接触区域 7s 和漏极接触区域 7d。沟道区域 7c 隔着栅极绝缘层 5 与栅极电极 3a 重叠。氧化物半导体层 7 的源极接触区域 7s 之上设置有源极电极 13as。在源极接触区域 7s 与源极电极 13as 之间形成有低反射层 4s,源极电极 13as 经低反射层 4s 与源极接触区域 7s 电连接。低反射层 4s 也形成在氧化物半导体层 7 与源极总线

13s 之间。另外,在氧化物半导体层 7 的漏极接触区域 7d 之上设置有漏极电极 13ad。在漏极接触区域 7d 与漏极电极 13ad 之间形成有低反射层 4d,漏极电极 13ad 经低反射层 4d 与漏极接触区域 7d 电连接。

[0073] 本说明书中,“低反射层 4s、4d”指的是这样的层,即,包含源极总线 13s、源极电极 13as 和漏极电极 13ad 中所含的金属元素(例如钛)和氧化物半导体层 7 中所含的金属元素(例如钼),并且对可见光的反射率比源极总线 13s、源极电极 13as 和漏极电极 13ad 低的层。本实施方式中的低反射层 4s、4d 是例如由源极总线 13s、源极电极 13as 和漏极电极 13ad 中所含的金属元素与氧化物半导体层 7 的氧化物半导体发生氧化还原反应而形成的反应层。

[0074] 氧化物半导体 TFT103 被形成在源极电极 13as、源极总线 13s 和漏极电极 13ad 之上的层间绝缘层 20 所覆盖。层间绝缘层 20 的结构和材料并不特别限定。本实施方式中的层间绝缘层 20 包括第一层间绝缘层(钝化膜)20A 和形成在第一层间绝缘层 20A 之上的第二层间绝缘层 20B。

[0075] 第二层间绝缘层 20B 之上配置有像素电极 19。像素电极 19 在形成于第一层间绝缘层 20A 和第二层间绝缘层 20B 的接触孔内与漏极电极 13ad 连接。

[0076] 本实施方式中,栅极电极 3a 的沟道长度方向上的宽度 G,大于源极电极 13as 的沟道区域 7c 侧的端部与漏极电极 13ad 的沟道区域 7c 侧的端部之间的沟道长度方向上的距离(看上去的沟道长度)L。另外,栅极电极 3a 被配置成:在从基板 1 的背面侧观看时,与整个沟道区域 7c、源极接触区域 7s 的一部分以及漏极接触区域 7d 的一部分重叠,即不设置所谓偏移区域。通过这样的结构,能够有效地抑制从基板 1 透射的背光直接入射到氧化物半导体层 7 的沟道区域 7c。

[0077] 本实施方式的半导体装置 1001 在源极总线 13s、源极电极 13as 和漏极电极 13d 的基板侧设置有低反射层 4s、4d,因此具有以下优点。

[0078] 如图 1(b) 所示,入射到半导体装置 1001 内部的背光或太阳光等光 29 的一部分,在低反射层 4s、4d 与栅极电极 3a 或栅极总线 3g 之间被多重反射。低反射层 4s、4d 的反射率比源极电极 13as 等金属层的反射率小,所以光 29 的强度在多重反射的期间得到降低。因而,由于多重反射的作用,能够将入射到沟道区域 7c 的光的量抑制为比现有技术中小。

[0079] 像这样,根据本实施方式,能够抑制氧化物半导体 TFT103 因光而劣化,能够提高可靠性。

[0080] 从基板 1 的法线方向看时,低反射层 4s 优选从源极电极 13as 的沟道区域 7c 侧的端部向漏极电极 13ad 侧延伸距离  $D_s$  而覆盖沟道区域 7c 的一部分。同样地,低反射层 4d 优选从漏极电极 13ad 的沟道区域 7c 侧的端部向源极电极 13as 侧延伸距离  $D_d$  而覆盖沟道区域 7c 的一部分。该情况下,需要控制距离  $D_s$  和距离  $D_d$ ,以使得低反射层 4s 和 4d 不会彼此接触。即,距离  $D_s$  与  $D_d$  之和设定为小于沟道长度 L。由此,能够抑制光 29 在源极电极 13as 和漏极电极 13ad 的沟道区域 7c 侧的侧面反射。因而,能够有效地减少光 29 入射到沟道区域 7c。

[0081] 低反射层 4s 的端部与源极电极 13as 的端部之间的沟道长度方向上的距离  $D_s$  优选为例如  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。同样地,低反射层 4d 的端部与漏极电极 13ad 的端部之间的沟道长度方向上的距离  $D_d$  优选为例如  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。若距离  $D_s$ 、 $D_d$  为

0.1  $\mu\text{m}$  以上,则能够可靠地减少源极电极 13as 和漏极电极 13ad 的沟道区域 7c 侧的侧面上的光的反射。另一方面,若距离  $D_s$ 、 $D_d$  超过 1  $\mu\text{m}$ ,则可能会无法确保沟道长度(即,反射层 4s 的沟道区域 7c 侧的端部与反射层 4d 的沟道区域 7c 侧的端部之间的沟道长度方向上的距离)。

[0082] 低反射层 4s 优选形成为与源极电极 13as 的整个下表面接触。由此,能够抑制源极电极 13as 的下表面上光 29 的反射,所以能够获得更为显著的效果。根据同样的理由,低反射层 4d 优选形成为与漏极电极 13ad 的整个下表面接触。另外,低反射层 4s 优选形成为与源极总线 13s 的下表面中的至少位于栅极电极 3a 和栅极连接配线 3c 附近的部分接触,由此,能够更有效地抑制入射光的多重反射。为了更加有效地进行抑制,将低反射层 4s 形成为与源极总线 13s 的整个下表面接触。

[0083] 接着,对本实施方式中低反射层 4s、4d 的组分进行说明。

[0084] 如后文所述,本实施方式中,在氧化物半导体层 7 之上,形成成为源极总线 13s、源极电极 13as 和漏极电极 13ad 的金属膜,并通过进行退火处理而在氧化物半导体层 7 与金属膜之间形成低反射层 4s、4d。此处,作为源极总线 13s、源极电极 13as 和漏极电极 13ad 的材料(金属材料)使用钛,作为氧化物半导体使用 IGZO,将退火温度设定于 350 $^{\circ}\text{C}$  而形成反射层 4s、4d,调查其组分以下进行说明。

[0085] 图 2 表示利用俄歇电子能谱法对低反射层 4s、4d 中钛与钪的结合状态进行分析而得的结果。图 2 是横轴表示从源极总线(钛层)13s 的上表面起的深度,纵轴表示检测强度。

[0086] 根据分析结果,能够确认低反射层 4s、4d 中,钛处于氧化物结合态,钪处于金属结合态。这表示,低反射层 4s、4d 是作为配线材料的钛与作为氧化物半导体的 IGZO 之间发生了氧化还原反应,由于同时发生了钛的氧化和钪的还原而形成的反应层。该反应所生成的反应层的组分为,例如 Ti39%、In7%、Ga6%、Zn1%、O47%。

[0087] 调查所获得的低反射层对可见光的反射率,例如为 16%,可知其是 Ti 层对可见光的反射率(30%)的大致 1/2。低反射层和 Ti 层对可见光的反射率例如使用分光光度计而测得。此处,使用美能达公司制的分光光度计 CM-2002,在包含正反射的模式(SCI 模式)下,从氧化物半导体层侧测定低反射层或 Ti 层下表面的反射率。

[0088] 另外,专利文献 1 中,将 IGZO 层与源极和漏极电极层叠,例如在 350 $^{\circ}\text{C}$  下进行退火处理,从而在 IGZO 层与源极电极和漏极电极之间形成金属氧化物层。该金属氧化物层,如后文详述的那样,是在由退火气氛中的氧导致氧化反应的同时形成的,在这一点上与本实施方式的低反射层不同。另外,专利文献 1 中栅极电极的沟道长度方向的宽度小于沟道区域的沟道长度,所以从基板透射的背光可能会直接入射到氧化物半导体层。而且,在形成 TFT 的区域(TFT 形成区域)内形成岛状的氧化物半导体层,并为了改善氧化物半导体层与电极间的接触性,在氧化物半导体层的源极接触区域和漏极接触区域形成金属氧化物层。因而,该结构中,在 TFT 形成区域以外的区域中,难以抑制源极总线下表面上光的反射。

[0089] 接着,参照附图对半导体装置 1001 的制造方法的一例进行说明。

[0090] 图 3(a) ~ (h) 分别是用于说明在基板 1 上形成氧化物半导体 TFT103 的方法的工序截面图。

[0091] 首先,如图 3(a) 所示,在基板 1 上形成栅极电极(厚度:例如 Ti/Al/Ti 层叠膜 330nm) 3a 和栅极总线(未图示)。作为基板 1 例如能够使用玻璃基板等透明绝缘性基板。

栅极总线和栅极电极 3a 能够在利用溅射法于基板 1 上形成栅极配线膜之后,利用光刻法进行栅极配线膜的图案化而形成。此处,作为栅极配线膜,使用从基板 1 侧起依次具有钛膜、铝膜和钛膜的三层结构的层叠膜。另外,作为栅极配线膜例如也可以使用钛、钼、钽、钨、铜等单层膜或包括它们的层叠膜或者合金膜等。

[0092] 然后,如图 3(b) 所示,以覆盖栅极总线和栅极电极 3a 的方式形成栅极绝缘层 5。栅极绝缘层 5 可按如下方式形成,即,利用 CVD 法形成绝缘膜,并对利用光刻法对其进行图案化而形成。作为绝缘膜,可以为氧化硅膜、氮化硅膜或氧化氮化硅膜,也可以是它们的层叠膜。此处,使用从基板 1 侧起依次具有氮化硅膜和氧化硅膜的层叠膜(厚度:375nm)。像这样,若栅极绝缘层 5 的上表面由氧化硅构成,则即使在形成于其上的氧化物半导体层产生氧缺陷的情况下,也能够从氧化硅填补氧,因此是优选的方式。

[0093] 接着,如图 3(c) 所示,在栅极绝缘层 5 之上形成氧化物半导体层 7。具体而言,使用溅射法在栅极绝缘层 5 上形成例如厚度为 10nm 以上 300nm 以下的 IGZO 膜。之后,利用光刻法对 IGZO 膜进行图案化,获得氧化物半导体层 7。氧化物半导体层 7 的图案,包括:位于栅极电极 3a 之上、成为沟道区域的部分;和配置于源极总线、源极电极和漏极电极之下的部分。氧化物半导体层 7 优选具有配置在之后形成的源极总线、源极电极和漏极电极的整体图案之下的图案。此处,作为氧化物半导体层 7,形成了以 1:1:1 的比例含有 In(铟)、Ga(镓)和 Zn(锌)的 In-Ga-Zn-O 类半导体层(IGZO 层),但 In、Ga 和 Zn 的比例也可以适当选择。

[0094] 代替 IGZO 膜,也可以使用其它氧化物半导体膜来形成氧化物半导体层 7。例如可以使用 Zn-O 类半导体(ZnO)膜、In-Zn-O 类半导体(IZO)膜、Zn-Ti-O 类半导体(ZTO)膜、Cd-Ge-O 类半导体膜、Cd-Pb-O 类半导体膜等。作为氧化物半导体膜,优选使用非晶氧化物半导体膜。这是因为,其能够在低温下制造并且能实现高迁移率。

[0095] 接着,如图 3(d) 所示,在氧化物半导体层 7 之上形成源极总线(未图示)、源极电极 13as 和漏极电极 13ad(例如厚度为 30nm 以上 150nm 以下的钛单层膜)。源极总线、源极电极 13as 和漏极电极 13ad 配置在氧化物半导体层 7 的上表面。氧化物半导体层 7 之中成为沟道区域的区域 7c 不被这些配线所覆盖,露出在外。

[0096] 源极总线、源极电极 13as 和漏极电极 13ad,例如按照如下方式形成,即,利用溅射法沉积金属膜、并对该金属膜利用光刻法进行图案化而形成。作为金属膜,此处使用钛(Ti)膜。作为金属膜也可以使用层叠膜,这样的层叠膜以钛膜作为下层并在其之上具有由铝、钼、钽、钨、铜或它们的合金所构成的膜。这种情况下,作为下层的钛膜的厚度例如为 30nm 以上 150nm 以下。若钛膜为 30nm 以上,则能够在后继工序中形成规定厚度的低反射层,并且将没有与氧化物半导体层反应的钛作为源极总线残留下来。

[0097] 在作为金属膜使用层叠膜的情况下,层叠膜中与氧化物半导体层 7 的上表面接触的层(最下层)优选是钛膜。这样能够得到反射率更低的低反射层。另外,代替钛膜使用铝膜、钼膜等,也能够得到抑制反射率的效果。

[0098] 然后,如图 3(e) 所示,在源极总线、源极电极 13as 和漏极电极 13ad 之上形成第一层间绝缘层(钝化膜)20A。此处,作为第一层间绝缘层 20A,利用 CVD 法形成氧化硅膜、氮化硅膜、氧化氮化硅膜或它们的层叠膜。第一层间绝缘层 20A 的厚度优选为 100nm 以上 500nm 以下。

[0099] 接着,在大气气氛中于 200 ~ 400℃ 的温度区域内进行 2 小时的退火处理。由此,如图 3(f) 所示,在源极总线 13s、源极电极 13as 与氧化物半导体层 7 之间形成低反射层 4s、在漏极电极 13ad 与氧化物半导体层 7 之间形成低反射层 4d。之后,在第一层间绝缘层 20A 设置使漏极电极 13ad 的表面的一部分露出的开口部 14A。

[0100] 退火处理中,源极总线 13s、源极电极 13as 和漏极电极 13ad 中所含的金属(钛)从与氧化物半导体层 7 的界面处扩散到氧化物半导体层 7 侧。其结果,扩散的钛与氧化物半导体层 7 的 IGZO 之间发生氧化物还原反应,在钛被氧化的同时,IGZO 中的铟被还原成金属铟。该反应产生的反应层成为低反射层 4s、4d。

[0101] 这样,低反射层 4s、4d 包含退火处理中由于与配线材料反应而还原的金属铟。从透明的 IGZO 侧入射的光在低反射层 4s、4d 上的反射率,由低反射层 4s、4d 的折射率  $n$  和衰减系数  $\kappa$  决定。在想要通过配置低反射层 4s、4d 来抑制源极电极 13as 等金属膜的反射时,例如使低反射层 4s、4d 的衰减系数  $\kappa$  大于 IGZO 的  $\kappa$  ( $\kappa \approx 0$ ),并且小于金属(配线材料)的  $\kappa$  (钛:例如 2 ~ 3) 即可。当如上所述低反射层 4s、4d 包含金属铟时,能够使其  $\kappa$  大于 0 并且小于金属的  $\kappa$ ,所以表现出防止反射的效果。

[0102] 在使钛与 IGZO 反应而形成低反射层 4s、4d 的情况下,退火处理的温度更加优选为 300℃ 以上 400℃ 以下。进一步优选的是 350℃ 以上 400℃ 以下。这是因为,退火温度越高越能够降低反射率。根据本申请发明人的研究可知,在 280℃ 下进行 1 小时退火处理而得到的反射层的反射率为 25%,在 350℃ 下进行 1 小时退火处理而得到的反射层的反射率为 16%,与退火处理前的反射率(30%) 相比得到大幅降低。

[0103] 另外,专利文献 1 公开的方法中,由于在源极和漏极配线、氧化物半导体层露出的状态下进行退火处理,所以在这些配线与氧化物半导体层的界面产生的反应层中,因与配线材料的金属发生氧化还原反应而被还原的金属铟(金属结合性的铟),会在退火气氛中的氧的作用下被再次氧化。当金属铟被氧化时,其金属性结合变成共价结合,成为更加透明的层(即  $\kappa \approx 0$ )。像这样,专利文献 1 的方法所形成的反应层中实质上不包含金属铟,其衰减系数  $\kappa$  变得与 IGZO 的  $\kappa$  大致相等,在与  $\kappa$  较大的金属膜的界面上不能有效防止反射。对于这一点,本实施方式中,在被钝化膜覆盖的状态下进行退火,所以能够防止铟的金属结合性因与退火气氛中的氧反应而恢复成共价结合性。因而,本实施方式的方法所形成的低反射层 4s、4d 包含金属铟,所以其  $\kappa$  大于 IGZO 的  $\kappa$  ( $\kappa \approx 0$ ) 且小于配线材料的金属的  $\kappa$ ,能够表现出较高的防止反射的效果。

[0104] 本实施方式中,在形成低反射层 4s、4d 时,钛的一部分不仅在氧化物半导体层 7 内在厚度方向上扩散,在横向方向(与基板 1 平行的方向)上也会扩散。因此,低反射层 4s 的沟道区域 7c 侧的端部比源极电极 13as 的沟道区域 7c 侧的端部向漏极电极 13ad 侧延伸距离  $D_s$ 。同样地,低反射层 4d 的沟道区域 7c 侧的端部比漏极电极 13ad 的沟道区域 7c 侧的端部向源极电极 13as 侧延伸距离  $D_d$ 。如上所述,距离  $D_s$ 、 $D_d$  优选为 0.1  $\mu\text{m}$  以上 1.0  $\mu\text{m}$  以下。距离  $D_s$ 、 $D_d$  可通过调整退火条件(退火温度和时间)来进行控制。

[0105] 接着,如图 3(g) 所示,在第一层间绝缘层 20A 之上,例如使用正型感光树脂膜形成第二层间绝缘层 20B(厚度:例如为 2  $\mu\text{m}$ )。第二层间绝缘层的 20B 优选为由有机材料构成的层。之后,在第二层间绝缘层 20B 设置使漏极电极 13ad 的表面的一部分露出的开口部 14B。

[0106] 接着,如图 3(h) 所示,形成像素电极 19。此处,在第二层间绝缘层 20B 之上和开口部 14B 内,例如利用溅射法沉积导电膜。作为导电膜,例如可以使用 ITO(铟锡氧化物)膜(厚度:50~200nm)、IZO 膜或 ZnO 膜(氧化锌膜)等透明导电膜。接着,利用光刻法对导电膜进行图案化而得到像素电极 19。像素电极 19 被配置成在开口部 14B 内与漏极电极 13ad 电连接。由此,制成具有氧化物半导体 TFT103 的半导体装置 1001。

[0107] 本实施方式的氧化物半导体 TFT103 的形成方法并不限于上述方法。例如参照图 4(a)~(c) 在下文中说明的那样,成为氧化物半导体层的氧化物半导体膜(IGZO 膜)与成为源极总线、源极电极和漏极电极的金属膜(例如钛膜)能够同时图案化。

[0108] 首先使用与参照图 3(a) 和 (b) 说明的上述方法同样的方法,在基板 1 之上形成栅极总线、栅极电极 3a 和栅极绝缘层 5。

[0109] 接着,如图 4(a) 所示,在栅极绝缘层 5 之上,依次沉积氧化物半导体膜 7' 和金属膜 13'。金属膜 13' 可以是钛膜也可以是层叠膜,这样的层叠膜在钛膜之上具有由钼、钽、钨、铜或它们的合金所构成的膜。

[0110] 然后,如图 4(b) 所示,利用光刻法对氧化物半导体膜 7' 和金属膜 13' 同时进行图案化。由此,得到由氧化物半导体层 7 和金属层 13 构成的层叠膜。

[0111] 接着,如图 4(c) 所示,通过使用了半曝光技术的光刻法,将金属层 13 中位于氧化物半导体层 7 的沟道区域 7c 上的部分除去。由此,使沟道区域 7c 露出,并使金属层 13 分离为漏极电极 13ad 与源极总线(未图示)以及源极电极 13as。

[0112] 之后,使用与参照图 3(e)~(h) 说明的上述方法同样的方法,获得氧化物半导体 TFT103。

[0113] 接着,对本实施方式的半导体装置 1001 中连接部 107 的结构进行说明。图 5(a)~(c) 分别是举例说明连接部 107 的结构截面图,表示了沿图 1 所示的 II-II' 线的截面。

[0114] 图 5(a) 所示的结构中,与栅极电极 3a 由相同的导电膜形成的栅极连接配线 3c,在设置于栅极绝缘层 5 的接触孔内经氧化物半导体层 7 和低反射层 4s 与源极总线 13s 连接。

[0115] 本实施方式中,由于氧化物半导体层 7 配置于源极总线 13s 的整个下表面,所以如图 5(a) 所示,源极总线 13s 与栅极连接配线 3c 之间存在氧化物半导体层 7 和低反射层 4s。

[0116] 氧化物半导体层 7 的电阻高于金属材料,所以若使用图 5(a) 这样的连接部 107,存在连接电阻增大的问题。因此,需要考虑到连接电阻而进行设计。另外,为了降低连接电阻,优选使用电阻比氧化物半导体低的金属材料或像素电极材料来连接源极总线 13s 和栅极连接配线 3c。不过,若使用金属材料或像素电极材料,则由于最小加工尺寸等受到制约,连接部 107 的尺寸可能会变大。因而,在像素的开口率可能降低,液晶面板的位于显示区域的周缘的区域(边框区域)的尺寸可能会增大的情况下,优选使用图 4(a) 那样结构的连接部 107。

[0117] 图 5(b) 表示使用由像素电极材料(ITO、IZO 等)构成的导电层 19c 来连接源极总线 13s 和栅极连接配线 3c 的结构之一例。图 5(b) 所示的连接部 108 中,导电层 19c 与像素电极由同一透明导电膜图案化而形成。通过这样的结构,能够使用低电阻的像素电极材料,所以能够使连接电阻低于图 5(a) 所示的结构。

[0118] 该结构中,连接部 108 中产生的阶差比以往大出氧化物半导体层的厚度。因此,难以由利用溅射法形成的导电层 19c 来充分覆盖连接部 108 中产生的阶差(接触孔的深度)。



尤其是,在连接部 107 中,若源极总线 13s 的端部与氧化物半导体层 7 的端部被设计成从基板 1 的法线方向看时对齐,则光刻中的重合、蚀刻中的偏移等工艺上的偏差,会导致形成为氧化物半导体层 107 的端部相比源极总线 13s 的端部更靠内侧的悬空(hanging)形状。当形成这样的形状时,在连接部 107 的接触孔的侧壁,导电层 19c 可能会断线。因而,优选设计成:从基板 1 的法线方向上看时,连接部 108 中源极总线 13s 的端部位于氧化物半导体层 7 的上表面之上。由此,形成了具有锥形形状的接触孔,所以能够确保必要的工艺余量,能够抑制因导电层 19c 断线导致连接不良。

[0119] 或者,如图 5(c) 所示,也可以具备:用于将栅极连接配线 3c 与导电层 19c 连接的第一连接部 109a;和用于将导电层 19c 与源极总线 13s 连接的第二连接部 109b。由此,连接部 109a、109b 所需要的面积虽然增大,但能够更可靠地连接源极总线 13s 与栅极连接配线 3c,而不会增大连接电阻。

[0120] (第二实施方式)

[0121] 以下对本发明的半导体装置的第二实施方式进行说明。本实施方式中,在氧化物半导体层 7 上具有用于保护沟道区域 7c 的蚀刻阻挡层 9。

[0122] 图 6 是本实施方式的半导体装置 1002 中氧化物半导体 TFT203 的截面图。为简单起见,对与图 1 中同样的结构要素标注同一标记省略其说明。另外,半导体装置 1002 的俯视图与图 1 所示的俯视图相同,故省略。

[0123] 本实施方式的氧化物半导体 TFT203 中,如图 6 所示,以与氧化物半导体层 7 的上表面中成为沟道区域 7c 的部分接触的方式,形成有蚀刻阻挡层 9。蚀刻阻挡层 9 只要形成为与氧化物半导体层 7 的上表面中的至少沟道区域 7c 接触即可。源极和漏极电极 13as、13ad 配置在蚀刻阻挡层 9 和氧化物半导体层 7 之上。源极总线(未图示)的至少一部分也配置在氧化物半导体层 7 之上。氧化物半导体层 7 与源极总线、源极电极 13as 和漏极电极 13ad 之间,形成有低反射层 4s、4d。该实施方式中,源极总线、源极电极 13as 和漏极电极 13ad 的下表面之中与蚀刻阻挡层 9 接触的区域以外的区域,与低反射层 4s、4d 接触。低反射层 4s、4d 的组分可以与参照图 2 说明的上述组分相同。

[0124] 本实施方式也与上述实施方式同样地,源极总线、源极电极 13as 和漏极电极 13ad 的下表面与低反射层 4s、4d 接触,所以能够抑制入射到半导体装置 1002 的光在源极总线、源极电极 13as、漏极电极 13ad、栅极总线和栅极电极 3a 的表面上反复反射而入射到氧化物半导体层 7 的沟道区域 7c。另外,从基板 1 的背面看时,沟道区域 7c 被栅极电极 3a 遮光,所以能够抑制来自基板 1 的背面侧的光直接入射到沟道区域 7c。

[0125] 从基板 1 的法线方向观察时,低反射层 4s 的沟道区域 7c 侧的端部 E1 优选比源极电极 13as 中与氧化物半导体层 7 接触的部分的沟道区域 7c 侧的端部 E2 更位于漏极电极 14ad 侧。即,低反射层 4 的一部分优选配置于蚀刻阻挡层 9 的下方。同样地,低反射层 4d 的沟道区域 7c 侧的端部 E3 优选比漏极电极 13ad 中与氧化物半导体层 7 接触的部分的沟道区域 7c 侧的端部 E4 更位于源极电极 13as 侧。由此,能够抑制光 29 在源极电极 13as 和漏极电极 13ad 中与蚀刻阻挡层 9 的侧壁接触的部分反射。因而,能够有效地减少光 29 入射到沟道区域 7c。端部 E1 与端部 E2 之间的沟道长度方向上的距离 Ds 为例如  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。同样地,端部 E3 与端部 E4 之间的沟道长度方向上的距离 Dd 为例如  $0.1\ \mu\text{m}$  以上  $1.0\ \mu\text{m}$  以下。

[0126] 另外,用蚀刻阻挡层 9 来保护氧化物半导体层 7 的至少沟道区域 7c,所以尤其是在用于将源极电极 13as 与漏极电极 13ad 分离的蚀刻工序中,能够抑制对氧化物半导体层 7 的工艺损伤。因而,能够有效地抑制氧化物半导体层 7 劣化(低电阻化)。

[0127] 蚀刻阻挡层 9 只要是绝缘膜即可,优选使用  $\text{SiO}_2$  膜等氧化物膜。当使用氧化物膜时,在氧化物半导体层 7 中产生氧缺陷的情况下,能够利用氧化物膜中所含的氧来恢复氧缺陷,所以能够有效地降低氧化物半导体层 7 的氧缺陷。

[0128] 本实施方式的半导体装置 1002 中的源极·栅极连接部的结构,可以与参照图 5(a)~(c) 说明的上述任一结构相同。

[0129] 接着,对本实施方式的半导体装置 1002 的制造方法的一例进行说明。

[0130] 首先,图 7(a)~(h) 分别是用于说明在基板 1 上形成氧化物半导体 TFT203 的方法的工序截面图。为简单起见,对与图 6 中同样的结构要素标注同一标记省略其说明。

[0131] 首先,如图 7(a)~(c) 所示,在玻璃基板等基板 1 之上,形成栅极总线、栅极电极 3a、栅极绝缘层 5 和氧化物半导体层 7。它们的形成方法和材料,可以与参照图 3(a)~(c) 说明的上述方法相同。

[0132] 接着,如图 7(d) 所示,在氧化物半导体层 7 的成为沟道区域的区域上形成蚀刻阻挡层 9。此处,在氧化物半导体层 7 和栅极绝缘膜 5 之上,通过 CVD 法沉积作为蚀刻阻挡层的绝缘膜之后,利用光刻法进行绝缘膜的图案化,得到蚀刻阻挡层 9。作为绝缘膜,能够使用氧化硅膜、氮化硅膜、氧化氮化硅膜或它们的层叠膜。绝缘膜的厚度例如为 30nm 以上 300nm 以下。通过形成蚀刻阻挡层 9,能够抑制在之后进行的用于分离源极电极和漏极电极的蚀刻工序之中,氧化物半导体层 7 上产生工艺损伤。因而,能够抑制因蚀刻损伤而导致 TFT 特性劣化。不过,在与不形成蚀刻阻挡层 9 的情况下(图 3),工序数增多,生产率降低。

[0133] 接着,如图 7(e) 所示,在蚀刻阻挡层 9 上和氧化物半导体层 7 上形成源极电极和漏极电极(例如厚度为 30nm 以上 150nm 以下的钛单层膜)13as、13ad,在氧化物半导体层 7 上形成源极总线(未图示)。然后,在源极总线、源极电极 13as 和漏极电极 13ad 之上,作为钝化膜而形成第一层间绝缘层(厚度:100nm 以上 500nm 以下)20A。

[0134] 源极总线、源极电极 13as 和漏极电极 13ad 配置成与氧化物半导体层 7 的上表面接触。源极总线、源极电极 13as 和漏极电极 13ad 的形成方法和材料,可以与参照图 3(d) 说明的上述方法和材料相同。另外,第一层间绝缘层 20A 的形成方法和材料,可以与参照图 3(e) 说明的上述方法和材料相同。

[0135] 接着,在大气气氛中于 200~400°C 的温度区域内进行 2 小时的退火处理。由此,如图 7(f) 所示,在源极电极 13as 与氧化物半导体层 7 之间形成低反射层 4s,在漏极电极 13ad 与氧化物半导体层 7 之间形成低反射层 4d。之后,在第一层间绝缘层 20A 设置使漏极电极 13ad 的表面的一部分露出的开口部 14A。

[0136] 接着,如图 7(g) 和 (h) 所示,形成第二层间绝缘层 20B(例如为正型感光树脂膜)和像素电极 19。它们的材料的形成方法,可以与参照图 3(g) 和图 3(h) 说明的上述材料和方法相同。由此,制成具有氧化物半导体 TFT203 的半导体装置 1002。

[0137] 本实施方式的半导体装置的结构并不限于图 6 所示的结构。例如,图 8 所示的半导体装置 1003 中,源极电极 13as 在形成于蚀刻阻挡层 9 的开口部内经低反射层 4s 与氧化物半导体层 7 连接。通过采用这样的结构,能够进一步减少用于分离源极电极和漏极电极

的蚀刻工序中对氧化物半导体层 7 的损伤。不过,由于低反射层 4s 仅配置在源极电极 13as 的下表面的一部分,所以抑制杂散光的效果小于图 6 所示的半导体装置 1002。另外漏极电极 13ad 也可以在形成于蚀刻阻挡层 9 的开口部内经低反射层 4d 与氧化物半导体层 7 连接,不过此处并未图示。

[0138] 图 9(a) ~ (c) 是举例说明半导体装置 1003 的源极·栅极连接部的结构的截面图。源极·栅极连接部中,例如如图 9(a) 所示,源极总线(源极配线)13s 经低反射层 4s 和氧化物半导体层 7 与栅极连接配线 3c 电连接。或者,也可以如图 9(b) 所示,通过导电层 19c 将源极配线 13s 与栅极连接配线 3c 连接。该情况下,在连接部中优选除去氧化物半导体层 7 与源极配线 13s 之间的蚀刻阻挡层 9。由此,在源极配线 13s 的下表面形成了低反射层 4s,所以能够抑制光在源极配线 13s 与栅极连接配线 3c 之间多重反射。进一步地,如图 9(c) 所示,也可以形成:将导电层 19c 与栅极连接配线 3c 连接的第一连接部;和将导电层 19c 与源极配线 13s 连接的第二连接部。该情况下,在第二连接部中优选除去氧化物半导体层 7 与源极配线 13s 之间的蚀刻阻挡层 9。由此,在源极配线 13s 的下表面形成了低反射层 4s,所以能够抑制光在源极配线 13s 与第一连接部的栅极连接配线 3c 之间多重反射。

[0139] (第三实施方式)

[0140] 以下对本发明的半导体装置的第三实施方式进行说明。本实施方式的半导体装置是具有氧化物半导体 TFT,并且作为液晶注入方法使用滴下法制造的液晶显示装置。

[0141] 液晶显示装置具有一对基板和设置于这一对基板之间的液晶层。滴下法中,以包围成为液晶层的区域的方式,在一个基板上涂敷密封材料,并将液晶材料滴下到其内侧。之后,将 2 片基板贴合而形成液晶面板,将液晶面板中被密封材料包围的部分整体填充液晶材料。接着,对密封材料照射紫外光(UV 光)使密封材料固化。

[0142] 在具有氧化物半导体 TFT 的现有的液晶显示装置中,密封材料的固化中使用的 UV 光在 2 片基板之间反复反射,可能会入射到氧化物半导体 TFT 的沟道区域。当 UV 光射入沟道区域时,如下文说明的那样,是导致 TFT 特性劣化的主要原因。因此,现有技术中不能将 TFT 配置在密封材料的附近,存在显示区域以外的区域(边框区域)面积增大的问题。

[0143] 图 13 是对氧化物半导体 TFT 的沟道区域照射 UV 光前与照射后的电压-电流特性的曲线图。特性评价中使用的氧化物半导体 TFT 例如是具有图 14(a) 所示的现有的 TFT 结构的 IGZO-TFT。根据图 13 可知,当对氧化物半导体 TFT 的沟道区域照射了 UV 光时,上升电压和阈值电压存在向负侧(低电压侧)漂移的趋势。因而,在将氧化物半导体 TFT 例如作为像素驱动用 TFT 使用的情况下,写入到像素电极的电位的保持特性劣化,可能会引起亮度不均或闪烁等显示不良。因而,需要采取对策,使得在使滴下法中使用的密封材料或后述的真空法中使用的光固化树脂固化时的光,不会成为杂散光而照射到氧化物半导体 TFT 的沟道区域。

[0144] 因此,本实施方式中为了减少入射到密封材料附近的光的多重反射,在涂敷了密封材料的区域与显示区域之间,作为光吸收层(UV 吸收层)形成氧化物半导体层。因此氧化物半导体层吸收 UV 光,所以能够抑制 UV 光反射多重反射而入射到显示区域内。

[0145] 图 10(a) 和 (b) 分别是表示本实施方式的液晶显示装置的周缘部的一部分的俯视图和放大截面图。液晶显示装置 2001 包括液晶层 30、配置在液晶层 30 的背面侧的背面基板 32 和配置在液晶层 30 的观察者侧的正面基板 34。另外,从基板 32 的法线方向看时,

液晶显示装置 2001 具有包括多个像素的显示区域 36 和包围显示区域 36 的边框区域 37。在边框区域 37 形成有用于封入液晶材料的密封部 38。

[0146] 在显示区域 36, 背面基板 32 上设置有氧化物半导体 TFT103。氧化物半导体 TFT103 具有参照图 1 说明的上述结构。取而代之, 也可以具有参照图 6 说明的上述结构。另外, 正面基板 34 上形成有彩色滤光片 (未图示) 和黑矩阵 (遮光层) 35。

[0147] 在边框区域 37, 背面基板 32 上形成有氧化物半导体层 7e。氧化物半导体层 7e 与氧化物半导体 TFT103 的活性层由同一半导体膜 (厚度: 例如 10nm 以上 300nm 以下) 形成。从背面基板 32 的法线方向看时, 氧化物半导体层 7e 优选形成为在密封部 38 与显示区域 36 之间包围显示区域 36。由此, 能够更可靠地降低从液晶面板的周缘部入射到显示区域 36 的光量。另外, 氧化物半导体层 7e 只要配置在密封部 38 的显示区域 36 侧即可, 也可以不将显示区域 36 完全包围。另一方面, 在边框区域 37, 正面基板 34 上形成有黑矩阵 35。从基板 32 的法线方向看时, 密封部 38 形成在黑矩阵 35 和氧化物半导体层 7e 的外侧。

[0148] 液晶显示装置 2001 中, 涂敷在一个基板上的密封材料通过来自外部的 UV 照射光而固化, 成为密封部 38。因而, 对于液晶面板的整个周缘部, 例如从正面基板 34 侧照射 UV 光 39a。所照射的 UV 光的一部分 39b、39c 入射到液晶面板内部, 但会被黑矩阵 35 或氧化物半导体层 7e 吸收, 不会入射到显示区域 36。因而, 能够抑制因在液晶显示装置 2001 内部多重反射而导致 UV 光入射到氧化物半导体 TFT103 的沟道区域。另外, 由于因 UV 光多重反射而引起的杂散光减少, 所以能够减小氧化物半导体 TFT103 与密封部 38 之间的间隔。因而, 能够减小边框区域 37 的面积 (窄边框化)。另外, 根据本实施方式, 能够在形成作为氧化物半导体 TFT103 的活性层的氧化物半导体层时, 使用同一半导体膜来形成氧化物半导体层 7e。因而, 无需增加制造工序数, 就能够抑制因光而导致的 TFT 特性降低。

[0149] 图 11 是表示本实施方式的另一液晶显示装置的周缘部的一部分的放大截面图。为简单起见, 对与图 10 中同样的结构要素标注同一标记省略其说明。

[0150] 液晶显示装置 2002 中, 密封部 38 以其一部分与黑矩阵 35 重叠的方式配置。另外, 在背面基板 34, 形成有依次层叠了氧化物半导体层 7e、低反射层 4e 和金属层 13e 而得的膜 (层叠膜) 41。从基板 32 的法线方向看时, 由氧化物半导体层 7e、低反射层 4e 和金属层 13e 构成的层叠膜 41, 优选形成为在密封部 38 与显示区域 36 之间包围显示区域 36。另外, 这些层只要配置在密封部 38 的显示区域 36 侧即可, 也可以不将显示区域 36 完全包围。

[0151] 本实施方式中的金属层 13e, 以与黑矩阵 35 中与密封部 38 重叠的部分相对的方式配置, 作为光反射层 (UV 反射层) 发挥作用。另外, 氧化物半导体层 7e 的一部分 33 优选不被金属层 13e 覆盖。氧化物半导体层 7e 中不被金属层 13e 覆盖的部分 33 作为光吸收层 (UV 吸收层) 发挥作用。

[0152] 本实施方式中, 氧化物半导体层 7e 与氧化物半导体 TFT103 的活性层也由同一半导体膜形成。另外, 金属层 13e 与源极电极和漏极电极由同一金属膜形成。低反射层 4e 是在金属层 13e 与氧化物半导体层 7e 之间通过退火处理而形成的反应层, 与氧化物半导体 TFT103 的低反射层 4s、4d (图 1) 同时形成。

[0153] 液晶显示装置 2002 中, 涂敷在一个基板上的密封材料的一部分, 通过从外部透过正面基板 34 的 UV 光 39a 直接照射而固化, 剩余的一部分通过从外部透过正面基板 34 后于金属层 13e 的表面反射的光 39b 而固化。

[0154] 本实施方式中也是同样地, UV 光的一部分 39b、39c 入射到液晶面板内部,但会被黑矩阵 35 或氧化物半导体层 7e 吸收,不会入射到显示区域 36。因而,能够抑制因在液晶显示装置 2002 内部多重反射而导致 UV 光入射到氧化物半导体 TFT103 的沟道区域。

[0155] 本实施方式中,密封部 38 以其一部分与黑矩阵 35 的周缘部重叠的方式配置。而且,由于因 UV 光多重反射而引起的杂散光减少,所以能够减小氧化物半导体 TFT103 与密封部 38 之间的间隔。因而,能够减小边框区域 37 的面积(窄边框化)。

[0156] 另外,由氧化物半导体层 7e、低反射层 4e 和金属层 13e 构成的层叠膜 41,也可以作为应对静电用的保护配线或信号线使用。由此,能够实现进一步的窄边框化。

[0157] 根据本实施方式,能够使形成氧化物半导体层 7e、低反射层 4e 和金属层 13e 的工序,与形成氧化物半导体 TFT103 的工程为同一工序。因而,无需增加制造工序数,就能够抑制因光而导致的 TFT 特性降低。

[0158] 如图所示,当氧化物半导体层 7e 的上表面的一部分从金属层 13e 露出时,氧化物半导体层 7e 中不被金属层 13e 覆盖的部分 33 能够作为 UV 吸收层发挥作用,所以能够更有效地降低杂散光。作为 UV 吸收层发挥作用的部分 33,优选配置成比密封部 38 和金属层 13e 靠显示区域 36 侧。另外,在层叠膜 41 的显示区域 36 侧,也可以形成与层叠膜 41 不同的、由氧化物半导体层单层构成的 UV 吸收层。

[0159] (第四实施方式)

[0160] 以下对本发明的半导体装置的第四实施方式进行说明。本实施方式的半导体装置是具有氧化物半导体 TFT,并且作为液晶注入方法使用真空法制造的液晶显示装置。

[0161] 真空法中,首先,以包围成为液晶层的区域的方式,在一个基板上涂敷光固化性的密封材料。此时,预先设置用于之后注入液晶的间隙。接着,将 2 片基板贴合,通过照射 UV 光而使密封材料固化,得到注入前面板。然后,将注入前面板设置于真空容器内抽真空,使注入前面板的内部成为真空状态。接着,将密封材料的间隙部分(注入口)浸入液晶材料内,使真空容器成为大气状态。由此,液晶材料从注入口被注入到面板内部。在注入之后,为了防止液晶材料从注入口漏出,使用会在 UV 光或可见光的作用下固化的光固化树脂(封合材料)将注入口封合。

[0162] 在具有氧化物半导体 TFT 的现有的液晶显示装置中,将密封材料或液晶材料的注入口封合的封合材料的固化中使用的 UV 光等光在面板内部反复反射,可能会入射到氧化物半导体 TFT 的沟道区域。当光入射沟道区域时,成为导致 TFT 特性劣化的主要原因。因此,现有技术中不能将 TFT 配置在密封材料或封合材料的附近,存在边框区域面积增大的问题。

[0163] 为此,本实施方式中,在使用密封材料和封合材料的区域上,形成黑矩阵和由氧化物半导体层、低反射层和金属层构成的层叠膜。由此,能够抑制光的多重反射,并且减小边框区域。

[0164] 图 12(a) 和 (b) 分别是表示本实施方式的液晶显示装置的周缘部的一部分的俯视图和放大截面图。为简单起见,对与图 10 和图 11 中同样的结构要素标注同一标记省略其说明。

[0165] 从基板 32 的法线方向看时,液晶显示装置 2003 具有包括多个像素的显示区域 36 和包围显示区域 36 的边框区域 37。边框区域 37 中,形成有包围液晶层 30 的密封部 38,和

将由密封部 38 所形成的液晶材料的注入封口的封合部 40。

[0166] 在液晶显示装置 2003 的背面基板 34, 形成有依次层叠了由氧化物半导体层 7e、低反射层 4e 和金属层 13e 构成的层叠膜 41。从基板 32 的法线方向看时, 密封部 38 和封合部 40 配置成其一部分与黑矩阵 35 和层叠膜 41 重叠。层叠膜 41 优选形成为将显示区域 36 包围。金属层 13e 以与黑矩阵 35 中与封合部 40 重叠的部分相对的方式配置, 作为光反射层发挥作用。另外, 氧化物半导体层 7e 的上表面的一部分优选不被金属层 13e 覆盖。氧化物半导体层 7e 的上表面中不被金属层 13e 覆盖的部分作为光吸收层收发挥作用。

[0167] 本实施方式中, 氧化物半导体层 7e 与氧化物半导体 TFT103 的活性层也由同一半导体膜形成。另外, 金属层 13e 与源极和漏极电极由同一金属膜形成。低反射层 4e 是在金属层 13e 与氧化物半导体层 7e 之间通过退火处理而形成的反应层, 与氧化物半导体 TFT103 的低反射层 4s、4d (图 1) 同时形成。

[0168] 液晶显示装置 2003 中, 密封材料和封合材料的一部分, 通过从外部透过正面基板 34 的光 (例如 UV 光) 39a 直接照射而固化, 剩余的一部分通过从外部透过正面基板 34 后于金属层 13e 的表面反射的光 39b 而固化。

[0169] 本实施方式中也是同样地, 用于使密封材料或封合材料固化的光的一部分 39b、39c 入射到面板内部, 但会被黑矩阵 35 或氧化物半导体层 7e 吸收, 不会入射到显示区域 36。因而, 能够抑制因在液晶显示装置 2003 内部多重反射而导致 UV 光入射到氧化物半导体 TFT103 的沟道区域。

[0170] 另外, 根据本实施方式, 能够将封合部 40 的一部分配置成与黑矩阵 35 的周缘部重叠。而且, 由于杂散光被降低, 所以能够减小氧化物半导体 TFT103 与密封部 38 和封合部 40 的间隔。因而, 能够减小边框区域 37 的面积 (窄边框化)。

[0171] 另外, 由氧化物半导体层 7e、低反射层 4e 和金属层 13e 构成的层叠膜 41, 也可以作为应对静电用的保护配线或信号线使用。由此, 能够实现进一步的窄边框化。

[0172] 根据本实施方式, 能够使形成氧化物半导体层 7e、低反射层 4e 和金属层 13e 的工序, 与形成氧化物半导体 TFT103 的工程为同一工序。因而, 无需增加制造工序数, 就能够抑制因光而导致的 TFT 特性降低。

[0173] 与上述实施方式同样地, 当氧化物半导体层 7e 的上表面的一部分 33 从金属层 13e 露出时, 该露出部件 33 作为光吸收层发挥作用, 所以能够更有效地降低杂散光。作为光吸收层发挥作用的部分, 优选配置成比封合部 40 和金属层 13e 靠显示区域 36 侧。另外, 在层叠膜 41 的显示区域 36 侧, 也可以形成与层叠膜不同的、由氧化物半导体层单层构成的光吸收层。

[0174] 此外, 在使用真空法的液晶显示装置中, 即使不配置光反射层仅配置光吸收层, 也能够抑制因杂散光导致 TFT 特性降低。作为光吸收层能够使用氧化物半导体层。该情况下, 从基板的法线方向看时, 密封部和封合部优选配置于作为光吸收层的氧化物半导体层和黑矩阵的外侧。

[0175] 工业可利用性

[0176] 本发明能够广泛应用于具有薄膜晶体管的装置, 例如有源矩阵基板等电路基板, 液晶显示装置、有机电致发光 (EL) 显示装置和无机电致发光显示装置等显示装置, 图像传感器装置等摄像装置, 图像输入装置或指纹读取装置等电子装置。尤其是, 可适用于大型的

液晶显示装置等。

- [0177] 附图标记说明
- [0178] 1 基板
- [0179] 3a 栅极电极
- [0180] 3c 栅极连接配线
- [0181] 3g 栅极总线
- [0182] 4s、4d、4e 低反射层
- [0183] 5 栅极绝缘层
- [0184] 7 氧化物半导体层（活性层）
- [0185] 7s 第一接触区域
- [0186] 7d 第二接触区域
- [0187] 7c 沟道区域
- [0188] 7e 氧化物半导体层（光吸收层）
- [0189] 9 蚀刻阻挡层
- [0190] 13as 源极电极
- [0191] 13ad 漏极电极
- [0192] 13s 源极总线
- [0193] 13e 金属层（光反射层）
- [0194] 20 层间绝缘层
- [0195] 20A 第一层间绝缘层（钝化膜）
- [0196] 20B 第二层间绝缘层
- [0197] 19 像素电极
- [0198] 19c 导电层
- [0199] 29、60a、60b 光（可见光）
- [0200] 30 液晶层
- [0201] 32 背面基板
- [0202] 34 正面基板
- [0203] 36 显示区域
- [0204] 37 边框区域
- [0205] 38 密封部
- [0206] 39a、39b、39c 光（UV 光、可见光）
- [0207] 40 封合部
- [0208] 41 层叠膜
- [0209] 103、203 氧化物半导体 TFT
- [0210] 107、108、109 源极・栅极连接部
- [0211] 1001、1002、3001、3002 半导体装置
- [0212] 2001、2002、2003 液晶显示装置

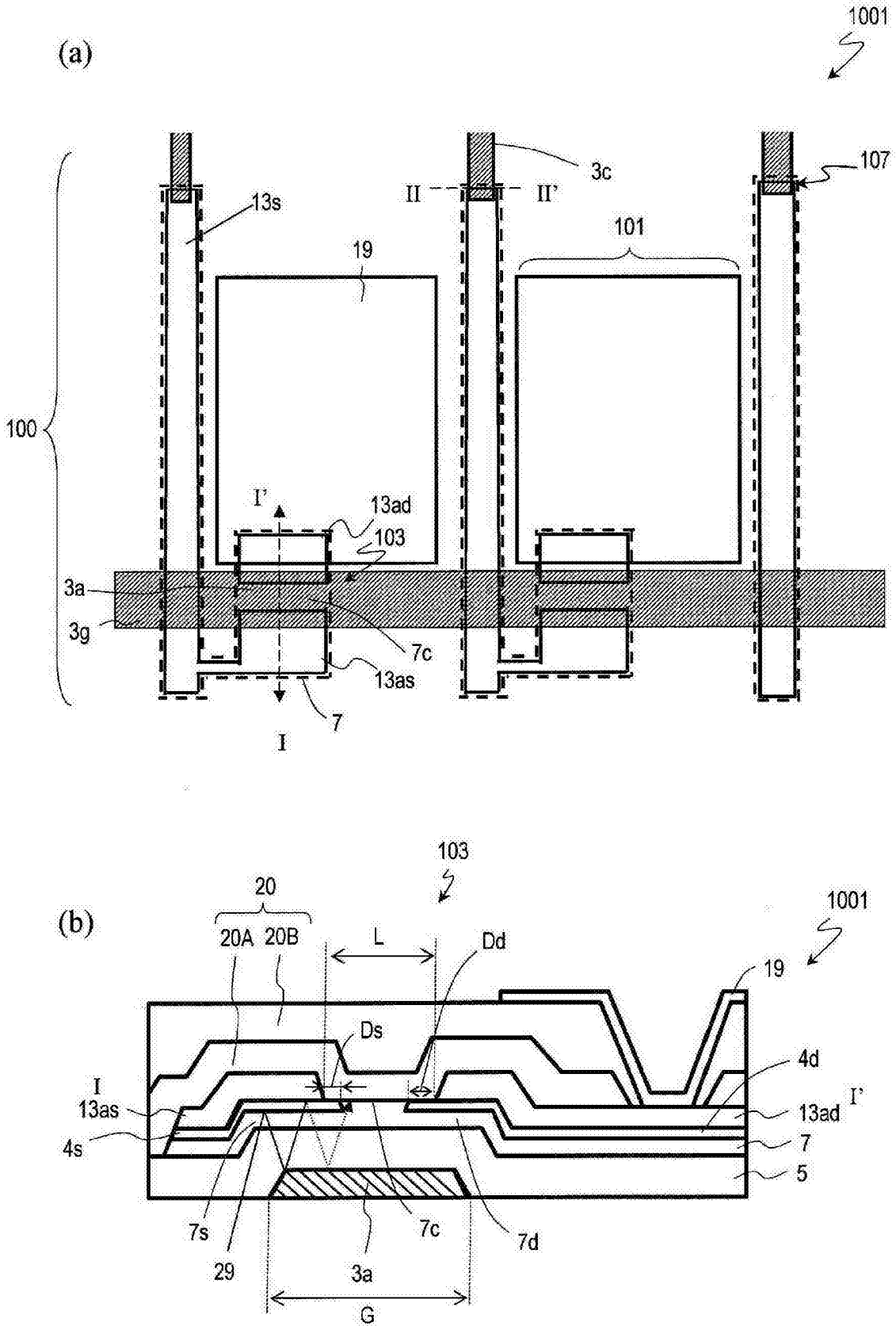


图 1



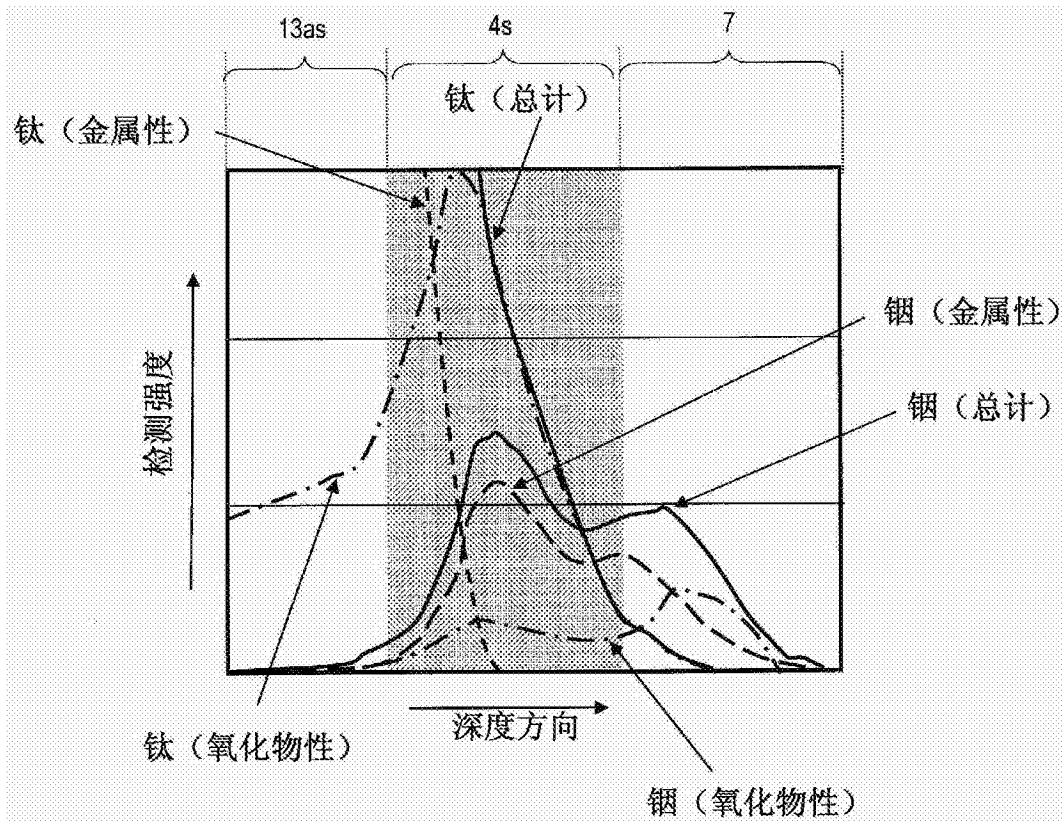


图 2

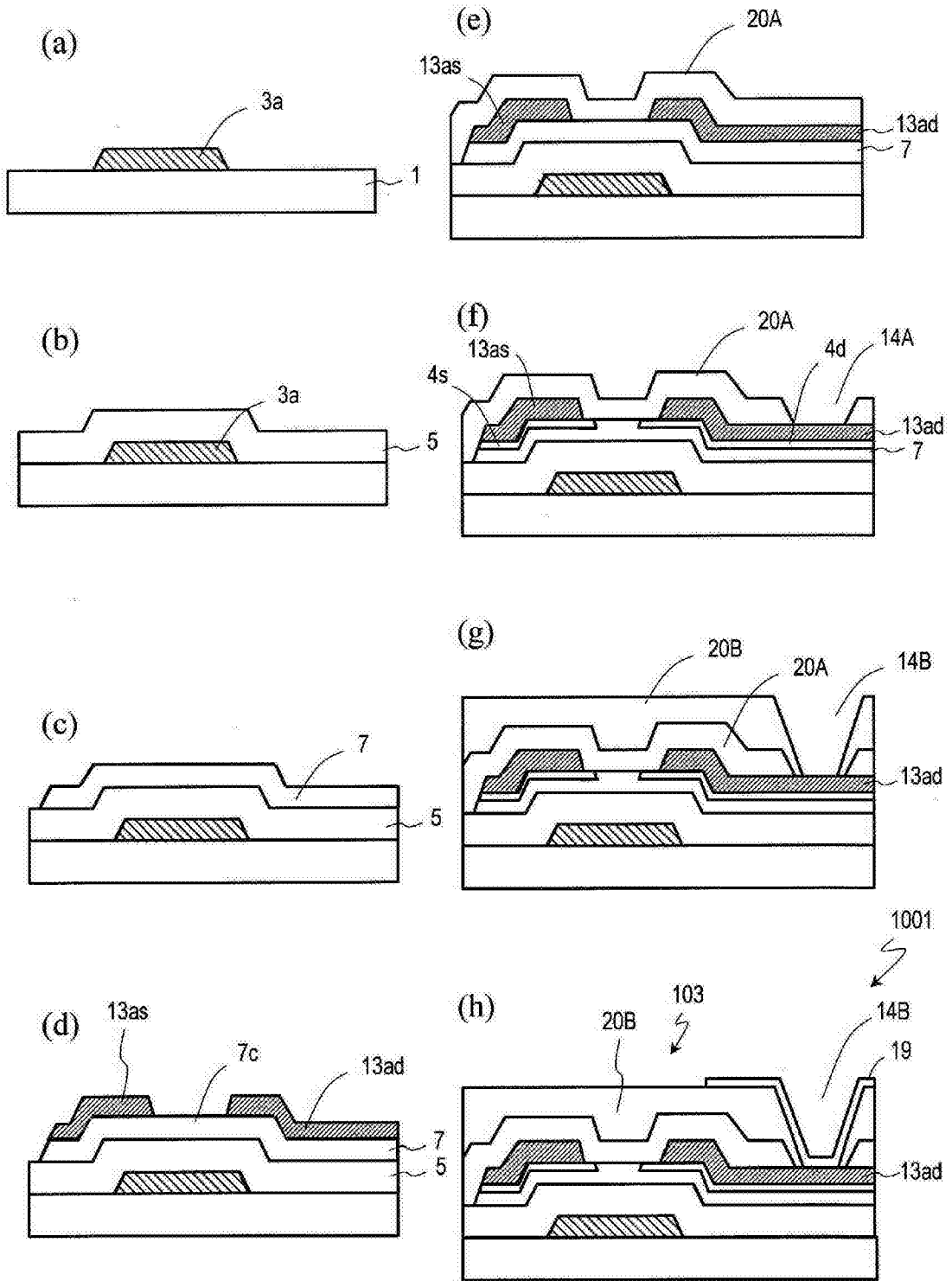


图 3

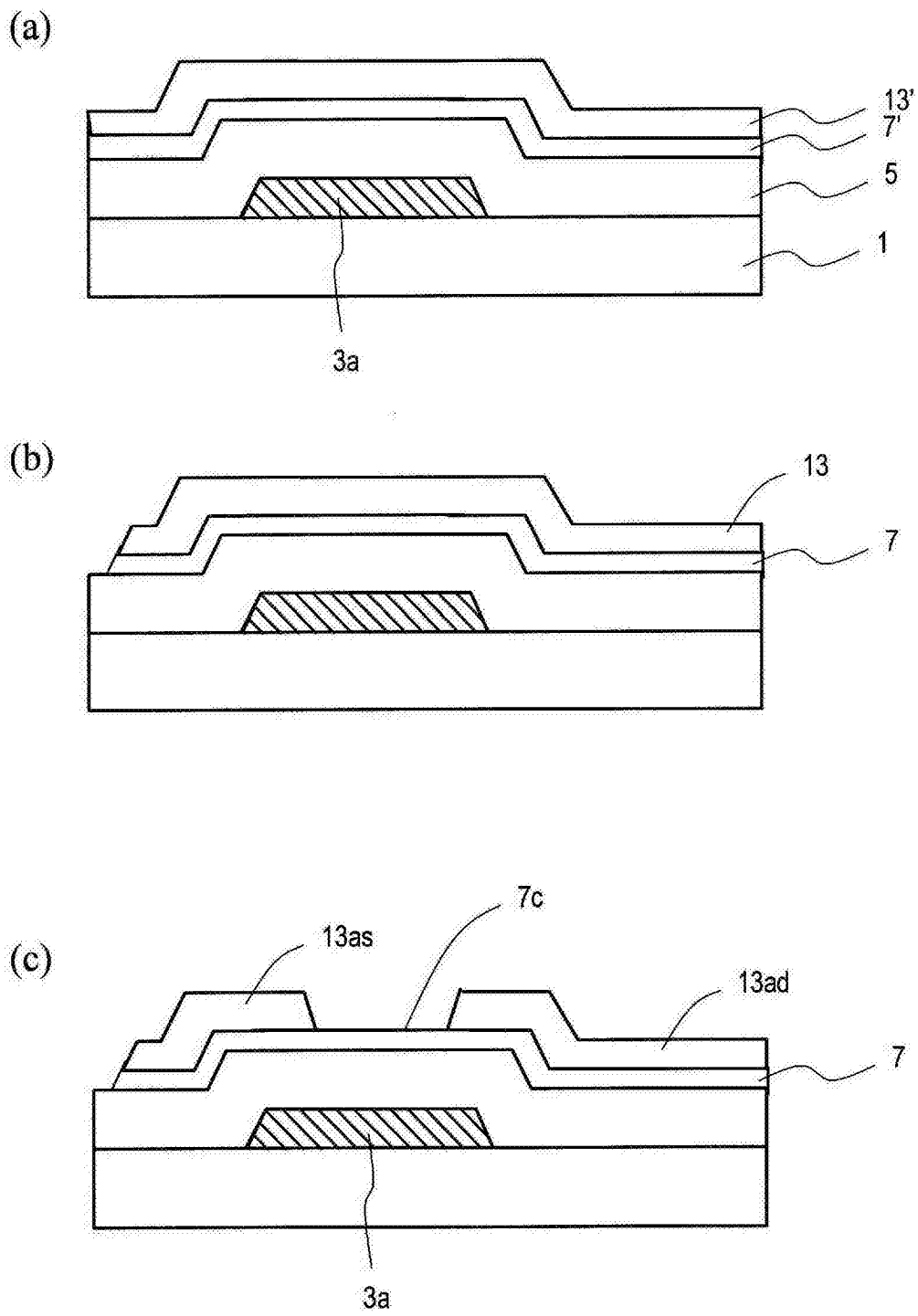


图 4

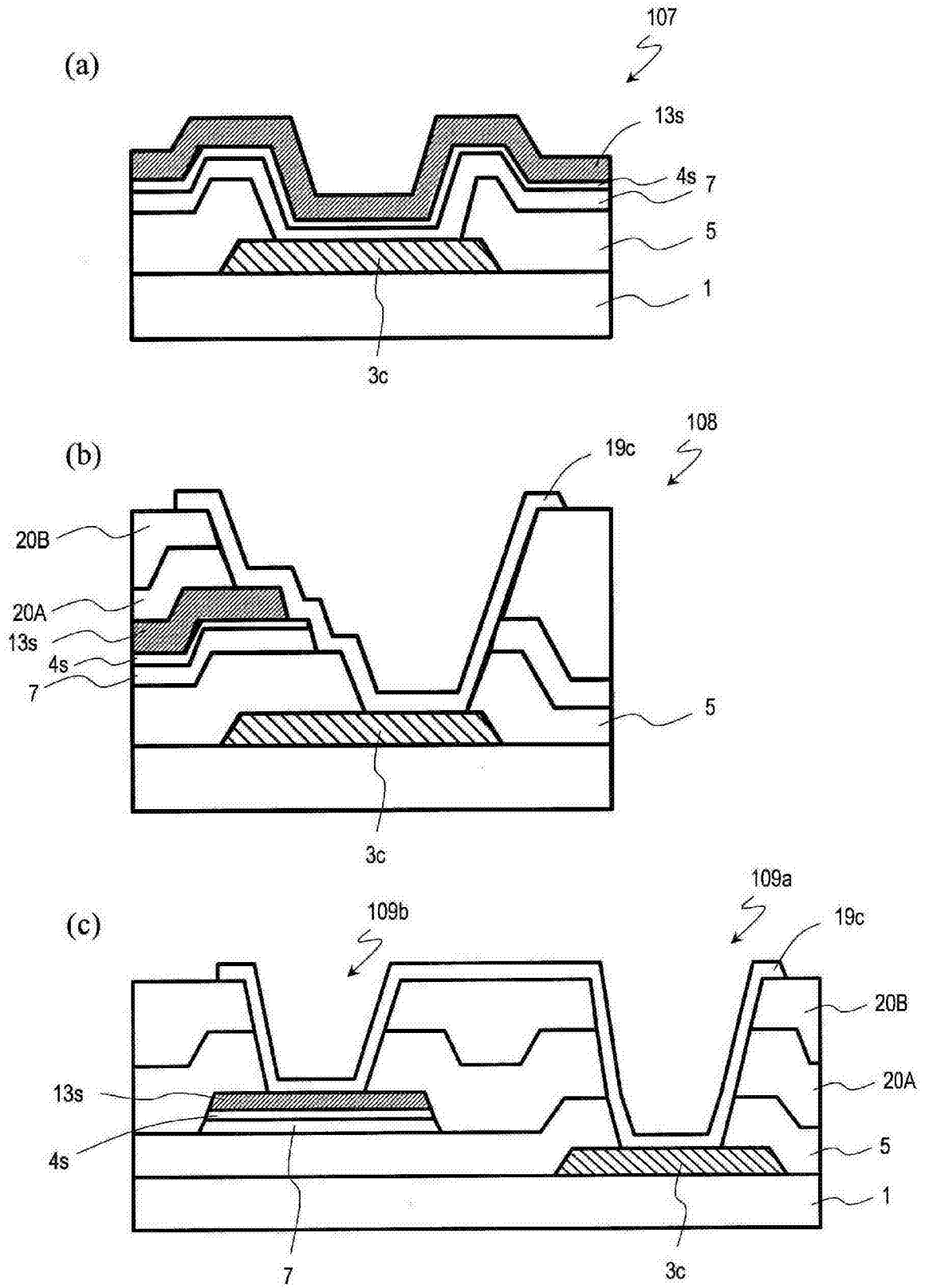


图 5

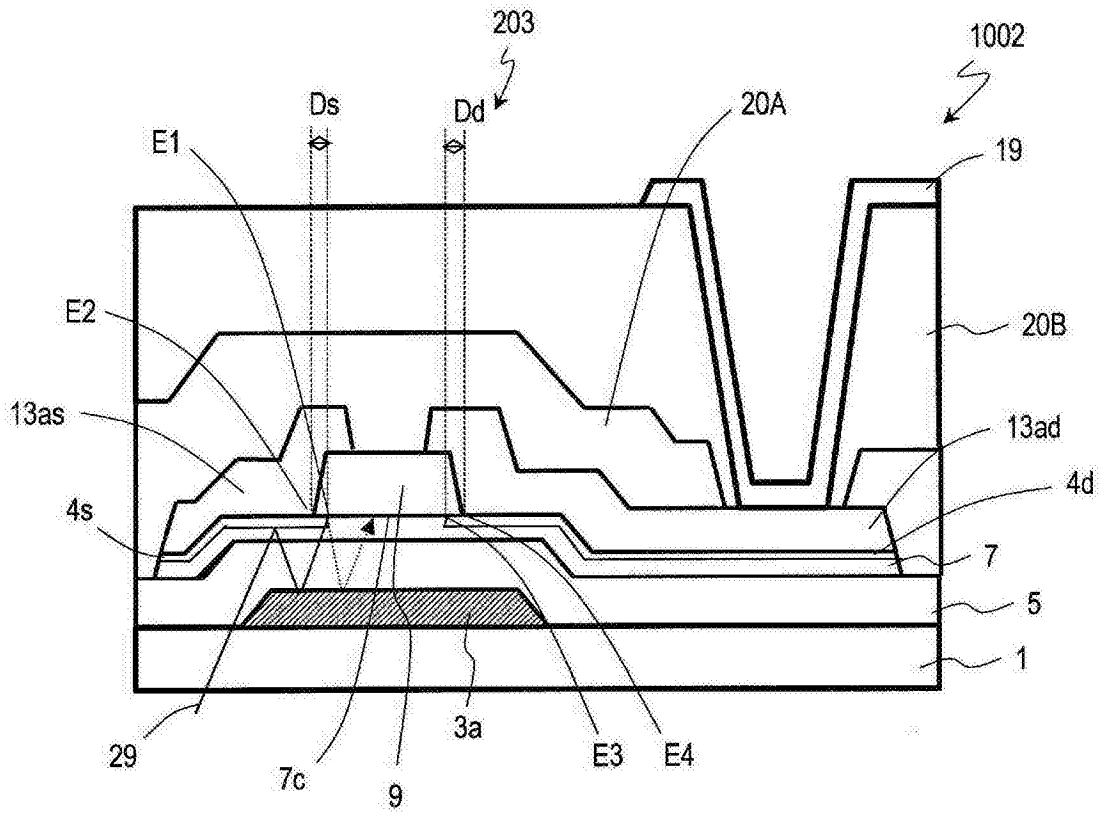


图 6

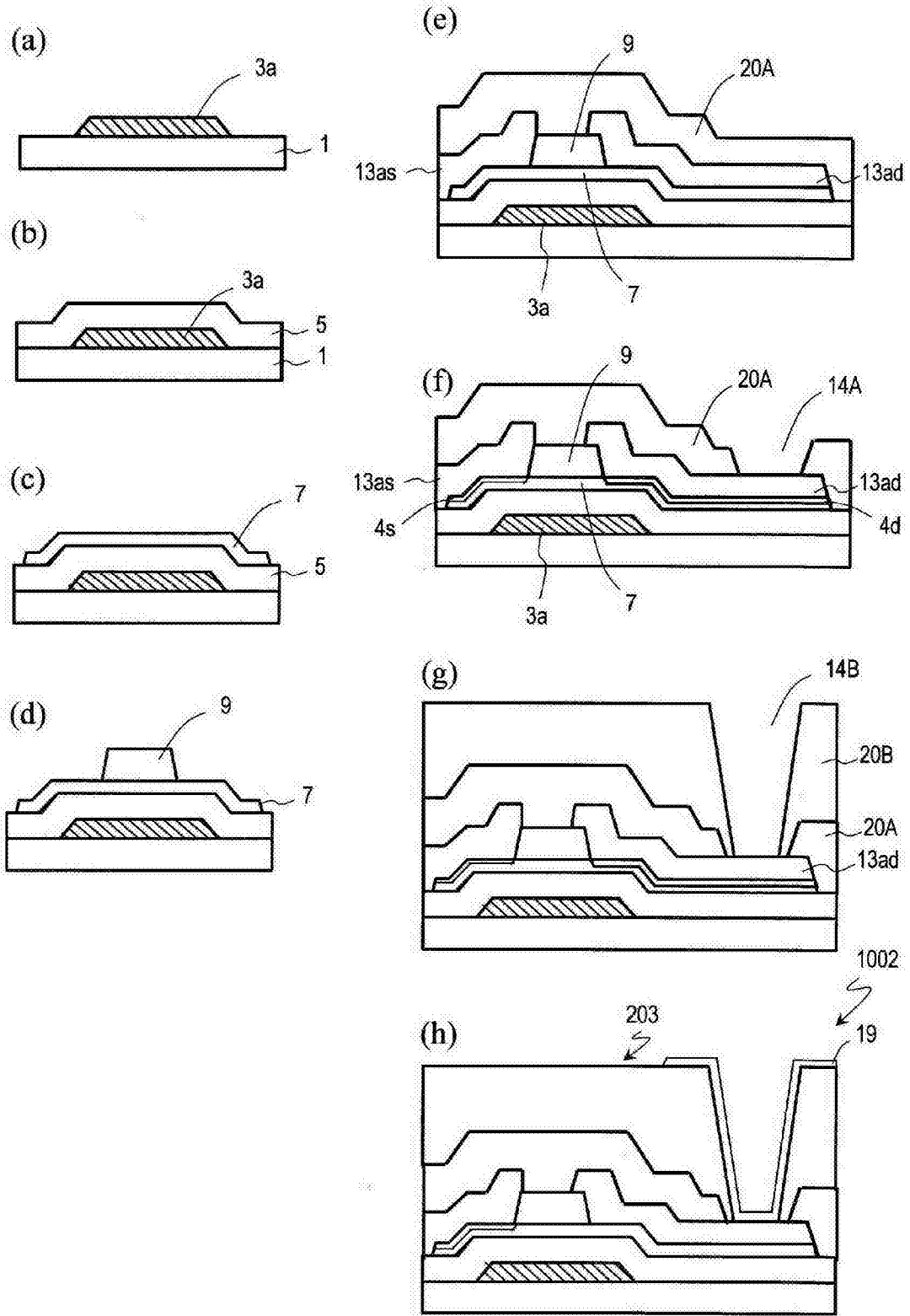


图 7

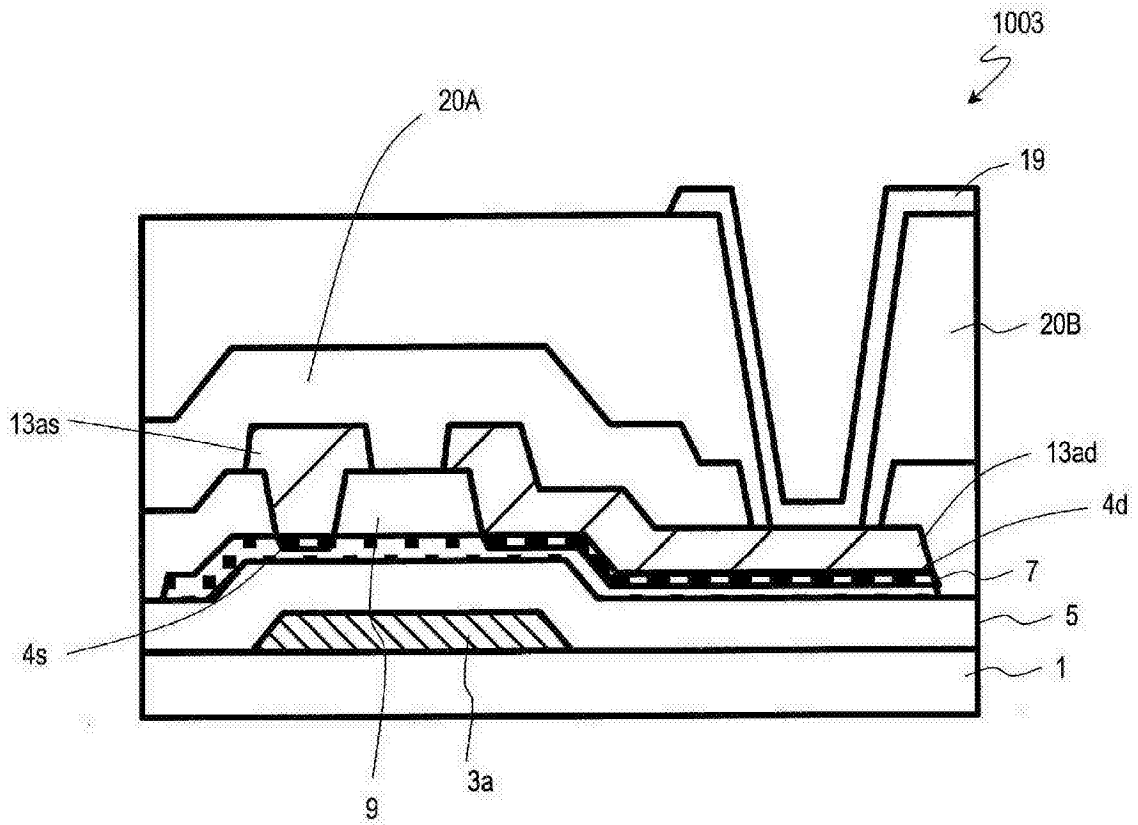


图 8

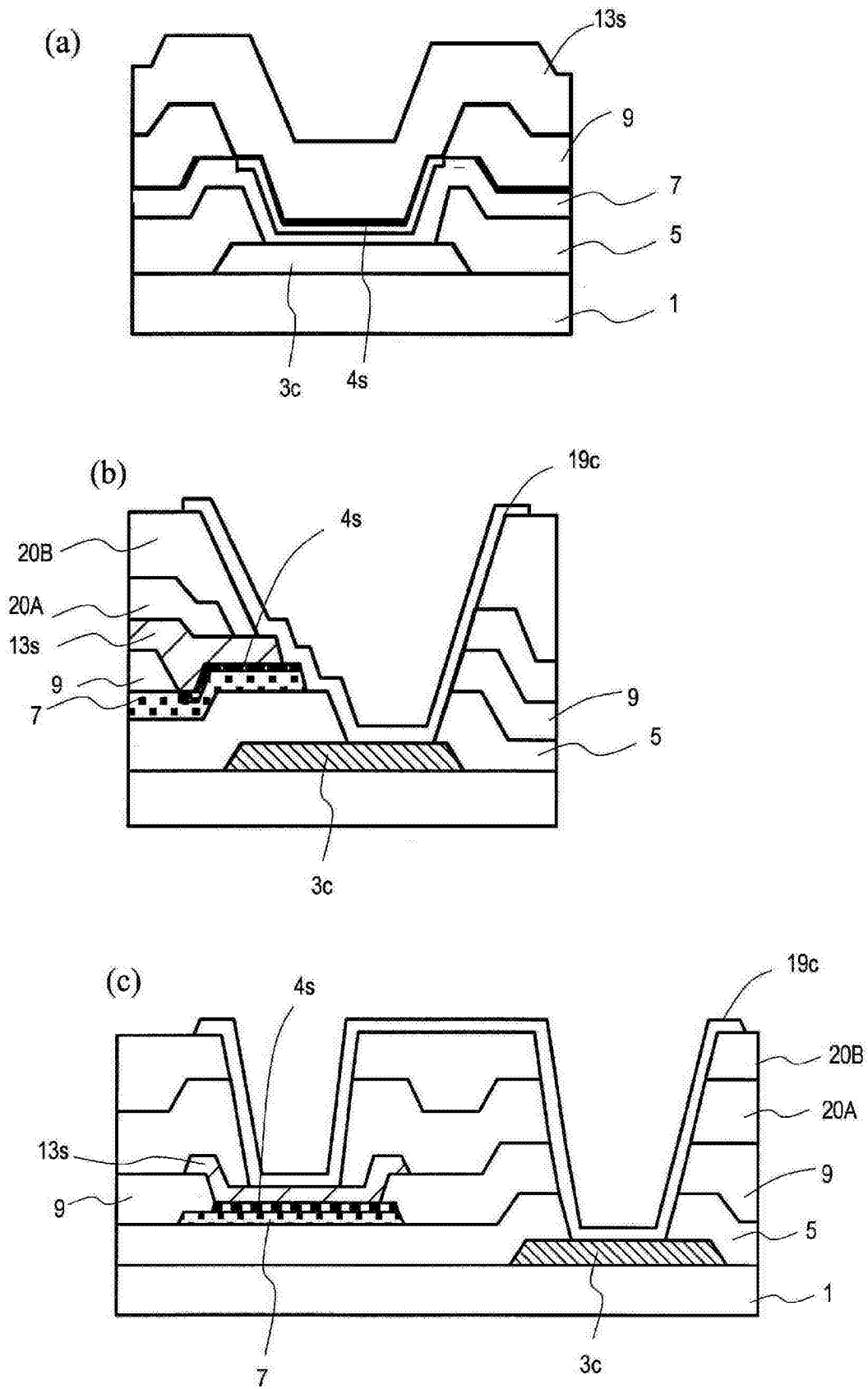


图 9



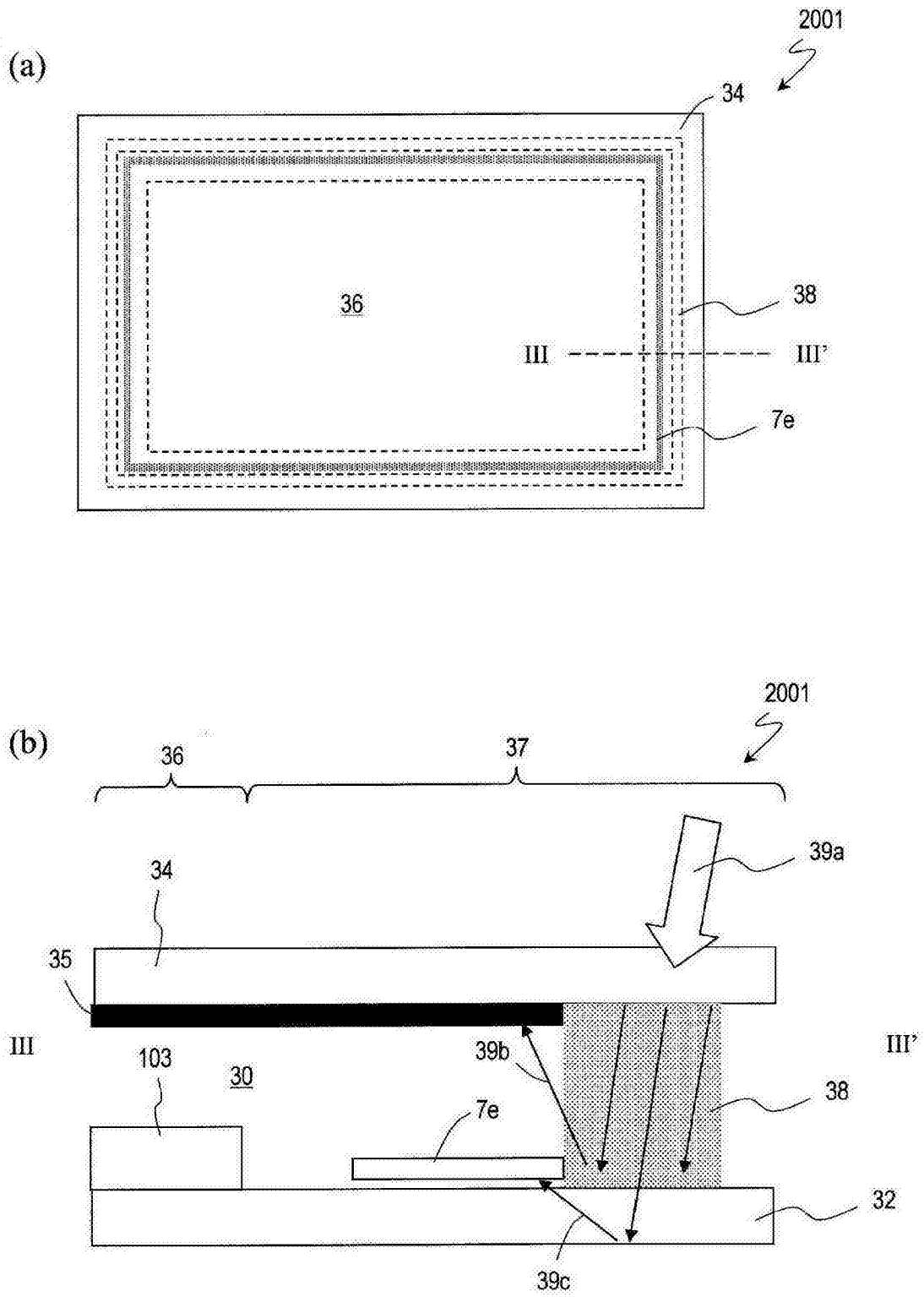


图 10

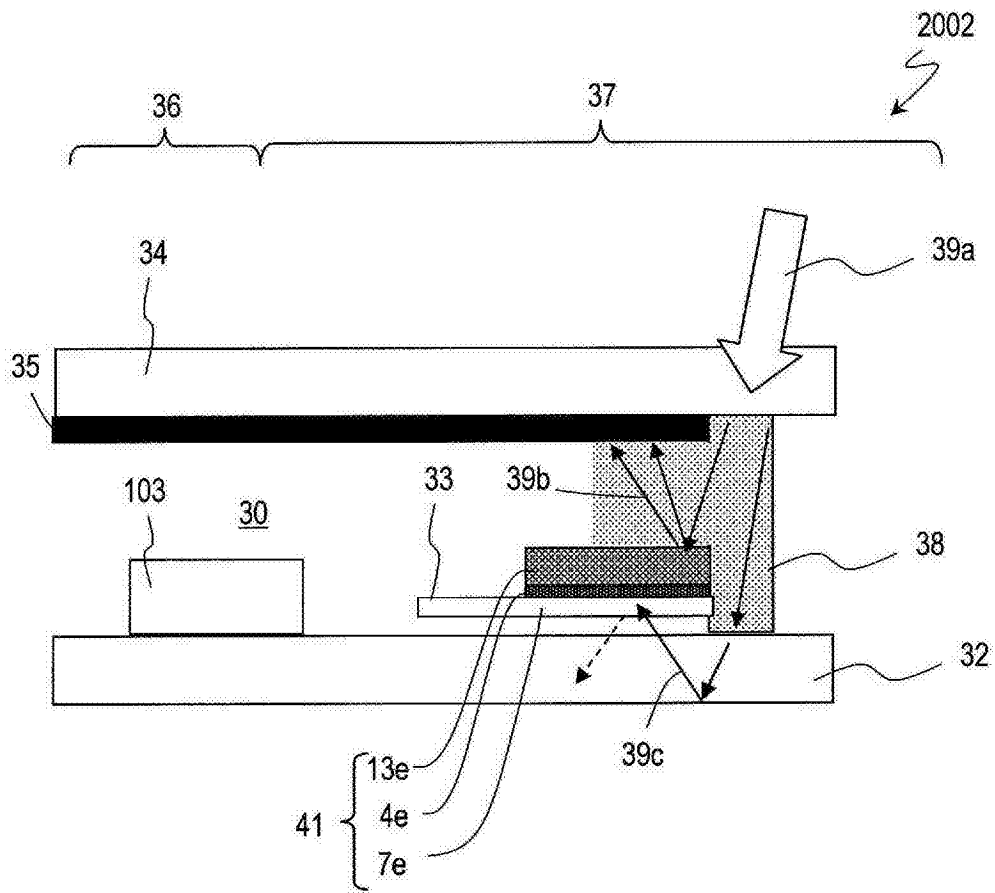


图 11

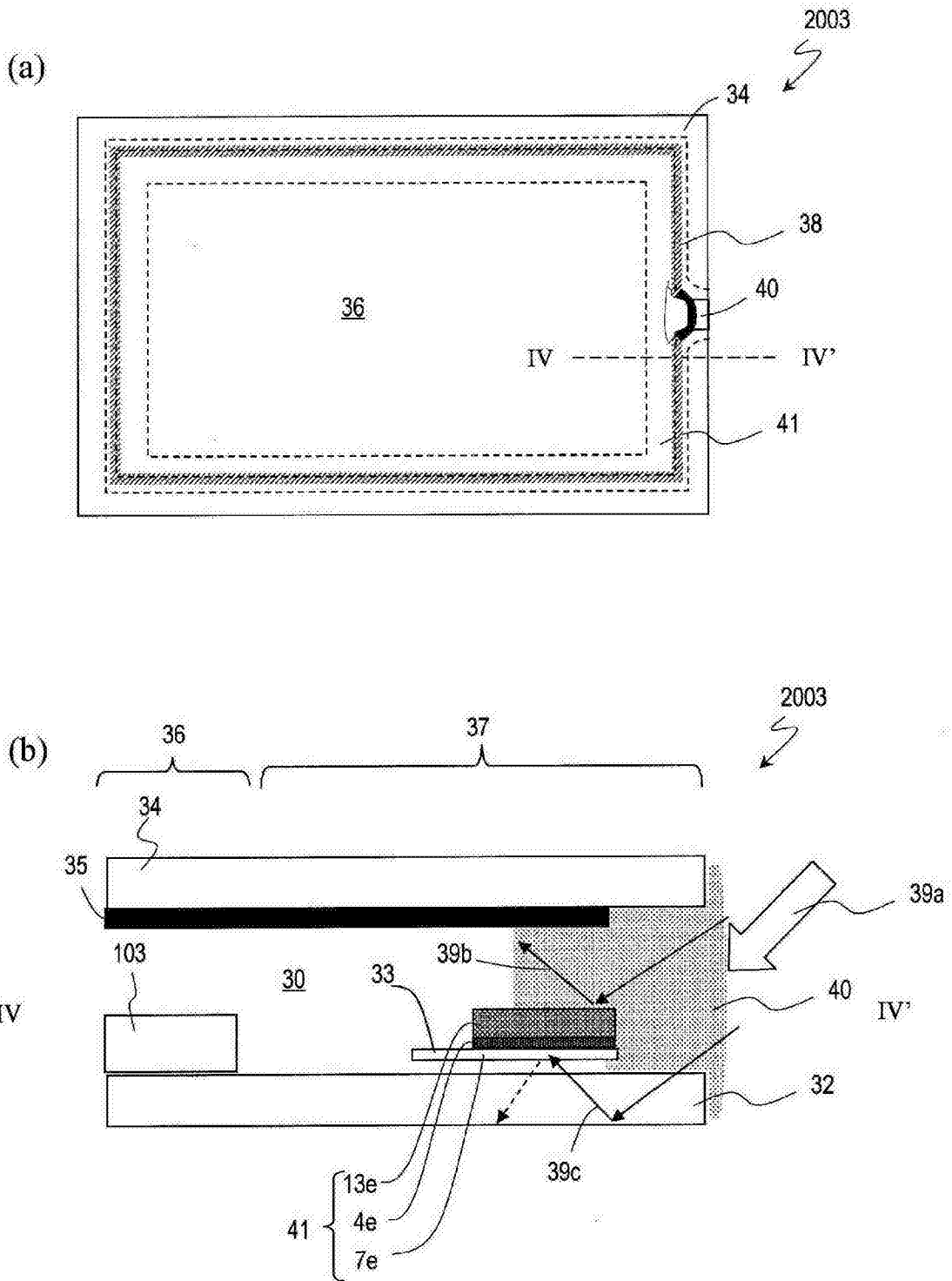


图 12

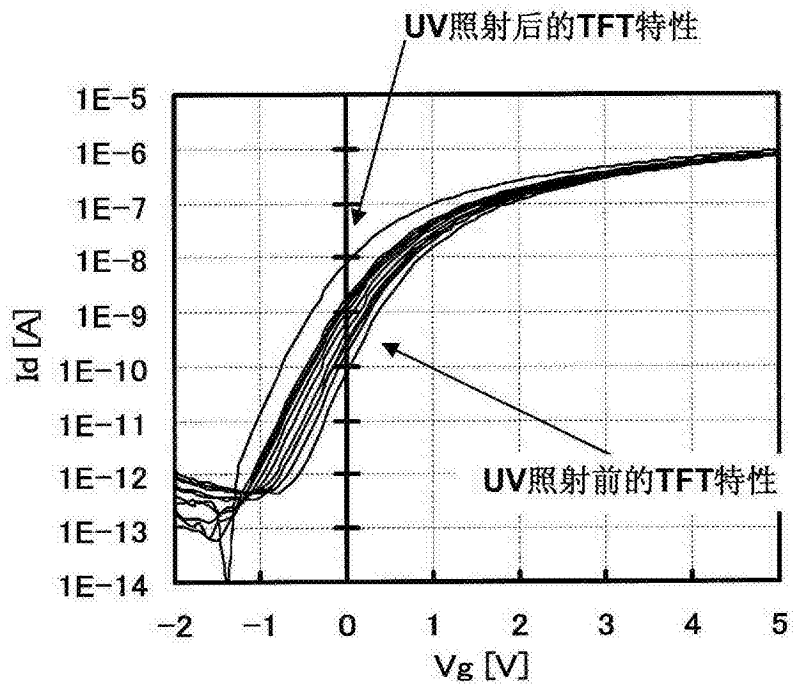


图 13

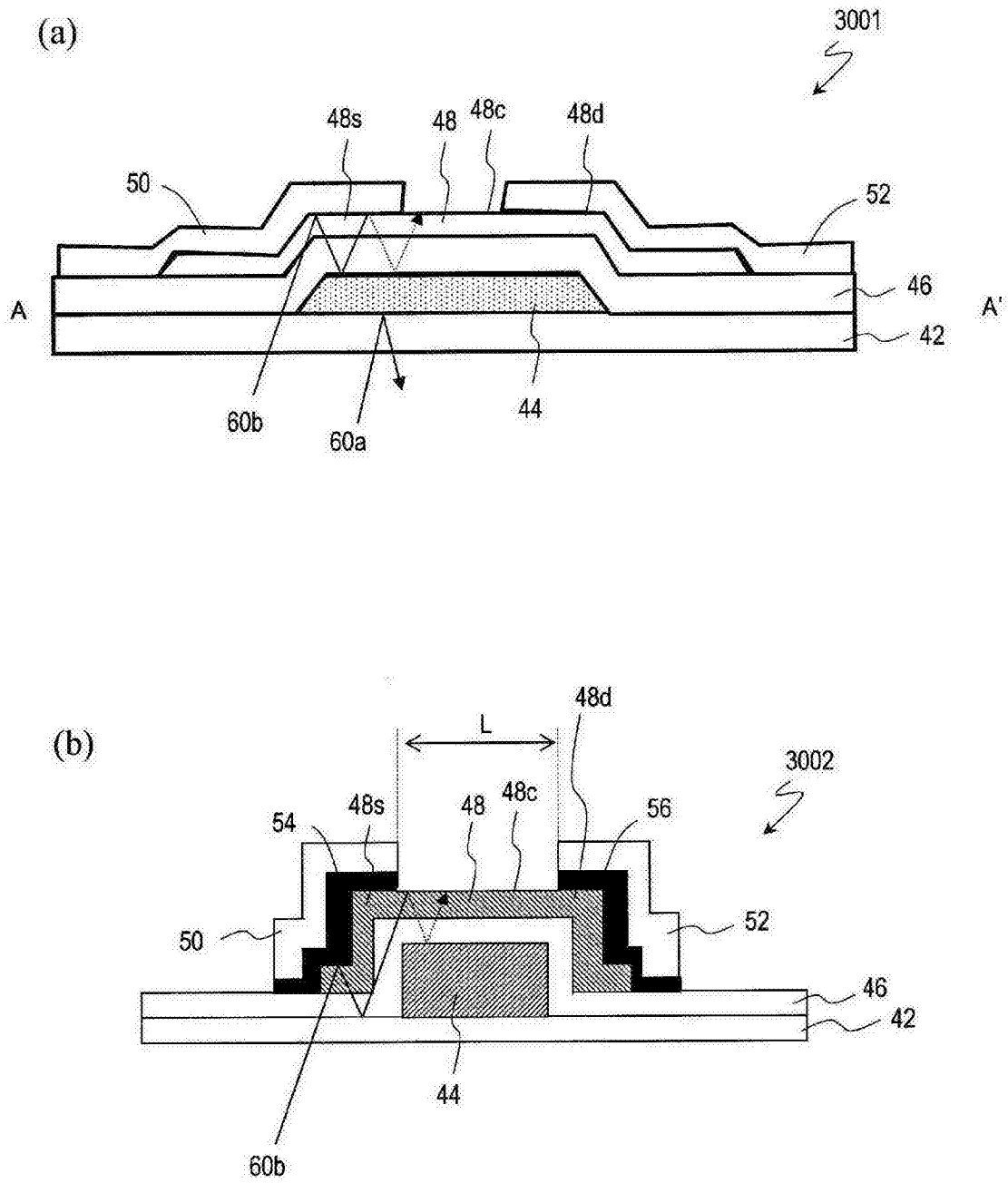


图 14