

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
G09G 3/30

(11) 공개번호 10-2005-0046469  
(43) 공개일자 2005년05월18일

(21) 출원번호 10-2003-0080739  
(22) 출원일자 2003년11월14일

(71) 출원인 삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575  
(72) 발명자 곽원규  
경기도성남시분당구미동88번지까치주공아파트207-903  
(74) 대리인 박상수

심사청구 : 있음

(54) 표시장치 및 그의 구동방법

요약

본 발명은 R, G, B 발광소자를 하나의 구동소자가 순차적으로 구동시켜 주는 유기전계 발광표시장치 및 그의 구동방법을 개시한다.

본 발명의 표시장치는 일정구간마다 소정의 색을 구현하는 표시장치의 픽셀회로에 있어서, 상기 일정구간내에서 각각 하나의 색을 방출하는, 적어도 2개이상의 발광 소자와; 상기 적어도 2개이상의 발광소자에 공통연결되어, 상기 적어도 2개이상의 발광소자를 구동하기 위한 능동소자를 구비하며, 상기 능동소자는 일정구간내에서 일정기간마다 상기 적어도 2개이상의 발광소자를 순차적으로 구동하고, 상기 적어도 2개이상의 발광소자는 일정기간마다 순차적으로 해당하는 하나의 색을 방출하여 상기 일정구간에서 소정의 색을 구현한다.

대표도

도 8a

명세서

도면의 간단한 설명

- 도 1은 통상적인 유기전계 발광표시장치의 구성도,
- 도 2는 도 1의 유기전계 발광표시장치의 픽셀회로의 구성도,
- 도 3은 도 1의 유기전계 발광표시장치의 동작과형도,
- 도 4는 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 블럭구성도,
- 도 5a는 도 4의 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 화소부의 일 구성예,
- 도 5b는 도 4의 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 화소부의 다른 구성예,
- 도 6은 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 픽셀회로를 개략적으로 도시한 도면,
- 도 7a는 도 5a의 유기전계 발광표시장치의 픽셀회로의 블럭구성도,
- 도 7b는 도 5b의 유기전계 발광표시장치의 픽셀회로의 블럭구성도,
- 도 8a는 도 7a의 유기전계 발광표시장치의 픽셀회로의 상세회로도,

도 8b는 도 8b의 유기전계 발광표시장치의 픽셀회로의 상세회로도,

도 9는 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 픽셀회로의 구동과형도,

도 10은 본 발명의 제1실시예에 따른 유기전계 발광표시장치에 있어서, 화이트 밸런스의 구현예를 설명하기 위한 구동과형도,

도 11은 본 발명의 제2실시예에 따른 유기전계 발광표시장치의 블록구성도,

도 12는 본 발명의 제3실시예에 따른 유기전계 발광표시장치의 블록구성도,

\*도면의 주요 부분에 대한 부호의 설명\*

500 : 화소부 511 - 51m : 게이트라인

510, 510a, 510b : 게이트라인 구동회로

590, 590a, 590b : 발광제어신호 발생회로

520 : 데이터라인 구동회로 590 : 능동 소자

521 - 52n : 데이터라인 531 - 53n : 전원라인

540 : 구동수단 550 : 순차제어수단

P11 - Pmn : 화소 EL1\_R, EL1\_G, EL1\_B : R, G, B EL 소자

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 자기발광형 표시장치에 관한 것으로서, 보다 구체적으로는 하나의 구동소자로 R, G, B 발광소자를 순차적으로 구동하는 순차구동방식의 유기전계 발광표시장치 및 그의 구동방법에 관한 것이다.

최근, 경량, 박형 등의 특성으로 휴대용 정보기기에 액정표시장치(LCD)와 유기전계 발광표시장치(OLED) 등이 많이 사용되고 있다. 유기전계 발광표시장치는 액정표시장치에 비하여 휘도특성 및 시야각 특성이 우수하여 차세대 평판표시장치로 주목받고 있다.

통상적으로, 액티브 매트릭스 유기전계 발광표시장치는 하나의 화소가 R, G, B 단위화소로 구성되고, 각 R, G, B 단위화소는 EL소자를 구비한다. 각 EL 소자는 애노드전극과 캐소드전극사이에 각 R, G, B 유기발광층이 개재되어, 애노드전극과 캐소드전극에 인가되는 전압에 의해 R, G, B 유기발광층으로부터 광이 발광한다.

도 1은 종래의 액티브 매트릭스 유기전계 발광표시장치의 구성을 도시한 것이다.

도 1을 참조하면, 종래의 액티브 매트릭스 유기전계 발광표시장치(10)는 화소부(100), 게이트라인 구동회로(110), 데이터라인 구동회로(120) 및 제어부(도면상에는 도시되지 않음)를 구비한다. 상기 화소부(100)는 상기 게이트라인 구동회로(110)로부터 스캔신호(S1 - Sm)가 제공되는 다수의 게이트라인(111 - 11m)과, 상기 데이터라인 구동회로(120)로부터 데이터신호(DR1, DG1, DB1 - DRn, DGn, DBn)를 제공하기 위한 다수의 데이터라인(121 - 12n) 및 전원전압(VDD1 - VDDn)을 제공하는 다수의 전원라인(131 - 13n)을 구비한다.

상기 화소부(100)는 다수의 게이트라인(111 - 11m), 다수의 데이터라인(121 - 12n) 및 다수의 전원라인(131 - 13n)에 연결되는 다수의 화소(P11 - Pmn)가 매트릭스형태로 배열된다. 각 화소(P11 - Pmn)는 3개의 단위화소, 즉 R, G, B 단위화소(PR11, PG11, PB11) - (PRmn, PGmn, PBmn)로 구성되어, 다수의 게이트라인, 데이터라인 및 전원공급라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원공급라인에 각각 연결된다.

예를 들어, 화소(P11)는 R 단위화소(PR11), G 단위화소(PG11), B 단위화소(PB11)를 구비하며, 다수의 게이트라인(111 - 11m)중 제1스캔신호(S1)를 제공하는 제1게이트라인(111), 다수의 데이터라인(121 - 12n)중 제1데이터라인(121) 그리고 다수의 전원라인(131 - 13n)중 제1전원라인(131)에 연결된다.

즉, 상기 화소(P11)중 R 단위화소(PR11)는 제1게이트라인(111), 제1데이터라인(121)중 R 데이터신호(DR1)가 제공되는 R 데이터라인(121R) 그리고 제1전원라인(131)중 R 전원라인(131R)에 연결되고, G 단위화소(PG11)는 제1게이트라인

(111), 제1데이터라인(121)중 G 데이터신호(DG1)가 제공되는 G 데이터라인(121G) 그리고 제1전원라인(131)중 G 전원라인(131G)에 연결되며, B 단위화소(PB11)는 제1게이트라인(111), 제1데이터라인(121)중 B 데이터신호(DB1)가 제공되는 B 데이터라인(121B) 그리고 제1전원라인(131)중 B 전원라인(131B)에 연결된다.

도 2는 종래의 유기전계 발광표시장치의 픽셀회로를 도시한 것으로서, 도 1에서 R, G, B 단위화소로 구성되는 하나의 화소(P11)의 회로구성을 도시한 것이다.

도 2를 참조하면, 화소(P11)를 구성하는 R, G, B 단위화소(PR11), (PG11), (PB11)중 R 단위화소(PR11)는 제1게이트라인(111)으로부터 인가되는 스캔신호(S1)가 게이트에 제공되고 소오스에 R 데이터라인(121R)으로부터 데이터신호(DR1)가 제공되는 스위칭 트랜지스터(M1\_R)와, 상기 스위칭 트랜지스터(M1\_R)의 드레인에 게이트가 연결되고 소오스에 전원라인(131R)으로부터 전원전압(VDD1)이 제공되는 구동 트랜지스터(M2\_R)와, 상기 구동 트랜지스터(M2\_R)의 게이트와 소오스에 연결된 캐패시터(C1\_R)와, 상기 구동 트랜지스터(M2\_R)의 드레인에 애노드가 연결되고 캐소드가 접지전압(VSS)에 연결된 R EL소자(EL1\_R)로 구성된다.

이와 마찬가지로, G 단위화소(PG11)는 제1게이트라인(111)으로부터 인가되는 스캔신호(S1)가 게이트에 제공되고 소오스에 G 데이터라인(121G)으로부터 데이터신호(DG1)가 제공되는 스위칭 트랜지스터(M1\_G)와, 상기 스위칭 트랜지스터(M1\_G)의 드레인에 게이트가 연결되고 소오스에 전원라인(131G)으로부터 전원전압(VDD1)이 제공되는 구동 트랜지스터(M2\_G)와, 상기 구동 트랜지스터(M2\_G)의 게이트와 소오스에 연결된 캐패시터(C1\_G)와, 상기 구동 트랜지스터(M2\_G)의 드레인에 애노드가 연결되고 캐소드가 접지전압(VSS)에 연결된 G EL소자(EL1\_G)로 구성된다.

또한, B 단위화소(PB11)는 제1게이트라인(111)으로부터 인가되는 스캔신호(S1)가 게이트에 제공되고 소오스에 B 데이터라인(121B)으로부터 데이터신호(DB1)가 제공되는 스위칭 트랜지스터(M1\_B)와, 상기 스위칭 트랜지스터(M1\_B)의 드레인에 게이트가 연결되고 소오스에 전원라인(131B)으로부터 전원전압(VDD1)이 제공되는 구동 트랜지스터(M2\_B)와, 상기 구동 트랜지스터(M2\_B)의 게이트와 소오스에 연결된 캐패시터(C1\_B)와, 상기 구동 트랜지스터(M2\_B)의 드레인에 애노드가 연결되고 캐소드가 접지전압(VSS)에 연결된 B EL소자(EL1\_B)로 구성된다.

상기한 픽셀회로의 동작을 살펴보면, 게이트라인(111)에 스캔신호(S1)가 인가되면, 화소(P11)를 구성하는 R, G, B 단위화소의 스위칭 트랜지스터(M1\_R), (M1\_G), (M1\_B)가 구동되고, R, G, B 데이터라인(121R), (121G), (121B)으로부터 R, G, B 데이터(DR1), (DG1), (DB1)가 구동 트랜지스터(M2\_R), (M2\_G), (M2\_B)의 게이트에 각각 인가된다.

구동 트랜지스터(M2\_R), (M2\_G), (M2\_B)는 게이트에 인가되는 데이터신호(DR1), (DG1), (DB1)과 R, G, B 전원라인(131R), (131G), (131B)으로부터 각각 제공되는 전원전압(VDD1)과의 차에 상응하는 구동전류를 EL 소자(EL1\_R), (EL1\_G), (EL1\_B)를 제공한다. 각 EL 소자(EL1\_R), (EL1\_G), (EL1\_B)는 구동 트랜지스터(M2\_R), (M2\_G), (M2\_B)를 통해 인가되는 구동전류에 의해 구동되어 화소(P11)가 구동된다. 캐패시터(C1\_R), (C1\_G), (C1\_B)는 각 R, G, B 데이터라인(121R), (121G), (121B)에 인가된 데이터신호(DR1), (DG1), (DB1)를 저장하기 위한 수단이다.

상기한 바와같은 구성을 갖는 종래의 유기전계 발광표시장치의 동작을 도 3의 구동 파형도를 참조하여 설명하면 다음과 같다.

먼저, 제1게이트라인(111)에 스캔신호(S1)가 인가되면 상기 제1게이트라인(111)이 구동되고, 상기 제1게이트라인(111)에 연결된 화소(P11 - P1n)가 구동된다.

즉, 제1게이트라인(111)에 인가되는 스캔신호(S1)에 의해 제1게이트라인(111)에 연결된 화소(P11 - P1n)의 R, G, B 단위화소(PR11 - PR1n), (PG11 - PG1n), (PB11 - PB1n)의 스위칭 트랜지스터가 구동된다. 스위칭 트랜지스터의 구동에 따라, 제1 내지 제n데이터라인(121 - 12n)을 구성하는 R, G, B 데이터라인(121R - 12nR), (121G - 12nG), (121B - 12nB)으로부터 R, G, B 데이터신호 D(S1) (DR1 - DRn), (DG1 - DGn), (DB1 - DBn)가 R, G, B 단위화소의 구동 트랜지스터의 게이트에 동시에 각각 인가된다.

R, G, B 단위화소의 구동트랜지스터는 R, G, B 데이터라인(121R - 12nR), (121G - 12nG), (121B - 12nB)에 각각 인가되는 R, G, B 데이터신호 D(S1) (DR1 - DRn), (DG1 - DGn), (DB1 - DBn)에 상응하는 구동전류를 R, G, B EL 소자에 제공한다. 따라서, 제1게이트라인(111)에 연결된 화소(P11 - P1n)의 R, G, B 단위화소(PR11 - PR1n), (PG11 - PG1n), (PB11 - PB1n)를 구성하는 EL 소자는 제1게이트라인(111)에 스캔신호(S1)가 인가되면, 동시에 구동된다.

이와 마찬가지로, 제2게이트라인(112)을 구동하기 위한 스캔신호(S2)가 인가되면, 제2게이트라인(112)에 연결된 화소(P21 - P2n)의 R, G, B 단위화소(PR21 - PR2n), (PG21 - PG2n), (PB21 - PB2n)에는 제1 내지 제n데이터라인(121 - 12n)을 구성하는 R, G, B 데이터라인(121R - 12nR), (121G - 12nG), (121B - 12nB)으로부터 데이터신호 D(S2) (DR1 - DRn), (DG1 - DGn), (DB1 - DBn)가 인가된다.

제2게이트라인(112)에 연결된 화소(P21 - P2n)의 R, G, B 단위화소(PR21 - PR2n), (PG21 - PG2n), (PB21 - PB2n)을 구성하는 EL 소자가 데이터신호 D(S2)(DR1 - DRn), (DG1 - DGn), (DB1 - DBn)에 상응하는 구동전류에 의해 동시에 구동된다.

이와 같은 동작을 반복하여 최종적으로 m 번째 게이트라인(11m)에 스캔신호(Sm)가 인가되면 R, G, B 데이터라인(121R - 12nR), (121G - 12nG), (121B - 12nB)에 인가되는 R, G, B 데이터신호 D(Sm) (DR1 - DRn), (DG1 - DGn), (DB1 - DBn)에 따라 m 번째 게이트라인(11m)에 연결된 화소(Pm1 - Pmn)의 R, G, B 단위화소(PRm1 - PRmn), (PGm1 - PGmn), (PBm1 - PBmn)을 구성하는 EL소자가 동시에 구동된다.

그러므로, 제1게이트라인(111)부터 제m게이트라인(11m)으로 순차적으로 스캔신호(S1) - (Sm)가 인가되면, 각 게이트라인(111) - (11m)에 연결된 화소(P11 - P1n) - (Pm1 - Pmn)가 순차적으로 구동되어 1프레임(1F)동안 화소를 구동하여 화상을 디스플레이하게 된다.

그러나, 상기한 바와같은 구성을 갖는 유기전계 발광표시장치는 각 화소가 3개의 R, G, B 단위화소로 구성되고, 각 R, G, B 단위화소별로 R, G, B EL 소자를 구동시켜 주기 위한 구동소자, 즉 스위칭 박막 트랜지스터 및 구동박막 트랜지스터와 캐패시터가 각각 배열되고, 각 구동소자로 데이터신호와 공통전원(ELVDD)을 제공하기 위한 데이터라인 및 공통전원라인이 단위화소별로 각각 배열된다.

그러므로, 각 화소마다 3개의 데이터라인 및 3개의 전원라인이 배치되고, 3개의 스위칭 박막 트랜지스터와 3개의 구동박막트랜지스터의 6개의 트랜지스터와 3개의 캐패시터가 요구되었다. 한편, 각 화소가 발광제어신호에 의해 콘트롤되는 경우에는 발광제어신호를 제공하기 위한 별도의 발광제어라인이 필요하므로, 최소한 4개의 신호라인이 요구된다. 따라서, 각 화소마다 다수의 배선과 다수의 소자가 배열됨에 따라 회로구성이 복잡하고, 그에 따라 결함이 발생할 확률이 증가하여 수율이 저하되는 문제점이 있다.

또한, 표시장치가 점점 고정세화됨에 따라 각 화소의 면적이 감소하고, 그에 따라 하나의 화소에 많은 요소를 배열하는 것이 어려울 뿐만 아니라 개구율이 감소하는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 고정세에 적합한 유기전계 발광표시장치의 픽셀회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 다른 목적은 개구율 및 수율을 향상시킬 수 있는 유기전계 발광표시장치의 픽셀회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 또 다른 목적은 RC 딜레이 및 전압강하를 방지할 수 있는 유기전계 발광표시장치의 픽셀회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 또 다른 목적은 하나의 화소가 하나의 구동소자를 통해 구동되어 화소구성 및 배선을 단순화할 수 있는 유기전계 발광표시장치의 픽셀회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 또 다른 목적은 발광제어라인의 수를 감소시켜 회로구성 및 배선을 단순화할 수 있는 유기전계 발광표시장치 및 그의 구동방법을 제공하는 데 있다.

### 발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위하여, 본 발명은 일정구간마다 소정의 색을 구현하는 표시장치의 픽셀회로에 있어서, 상기 일정구간내에서 각각 하나의 색을 방출하는, 적어도 2개이상의 발광 소자와; 상기 적어도 2개이상의 발광소자에 공통연결되어, 상기 적어도 2개 이상의 발광소자를 구동하기 위한 능동소자를 구비하며, 상기 능동소자는 일정구간내에서 일정기간마다 상기 적어도 2개이상의 발광소자를 순차적으로 구동하고, 상기 적어도 2개이상의 발광소자는 일정기간마다 순차적으로 해당하는 하나의 색을 방출하여 상기 일정구간에서 소정의 색을 구현하는 표시장치의 픽셀회로를 제공한다.

상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1프레임은 적어도 3개이상의 서브 프레임으로 분할되며, 적어도 2개이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되고, 나머지 적어도 하나의 서브 프레임에서는 적어도 2개이상의 발광소자중 하나가 다시 구동되거나 또는 적어도 2개의 발광소자가 동시에 구동되어 밝기를 조절한다. 나머지 적어도 하나의 서브 프레임은 다수의 서브 프레임중 임의적으로 선택된다.

상기 적어도 2개의 발광소자의 발광시간을 조절하여 화이트 밸런스를 조절한다. 상기 발광소자는 FED 또는 PDP 이거나, 상기 발광소자는 R, G, B 또는 화이트 EL 소자이며, 상기 적어도 2개이상의 EL 소자는 제1전극이 상기 능동소자에 공통 연결되고, 제2전극이 접지전압에 공통연결된다. 발광소자는 스트라이브타입 또는 델타타입으로 배열된다.

상기 능동소자는 상기 발광소자를 구동하기 위한 적어도 하나이상의 스위칭소자로 구성되고, 상기 능동소자를 구성하는 스위칭소자는 박막 트랜지스터, 박막 다이오드, 다이오드, 또는 TRS 로 구성된다.

또한, 본 발명은 R, G, B EL 소자와; R, G, B 데이터신호를 순차 전달하기 위한 하나 또는 그이상의 스위칭 트랜지스터와; 상기 R, G, B 데이터신호에 따라 상기 R, G, B EL소자를 순차 구동하기 위한 하나 또는 그이상의 구동트랜지스터와; 상기 R, G, B 데이터신호를 저장하기 위한 저장소자를 구비하며, 상기 R, G, B EL소자는 상기 구동트랜지스터에 공통 연결되고, 2개의 발광제어신호에 따라서 상기 구동트랜지스터로부터 순차적으로 전달되는 R, G, B 데이터신호에 상응하여 순차적으로 발광하는 표시장치의 픽셀회로를 제공한다.

또한, 본 발명은 R, G, B EL 소자와; 상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 구동하기 위한 구동수단과; 상기 R, G, B EL소자의 구동을 순차제어하기 위한 순차제어수단을 포함하는 유기전계 발광표시장치의 픽셀회로를 제공한다. 상기 구동수단은 적어도 데이터신호를 스위칭하기 위한 하나 또는 그이상의 스위칭 트랜지스터와; 상기 데이터신호에 상응하는 구동전류를 상기 R, G, B EL소자로 제공하기 위한 하나 또는 그이상의 구동 트랜지스터와; 상기 데이터신호를 저장하기 위한 캐패시터를 포함한다. 상기 구동수단은 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 문턱전압 보상수단을 더 포함한다. 상기 구동 트랜지스터와 캐패시터에는 공통의 전원라인을 통해 동일한 전원전압을 제공하거나 또는 개별의 전원라인을 통해 동일한 전원전압을 개별적으로 제공한다.

상기 순차제어수단은 해당하는 R, G, B 발광제어신호에 의해 상기 구동 트랜지스터로부터 R, G, B EL소자로 구동전류가 제공되는 것을 제어하여, 상기 R, G, B EL소자의 발광을 순차 제어하는 제1 내지 제3제어수단으로 이루어진다. 상기 순차제어수단의 제1 내지 제3제어수단은 각각 상기 구동수단과 표시수단 사이에 직렬연결되어 게이트에 각각 제1 및 제2발광제어신호가 인가되는 제1 및 제2 박막 트랜지스터로 구성되며, 상기 순차제어수단에 인가되는 해당 발광제어신호의 액티브 온시간을 조절하여 상기 제1 내지 제3박막 트랜지스터에 의해 해당하는 EL소자로 구동전류가 인가되는 시간을 조절하므로써 화이트 밸런스를 조절한다.

또한, 본 발명은 게이트가 게이트라인에 연결되고, 소오스/드레인이 데이터라인에 연결된 제1박막 트랜지스터와; 상기 제1박막 트랜지스터의 드레인/소오스에 게이트가 연결되고, 소오스/드레인에 전원라인이 연결된 제2박막 트랜지스터와; 상기 제2박막 트랜지스터의 게이트와 소오스/드레인에 연결된 캐패시터와; 상기 제2박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제1발광제어신호가 인가되는 제3박막 트랜지스터와; 상기 제3박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제4박막 트랜지스터와; 상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제5박막 트랜지스터와; 상기 제5박막 트랜지스터의 소오스/드레인에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제6박막 트랜지스터와; 상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제7박막 트랜지스터와; 상기 제7박막 트랜지스터의 소오스/드레인에 드레인/소오스가 연결되고, 게이트에 제2발광제어신호가 인가되는 제8박막 트랜지스터와; 상기 제6 및 제8박막 트랜지스터의 소오스/드레인과 제7박막 트랜지스터의 드레인/소오스에 각각 제1전극이 연결되고, 제2전극이 공통접지된 R, G, B EL 소자를 포함하는 유기전계 발광표시장치의 픽셀회로를 제공한다.

또한, 본 발명은 각각 일정구간마다 소정의 색을 구현하고, 상기 일정구간내에서 각각 하나의 색을 방출하는 적어도 2개 이상의 발광소자를 구비하는 다수의 화소를 포함하며, 상기 적어도 2개 이상의 발광소자는 일정구간내에서 시분할적으로 순차 구동되어 하나의 색을 방출하여, 각 화소는 일정구간내에서 소정의 색을 구현하는 표시장치를 제공한다.

또한, 본 발명은 각각 일정구간마다 소정의 색을 구현하고, 상기 일정구간내에서 각각 하나의 색을 방출하는 적어도 2개 이상의 발광소자를 구비하는 다수의 화소를 포함하며, 적어도 2개 이상의 발광소자는 일정구간동안 하나만 발광하여, 일정구간동안 상기 적어도 2개 이상의 발광 소자가 순차적으로 하나의 색을 방출하므로써, 각 화소는 일정구간동안 소정의 색을 구현하는 표시장치를 제공한다.

또한, 본 발명은 R, G, B EL소자와; 상기 R, G, B EL소자에 연결되어 상기 R, G, B 발광소자를 구동하기 위한 적어도 하나의 박막 트랜지스터를 구비하는 다수의 화소를 포함하며, 각 화소는 각 화소의 상기 R, G, B EL소자는 제1전극이 상기 적어도 하나의 박막 트랜지스터에 공통연결되고 제2전극이 접지에 공통연결되며, 각 화소는 상기 적어도 하나의 박막 트랜지스터에 의해 상기 R, G, B EL소자가 순차적으로 발광하는 표시장치를 제공한다.

또한, 본 발명은 다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과; 상기 다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결되는 다수의 화소를 포함하며, 각 화소는 R, G, B EL소자와; 상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 순차 구동하기 위한 적어도 하나 이상의 박막 트랜지스터와; 상기 박막 트랜지스터와 R, G, B EL소자 사이에 각각 연결되어, 상기 R, G, B EL 소자가 다수의 서브 프레임으로 구성되는 한 프레임내에서 각 서브 프레임마다 순차적으로 발광하도록 제어하는 R, G, B 발광제어용 박막 트랜지스터를 포함하는 평판표시장치를 제공한다.

또한, 본 발명은 다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과; 다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결되는 다수의 화소를 포함하며, 각 화소는 게이트가 게이트라인에 연결되고, 소오스/드레인이 데이터라인에 연결된 제1박막 트랜지스터와; 상기 제1박막 트랜지스터의 드레인/소오스에 게이트가 연결되고, 소오스/드레인에 전원라인이 연결된 제2박막 트랜지스터와; 상기 제2박막 트랜지스터의 게이트와 소오스/드레인에 연결된 캐패시터와; 상기 제2박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제1발광제어신호가 인가되는 제3박막 트랜지스터와; 상기 제3박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제4박막 트랜지스터와; 상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제5박막 트랜지스터와; 상기 제5박막 트랜지스터의 소오스/드레인에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제6박막 트랜지스터와; 상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제7박막 트랜지스터와; 상기 제7박막 트랜지스터의 소오스/드레인에 드레인/소오스가 연결되고, 게이트에 제2발광제어신호가 인가되는 제8박막 트랜지스터와; 상기 제6 및 제8박막 트랜지스터의 소오스/드레인과 제7박막 트랜지스터의 드레인/소오스에 각각 제1전극이 연결되고, 제2전극이 공통접지된 R, G, B EL 소자를 포함하는 표시장치를 제공한다.

또한, 본 발명은 다수의 게이트라인, 다수의 데이터라인, 다수의 발광제어라인 및 다수의 전원라인과; 상기 다수의 게이트라인, 데이터라인, 발광제어라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인, 발광제어라인 및 전원라인에 각각 연결되는 다수의 화소를 구비하는 화소부와; 상기 다수의 게이트라인으로 다수의 스캔신호를 제공하기 위한 적어도 하나의 게이트라인구동회로와; 상기 다수의 데이터라인으로 R, G, B 데이터신호를 순차적으로 제공하기 위한 적어도 하나의 데이터라인 구동회로와; 상기 다수의 발광제어라인으로 발광제어신호를 제공하기 위한 적어도 하나의 발광제어신호 발생회로를 구비하며, 각 화소는 R, G, B EL소자와; 상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 순차 구동하기 위한 적어도 하나의 박막 트랜지스터와; 상기 박막 트랜지스터와 R, G, B EL소자 사이에 각각 연결되어, 상기 R, G, B EL 소자가 다수의 서브 프레임으로 구성되는 한 프레임내에서 각 서브 프레임마다 순차적으로 발광하도록 제어하는 R, G, B 발광제어용 박막 트랜지스터를 포함하는 평판표시장치를 제공한다.

또한, 본 발명은 다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과; 다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결된 다수의 화소를 포함하고, 각 화소는 적어도 R, G, B 발광소자를 구비하는 평판표시장치를 구동하는 방법이 있어서, 상기 각 화소에는 일정구간내에 일정기간마다 동일한 데이터라인을 통하여 R, G, B 데이터가 순차 제공되어, R, G, B 발광소자가 시분할적으로 순차 구동되므로써, 일정구간내에서 소정의 색을 구현하는 평판표시장치의 구동방법을 제공한다.

또한, 본 발명은 다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과; 다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결된 다수의 화소를 포함하고, 각 화소는 적어도 R, G, B 발광소자를 구비하는 평판표시장치를 구동하는 방법에 있어서, 상기 다수의 게이트라인중 해당하는 하나의 게이트라인에 일정구간내에 일정기간마다 스캔신호를 발생하고, 스캔신호가 발생될 때마다 상기 다수의 데이터라인중 해당하는 하나의 데이터라인으로 R, G, B 데이터를 순차인가하여 R, G, B 구동전류를 발생하며, R, G, B 발광제어신호에 상기 해당하는 하나의 게이트라인에 연결된 화소의 R, G, B 발광소자를 순차 구동하여 일정구간내에서 소정의 색을 구현하는 평판표시장치의 구동방법을 제공한다.

이하, 본 발명의 실시예를 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 4는 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 블럭구성도를 도시한 것이다.

도 4를 참조하면, 제1실시예에 따른 유기전계 발광표시장치(50)는 화소부(500), 게이트라인 구동회로(510), 데이터라인 구동회로(520) 및 발광제어신호 발생회로(590)를 구비한다. 상기 게이트라인 구동회로(510)는 상기 화소부(500)의 게이트라인으로 스캔신호(S1 - Sm)를 한 프레임동안 순차 발생한다. 상기 데이터라인 구동회로(520)는 상기 화소부(500)의 데이터라인으로 R, G, B 데이터신호(D1 - Dn)을 한 프레임동안 스캔신호가 인가될 때마다 순차 제공한다. 상기 발광제어신호 발생회로(590)는 화소부(500)의 발광제어라인(591 - 59m)으로 R, G, B EL소자의 발광을 제어하기 위한 발광제어신호(EC\_11, 21) - (EC\_1m, 2m)를 한 프레임동안 스캔신호가 인가될 때마다 순차 발생한다.

도 5a는 본 발명의 제1실시예에 따른 유기전계 발광표시장치에 있어서, 화소부의 블럭구성의 일예를 도시한 것이다.

도 5a를 참조하면, 상기 화소부(500)는 상기 게이트라인 구동회로(510)로부터 스캔신호(S1 - Sm)가 각각 제공되는 다수의 게이트라인(511 - 51m)과, 상기 데이터라인 구동회로(520)로부터 데이터신호(D1 - Dn)가 각각 제공되는 다수의 데이터라인(521 - 52n)과, 상기 발광제어신호 발생회로(590)로부터 발광제어신호(EC\_11, 21) - (EC\_1m, 2m)가 각각 제공되는 다수의 발광제어라인(591 - 59m) 및 전원전압(VDD1)을 제공하는 다수의 전원라인(531 - 53n)을 구비한다.

상기 화소부(500)는 다수의 게이트라인(511 - 51m), 다수의 데이터라인(521 - 52n), 다수의 발광제어라인(591 - 59m) 및 다수의 전원라인(531 - 53n)에 연결되어, 매트릭스형태로 배열되는 다수의 화소(P11 - Pmn)를 더 포함한다. 다수의 화소(P11 - Pmn) 각각은 다수의 게이트라인(511 - 51m)중 해당하는 하나의 게이트라인, 다수의 데이터라인(521 - 52n)중 해당하는 하나의 데이터라인, 다수의 발광제어라인(591 - 59m)중 해당하는 하나의 발광제어라인 그리고 다수의 전원라인(531 - 53n)중 해당하는 하나의 전원라인에 연결된다.

예를 들어, 화소(P11)는 다수의 게이트라인(511 - 51m)중 제1스캔신호(S1)를 제공하는 제1게이트라인(511), 다수의 데이터라인(521 - 52n)중 제1데이터신호(D1)를 제공하는 제1데이터라인(521), 다수의 발광제어라인(591 - 59m)중 제1발광제어신호(EC\_11, 21) 그리고 다수의 전원라인(531 - 53n)중 제1전원라인(531)에 연결된다.

따라서, 각각의 화소(P11 - Pmn)에는 해당하는 스캔라인을 통해 해당하는 스캔신호가 인가되고, 해당하는 데이터라인을 통해 해당하는 R, G, B 데이터신호가 순차 제공되며, 해당하는 발광제어라인을 통해 해당하는 발광제어신호가 순차 제공되고, 해당하는 전원라인을 통해 해당하는 전원전압이 인가된다. 그러므로, 각각의 화소는 해당하는 스캔신호가 인가될 때마다 해당하는 R, G, B 데이터신호가 순차 인가되고, 발광제어신호에 따라서 R, G, B EL소자가 순차 구동되어 상기 R, G, B 데이터신호에 상응하는 광을 순차 발광하므로, 한 프레임동안 소정의 색 즉, 화상을 표시하게 된다.

도 6은 본 발명의 제1실시예에 따른 순차구동방식의 유기전계 발광표시장치에 있어서, 한 화소에 대한 픽셀회로를 개념적으로 도시한 것이다. 도 6은 다수의 화소중 하나의 화소(P11)에 대하여 도시한 것이다.

도 6을 참조하면, 제1게이트라인(511), 제1데이터라인(521), 제1발광제어라인(591) 및 제1공통전원라인(531)에 연결된 능동 소자(570)와, 상기 능동 소자(570)과 접지(VSS)사이 에 병렬연결되는 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)를 구비한다. 상기 3개의 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)는 제1전극, 예를 들어 애노드전극이 상기 능동 소자(570)에 각각 연결되고, 제2전극, 예를 들어 캐소드전극이 접지전압(VSS)에 공통연결된다.

상기한 바와같은 구성을 갖는 픽셀회로는 3개의 R, G, B EL 소자(EL1\_R, EL1\_G, EL1\_B)가 하나의 능동소자(570)를 공유하므로, 한 프레임동안 3개의 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)가 구동되어 화소(P11)가 소정의 색을 표시하기 위해서는 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)가 순차구동되어야 한다. 즉, 한 프레임을 3개의 서브 프레임으로 분할하고, 각 서브 프레임마다 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)를 구동시켜 줌으로써, 한 프레임동안 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)가 시분할적으로 순차 구동되어 화소(P11)가 소정의 색을 구현한다.

다시 말하면, 한 프레임중 제1서브 프레임에서는 게이트라인(511)에 스캔신호(S1)가 능동소자(570)에 인가되어 데이터라인(521)에 인가되는 데이터(D1)로서 R 데이터(DR1)가 인가되면, 능동소자(570)는 발광제어신호 발생회로(530)로부터 발광제어라인(591)으로 발생하는 발광제어신호(EC\_11, EC\_21)에 의해 R EL 소자(EL1\_R)를 구동시켜, R 데이터에 상응하는 R 색을 발광한다. 이와 마찬가지로, 제2서브 프레임에서는 게이트라인(511)에 스캔신호(S1)가 능동소자(570)에 인가되면 데이터라인(521)에 인가되는 데이터(D1)로서 G 데이터(DG1)가 인가되고, 발광제어신호 발생회로(530)로부터 발광제어라인(591)으로 발생하는 발광제어신호(EC\_11, EC\_21)에 의해 G EL 소자(EL1\_G)가 발광하여 G 데이터에 상응하는 G 색을 발광한다. 마지막으로, 제3서브 프레임에서는 게이트라인(511)에 스캔신호(S1)가 능동소자(570)에 인가되면 데이터라인(521)에 인가되는 데이터(D1)로서 G 데이터(DG1)가 인가되고, 발광제어신호 발생회로(530)로부터 발광제어라인(591)으로 발생하는 발광제어신호(EC\_11, EC\_21)에 의해 G EL 소자(EL1\_G)가 발광하여 G 데이터에 상응하는 G 색을 발광한다. 그러므로, 한 프레임동안 R, G, B EL소자가 시분할적으로 순차구동되어 각화소가 소정의 색을 발광하여 화상을 디스플레이하게 된다.

본 발명의 실시예에서는 한 프레임의 3서브 프레임동안 R, G, B EL소자 순으로 구동되어 R, G, B 색을 발광하므로써 각 화소가 소정의 색을 구현하도록 하였으나, 색도, 밝기 또는 휘도 등을 조정하기 위하여, R, G, B EL소자 또는 R, G, B, W EL소자의 발광순서를 임의적으로 변경하거나, 또는 한 프레임을 3서브 프레임이상으로 분할하여 나머지 서브 프레임에서 R, G, B 색중 적어도 하나를 더 발광시켜 줄 수도 있다. 예를 들어 한 프레임을 4서브 프레임으로 분할하여 RRGB, RRGB, RBBB, RGBW 등과 같이 여분의 1서브 프레임동안 R, G, B 또는 W중 하나의 색을 더 발광시켜 줄 수도 있는데, 여분으로 발광되는 색은 다수의 서브 프레임중 적당한 서브 프레임에서 발광되어진다. 이때, 여분의 서브프레임동안 R, G, B, W 색중 하나를 더 발광시켜 주기 위하여, R, G, B, W EL소자중 하나의 EL소자를 구동시키거나 또는 이들중 적어도 2개의 EL소자를 구동시켜 줄 수도 있다.

또한, 본 발명의 실시예에서는, R, G, B EL 소자가 한 프레임의 3서브 프레임동안 순차 구동되는 것을 예시하였으나, R, G, B 또는 W(white) 를 한 프레임동안 다수의 서브 프레임으로 분할하여 시분할적으로 순차 구동하거나 또는 R, G, B 그리고 W 중 적어도 2가지 색을 한 프레임동안 다수의 서브 프레임으로 분할하여 시분할적으로 순차 구동할 수도 있다.

도 7a는 본 발명의 일 실시예에 따른 순차구동방식의 유기전계 발광표시장치의 픽셀회로의 블록구성도의 일예를 도시한 것이고, 도 8a는 도 7a의 픽셀회로의 상세회로도 일예를 도시한 것이다. 도 7a 및 도 8a의 픽셀회로는 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)를 한 프레임동안 시분할적으로 순차 구동하기 위한 픽셀회로의 구체예를 도시한 것이다.

도 7a 및 도 8a를 참조하면, 화소(P11)는 하나의 게이트라인(511), 데이터라인(521), 2개의 발광제어라인(591a, 591b) 및 전원공급라인(531)과, 상기 라인들을 통해 인가되는 신호에 의해 순차적으로 구동되는 표시수단(560)을 구비한다. 상기 표시수단(560)은 광을 자체적으로 방출하는 발광소자로 구성되며, 발광소자는 각각 R, G, B 색을 발광하는 R, G, B EL 소자(EL1\_R, EL1\_G, EL1\_B)를 구비한다.

또한, 화소(P11)는 상기 R, G, B EL소자(EL1\_R, EL1\_G, EL1\_B)를 시분할적으로 순차적으로 구동하기 위한 능동소자(570)를 더 구비한다. 상기 능동소자(570)는 스캔신호(S1)가 인가될 때마다 R, G, B 데이터신호 D1(DR1, DG1, DB1)에 상응하는 구동전류를 표시수단(560)의 발광소자(EL1\_R, EL1\_G, EL1\_B)로 제공하기 위한 구동수단(540)과, 구동수단(540)으로부터 R, G, B 데이터신호(DR1, DG1, DB1)에 상응하는 구동전류가 발광제어신호(EC\_11, EC\_21)에 따라서 순차적으로 상기 R, G, B EL소자(EL1\_R, EL1\_G, EL1\_B)로 제공되는 것을 제어하기 위한 순차제어수단(550)을 구비한다.

상기 구동수단(540)은 게이트에 게이트라인(511)으로부터 스캔신호(S1)가 제공되고, 소오스에 데이터라인(521)으로부터 R, G, B 데이터신호(DR1, DG1, DB1)가 순차적으로 제공되는 스위칭 트랜지스터(M51)와, 상기 스위칭 트랜지스터(M51)의 드레인에 게이트가 연결되고 소오스에 전원전압라인(531)으로부터 전원전압(VDD1)이 제공되며, 드레인이 상기 순차제어수단(550)에 연결되는 구동 트랜지스터(M52) 및 상기 구동 트랜지스터(M52)의 게이트와 소오스 사이에 연결된 캐패시터(C51)로 구성된다.

본 발명의 실시예에서는 구동수단(540)이 스위칭 트랜지스터와 구동 트랜지스터의 2개의 박막 트랜지스터와 하나의 캐패시터로 구성되었으나, 상기 표시수단(560)을 구성하는 발광소자를 구동할 수 있는 구조는 모두 가능하며, 표시수단(560)의 발광소자를 구동하는 구동특성을 향상시킬 수 있는 모든 수단, 예를 들어 문턱전압 보상수단 등이 추가될 수 있다. 또한, 구동수단(540)을 구성하는 박막 트랜지스터가 모두 P형 박막 트랜지스터로 구성되었으나, N형 박막 트랜지스터 또는 N형 박막 트랜지스터와 P형 박막 트랜지스터가 혼합된 형태로 구성가능하며, 또한 디플리션모드(depletion mode) 또는 인핸스먼트모드(enhancement mode)의 N형 또는 P형 박막 트랜지스터로 구성가능하다. 또한, 구동수단(540)을 박막 트랜지스터로 구성하는 대신 박막 다이오드(TFD, thin film diode), 다이오드, TRS 등과 같은 다양한 형태의 스위칭소자를 사용할 수 있다.

상기 순차제어수단(550)은 상기 구동수단(540)과 표시수단(560) 사이에 연결되어, 발광제어신호 발생회로(590)로부터 발광제어라인(591a, 591b)을 통해 제공되는 제1 및 제2발광제어신호(EC\_11, EC\_21)에 따라 표시수단(560)의 R, G, B EL 소자(EL1\_R, EL1\_G, EL1\_B)를 순차적으로 구동시켜 준다.

상기 순차제어수단(550)은 구동수단(540)의 구동트랜지스터(M52)의 드레인과 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)의 애노드 사이에 연결되어, 발광제어신호(EC\_11), (EC\_21)에 따라 R, G, B EL 소자(EL1\_R, EL1\_G, EL1\_B)의 구동을 순차적으로 제어하기 위한 제1 내지 제3제어수단을 구비한다.

본 발명에서는 순차제어수단(550)이 2개의 발광제어신호(EC\_11, EC\_21)만을 이용하여 R, G, B EL소자(EL1\_R, EL1\_G, EL1\_B)를 순차 제어하며, 제1 내지 제3제어수단의 제1박막트랜지스터(M55\_R1, M55\_G1, M55-B1)의 게이트에는 제1발광제어신호(EC\_11)가 공통적으로 인가되고, 제2박막트랜지스터(M55\_R2, M55\_G2, M55-B2)의 게이트에는 제2발광제어신호(EC\_21)가 공통적으로 인가된다.

즉, 상기 제1제어수단은 제1발광제어신호(EC\_11)와 제2발광제어신호(EC\_21)에 의해 구동트랜지스터(M52)를 통해 인가되는 R 데이터신호에 상응하여 R EL 소자(EL1\_R)를 구동시켜 주기 위한 것으로서, 게이트에 각각 제1 및 제2발광제어신호(EC\_11), (EC\_21)가 인가되고 소오스가 구동트랜지스터(M52)의 드레인과 상기 R EL소자(EL1\_R)의 애노드에 각각 연결되며 드레인이 공통연결된 P형 박막 트랜지스터(M55\_R1)와 N형 박막 트랜지스터(M55\_R2)를 구비한다.

상기 제2제어수단은 제1발광제어신호(EC\_11)와 제2발광제어신호(EC\_21)에 의해 구동트랜지스터(M52)를 통해 인가되는 G 데이터신호에 상응하여 G EL 소자(EL1\_G)를 구동시켜 주기 위한 것으로서, 게이트에 각각 제1 및 제2발광제어신호(EC\_11), (EC\_21)가 인가되고 드레인이 구동트랜지스터(M52)의 드레인과 상기 G EL소자(EL1\_G)의 애노드에 각각 연결되며 소오스가 공통연결된 N형 박막 트랜지스터(M55\_G1)와 P형 박막 트랜지스터(M55\_G2)를 구비한다.

상기 제3제어수단은 제1발광제어신호(EC\_11)와 제2발광제어신호(EC\_21)에 의해 구동트랜지스터(M52)를 통해 인가되는 B 데이터신호에 상응하여 B EL 소자(EL1\_B)를 구동시켜 주기 위한 것으로서, 게이트에 각각 제1 및 제2발광제어신

호(EC\_11), (EC\_21)가 인가되고 드레인과 소오스가 구동트랜지스터(M52)의 드레인과 상기 B EL소자(EL1\_B)의 애노드에 각각 연결되며 소오스와 드레인이 공통연결된 N형 박막 트랜지스터(M55\_B1)와 N형 박막 트랜지스터(M55\_B2)를 구비한다.

상기 순차제어수단(550)은 N형과 P형 박막 트랜지스터로 구성되었으나, N형 박막 트랜지스터 또는 P형 박막 트랜지스터만으로 구성하거나 또는 N형 및 P형 박막 트랜지스터를 다른 형태로 조합하여 구성할 뿐만 아니라 디플리션모드 또는 인헨스먼트모드의 N형 박막 트랜지스터 또는 P형 박막 트랜지스터로 구성가능하다. 또한, 순차제어수단(550)을 박막 트랜지스터로 구성하는 대신 박막 다이오드(TFD, thin film diode), 다이오드, TRS 등과 같은 다양한 형태의 스위칭소자를 사용할 수 있으며, R, G, B EL 소자를 순차 구동시켜 줄 수 있는 다양한 형태로 구성가능하다.

본 발명의 실시예에서는 하나의 능동소자를 이용하여 구동되는 R, G, B 발광소자로서 R, G, B EL 소자를 예시하였으나, 본 발명의 실시예에서와 같이 하나의 능동소자를 이용하여 R, G, B 발광소자를 구동하는 방식을 FED(field emission display), PDP(plasma display panel) 등과 같은 발광소자에도 적용할 수 있다.

본 발명의 유기전계 발광표시장치의 픽셀회로의 순차구동방식을 설명하면 다음과 같다.

종래에는 도 3에 도시된 바와같이, 다수의 게이트라인에 게이트라인 구동회로(110)로부터 하나의 스캔신호(S1 - Sm)가 각각 순차적으로 인가되어 1프레임동안 m 개의 스캔신호가 인가되고, 각 스캔신호(S1 - Sm)가 인가될 때마다 데이터라인 구동회로(120)로부터 R, G, B, 데이터신호(DR1 - DRn), (DG1 - DGn), (DB1 - DBn)가 동시에 R, G, B 데이터라인에 인가되어 화소를 구동시켜 주었다.

이와는 달리, 본 발명에서는 1 프레임이 3서브 프레임으로 분할되고, 각 서브프레임동안 각 게이트라인에 게이트라인 구동회로(510)로부터 스캔신호가 각각 인가되어, 1프레임동안 3m개의 스캔신호가 인가된다. 제1화소의 경우, 제1서브 프레임동안 제1게이트라인(511)에 스캔신호(S1)가 인가되면, 스위칭 트랜지스터(M51)가 턴온되어 데이터라인(521)으로부터 R 데이터신호(D1)가 구동 트랜지스터(M52)에 제공된다. 이때, 순차제어수단(550)은 제1발광제어신호(EC\_11)과 제2발광제어신호(EC\_21)에 의해 제1제어수단인 박막트랜지스터(M55\_R1), (M55\_R2)가 턴온되므로, R 데이터신호(D1)에 상응하여 R EL소자(EL1\_R)가 구동된다.

다음, 제2서브 프레임동안 제1게이트라인(511)에 스캔신호(S1)가 인가되어 데이터라인(521)으로부터 G 데이터신호(D1)가 구동 트랜지스터(M52)에 제공되고, 순차제어수단(550)은 제1 및 제2발광제어신호(EC\_11), (EC\_21)에 의해 제2제어수단인 박막트랜지스터(M55\_G1)과 (M55\_G2)가 턴온되므로, G 데이터신호(D1)에 상응하여 G EL소자(EL1\_G)가 구동된다.

마지막으로, 제3서브 프레임동안 제1게이트라인(511)에 스캔신호(S1)가 인가되어 데이터라인(521)으로부터 B 데이터신호(D1)가 구동 트랜지스터(M52)에 제공되고, 순차제어수단(550)은 제1 및 제2발광제어신호(EC\_11), (EC\_21)에 의해 제3제어수단인 박막트랜지스터(M55\_B1)과 (M55\_B2)가 턴온되므로, B 데이터신호(D1)에 상응하여 B EL소자(EL1\_B)가 구동된다.

이와같이, 1프레임동안 각 서브프레임에서 스캔신호(S1-Sm)가 인가될 때마다 각 데이터라인에 R 데이터신호(DR1 - DRn), G 데이터신호(DG1 - DGn), B 데이터신호(DB1 - DBn)가 순차적으로 인가되어 화소(P11 - Pmn)의 R, G, B EL소자(EL\_R, EL\_G, EL\_B)를 시분할적으로 순차구동한다.

따라서, 본 발명의 픽셀회로는 화소(P11)의 R, G, B EL 소자(EL1\_R), (EL1\_G), (EL1\_B)가 능동소자(570)를 공유하므로, 각 화소는 하나의 게이트라인, 하나의 데이터라인, 그리고 하나의 전원공급라인만이 필요하게 되므로, 회로구성을 단순화할 수 있다. 또한, 2개의 발광제어라인만이 필요하므로, 픽셀회로의 배선을 보다 단순화하고, R, G, B EL소자의 발광을 보다 간단하게 제어할 수 있다.

도 5b는 본 발명의 제1실시예에 따른 유기전계 발광표시장치에 있어서, 화소부의 블록구성의 또 다른 예를 도시한 것이다. 도 7b는 도 5b에 도시된 본 발명의 일 실시예에 따른 순차구동방식의 유기전계 발광표시장치의 픽셀회로의 또 다른 블록구성을 도시한 것이고, 도 8b 도 7b의 픽셀회로의 상세회로도인 다른 예를 도시한 것이다. 도 5b, 7b 및 도 8b에 도시된 픽셀회로는 도 5a, 7a 및 8a의 픽셀회로의 일예와 유사하다. 다만, 일 예에 따른 픽셀회로에서는 구동수단(540)의 캐패시터(C51)와 구동 트랜지스터(M52)의 소오스에 동일한 전원라인(531)을 통해 동일한 전원전압(VDD1)이 제공되었으나, 다른 예에서는 별도의 전원라인을 구비하여 캐패시터(C51)에는 전원라인(531b)을 통해 전원전압(VDD1)을 제공하고, 구동트랜지스터(M52)의 소오스에는 전원라인(531a)을 통해 전원전압(VDD2)을 제공하는 것만이 다르다. 이와같이, 캐패시터(C51)에 공급되는 전원라인과 구동 트랜지스터에 공급되는 전원라인을 분리시켜 줌으로써, 캐패시터(C51)에 데이터신호를 보다 안정적으로 저장할 수 있게 된다.

상기한 바와같은 구성을 갖는 본 발명의 제1실시예에 따른 유기전계 발광표시장치를 시분할적으로 순차 구동하는 방법을 도 9의 구동 파형도를 참조하여 상세하게 설명하면 다음과 같다.

먼저, 1프레임(1F)중 제1서브 프레임(1SF\_R)동안, 게이트라인 구동회로(510)로부터 제1게이트라인(511)에 스캔신호(S1(R))가 인가되면 상기 제1게이트라인(511)이 구동되고, 데이터라인 구동회로(520)으로부터 데이터신호(D1 - Dn)로서 R 데이터신호(DR1 - DRn)가 제1게이트라인(511)에 연결된 화소(P11 - P1n)의 구동트랜지스터에 제공된다.

이때, 발광제어신호 발생회로(590)로부터 발광제어라인(591a), (591b)을 통해 제1게이트라인(511)에 연결된 화소(P11 - P1n)의 R EL 소자(EL\_R)를 제어하기 위해 각각 로우 및 하이상태의 제1 및 제2발광제어신호(EC\_11), (EC\_21)가 순차제어수단(550)에 인가되면, 박막 트랜지스터(M55\_R1)과 (M55\_R2)가 턴온되어 R 데이터신호(DR1 - DRn)에 상응하는 구동전류가 R EL 소자로 제공되어 구동된다.



이어서, 제1프레임(1F)의 제2서브 프레임(1SF\_G)동안, 제1게이트라인(511)에 두 번째 스캔신호(S1(G))가 인가되면 데이터라인(521 - 52n)으로 G 데이터신호(DG1 - DGn)가 구동 트랜지스터에 제공된다. 이때, 발광제어신호 발생회로(590)로부터 발광제어라인(591a), (591b)을 통해 제1게이트라인(511)에 연결된 화소(P11 - P1n)의 G EL 소자(EL\_G)를 제어하기 위해 각각 하이상태 및 로우상태의 제1 및 제2발광제어신호(EC\_11), (EC\_21)가 순차제어수단(550)에 인가되면, 박막 트랜지스터(M55\_G1)과 (M55\_G2)가 턴온되어 G 데이터신호(DG1 - DGn)에 상응하는 구동전류가 G EL 소자로 제공되어 구동된다.

마지막으로, 제1프레임(1F)의 제3서브 프레임(1SF\_B)동안, 제1게이트라인(511)에 세 번째 스캔신호(S1(B))가 인가되면 데이터라인(521 - 52n)으로 B 데이터신호(DB1 - DBn)가 구동 트랜지스터에 제공된다. 이때, 발광제어신호 발생회로(590)로부터 발광제어라인(591a), (591b)을 통해 제1게이트라인(511)에 연결된 화소(P11 - P1n)의 B EL 소자(EL\_B)를 제어하기 위해 각각 하이상태의 제1 및 제2발광제어신호(EC\_11), (EC\_21)가 순차제어수단(550)에 인가되면, 박막 트랜지스터(M55\_B1)과 (M55\_B2)가 턴온되어 B 데이터신호(DB1 - DBn)에 상응하는 구동전류가 B EL 소자로 제공되어 구동된다.

이어서, 1프레임의 각 서브 프레임마다 제2게이트라인(512)에 스캔신호가 인가되면 상기와 마찬가지로 데이터라인(521 - 52n)으로 R, G, B 데이터신호(DR1 - DRn), (DG1 - DGn), (DB1 - DBn)이 순차 인가되고, 발광제어신호 발생회로(590)로부터 발광제어라인(591a), (591b)을 통해 제2게이트라인(512)에 연결된 화소(P21 - P2n)의 R, G, B EL 소자를 순차 제어하기 위한 제1 및 제2발광제어신호(EC\_12, EC\_22)가 순차제어수단(550)으로 순차 발생된다. 따라서, 박막 트랜지스터(M55\_R1)와 (M55\_R2), (M55\_G1)와 (M55\_G2), 그리고 (M55\_B1), (M55\_B2)가 순차 턴온되어 R, G, B 데이터신호(DR1 - DRn), (DG1 - DGn), (DB1 - DBn)에 상응하는 구동전류가 R, G, B EL 소자로 순차 제공되어 구동된다.

상기와 같은 동작을 반복하여 1프레임의 각 서브 프레임마다 제m게이트라인(51m)에 스캔신호가 인가되면 데이터라인(521 - 52n)으로 R, G, B 데이터신호(DR1 - DRn), (DG1 - DGm), (DB1 - DBn)이 순차 인가되고, 발광제어신호 발생회로(590)로부터 발광제어라인(591a), (591b)을 통해 제m게이트라인(51m)에 연결된 화소(Pm1 - Pmn)의 R, G, B EL 소자를 순차 제어하기 위한 발광제어신호(EC\_1m, EC\_2m)가 순차제어수단(550)으로 순차 발생된다. 이에 따라, 박막 트랜지스터(M55\_R1)와 (M55\_R2), (M55\_G1)와 (M55\_G2), 그리고 (M55\_B1), (M55\_B2)가 순차 턴온되어 R, G, B 데이터신호(DR1 - DRn), (DG1 - DGn), (DB1 - DBn)에 상응하는 구동전류가 R, G, B EL 소자로 순차 제공되어 구동된다.

따라서, 1 프레임은 3서브 프레임으로 분할되고, 3서브 프레임동안 R, G, B EL 소자를 순차 구동시켜 줌으로써 화상을 디스플레이하게 된다. 이때, R, G, B EL 소자가 순차적으로 구동되지만, R, G, B EL 소자가 순차구동되는 시간이 매우 빠르므로, 사람들은 R, G, B EL 소자가 동시에 구동되는 것으로 인식되어 화상을 정상적으로 디스플레이하게 되는 것이다.

또한, 본 발명의 유기전계 발광표시장치는 R, G, B EL 소자의 발광시간을 조절하여 화이트 밸런스를 조절할 수 있는데, 도 8a 및 도 8b의 순차제어수단(550)의 박막 트랜지스터(M55\_R1, M55\_R2), (M55\_G1, M55\_G2), (M55\_B1, M55\_B2)의 턴온시간을 조절하여 R, G, B EL 소자의 발광시간을 조절함으로써 화이트 밸런스를 조절할 수 있다.

즉, 각 서브 프레임마다 도 10에 도시된 바와같이, 발광제어신호 발생수단(590)으로부터 발생하는 제1 및 제2발광제어신호(EC\_11), (EC\_21), (EC\_B)의 턴온시간(tr), (tg), (tb)을 조절하고, 이에 따라 순차제어수단(550)의 박막 트랜지스터(M55\_R1)와 (M55\_R2), (M55\_G1)와 (M55\_G2), 그리고 (M55\_B1), (M55\_B2)가 턴온되는 시간이 결정된다.

따라서, 본 발명에서는 R, G, B EL 소자의 순차 발광이 2개의 발광제어신호(EC\_11), (EC\_21)에 의해 제어되므로, 도 10에 도시된 바와같이, R, G, B EL 소자중 2개의 EL 소자의 발광시간을 조절하여 화이트 밸런스를 조정한다. 이때, R, G, B EL 소자중 R과 G EL 소자의 발광시간(tr), (tg)을 조절하여 화이트 밸런스를 조절하였으나, G 및 B EL 소자 또는 B와 R EL 소자의 발광시간을 조절하여 화이트 밸런스를 조절할 수도 있다.

본 발명의 실시예에서는 상기한 바와같이 R, G, B 발광시간을 조정하여 화이트밸런스를 조정할 수 있을 뿐만 아니라, 도 10에서와 같이 R, G, B 발광시간이 1차로 조정되어 화이트밸런스가 조정된 상태에서, 밝기를 최적화시키기 위하여 R, G, B 발광시간을 보다 조정할 수 있다.

도 11는 본 발명의 제2실시예에 따른 유기전계 발광표시장치의 블록구성을 도시한 것이다. 도 11의 유기전계 발광표시장치는 도 4에 도시된 제1실시예에 따른 유기전계 발광표시장치의 구성 및 동작이 유사하다. 다만, 2개의 게이트라인 구동회로(510a), (510b)과 2개의 발광제어신호 발생회로(590a), (590b)를 배열하는 것만이 다르다.

즉, 제1게이트라인 구동회로(510a)로부터 다수의 게이트라인(511 - 51n)중 일부 게이트라인으로 스캔신호를 제공하고, 제2게이트라인 구동회로(510b)로부터 나머지 게이트라인으로 스캔신호를 제공하도록 구성한다. 이때, 게이트라인(511 - 51n)중 상단부의 게이트라인에는 제1게이트라인 구동회로(510a)로부터 스캔신호가 인가되고, 하단부의 게이트라인으로는 제2게이트라인 구동회로(510b)로부터 스캔신호가 순차적으로 인가될 수도 있고, 또는 짝수번째 게이트라인에는 제1게이트라인 구동회로(510a)로부터 스캔신호가 인가되고 홀수번째 게이트라인에는 제2게이트라인 구동회로(510b)로부터 스캔신호가 인가되도록 하므로써, 화소부에 배열되는 게이트라인의 밀도를 감소시켜 줄 수도 있다. 한편, 제1 및 제2게이트라인 구동회로(510a), (510b)로부터 동시에 게이트라인으로 스캔신호를 제공하여 딜레이를 감소시키거나 또는 리턴턴시를 제공할 수도 있다.

한편, 제1발광제어신호 발생회로(590a)로부터 다수의 발광제어라인(591 - 59n)중 일부 발광제어라인으로 발광제어신호를 제공하고, 제2발광제어신호 발생회로(590b)로부터 나머지 발광제어라인으로 발광제어신호를 제공하도록 구성한다. 이때, 발광제어신호라인(591 - 59n)중 상단부의 발광제어라인에는 제1발광제어신호 발생회로(590a)로부터 발광제어신호가 인가되고, 하단부의 발광제어라인으로는 제2발광제어신호 발생회로(590b)로부터 발광제어신호가 순차적으로 인가될 수도 있고, 또는 짝수번째 발광제어라인에는 제1발광제어신호 발생회로(590a)로부터 발광제어신호가 인가되고 홀수번째

제 발광제어라인에는 제2발광제어신호 발생회로(590b)로부터 발광제어신호가 인가되도록 하므로써, 화소부에 배열되는 발광제어라인의 밀도를 감소시켜 줄 수도 있다. 한편, 제1 및 제2발광제어신호 발생회로(590a), (590b)로부터 동시에 발광제어라인으로 발광제어신호를 제공하여 딜레이를 감소시켜 주거나 또는 리턴던시를 제공할 수도 있다.

도 12는 본 발명의 제3실시예에 따른 유기전계 발광표시장치의 블록구성을 도시한 것이다. 도 12의 유기전계 발광표시장치는 도 11에 도시된 제2실시예에 따른 유기전계 발광표시장치의 구성 및 동작이 유사하다. 다만, 2개의 게이트라인 구동회로(510a), (510b)과 2개의 발광제어신호 발생회로(590a), (590b)의 배열위치만 상이한 것이다.

본 발명의 실시예에서는 게이트라인 구동회로와 발광제어신호 발생회로를 다수개 배열하는 것을 예시하였으나, 데이터라인 구동회로도 다수개 배열할 수도 있다.

### 발명의 효과

상기한 바와 같은 본 발명의 실시예에 따른 유기전계 발광표시장치는 R, G, B EL소자가 구동박막 트랜지스터와 스위칭 박막 트랜지스터를 공유하여 시분할적으로 구동되므로 고정세화가 가능하고, 소자 및 배선수를 감소시켜 개구율 및 수율을 향상시킬 수 있다. 또한, RC 딜레이 및 전압강하(IR drop)를 감소시킬 수 있는 이점이 있다.

또한, R, G, B EL소자의 발광시간을 조정하여 화이트 밸런스와 밝기를 조정할 수 있는 이점이 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### (57) 청구의 범위

#### 청구항 1.

일정구간마다 소정의 색을 구현하는 표시장치의 픽셀회로에 있어서,

상기 일정구간내에서 각각 하나의 색을 방출하는, 적어도 2개이상의 발광 소자와;

상기 적어도 2개이상의 발광소자에 공통연결되어, 상기 적어도 2개 이상의 발광소자를 구동하기 위한 능동소자를 구비하며,

상기 능동소자는 일정구간내에서 일정기간마다 상기 적어도 2개이상의 발광소자를 순차적으로 구동하고, 상기 적어도 2개이상의 발광소자는 일정기간마다 순차적으로 해당하는 하나의 색을 방출하여 상기 일정구간에서 소정의 색을 구현하는 것을 특징으로 하는 표시장치의 픽셀회로.

#### 청구항 2.

제1항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1 프레임은 적어도 2개이상의 서브 프레임으로 분할되며, 적어도 2개이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되는 것을 특징으로 하는 표시장치의 픽셀회로.

#### 청구항 3.

제1항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1프레임은 적어도 3개이상의 서브 프레임으로 분할되며, 적어도 2개이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되고, 나머지 적어도 하나의 서브 프레임에서는 적어도 2개이상의 발광소자중 하나가 다시 구동되거나 또는 적어도 2개의 발광소자가 동시에 구동되어 밝기를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

#### 청구항 4.

제3항에 있어서, 나머지 적어도 하나의 서브 프레임은 다수의 서브 프레임중 임의적으로 선택되는 것을 특징으로 하는 표시장치의 픽셀회로.

#### 청구항 5.

제1항에 있어서, 상기 적어도 2개의 발광소자의 발광시간을 조절하여 화이트 밸런스를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 6.**

제1항 내지 제5항중 어느 한 항에 있어서, 상기 발광소자는 FED 또는 PDP 인 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 7.**

제1항 내지 제5항중 어느 한 항에 있어서, 상기 발광소자는 R, G, B 또는 화이트 EL 소자인 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 8.**

제7항에 있어서, 상기 적어도 2개이상의 EL 소자는 제1전극이 상기 능동소자에 각각 연결되고, 제2전극이 접지전압에 공통연결되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 9.**

제7항에 있어서, 발광소자는 스트라이브타입 또는 델타타입으로 배열되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 10.**

제1항에 있어서, 상기 능동소자는 상기 발광소자를 구동하기 위한 적어도 하나이상의 스위칭소자로 구성되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 11.**

제10항에 있어서, 상기 능동소자를 구성하는 스위칭소자는 박막 트랜지스터, 박막 다이오드, 다이오드, 또는 TRS 로 구성되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 12.**

R, G, B EL 소자와;

R, G, B 데이터신호를 순차 전달하기 위한 하나 또는 그이상의 스위칭 트랜지스터와;

상기 R, G, B 데이터신호에 따라 상기 R, G, B EL소자를 순차 구동하기 위한 하나 또는 그이상의 구동트랜지스터와;

상기 R, G, B 데이터신호를 저장하기 위한 저장소자를 구비하며,

상기 R, G, B EL소자는 상기 구동트랜지스터에 공통 연결되고, 2개의 발광제어신호에 따라서 상기 구동트랜지스터로부터 순차적으로 전달되는 R, G, B 데이터신호에 반응하여 순차적으로 발광하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 13.**

제12항에 있어서, 상기 R, G, B EL소자는 적어도 3서브 프레임으로 구성되는 1 프레임내에서 각 서브 프레임마다 해당하는 발광제어신호에 따라서 순차 구동되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 14.**

제13항에 있어서, 상기 R, G, B EL 소자는 3서브 프레임내에서 순차적으로 구동되고, 나머지 서브 프레임에서는 R, G, B EL소자가 개별적으로 구동되거나 또는 적어도 2개의 EL소자가 동시에 구동되는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 15.

제12항에 있어서, 상기 R, G, B EL소자는 각 서브 프레임내에서 상기 해당하는 발광제어신호에 의해 발광시간이 조절되어 화이트 밸런스를 조절하는 것을 특징으로하는 표시장치의 픽셀회로.

### 청구항 16.

제12항에 있어서, 상기 R, G, B EL 소자는 제1전극이 상기 구동 트랜지스터에 공통 연결되고, 제2전극이 접지전압에 공통연결되는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 17.

제12항에 있어서, 발광소자는 스트라이브타입 또는 델타타입으로 배열되는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 18.

R, G, B EL 소자와;

상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 구동하기 위한 구동수단과;

상기 R, G, B EL소자의 구동을 순차제어하기 위한 순차제어수단을 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 19.

제18항에 있어서, 상기 구동수단은 적어도

데이터신호를 스위칭하기 위한 하나 또는 그이상의 스위칭 트랜지스터와;

상기 데이터신호에 상응하는 구동전류를 상기 R, G, B EL소자로 제공하기 위한 하나 또는 그이상의 구동 트랜지스터와;

상기 데이터신호를 저장하기 위한 캐패시터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 20.

제19항에 있어서, 상기 구동수단은 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 문턱전압보상수단을 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 21.

제19항에 있어서, 상기 구동 트랜지스터와 캐패시터에는 공통의 전원라인을 통해 동일한 전원전압을 제공하거나 또는 개별의 전원라인을 통해 동일한 전원전압을 개별적으로 제공하는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 22.

제18항에 있어서, 상기 순차제어수단은

해당하는 R, G, B 발광제어신호에 의해 상기 구동 트랜지스터로부터 R, G, B EL소자로 구동전류가 제공되는 것을 제어하여, 상기 R, G, B EL소자의 발광을 순차 제어하는 제1 내지 제3제어수단으로 이루어지는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 23.

제22항에 있어서, 상기 순차제어수단의 제1 내지 제3제어수단은 각각 상기 구동수단과 표시수단사이에 직렬연결되어 게이트에 각각 제1 및 제2발광제어신호가 인가되는 제1 및 제2 박막 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 24.

제23항에 있어서, 상기 순차제어수단에 인가되는 해당 발광제어신호의 액티브 온시간을 조절하여 상기 제1 내지 제3박막 트랜지스터에 의해 해당하는 EL소자로 구동전류가 인가되는 시간을 조절하여 화이트 밸런스를 조절하는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 25.

제18항에 있어서, 발광소자는 스트라이브타입 또는 델타타입으로 배열되는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 26.

게이트가 게이트라인에 연결되고, 소오스/드레인이 데이터라인에 연결된 제1박막 트랜지스터와;

상기 제1박막 트랜지스터의 드레인/소오스에 게이트가 연결되고, 소오스/드레인에 전원라인이 연결된 제2박막 트랜지스터와;

상기 제2박막 트랜지스터의 게이트와 소오스/드레인에 연결된 캐패시터와;

상기 제2박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제1발광제어신호가 인가되는 제3박막 트랜지스터와;

상기 제3박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제4박막 트랜지스터와;

상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제5박막 트랜지스터와;

상기 제5박막 트랜지스터의 소오스/드레인에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제6박막 트랜지스터와;

상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제7박막 트랜지스터와;

상기 제7박막 트랜지스터의 소오스/드레인에 드레인/소오스가 연결되고, 게이트에 제2발광제어신호가 인가되는 제8박막 트랜지스터와;

상기 제6 및 제8박막 트랜지스터의 소오스/드레인과 제7박막 트랜지스터의 드레인/소오스에 각각 제1전극이 연결되고, 제2전극이 공통접지된 R, G, B EL 소자를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 픽셀회로.

### 청구항 27.

각각 일정구간마다 소정의 색을 구현하고, 상기 일정구간내에서 각각 하나의 색을 방출하는 적어도 2개이상의 발광소자를 구비하는 다수의 화소를 포함하며,

상기 적어도 2개 이상의 발광소자는 일정구간내에서 시분할적으로 순차 구동되어 하나의 색을 방출하여, 각 화소는 일정구간내에서 소정의 색을 구현하는 것을 특징으로 하는 표시장치.

**청구항 28.**

제27항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1 프레임은 적어도 2개 이상의 서브 프레임으로 분할되며, 적어도 2개 이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 29.**

제27항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1 프레임은 적어도 3개 이상의 서브 프레임으로 분할되며, 적어도 2개 이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되고, 나머지 적어도 하나의 서브 프레임에서는 적어도 2개 이상의 발광소자중 하나가 다시 구동되거나 또는 적어도 2개의 발광소자가 동시에 구동되어 밝기를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 30.**

제27항에 있어서, 상기 적어도 2개의 발광소자의 발광시간을 조절하여 화이트 밸런스를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 31.**

각각 일정구간마다 소정의 색을 구현하고, 상기 일정구간내에서 각각 하나의 색을 방출하는 적어도 2개 이상의 발광소자를 구비하는 다수의 화소를 포함하며,

적어도 2개 이상의 발광소자는 일정기간동안 하나만 발광하여, 일정구간동안 상기 적어도 2개 이상의 발광 소자가 순차적으로 하나의 색을 방출하므로써, 각 화소는 일정구간동안 소정의 색을 구현하는 것을 특징으로 하는 표시장치.

**청구항 32.**

제31항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1 프레임은 적어도 2개 이상의 서브 프레임으로 분할되며, 적어도 2개 이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 33.**

제31항에 있어서, 상기 일정구간은 1 프레임이고, 일정기간은 서브 프레임으로서, 상기 1 프레임은 적어도 3개 이상의 서브 프레임으로 분할되며, 적어도 2개 이상의 발광소자는 1 프레임내에서 각 서브 프레임마다 순차 구동되고, 나머지 적어도 하나의 서브 프레임에서는 적어도 2개 이상의 발광소자중 하나가 다시 구동되거나 또는 적어도 2개의 발광소자가 동시에 구동되어 밝기를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 34.**

제32항에 있어서, 상기 적어도 2개의 발광소자의 발광시간을 조절하여 화이트 밸런스를 조절하는 것을 특징으로 하는 표시장치의 픽셀회로.

**청구항 35.**

R, G, B EL소자와; 상기 R, G, B EL소자에 연결되어 상기 R, G, B 발광소자를 구동하기 위한 적어도 하나의 박막 트랜지스터를 구비하는 다수의 화소를 포함하며,

각 화소는 각 화소의 상기 R, G, B EL소자는 제1전극이 상기 적어도 하나의 박막 트랜지스터에 공통연결되고 제2전극이 접지에 공통연결되며,

각 화소는 상기 적어도 하나의 박막 트랜지스터에 의해 상기 R, G, B EL소자가 순차적으로 발광하는 것을 특징으로 하는 표시장치.

### 청구항 36.

제35항에 있어서, 상기 R, G, B EL소자는 각각 적어도 3서브 프레임으로 구성되는 1 프레임내에서 각 서브 프레임마다 순차 구동되는 것을 특징으로 하는 평판표시장치.

### 청구항 37.

제35항에 있어서, 화소는 스트라이브타입 또는 델타타입으로 배열되는 것을 특징으로 하는 표시장치의 픽셀회로.

### 청구항 38.

다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과;

상기 다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나이 게이트라인, 데이터라인 및 전원라인에 각각 연결되는 다수의 화소를 포함하며,

각 화소는 R, G, B EL소자와;

상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 순차 구동하기 위한 적어도 하나이상의 박막 트랜지스터와;

상기 박막 트랜지스터와 R, G, B EL소자사이에 각각 연결되어, 상기 R, G, B EL 소자가 다수의 서브 프레임으로 구성되는 한 프레임내에서 각 서브 프레임마다 순차적으로 발광하도록 제어하는 R, G, B 발광제어용 박막 트랜지스터들을 포함하는 것을 특징으로 하는 평판표시장치.

### 청구항 39.

다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과;

다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결되는 다수의 화소를 포함하며,

각 화소는 게이트가 게이트라인에 연결되고, 소오스/드레인이 데이터라인에 연결된 제1박막 트랜지스터와;

상기 제1박막 트랜지스터의 드레인/소오스에 게이트가 연결되고, 소오스/드레인에 전원라인이 연결된 제2박막 트랜지스터와;

상기 제2박막 트랜지스터의 게이트와 소오스/드레인에 연결된 캐패시터와;

상기 제2박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제1발광제어신호가 인가되는 제3박막 트랜지스터와;

상기 제3박막 트랜지스터의 드레인/소오스에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제4박막 트랜지스터와;

상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제5박막 트랜지스터와;

상기 제5박막 트랜지스터의 소오스/드레인에 소오스/드레인이 연결되고, 게이트에 제2발광제어신호가 인가되는 제6박막 트랜지스터와;

상기 제2박막 트랜지스터의 드레인/소오스에 드레인/소오스가 연결되고, 게이트에 제1발광제어신호가 인가되는 제7박막 트랜지스터와;

상기 제7박막 트랜지스터의 소오스/드레인에 드레인/소오스가 연결되고, 게이트에 제2발광제어신호가 인가되는 제8박막 트랜지스터와;

상기 제6 및 제8박막 트랜지스터의 소오스/드레인과 제7박막 트랜지스터의 드레인/소오스에 각각 제1전극이 연결되고, 제2전극이 공통접지된 R, G, B EL 소자를 포함하는 것을 특징으로 하는 평판표시장치.

#### 청구항 40.

다수의 게이트라인, 다수의 데이터라인, 다수의 발광제어라인 및 다수의 전원라인과; 상기 다수의 게이트라인, 데이터라인, 발광제어라인 및 전원라인중 해당하는 하나이 게이트라인, 데이터라인, 발광제어라인 및 전원라인에 각각 연결되는 다수의 화소를 구비하는 화소부와;

상기 다수의 게이트라인으로 다수의 스캔신호를 제공하기 위한 적어도 하나의 게이트라인구동회로와;

상기 다수의 데이터라인으로 R, G, B 데이터신호를 순차적으로 제공하기 위한 적어도 하나의 데이터라인 구동회로와;

상기 다수의 발광제어라인으로 발광제어신호를 제공하기 위한 적어도 하나의 발광제어신호 발생회로를 구비하며,

각 화소는 R, G, B EL소자와;

상기 R, G, B EL소자에 공통연결되어, R, G, B EL소자를 순차 구동하기 위한 적어도 하나이상의 박막 트랜지스터와;

상기 박막 트랜지스터와 R, G, B EL소자사이에 각각 연결되어, 상기 R, G, B EL 소자가 다수의 서브 프레임으로 구성되는 한 프레임내에서 각 서브 프레임마다 순차적으로 발광하도록 제어하는 R, G, B 발광제어용 박막 트랜지스터를 포함하는 것을 특징으로 하는 평판표시장치.

#### 청구항 41.

제40항에 있어서, 상기 게이트라인 구동회로, 데이터라인 구동회로 및 발광제어신호 발생회로는 리턴던시 기능을 갖는 것을 특징으로 하는 평판표시장치.

#### 청구항 42.

다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과;

다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결된 다수의 화소를 포함하고, 각 화소는 적어도 R, G, B 발광소자를 구비하는 평판표시장치를 구동하는 방법에 있어서,

상기 각 화소에는 일정구간내에 일정기간마다 동일한 데이터라인을 통하여 R, G, B 데이터가 순차 제공되어, R, G, B 발광소자가 시분할적으로 순차 구동되므로써, 일정구간내에서 소정의 색을 구현하는 것을 특징으로 하는 평판표시장치의 구동방법.

#### 청구항 43.

다수의 게이트라인, 다수의 데이터라인 및 다수의 전원라인과;

다수의 게이트라인, 데이터라인 및 전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 전원라인에 각각 연결된 다수의 화소를 포함하고, 각 화소는 적어도 R, G, B 발광소자를 구비하는 평판표시장치를 구동하는 방법에 있어서,

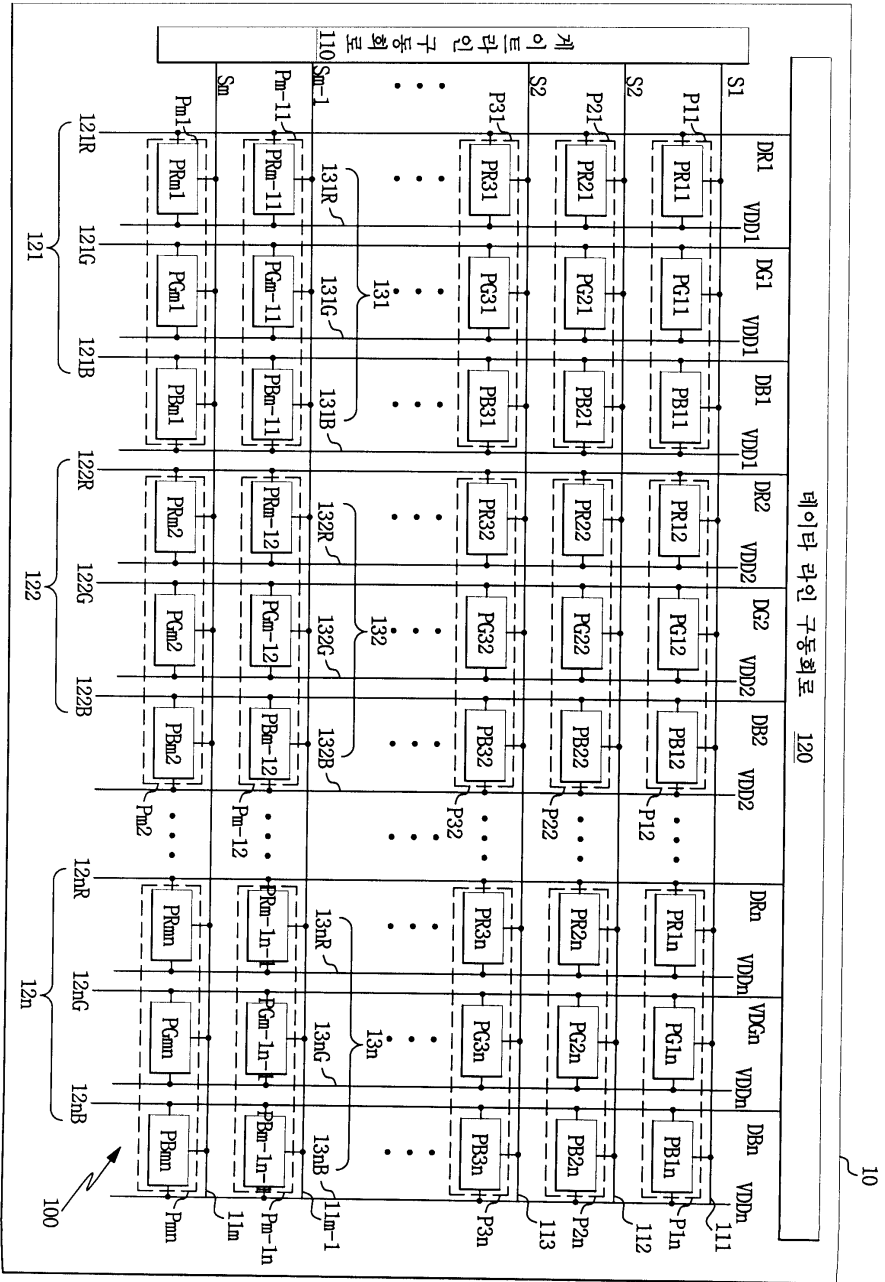
상기 다수의 게이트라인중 해당하는 하나의 게이트라인에 일정구간내에 일정기간마다 스캔신호를 발생하고, 스캔신호가 발생될 때마다 상기 다수의 데이터라인중 해당하는 하나의 데이터라인으로 R, G, B 데이터를 순차인가하여 R, G, B 구동전류를 발생하며, 제1 및 제2발광제어신호에 의해 상기 해당하는 하나의 게이트라인에 연결된 화소의 R, G, B 발광소자를 순차 구동하여 일정구간내에서 소정의 색을 구현하는 것을 특징으로 하는 평판표시장치의 구동방법.

#### 청구항 44.

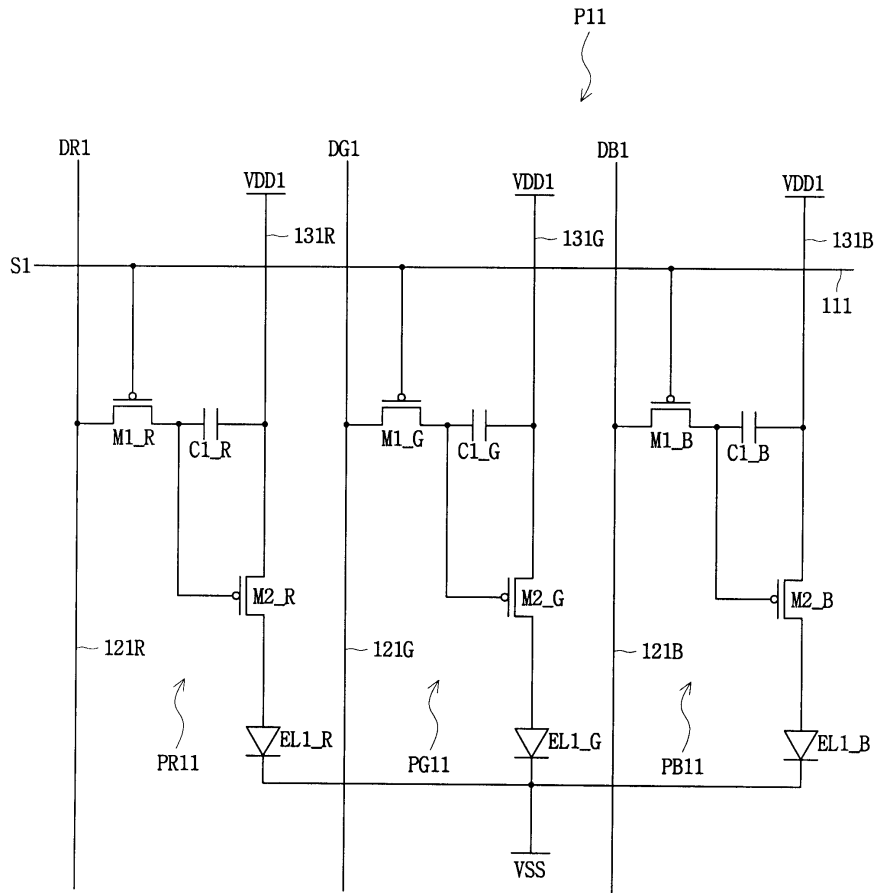
제42항 또는 제43항중 어느 한 항에 있어서, 상기 일정주기는 3개의 일정구간을 포함하며, 3개의 일정구간동안 R, G, B 발광소자는 하나씩 발광되어, 상기 일정주기동안 R, G, B 발광소자가 순차적으로 발광되는 것을 특징으로 하는 평판표시장치의 구동방법.



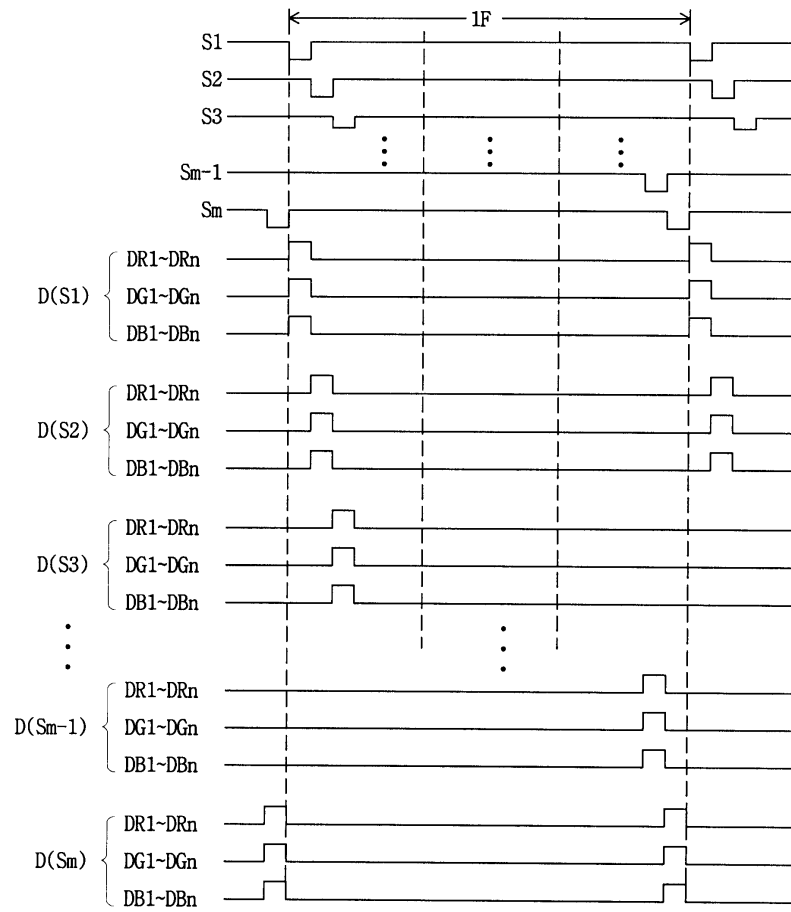
도면1



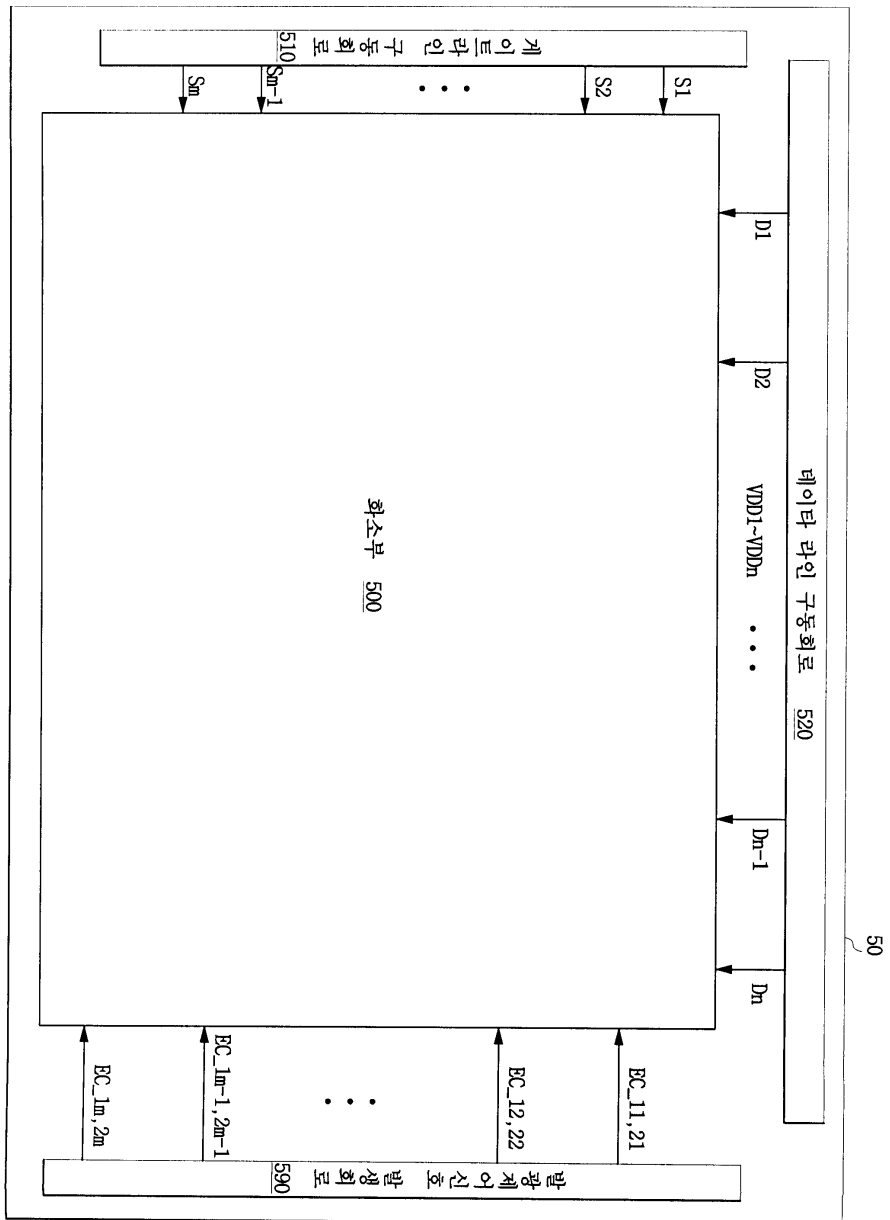
도면2



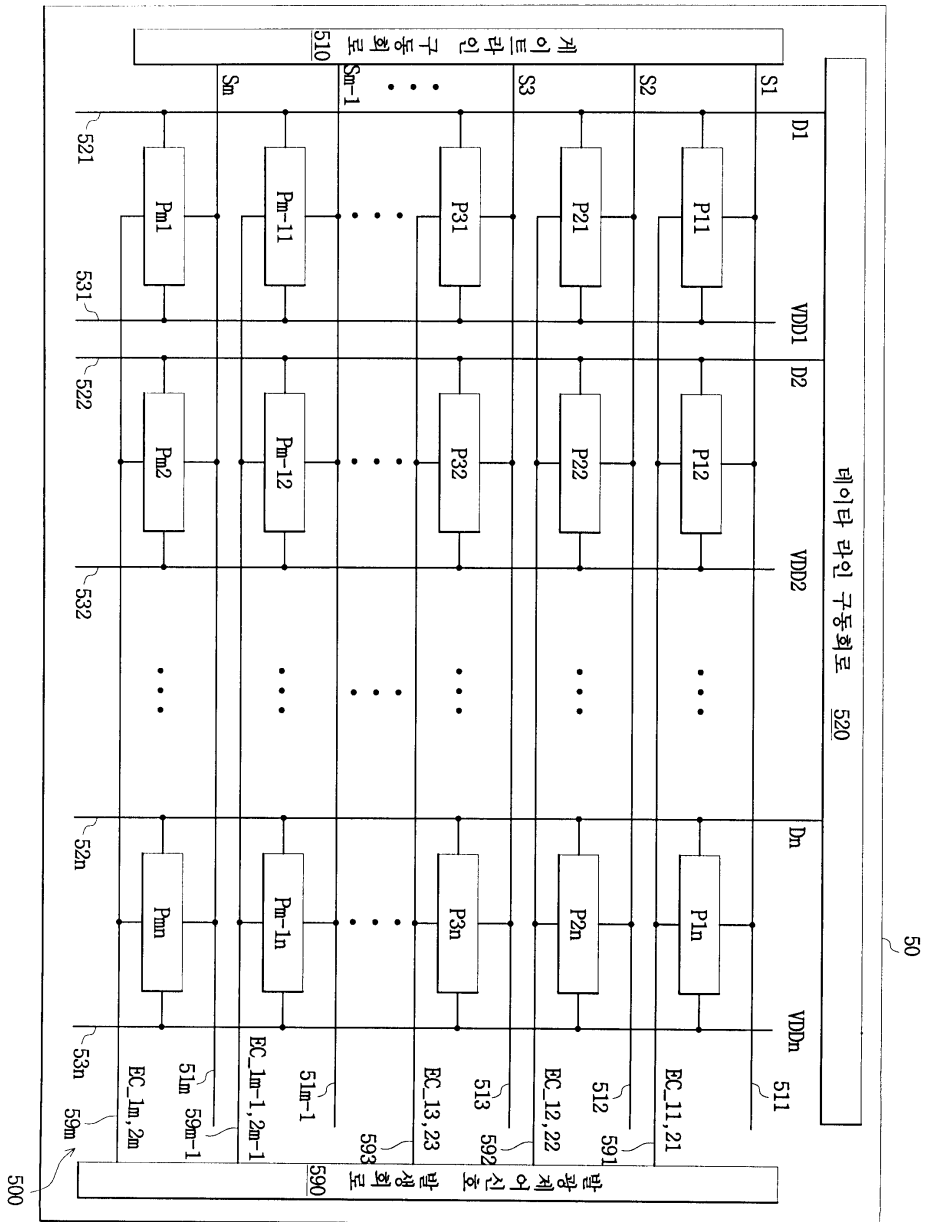
도면3



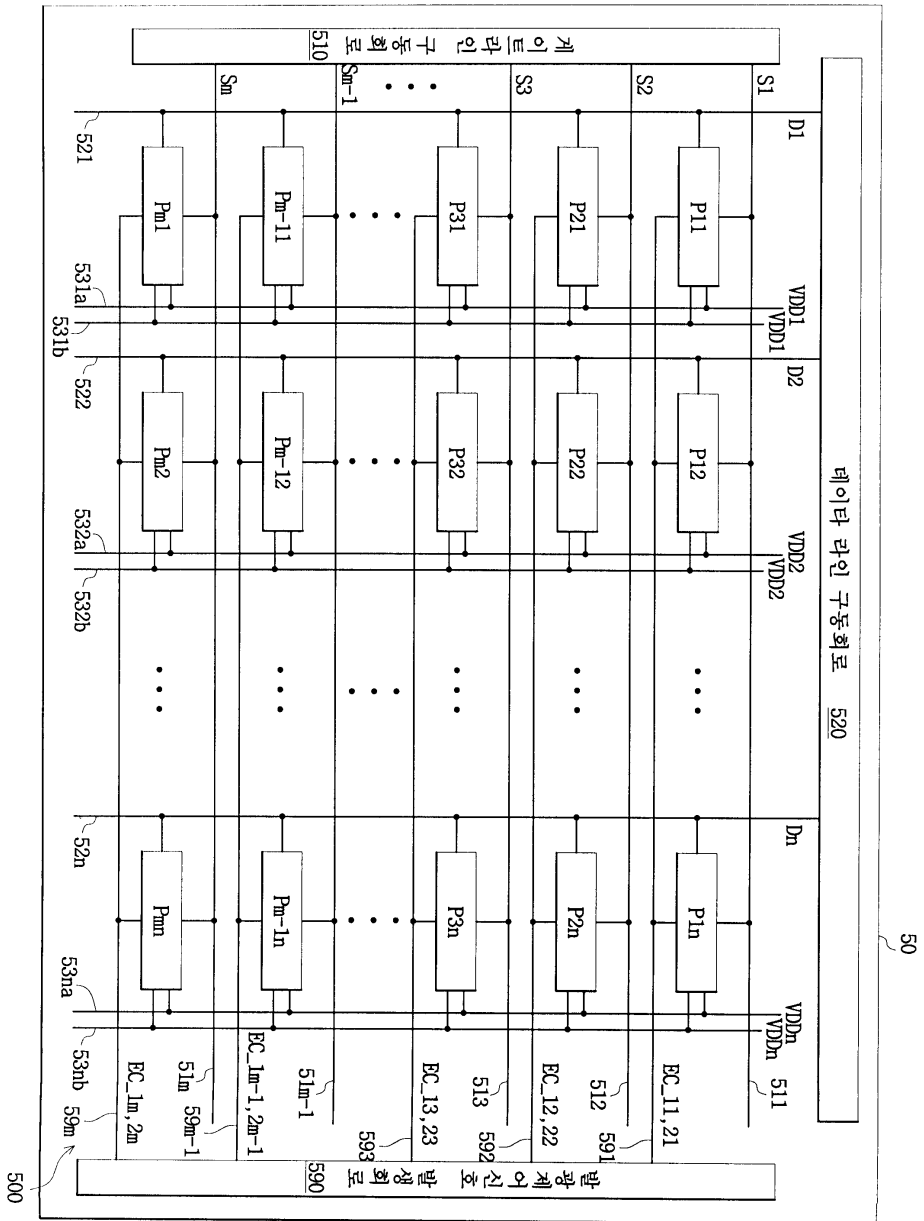
도면4



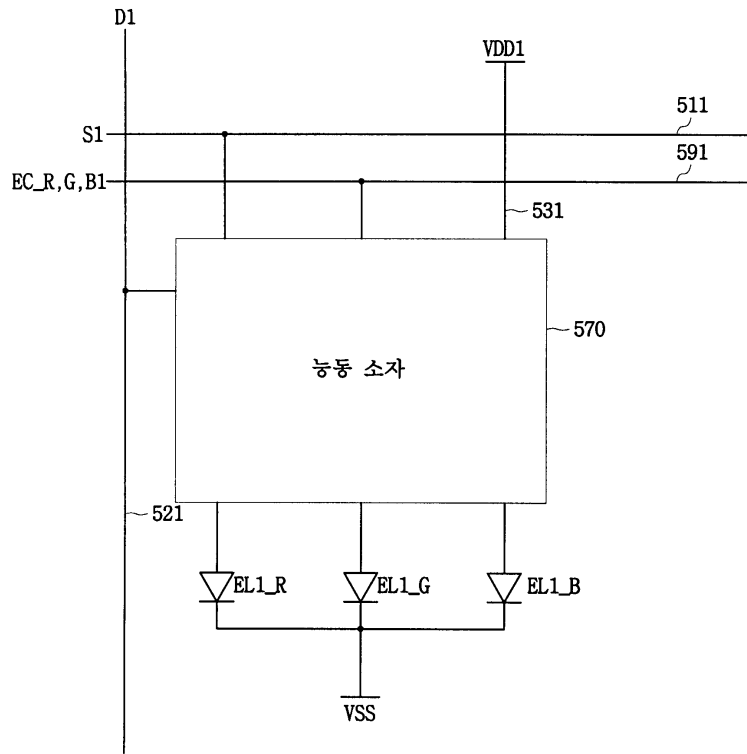
도면5a



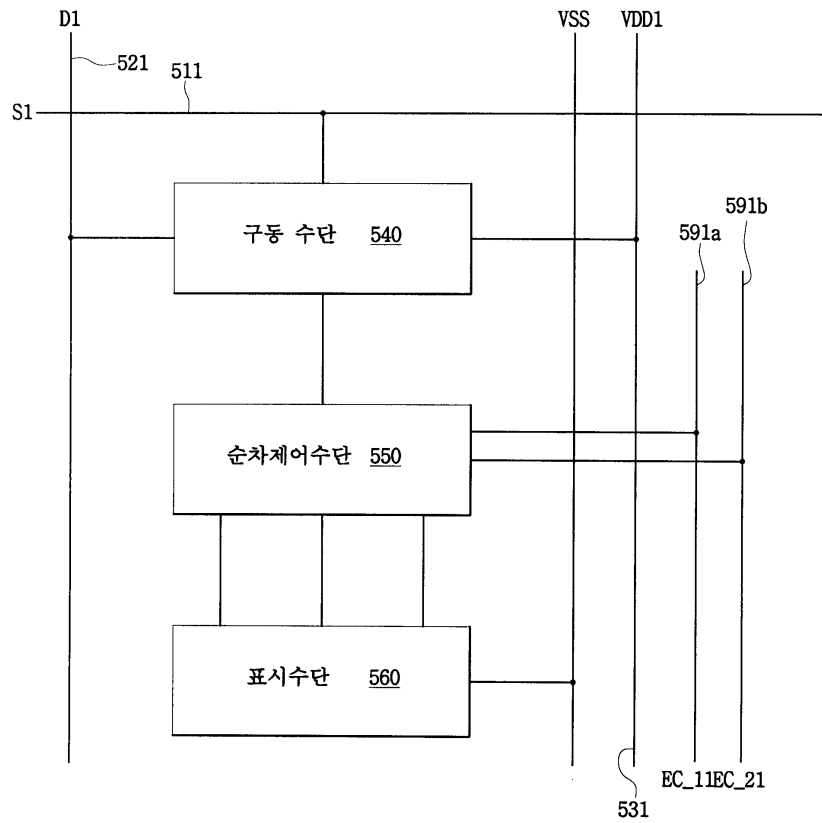
도면5b



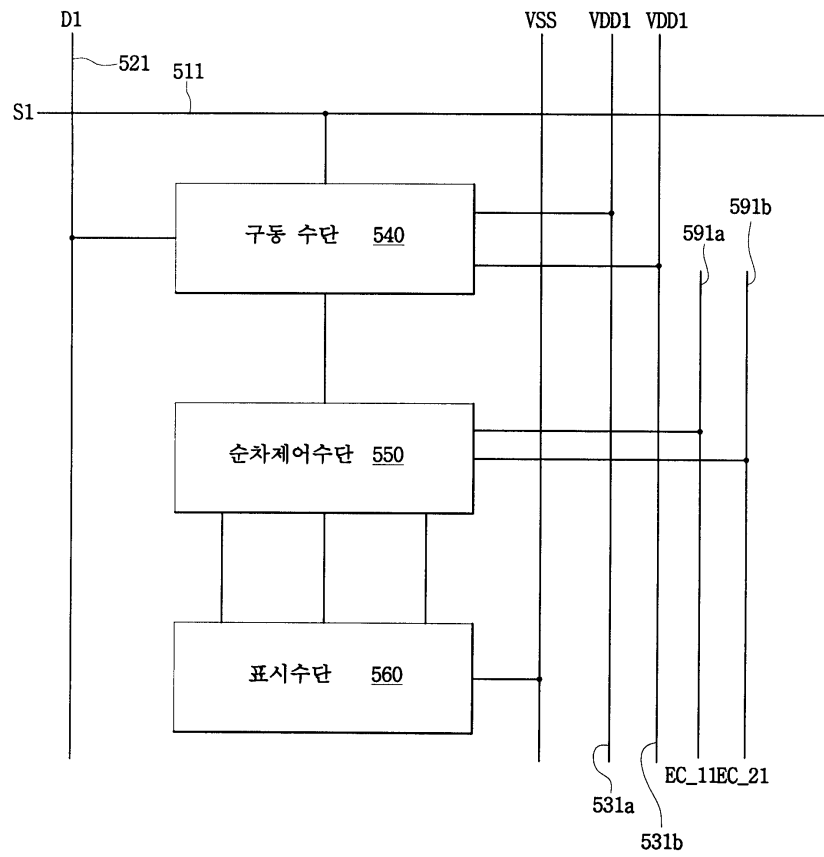
도면6



도면7a

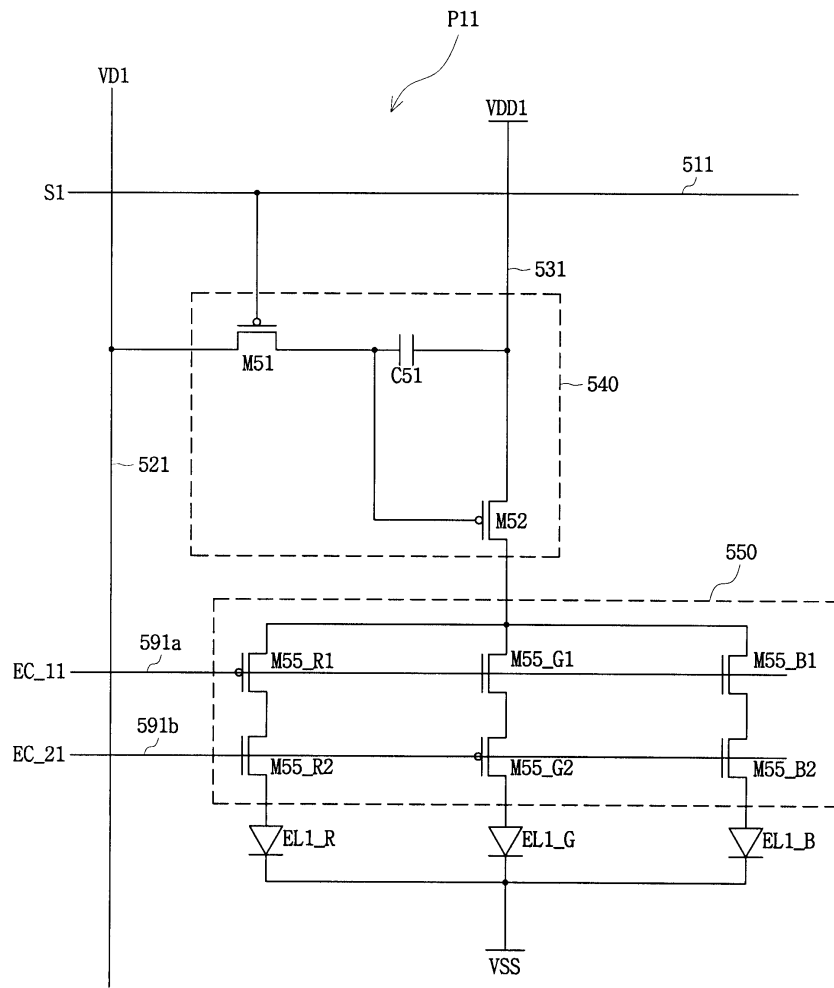


도면 7b

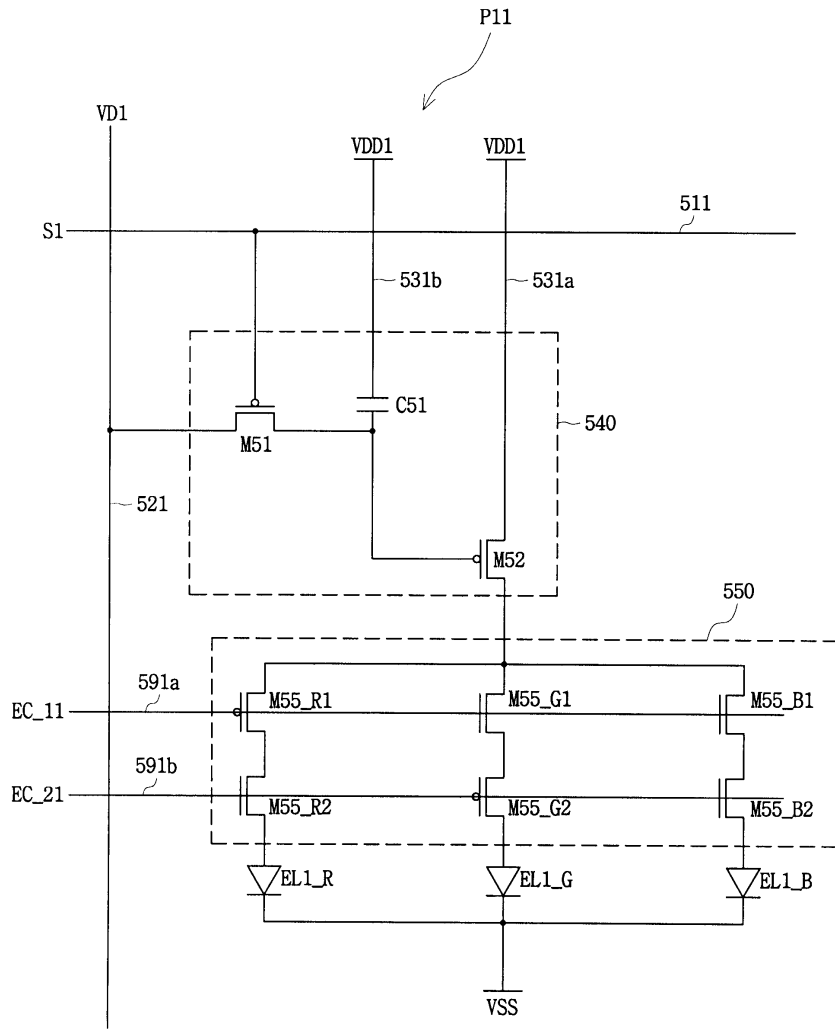




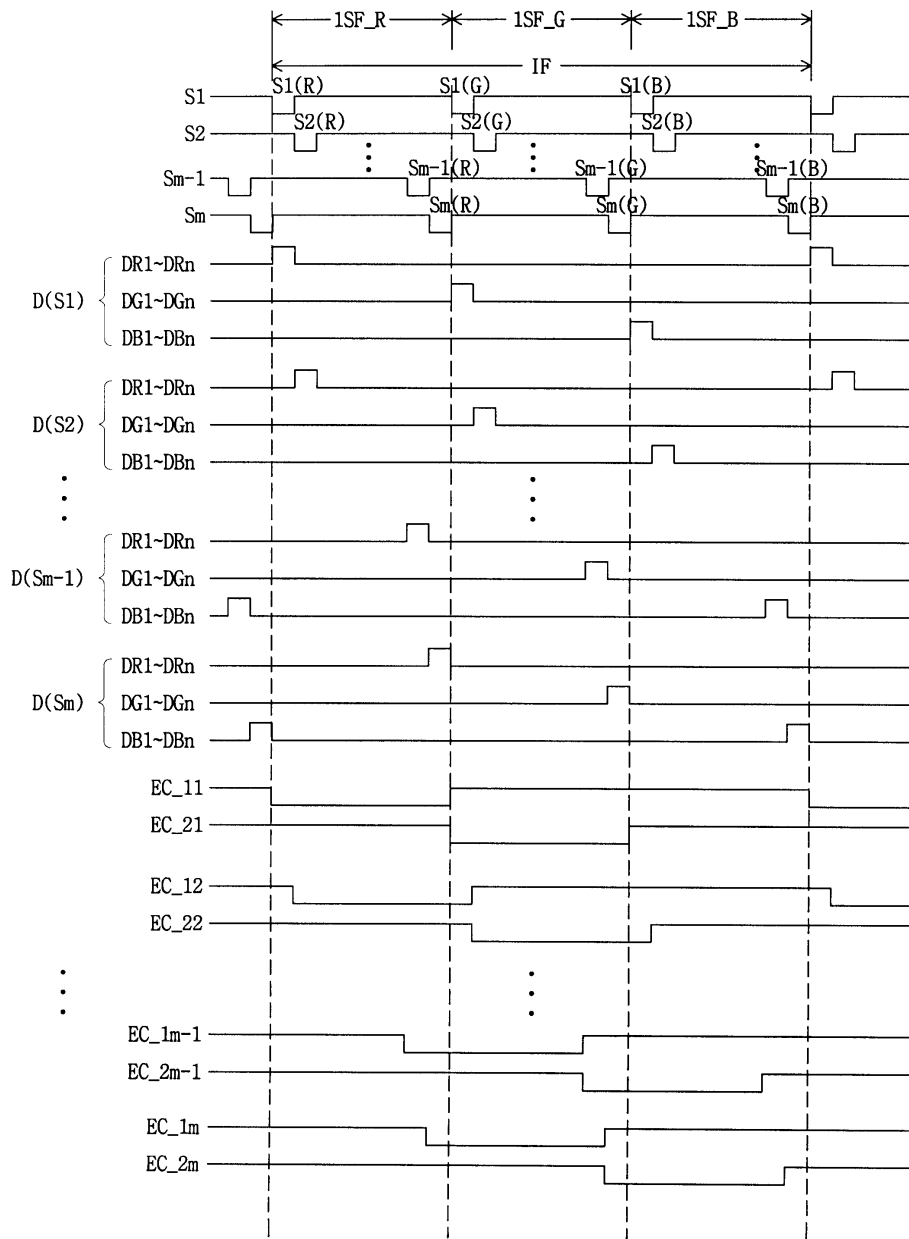
도면8a



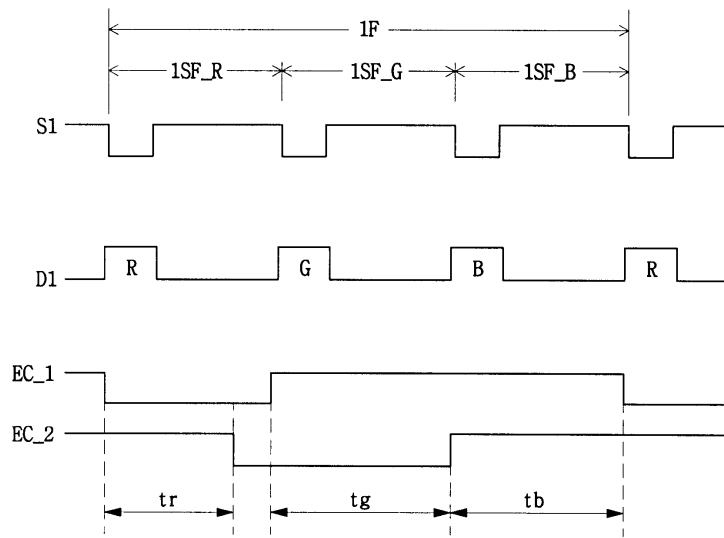
도면8b



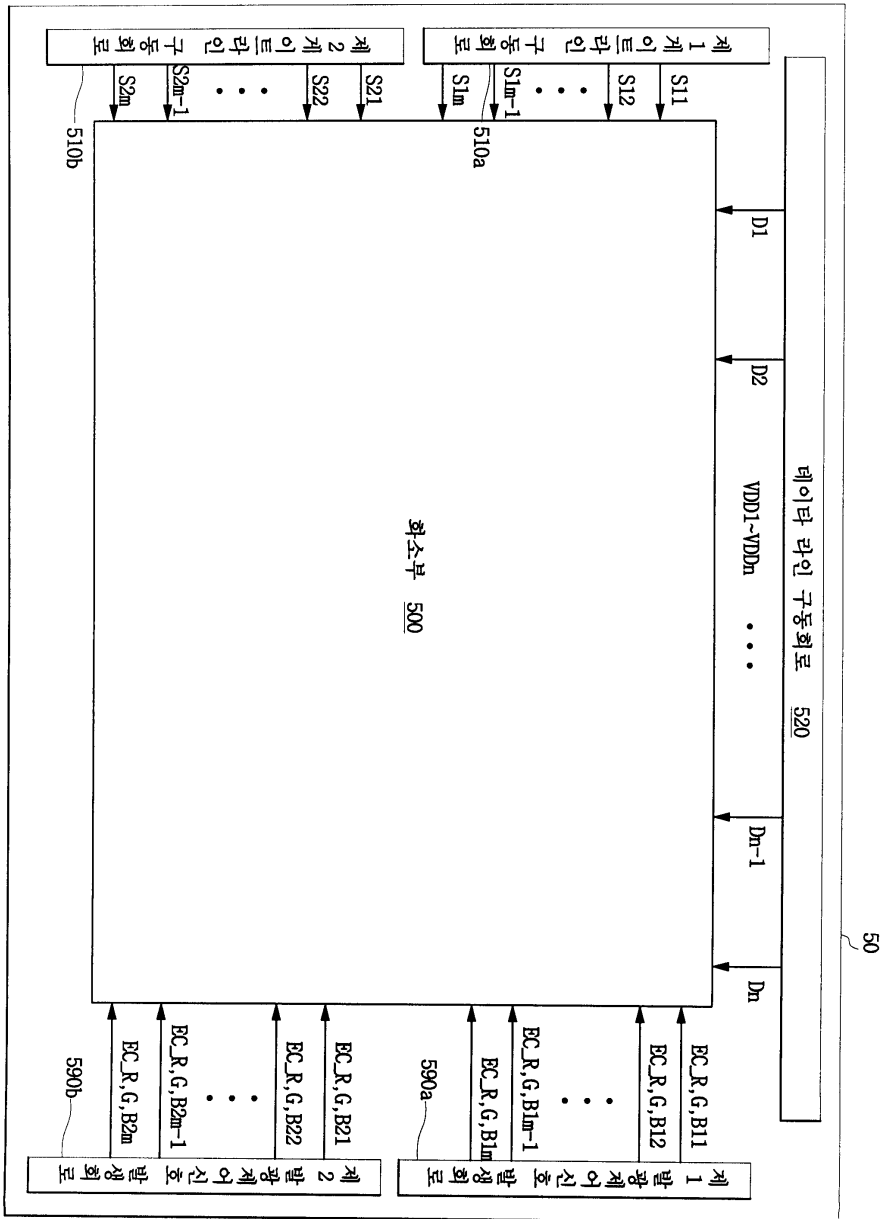
도면9



도면10



도면11



도면12

