

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-26941
(P2009-26941A)

(43) 公開日 平成21年2月5日(2009.2.5)

(51) Int.Cl.		F I	テーマコード (参考)			
HO 1 L	27/14	(2006.01)	HO 1 L	27/14	D	4M118
HO 4 N	5/335	(2006.01)	HO 4 N	5/335	U	5C024
HO 1 L	27/148	(2006.01)	HO 1 L	27/14	B	5C065
HO 4 N	9/07	(2006.01)	HO 4 N	9/07	A	

審査請求 未請求 請求項の数 13 O L (全 17 頁)

(21) 出願番号 特願2007-188322 (P2007-188322)
(22) 出願日 平成19年7月19日 (2007.7.19)

(71) 出願人 306037311
富士フイルム株式会社
東京都港区西麻布2丁目26番30号
(74) 代理人 100115107
弁理士 高松 猛
(74) 代理人 100132986
弁理士 矢澤 清純
(72) 発明者 河村 佳津男
宮城県黒川郡大和町松坂平1丁目6番地
富士フイルムフォトニクス株式会社内
Fターム(参考) 4M118 AA05 AB01 CA03 CA32 FA06
GA02 GB03 GB06 GB08 GC07
GC14 GD04 GD07
5C024 AX01 CX03 CY31 DX01 EX52
GX02 GY01 GY31 GZ36
最終頁に続く

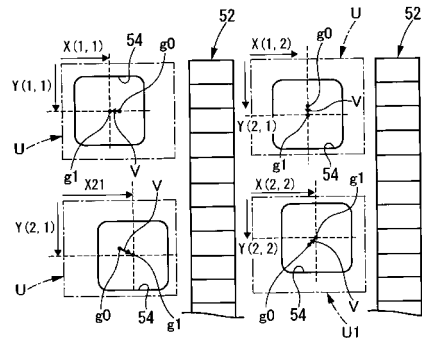
(54) 【発明の名称】 撮像素子及び撮像装置

(57) 【要約】

【課題】色モアレ及び輝度モアレの発生を抑えることができる撮像素子及び撮像装置を提供する。

【解決手段】本発明の撮像素子は、半導体基板の表面に第1の直線方向及び該第1の直線方向に直交する第2の直線方向に配列された複数の光電変換部とが設けられ、光電変換部における受光領域が、少なくとも第1の直線方向に隣接する受光領域に対して第2の直線方向にずれている位置、及び、第2の直線方向に隣接する受光領域に対して第1の直線方向にずれている位置のいずれかに設けられている。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

半導体基板の表面に第 1 の直線方向及び該第 1 の直線方向に直交する第 2 の直線方向に配列された複数の光電変換部とが設けられた撮像素子であって、

前記光電変換部における受光領域が、少なくとも前記第 1 の直線方向に隣接する受光領域に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する受光領域に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする撮像素子。

【請求項 2】

前記光電変換部の光が入射する側の面が、該光電変換部のそれぞれの上部に開口部を有する遮光膜で覆われ、前記開口部の重心が少なくとも前記第 1 の直線方向に隣接する開口部の重心に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する開口部の重心に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする請求項 1 に記載の撮像素子。

10

【請求項 3】

前記複数の光電変換部がそれぞれ、少なくとも前記第 1 の直線方向に隣接する前記光電変換部に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する前記光電変換部に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする請求項 1 に記載の撮像素子。

【請求項 4】

前記光電変換部の光が入射する側の面にカラーフィルタが設けられていることを特徴とする請求項 1 から 3 のいずれか 1 つに記載の撮像素子。

20

【請求項 5】

撮像素子の撮像領域に設けられた複数の画素ごとに入射光を光電変換することで信号電荷を生成して画像を形成する撮像装置であって、

前記撮像素子が、

半導体基板の表面に第 1 の直線方向及び該第 1 の直線方向に直交する第 2 の直線方向に配列された複数の光電変換部とを備え、

前記光電変換部における受光領域の位置が、少なくとも前記第 1 の直線方向に隣接する受光領域に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する受光領域に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする撮像装置。

30

【請求項 6】

前記光電変換部の上方が、該光電変換部のそれぞれの上部に開口部を有する遮光膜で覆われ、前記開口部の重心が少なくとも前記第 1 の直線方向に隣接する開口部の重心に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する開口部の重心に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする請求項 5 に記載の撮像装置。

【請求項 7】

前記複数の光電変換部が、少なくとも前記第 1 の直線方向に隣接する前記光電変換部に対して前記第 2 の直線方向にずれている位置、及び、前記第 2 の直線方向に隣接する前記光電変換部に対して前記第 1 の直線方向にずれている位置のいずれかに設けられていることを特徴とする請求項 5 に記載の撮像装置。

40

【請求項 8】

前記複数の画素それぞれの前記受光領域のずれ量を示す位置情報を記憶する記憶手段を備えていることを特徴とする請求項 5 から 7 のいずれか 1 つに記載の撮像装置。

【請求項 9】

前記位置情報が、前記撮像領域に設けられた第 1 の直線方向及び前記第 1 の直線方向に直交する第 2 の直線方向に対するずれ量を示す座標情報であることを特徴とする請求項 8 に記載の撮像装置。

50

【請求項 10】

前記記憶手段が、マスクROMであることを特徴とする請求項8に記載の撮像装置。

【請求項 11】

前記記憶手段が、EEPROMであることを特徴とする請求項8に記載の撮像装置。

【請求項 12】

前記撮像素子は、前記撮像領域における前記入射光が照射する面にカラーフィルタが設けられていることを特徴とする請求項5から11のいずれか1つに記載の撮像装置。

【請求項 13】

半導体基板の表面に第1の直線方向及び該第1の直線方向に直交する第2の直線方向に配列された複数の光電変換部とが設けられた撮像素子であって、

前記光電変換部の重心に対する受光領域の重心の位置を示すずれベクトルが、少なくとも前記第1の直線方向に隣接する受光領域のずれベクトル、及び、前記第2の直線方向に隣接する受光領域のずれベクトルのいずれかと異なることを特徴とする撮像素子。

10

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、色モアレ及び輝度モアレの発生を抑えることができる撮像素子及び撮像装置に関する。

【背景技術】

20

【0002】

デジタルカメラなどの撮像装置には、CCD型やCMOS型の撮像素子が用いられている。特に、1つの撮像素子でカラー画像を撮像することができる、いわゆる単板（シングルセンサ）のカラー撮像装置が広く用いられている。このような撮像装置に用いられる撮像素子は、受光領域の表面にRGB3色（又は、RGBとさらに別の1色を加えた4色）の各色が所定のパターンに基づいて規則的に配列されている。こうすることで、撮像素子によって各画素毎に対応するカラーフィルタに応じて入射光を分光し、画素の受光部において色信号をそれぞれ生成することによって、撮像装置でカラーの画像を形成している。カラーフィルタの配列としては、例えば、RGBの各色を格子状に規則的に配置したベイヤー配列がある。カラーフィルタを備えた撮像素子としては、下記特許文献がある。

30

【0003】

【特許文献1】特開2000-308070号公報

【特許文献2】特開2000-308080号公報

【発明の開示】**【発明が解決しようとする課題】****【0004】**

ところで、ベイヤー配列のように、RGBのフィルタを規則的に配列したパターンを有するカラーフィルタを備えた撮像素子は、細かい模様の被写体を撮像した場合に、本来被写体がない色が出力されてしまう色モアレ（偽色ともいう）や、縞模様状に輝度のムラが生じてしまう輝度モアレが生じてしまう。このような色モアレ及び輝度モアレは、電気的フィルタ処理でも取り除くことができないため、画質を向上させるうえで改良が望まれていた。

40

【0005】

本発明は、上記事情に鑑みてなされたもので、その目的は、色モアレ及び輝度モアレの発生を抑えることができる撮像素子及び撮像装置を提供することにある。

【課題を解決するための手段】**【0006】**

本発明の上記目的は、下記構成によって達成される。

(1) 半導体基板の表面に第1の直線方向及び該第1の直線方向に直交する第2の直線方向に配列された複数の光電変換部とが設けられた撮像素子であって、

50

前記光電変換部における受光領域が、少なくとも前記第1の直線方向に隣接する受光領域に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する受光領域に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする撮像素子。

(2) 前記光電変換部の光が入射する側の面が、該光電変換部のそれぞれの上部に開口部を有する遮光膜で覆われ、前記開口部の重心が少なくとも前記第1の直線方向に隣接する開口部の重心に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する開口部の重心に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする上記(1)に記載の撮像素子。

(3) 前記複数の光電変換部がそれぞれ、少なくとも前記第1の直線方向に隣接する前記光電変換部に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する前記光電変換部に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする上記(1)に記載の撮像素子。

(4) 前記光電変換部の光が入射する側の面にカラーフィルタが設けられていることを特徴とする上記(1)から(3)のいずれか1つに記載の撮像素子。

(5) 撮像素子の撮像領域に設けられた複数の画素ごとに入射光を光電変換することで信号電荷を生成して画像を形成する撮像装置であって、

前記撮像素子が、

半導体基板の表面に第1の直線方向及び該第1の直線方向に直交する第2の直線方向に配列された複数の光電変換部とを備え、

前記光電変換部における受光領域の位置が、少なくとも前記第1の直線方向に隣接する受光領域に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する受光領域に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする撮像装置。

(6) 前記光電変換部の上方が、該光電変換部のそれぞれの上部に開口部を有する遮光膜で覆われ、前記開口部の重心が少なくとも前記第1の直線方向に隣接する開口部の重心に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する開口部の重心に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする上記(5)に記載の撮像装置。

(7) 前記複数の光電変換部が、少なくとも前記第1の直線方向に隣接する前記光電変換部に対して前記第2の直線方向にずれている位置、及び、前記第2の直線方向に隣接する前記光電変換部に対して前記第1の直線方向にずれている位置のいずれかに設けられていることを特徴とする上記(5)に記載の撮像装置。

(8) 前記複数の画素それぞれの前記受光領域のずれ量を示す位置情報を記憶する記憶手段を備えていることを特徴とする上記(5)から(7)のいずれか1つに記載の撮像装置。

(9) 前記位置情報が、前記撮像領域に設けられた第1の直線方向及び前記第1の直線方向に直交する第2の直線方向に対するずれ量を示す座標情報であることを特徴とする上記(8)に記載の撮像装置。

(10) 前記記憶手段が、マスクROMであることを特徴とする上記(8)に記載の撮像装置。

(11) 前記記憶手段が、EEPROMであることを特徴とする上記(8)に記載の撮像装置。

(12) 前記撮像素子は、前記撮像領域における前記入射光が照射する面にカラーフィルタが設けられていることを特徴とする上記(5)から(11)のいずれか1つに記載の撮像装置。

(13) 半導体基板の表面に第1の直線方向及び該第1の直線方向に直交する第2の直線方向に配列された複数の光電変換部とが設けられた撮像素子であって、

前記光電変換部の重心に対する受光領域の重心の位置を示すずれベクトルが、少なくとも前記第1の直線方向に隣接する受光領域のずれベクトル、及び、前記第2の直線方向に

10

20

30

40

50

隣接する受光領域のずれベクトルのいづかと異なることを特徴とする撮像素子

【0007】

本発明によれば、撮像領域においてそれぞれの画素の受光領域が、少なくとも第1の直線方向に隣接する受光領域に対して第2の直線方向にずれている位置、及び、第2の直線方向に隣接する受光領域に対して第1の直線方向にずれている位置のいずれかに設けられている。このとき、画素の全体の配列が第1の直線方向又は第2の直線方向に対して非直線に配列された構成、又は、第1の直線方向と第2の直線方向との規定される2次元上に不規則に配列された構成となる。画素を規則的に配列した場合において見られる色モアレや輝度モアレの発生を抑制することができる。

【0008】

また、撮像装置が複数の画素それぞれの受光領域のずれ量を示す位置情報を記憶する記憶手段を備える構成とすることが好ましい。撮像素子の入射光が照射する側の面にマイクロレンズを形成した場合に、マイクロレンズを受光領域のずれ量にあわせてずらした位置に配列することが困難である。そこで、マイクロレンズを規則的に配列することに起因するセンサ感度のランダムなばらつきを、前記ずれ量を示す位置情報に基づいて数値計算を行うことによって画像を補正することができる。

【発明の効果】

【0009】

本発明によれば、色モアレ及び輝度モアレの発生を抑えることができる撮像素子及び撮像装置を提供できる。

【発明を実施するための最良の形態】

【0010】

以下、本発明の第1実施形態を図面に基づいて詳しく説明する。

図1は、本発明にかかる撮像素子を備えた撮像装置の構成図である。この実施形態ではデジタルスチルカメラを例に説明するが、デジタルビデオカメラや携帯電話機等の小型電子機器に搭載されたカメラ等の他の種類のデジタルカメラにも本発明を適用可能である。

【0011】

図1に示すデジタルスチルカメラは、撮影レンズ10と、CCD型の撮像素子11と、この両者の間に設けられた絞り12と、赤外線カットフィルタ13と、光学ローパスフィルタ14とを備える。デジタルスチルカメラ全体を制御するCPU15は、フラッシュ用の発光部16及び受光部17を制御し、また、レンズ駆動部18を制御して撮影レンズ10の位置をフォーカス位置に調整し、絞り駆動部19を介し絞りの開口量を制御して露光量が適正露光量となるように調整する。

【0012】

撮像素子11は、本実施形態では、赤色(R)の入射光量に応じた信号を検出するR画素と、緑色(G)の入射光量に応じた信号を検出するG画素と、青色(B)の入射光量に応じた信号を検出するB画素が設けられている。また、輝度検出信号(W)を検出する輝度検出画素とが設けられていてもよい。なお、撮像素子11は、CCD型でなくCMOS型などの他の形式のものでもよい。

【0013】

また、CPU15は、撮像素子駆動部20を介して、撮像素子11を詳細は後述するようにして駆動し、撮影レンズ10を通して撮像した被写体画像を出力させる。CPU15には、操作部21を通してユーザの指示信号が入力され、CPU15はこの指示に従って各種制御を行う。

【0014】

操作部21はシャッターボタンを含み、シャッターボタンが半押し状態(スイッチS1)になったときにフォーカス調整が為され、シャッターボタンが全押し状態(スイッチS2)になると、撮像が行われる。

【0015】

デジタルスチルカメラの電気制御系は、撮像素子11の出力に接続されたアナログ信号

10

20

30

40

50

処理部 2 2 と、このアナログ信号処理部 2 2 から出力された R , G , B の各色信号をそれぞれデジタル信号に変換する A / D 変換回路 2 3 とを備え、これらは CPU 1 5 によって制御される。

【 0 0 1 6 】

さらに、このデジタルスチルカメラの電気制御系は、メインメモリ（フレームメモリ）2 4 に接続されたメモリ制御部 2 5 と、信号処理を行うデジタル信号処理部 2 6 と、撮像画像を J P E G 画像に圧縮したり圧縮画像を伸張したりする圧縮伸張処理部 2 7 と、測光データを積算してホワイトバランスのゲインを調整させる積算部 2 8 と、着脱自在の記録媒体 2 9 が接続される外部メモリ制御部 3 0 と、カメラ背面等に搭載された液晶表示部 3 1 が接続される表示制御部 3 2 とを備え、これらは、制御バス 3 3 及びデータバス 3 4 によって相互に接続され、CPU 1 5 からの指令によって制御される。

10

【 0 0 1 7 】

また、CPU には、記憶部 3 5 が接続されている。記憶部 3 5 は、後述する撮像素子の画素配列の位置情報などを予め記憶させておくための記憶手段として機能する。記憶部 3 5 としては、例えば、マスク ROM や E E P R O M (Electronically Erasable and Programmable Read Only Memory) などを用いることができる。

【 0 0 1 8 】

図 2 は、撮像素子 1 1 の撮像領域における画素配列を簡略的に示した平面図である。図 3 は、図 2 の画素配列において矢印 A - A 方向にみた断面図である。

【 0 0 1 9 】

撮像素子 1 1 は、シリコン等の半導体基板 4 1 を有し、半導体基板 4 1 の、入射光が照射される側の表面には、イオン注入などによって複数の不純物拡散層が形成されている。具体的には、半導体基板 4 1 の表面には、高濃度の p 型の不純物拡散層からなる正電荷蓄積領域 4 3 a と、該正電荷蓄積領域 4 3 a の下層に n 型の不純物拡散層からなる電子蓄積領域 4 3 b とが形成されている。正電荷蓄積領域 4 3 a と電子蓄積領域 4 3 b が、受光した入射光を光電変換することで信号電荷を発生する光電変換部として機能する。

20

【 0 0 2 0 】

半導体基板 4 1 の表面には、正電荷蓄積領域 4 3 a 及び電子蓄積領域 4 3 b と隙間を隔てて（図 3 では右側）、高濃度の n 型の不純物拡散層からなる電荷転送領域 4 2 a と、該電荷転送領域 4 2 a の下層に高濃度の p 型の不純物拡散層 4 2 b とが形成されている。電荷転送領域 4 2 a は、駆動時に撮像素子駆動部 2 0 から入力される読み出しパルスに基づいて、右側に位置する画素の電子蓄積領域 4 3 b で発生した信号電荷を読み出す。正電荷蓄積領域 4 3 a 及び電子蓄積領域 4 3 b の左側には、高濃度の p 型不純物拡散層からなる素子分離領域 4 4 が形成され、該正電荷蓄積領域 4 3 a 及び電子蓄積領域 4 3 b とは素子分離領域 4 4 を介して、正電荷蓄積領域 4 3 a 及び電子蓄積領域 4 3 b と隣り合う画素の光電変換部の信号電荷の読み出しを行うための電荷転送領域 4 5 a 及び p 型の不純物拡散層 4 5 b が同様に設けられている。

30

【 0 0 2 1 】

半導体基板 4 1 の表面側には、層間絶縁膜 5 1 b を介してポリシリコンなどのからなる電荷転送電極 5 2 が設けられている。本実施形態の撮像素子 1 1 では、電荷転送電極 5 2 は、駆動時に光電変換部から読み出した信号電荷を垂直方向に転送する垂直電荷転送電極として機能する。

40

【 0 0 2 2 】

電荷転送電極 5 2 の上に、層間絶縁膜 5 1 a を介してタングステンやアルミニウムなどの遮光膜 5 3 が形成されている。遮光膜 5 3 における、正電荷蓄積領域 4 3 a 及び電子蓄積領域 4 3 b の上方には、所定の開口面積を有する開口部 5 4 が形成されている。開口部 5 4 は、遮光膜 5 3 を半導体基板 4 1 の全面に形成した後、フォトリソグラフィ工程によって所定のパターンを形成し、遮光膜 5 3 をエッチング除去することで形成することができる。

【 0 0 2 3 】

50

遮光膜 5 3 の上方には、透明な絶縁層 5 1 を積層し、該絶縁層 5 1 の上面にはカラーフィルタ 6 1 が形成されている。カラーフィルタ 6 1 は、赤色成分の光を透過する R のフィルタと、緑色成分の光を透過する G のフィルタと、青色成分の光を透過する B のフィルタとを有している。さらに、カラーフィルタ 6 1 は、全ての色成分を有する光を透過可能な輝度フィルタを有していてもよい。

【 0 0 2 4 】

輝度フィルタは、例えば、NDフィルタ、透明フィルタ、白色フィルタ、グレーのフィルタなどを使用することができる。また、光電変換部の受光面の上方位置に何も設けずに、入射光が直接受光面に入射する構成とすることができ、本願発明では、このような構成においても、実質的に輝度フィルタを設けたとすることができる。

10

【 0 0 2 5 】

カラーフィルタ 6 1 の表面には、入射光が照射する側に突出した湾曲面を有する上凸型のマイクロレンズ 6 4 が設けられている。

【 0 0 2 6 】

本実施形態の撮像素子 1 1 は、撮像領域の画素がベイヤー配列によって配置されている。具体的には、図 2 に示すように、R の色フィルタを有する R 画素と、G の色フィルタを有する G 画素と、B の色フィルタを有する B 画素を撮像領域に対して 2 次元状に並べられているパターンである。具体的には、図 2 の縦方向に順に、R 画素と G 画素とが縦に交互に並べられた列と、G 画素と B 画素とが縦に交互に並べられた列と、を横方向に交互に配列している。ここで、同じ画素が縦方向及び横方向において隣り合わないよう並べられている。

20

【 0 0 2 7 】

撮像時には、撮像素子 1 1 は、R 画素、G 画素、B 画素によって画素ごとに色情報を取得し、撮像装置でカラーの画像を形成することができる。

【 0 0 2 8 】

本実施形態の撮像素子 1 1 は、配列された画素の列と列との間に、図 2 中矢印 V 方向に沿って垂直電荷転送部が延設されている。垂直電荷転送部それぞれの転送方向端部には、図示しない水平電荷転送部が接続され、水平電荷転送部に沿って転送された信号電荷は、出力アンプより出力される。

【 0 0 2 9 】

図 4 は、撮像素子 1 1 の撮像領域の一部を模式的に示した平面図である。図 4 では、縦方向及び横方向に対して 2 画素分を含む部分の状態を示している。図 4 において、矢印 U で示した破線の矩形部分は、単位画素（ユニットセル）の光電変換部が形成されている領域を示している。単位画素に設けられた開口部 5 4 から入射光が光電変換部に入射するため、本発明では、平面視において開口部 5 4 の開口領域が受光領域に相当するものとする。

30

【 0 0 3 0 】

本実施形態では、単位画素の領域 U に形成された遮光膜 5 3 の開口部 5 4 の重心の位置が画素ごとにランダムな位置に設けられ、全画素で見た状態で画素配列が不規則な配列になる。言い換えると、各画素の光電変換部における入射光が入射される受光領域の位置が、隣り合う画素に対してずれた位置に設けられている。

40

【 0 0 3 1 】

図 4 に示すように、単位画素における開口部 5 4 の重心の位置は、それぞれ位置情報として数値化され、撮像装置の記憶部 3 5 に予め記憶しておくことができる。位置情報としては、例えば、XY 平面の座標として数値化することができる。本実施形態では、図 4 に示すように、単位画素の左上の角部を基準とし、画素ごとに、この基準から開口部 5 4 の中心の X 座標 (X 1 1 , X 1 2 , X 2 1 , X 2 2) 及び Y 座標 (Y 1 1 , Y 1 2 , Y 2 1 , Y 2 2) で定義される座標情報が設定され、記憶部 3 5 に記憶されている。なお、ずれ量を数値化するための位置情報は、本実施形態の座標情報に限定されない。また、座標情報を定義する際の所定の基準となる位置や規準となる画素は、特に限定されない。

50

【0032】

また、本発明にかかる撮像素子の構成は、光電変換部の重心 g_0 に対する受光領域（図4では開口部）の重心 g_1 の位置を示すずれベクトル V を規定した場合に、ずれベクトル V が、少なくとも縦方向に隣接する受光領域のずれベクトル、及び、横方向に隣接する受光領域のずれベクトルのいずれかと異なる。これらずれベクトル V の情報が画素ごとに記憶部35に記憶されていてもよい。

【0033】

図5は、画素ごとの開口部54の位置のずれを説明するための図である。本実施形態では、図5(a)から図5(c)に示すように、光電変換部43は、半導体基板に複数等間隔に配列されており、遮光膜53の開口部54の位置を画素ごとにずらしている。本実施形態のように、隣り合う画素の受光領域をずらす場合には、例えば、所定の画素を図5(a)に示すように受光領域を形成した場合、その画素の縦方向及び横方向に隣り合う画素の受光領域を図5(b)又は図5(c)のように図5(a)に受光領域に対してずらした位置とするように構成する。なお、図5では、説明を簡略化するため、縦方向又は横方向のいずれかにおいて、受光領域をずらした状態を示して説明したが、本実施形態では、縦方向又は横方向に受光領域をずらしている。ここで、本発明では、「縦方向」及び「横方向」とは、2次元平面に規定される第1の直線方向と、該第1の直線方向に対して直交する第2の直線方向とすることができる。縦方向を第1の直線方向としたときには、横方向が第2の直線方向となり、縦方向を第2の直線方向としたときには、横方向が第1の直線方向となることを意味する。

【0034】

本実施形態の撮像素子11を製造する際には、遮光膜53を半導体基板上に光電変換部を覆うように一旦全面に形成した後、開口部54の位置をそれぞれずらした配列となるマスクパターンを用いたフォトリソグラフィ工程によって露光、エッチング除去を行う。こうすることで、遮光膜53の開口部54の重心の位置が、少なくとも縦方向に隣接する受光領域に対して横方向にずれている位置、及び、横方向に隣接する受光領域に対して縦方向にずれている位置のいずれかに設けられた構成を得ることができる。

【0035】

本発明によれば、撮像領域においてそれぞれの画素の受光領域が、縦方向又は横方向、あるいは、縦方向と横方向との両方向に隣り合う画素の受光領域に対してずれた位置に設けられている。すると、画素の全体の配列が不規則的な配列となり、画素を規則的に配列した場合において見られる色モアレや輝度モアレの発生を抑制することができる。

【0036】

また、撮像装置が複数の画素それぞれの受光領域のずれ量を示す位置情報を記憶する記憶手段を備える構成とすることが好ましい。撮像素子11の入射光が照射する側の面にマイクロレンズ64を形成する場合に、マイクロレンズ64を受光領域のずれ量にあわせてずらした位置に配列することが困難である。そこで、マイクロレンズ64を規則的に配列することに起因するセンサ感度のランダムなばらつきを、ずれ量を示す位置情報に基づいて数値計算を行うことによって画像を補正することができる。

【0037】

本実施形態の撮像素子11は、遮光膜53の開口部54を縦方向及び横方向の少なくとも一方に隣り合う画素に対してずれた位置に設けることで、各画素の受光領域の位置をずらした構成としたが、受光領域の位置をずらした構成としては、これに限定されない。図6に示すように、複数の光電変換部43がそれぞれ、半導体基板の表面において、少なくとも縦方向及び横方向のうちいずれかに隣り合う画素の光電変換部43の位置に対してずれた位置に設けることで、実質的に各画素の受光領域の位置をずらして構成できる。

【0038】

次に、本発明にかかる第2実施形態を図面に基づいて説明する。本実施形態の撮像装置の構成は、上記実施形態の図1の構成と基本的に同じであり、撮像素子の構成のみ相違する。以下の第2実施形態の説明では、撮像素子の構成について具体的に説明する。

10

20

30

40

50

【0039】

図7は、第2実施形態の撮像素子の構成を示す断面図である。撮像素子は、積層された複数の不純物拡散層を有し、光電変換によって信号電荷を生成する光電変換層を備えている。図中において上方の面を「表面」とし、下方の面を「裏面」とする。本実施形態の撮像素子は、半導体基板の裏面側から光を照射し、表面側の光電変換領域によって入射光を光電変換して信号電荷を生成して出力する、いわゆる、裏面照射型の撮像素子である。

【0040】

光電変換層は、その裏面側から表面側へ向かって、順に、酸化シリコン膜(126)と、エピタキシャル成長させる際にシード層として機能するシリコン層(122)と、シリコン層(122)の表面で且つ隣接する画素同士の境界に設けられた遮光膜(124)と、シリコン層(122)の表面において遮光膜(124)が設けられていない領域に形成された高濃度p+型の不純物拡散層(121)と、該不純物拡散層(121)及び遮光膜(124)を覆うように形成された、不純物拡散層(121)よりも不純物濃度が低いp-型のシリコンからなるエピタキシャル層(119)とを有する。本実施形態では、遮光膜(124)同士の間が開口部として機能し、該開口部を光入射側から平面視した際の開口領域を受光領域とする。

10

【0041】

遮光膜(124)は、例えば、金属材料から構成されており、外側が絶縁性材料の絶縁膜(123)で覆われている。本実施形態では、遮光膜(124)に熱処理を行うことで絶縁膜(123)を形成してもよく、または、金属材料のシリサイド酸化膜であってもよい。

【0042】

本実施形態の撮像素子は、駆動時に遮光膜(124)に負電圧を印加し、また、遮光膜(124)に対して裏面側のシリコン層(122)を接地できるように配線回路が設けられ構成である。こうすれば、遮光膜(124)を金属材料等の導電性部材で構成した場合に、周囲の活性層との間で電荷が発生することを防止することができる。

20

【0043】

また、光電変換層において、エピタキシャル層(119)の表面には、画素ごとの領域に不純物濃度が低いn-型の不純物拡散層(118)がそれぞれ積層されている。n-型の不純物拡散層(118)はそれぞれ、隣の画素のものとは高い不純物濃度を有するp+型の不純物拡散層によって形成された素子分離領域(117)によって隔てられて設けられている。n-型の不純物拡散層(118)の表面側には、画素領域の一部領域にn型の不純物拡散層(114)と高い不純物濃度を有するp+型の不純物拡散層(113)とが積層され、また、画素領域の残りの領域に、p+型の不純物拡散層(113)よりも不純物濃度が低いp型の不純物拡散層(116)が形成されている。p型の不純物拡散層(116)は、不純物拡散層(114)とp+型の不純物拡散層(113)との積層部分に対して、同じ厚さで且つ水平方向(図5において左右方向)に隣接して形成されている。また、p型の不純物拡散層(116)の表面に一部が露出する状態で、高濃度のn型の不純物拡散層(115)が形成されている。

30

【0044】

p+型の不純物拡散層(113)、p型の不純物拡散層(116)(p型の不純物拡散層(116)の表面に露出した不純物拡散層(115)を含む。)の表面にゲート絶縁膜として機能する絶縁膜を介して、絶縁層(111)が形成されている。絶縁層(111)の裏面には垂直電荷転送部(VCCD)などの電荷転送領域(112)が形成されている。なお、本実施形態では、CCDイメージセンサ型の電荷を読み出す構造としたが、特にこれに限定されず、光電変換層に蓄積した信号電荷を読み出して転送することができれば、例えば、CMOSイメージセンサ型の電荷を読み出す構造としてもよい。CMOSイメージセンサ型の場合、絶縁層(111)に多層の配線電極を形成する。

40

【0045】

光電変換層の裏面側には、酸化シリコン膜(126)を介して反射防止膜(127)が形成されている。また、該反射防止膜(127)の裏面に、それぞれ異なる波長の光を透過する複数のカラーフィルタを裏面に対してマトリクス状に配列したカラーフィルタ(128)が形成されている。カラーフィルタ(128)の構成は、上記実施形態と同様とすることができる。また

50

、カラーフィルタ128の裏面には、光が入射する側にレンズ面が突出するように湾曲した上凸型のマイクロレンズが形成されていてもよい。

【0046】

撮像素子は、画素サイズWに対する光電変換層の厚さTの比率が4以上となることが好ましい。言い換えると、 $T/W \geq 4$ となるように構成することが好ましい。ここで、画素サイズWとは、裏面側（又は表面側）から見た状態で、正方形状に区画される画素領域の一辺の長さ（図7において左右方向の長さ）に相当する。また、画素サイズが $2 \mu\text{m}$ 角以下であることが好ましい。こうすることで、光電変換層の厚さを厚くして光学感度を向上させるとともに、画素の微細化を図ることが可能となる。

【0047】

駆動時には、撮像素子の光電変換層の裏面側から光が入射してカラーフィルタ128を透過し、光電変換層の内部に照射される。そして、光電変換層に入射光が進入すると、光電変換によって信号電荷が生成される。生成された信号電荷は、不純物拡散層114に一旦蓄積される。読み出し時に電極112に読み出しパルスが印加されると、蓄積された信号電荷が電荷転送部115に読み出され、転送される。このとき、光電変換層の、隣接する画素同士の境界に、埋め込み部材として遮光膜124が形成されているため、カラーフィルタ128を透過した光が、周囲の画素領域に入射することを防止することができる。

【0048】

図8は、本実施形態の撮像素子の変形例を示す断面図である。この撮像素子は、シリコン層126上に埋め込み部材として形成された遮光膜135の構造と、該遮光膜135の周囲のエピタキシャル層の構成が、図7に示す撮像素子と相違する。以下、相違する部分について説明する。

【0049】

図8に示すように、酸化シリコン膜126の表面に、隣接する画素同士の境界に金属材料などからなる遮光膜135が形成されている。また、遮光膜135は、高い不純物濃度を有するp+型のエピタキシャル層131によって覆われている。ここで、遮光膜135を覆う層は、エピタキシャル層131に限定されず、遮光膜135との界面において電荷を発生させない非空乏層であれば、他のエピタキシャル層や不純物拡散層を用いてもよい。遮光膜135は、駆動時に0Vに固定できるように接地回路に接続されている。こうすれば、遮光膜135を金属材料等の導電性部材で構成した場合に、図7に示す構成のように金属材料部の外側に絶縁膜を形成する必要がないうえ、遮光膜135の周囲の活性層との間で電荷が発生することを抑制することができる。なお、金属材料部の外側に絶縁膜を形成し、且つ、遮光膜135を非空乏層で覆う構成としてもよい。こうすれば、遮光膜135の周囲の活性層との間で電荷が発生することをより顕著に抑制することができる。

【0050】

遮光膜135同士の間が開口部として機能し、撮像領域を平面視した状態で、該開口部の開口領域が受光領域に相当する。

【0051】

図9は、画素ごとの開口部の位置のずれを説明するための簡略図である。図9は、撮像領域の所定の方向に対して並んだ3つ単位画素のみを示している。本実施形態では、単位画素Uが、撮像領域の2次元方向に複数等間隔に配列されており、遮光膜124の開口部Hの重心の位置を単位画素Uごとにずらしている。本実施形態のように、隣り合う画素の受光領域をずらす場合には、例えば、左側の単位画素を図9に示すように水平方向左端側にずらして受光領域を形成した場合、その画素と隣り合う図中の中央の単位画素Uは、水平方向に対して右側に受光領域をずらして設けられ、さらに、図中右側の単位画素Uは、中央の単位画素Uに比べて水平方向に対して右側に受光領域をずらして設けられている。なお、図9では、説明を簡略化するため、縦方向又は横方向のいずれか一方においてのみ受光領域をずらした状態を示して説明したが、本実施形態では、縦方向及び横方向に2次元に受光領域をずらしている。

【0052】

本実施形態の撮像素子も、上記実施形態と同様に、撮像装置に複数の画素それぞれの受光領域のずれ量を示す位置情報を記憶する記憶手段が備えられている構成としてもよい。

【0053】

次に、本実施形態の撮像素子の製造方法を図面に基づいて説明する。

図10から図13は、撮像素子の製造方法の手順を説明する図である。最初に、図10(a)に示すように、シリコン基板Sと、該シリコン基板Sの表面に酸化シリコン膜(SiO₂)151を形成し、酸化シリコン膜151上にエピタキシャル用のシード層として機能するシリコン層152を形成する。なお、酸化シリコン膜151とシリコン層152とを備えたSOI(Silicon on Insulator)構造の半導体ウエハを予め準備してもよい。酸化シリコン膜(SiO₂)151は、他の絶縁膜を用いることもできる。

10

【0054】

図10(b)に示すように、シリコン層152の表面に遮光性の材料を用いて、位置合わせマーク154と、遮光膜156をパターン形成する。位置合わせマーク154と遮光膜156は、同一の遮光性の材料を用いて、同じマスクによって一括に同一層としてパターン形成することができる。また、位置合わせマーク154と、遮光膜156は、フォトリソグラフィ処理によってレジストパターンを形成後に遮光性の材料を蒸着した後、フォトリソグラフィを剥離してリフトオフを行う方法によって形成してもよい。こうすれば、シリコン層152にエッチングダメージを与えることがない。

【0055】

本実施形態では、遮光膜156をシリコン層152の表面の全面に形成した後、遮光膜156同士の間で区画される開口部の重心の位置を画素ごとにそれぞれずらした配列となるマスクパターンを用いたフォトリソグラフィ工程によって露光、エッチング除去をおこなう。こうすることで、単位画素間で遮光膜156の開口部の位置がばらついた構成を得ることができる。

20

【0056】

図10(c)に示すように、シリコン層152上に、エピタキシャル・ラテラル・オーバーグロース(Epitaxial Lateral Overgrowth=ELO)法によってエピタキシャル成長を行いエピタキシャル層158を形成する。こうすることで、シリコン層152の表面に形成された位置合わせマーク154と遮光膜156とがエピタキシャル層158に埋め込むことができる。なお、本願では、位置合わせマーク154と遮光膜156とを総称して、埋め込み部材ともいう。

30

【0057】

図11(a)に示すように、エピタキシャル層158の表面に第2の位置合わせマーク164を形成する。第2の位置合わせマーク164は、エピタキシャル層158の裏面側に形成された第1の位置合わせマーク154の位置を基準として、赤外光によるアライメント機能を有する露光装置を用いて、エピタキシャル層158の表面側から第1の位置合わせマーク154を検出し、LOCOS(Local Oxidation of Silicon)法又はSTI(Shallow Trench Isolation)法によって形成される。第2の位置合わせマーク164は、第1の位置合わせマーク154と同じ遮光性の材料を用いて形成することができる。

40

【0058】

第2の位置合わせマーク164を形成した後、エピタキシャル層158の表面にCVD(Cheical Vapor Deposition)法などによって絶縁膜161を形成する。

【0059】

図11(b)に示すように、エピタキシャル層158の表面に形成された第2の位置合わせマーク164を基準として位置合わせされたセンサ領域166を形成する。本実施形態では、一例としてCCDイメージセンサ型の電荷転送電極168を備えた構成としたがこれに限定されず、CMOSイメージセンサ型の構成としてもよい。

【0060】

図12(a)に示すように、エピタキシャル層158の表面側に絶縁膜161の表面に、透明な接着剤172を塗布し、支持基板174を貼り付ける。

50

【 0 0 6 1 】

また、エピタキシャル層 1 5 8 の裏面に積層されている S O I のシリコン基板 S を、水酸化カリウム (K O H) などエッチングを行って除去し、酸化シリコン膜 1 5 1 を裏面に露出させる。

【 0 0 6 2 】

図 1 2 (b) に示すように、エピタキシャル層 1 5 8 の裏面側に露出した酸化シリコン膜 1 5 1 に反射防止膜 1 7 5 を形成する。そして、反射防止膜 1 7 5 上にそれぞれ異なる波長の光を透過する複数のカラーフィルタを有するカラーフィルタ 1 7 6 を形成する。カラーフィルタ 1 7 6 は、複数のカラーフィルタを裏面側から見た状態で、(赤) R , (緑) G , (青) B の色がマトリクス状に設けられている。

10

【 0 0 6 3 】

また、図 1 3 に示すように、反射防止膜 1 7 5 上に、遮光膜 1 5 6 と同じ遮光性の材料を用いて遮光部 1 8 2 を形成してもよい。このとき、遮光部 1 8 2 は、カラーフィルタ 1 7 6 と反射防止膜 1 7 5 との界面において、隣接する画素同士の境界に設ける。

【 0 0 6 4 】

さらに、反射防止膜 1 7 5 に第 3 の位置合わせマーク 1 7 8 を形成してもよい。第 3 の位置合わせマーク 1 7 8 は、遮光部 1 8 2 と同じ遮光性の材料から構成された単一の層とし、一つのマスクによって同時にパターン形成してもよい。また、遮光部 1 8 2 と同時に、有効画素の信号と差分に基づいて暗電流の直流分を除去するためのオプティカル・ブラック部 1 8 4 を形成してもよい。遮光部 1 8 2 及び第 3 の位置合わせマーク 1 7 8 は、酸化シリコン膜 1 5 1 上に形成してもよい。

20

【 0 0 6 5 】

また、上記手順によって、S O I 基板に埋め込み部材を設けた、面側から光が照射され、前記光に応じて内部で発生した信号電荷を基板の表面側から読み出して撮像を行う撮像素子に好適な半導体基板を製造することができる。

【 0 0 6 6 】

本発明によれば、撮像領域においてそれぞれの画素の受光領域が、隣り合う画素の受光領域に対してずれた位置に設けられている。すると、画素の全体の配列が不規則的な配列となり、画素を規則的に配列した場合において見られる色モアレや輝度モアレの発生を抑制することができる。

30

【 0 0 6 7 】

なお、本発明は、前述した実施形態に限定されるものではなく、適宜な変形、改良などが可能である。

例えば、上記実施形態では、光電変換部を半導体基板の表面に対して縦方向及び横方向に対して所定のピッチで格子状に配置したが、図 1 4 に示すように、八ニカム配置としてもよい。図 1 4 に示す八ニカム配置では、半導体基板の表面に、縦方向に相等する列と横方向に相等する行に光電変換部 2 4 3 が配置されており、列の光電変換部 2 4 3 が、隣り合う列の光電変換部 2 4 3 に対して、縦方向に 1 / 2 ピッチだけずれて配置されている。ここで、それぞれの光電変換部 2 4 3 上に形成される開口部 2 5 4 の重心の位置が少なくとも、縦方向に隣接する受光領域に対して横方向にずれている位置、及び、横方向に隣接する受光領域に対して縦方向にずれている位置のいずれかに設けられている。こうすることで、光電変換部 2 4 3 の配置を八ニカム配置として構成であっても、上記実施形態と同様に色モアレを抑制する効果を得ることができる。

40

【 図面の簡単な説明 】

【 0 0 6 8 】

【 図 1 】 本発明にかかる撮像素子を備えた撮像装置の構成図である。

【 図 2 】 撮像素子の撮像領域における画素配列を簡略的に示した平面図である。

【 図 3 】 図 2 の画素配列において矢印 A - A 方向にみた断面図である。

【 図 4 】 撮像素子の撮像領域の一部を模式的に示した平面図である。

【 図 5 】 画素ごとの開口部の位置のずれを説明するための図である。

50

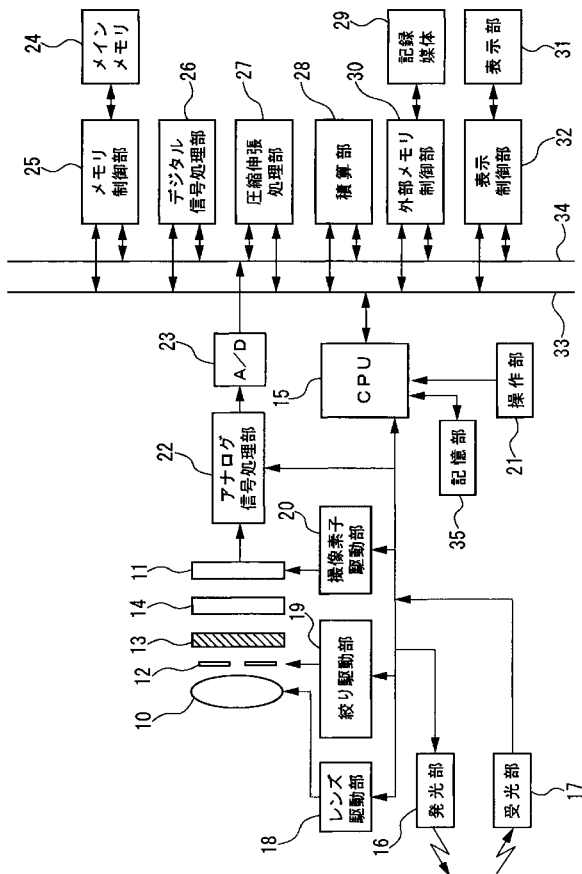
- 【図6】画素ごとの光電変換部の位置のずれを説明するための図である。
- 【図7】第2実施形態の撮像素子の構成を示す断面図である。
- 【図8】第2実施形態の撮像素子の変形例を示す断面図である。
- 【図9】画素ごとの開口部の位置のずれを説明するための簡略図である。
- 【図10】撮像素子の製造方法の手順を説明する図である。
- 【図11】撮像素子の製造方法の手順を説明する図である。
- 【図12】撮像素子の製造方法の手順を説明する図である。
- 【図13】撮像素子の製造方法の手順を説明する図である。
- 【図14】光電変換部の八ニカム配置の例を説明する図である。

【符号の説明】

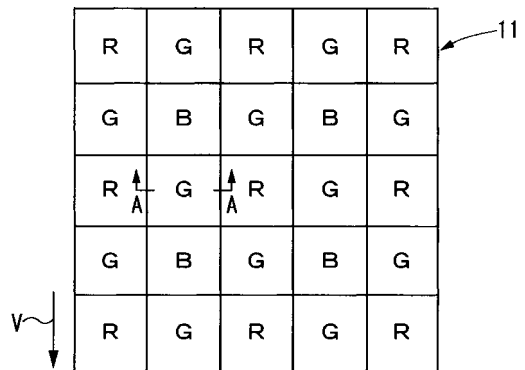
【0069】

- 11 撮像素子
- 53, 156 遮光膜
- 54 開口部

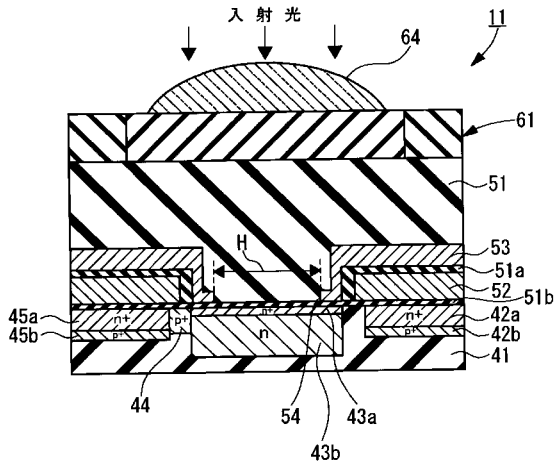
【図1】



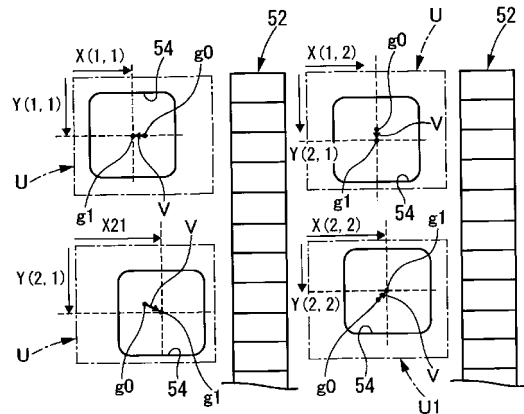
【図2】



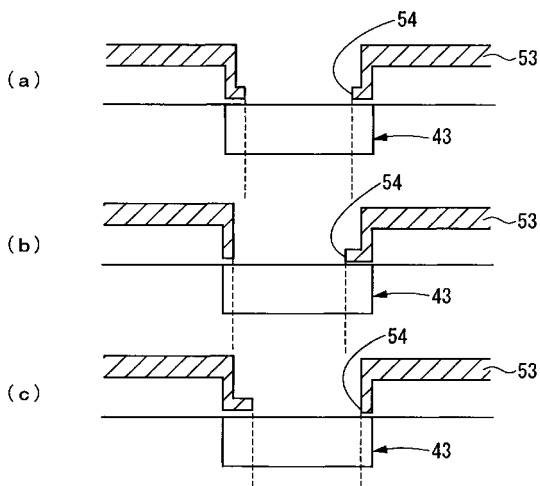
【 図 3 】



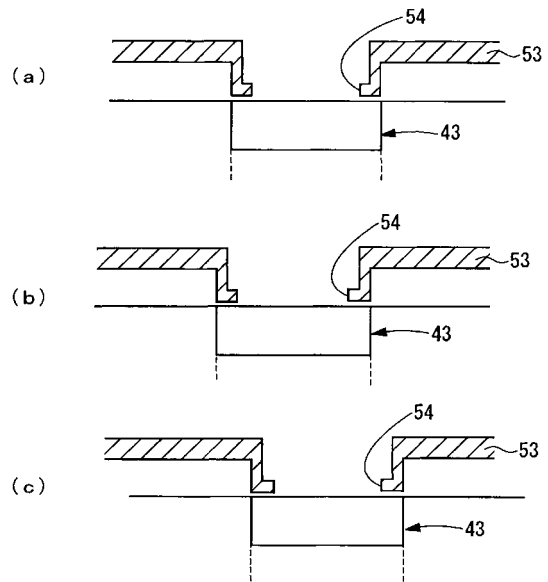
【 図 4 】



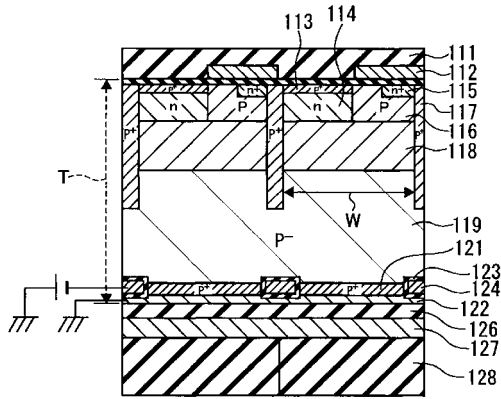
【 図 5 】



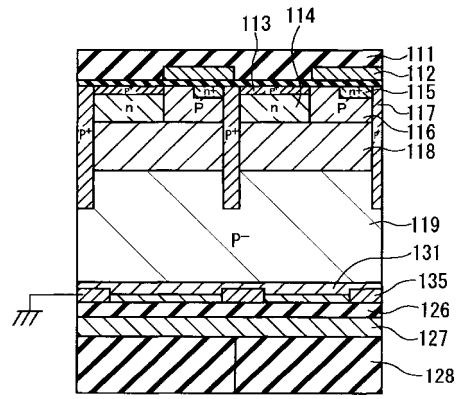
【 図 6 】



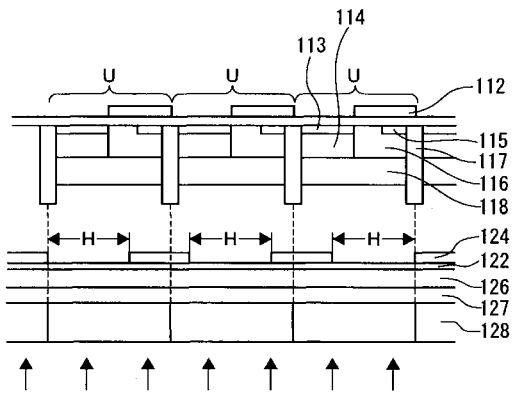
【 図 7 】



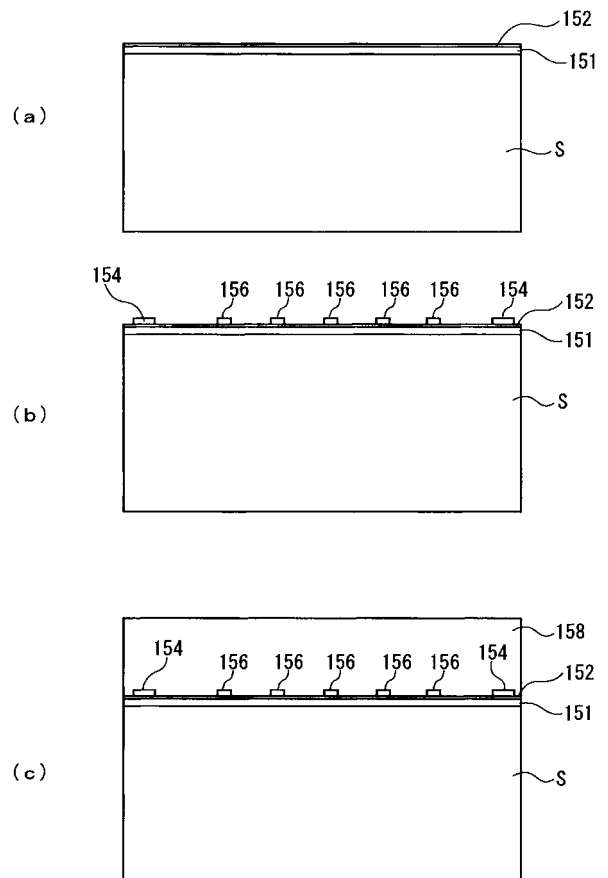
【 図 8 】



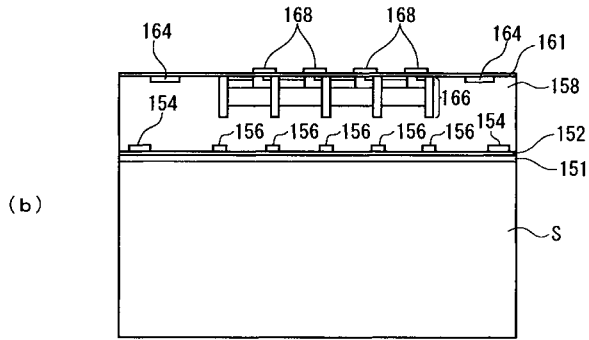
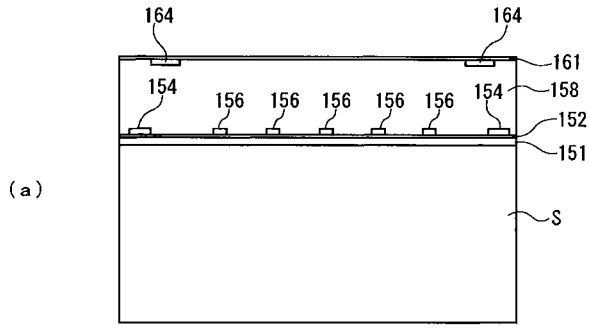
【 図 9 】



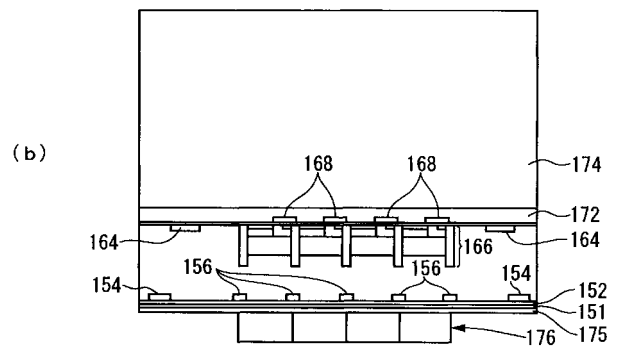
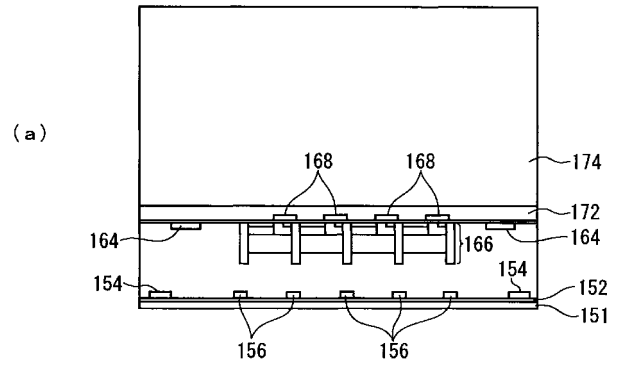
【 図 10 】



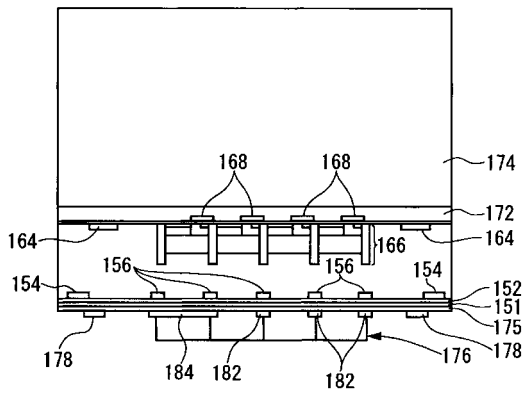
【 図 1 1 】



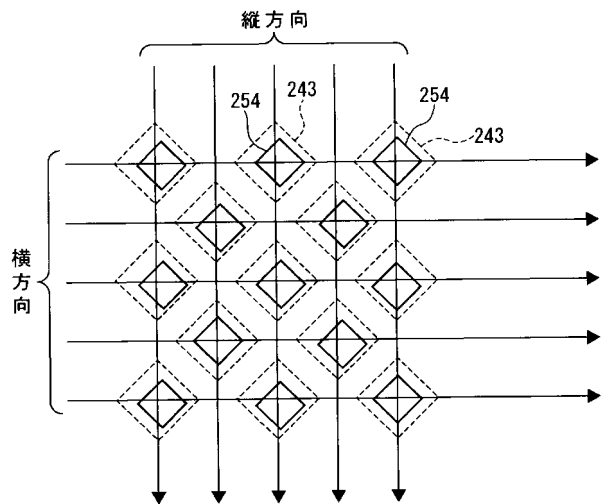
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



フロントページの続き

Fターム(参考) 5C065 BB13 CC01 DD02 DD15 DD17 EE05 EE06 GG26 GG31