

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5019705号  
(P5019705)

(45) 発行日 平成24年9月5日(2012.9.5)

(24) 登録日 平成24年6月22日(2012.6.22)

(51) Int.Cl.	F I
HO 4 N 5/335 (2011.01)	HO 4 N 5/335 P
HO 1 L 27/146 (2006.01)	HO 4 N 5/335 E
	HO 1 L 27/14 A

請求項の数 2 (全 12 頁)

(21) 出願番号	特願2004-332779 (P2004-332779)	(73) 特許権者	000002185
(22) 出願日	平成16年11月17日(2004.11.17)		ソニー株式会社
(65) 公開番号	特開2006-148284 (P2006-148284A)		東京都港区港南1丁目7番1号
(43) 公開日	平成18年6月8日(2006.6.8)	(74) 代理人	110000925
審査請求日	平成19年8月29日(2007.8.29)		特許業務法人信友国際特許事務所
審判番号	不服2010-25877 (P2010-25877/J1)	(72) 発明者	工藤 義治
審判請求日	平成22年11月16日(2010.11.16)		東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	古閑 史彦
			東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置及び固体撮像装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

入射光を光電変換して信号電荷を蓄積する光電変換部と、  
前記光電変換部に蓄積された前記信号電荷を転送する転送部と、  
前記転送部により転送された前記信号電荷を信号電圧に変換する電荷電圧変換部と、  
前記電荷電圧変換部で変換された信号電圧を読み出す際に、前記電荷電圧変換部の変換効率を第1の変換効率又は該第1の変換効率より高い第2の変換効率に可変制御する制御部と、

前記電荷電圧変換部で変換された信号電圧を読み出す際に、前記電荷電圧変換部の変換効率が前記第1の変換効率及び前記第2の変換効率の値に設定された状態でそれぞれ得られる第1の信号電圧及び第2の信号電圧を読み出す読み出し制御部と、

前記第2の信号電圧と予め設定された所定の閾値レベルとを比較し、該比較結果に基づいて、前記読み出し制御部から読み出された前記第1の信号電圧及び前記第2の信号電圧から最終的に出力する信号電圧を選択する出力処理部と

を備え、

前記制御部は、前記電荷電圧変換部に接続されたキャパシタと、前記キャパシタに電圧を印加し且つ当該印加電圧を制御する電圧印加制御部とを有し、

前記電荷電圧変換部の電位をリセットするリセット素子を有し、

前記リセット素子に印加する電源電圧をオン状態に維持しつつ、前記電圧印加制御部により前記キャパシタへの印加電圧を相対的に低い電圧に設定した状態で、前記リセット素

10

20

子により前記電荷電圧変換部の電位をリセットし、

前記リセット素子によるリセット後に、前記リセット素子に印加する電源電圧をオン状態に維持しつつ、前記電圧印加制御部により前記キャパシタへの印加電圧を相対的に高い電圧に設定した状態で、前記転送部により前記信号電荷を前記電荷電圧変換部に転送する固体撮像装置。

【請求項 2】

入射光を光電変換して信号電荷を蓄積する光電変換部と、前記光電変換部に蓄積された前記信号電荷を転送する転送部と、前記転送部により転送された前記信号電荷を信号電圧に変換する電荷電圧変換部と、前記電荷電圧変換部で変換された信号電圧を読み出す際に前記電荷電圧変換部の変換効率を可変制御する制御部と、前記電荷電圧変換部で変換された信号電圧を読み出す読み出し制御部と、前記読み出し制御部から読み出された信号電圧に基づいて最終的に出力する信号電圧を選択する出力処理部とを備える固体撮像装置の駆動方法であって、

10

前記固体撮像装置に印加する電源電圧をオン状態に保持しつつ、前記光電変換部に蓄積された信号電荷を前記転送部により前記電荷電圧変換部に転送する転送工程と、

前記転送工程の後に、前記固体撮像装置に印加する電源電圧をオン状態に保持しつつ、前記制御部により前記電荷電圧変換部の変換効率を第 1 の変換効率に設定した状態で、前記電荷電圧変換部の画素信号レベルを前記読み出し制御部で読み出す第 1 の画素信号読み出し工程と、

前記第 1 の画素信号読み出し工程の後に、前記固体撮像装置に印加する電源電圧をオン状態に保持しつつ、前記制御部により前記電荷電圧変換部の変換効率を前記第 1 の変換効率より高い第 2 の変換効率に設定した状態で、前記電荷電圧変換部の画素信号レベルを前記読み出し制御部で読み出す第 2 の画素信号読み出し工程と、

20

前記出力処理部で、前記第 2 の画素信号読み出し工程で読み出した画素信号レベルと予め設定された所定の閾値レベルとを比較し、該比較結果に基づいて、前記第 1 の画素信号読み出し工程で読み出した画素信号レベル及び前記第 2 の画素信号読み出し工程で読み出した画素信号レベルのうち一方を最終的に出力する画素信号レベルとして選択する選択工程と、

前記転送工程の前に、前記固体撮像装置に印加する電源電圧をオン状態に保持しつつ、前記電荷電圧変換部の変換効率を前記第 2 の変換効率に設定した状態で、前記電荷電圧変換部のリセット信号レベルを読み出す第 1 のリセット信号読み出し工程と、

30

前記第 1 のリセット信号読み出し工程の後で且つ前記転送工程の前に、前記固体撮像装置に印加する電源電圧をオン状態に保持しつつ、前記電荷電圧変換部の変換効率を前記第 1 の変換効率に設定した状態で、前記電荷電圧変換部のリセット信号レベルを読み出す第 2 のリセット信号読み出し工程と

を有する固体撮像装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に関し、特に増幅機能を持つ単位画素を備えた増幅型の固体撮像装置とその駆動方法に関する。

40

【背景技術】

【0002】

近年、CMOSイメージセンサに代表される増幅型の固体撮像装置の開発が活発化している。この種の固体撮像装置（例えば、特許文献 1 参照）では、MOS のデザインルールの縮小に伴って電源電圧の低電圧化が進み、その結果、フローティングディフュージョンの電位をリセットする際のリセット電圧が低くなってきている。本来、固体撮像装置においては、SN 比の向上を図るうえで、信号の増幅を信号処理の前段で行うことが有利とされている。そのため、SN 比を良好なものとするには、フローティングディフュージョンの容量を小さく抑えて、信号電荷を信号電圧に変換する際の変換効率を高くすることが望

50

まれる。

【 0 0 0 3 】

【特許文献1】特開2001-69408号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

しかしながら、フローティングディフュージョンの変換効率が高くなると（フローティングディフュージョンの容量が小さくなると）、それに応じて撮像の感度（センサ感度）が高くなるため、例えば強い光が固体撮像装置の撮像面に入射したときに、光電変換部に蓄積される信号電荷をフローティングディフュージョンに転送しきれなくなるという問題が生じる。また、仮に光電変換部からフローティングディフュージョンへの信号電荷の転送に成功したとしても、増幅トランジスタをソースフォロアとして動作させる場合には、増幅トランジスタのゲートに印加される電圧が過度に低くなってしまふ。そのため、増幅トランジスタのソース側に設置される定電流源のドレインに十分な電圧が印加されず、定電流源は良好な動作をすることができず、ソースフォロアのリニアリティーが悪化するなどの影響が現れる。また、この対策として、光電変換部での飽和信号量を減少させると、輝度の高い部分のコントラストを確保できなくなる。そのため、従来においては、S/N比の向上とダイナミックレンジの拡大を同時に実現することが困難であった。

【課題を解決するための手段】

【 0 0 0 5 】

本発明に係る固体撮像装置は、入射光を光電変換して信号電荷を蓄積する光電変換部と、この光電変換部に蓄積された信号電荷を転送する転送部と、この転送部により転送された信号電荷を信号電圧に変換する電荷電圧変換部と、電荷電圧変換部で変換された信号電圧を読み出す際に、電荷電圧変換部の変換効率を第1の変換効率又は第1の変換効率より高い第2の変換効率に可変制御する制御部と、電荷電圧変換部で変換された信号電圧を読み出す際に、電荷電圧変換部の変換効率が第1の変換効率及び第2の変換効率の値に設定された状態でそれぞれ得られる第1の信号電圧及び第2の信号電圧を読み出す読み出し制御部と、第2の信号電圧と予め設定された所定の閾値レベルとを比較し、比較結果に基づいて、読み出し制御部から読み出された第1の信号電圧及び第2の信号電圧から最終的に出力する信号電圧を選択する出力処理部とを備え、制御部は、電荷電圧変換部に接続されたキャパシタと、キャパシタに電圧を印加し且つ当該印加電圧を制御する電圧印加制御部とを有し、電荷電圧変換部の電位をリセットするリセット素子を有し、リセット素子に印加する電源電圧をオン状態に維持しつつ、電圧印加制御部によりキャパシタへの印加電圧を相対的に低い電圧に設定した状態で、リセット素子により電荷電圧変換部の電位をリセットし、リセット素子によるリセット後に、リセット素子に印加する電源電圧をオン状態に維持しつつ、電圧印加制御部によりキャパシタへの印加電圧を相対的に高い電圧に設定した状態で、転送部により信号電荷を電荷電圧変換部に転送するものである。

【 0 0 0 6 】

本発明に係る固体撮像装置においては、光電変換部に蓄積された信号電荷を転送部によって電荷電圧変換部に転送した際に、電荷電圧変換部の変換効率を制御部で可変制御することにより、光電変換部から電荷電圧変換部に転送された信号電荷に対応する信号電圧を、電荷電圧変換部の変換効率を変えて読み出すことが可能となる。

【発明の効果】

【 0 0 0 7 】

本発明によれば、光電変換部から電荷電圧変換部に転送された信号電荷に対応する信号電圧を、電荷電圧変換部の変換効率を変えて読み出すことができる。これにより、入射光量が少ない場合は、電荷電圧変換部の変換効率を相対的に高い状態にして信号電圧の読み出しを行い、入射光量が多い場合は、電荷電圧変換部の変換効率を相対的に低い状態にして信号電圧の読み出しを行うことにより、いずれの場合も適切な感度をもって撮像することができるとともに、同じ出力電圧の範囲内で、より広範囲の光量を表現することができ

10

20

30

40

50

る。よって、S/N比の向上とダイナミックレンジの拡大を同時に実現することができる。

【発明を実施するための最良の形態】

【0008】

以下、本発明の具体的な実施の形態について図面を参照しつつ詳細に説明する。

【0009】

図1は本発明の実施形態に係る固体撮像装置の構成例を示す概略図である。図示した固体撮像装置は、例えばCMOSイメージセンサを構成するものであって、複数の画素1を二次元マトリクス状に配置した撮像領域2と、垂直選択駆動回路3と、列信号処理部4と、水平走査回路5と、タイミングジェネレータ6と、水平信号線7に出力された信号を処理する出力処理部8とを備えた構成となっている。

10

【0010】

画素1の構成については後段で詳しく説明する。撮像領域2には複数の画素1とともに、各画素1の信号を垂直方向に読み出すための複数の垂直信号線（不図示）が形成されている。垂直選択駆動回路3は、撮像領域2の各画素1を一行ずつ選択して駆動するものである。撮像領域2の各画素1の信号は、一列毎に形成された垂直信号線（不図示）を通して列信号処理部4に取り込まれる。列信号処理部4は、垂直信号線を通して取り込まれた各画素1の信号を処理するもので、例えば負荷MOSトランジスタとサンプルホールド・CDS(Correlated Double Sampling)回路を用いて構成される。サンプルホールド・CDS回路は、垂直信号線18に対して並列に並んで設けられるもので、1行分の信号をサンプルホールドし、CDS処理を行い、電荷のかたちで保持する。

20

【0011】

水平走査回路5は、各列の垂直信号線を通して読み出され且つ列信号処理部4で処理された各画素1の信号を、水平方向に順に選択走査して水平信号線7に導くものである。この水平走査回路5は、例えば、各列の垂直信号線に接続される複数の選択トランジスタと、当該複数の選択トランジスタを水平方向に順にオンするシフト回路とを用いて構成される。タイミングジェネレータ6は、垂直選択駆動回路3、列信号処理部4及び水平走査回路5に対して、所定周期の基準クロックに基づいて各部の動作に必要な各種のパルス信号を供給するものである。出力処理部8は、水平走査回路5によって水平信号線7に読み出された画素信号の出力処理を行うものである。この出力処理には、画素信号の増幅処理、選択処理、AGC(Auto Gain Control)処理、A/D(アナログ/デジタル)変換処理などが含まれる。このうち、画素信号の選択処理については、後段で詳しく説明する。

30

【0012】

図2は本発明の実施形態に係る固体撮像装置の画素の構成例を示す図である。図示した画素(単位画素)1は、大きくは、光電変換部となるフォトダイオードPDと、転送部となる転送トランジスタ11と、電荷電圧変換部となるフローティングディフュージョンFDと、リセットトランジスタ12と、増幅トランジスタ13と、MOSキャパシタ14とを備えた構成となっている。

【0013】

フォトダイオードPDは、当該フォトダイオードPDに入射した入射光を光電変換によって信号電荷に変換し、この信号電荷を蓄積するものである。転送トランジスタ11は、フォトダイオードPDに蓄積された信号電荷をフローティングディフュージョンFDに転送するものである。フローティングディフュージョンFDは、転送トランジスタ11によってフォトダイオードPDから転送された信号電荷を信号電圧に変換するものである。リセットトランジスタ12は、フローティングディフュージョンFDの電位を一定のレベルにリセットするものである。増幅トランジスタ13は、フローティングディフュージョンFDの信号電圧を増幅して出力するものである。

40

【0014】

MOSキャパシタ14は、フローティングディフュージョンFDの容量(接合容量)を可変するために、当該フローティングディフュージョンFDに接続されたものである。電圧制御部15は、MOSキャパシタ5に電圧を印加するとともに、当該印加電圧を可変制

50

御するものである。この電圧制御部 15 は、垂直選択駆動回路 3 内に設けるようにしてもよいし、垂直選択駆動回路 4 とは別に設けるようにしてもよい。本実施形態においては、垂直選択駆動回路 3 内に電圧制御部 15 が設けられているものとする。電圧制御部 15 は、例えば、一定の電圧を生成する電圧生成部と、この電圧生成部で生成された電圧を MOS キャパシタ 14 に印加する電圧印加部とを用いて構成されるものである。また、電圧制御部 15 は、必要に応じて電圧調整部を備えるものである。電圧調整部は、電圧生成部で生成された電圧を電圧印加部で MOS キャパシタ 5 に印加する際の電圧レベルを調整するものである。

#### 【0015】

転送トランジスタ 11 のゲート電極は転送信号線 16 に、リセットトランジスタ 12 のゲート電極はリセット線 17 に、増幅トランジスタ 13 のゲート電極はフローティングディフュージョン FD にそれぞれ接続されている。また、リセットトランジスタ 12 と増幅トランジスタ 13 には、それぞれ共通の電源電圧 VDD が印加される構成となっている。増幅トランジスタ 13 は、垂直信号線 18 につながる負荷 MOS トランジスタ 19 とソースフォロア回路の動作を行うものとなる。また、増幅トランジスタ 13 の出力電圧は垂直信号線 18 を通して CDS 回路 20 に取り込まれた後、信号量判定回路 21 に入力される構成となっている。負荷 MOS トランジスタ 19 及び CDS 回路 20 は、上述した列信号処理部 4 に含まれるものである。まあ、信号量判定回路 21 は、上述した出力処理部 8 に含まれるものである。

#### 【0016】

上記構成の画素 1 においては、所定の蓄積（露光）期間でフォトダイオード PD に信号電荷を蓄積し、この蓄積期間が終了した時点でリセットトランジスタ 12 のゲート電極にリセット線 17 を通してリセットパルス RST を印加する。これにより、フローティングディフュージョン FD の電位が電源電圧 VDD に応じた一定のレベル（リセット信号レベル）にリセットされる。その後、転送トランジスタ 11 のゲート電極に転送信号線 16 を通して転送パルス TRF を印加する。これにより、上記蓄積期間内にフォトダイオード PD に蓄積された信号電荷が、フォトダイオード PD からフローティングディフュージョン FD に転送される。このとき、フローティングディフュージョン FD では、フォトダイオード PD から転送された信号電荷を、そのときの電荷量（電位変化）に応じた信号電圧に変換する。こうしてフローティングディフュージョン FD で変換された信号電圧は、増幅トランジスタ 4 で増幅されて垂直信号線 18 に出力される。

#### 【0017】

一般に、フローティングディフュージョン FD で信号電荷を信号電圧に変換する際の変換効率  $\eta$  は、おおよそ  $\eta = q / C_{FD} [ \mu V / e ]$  の式で表される。q は電子 1 個の電荷量、 $C_{FD}$  はフローティングディフュージョンの容量である。この式から分かるように、画素 1 におけるフローティングディフュージョン FD の変換効率  $\eta$  は、フローティングディフュージョンの容量  $C_{FD}$  によって決まる。また、フローティングディフュージョンの容量  $C_{FD}$  は、MOS キャパシタ 14 に印加される電圧（以下、「キャパシタ電圧」とも記す） $V_{cap}$  に応じて変化する。すなわち、キャパシタ電圧  $V_{cap}$  を高くすると、それに応じてフローティングディフュージョンの容量  $C_{FD}$  が増加し、キャパシタ電圧  $V_{cap}$  を低くすると、それに応じてフローティングディフュージョンの容量  $C_{FD}$  が減少する。

#### 【0018】

したがって、MOS キャパシタ 5 への印加電圧  $V_{cap}$  とフローティングディフュージョン FD の変換効率  $\eta$  との間には次のような関係が成り立つ。すなわち、キャパシタ電圧  $V_{cap}$  を高くすると、それに応じてフローティングディフュージョンの容量  $C_{FD}$  が増加するため、フローティングディフュージョン FD の変換効率  $\eta$  が低くなる。また逆に、キャパシタ電圧  $V_{cap}$  を低くすると、それに応じてフローティングディフュージョンの容量  $C_{FD}$  が減少するため、フローティングディフュージョン FD の変換効率  $\eta$  が高くなる。このことから、画素 1 においては、MOS キャパシタ 14 への印加電圧  $V_{cap}$  を電圧制御部 15 で変化させることにより、フローティングディフュージョン FD の容量  $C_{FD}$  とこれに依存

10

20

30

40

50

する変換効率 を可変制御し得る構成となっている。なお、本例では、MOSキャパシタ 14 への印加電圧  $V_{cap}$  を電圧制御部 15 によりオン/オフの 2 段階で可変制御するものとなっている。

【0019】

また、垂直信号線 18 には CDS (Correlated Double Sampling; 相関二重サンプリング) 処理を行う CDS 回路 20 が接続されている。この CDS 回路 20 には増幅トランジスタ 13 によって垂直信号線 18 に増幅出力された信号電圧が入力され、そこで画素の固定パターンノイズが除去される。

【0020】

図 3 は本発明の実施形態に係る固体撮像装置の駆動方法を示すタイミングチャートである。図において、電源電圧  $V_{DD}$ 、リセットパルス  $RST$ 、転送パルス  $TRF$  及び  $V_{cap}$  印加パルスは、いずれもタイミングジェネレータ 6 から垂直選択駆動回路 3 に与えられるパルス信号に基づいて、当該垂直選択駆動回路 3 によりオンオフ制御されるものである。

10

【0021】

まず、電源電圧  $V_{DD}$  をオン (高い) 状態に保持しつつ、リセットパルス  $RST$  をオン状態とする。このとき、転送パルス  $TRF$  とキャパシタ電圧  $V_{cap}$  は共にオフ (低い) 状態に保持しておく。次に、リセットパルス  $RST$  をオフ状態とした後、キャパシタ電圧  $V_{cap}$  と転送パルス  $TRF$  を順にオン状態とする。次いで、転送パルス  $TRF$  とキャパシタ電圧  $V_{cap}$  を順にオフ状態とする。これにより、キャパシタ電圧  $V_{cap}$  がオン状態に保持される期間内の一部で、転送パルス  $TRF$  がオン状態に保持される。

20

【0022】

その後、リセットパルス  $RST$  をオン状態に保持し、この保持期間内で電源電圧  $V_{DD}$  をオン状態からオフ状態に切り替える。次いで、電源電圧  $V_{DD}$  をオフ状態に保持している期間内でリセットパルス  $RST$  をオン状態からオフ状態に切り替え、その後、再び電源電圧  $V_{DD}$  をオフ状態からオン状態に切り替える。ちなみに、フローティングディフュージョン  $FD$  の変換効率は、キャパシタ電圧  $V_{cap}$  のオンオフ状態に応じて変換する。すなわち、キャパシタ電圧  $V_{cap}$  がオフ状態のときはフローティングディフュージョン  $FD$  の変換効率が相対的に高い状態となり、キャパシタ電圧  $V_{cap}$  がオフ状態のときはフローティングディフュージョン  $FD$  の変換効率が相対的に低い状態となる。

30

【0023】

以上の駆動方法において、読み出し制御部となる列信号処理部 4 は、画素 1 からのリセット信号の読み出しと画素信号の読み出しを次のような手順で行う。まず、リセット信号  $RST$  を最初にオンオフしてからキャパシタ電圧  $V_{cap}$  をオンするまでの期間内の任意のタイミング、例えば図 3 に示すタイミング  $T1$  で、1 回目のリセット信号の読み出しを行う。次に、キャパシタ電圧  $V_{cap}$  をオンしてから転送パルス  $TRF$  をオンするまでの期間内の任意のタイミング、例えば図 3 に示すタイミング  $T2$  で、2 回目のリセット信号の読み出しを行う。

【0024】

続いて、転送パルス  $TRF$  をオフしてからキャパシタ電圧  $V_{cap}$  をオフするまでの期間内の任意のタイミング、例えば図 3 に示すタイミング  $T3$  で、1 回目の画素信号の読み出しを行う。次に、キャパシタ電圧  $V_{cap}$  をオフしてからリセットパルス  $RST$  をオンするまでの期間内の任意のタイミング、例えば図 3 に示すタイミング  $T4$  で、2 回目の画素信号の読み出しを行う。

40

【0025】

ここで、1 回目のリセット信号の読み出しを行うタイミング  $T1$  では、転送パルス  $TRF$  とキャパシタ電圧  $V_{cap}$  が共にオフ状態になっているため、転送トランジスタ 11 のゲート電極 11G の端部からリセットトランジスタ 12 のゲート電極 12G にかけて形成されるフローティングディフュージョン  $FD$  部分のポテンシャルは、図 4 (A) に示すように、転送トランジスタ 11 のゲート電極 11G の端部とこれに対向するリセットトラン

50

ジスタ12のゲート電極12Gの端部間で部分的に低い状態になるとともに、その電位レベルがリセットトランジスタ12のフィードスルーの影響で電源電圧VDDよりもVfs1だけ低いものとなる。したがって、上記タイミングT1では、1回目のリセット信号が“VDD + Vfs1”のレベルで読み出される。

【0026】

次に、2回目のリセット信号の読み出しを行うタイミングT2では、キャパシタ電圧Vcapがオン状態となっているため、フローティングディフュージョンFD部分のポテンシャルは、図4(B)に示すように、転送トランジスタ11のゲート電極11Gの端部からリセットトランジスタ12のゲート電極12Gにかけて一様に低い状態になるとともに、その電位レベルがフローティングディフュージョン制御用トランジスタのゲートとフローティングディフュージョンFDとのカップリングにより、上記1回目のリセット信号の読み出し時よりも“Vfs2”だけ低いものとなる。したがって、上記タイミングT2では、2回目のリセット信号が“VDD + Vfs1 + Vfs2”のレベルで読み出される。

10

【0027】

次いで、転送パルスTRFをオンすることにより、図5(A)に示すように、転送トランジスタ11のゲート電極11G下のポテンシャル電位が低くなる。そのため、リセットパルスRSTをオンオフしてから転送パルスTRFをオンするまでの間(露光期間内)にフォトダイオードPDに蓄積された信号電荷は、転送トランジスタ11のゲート電極11G下を通してフローティングディフュージョンFDに転送される。

【0028】

したがって、信号電荷の転送(フローティングディフュージョンFDへの転送)後に転送パルスTRFをオフ状態として、1回目の画素信号の読み出しを行うタイミングT3では、上記2回目のリセット信号の読み出し時と同様にキャパシタ電圧Vcapがオン状態となっている。そのため、フローティングディフュージョンFD部分のポテンシャルは、図5(B)に示すように、転送トランジスタ11のゲート電極11の端部からリセットトランジスタ12のゲート電極12Gにかけて一様に低い状態になるとともに、その電位レベルがフローティングディフュージョンFDへの信号電荷の転送により、上記2回目のリセット信号の読み出し時よりも“Q/C1”だけ高いものとなる。したがって、上記タイミングT3では、1回目の画素信号が“VDD + Vfs1 + Vfs2 - Q/C1”のレベルで読み出される。ちなみに、QはフォトダイオードPDからフローティングディフュージョンFDに転送された信号電荷の電荷量で、C1は1回目の画素信号の読み出し時におけるフローティングディフュージョンFDの容量である。

20

30

【0029】

その後、2回目の画素信号の読み出しを行うタイミングT4では、上記1回目のリセット信号の読み出し時と同様にキャパシタ電圧Vcapがオフ状態となっているため、フローティングディフュージョンFD部分のポテンシャルは、図6に示すように、転送トランジスタ11のゲート電極11Gの端部とこれに対向するリセットトランジスタ12のゲート電極12Gの端部間で部分的に低い状態になるとともに、その電位レベルが上記2回目のリセット信号の読み出し時よりも“Q/C2”だけ高いものとなる。したがって、上記タイミングT4では、上記2回目の画素信号が“VDD + Vfs1 + Vfs2 - Q/C2”のレベルで読み出される。ちなみに、C2は2回目の画素信号の読み出し時におけるフローティングディフュージョンFDの容量であって、上記C1よりも小さな値をとる。

40

【0030】

以上のような手順で各画素1から複数回(本例では2回)ずつリセット信号と画素信号を読み出すことにより、CDS回路20には、各々のタイミングT1, T2, T3, T4で読み出された信号(リセット信号、画素信号)が順に取り込まれる。その際、CDS回路20では、タイミングT4で読み出された画素信号とタイミングT1で読み出されたりセット信号との差分を演算することでノイズを低減し、キャパシタ電圧Vcapをオフ状態(フローティングディフュージョンFDの変換効率を相対的に低い状態)としたときの差分信号(以下、「高感度信号」とも記す)を出力する。また、CDS回路20では、タイ

50

ミングT3で読み出された画素信号とタイミングT2で読み出されたりセット信号との差分を演算することでノイズを低減し、キャパシタ電圧V<sub>cap</sub>をオン状態（フローティングディフュージョンFDの変換効率を相対的に高い状態）としたときの差分信号（以下、「低感度信号」とも記す）を出力する。

【0031】

したがって、フォトダイオードPDでの信号電荷量と出力処理部8での信号出力との関係でみると、図7に示すように、高感度信号は、フローティングディフュージョンFDの変換効率を高くした状態（撮像の感度を高くした状態）で得られる画素信号となり、低感度信号は、フローティングディフュージョンFDの変換効率を低くした状態（撮像の感度を低くした状態）で得られる画素信号となる。

10

【0032】

このようにフローティングディフュージョンFDの変換効率を変えて得られる2つの画素信号（高感度信号、低感度信号）は、出力処理部8による選択処理で、一方の画素信号のみが選択されて最終的な信号出力として取り出される。具体的な画素信号の選択方法としては、閾値を用いた方法を採用することができる。例えば、出力処理部8において、一定の信号出力レベルを閾値レベルに設定し、出力処理部8に信号選択処理機能の一つとして設けられた信号量判定回路21で、高感度信号の出力レベルと閾値レベルとの大小関係を比較判定する。そして、高感度信号の出力レベルが閾値レベル以下であると判定した場合は、当該高感度信号を最終的な信号出力として選択し、高感度信号の出力レベルが閾値レベルを超えていると判定した場合は、低感度信号を最終的な信号出力として選択する。

20

【0033】

この場合、閾値の設定は、フローティングディフュージョンFDの電圧の変動範囲や、後段の信号処理での補正におうじて、最適値に設定する必要がある。フローティングディフュージョンFDの電圧の変動範囲は、MOSキャパシタ14に印加されるキャパシタ電圧V<sub>cap</sub>の設定電圧によって制御する。そのため、電圧制御部15においては、キャパシタ電圧V<sub>cap</sub>が3値以上（例えば、0、低圧、中圧、高圧など）をとり得る構成とし、仕様が不明な後段の信号処理に対しても、柔軟に対応できるようにすることが望ましい。

【0034】

これにより、フォトダイオードPDへの入射光量が少ない場合（フォトダイオードPDに蓄積される信号電荷の電荷量が少ない場合）は、CDS回路20から出力され且つ水平走査回路5で水平信号線7に読み出された高感度信号を、出力処理部8で最終的な画素信号（有効画素信号）として採用（選択）することにより、暗い撮影条件に適合する高い感度で被写体を撮像することができる。また、フォトダイオードPDへの入射光量が多い場合（フォトダイオードPDに蓄積される信号電荷の電荷量が多い場合）は、出力処理部8において、CDS回路20から出力され且つ水平走査回路5で水平信号線7に読み出された低感度信号を、出力処理部8で最終的な画素信号（有効画素信号）として採用（選択）することにより、明るい撮影条件に適合する低い感度で被写体を撮像することができる。そのため、弱い入射光に対しても、強い入射光に対しても、適切な感度をもって撮像することができるため、信号のSN比を向上させることができる。

30

【0035】

また、フォトダイオードPDでの飽和信号量を増加させたとしても、電荷転送時にキャパシタ電圧V<sub>cap</sub>をオン状態してフローティングディフュージョンFDの容量を大きく確保することにより、信号電荷の転送を確実にに行えるようになる。よって、ソースフォロアの動作点を高い電圧値に設定し、出力信号のリニアリティを向上させることができる。また、同じ出力電圧の範囲内で、より広範囲の光量を表現することができるため、固体撮像装置のダイナミックレンジを拡大することができる。以上のことから、SN比の向上とダイナミックレンジの拡大を同時に実現することが可能となる。

40

【0036】

また、フローティングディフュージョンFDの電位をリセットトランジスタ12でリセットするにあたり、電圧制御部15でキャパシタ電圧V<sub>cap</sub>をオフ（相対的に低い）状態

50



とし、このオフ状態のもとでリセットパルス RSTをオンすることによりフローティングディフュージョンFDの電位をリセットするものとなっているため、リセット後にキャパシタ電圧V<sub>cap</sub>をオフ状態からオン(相対的に高い)状態に切り替えたときに、フローティングディフュージョンFDの電位を、より高い(深い)状態にリセットすることができる。

【0037】

また、リセットトランジスタ12によるリセット後に、電圧制御部15でキャパシタ電圧V<sub>cap</sub>をオン(相対的に高い状態)状態とし、このオン状態のもとで転送パルス TRFをオンすることにより、フォトダイオードPDの信号電荷を転送トランジスタ11でフローティングディフュージョンFDに転送するものとなっているため、フォトダイオードPDへの信号電荷の逆流を抑制しつつ、フローティングディフュージョンFDへの信号電荷の転送を効率よく確実に行うことができる。

10

【0038】

なお、上記実施形態においては、リセット信号と画素信号の読み出しを、それぞれフローティングディフュージョンFDの変換効率を変えて2回ずつ行うものとしたが、本発明はこれに限らず、例えば、撮影環境(明暗の度合い)の違いをセンサ等で検知し、ある基準値以上に明るい撮影環境では、フローティングディフュージョンFDの変換効率を相対的に低い状態に設定して、リセット信号と画素信号の読み出しを1回ずつ行い、基準値未満の暗い撮影環境では、フローティングディフュージョンFDの変換効率を相対的に高い状態に設定して、リセット信号と画素信号の読み出しを1回ずつ行うものとしてもよい。

また、一つの撮影視野内に明部と暗部が混在する場合は、それぞれの部位でフローティングディフュージョンFDの変換効率の設定を変えて、リセット信号と画素信号の読み出しを行うようにしてもよい。

20

【図面の簡単な説明】

【0039】

【図1】本発明の実施形態に係る固体撮像装置の構成例を示す概略図である。

【図2】本発明の実施形態に係る固体撮像装置の画素の構成例を示す図である。

【図3】本発明の実施形態に係る固体撮像装置の駆動方法を示すタイミングチャートである。

【図4】図3のタイミングチャートに基づく信号読み出し動作を説明する図である(その1)である。

30

【図5】図3のタイミングチャートに基づく信号読み出し動作を説明する図である(その2)である。

【図6】図3のタイミングチャートに基づく信号読み出し動作を説明する図である(その3)である。

【図7】フォトダイオードでの信号電荷量と出力処理部での信号出力との関係を示す図である。

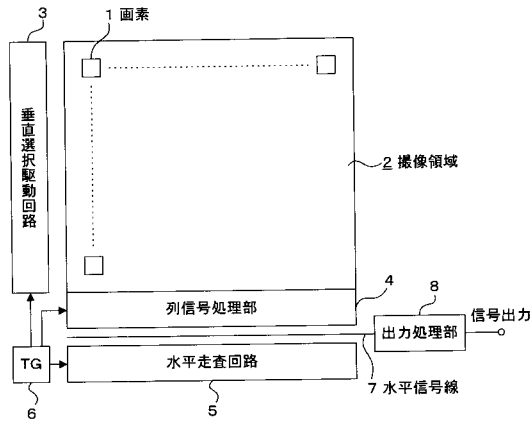
【符号の説明】

【0040】

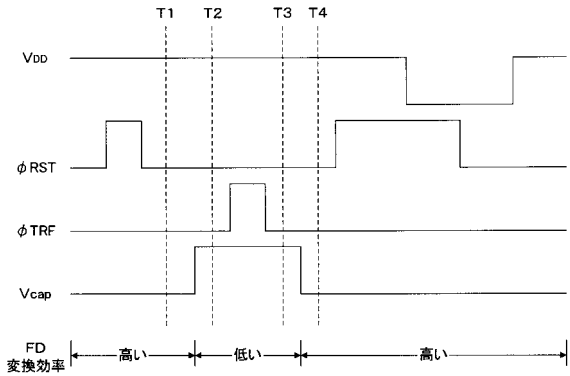
1...画素、2...撮像領域、3...垂直選択駆動回路、4...列信号処理部、5...水平走査回路、6...タイミングジェネレータ、7...水平信号線、8...出力処理部、11...転送トランジスタ、12...リセットトランジスタ、13...増幅トランジスタ、14...MOSキャパシタ、15...電圧制御部、20...CDS回路、21...信号量判定回路、FD...フローティングディフュージョン、PD...フォトダイオード

40

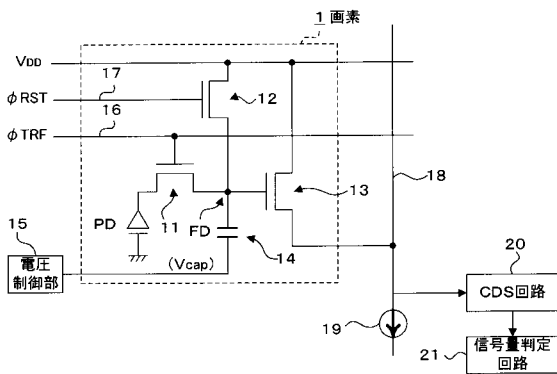
【図1】



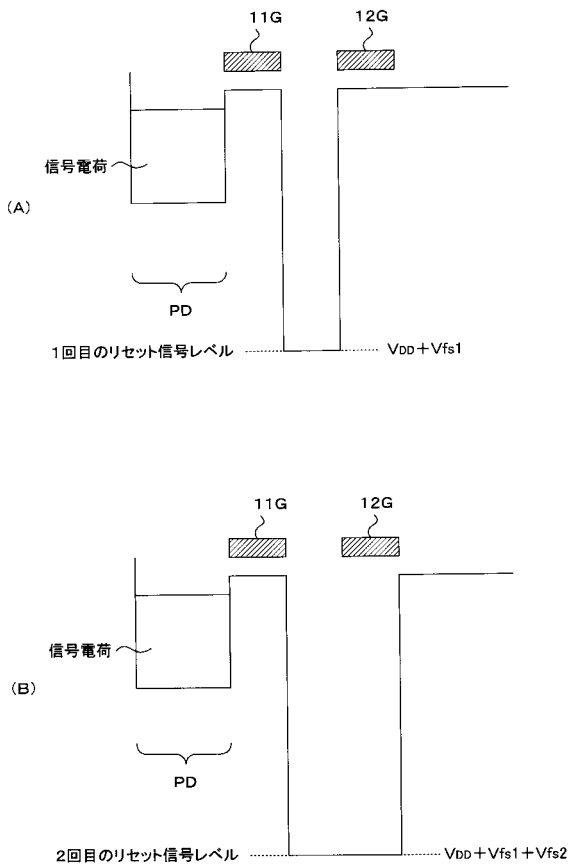
【図3】



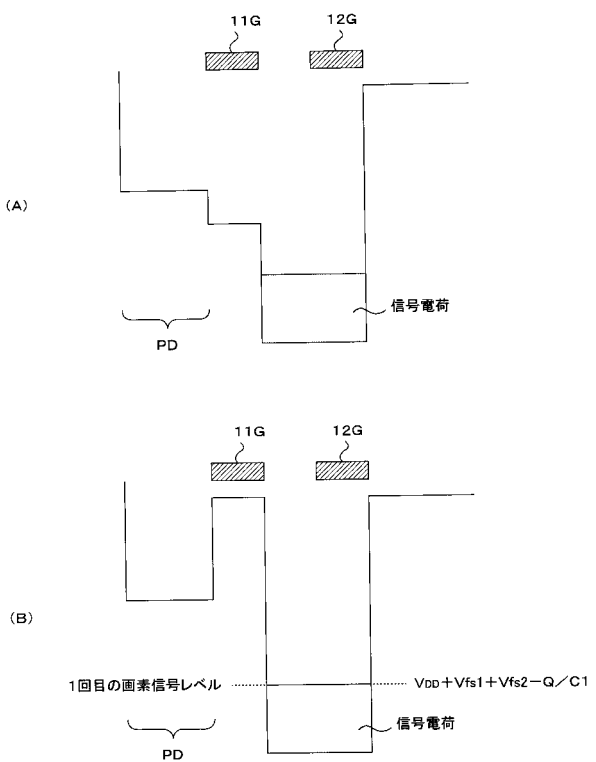
【図2】



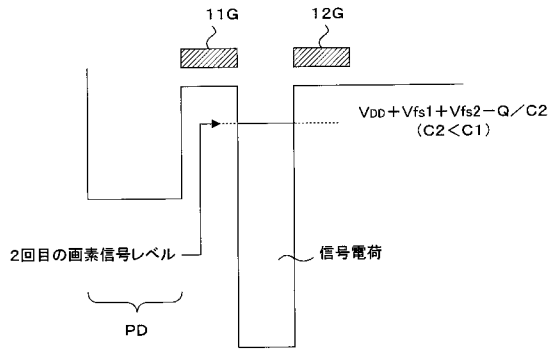
【図4】



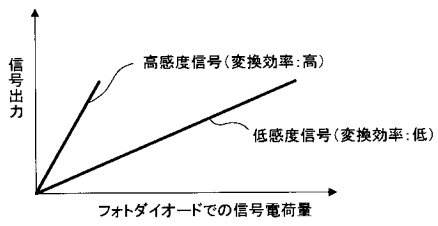
【図5】



【図6】



【図7】



---

フロントページの続き

合議体

審判長 奥村 元宏

審判官 松尾 淳一

審判官 千葉 輝久

- (56)参考文献 特開2002-345797(JP,A)  
特開2003-329777(JP,A)  
特開平08-167709(JP,A)  
特開平09-148563(JP,A)  
特開2000-165754(JP,A)  
特開2004-312472(JP,A)  
国際公開第03/069897(WO,A1)