

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4337895号
(P4337895)

(45) 発行日 平成21年9月30日(2009.9.30)

(24) 登録日 平成21年7月10日(2009.7.10)

(51) Int. Cl.

F I

GO2F	1/1368	(2006.01)	GO2F	1/1368	
GO2F	1/1343	(2006.01)	GO2F	1/1343	
GO2F	1/133	(2006.01)	GO2F	1/133	580
GO9F	9/00	(2006.01)	GO2F	1/133	535
			GO9F	9/00	366G

請求項の数 17 (全 18 頁)

(21) 出願番号 特願2007-71978 (P2007-71978)
 (22) 出願日 平成19年3月20日(2007.3.20)
 (65) 公開番号 特開2008-158478 (P2008-158478A)
 (43) 公開日 平成20年7月10日(2008.7.10)
 審査請求日 平成20年1月17日(2008.1.17)
 (31) 優先権主張番号 特願2006-191096 (P2006-191096)
 (32) 優先日 平成18年7月12日(2006.7.12)
 (33) 優先権主張国 日本国(JP)
 (31) 優先権主張番号 特願2006-318105 (P2006-318105)
 (32) 優先日 平成18年11月27日(2006.11.27)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 304053854
 エプソンイメージングデバイス株式会社
 長野県安曇野市豊科田沢6925
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107076
 弁理士 藤網 英吉
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 國森 隆志
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 (72) 発明者 佐野 寛
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

アクティブマトリクス基板と対向基板との間に液晶層が設けられた液晶表示パネルと、前記アクティブマトリクス基板に設けられた外光を検知する光センサを有する光検出部と、前記光検出部からの出力信号を導出する出力線と、一定電圧が供給される電源線と、前記光検出部の出力により制御される照光手段とを備えた液晶表示装置において、前記光センサは透明絶縁層を介して透明電極で被覆され、前記透明電極は前記透明絶縁層に形成されたコンタクトホールを介して前記電源線に電氣的に接続されていることを特徴とする液晶表示装置。

【請求項2】

前記光センサは薄膜トランジスタからなり、前記透明電極は、平面視で前記薄膜トランジスタのソース電極及びドレイン電極の対向部分を覆っていることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記ソース電極及びドレイン電極は互いにくし歯状に形成され、互いに一定距離隔てて噛み合うように配置されていることを特徴とする請求項2に記載の液晶表示装置。

【請求項4】

前記薄膜トランジスタの表面は平坦化膜で被覆され、前記透明電極は、前記平坦化膜の表面に形成されていると共に、前記平坦化膜及び透明絶縁層に設けられたコンタクトホールを介して前記電源線に電氣的に接続されていることを特徴とする請求項2に記載の液晶

表示装置。

【請求項 5】

前記電源線及び前記出力線のうち少なくとも出力線は前記透明絶縁層を介して前記透明電極で被覆されているとともに、前記透明電極は前記透明絶縁層に形成されたコンタクトホールを介して前記電源線と電氣的に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記電源線は 2 本平行に設けられ、前記出力線は前記 2 本の電源線の間配設されていることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

前記電源線上に第 1 の透明絶縁層、前記出力線、第 2 の透明絶縁層及び前記透明電極がこれらの順に平面視で前記電源線、前記出力線及び前記透明電極が重なるように積層配設されているとともに、前記透明電極は前記第 1 及び第 2 の透明絶縁層に形成されたコンタクトホールを介して前記電源線に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記電源線及び前記透明電極の長手方向と直交する方向の幅長は、前記出力線の同方向の幅長より大きくされていることを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記電源線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのゲート電極と同じ材料で形成され、前記出力線はソース電極及びドレイン電極と同じ材料で形成され、前記透明電極は前記液晶表示パネルの画素電極と同じ材料で形成されることを特徴とする請求項 7 または 8 に記載の液晶表示装置。

【請求項 10】

前記電源線は前記透明絶縁層を介して前記出力線上に平面視で重なるように積層配置されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 11】

前記電源線の長手方向と直交する方向の幅長が、前記出力線の同方向の幅長より大きくされていることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 12】

前記出力線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのソース電極及びドレイン電極と同じ材料で形成され、前記電源線は前記液晶表示パネルの画素電極と同じ材料で形成されることを特徴とする請求項 10 または 11 に記載の液晶表示装置。

【請求項 13】

前記出力線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのゲート電極と同じ材料で形成され、前記電源線は前記薄膜トランジスタのソース電極及びドレイン電極と同じ材料で形成されることを特徴とする請求項 10 または 11 に記載の液晶表示装置。

【請求項 14】

前記電源線及び前記出力線は、前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子としての薄膜トランジスタと製造工程において同時に形成されたものであることを特徴とする請求項 1 ~ 13 のいずれかに記載の液晶表示装置。

【請求項 15】

前記光センサは薄膜トランジスタとコンデンサにより構成されることを特徴とする請求項 1 ~ 14 のいずれかに記載の液晶表示装置。

【請求項 16】

前記薄膜トランジスタのソース電極は前記コンデンサの一方の電極に接続され、更に前記出力線に接続されており、コンデンサのもう一方の電極は前記電源線に接続されている

10

20

30

40

50

ことを特徴とする請求項 15 に記載の液晶表示装置。

【請求項 17】

前記薄膜トランジスタのゲート電極には、所定の負電圧が印加され、前記薄膜トランジスタのソース電極は前記コンデンサの一方の電極に接続されるとともに、スイッチ素子を介して基準電圧供給源に接続され、前記スイッチ素子をオン状態にすることにより前記コンデンサに充電することを特徴とする請求項 16 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、さらに詳しくは、外光を検出する光センサを液晶表示パネルに組み込んだ液晶表示装置に関するものである。

10

【背景技術】

【0002】

近年、情報通信機器のみならず一般の電子機器においても薄型の表示パネルが使用され、この中でも液晶表示パネルが最も多く使用されている。この液晶表示パネルは、液晶が非発光体であるため暗所において表示画像が見え難くなることから、バックライトないしはサイドライト（以下、両者を纏めて「バックライト等」という）を設け、このバックライト等を外光が暗いときに点灯させて表示画像を視認できるようにしている。

【0003】

ところが、手動による操作では、外光の明暗に応じてその都度バックライト等のオン/オフ操作をしなければならないので、その操作が面倒になり、また、明るい時にも不必要にバックライト等を点灯させてしまうことがあるので、無駄な消費電力が増大し、携帯電話機等に使用した場合に電池の消耗を速くしてしまうことがある。

20

【0004】

そこで、このような不都合をなくするために、液晶表示パネルに光センサを組み込み、この光センサによって外光の明暗を検出し、その検出結果に基づいてバックライト等のオン/オフを制御する技術が開発されている（下記特許文献 1～3 参照）。

【0005】

例えば、下記特許文献 1 に記載された液晶表示装置は、光センサとして薄膜トランジスタ（TFT：Thin Film Transistor）を用い、この TFT 光センサを液晶表示パネルのスイッチング素子として使用される TFT と同時に作成したものであり、また、下記特許文献 2 に記載された液晶表示装置は、パネル基板に外光照度検出センサ及びバックライト照度検出センサを配設し、両センサの検出結果に基づいてバックライト等を制御するものであり、さらに、下記特許文献 3 に記載された液晶表示装置は、光センサを液晶の周辺駆動回路及び外部端子から離れた箇所に配設して、これらの駆動回路等から発生する高周波ノイズや発熱等によってセンサが影響を受けないようにしたものである。

30

【特許文献 1】特開 2002 - 131719 号公報（特許請求の範囲、段落〔0010〕～〔0013〕、図 1）

【特許文献 2】特開 2000 - 122575 号公報（段落〔0013〕～〔0016〕、図 4）

40

【特許文献 3】特開平 11 - 84426 号公報（段落〔0019〕～〔0022〕、図 1、図 2）

【特許文献 4】特開平 1 - 143257 号公報（特許請求の範囲、図 3）

【特許文献 5】特開平 5 - 95100 号公報（段落〔0010〕、図 1）

【発明の開示】

【発明が解決しようとする課題】

【0006】

TFT 光センサは、光が当たっていないときはそのゲートオフ領域において僅かな漏れ電流（暗電流）が流れ、光が当たるとその光の強さ（明るさ）に応じた大きさの漏れ電流（リーク電流）が流れる特性を有している。そして、この TFT 光センサは、このリーク

50

電流を利用して外光の明るさを検出するものであることから、このリーク電流は極めて微弱なためTFT光センサからの出力は外部ノイズの影響を受け易いものになっている。

【0007】

このため、上述の光センサを液晶表示パネルの一方の基板、例えばアクティブマトリクス基板（アレイ基板ともいう）に組み込むと、そのアクティブマトリクス基板には液晶を駆動する周辺駆動回路及び外部端子等が配設されていることから、これらの回路等からの高周波信号及び発熱等が光センサに影響を与えることがある。この点、上記特許文献3の液晶表示装置は、光センサを高周波信号や発熱を発生する周辺回路及び端子部から離れた箇所に設置して、このようなノイズの影響を受けないようにしている。しかしながら、光センサからは、少なくともTFT光センサに電源線、出力線等の引き出し配線が接続され、これらの引き出し配線が表示部の周辺に引回されるので、これらの引き出し配線のうち、特に出力線が外部ノイズの影響を受け易くなっている。また、この出力線は、出力線と共通電極との間に寄生容量が発生するため、対向基板の共通電極に印加される対向電極電圧（以下、VCOM電圧という）の影響を受ける恐れがある。また、光センサも直接VCOM電圧の影響を受けることがある。

10

【0008】

なお、この種の光センサは、外部ノイズの影響を受け易いことから、アクティブマトリクス基板に静電遮蔽膜を設けたもの（上記特許文献4、5参照）が知られているが、これらの光センサは、アクティブマトリクス基板とゲート配線との間に静電遮蔽用の導電膜及び絶縁膜を設けるものであり、このような導電膜を設けるとなると、アクティブマトリクス基板上への光センサの形成に通常の製造工程に追加した特別な工程が必要となり、製造が面倒になって全体のコスト高騰を招くことになる。

20

【0009】

本発明は、このような従来技術が抱える課題を解消するためになされたものであって、本発明の目的は、光センサが外部ノイズ及び周辺回路の影響を受けないように液晶表示パネルに組み込んだ液晶表示装置を提供することにある。

【0010】

また、本発明の他の目的は、光センサ及びこの光センサから引出された出力線が外部ノイズ及び周辺回路の影響を受けないように組み込んだ液晶表示装置を提供することにある。

30

【0011】

さらに、本発明の他の目的は、液晶表示パネルの製造工程を増やすことなく簡単に光センサ及び出力線を静電シールドできるようにした液晶表示装置を提供することにある。

【課題を解決するための手段】

【0012】

上記目的を達成するために、請求項1にかかる液晶表示装置は、アクティブマトリクス基板と対向基板との間に液晶層が設けられた液晶表示パネルと、前記アクティブマトリクス基板に設けられた外光を検知する光センサを有する光検出部と、前記光検出部からの出力信号を導出する出力線と、一定電圧が供給される電源線と、前記光検出部の出力により制御される照光手段とを備えた液晶表示装置において、
前記光センサは透明絶縁層を介して透明電極で被覆され、前記透明電極は前記透明絶縁層に形成されたコンタクトホールを介して前記電源線に電氣的に接続されていることを特徴とする。

40

【0013】

また、請求項2に記載の発明は、請求項1に記載の液晶表示装置において、前記光センサは薄膜トランジスタからなり、前記透明電極は、平面視で前記薄膜トランジスタのソース電極及びドレイン電極の対向部分を覆っていることを特徴とする。

【0014】

また、請求項3に記載の発明は、請求項2に記載の液晶表示装置において、前記ソース電極及びドレイン電極は互いにくし歯状に形成され、互いに一定距離隔てて噛み合うよう

50

に配置されていることを特徴とする。

【0015】

また、請求項4に記載の発明は、請求項2に記載の液晶表示装置において、前記薄膜トランジスタの表面は平坦化膜で被覆され、前記透明電極は、前記平坦化膜の表面に形成されていると共に、前記平坦化膜及び透明絶縁層に設けられたコンタクトホールを介して前記電源線に電氣的に接続されていることを特徴とする。

【0016】

また、請求項5に記載の発明は、請求項1に記載の液晶表示装置において、前記電源線及び前記出力線のうち少なくとも出力線は前記透明絶縁層を介して前記透明電極で被覆されているとともに、前記透明電極は前記透明絶縁層に形成されたコンタクトホールを介して前記電源線と電氣的に接続されていることを特徴とする。

10

【0017】

また、請求項6に記載の発明は、請求項5に記載の液晶表示装置において、前記電源線は2本平行に設けられ、前記出力線は前記2本の電源線の間配設されていることを特徴とする。

【0018】

請求項7に記載の発明は、請求項1に記載の液晶表示装置において、前記電源線上に第1の透明絶縁層、前記出力線、第2の透明絶縁層及び前記透明電極がこれらの順に平面視で前記電源線、前記出力線及び前記透明電極が重なるように積層配設されているとともに、前記透明電極は前記第1及び第2の透明絶縁層に形成されたコンタクトホールを介して前記電源線に接続されていることを特徴とする。

20

【0019】

また、請求項8に記載の発明は、請求項7に記載の液晶表示装置において、前記電源線及び前記透明電極の長手方向と直交する方向の幅長は、前記出力線の同方向の幅長より大きくされていることを特徴とする。

【0020】

また、請求項9に記載の発明は、請求項7または8に記載の液晶表示装置において、前記電源線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのゲート電極と同じ材料で形成され、前記出力線はソース電極及びドレイン電極と同じ材料で形成され、前記透明電極は前記液晶表示パネルの画素電極と同じ材料で形成されることを特徴とする。

30

【0021】

また、請求項10に記載の発明は、請求項1に記載の液晶表示装置において、前記電源線は透明絶縁層を介して前記出力線上に平面視で重なるように積層配置されていることを特徴とする。

【0022】

また、請求項11に記載の発明は、請求項10に記載の液晶表示装置において、前記電源線の長手方向と直交する方向の幅長が、前記出力線の同方向の幅長より大きくされていることを特徴とする。

【0023】

また、請求項12に記載の発明は、請求項10または11に記載の液晶表示装置において、前記出力線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのソース電極及びドレイン電極と同じ材料で形成され、前記電源線は前記液晶表示パネルの画素電極と同じ材料で形成されることを特徴とする。

40

【0024】

また、請求項13に記載の発明は、請求項10または11に記載の液晶表示装置において、前記出力線は前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子である薄膜トランジスタのゲート電極と同じ材料で形成され、前記電源線は前記薄膜トランジスタのソース電極及びドレイン電極と同じ材料で形成されることを特徴と

50

する。

【 0 0 2 5 】

また、請求項 1 4 に記載の発明は、請求項 1 ~ 1 3 のいずれかに記載の液晶表示装置において、前記電源線及び前記出力線は、前記アクティブマトリクス基板上に形成される液晶表示パネルのスイッチング素子としての薄膜トランジスタと製造工程において同時に形成されたものであることを特徴とする。

【 0 0 2 6 】

また、請求項 1 5 に記載の発明は、請求項 1 ~ 1 4 のいずれかに記載の液晶表示装置において、前記光センサは薄膜トランジスタとコンデンサにより構成されることを特徴とする。

10

【 0 0 2 7 】

また、請求項 1 6 に記載の発明は、請求項 1 5 に記載の液晶表示装置において、前記薄膜トランジスタのソース電極は前記コンデンサの一方の電極に接続され、更に前記出力線に接続されており、コンデンサのもう一方の電極は前記電源線に接続されていることを特徴とする。

【 0 0 2 8 】

また、請求項 1 7 に記載の発明は、請求項 1 ~ 1 6 のいずれかに記載の液晶表示装置において、前記薄膜トランジスタのゲート電極には、所定の負電圧が印加され、前記薄膜トランジスタのソース電極は前記コンデンサの一方の電極に接続されるとともに、スイッチ素子を介して基準電圧供給源に接続され、前記スイッチ素子をオン状態にすることにより前記コンデンサに充電することを特徴とする。

20

【発明の効果】

【 0 0 2 9 】

本発明は上記構成を備えることにより、以下に示すような優れた効果を奏する。すなわち、請求項 1 に係る発明によれば、光検出部の光センサは透明電極で覆われており、しかも、この透明電極は透明絶縁層に形成されたコンタクトホールを介して電源線に電氣的に接続されているから、一定電圧で安定している。そのため、透明電極は静電シールドとして作用し、光センサは外部ノイズ及び周辺回路の影響を受け難くなるので、外光を高感度に検出できるようになり、照光手段の制御に際する誤動作が少なくなる。なお、本発明においては、光センサとして、T F T、フォトダイオード等周知のものを使用することができる。

30

【 0 0 3 0 】

また、請求項 2 の発明によれば、光センサとして T F T を用い、透明電極によって平面視で T F T のソース電極及びドレイン電極の対向部分を覆うようにしたため、外部ノイズ及び周辺回路の影響を受けやすい光センサとして機能する T F T を有効に静電シールドすることができるようになる。

【 0 0 3 1 】

また、請求項 3 の発明によれば、T F T の光センサとして機能するチャネル領域が大きくなるため、広い範囲で光を検出することができるようになるとともに、光検出感度が向上する。

40

【 0 0 3 2 】

また、請求項 4 の発明によれば、T F T、透明絶縁膜、平坦化膜、透明電極をいずれもアクティブマトリクス基板に搭載するアクティブ素子及び表示部の画素電極等の形成と同時に形成することができるので、特にこれらの構成を形成するために製造工数を増やす必要がなくなる。

【 0 0 3 3 】

また、請求項 5 の発明によれば、光センサに接続された電源線及び出力線の内の少なくとも出力線が透明電極で覆われて静電シールドされており、しかも透明電極は透明絶縁層に形成されたコンタクトホールを介して電源線に電氣的に接続されているから、対向基板

50

のVCOM電圧が大きく変動するものであってもこのVCOM電圧が微弱な出力信号が流れる出力線に影響するのを防ぐことができる。

【0034】

また、請求項6の発明によれば、出力線は、2本の電源線及び透明電極により囲まれて静電シールドされるので、出力線が特に基板の水平方向から侵入する外部ノイズの影響を受けることが少なくなる。また、この構成によると、電源線と出力線との間にコンデンサが形成されることとなり、このコンデンサ容量によって出力線と対向基板に設けられた共通電極との間に寄生容量が発生することを防止できるから、出力線より出力される出力信号が共通電極に印加されている電圧の影響を受ける恐れが少なくなる。

【0035】

また、請求項7の発明によれば、出力線は、電源線及び透明電極間に挟まれて静電シールドされるとともに透明電極は第1及び第2の透明絶縁層に形成されたコンタクトホールを介して電源線に電氣的に接続されているから、透明電極により対向基板のVCOM電圧が大きく変動するものであってもこのVCOM電圧が微弱な出力信号が流れる出力線に影響するのを防ぐことができる。また、電源線によって基板の上下方向から侵入する外部ノイズ等の影響を受けることが少なくなる。

【0036】

また、請求項8の発明によれば、電源線及び透明電極の幅長を出力線のそれより幅広にすることにより、出力線の外周囲が電源線及び透明電極で幅広く覆われるので、シールド効果がより発揮されるようになる。

【0037】

また、請求項9の発明によれば、電源線は液晶表示パネルのスイッチング素子としての薄膜トランジスタのゲート電極と、出力線は同じく薄膜トランジスタのソース電極及びドレイン電極と、透明電極は液晶表示パネルの画素電極と、それぞれ同一材料で形成することにより、別途異なる材料を準備することなくこれらの配線等を形成することができるとともに、液晶表示パネルの製造工程を増大することなくこれらの配線等を形成することが可能となる。

【0038】

また、請求項10の発明によれば、出力線が電源線によって静電シールドされるので、電源線により対向基板のVCOM電圧が大きく変動するものであってもこのVCOM電圧が微弱な出力信号が流れる出力線に影響するのを防ぐことができる。

【0039】

また、請求項11の発明によれば、電源線の幅長を出力線のそれより幅広にすることにより、出力線の上方が電源線で幅広く覆われるので、シールド効果がより発揮されるようになる。

【0040】

また、請求項12の発明によれば、出力線は液晶表示パネルのスイッチング素子である薄膜トランジスタのソース電極及びドレイン電極と、電源線は画素電極と同一材料で形成されることにより、別途異なる材料を準備することなくこれらの配線を形成することができるとともに、液晶表示パネルの製造工程を増大することなく両配線を形成することが可能となる。

【0041】

また、請求項13の発明によれば、出力線は液晶表示パネルのスイッチング素子である薄膜トランジスタのゲート電極と、電源線は同じく薄膜トランジスタのソース電極及びドレイン電極と同一材料で形成されることにより、別途異なる材料を準備することなくこれらの配線を形成することができるとともに、液晶表示パネルの製造工程を増大することなく両配線を形成することが可能となる。

【0042】

また、請求項14の発明によれば、電源線及び出力線ともにアクティブマトリクス基板に搭載するアクティブ素子及び表示部の画素電極等の形成と同時に形成することができる

10

20

30

40

50

ので、特にこれらの構成を形成するために製造工数を増やす必要がなくなる。

【0043】

また、請求項15及び請求項16の発明によれば、出力線と一定電圧である電源線との間にコンデンサがあることにより急激な電圧変動が抑えられるため、対向基板のVCOM電圧が大きく変動しても、出力線の信号に対する影響を抑えることができる。

【0044】

更に、請求項17の発明によれば、薄膜トランジスタのゲート電極に所定の負電圧を印加し、薄膜トランジスタのソース電極をコンデンサの一方の電極に接続するとともに、スイッチ素子を介して基準電圧を充電する回路構成にすることによって、請求項15及び請求項16の光検出回路を構成できる。

10

【発明を実施するための最良の形態】

【0045】

以下、本発明を実施するための最良の形態を図面を用いて詳細に説明するが、以下に述べる実施例は、本発明の技術思想を具体化するための液晶表示装置を例示するものであって、本発明をこの実施例に特定することを意図するものではなく、本発明は特許請求の範囲に示した技術思想を逸脱することなく種々の変更を行ったものにも均しく適用し得るものである。

【実施例1】

【0046】

図1は本発明の実施例1に係る液晶表示パネルのカラーフィルタ基板を透視して表したTFT基板を模式的に示した平面図である。

20

【0047】

液晶表示パネル1は、図1に示すように、互いに対向配置される矩形の透明材料、例えばガラス板からなる一対のアクティブマトリクス基板（以下、TFT基板という）2及びカラーフィルタ基板CFを有し、TFT基板2は、カラーフィルタ基板CFと対向配置させたときに所定スペースの張出し部Sが形成されるようにカラーフィルタ基板CFよりサイズが大きいものが使用され、これらTFT基板2及びカラーフィルタ基板CFの外周にシール材が貼付されて、内部に液晶及びスペースが封入された構成となっている。

【0048】

TFT基板2及びカラーフィルタ基板CF上の対向面側には、種々の配線等が形成されている。このうち、カラーフィルタ基板CFには、TFT基板2の画素領域に合わせてマトリクス状に設けられたブラックマトリクスと、このブラックマトリクスで囲まれた領域に設けた例えば赤(R)、緑(G)、青(B)等のカラーフィルタ(図示省略)と、TFT基板2側の電極に電氣的に接続されカラーフィルタを覆うように設けた共通(コモン)電極とが設けられている。また、不図示のバックライトがTFT基板2の背面に設けられ、光検出部LSからの出力信号によって制御されるようになっている。

30

【0049】

TFT基板2は、それぞれ対向する短辺2a、2b及び長辺2c、2dを有し、一方の短辺2b側が張出し部Sとなっており、この張出し部Sにソースドライバ及びゲートドライバ用半導体チップDrが搭載され、他方の短辺2a側に光検出部LSが配設されている。

40

【0050】

このTFT基板2は、その表面、すなわち液晶と接触する面に、図1の行方向(横方向)に所定間隔をあけて配列された複数本のゲート線 $GW_1 \sim GW_n$ ($n = 2, 3, 4, \dots$)と、これらのゲート線 $GW_1 \sim GW_n$ と絶縁されて列方向(縦方向)に配列された複数本のソース線 $SW_1 \sim SW_m$ ($m = 2, 3, 4, \dots$)とを有し、これらのソース線 $SW_1 \sim SW_m$ とゲート線 $GW_1 \sim GW_n$ とがマトリクス状に配線され、互いに交差するゲート線 $GW_1 \sim GW_n$ とソース線 $SW_1 \sim SW_m$ とで囲まれる各領域に、ゲート線 $GW_1 \sim GW_n$ からの走査信号によってオンするスイッチング素子(図示省略)及びソース線 $SW_1 \sim SW_m$ からの映像信号がスイッチング素子を介して供給される画素電極が形成されてい

50

る。

【 0 0 5 1 】

これらのゲート線 $GW_1 \sim GW_n$ とソース線 $SW_1 \sim SW_m$ とで囲まれる各領域は、いわゆる画素を構成し、これらの画素が形成されたエリアが表示領域 DA 、すなわち画像表示部となっている。スイッチング素子には例えば薄膜トランジスタ (TFT) が使用される。

【 0 0 5 2 】

各ゲート線 $GW_1 \sim GW_n$ 及び各ソース線 $SW_1 \sim SW_m$ は、表示領域 DA の外へ延出されて表示領域 DA 外の外周辺の領域に引回されてソースドライバ及びゲートドライバ用半導体チップ Dr に接続されている。また、 TFT 基板 2 は、一方の短辺 $2a$ 側に光検出部 LS が設けられ、また長辺 $2d$ 側にこの光検出部 LS から導出された引出し配線 L_0 、 L が配設されており、これらの引出し配線 L 、 L_0 は外部制御回路が接続される端子 T_1 、 T_2 に接続されている。そして、光検出部 LS 及び引出し配線 L 、 L_0 が形成される領域、すなわち図 1 の斜線で示す領域はシールド構造が施されている。このシールド構造については後述する。

【 0 0 5 3 】

次に、図 1 ~ 図 4 を参照して光検出部 LS 及び引出し配線 L 、 L_0 の構造を説明する。なお、図 2 (a) は光検出部の等価回路図、図 2 (b) はコモン電極に印加される V_{COM} 電圧とセンサ出力との関係を説明する波形図、図 3 は光検出部の断面図、図 4 は図 1 の $A-A$ 線での断面図である。

【 0 0 5 4 】

光検出部 LS は、図 2 (a) に示すように、 TFT 光センサのドレイン電極 D_L とソース電極 S_L 間にコンデンサ C が並列接続され、ソース電極 S_L とコンデンサ C の一方の端子がスイッチ素子 SW を介して基準電圧源 V_s に接続され、ドレイン電極 D_L とコンデンサ C の他方の端子が基準電圧源 V_{ref} に接続された回路構成となっている。この基準電圧源 V_{ref} は、一定の直流電圧源となっている。また、ゲート電極 G_L にはゲートオフ電圧、例えば $-10V$ が印加されている。この光検出部 LS の出力は、コンデンサ C の一方の端子であるソース電極 S_L から導出される。

【 0 0 5 5 】

この光検出部 LS は TFT 基板 2 上に形成される。すなわち、図 3 に示すように、 TFT 基板 2 上には、 TFT 光センサのゲート電極 G_L 、コンデンサ C の一方の端子 C_1 が形成され、これらの表面を覆うようにして窒化シリコンや酸化シリコンなどからなるゲート絶縁膜 3 が積層されている。 TFT 光センサのゲート電極 G_L の上にはゲート絶縁膜 3 を介して非晶質シリコンや多結晶シリコンなどからなる半導体層 4 が形成され、またゲート絶縁膜 3 上にアルミニウムやモリブデン等の金属からなる TFT 光センサのソース電極 S_L 及びドレイン電極 D_L が半導体層 4 と電気的に接触するように設けられている。このうち、 TFT 光センサのソース電極 S_L は延長されてコンデンサ C の他方の端子 C_2 を形成している。さらに、 TFT 光センサ及びコンデンサ C の表面を覆うようにして例えば無機絶縁材料からなる保護絶縁膜 5 が積層されており、さらに、その上に透明材料からなる導電膜 (ITO) 6 が形成されている。この、導電膜 6 は液晶駆動用の画素電極が延設されたものである。

【 0 0 5 6 】

この TFT 光センサは、液晶表示パネルの製造工程においてスイッチング素子としての TFT と同時に形成される。これにより、光検出部 LS を設けるために特に製造工数を増加させる必要がなくなる。また、 TFT 光センサは、1 個でなく複数個用い、これらを短辺 $2a$ 側に一列に設けてもよい。 TFT 光センサを短辺に複数個一列に配設することにより、使用者が不注意に指等で一部の TFT 光センサを遮るようなことがあっても、全ての TFT 光センサが同時に遮られることは少ないことから、遮光されていない TFT 光センサで光検出が可能になる。この光検出部 LS は、表示領域 DA の外周縁、すなわちシールド材塗布領域の内側に設けられ液晶層と接触した箇所に形成される。なお、シールド領域の外

10

20

30

40

50

側でもよい。この光検出部 $L S$ からは、ドレイン電極 D_L に接続された電源線 L 及びソース電極 S_L に接続された出力線 L_0 がそれぞれ引出される。なお、図示は省略するが、この光検出部 $L S$ からはゲート電極 G_L に接続された引出し線も引出される。

【0057】

引出し配線 L 、 L_0 のうち、電源線 L は、図 1 に示すように、短辺 $2a$ 及び長辺 $2d$ で囲まれた角部近傍において符号 t_1 で示す位置で 2 本に分岐されて、この分岐された各電源線 L_1 、 L_2 は、長辺 $2d$ 側において出力線 L_0 を跨いでこの出力線 L_0 に沿って配線されている。すなわち、図 1 に示すように、分岐された 2 本の電源線 L_1 、 L_2 は、長辺 $2d$ 側のスペースを利用して出力線 L_0 の両側に配設され張出し部 S まで引回された後、符号 t_2 で示す位置で結合されて端子 T_1 に接続されている。なお、符号 t_1 、 t_2 は分岐接続点を示している。

10

【0058】

分岐された電源線 L_1 、 L_2 及び出力線 L_0 の断面構造は、図 4 に示すように、TFT 基板 2 上に設けたゲート絶縁膜 3 の上に出力線 L_0 を中央にして両側に所定の間隔をあけて分岐された電源線 L_1 、 L_2 が配設され、この 2 本の電源線 L_1 、 L_2 は保護絶縁膜 5 で覆われて、その上に透明材料からなる導電膜 (ITO) 6 が形成された構成となっている。また、保護絶縁膜 5 には、任意の箇所 contacts ホールが形成されて、この contacts ホールを利用して各電源線 L_1 、 L_2 と導電膜 6 とが電氣的に接続されている。また、導電膜 6 は基準電圧源 V_{ref} に接続されている。

【0059】

20

このように出力線 L_0 は、周囲を各電源線 L_1 、 L_2 及び導電膜 6 で覆われ、これらが基準電圧源 V_{ref} に接続されることにより、出力線 L_0 が静電シールドされるので、外部ノイズによって影響を受けることがなくなる。また、出力線 L_0 と各電源線 L 、 L_1 、 L_2 との間には図 2 に示すコンデンサ C のコンデンサ容量の一部が形成され、この容量は、出力線 L_0 及び電源線 L 、 L_1 、 L_2 が TFT 基板 2 の長辺 $2d$ に沿って配設されるので容量が大きなものとなる。また、電源線 L 、 L_1 、 L_2 及び出力線 L_0 は、液晶表示パネル 1 の製造工程において TFT 光センサのソース電極 S_L 及びドレイン電極 D_L と同様に、スイッチング素子としての TFT のソース線 $SW_1 \sim SW_m$ と同一の材料を用いて形成される。これにより、これらの引出し配線 L 、 $L_0 \sim L_2$ を形成する際にはスイッチング素子としての TFT のソース線 $SW_1 \sim SW_m$ 形成工程と同時に形成できるため、工程数を増加させることなく簡単に形成することができる。

30

【0060】

なお、ここでは電源線 L を 2 本に分岐した例を示したが、予め 2 本の電源線 L_1 、 L_2 を出力線 L_0 と平行に設けておき、保護絶縁膜 5 に設けた contacts ホールを介して 2 本の電源線 L_1 、 L_2 をそれぞれ導電膜 6 と電氣的に接続する構成としてもよい。

【0061】

次に、図 2 を参照して、この光検出部 $L S$ の動作を説明する。

【0062】

まず、基準電圧源 V_{ref} からドレイン電極 D_L に一定の直流電圧 (例えば、 $0V$) を印加するとともに、TFT 光センサのゲート電極 G_L に一定の負電圧 (例えば $-10V$) を印加し、スイッチ素子 SW を所定時間 (例えば図 2 (b) の (2) 参照) オン状態として一定の基準電圧 V_s (例えば $+2V$) をコンデンサ C に印加して、このコンデンサ C に基準電圧 V_s と基準電圧源 V_{ref} からの直流電圧との差電圧 V_a を充電する。このとき、カラーフィルタ基板 CF のコモン電極には、図 2 (b) の (1) に示すような所定の振幅を有する矩形波からなる V_{COM} 電圧が印加されている。この状態において、TFT 光センサに外光が照射されると、TFT センサにリーク電流が流れてコンデンサ C の充電電圧の一部が放電し、この放電量は周囲の明るさに応じて時間とともに増加するので、この放電した分の電圧を差し引いたコンデンサ C の充電電圧、すなわち、出力電圧 V_s' は、図 2 (b) の (3) に示すように (なお、図 2 では簡易的に直線的に示しているが) 放電カーブを描いて低下した後の電圧となる。そしてこの出力電圧 V_s' は、不図示の出力読

40

50

取部で読み取られて、バックライトの制御を行う。

【0063】

この実施例1によると、出力線 L_0 は、その両側に各電源線 L_1 、 L_2 が配設され、しかも出力線 L_0 及び各電源線 L_1 、 L_2 が保護絶縁膜5を介して導電膜6で覆われ、さらに電源線 L 、 L_1 、 L_2 のいずれかと導電膜6とが電氣的に接続され、以って導電膜6が基準電圧源 V_{ref} に接続されるので、出力線 L_0 が静電シールドされて外部ノイズの影響を抑制することができる。

【0064】

また、各電源線と出力線との間に形成される容量及び基準電圧源 V_{ref} を一定の直流電圧にすることにより、 V_{COM} 電圧の影響を極力受けない安定した出力電圧 V_s' を得ることができる。なお、基準電圧源 V_{ref} を一定の直流電圧に代えて矩形波からなる V_{COM} 電圧にすると、その出力電圧は、図2(b)の(4)に示すように、この V_{COM} 電圧に同期して低下するものとなり、安定性に欠け読取部の読み取りが難しくなる。また、基準電圧源 V_{ref} を一定の直流電圧とした状態で出力線 L_0 の周囲をシールドしない構造とすると、出力線 L_0 とコモン電極との間に生じる寄生容量により、出力電圧は V_{COM} 電圧の影響を受けて図2(b)の(5)に示すように不安定になる。

10

【0065】

図5は光検出部 LS を構成する光センサの変形例を示し、図5(a)はTFT基板上の光センサをCF基板のセンサ窓から透視して模式して表した平面図、図5(b)は図5(a)のB-B線の断面図である。

20

【0066】

光検出部 LS のTFT光センサは、図5(b)に示すように、まず、TFT基板2上にTFT光センサのゲート電極 G_L が形成され、このゲート電極 G_L がゲート絶縁膜3で覆われ、このゲート電極 G_L を覆ったゲート絶縁膜3の真上に半導体層4が形成されている。また、ゲート絶縁膜3上にはドレイン電極 D_L およびソース電極 S_L が半導体層4と接触するように設けられている。これらのドレイン電極 D_L およびソース電極 S_L は、図5(a)に示すように、それぞれ所定の隙間を有する櫛歯状の電極片を有し、一方の櫛歯状の電極片が他方の櫛歯状の電極片間に入り込むようにしてゲート絶縁膜3上に形成されている。

【0067】

30

その結果、ソース電極 S_L の電極片とドレイン電極 D_L の電極片とが交互に配置されることになる。このように各電極片を交互に配置することにより、各ソース電極 S_L およびドレイン電極 D_L で画定されるチャンネルが拡大されて、広い範囲で外光の検出が可能になる。これらの半導体層4、ソース電極 S_L 及びドレイン電極 D_L は、平面視してゲート電極 G_L の内側に配設されている。このようにゲート電極 G_L の内側に半導体層4、ソース電極 S_L 及びドレイン電極 D_L を配設することにより、TFT基板2の背面のバックライトからの光がゲート電極 G_L で遮光されて半導体層4へ照射されることがなくなる。

【0068】

また、ゲート電極 G_L は、CF基板に設けるセンサ窓より大きく形成されている。さらに、これらのドレイン電極 D_L 、ソース電極 S_L 、半導体層4およびこれら電極等の周囲は保護絶縁膜5で覆われ、この保護絶縁膜5の上に平坦化膜7が形成されている。そして、この平坦化膜7の表面は、導電膜6で覆われている。また、保護絶縁膜5及び平坦化膜7には、コンタクトホールHが形成されており、このコンタクトホールHを利用してドレイン電極 D_L と導電膜6とが電氣的に接続されている。これにより導電膜6は基準電圧源 V_{ref} に接続されている。

40

【0069】

この構成によると、TFT基板2上に形成されたTFT光センサ及びその出力線 L_0 を覆うように間に保護絶縁膜5及び平坦化膜7を介して導電膜6が形成され、この導電膜6がコンタクトホールHを介してドレイン電極 D_L に電氣的に接続され、しかも、この導電膜6が基準電圧源 V_{ref} に接続される。これにより、CF基板の共通電極に印加される

50

VCOM電圧とソース電極 S_L 及び出力線 L_0 の間に電源線 L 、 L_1 、 L_2 に接続された導電膜6が介在するので、VCOM電圧がTF T光センサの出力信号に影響を与えることを防ぐことができる。

【実施例2】

【0070】

図6は本発明の実施例2に係る液晶表示パネルのカラーフィルタ基板を透視して表したTF T基板を模式的に示した平面図、図7は図6のC-C線の断面図である。

【0071】

この液晶表示パネル1Aは、実施例1の液晶表示パネル1と比すると電源線と出力線とが積層配線された点以外は同様の構成を備えている。そこで、実施例1と共通する構成には、同じ符号を付して重複説明を省略し、異なる構成について説明する。

10

【0072】

この液晶表示パネル1Aは、光検出部 LS からの電源線 L 及び出力線 L_0 がゲート絶縁膜3を間に介在させて積層されている。すなわち、図7に示すように、TF T基板2上にゲート線 G_L と同一工程で電源線 L が設けられ、この電源線 L をゲート絶縁膜3で覆い、ゲート絶縁膜3を介して電源線 L と重なるように、ソース電極 S_L 及びドレイン電極 D_L と同一工程で出力線 L_0 を積層し、これらを保護絶縁膜5で覆い、さらに、その上を透明材料からなる導電膜(ITO)6で覆った構成を有している。

【0073】

なお、ゲート絶縁膜3の一部にコンタクトホール(図示省略)を設けることで電源線 L はドレイン電極 D_L に接続されている。また、各絶縁膜5、3には、任意の箇所にコンタクトホール(図示省略)が形成されて、このコンタクトホールを利用して電源線 L と導電膜6とが電氣的に接続されている。さらに、この接続によって導電膜6は基準電圧源 V_{ref} に接続されている。出力線 L_0 はソース電極 S_L と同一材料で同一の製造工程で一体に形成される。また、電源線 L はゲート電極 G_L と同一材料で同一の製造工程で形成される。これによりこれらの各引出し配線の形成が簡単になる。

20

【0074】

この構成によると、出力線 L_0 の真下にゲート絶縁膜3を介して電源線 L が配設され、真上に保護絶縁膜5を介して導電膜6が配設されるので、出力線 L_0 は導電膜6及び電源線 L に囲まれて静電シールドされる。このような構成とすると、特に、TF T基板2の真下からのノイズが遮蔽できるようになる。

30

【0075】

図7に示す引出し配線 L 、 L_0 は、出力線 L_0 及び電源線 L の幅長が略同じになっているが、電源線 L の幅長を出力線 L_0 の幅長より幅広にするのが好ましい。なお、図8は図6に示す液晶表示パネルの引出し配線の変形例を示し、図8(a)は、図6の一方の長辺(2d)部分の配線及び引出し配線を模式的に表した拡大平面図、図8(b)は図8(a)のD-D線の断面図である。

【0076】

この変形例に係る電源線 L と出力線 L_0 の長手方向と直交する方向の幅長を W_2 、 W_1 としたとき、 W_2 が W_1 より幅広に形成されている。そして、電源線 L の幅長 W_2 よりさらに幅広な幅長 W_3 を有する導電膜6により出力線 L_0 は覆われている。出力線 L_0 は上下が各絶縁膜3、5で覆われており、これらの絶縁膜3、5にはコンタクトホールHが形成されて、このコンタクトホールHにより導電膜6が電源線 L に電氣的に接続されている。また、この接続により導電膜6は基準電圧源 V_{ref} に接続される。この構成により、出力線 L_0 は、その外周囲のほぼ全周が幅広の導電膜6及び電源線 L で覆われるのでシールド効果がより向上する。

40

【実施例3】

【0077】

図9は本発明の実施例3に係る液晶表示パネルをTF T基板に積層されたカラーフィルタ基板から下方のTF T基板の配線等が透視して見えるように図示した平面図、図10は

50

図9のE-E線の断面図である。この液晶表示パネル1Bは、実施例1の液晶表示パネル1とは電源線と出力線とが積層配線された点以外は実施例1の液晶表示パネル1と同様の構成を備えている。そこで、実施例1と共通する構成には、同じ符号を付して重複説明を省略し、異なる構成について説明する。

【0078】

この液晶表示パネル1Bは、光検出部LSからの出力線L₀がゲート絶縁膜3の上に形成されて、保護絶縁膜5で覆われ、この保護絶縁膜5の上に、ドレイン電極D_Lに接続された透明材料からなる導電膜(ITO)6が形成された構成を有している。すなわち、この導電膜6が電源線Lとなっており、端子T₁を介して外部回路に接続されている。このように出力線L₀の上方が電源線Lとなる導電膜(ITO)6で覆われることにより、出力線L₀が静電シールドされるので、特に、TFT基板2の真上からのノイズが遮蔽される。この出力線L₀はソース電極S_Lと同一材料で同一の製造工程で一体に形成されるものであり、電源線Lとしての導電膜6は、液晶駆動用の画素電極と同時に形成され、かつその一端部がドレイン電極D_Lに接続されている。これにより各引出し配線L、L₀の形成が簡単になる。

10

【実施例4】

【0079】

図11は本発明の実施例4に係る液晶表示パネルをTFT基板に積層されたカラーフィルタ基板から下方のTFT基板の配線等が透視して見えるように図示した平面図、図12は図11のF-F線の断面図である。この液晶表示パネル1Cは、実施例1の液晶表示パネル1とは電源線と出力線とが積層配線された点以外は実施例1の液晶表示パネル1と同様の構成を備えている。そこで、実施例1と共通する構成には、同じ符号を付して重複説明を省略し、異なる構成について説明する。

20

【0080】

この液晶表示パネル1Bは、図11及び図12に示すように、出力線L₀がTFT基板2の上に形成されて、ゲート絶縁膜5で覆われ、このゲート絶縁膜3の上には、光検出部LSのドレイン電極D_Lから延設された、出力線L₀よりも幅広な電源線Lが、出力線L₀を覆うように形成されている。そして、この電源線Lは保護絶縁膜5により覆われている。なお、出力線L₀はゲート絶縁膜3に設けられた図示しないコンタクトホールを介してソース電極S_Lに接続されている。

30

【0081】

このように、出力線L₀の上方が電源線Lで覆われることで、出力線L₀が静電シールドされる。これにより、特にTFT基板の真上からのノイズが遮蔽される。この出力線L₀はゲート電極G_Lと同一材料で同一の製造工程で一体に形成され、且つその一端がゲート絶縁膜に設けられたコンタクトホールを介してソース電極S_Lに接続されている。また、電源線Lはソース電極S_L及びドレイン電極D_Lと同一材料で同一の製造工程で一体に形成され、ドレイン電極D_Lを延設して形成されている。

【0082】

なお、本実施例4においても、光検出部LSは導電膜(ITO)6によりその表面が覆われるようにすると好ましく、また、この透明電極LSは保護絶縁膜5等に設けられた図示しないコンタクトホールを介して電源線Lに接続されていると好ましい。

40

【0083】

以上、本発明を上記の実施形態で詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有する者であれば、本発明の思想及び精神を離れることなく修正又は変更できる。例えば、光センサは、薄膜トランジスタでなく他の光センサ、例えばフォトダイオードを使用できる。また、TFT光センサの作動回路は図2(a)のものに限定されず、例えば、ソース電極S_Lを基準電圧源V_{ref}に接続するとともにドレイン電極D_Lを基準電圧源V_sに接続して、TFT光センサから出力された光電流をコンデンサCに充電するようにした回路にしてもよい。

【図面の簡単な説明】

50

【 0 0 8 4 】

【図 1】図 1 は本発明の実施例 1 に係る液晶表示パネルのカラーフィルタ基板を透視して表した T F T 基板を模式的に示した平面図である。

【図 2】図 2 (a) は光検出部の等価回路図、図 2 (b) はコモン電極に印加される V C O M 電圧とセンサ出力との関係を説明する波形図である。

【図 3】図 3 は光検出部の断面図である。

【図 4】図 4 は図 1 の A - A 断面図である。

【図 5】図 5 は光検出部 L S を構成する光センサの変形例を示し、図 5 (a) は T F T 基板上の光センサを C F 基板のセンサ窓から透視して模式的に示した平面図、図 5 (b) 図 5 (a) の B - B ' 線の断面図である。

10

【図 6】図 6 は本発明の実施例 2 に係る液晶表示パネルのカラーフィルタ基板を透視して表した T F T 基板を模式的に示した平面図である。

【図 7】図 7 は図 6 の C - C 線の断面図である。

【図 8】図 8 は引出し線の変形例を示し、図 8 (a) は、図 6 の長辺 2 b 部分の配線及び引出し配線を模式的に示した平面図、図 8 (b) は図 8 (a) の D - D 線の断面図である。

【図 9】図 9 は本発明の実施例 3 に係る液晶表示パネルを T F T 基板に積層されたカラーフィルタ基板から下方の T F T 基板の配線等が透視して見えるように図示した平面図である。

【図 1 0】図 1 0 は図 9 の E - E 線の断面図である。

20

【図 1 1】図 1 1 は本発明の実施例 3 に係る液晶表示パネルを T F T 基板に積層されたカラーフィルタ基板から下方の T F T 基板の配線等が透視して見えるように図示した平面図である。

【図 1 2】図 1 2 は図 1 1 の F - F 線の断面図である。

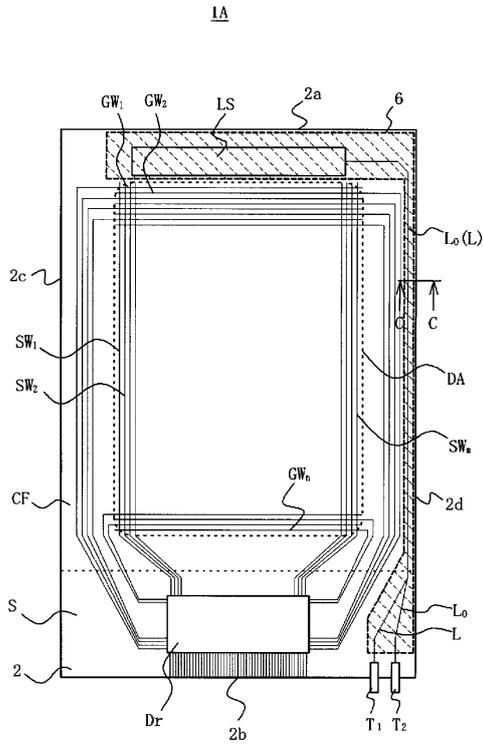
【符号の説明】

【 0 0 8 5 】

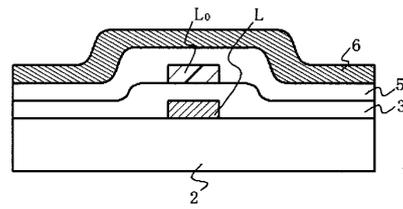
1・1 A ~ 1 C 液晶表示パネル、2 アクティブマトリクス (T F T) 基板、S 張出し部、3 ゲート絶縁膜、5 保護絶縁膜、6 導電膜、L S 光検出部、L₀ 出力線、L・L₁・L₂ 電源線、H コンタクトホール、V_{r e f} 基準電圧源、V_a 差電圧、V_s 基準電圧、V_s' 出力電圧

30

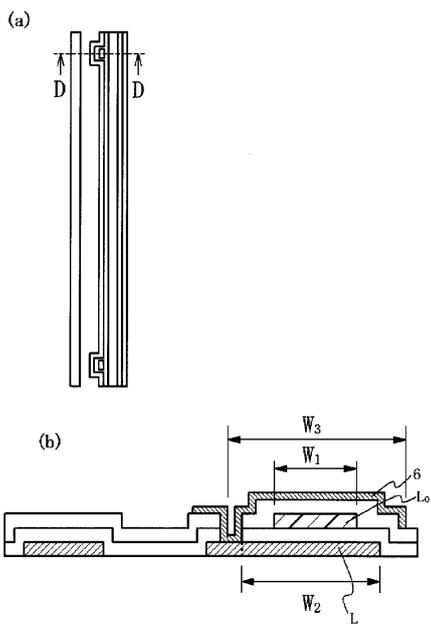
【 図 6 】



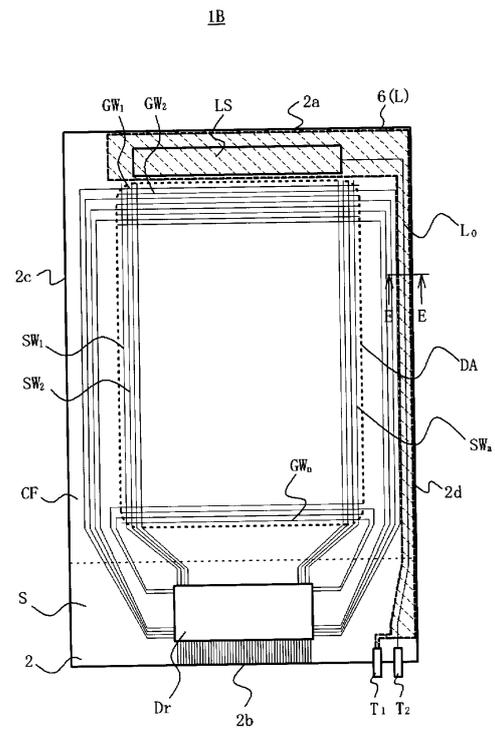
【 図 7 】



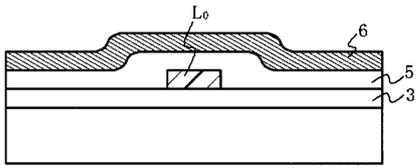
【 図 8 】



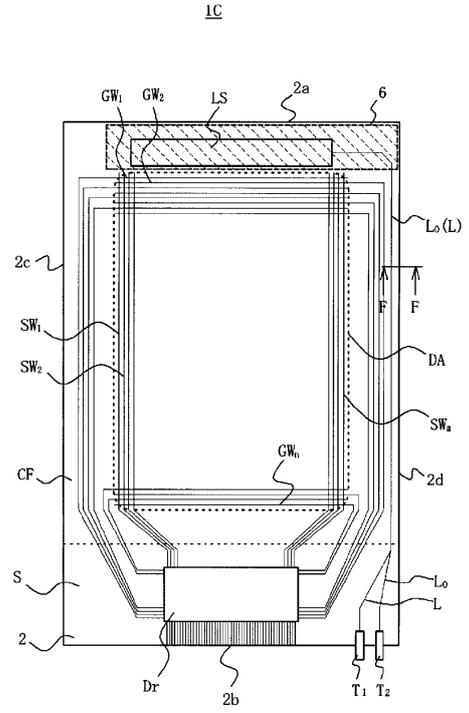
【 図 9 】



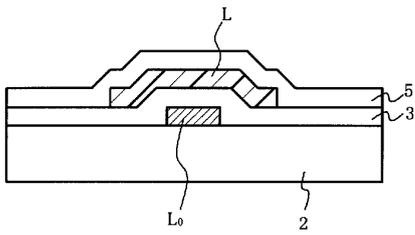
【図10】



【図11】



【図12】



フロントページの続き

- (72)発明者 安森 正憲
長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内
- (72)発明者 平林 幸哉
長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内
- (72)発明者 山崎 泰志
長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内

審査官 藤田 都志行

- (56)参考文献 特開昭62-125329(JP,A)
国際公開第2006/118044(WO,A1)
国際公開第2006/118066(WO,A1)

(58)調査した分野(Int.Cl., DB名)

G02F	1/1368
G02F	1/1343
G02F	1/133
G09F	9/00