

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-182804

(P2017-182804A)

(43) 公開日 平成29年10月5日(2017.10.5)

(51) Int.Cl.	F I	テーマコード (参考)
G06F 3/041 (2006.01)	G06F 3/041 410	2H189
G06F 3/044 (2006.01)	G06F 3/041 422	2H192
G09F 9/46 (2006.01)	G06F 3/041 490	3K107
G09F 9/00 (2006.01)	G06F 3/044 126	5C094
G02F 1/1333 (2006.01)	G09F 9/46 Z	5G435

審査請求 未請求 請求項の数 9 O L (全 81 頁) 最終頁に続く

(21) 出願番号 特願2017-62221 (P2017-62221)
 (22) 出願日 平成29年3月28日 (2017. 3. 28)
 (31) 優先権主張番号 特願2016-66343 (P2016-66343)
 (32) 優先日 平成28年3月29日 (2016. 3. 29)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 久保田 大介
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 中野 賢
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 平形 吉晴
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 最終頁に続く

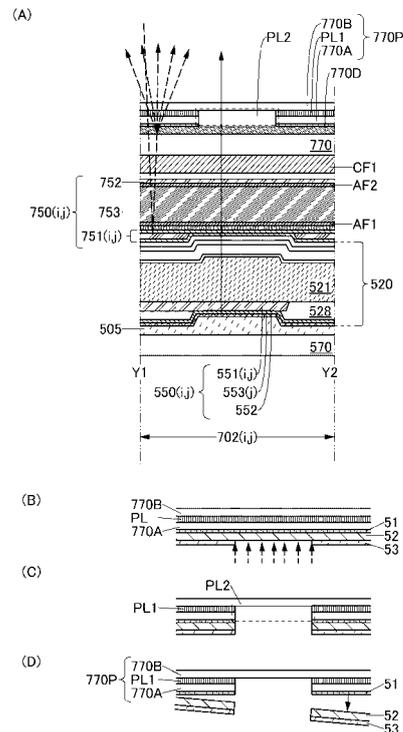
(54) 【発明の名称】 表示パネル、入出力装置、情報処理装置

(57) 【要約】

【課題】 利便性または信頼性に優れた新規な表示パネルを提供する。また、利便性または信頼性に優れた新規な入出力装置を提供する。また、利便性または信頼性に優れた新規な情報処理装置を提供する。

【解決手段】 画素と機能膜とを有し、機能膜は画素と重なる領域を備え、画素は第1の表示素子および第2の表示素子を備え、機能膜は第1の領域および第2の領域を備え、第1の領域は第1の表示素子と重なる領域を備え、第2の領域は第2の表示素子と重なる領域を備え、第2の領域は第1の領域より偏りが小さい光を透過する機能を備える構成に想到した。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

画素と、
機能膜と、を有し、
前記機能膜は、前記画素と重なる領域を備え、
前記画素は、第 1 の表示素子および第 2 の表示素子を備え、
前記機能膜は、第 1 の領域および第 2 の領域を備え、
前記第 1 の領域は、前記第 1 の表示素子と重なる領域を備え、
前記第 2 の領域は、前記第 2 の表示素子と重なる領域を備え、
前記第 2 の領域は、前記第 1 の領域より偏りが小さい光を透過する機能を備える、表示
パネル。 10

【請求項 2】

前記第 2 の領域は、開口部を含む請求項 1 に記載の表示パネル。

【請求項 3】

前記第 1 の領域は、ヨウ素を含み、
前記第 2 の領域は、前記第 1 の領域より低い濃度のヨウ素を含む請求項 1 に記載の表示
パネル。

【請求項 4】

前記第 1 の表示素子は、液晶材料を含む層を備え、
前記第 1 の表示素子は、偏光の方向を制御する機能を備え、 20
前記第 2 の表示素子は、発光性の材料を含む層を備え、
前記第 2 の表示素子は、発光の強度を制御する機能を備える請求項 1 乃至請求項 3 のい
ずれかーに記載の表示パネル。

【請求項 5】

第 1 の導電膜と、
第 2 の導電膜と、
絶縁膜と、
画素回路と、を有し、
前記第 1 の導電膜は、前記第 1 の表示素子と電氣的に接続され、
前記第 2 の導電膜は、前記第 1 の導電膜と重なる領域を備え、 30
前記絶縁膜は、前記第 1 の導電膜および前記第 2 の導電膜の間に挟まれる領域を備え、
前記絶縁膜は、開口部を備え、
前記第 2 の導電膜は、前記開口部において前記第 1 の導電膜と電氣的に接続され、
前記画素回路は、前記第 2 の導電膜と電氣的に接続され、
前記第 2 の表示素子は、前記画素回路と電氣的に接続され、
前記第 2 の表示素子は、前記絶縁膜に向けて光を射出する機能を備える、請求項 1 乃至
請求項 4 のいずれかーに記載の表示パネル。

【請求項 6】

前記第 2 の表示素子は、第 1 の表示素子を用いた表示を視認できる範囲の一部において
、前記第 2 の表示素子を用いた表示を視認できるように配設される、請求項 1 乃至請求項
5 のいずれかーに記載の表示パネル。 40

【請求項 7】

前記第 1 の表示素子は、反射膜と、反射する光の強さを制御する機能と、を有し、
前記反射膜は、入射する光を反射する機能を備え、
前記反射膜は、開口部を備え、
前記第 2 の表示素子は、
前記開口部に向けて光を射出する機能を有する、請求項 1 乃至請求項 6 のいずれかーに
記載の表示パネル。

【請求項 8】

請求項 1 乃至請求項 7 のいずれかーに記載の表示パネルと、 50

入力部と、を有し、
前記入力部は表示部と重なる領域を備え、
前記入力部は表示部と重なる領域に近接するものを検知する機能を備え、
前記入力部は、検知素子を備え、
前記検知素子は、制御線と、信号線と、を備え、
前記信号線は、前記表示部と重なる領域に近接するものにより一部が遮られる電界を、
前記制御線との間に形成するように配置される入出力装置。

【請求項 9】

キーボード、ハードウェアボタン、ポインティングデバイス、タッチセンサ、照度センサ、撮像装置、音声入力装置、視点入力装置、姿勢検出装置、のうち一以上と、請求項 1 乃至請求項 7 のいずれかに記載の表示パネルと、を含む、情報処理装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、表示パネル、入出力装置、情報処理装置または半導体装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンビジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げるができる。

20

【背景技術】

【0003】

基板の同一面側に集光手段と画素電極を設け、集光手段の光軸上に画素電極の可視光を透過する領域を重ねて設ける構成を有する液晶表示装置や、集光方向 X と非集光方向 Y を有する異方性の集光手段を用い、非集光方向 Y と画素電極の可視光を透過する領域の長軸方向を一致して設ける構成を有する液晶表示装置が、知られている（特許文献 1）。

【先行技術文献】

【特許文献】

30

【0004】

【特許文献 1】特開 2011 - 191750 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の一態様は、利便性または信頼性に優れた新規な表示パネルを提供することを課題の一とする。利便性または信頼性に優れた新規な入出力装置を提供することを課題の一とする。または、利便性または信頼性に優れた新規な情報処理装置を提供することを課題の一とする。または、新規な情報処理装置または新規な半導体装置を提供することを課題の一とする。

40

【0006】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0007】

(1) 本発明の一態様は、画素と、機能膜と、を有する表示パネルである。

【0008】

機能膜は画素と重なる領域を備える。

50

【0009】

画素は第1の表示素子および第2の表示素子を備える。

【0010】

機能膜は、第1の領域および第2の領域を備える。

【0011】

第1の領域は第1の表示素子と重なる領域を備える。第2の領域は第2の表示素子と重なる領域を備え、第2の領域は第1の領域より偏りが小さい光を透過する機能を備える。

【0012】

(2)また、本発明の一態様は、上記の第2の領域が開口部を含む表示パネルである。

【0013】

(3)また、本発明の一態様は、上記の第1の領域がヨウ素を含み、上記の第2の領域が第1の領域より低い濃度のヨウ素を含む表示パネルである。

【0014】

(4)また、本発明の一態様は、上記の第1の表示素子が液晶材料を含む層を備え、第1の表示素子が偏光の方向を制御する機能を備える表示パネルである。

【0015】

第2の表示素子は発光性の材料を含む層を備え、第2の表示素子は、発光の強度を制御する機能を備える。

【0016】

これにより、偏光の方向を制御する第1の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光の強度を制御する第2の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光を効率よく利用することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

【0017】

(5)また、本発明の一態様は、第1の導電膜と、第2の導電膜と、絶縁膜と、画素回路と、を有する上記の表示パネルである。

【0018】

第1の導電膜は、第1の表示素子と電氣的に接続される。

【0019】

第2の導電膜は、第1の導電膜と重なる領域を備える。

【0020】

絶縁膜は第1の導電膜および第2の導電膜の間に挟まれる領域を備える。絶縁膜は開口部を備える。

【0021】

第2の導電膜は、開口部において第1の導電膜と電氣的に接続される。

【0022】

画素回路は第2の導電膜と電氣的に接続される。

【0023】

第2の表示素子は画素回路と電氣的に接続され、第2の表示素子は絶縁膜に向けて光を射出する機能を備える。

【0024】

これにより、例えば同一の工程を用いて形成することができる画素回路を用いて、第1の表示素子と、第1の表示素子とは異なる方法を用いて表示をする第2の表示素子と、を駆動することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

【0025】

(6)また、本発明の一態様は、上記の第2の表示素子が、第1の表示素子を用いた表示を視認できる範囲の一部において、第2の表示素子を用いた表示を視認できるように配設される表示パネルである。

【0026】

10

20

30

40

50

(7) また、本発明の一態様は、上記の第1の表示素子が、反射膜と、反射する光の強さを制御する機能と、を有する表示パネルである。

【0027】

反射膜は入射する光を反射する機能を備え、反射膜は開口部を備える。

【0028】

第2の表示素子は、開口部に向けて光を射出する機能を有する。

【0029】

これにより、第1の表示素子を用いた表示を視認することができる範囲の一部において、第2の表示素子を用いた表示を視認することができる。または、入出力装置の姿勢等を変えことなく使用者は表示を視認することができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

10

【0030】

(8) また、本発明の一態様は、上記の表示パネルと、入力部と、を有する入出力装置である。

【0031】

入力部は表示部と重なる領域を備え、入力部は表示部と重なる領域に近接するものを検知する機能を備え、入力部は検知素子を備える。

【0032】

検知素子は、制御線と、信号線と、を備える。

【0033】

信号線は、表示部と重なる領域に近接するものにより一部が遮られる電界を、制御線との間に形成するように配置される。

20

【0034】

これにより、表示部と重なる領域に近接するものを検知することができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

【0035】

(9) また、本発明の一態様は、キーボード、ハードウェアボタン、ポインティングデバイス、タッチセンサ、照度センサ、撮像装置、音声入力装置、視点入力装置、姿勢検出装置、のうち一以上と、上記の表示パネルと、を含む、情報処理装置である。

【0036】

これにより、消費電力を低減し、明るい場所でも優れた視認性を確保することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

30

【0037】

なお、本明細書中において、表示パネルは、フレキシブルプリント基板が取り付けられた構成、テープキャリアパッケージが取り付けられた構成、COG (Chip On Glass) 法またはCOF (Chip On Film) 法等を用いて集積回路が取り付けられた構成を含む。

【0038】

本明細書に添付した図面では、構成要素を機能ごとに分類し、互いに独立したブロックとしてブロック図を示しているが、実際の構成要素は機能ごとに完全に切り分けることが難しく、一つの構成要素が複数の機能に係わることもあり得る。

40

【0039】

本明細書においてトランジスタが有するソースとドレインは、トランジスタの極性及び各端子に与えられる電位の高低によって、その呼び方が入れ替わる。一般的に、nチャネル型トランジスタでは、低い電位が与えられる端子がソースと呼ばれ、高い電位が与えられる端子がドレインと呼ばれる。また、pチャネル型トランジスタでは、低い電位が与えられる端子がドレインと呼ばれ、高い電位が与えられる端子がソースと呼ばれる。本明細書では、便宜上、ソースとドレインとが固定されているものと仮定して、トランジスタの接続関係を説明する場合があるが、実際には上記電位の関係に従ってソースとドレインの呼び方が入れ替わる。

50

【0040】

本明細書においてトランジスタのソースとは、活性層として機能する半導体膜の一部であるソース領域、或いは上記半導体膜に接続されたソース電極を意味する。同様に、トランジスタのドレインとは、上記半導体膜の一部であるドレイン領域、或いは上記半導体膜に接続されたドレイン電極を意味する。また、ゲートはゲート電極を意味する。

【0041】

本明細書においてトランジスタが直列に接続されている状態とは、例えば、第1のトランジスタのソースまたはドレインの一方のみが、第2のトランジスタのソースまたはドレインの一方のみに接続されている状態を意味する。また、トランジスタが並列に接続されている状態とは、第1のトランジスタのソースまたはドレインの一方が第2のトランジスタのソースまたはドレインの一方に接続され、第1のトランジスタのソースまたはドレインの他方が第2のトランジスタのソースまたはドレインの他方に接続されている状態を意味する。

10

【0042】

本明細書において接続とは、電気的な接続を意味しており、電流、電圧または電位が、供給可能、或いは伝送可能な状態に相当する。従って、接続している状態とは、直接接続している状態を必ずしも指すわけではなく、電流、電圧または電位が、供給可能、或いは伝送可能であるように、配線、抵抗、ダイオード、トランジスタなどの回路素子を介して間接的に接続している状態も、その範疇に含む。

【0043】

本明細書において回路図上は独立している構成要素どうしが接続されている場合であっても、実際には、例えば配線の一部が電極として機能する場合など、一の導電膜が、複数の構成要素の機能を併せ持っている場合もある。本明細書において接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

20

【0044】

また、本明細書中において、トランジスタの第1の電極または第2の電極の一方がソース電極を、他方がドレイン電極を指す。

【発明の効果】

【0045】

本発明の一態様によれば、利便性または信頼性に優れた新規な表示パネルを提供できる。または、利便性または信頼性に優れた新規な入出力装置を提供できる。または、利便性または信頼性に優れた新規な情報処理装置を提供できる。または、新規な情報処理装置または新規な半導体装置を提供できる。

30

【0046】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0047】

【図1】実施の形態に係る表示パネルの構成を説明する断面図。

【図2】実施の形態に係る表示パネルの構成を説明する断面図。

【図3】実施の形態に係る入出力装置の構成を説明する図。

【図4】実施の形態に係る入出力装置の断面の構成を説明する断面図。

【図5】実施の形態に係る入出力装置の断面の構成を説明する断面図。

【図6】実施の形態に係る入出力装置の構成を説明する回路図。

【図7】実施の形態に係る入出力装置の構成を説明するブロック図および模式図。

【図8】実施の形態に係る入出力装置の検知素子の構成を説明する図。

【図9】実施の形態に係る入出力装置の構成を説明する図。

【図10】実施の形態に係る入出力装置の断面の構成を説明する断面図。

40

50

- 【図 1 1】実施の形態に係る入出力装置の断面の構成を説明する断面図。
 【図 1 2】実施の形態に係るトランジスタの構成を説明する平面図および断面図。
 【図 1 3】実施の形態に係るトランジスタの構成を説明する平面図および断面図。
 【図 1 4】実施の形態に係る情報処理装置の構成を説明するブロック図および投影図。
 【図 1 5】実施の形態に係る表示部の構成を説明するブロック図および回路図。
 【図 1 6】実施の形態に係るプログラムを説明するフローチャート。
 【図 1 7】実施の形態に係る半導体装置の構成を説明する断面図および回路図。
 【図 1 8】実施の形態に係る CPU の構成を説明するブロック図。
 【図 1 9】実施の形態に係る記憶素子の構成を説明する回路図。
 【図 2 0】実施の形態に係る電子機器の構成を説明する図。
 【図 2 1】実施の形態に係る入出力装置の断面の構成を説明する断面図。
 【図 2 2】実施の形態に係る入出力装置の断面の構成を説明する断面図。
 【図 2 3】実施の形態に係る表示パネルの構成を説明する投影図及び断面図。
 【図 2 4】実施の形態に係る表示パネルの作製方法を説明するフローチャート。
 【図 2 5】実施の形態に係る表示パネルの作製方法を説明する断面図。
 【図 2 6】実施の形態に係る表示パネルの作製方法を説明する断面図。
 【発明を実施するための形態】

【0048】

本発明の一態様の表示パネルは、画素と機能膜とを有し、機能膜は画素と重なる領域を備え、画素は第 1 の表示素子および第 2 の表示素子を備え、機能膜は第 1 の領域および第 2 の領域を備え、第 1 の領域は第 1 の表示素子と重なる領域を備え、第 2 の領域は第 2 の表示素子と重なる領域を備え、第 2 の領域は第 1 の領域より偏りが小さい光を透過する機能を備える。

【0049】

これにより、偏光の方向を制御する第 1 の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光の強度を制御する第 2 の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光を効率よく利用することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

【0050】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0051】

(実施の形態 1)

本実施の形態では、本発明の一態様の表示パネルの構成について、図 1 および図 2 を参照しながら説明する。

【0052】

図 1 は本発明の一態様の表示パネルの構成を説明する図である。図 1 (A) は本発明の一態様の表示パネルの断面図であり、図 1 (B) 乃至図 1 (D) は図 1 (A) に図示する機能膜 770P の作製方法を説明する図である。

【0053】

図 2 は本発明の一態様の表示パネルの構成を説明する図である。図 2 (A) は本発明の一態様の表示パネルの断面図であり、図 2 (B) 及び図 2 (C) は図 2 (A) に図示する機能膜 770PB の作製方法を説明する図である。

【0054】

なお、本明細書において、1 以上の整数を値にとる変数を符号に用いる場合がある。例えば、1 以上の整数の値をとる変数 p を含む (p) を、最大 p 個の構成要素のいずれかを特

10

20

30

40

50

定する符号の一部に用いる場合がある。また、例えば、1以上の整数の値をとる変数 m および変数 n を含む (m, n) を、最大 $m \times n$ 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。

【0055】

<表示パネルの構成例1.>

本実施の形態で説明する表示パネルは、画素702(i, j)と、機能膜770Pと、を有する(図1(A)参照)。

【0056】

機能膜770Pは、画素702(i, j)と重なる領域を備える。

【0057】

画素702(i, j)は、第1の表示素子750(i, j)および第2の表示素子550(i, j)を備える。

【0058】

機能膜770Pは、第1の領域PL1および第2の領域PL2を備える。

【0059】

第1の領域PL1は、第1の表示素子750(i, j)と重なる領域を備える。

【0060】

第2の領域PL2は第2の表示素子550(i, j)と重なる領域を備え、第2の領域PL2は第1の領域PL1より偏りが小さい光を透過する機能を備える。なお、例えば、偏光度が小さい光は偏りが小さい光であり、偏光度が大きい光は偏りが大きい光である。例えば、偏光板を通過した偏光度が大きい光は、偏りが大きい光である。例えば、第1の領域PL1は所定の方向の偏光を選択的に透過する機能を備え、第2の領域PL2は第1の領域PL1に比べて様々な光を透過する機能を備える。

【0061】

また、本実施の形態で説明する表示パネルの第2の領域PL2は、開口部を含む。例えば、フォトリソグラフィを用いて形成された開口部または炭酸ガスレーザー等を用いて形成された開口部を第2の領域PL2に用いることができる。

【0062】

また、本実施の形態で説明する表示パネルの第1の表示素子750(i, j)は液晶材料を含む層753を備え、第1の表示素子750(i, j)は偏光の方向を制御する機能を備える。

【0063】

第2の表示素子550(i, j)は発光性の材料を含む層553(j)を備え、第2の表示素子550(i, j)は、発光の強度を制御する機能を備える。

【0064】

これにより、偏光の方向を制御する第1の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光の強度を制御する第2の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光を効率よく利用することができる。例えば、効率をおよそ2倍から3倍にすることができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

【0065】

《構成例》

表示パネルは、機能膜770P、機能膜770D、着色膜CF1、基板570、基板770、第1の表示素子750(i, j)および機能層520を有する。なお、例えば実施の形態2において説明する表示部の構成を、これらの構成に用いることができる。

【0066】

機能膜770Dは機能膜770Pと重なる領域を備え、機能膜770Dは機能膜770Pおよび基板770の間に挟まれる領域を備える。

【0067】

着色膜CF1は、基板770および第1の表示素子750(i, j)の間に挟まれる領域

10

20

30

40

50

を備える。

【0068】

基板770は、基板570と重なる領域を備える。

【0069】

第1の表示素子750(i, j)は基板570および基板770の間に挟まれる領域を備える。第1の表示素子750(i, j)は第1の電極751(i, j)、第2の電極752および液晶材料を含む層753を備える。第1の表示素子750(i, j)は配向膜AF1および配向膜AF2を備える。

【0070】

液晶材料を含む層753は液晶材料を含む。第2の電極752は、第1の電極751(i, j)との間で液晶材料の配向を制御する電界が形成されるように配置される。

10

【0071】

配向膜AF2は配向膜AF1と重なる領域を備え、配向膜AF2は配向膜AF1との間に液晶材料を含む層753を挟む領域を備える。

【0072】

機能層520は、第2の表示素子550(i, j)、絶縁膜521、絶縁膜528を備える。

【0073】

第2の表示素子550(i, j)は第1の表示素子750(i, j)と重なる領域を備え、第2の表示素子550(i, j)は液晶材料を含む層753に向けて光を射出する機能を備える。例えば、有機エレクトロルミネッセンス素子を第2の表示素子550(i, j)に用いることができる。有機エレクトロルミネッセンス素子は偏りの少ない光を射出する機能を備える。

20

【0074】

第2の表示素子550(i, j)は第3の電極551(i, j)、第4の電極552および発光材料を含む層553(j)を備える。第4の電極552は第3の電極551(i, j)と重なる領域を備え、発光材料を含む層553(j)は第3の電極551(i, j)および第4の電極552の間に挟まれる領域を備える。

【0075】

接合層505は機能層520および基板570の間に挟まれる領域を備え、接合層505は機能層520および基板570を貼り合わせる機能を備える。

30

【0076】

《機能膜770P》

例えば、偏光子を機能膜770Pに用いることができる。具体的には、ヨウ素を吸着させた一方向に配向した樹脂または染料で染色した一方向に配向した樹脂を、機能膜770Pに用いることができる。例えば、一軸延伸されたポリビニルアルコールを一方向に配向した樹脂に用いることができる。

【0077】

<機能膜770Pの作製方法>

図1(B)乃至図1(D)を参照しながら、機能膜770Pの作製方法を説明する。

40

【0078】

以下の第1のステップ乃至第3のステップを有する方法を用いて、機能膜770Pを作製することができる。

【0079】

《第1のステップ》

加工用機能膜を準備する。加工用機能膜は、保護膜770A、保護膜770Bおよび偏光子PLを備える。また、加工用機能膜は、粘着層51およびセパレータ52を備える。

【0080】

有機材料を保護膜770Aに用いることができる。例えば、溶液流延製膜法を用いて作製された膜を用いることができる。具体的には、トリアセチルセルロースなどを保護膜77

50

0 A に用いることができる。

【0081】

第1のステップにおいて、レジストマスク53を作製する。レジストマスク53は偏光子PLを保護膜770Bとの間に挟む領域を備え、レジストマスク53は所定の形状の開口部を備える。

【0082】

例えば、無機材料を含む膜をレジストマスク53に用いることができる。具体的には、酸化シリコン、窒化シリコンまたは導電性酸化物等を含む膜を、レジストマスク53に用いることができる。なお、無機材料を含む膜で形成されたレジストマスク53をハードマスクともいう。

10

【0083】

例えば、化学気相成長法またはスパッタリング法等を用いて、無機材料を含む膜を形成する。次いで、フォトリソグラフィ等を用いて、無機材料を含む膜を所定の形状に加工して、レジストマスク53を形成する(図1(B)参照)。

【0084】

《第2のステップ》

第2のステップにおいて、偏光子PLを所定の形状に加工する。例えば、酸素プラズマを照射するアッシング法またはレーザアブレーション加工等を用いて、レジストマスク53の開口部と重なる領域の保護膜770Aおよび偏光子PLを取り除く(図1(C)参照)

20

【0085】

《第3のステップ》

第3のステップにおいて、セパレータ52およびレジストマスク53を粘着層51から分離する(図1(D)参照)。

【0086】

なお、第2の領域PL2と第2の表示素子550(i, j)が重なるように、粘着層51を用いて、機能膜770Pと基板770を貼り合わせる。この方法により表示パネルを作製することができる。

【0087】

<表示パネルの構成例2.>

本実施の形態の構成例2で説明する表示パネルは、開口部を備える第2の領域PL2に代えて、第1の領域PL1より低い濃度のヨウ素を含む第2の領域PL2Bを有する点が、図1(A)を参照しながら説明する表示パネルとは異なる。ここでは、異なる部分について詳細に説明し、同様の構成を用いることができる部分について上記の説明を援用する。

30

【0088】

本実施の形態で説明する表示パネルの第1の領域PL1はヨウ素を含み、第2の領域PL2Bは第1の領域PL1より低い濃度のヨウ素を含む(図2(A)参照)。

【0089】

これにより、偏光の方向を制御する第1の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光の強度を制御する第2の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光を効率よく利用することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

40

【0090】

<表示パネルの構成例3.>

本実施の形態の構成例3で説明する表示パネルは、第1の領域PL1より低い濃度のヨウ素を含む第2の領域PL2Bに代えて、第1の領域PL1よりヨウ素が配向する配向軸の乱れが大きい第2の領域PL2Bを有する点が、表示パネルの構成例2とは異なる。ここでは、異なる部分について詳細に説明し、同様の構成を用いることができる部分について上記の説明を援用する。

【0091】

50

本実施の形態で説明する表示パネルの第 1 の領域 P L 1 はヨウ素を含み、第 2 の領域 P L 2 B は第 1 の領域 P L 1 よりヨウ素が配向する配向軸の乱れが大きい。なお、ヨウ素が配向する配向軸の乱れが大きい領域は、さまざまな光が透過することができる。

【 0 0 9 2 】

これにより、偏光の方向を制御する第 1 の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光の強度を制御する第 2 の表示素子を用いて、画像情報を表示することができる。または、偏りが小さい光を効率よく利用することができる。その結果、利便性または信頼性に優れた新規な表示パネルを提供することができる。

【 0 0 9 3 】

< 機能膜 7 7 0 P B の作製方法 >

図 2 (B) および図 2 (C) を参照しながら、機能膜 7 7 0 P B の作製方法を説明する。

【 0 0 9 4 】

以下の第 1 のステップおよび第 2 のステップを有する方法を機能膜 7 7 0 P B の作製に用いることができる。

【 0 0 9 5 】

《 第 1 のステップ 》

第 1 のステップにおいて、粘着層 5 1 を用いて、加工用機能膜を基板 7 7 0 に貼り合わせる。加工用機能膜は、機能膜 7 7 0 D との間に粘着層 5 1 を挟む領域を備える (図 2 (B) 参照) 。

【 0 0 9 6 】

《 第 2 のステップ 》

第 2 のステップにおいて、レーザーを所定の領域に照射する。これにより、レーザーを照射されていない領域より低い濃度のヨウ素を含む領域を、レーザーを照射された領域に形成することができる。なお、レーザーを照射された領域のヨウ素は、レーザーの照射に伴う当該領域の温度の上昇に伴い、昇華または他の領域に拡散する。

【 0 0 9 7 】

また、所定の領域を第 2 の表示素子 5 5 0 (i , j) と重なる領域に設定することができる。

【 0 0 9 8 】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【 0 0 9 9 】

(実施の形態 2)

本実施の形態では、本発明の一態様の入出力装置 7 0 0 T P A の構成について、図 3、図 4 乃至図 8 を参照しながら説明する。

【 0 1 0 0 】

図 3 は本発明の一態様の入出力装置の構成を説明する図である。図 3 (A) は本発明の一態様の入出力装置の上面図である。図 3 (B - 1) は図 3 (A) の一部の構成を説明する下面図であり、図 3 (B - 2) は図 3 (B - 1) に図示する一部の構成を省略して説明する下面図である。

【 0 1 0 1 】

図 4 および図 5 は本発明の一態様の入出力装置の構成を説明する断面図である。図 4 (A) は図 3 (A) の切断線 X 1 - X 2、切断線 X 3 - X 4、切断線 X 5 - X 6 における断面図であり、図 4 (B) は図 4 (A) の一部を説明する図である。

【 0 1 0 2 】

図 5 (A) は図 3 (A) の切断線 X 7 - X 8、切断線 X 9 - X 1 0、切断線 X 1 1 - X 1 2 における断面図であり、図 5 (B) は図 5 (A) の一部を説明する図である。

【 0 1 0 3 】

図 6 は本発明の一態様の入出力装置が備える画素回路の構成を説明する回路図である。

【 0 1 0 4 】

10

20

30

40

50

図7(A)は本発明の一態様の入出力装置に用いることができる表示部の画素および配線等の配置を説明するブロック図である。図7(B-1)および図7(B-2)は本発明の一態様の入出力装置に用いることができる開口部の配置を説明する模式図である。

【0105】

図8は本発明の一態様の入出力装置の構成を説明する図である。図8(A)は本発明の一態様の入出力装置の入力部のブロック図であり、図8(B-1)は図8(A)の一部を説明する模式図であり、図8(B-2)は図8(B-1)の一部を説明する模式図である。

【0106】

<入出力装置の構成例1.>

本実施の形態で説明する入出力装置700TPAは、表示部と、表示部と重なる領域を備える入力部と、を有する。具体的には、表示部が表示をする側に入力部を有する(図4(A)および図5(A)参照)。また、例えば、実施の形態1に記載の表示パネルを表示部に用いることができる。

10

【0107】

表示部は、信号線 $S1(j)$ と、画素 $702(i, j)$ と、を備える(図3(B-1)および図3(B-2)参照)。

【0108】

画素 $702(i, j)$ は、信号線 $S1(j)$ と電気的に接続される。

【0109】

画素 $702(i, j)$ は、第1の表示素子 $750(i, j)$ と、第1の導電膜と、第2の導電膜と、絶縁膜 $501C$ と、画素回路 $530(i, j)$ と、第2の表示素子 $550(i, j)$ と、を有する(図4(A)、図5(A)および図6参照)。

20

【0110】

第1の導電膜は、第1の表示素子 $750(i, j)$ と電気的に接続される(図5(A)参照)。例えば、第1の導電膜を、第1の表示素子 $750(i, j)$ の第1の電極 $751(i, j)$ に用いることができる。

【0111】

第2の導電膜は、第1の導電膜と重なる領域を備える。例えば、第2の導電膜を、スイッチ $SW1$ に用いることができるトランジスタのソース電極またはドレイン電極として機能する導電膜 $512B$ に用いることができる。

30

【0112】

絶縁膜 $501C$ は、第2の導電膜と第1の導電膜の間に挟まれる領域を備える。

【0113】

画素回路 $530(i, j)$ は、第2の導電膜と電気的に接続される。例えば、第2の導電膜をソース電極またはドレイン電極として機能する導電膜 $512B$ に用いたトランジスタを、画素回路 $530(i, j)$ のスイッチ $SW1$ に用いることができる(図5(A)および図6参照)。

【0114】

第2の表示素子 $550(i, j)$ は、画素回路 $530(i, j)$ と電気的に接続される。

【0115】

絶縁膜 $501C$ は、開口部 $591A$ を備える(図5(A)参照)。

40

【0116】

第2の導電膜は、開口部 $591A$ において第1の導電膜と電気的に接続される。例えば、導電膜 $512B$ は、第1の導電膜を兼ねる第1の電極 $751(i, j)$ と電気的に接続される。ところで、絶縁膜 $501C$ に設けられた開口部 $591A$ において第2の導電膜と電気的に接続される第1の導電膜を、貫通電極とすることができる。

【0117】

画素回路 $530(i, j)$ は、信号線 $S1(j)$ と電気的に接続される(図6参照)。なお、導電膜 $512A$ は、信号線 $S1(j)$ と電気的に接続される(図5(A)および図6参照)。

50

【0118】

入力部は、表示部と重なる領域に近接するものを検知する機能を備える（図4（A）参照）。例えば、近接する指などを検知する検知素子775（g，h）等を備える。

【0119】

これにより、例えば同一の工程を用いて形成することができる画素回路を用いて、第1の表示素子と、第1の表示素子とは異なる方法を用いて表示をする第2の表示素子と、を駆動することができる。また、表示部と重なる領域に近接するものを検知することができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

【0120】

また、本実施の形態で説明する入出力装置の第2の表示素子550（i，j）は、第1の表示素子750（i，j）を用いた表示を視認できる範囲の一部において、第2の表示素子550（i，j）を用いた表示を視認できるように配設される。例えば、外光を反射する強度を制御して表示をする第1の表示素子750（i，j）に外光が入射し反射する方向を、破線の矢印で図中に示す。また、第1の表示素子750（i，j）を用いた表示を視認できる範囲の一部に第2の表示素子550（i，j）が光を射出する方向を、実線の矢印で図中に示す（図4（A）および図5（A）参照）。

10

【0121】

これにより、第1の表示素子を用いた表示を視認することができる範囲の一部において、第2の表示素子を用いた表示を視認することができる。または、入出力装置の姿勢等を変えことなく使用者は表示を視認することができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

20

【0122】

また、本実施の形態で説明する入出力装置の第1の電極751（i，j）は、絶縁膜501Cに埋め込まれた側端部を備える（図4（A）および図5（A）参照）。これにより、第1の電極751（i，j）の端部に生じる段差を小さくし、段差に基づく配向欠陥等を生じ難くすることができる。

【0123】

また、本実施の形態で説明する入出力装置の画素回路530（i，j）は、スイッチSW1を備える。スイッチSW1はトランジスタを含み、トランジスタは、酸化物半導体を含む。

30

【0124】

また、本実施の形態で説明する入出力装置の第2の表示素子550（i，j）は、第1の表示素子750（i，j）が表示をする領域に囲まれた領域に表示をする機能を備える。なお、第1の表示素子750（i，j）は、第1の電極751（i，j）と重なる領域に表示をし、第2の表示素子550（i，j）は、開口部751Hと重なる領域に表示をする。

【0125】

また、本実施の形態で説明する入出力装置の第1の表示素子750（i，j）は、入射する光を反射する機能を備える反射膜と、反射する光の強さを制御する機能と、を有する。そして、反射膜は、開口部751Hを備える。なお、例えば、第1の表示素子750（i，j）の反射膜に、第1の導電膜または第1の電極751（i，j）等を用いることができる。

40

【0126】

また、第2の表示素子550（i，j）は、開口部751Hに向けて光を射出する機能を有する。

【0127】

また、本実施の形態で説明する入出力装置の入力部は、検知素子775（g，h）を有する。検知素子775（g，h）は、制御線CL（g）と、信号線ML（h）と、を備え、信号線ML（h）は、表示部と重なる領域に近接するものにより一部が遮られる電界を、制御線CL（g）との間に形成するように配置される（図4（A）、図8（A）、図8（

50

B - 1) および図 8 (B - 2) 参照) 。

【 0 1 2 8 】

また、本実施の形態で説明する入出力装置の制御線 $CL(g)$ は透光性の導電膜を備え、信号線 $ML(h)$ は透光性の導電膜を備える。そして、透光性の導電膜は、画素 $702(i, j)$ と重なる領域を備える。例えば、制御線 $CL(g)$ は画素 $702(i, j)$ と重なる領域を備える (図 4 (A) 参照) 。

【 0 1 2 9 】

上記本発明の一態様の入出力装置は、画素と重なる領域に透光性を備える導電膜を備える制御線と、画素と重なる領域に透光性を備える導電膜を備える信号線と、を含んで構成される。これにより、表示部の表示を遮ることなく、表示部と重なる領域に近接するものを検知することができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

10

【 0 1 3 0 】

また、本実施の形態で説明する入出力装置は、画素 $702(i, j)$ と、一群の画素 $702(i, 1)$ 乃至画素 $702(i, n)$ と、他の一群の画素 $702(1, j)$ 乃至画素 $702(m, j)$ と、走査線 $G1(i)$ と、を有する (図 7 (A) 参照) 。なお、 i は 1 以上 m 以下の整数であり、 j は 1 以上 n 以下の整数であり、 m および n は 1 以上の整数である。

【 0 1 3 1 】

また、本実施の形態で説明する入出力装置は、走査線 $G2(i)$ と、配線 $CSCOM$ と、配線 ANO と、を有する。

20

【 0 1 3 2 】

一群の画素 $702(i, 1)$ 乃至画素 $702(i, n)$ は、画素 $702(i, j)$ を含み、行方向 (図中に矢印 R で示す方向) に配設される。

【 0 1 3 3 】

また、他の一群の画素 $702(1, j)$ 乃至画素 $702(m, j)$ は、画素 $702(i, j)$ を含み、行方向と交差する列方向 (図中に矢印 C で示す方向) に配設される。

【 0 1 3 4 】

走査線 $G1(i)$ は、行方向に配設される一群の画素 $702(i, 1)$ 乃至画素 $702(i, n)$ と電氣的に接続される。

30

【 0 1 3 5 】

列方向に配設される他の一群の画素 $702(1, j)$ 乃至画素 $702(m, j)$ は、信号線 $S1(j)$ と電氣的に接続される。

【 0 1 3 6 】

例えば、画素 $702(i, j)$ の行方向に隣接する画素 $702(i, j+1)$ は、画素 $702(i, j)$ に対する開口部 $751H$ の配置と異なるように画素 $702(i, j+1)$ に配置される開口部を備える (図 7 (B - 1) 参照) 。

【 0 1 3 7 】

例えば、画素 $702(i, j)$ の列方向に隣接する画素 $702(i+1, j)$ は、画素 $702(i, j)$ に対する開口部 $751H$ の配置と異なるように画素 $702(i+1, j)$ に配置される開口部を備える (図 7 (B - 2) 参照) 。なお、例えば、第 1 の電極 $751(i, j)$ を反射膜に用いることができる。

40

【 0 1 3 8 】

また、本実施の形態で説明する入出力装置の第 1 の表示素子 $750(i, j)$ は、液晶材料を含む層 753 と、第 1 の電極 $751(i, j)$ および第 2 の電極 752 と、を備える。なお、第 2 の電極 752 は、第 1 の電極 $751(i, j)$ との間に液晶材料の配向を制御する電界が形成されるように配置される (図 4 (A) および図 5 (A) 参照) 。

【 0 1 3 9 】

また、本実施の形態で説明する入出力装置は、配向膜 $AF1$ および配向膜 $AF2$ を備える。配向膜 $AF2$ は、配向膜 $AF1$ との間に液晶材料を含む層 753 を挟むように配設され

50

る。

【0140】

また、本実施の形態で説明する入出力装置の第2の表示素子550(i, j)は、第3の電極551(i, j)と、第4の電極552と、発光性の材料を含む層553(j)と、を備える。

【0141】

第4の電極552は、第3の電極551(i, j)と重なる領域を備える。発光性の材料を含む層553(j)は、第3の電極551および第4の電極552の間に配設される領域を備える。そして、第3の電極551(i, j)は、接続部522において、画素回路530(i, j)に含まれるトランジスタMと電氣的に接続される。

10

【0142】

また、本実施の形態で説明する入出力装置は、着色膜CF1と、遮光膜BMと、絶縁膜771と、機能膜770Pと、機能膜770Dと、を有する。

【0143】

着色膜CF1は、第1の表示素子750(i, j)と重なる領域を備える。遮光膜BMは、第1の表示素子750(i, j)と重なる領域に開口部を備える。

【0144】

絶縁膜771は、着色膜CF1と液晶材料を含む層753の間または遮光膜BMと液晶材料を含む層753の間に配設される。これにより、着色膜CF1の厚さに基づく凹凸を平坦にすることができる。または、遮光膜BMまたは着色膜CF1等から液晶材料を含む層753への不純物の拡散を、抑制することができる。

20

【0145】

機能膜770Pは、第1の表示素子750(i, j)と重なる領域を備える。機能膜770Pは、第1の表示素子750(i, j)との間に検知素子775(g, h)を挟むように配設される。これにより、例えば、検知素子775(g, h)が反射する光を低減することができる。

【0146】

機能膜770Dは、第1の表示素子750(i, j)と重なる領域を備える。機能膜770Dは、第1の表示素子750(i, j)との間に基板770を挟むように配設される。これにより、例えば、第1の表示素子750(i, j)が反射する光を拡散することができる。

30

【0147】

また、本実施の形態で説明する入出力装置は、基板570と、基板770と、基板710と、機能層520と、機能層720と、を有する。

【0148】

基板770は、基板570と重なる領域を備える。

【0149】

基板710は、基板770と重なる領域を備える。

【0150】

機能層520は、基板570および基板770の間に配設される領域を備える。機能層520は、画素回路530(i, j)と、第2の表示素子550(i, j)と、絶縁膜521と、絶縁膜528と、を含む。また、機能層520は、絶縁膜518および絶縁膜516を含む(図4(A)および図4(B)参照)。

40

【0151】

絶縁膜521は、画素回路530(i, j)および第2の表示素子550(i, j)の間に配設される。

【0152】

絶縁膜528は、絶縁膜521および基板570の間に配設され、第2の表示素子550(i, j)と重なる領域に開口部を備える。第3の電極551の周縁に沿って形成される絶縁膜528は、第3の電極551および第4の電極552の短絡を防止することができ

50

る。

【0153】

絶縁膜518は、絶縁膜521および画素回路530(i, j)の間に配設される領域を備え、絶縁膜516は、絶縁膜518および画素回路530(i, j)の間に配設される領域を備える。

【0154】

機能層720は、基板770および基板710の間に配設される領域を備える。機能層720は、検知素子775(g, h)と、絶縁膜706と、を備える。

【0155】

また、本実施の形態で説明する入出力装置は、接合層505と、接合層709と、封止材705と、構造体KB1と、を有する。

【0156】

接合層505は、機能層520および基板570の間に配設され、機能層520および基板570を貼り合わせる機能を備える。

【0157】

封止材705は、機能層520および基板770の間に配設され、機能層520および基板770を貼り合わせる機能を備える。

【0158】

構造体KB1は、機能層520および基板770の間に所定の間隙を設ける機能を備える。

【0159】

接合層709は、機能層720および基板770の間に配設され、機能層720および基板770を貼り合わせる機能を備える。

【0160】

また、本実施の形態で説明する入出力装置は、端子519Cと、導電膜511Cと、を有する。

【0161】

絶縁膜501Cは、端子519Cおよび導電膜511Cの間に挟まれる領域を備える。また、絶縁膜501Cは、開口部591Cを備える。

【0162】

端子519Cは、開口部591Cにおいて導電膜511Cと電氣的に接続される。また、導電膜511Cは、画素回路530(i, j)と電氣的に接続される。

【0163】

導電体CPは、端子519Cと第2の電極752の間に挟まれ、端子519Cと第2の電極752を電氣的に接続する。例えば、導電性の粒子を導電体CPに用いることができる。

【0164】

また、本実施の形態で説明する入出力装置は、端子519Bと、導電膜511Bと、を有する。

【0165】

絶縁膜501Cは、端子519Bおよび導電膜511Bの間に挟まれる領域を備える。また、絶縁膜501Cは、開口部591Bを備える。

【0166】

端子519Bは、開口部591Bにおいて導電膜511Bと電氣的に接続される。また、導電膜511Bは、画素回路530(i, j)と電氣的に接続される。なお、例えば、導電材料ACF1を用いて、端子519Bとフレキシブルプリント基板FPC1を電氣的に接続することができる。

【0167】

また、本実施の形態で説明する入出力装置は、端子719を有する。端子719は、検知素子775(g, h)と電氣的に接続される。

10

20

30

40

50

【0168】

また、本実施の形態で説明する入出力装置は、駆動回路GDと、駆動回路SDと、を有する(図3(A)および図7(A)参照)。

【0169】

駆動回路GDは、走査線G1(i)と電氣的に接続される。駆動回路GDは、例えばトランジスタMDを備える。具体的には、画素回路530(i, j)に含まれるトランジスタと同じ工程で形成することができる半導体膜を含むトランジスタをトランジスタMDに用いることができる(図4(A)および図4(B)参照)。

【0170】

駆動回路SDは、信号線S1(j)と電氣的に接続される。駆動回路SDは、例えば端子519Bまたは端子519Cと同一の工程で形成することができる端子に導電材料を用いて電氣的に接続される。

10

【0171】

また、本実施の形態で説明する入出力装置は、一群の検知素子775(g, 1)乃至検知素子775(g, q)と、他の一群の検知素子775(1, h)乃至検知素子775(p, h)と、を有する(図8(A)参照)。なお、gは1以上p以下の整数であり、hは1以上q以下の整数であり、pおよびqは1以上の整数である。

【0172】

一群の検知素子775(g, 1)乃至検知素子775(g, q)は、検知素子775(g, h)を含み、行方向(図中に矢印Rで示す方向)に配設される。

20

【0173】

また、他の一群の検知素子775(1, h)乃至検知素子775(p, h)は、検知素子775(g, h)を含み、行方向と交差する列方向(図中に矢印Cで示す方向)に配設される。

【0174】

行方向に配設される一群の検知素子775(g, 1)乃至検知素子775(g, q)は、制御線CL(g)を含む。

【0175】

列方向に配設される他の一群の検知素子775(1, h)乃至検知素子775(p, h)は、信号線ML(h)を含む。

30

【0176】

また、本実施の形態で説明する入出力装置の制御線CL(g)は、導電膜BR(g, h)を含む(図4(A)参照)。導電膜BR(g, h)は、信号線ML(h)と重なる領域を備える。

【0177】

絶縁膜706は、信号線ML(h)および導電膜BR(g, h)の間に配設される。これにより、信号線ML(h)および導電膜BR(g, h)の短絡を防止することができる。

【0178】

また、本実施の形態で説明する入出力装置は、発振回路OSCおよび検知回路DCを備える(図8(A)参照)。

40

【0179】

発振回路OSCは、制御線CL(g)と電氣的に接続され、探索信号を供給する機能を備える。例えば、矩形波、のこぎり波また三角波等を探索信号に用いることができる。

【0180】

検知回路DCは、信号線ML(h)と電氣的に接続され、信号線ML(h)の電位の変化に基づいて検知信号を供給する機能を備える。

【0181】

以下に、入出力装置を構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

【0182】

50

例えば第1の導電膜を第1の電極751(i, j)に用いることができる。また、第1の導電膜を反射膜に用いることができる。

【0183】

また、第2の導電膜をトランジスタのソース電極またはドレイン電極の機能を備える導電膜512Bに用いることができる。

【0184】

《構成例》

本発明の一態様の入出力装置は、基板570、基板770、基板710、構造体KB1封止材705、接合層505または接合層709を有する。

【0185】

また、本発明の一態様の入出力装置は、機能層520、機能層720、絶縁膜521、絶縁膜528、を有する。

【0186】

また、本発明の一態様の入出力装置は、信号線S1(j)、信号線S2(j)、走査線G1(i)、走査線G2(i)、配線CSCOM、配線ANOを有する。

【0187】

また、本発明の一態様の入出力装置は、第1の導電膜または第2の導電膜を有する。

【0188】

また、本発明の一態様の入出力装置は、端子519B、端子519C、端子719、導電膜511Bまたは導電膜511Cを有する。

【0189】

また、本発明の一態様の入出力装置は、画素回路530(i, j)またはスイッチSW1、を有する。

【0190】

また、本発明の一態様の入出力装置は、第1の表示素子750(i, j)、第1の電極751(i, j)、反射膜、開口部751H、液晶材料を含む層753または第2の電極752を有する。

【0191】

また、本発明の一態様の入出力装置は、配向膜AF1、配向膜AF2、着色膜CF1、遮光膜BM、絶縁膜771、機能膜770Pまたは機能膜770Dを有する。

【0192】

また、本発明の一態様の入出力装置は、第2の表示素子550(i, j)、第3の電極551(i, j)、第4の電極552または発光性の材料を含む層553(j)を有する。

【0193】

また、本発明の一態様の入出力装置は、絶縁膜501Cを有する。

【0194】

また、本発明の一態様の入出力装置は、駆動回路GDまたは駆動回路SDを有する。

【0195】

また、本発明の一態様の入出力装置は、検知素子775(g, h)、制御線CL(g)、信号線ML(h)、導電膜BR(g, h)または絶縁膜706を有する。

【0196】

また、本発明の一態様の入出力装置は、発振回路OSCおよび検知回路DCを備える。

【0197】

《基板570》

作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を基板570等に用いることができる。具体的には厚さ0.7mmの無アルカリガラスを用いることができる。または、厚さ0.1mm程度まで研磨した無アルカリガラスを用いることができる。

【0198】

例えば、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800

10

20

30

40

50

mm)、第10世代(2950mm×3400mm)等の面積が大きなガラス基板を基板570等に用いることができる。これにより、大型の表示装置を作製することができる。

【0199】

有機材料、無機材料または有機材料と無機材料等の複合材料等を基板570等に用いることができる。例えば、ガラス、セラミックス、金属等の無機材料を基板570等に用いることができる。

【0200】

具体的には、無アルカリガラス、ソーダ石灰ガラス、カリガラス、クリスタルガラス、アルミノ珪酸ガラス、強化ガラス、化学強化ガラス、石英またはサファイア等を、基板570等に用いることができる。具体的には、無機酸化物膜、無機窒化物膜または無機酸窒化物膜等を、基板570等に用いることができる。例えば、酸化シリコン、窒化シリコン、酸化窒化シリコン、アルミナ膜等を、基板570等に用いることができる。SUSまたはアルミニウム等を、基板570等に用いることができる。

10

【0201】

例えば、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を基板570等に用いることができる。これにより、半導体素子を基板570等に形成することができる。

【0202】

例えば、樹脂、樹脂フィルムまたはプラスチック等の有機材料を基板570等に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネートまたはアクリル樹脂等の樹脂フィルムまたは樹脂板を、基板570等に用いることができる。

20

【0203】

例えば、金属板、薄板状のガラス板または無機材料等の膜を樹脂フィルム等に貼り合わせた複合材料を基板570等に用いることができる。例えば、繊維状または粒子状の金属、ガラスもしくは無機材料等を樹脂フィルムに分散した複合材料を、基板570等に用いることができる。例えば、繊維状または粒子状の樹脂もしくは有機材料等を無機材料に分散した複合材料を、基板570等に用いることができる。

【0204】

また、単層の材料または複数の層が積層された材料を、基板570等に用いることができる。例えば、基材と基材に含まれる不純物の拡散を防ぐ絶縁膜等が積層された材料を、基板570等に用いることができる。具体的には、ガラスとガラスに含まれる不純物の拡散を防ぐ酸化シリコン層、窒化シリコン層または酸化窒化シリコン層等から選ばれた一または複数の膜が積層された材料を、基板570等に用いることができる。または、樹脂と樹脂を透過する不純物の拡散を防ぐ酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜等が積層された材料を、基板570等に用いることができる。

30

【0205】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート若しくはアクリル樹脂等の樹脂フィルム、樹脂板または積層体等を基板570等に用いることができる。

40

【0206】

具体的には、ポリエステル、ポリオレフィン、ポリアミド(ナイロン、アラミド等)、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂もしくはシリコン等のシロキサン結合を有する樹脂を含む材料を基板570等に用いることができる。

【0207】

具体的には、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルホン(PES)またはアクリル等を基板570等に用いることができる。

【0208】

50

また、紙または木材などを基板 570 等に用いることができる。

【0209】

例えば、可撓性を有する基板を基板 570 等に用いることができる。

【0210】

なお、トランジスタまたは容量素子等を基板に直接形成する方法を用いることができる。また、例えば作製工程に加わる熱に耐熱性を有する工程用の基板にトランジスタまたは容量素子等を形成し、形成されたトランジスタまたは容量素子等を基板 570 等に転置する方法を用いることができる。これにより、例えば可撓性を有する基板にトランジスタまたは容量素子等を形成できる。

【0211】

《基板 770、基板 710》

例えば、透光性を備える材料を基板 770 または基板 710 に用いることができる。具体的には、基板 570 に用いることができる材料から選択された材料を基板 770 または基板 710 に用いることができる。例えば、無アルカリガラス、アルミノ珪酸ガラス、強化ガラス、化学強化ガラスまたはサファイア等を用いることができる。なお、アルミノ珪酸ガラス、強化ガラス、化学強化ガラスまたはサファイア等を、入出力装置の使用者に近い側に配置される基板 770 または基板 710 に好適に用いることができる。これにより、使用に伴う入出力装置の破損や傷付きを防止することができる。

【0212】

また、厚さ 0.7 mm または厚さ 0.1 mm 程度まで研磨した材料を基板 770 または基板 710 に用いることができる。これにより、機能膜 770D が第 1 の表示素子 750 (i, j) に近接して配置され、画像のボケを低減し、画像を鮮明に表示することができる。

【0213】

《構造体 KB1》

例えば、有機材料、無機材料または有機材料と無機材料の複合材料を構造体 KB1 等に用いることができる。これにより、構造体 KB1 等を挟む構成の間に所定の間隔を設けることができる。

【0214】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の複合材料などを構造体 KB1 等に用いることができる。また、感光性を有する材料を用いて形成してもよい。

【0215】

《封止材 705》

無機材料、有機材料または無機材料と有機材料の複合材料等を封止材 705 等に用いることができる。

【0216】

例えば、熱溶融性の樹脂または硬化性の樹脂等の有機材料を、封止材 705 等に用いることができる。

【0217】

例えば、反応硬化型接着剤、光硬化型接着剤、熱硬化型接着剤またはノボジック型接着剤等の有機材料を封止材 705 等に用いることができる。

【0218】

具体的には、エポキシ樹脂、アクリル樹脂、シリコン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC (ポリビニルクロライド) 樹脂、PVB (ポリビニルブチラル) 樹脂、EVA (エチレンビニルアセテート) 樹脂等を含む接着剤を封止材 705 等に用いることができる。

【0219】

《接合層 505》

10

20

30

40

50

例えば、封止材 705 に用いることができる材料を接合層 505 に用いることができる。

【0220】

《接合層 709》

例えば、封止材 705 に用いることができる材料を接合層 709 に用いることができる。

【0221】

《絶縁膜 521》

例えば、絶縁性の無機材料、絶縁性の有機材料または無機材料と有機材料を含む絶縁性の複合材料を、絶縁膜 521 等に用いることができる。

【0222】

具体的には、無機酸化物膜、無機窒化物膜または無機酸化窒化物膜等またはこれらから選ばれた複数を積層した積層材料を、絶縁膜 521 等に用いることができる。例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等またはこれらから選ばれた複数を積層した積層材料を含む膜を、絶縁膜 521 等に用いることができる。

10

【0223】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の積層材料もしくは複合材料などを絶縁膜 521 等に用いることができる。また、感光性を有する材料を用いて形成してもよい。

【0224】

これにより、例えば絶縁膜 521 と重なるさまざまな構造に由来する段差を平坦化することができる。

20

【0225】

《絶縁膜 528》

例えば、絶縁膜 521 に用いることができる材料を絶縁膜 528 等に用いることができる。具体的には、厚さ 1 μm のポリイミドを含む膜を絶縁膜 528 に用いることができる。

【0226】

《絶縁膜 501C》

例えば、絶縁膜 521 に用いることができる材料を絶縁膜 501C に用いることができる。具体的には、シリコンおよび酸素を含む材料を絶縁膜 501C に用いることができる。これにより、画素回路または第 2 の表示素子等への不純物の拡散を抑制することができる。

30

【0227】

例えば、シリコン、酸素および窒素を含む厚さ 200 nm の膜を絶縁膜 501C に用いることができる。

【0228】

なお、絶縁膜 501C は、開口部 591A、開口部 591B または開口部 591C を有する。

【0229】

《絶縁膜 706》

例えば、絶縁膜 521 に用いることができる材料を絶縁膜 528 等に用いることができる。具体的には、例えば、シリコンおよび酸素を含む膜を絶縁膜 706 に用いることができる。

40

【0230】

《配線、端子、導電膜》

導電性を備える材料を配線等に用いることができる。具体的には、導電性を備える材料を、信号線 S1(j)、信号線 S2(j)、走査線 G1(i)、走査線 G2(i)、配線 CS COM、配線 ANO、端子 519B、端子 519C、端子 719 導電膜 511B または導電膜 511C 等に用いることができる。

【0231】

50

例えば、無機導電性材料、有機導電性材料、金属または導電性セラミックスなどを配線等に用いることができる。

【0232】

具体的には、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素などを、配線等に用いることができる。または、上述した金属元素を含む合金などを、配線等に用いることができる。特に、銅とマンガンの合金がウエットエッチング法を用いた微細加工に好適である。

【0233】

具体的には、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等を配線等に用いることができる。

10

【0234】

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、配線等に用いることができる。

【0235】

具体的には、グラフェンまたはグラファイトを含む膜を配線等に用いることができる。

【0236】

例えば、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等を挙げることができる。

20

【0237】

具体的には、導電性高分子を配線等に用いることができる。

【0238】

《第1の導電膜、第2の導電膜》

例えば、配線等に用いることができる材料を第1の導電膜または第2の導電膜に用いることができる。

【0239】

また、第1の電極751(i, j)または配線等を第1の導電膜に用いることができる。

30

【0240】

また、スイッチSW1に用いることができるトランジスタの導電膜512Bまたは配線等を第2の導電膜に用いることができる。

【0241】

《画素回路530(i, j)》

画素回路530(i, j)は、信号線S1(j)、信号線S2(j)、走査線G1(i)、走査線G2(i)、配線CSCOMおよび配線ANOと電氣的に接続される(図6参照)。

【0242】

画素回路530(i, j+1)は、信号線S1(j+1)、信号線S2(j+1)、走査線G1(i)、走査線G2(i)、配線CSCOMおよび配線ANOと電氣的に接続される。

40

【0243】

なお、信号線S2(j)に供給する信号に用いる電圧が、信号線S1(j+1)に供給する信号に用いる電圧と異なる場合、信号線S1(j+1)を信号線S2(j)から離して配置する。具体的には、信号線S2(j+1)を信号線S2(j)に隣接するように配置する。

【0244】

画素回路530(i, j)は、スイッチSW1、容量素子C1、スイッチSW2、トラン

50

ジスタMおよび容量素子C2を含む。

【0245】

例えば、走査線G1(i)と電氣的に接続されるゲート電極と、信号線S1(j)と電氣的に接続される第1の電極と、を有するトランジスタを、スイッチSW1に用いることができる。

【0246】

容量素子C1は、スイッチSW1に用いるトランジスタの第2の電極に電氣的に接続される第1の電極と、配線CS COMに電氣的に接続される第2の電極と、を有する。

【0247】

例えば、走査線G2(i)と電氣的に接続されるゲート電極と、信号線S2(j)と電氣的に接続される第1の電極と、を有するトランジスタを、スイッチSW2に用いることができる。

10

【0248】

トランジスタMは、スイッチSW2に用いるトランジスタの第2の電極に電氣的に接続されるゲート電極と、配線ANOと電氣的に接続される第1の電極と、を有する。

【0249】

なお、半導体膜をゲート電極との間に挟むように設けられた導電膜を備えるトランジスタを、トランジスタMに用いることができる。例えば、トランジスタMのゲート電極と同じ電位を供給することができる配線と電氣的に接続される導電膜を用いることができる。

【0250】

容量素子C2は、スイッチSW2に用いるトランジスタの第2の電極に電氣的に接続される第1の電極と、トランジスタMの第1の電極に電氣的に接続される第2の電極と、を有する。

20

【0251】

なお、第1の表示素子750の第1の電極をスイッチSW1に用いるトランジスタの第2の電極と電氣的に接続し、第1の表示素子750の第2の電極を配線V COM 1と電氣的に接続する。これにより、第1の表示素子750を駆動することができる。

【0252】

また、第2の表示素子550の第1の電極をトランジスタMの第2の電極と電氣的に接続し、第2の表示素子550の第2の電極を配線V COM 2と電氣的に接続する。これにより、第2の表示素子550を駆動することができる。

30

【0253】

《スイッチSW1、スイッチSW2、トランジスタM、トランジスタMD》

例えば、ボトムゲート型またはトップゲート型等のトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。

【0254】

例えば、14族の元素を含む半導体を半導体膜に用いるトランジスタを利用することができる。具体的には、シリコンを含む半導体を半導体膜に用いることができる。例えば、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを半導体膜に用いたトランジスタを用いることができる。

40

【0255】

例えば、酸化物半導体を半導体膜に用いるトランジスタを利用することができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

【0256】

一例を挙げれば、アモルファスシリコンを半導体膜に用いたトランジスタと比較して、オフ状態におけるリーク電流が小さいトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。具体的には、酸化物半導体を半導体膜508に用いたトランジスタをスイッチSW1、スイッチSW2、トランジスタM、トランジスタMD等に用いることができる。

50

【0257】

これにより、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路と比較して、画素回路が画像信号を保持することができる時間を長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、駆動に伴う消費電力を低減することができる。

【0258】

スイッチSW1に用いることができるトランジスタは、半導体膜508および半導体膜508と重なる領域を備える導電膜504を備える(図5(B)参照)。また、スイッチSW1に用いることができるトランジスタは、導電膜512Aおよび導電膜512Bを備える。

10

【0259】

なお、導電膜504はゲート電極の機能を備え、絶縁膜506はゲート絶縁膜の機能を備える。また、導電膜512Aはソース電極の機能またはドレイン電極の機能の一方を備え、導電膜512Bはソース電極の機能またはドレイン電極の機能の他方を備える。

【0260】

また、導電膜504との間に半導体膜508を挟むように設けられた導電膜524を備えるトランジスタを、トランジスタMに用いることができる(図4(B)参照)。

【0261】

タンタルおよび窒素を含む厚さ10nmの膜と、銅を含む厚さ300nmの膜と、をこの順で積層した導電膜を導電膜504に用いることができる。

20

【0262】

シリコンおよび窒素を含む厚さ400nmの膜と、シリコン、酸素および窒素を含む厚さ200nmの膜と、を積層した材料を絶縁膜506に用いることができる。

【0263】

インジウム、ガリウムおよび亜鉛を含む厚さ25nmの膜を、半導体膜508に用いることができる。

【0264】

タンゲステンを含む厚さ50nmの膜と、アルミニウムを含む厚さ400nmの膜と、チタンを含む厚さ100nmの膜と、をこの順で積層した導電膜を、導電膜512Aまたは導電膜512Bに用いることができる。

30

【0265】

《第1の表示素子750(i, j)》

例えば、光の反射または透過を制御する機能を備える表示素子を、第1の表示素子750(i, j)等に用いることができる。例えば、液晶素子と偏光板を組み合わせた構成またはシャッター方式のMEMS表示素子等を用いることができる。具体的には、反射型の表示素子を用いることにより、入出力装置の消費電力を抑制することができる。例えば、反射型の液晶表示素子を第1の表示素子750に用いることができる。

【0266】

例えば、IPS(In-Plane-Switching)モード、TN(Twisted Nematic)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

40

【0267】

また、例えば垂直配向(VA)モード、具体的には、MVA(Multi-Domain

50

Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ECB (Electrically Controlled Birefringence) モード、CPA (Continuous Pinwheel Alignment) モード、ASV (Advanced Super-View) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

【0268】

例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。または、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶材料を用いることができる。または、ブルー相を示す液晶材料を用いることができる。

10

【0269】

《第1の電極751(i, j)》

例えば、配線等を用いる材料を第1の電極751(i, j)に用いることができる。具体的には、反射膜を第1の電極751(i, j)に用いることができる。

【0270】

《反射膜》

例えば、可視光を反射する材料を反射膜に用いることができる。具体的には、銀を含む材料を反射膜に用いることができる。例えば、銀およびパラジウム等を含む材料または銀および銅等を含む材料を反射膜に用いることができる。

20

【0271】

反射膜は、例えば、液晶材料を含む層753を透過してくる光を反射する。これにより、第1の表示素子750を反射型の液晶素子にすることができる。また、例えば、表面に凹凸を備える材料を、反射膜に用いることができる。これにより、入射する光をさまざまな方向に反射して、白色の表示をすることができる。

【0272】

なお、第1の電極751(i, j)を反射膜に用いる構成に限られない。例えば、液晶材料を含む層753と第1の電極751(i, j)の間に反射膜を配設する構成を用いることができる。または、反射膜と液晶材料を含む層753の間に透光性を有する第1の電極751(i, j)を配置する構成を用いることができる。

30

【0273】

《開口部751H》

非開口部の総面積に対する開口部751Hの総面積の比の値が大きすぎると、第1の表示素子750(i, j)を用いた表示が暗くなってしまう。また、非開口部の総面積に対する開口部751Hの総面積の比の値が小さすぎると、第2の表示素子550(i, j)を用いた表示が暗くなってしまう。

【0274】

また、反射膜に設ける開口部751Hの面積が小さすぎると、第2の表示素子550(i, j)が射出する光から取り出せる光の効率が低下してしまう。

【0275】

多角形、四角形、楕円形、円形または十字等の形状を開口部751Hの形状に用いることができる。また、細長い筋状、スリット状、市松模様状の形状を開口部751Hの形状に用いることができる。また、開口部751Hを隣接する画素に寄せて配置してもよい。好ましくは、開口部751Hを同じ色を表示する機能を備える他の画素に寄せて配置する。これにより、第2の表示素子550(i, j)が射出する光が隣接する画素に配置された着色膜に入射してしまう現象(クロストークともいう)を抑制できる。

40

【0276】

《第2の電極752》

例えば、可視光について透光性を有し且つ導電性を備える材料を、第2の電極752に用いることができる。

50

【0277】

例えば、導電性酸化物、光が透過する程度に薄い金属膜または金属ナノワイヤーを第2の電極752に用いることができる。

【0278】

具体的には、インジウムを含む導電性酸化物を第2の電極752に用いることができる。または、厚さ1nm以上10nm以下の金属薄膜を第2の電極752に用いることができる。または、銀を含む金属ナノワイヤーを第2の電極752に用いることができる。

【0279】

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛、アルミニウムを添加した酸化亜鉛などを、第2の電極752に用いることができる。

10

【0280】

《制御線CL(g)、信号線ML(h)、導電膜BR(g, h)》

例えば、可視光について透光性を有し且つ導電性を備える材料を、制御線CL(g)、信号線ML(h)または導電膜BR(g, h)に用いることができる。

【0281】

具体的には、第2の電極752に用いる材料を制御線CL(g)、信号線ML(h)または導電膜BR(g, h)に用いることができる。

【0282】

《配向膜AF1、配向膜AF2》

例えば、ポリイミド等を含む材料を配向膜AF1または配向膜AF2に用いることができる。具体的には、所定の方向に配向するようにラビング処理または光配向技術を用いて形成された材料を用いることができる。

20

【0283】

例えば、可溶性のポリイミドを含む膜を配向膜AF1または配向膜AF2に用いることができる。

【0284】

《着色膜CF1》

所定の色の光を透過する材料を着色膜CF1に用いることができる。これにより、着色膜CF1を例えばカラーフィルターに用いることができる。

30

【0285】

例えば、青色の光を透過する材料、緑色の光を透過する材料、赤色の光を透過する材料、黄色の光を透過する材料または白色の光を透過する材料などを着色膜CF1に用いることができる。

【0286】

《遮光膜BM》

光の透過を妨げる材料を遮光膜BMに用いることができる。これにより、遮光膜BMを例えばブラックマトリクスに用いることができる。

【0287】

《絶縁膜771》

例えば、ポリイミド、エポキシ樹脂、アクリル樹脂等を絶縁膜771に用いることができる。

40

【0288】

《機能膜770P、機能膜770D》

例えば、反射防止フィルム、偏光フィルム、位相差フィルム、光拡散フィルム、または集光フィルム等を機能膜770Pまたは機能膜770Dに用いることができる。または、2色性色素を含む膜を機能膜770Pに用いることができる。

【0289】

また、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜などを、機能膜770Pに用いることができる。

50

【0290】

具体的には、円偏光フィルムを機能膜770Pに用いることができる。また、光拡散フィルムを機能膜770Dに用いることができる。

【0291】

《第2の表示素子550(i, j)》

例えば、発光素子を第2の表示素子550(i, j)に用いることができる。具体的には、有機エレクトロルミネッセンス素子、無機エレクトロルミネッセンス素子または発光ダイオードなどを、第2の表示素子550(i, j)に用いることができる。

【0292】

例えば、発光性の有機化合物を発光性の材料を含む層553(j)に用いることができる。量子ドットを発光性の材料を含む層553(j)に用いることができる。

10

【0293】

例えば、青色の光を射出するように積層された積層体、緑色の光を射出するように積層された積層体または赤色の光を射出するように積層された積層体等を、発光性の材料を含む層553(j)に用いることができる。

【0294】

例えば、信号線S1(j)に沿って列方向に長い帯状の積層体を、発光性の材料を含む層553(j)に用いることができる。また、発光性の材料を含む層553(j)とは異なる色の光を射出する信号線S1(j+1)に沿って列方向に長い帯状の積層体を、発光性の材料を含む層553(j+1)に用いることができる。

20

【0295】

また、例えば、白色の光を射出するように積層された積層体を、発光性の材料を含む層553(j)および発光性の材料を含む層553(j+1)に用いることができる。具体的には、青色の光を射出する蛍光材料を含む発光性の材料を含む層と、緑色および赤色の光を射出する蛍光材料以外の材料を含む層または黄色の光を射出する蛍光材料以外の材料を含む層と、を積層した積層体を、発光性の材料を含む層553(j)および発光性の材料を含む層553(j+1)に用いることができる。

【0296】

例えば、配線等に用いることができる材料を第3の電極551(i, j)または第4の電極552に用いることができる。

30

【0297】

例えば、配線等に用いることができる材料から選択された、可視光について透光性を有する材料を、第3の電極551(i, j)に用いることができる。

【0298】

具体的には、導電性酸化物またはインジウムを含む導電性酸化物、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などを、第3の電極551(i, j)に用いることができる。または、光が透過する程度に薄い金属膜を第3の電極551(i, j)に用いることができる。

【0299】

例えば、配線等に用いることができる材料から選択された可視光について反射性を有する材料を、第4の電極552に用いることができる。

40

【0300】

《検知素子775(g, h)》

例えば静電容量、照度、磁力、電波または圧力等を検知して、検知した物理量に基づく情報を供給する素子を、検知素子775(g, h)に用いることができる。

【0301】

具体的には、容量素子、光電変換素子、磁気検知素子、圧電素子または共振器等を検知素子775(g, h)に用いることができる。

【0302】

例えば、大気中において、大気より大きな誘電率を備える指などが導電膜に近接すると、

50

指と導電膜の間の静電容量が変化する。この静電容量の変化を検知して検知情報を供給することができる。具体的には、自己容量方式の検知素子を用いることができる。

【0303】

例えば、制御線CL(g)と、信号線ML(h)と、を検知素子775(g, h)に用いることができる。具体的には、探索信号が供給される制御線CL(g)と、近接するものによって一部が遮られる電界が制御線CL(g)との間に形成されるように配設される信号線ML(h)と、を用いることができる。これにより、近接するものに遮られて変化する電界を信号線ML(h)の電位を用いて検知して、検知信号として供給することができる。その結果、電界を遮るように近接するものを検知することができる。具体的には、相互容量方式の検知素子を用いることができる。

10

【0304】

《駆動回路GD》

シフトレジスタ等のさまざまな順序回路等を駆動回路GDに用いることができる。例えば、トランジスタMD、容量素子等を駆動回路GDに用いることができる。具体的には、トランジスタMと同一の工程で形成することができる半導体膜を備えるトランジスタを用いることができる。

【0305】

または、スイッチSW1に用いることができるトランジスタと異なる構成をトランジスタMDに用いることができる。具体的には、導電膜524を有するトランジスタをトランジスタMDに用いることができる(図4(B)参照)。

20

【0306】

導電膜504との間に半導体膜508を挟むように、導電膜524を配設し、導電膜524および半導体膜508の間に絶縁膜516を配設し、半導体膜508および導電膜504の間に絶縁膜506を配設する。例えば、導電膜504と同じ電位を供給する配線に導電膜524を電氣的に接続する。

【0307】

なお、トランジスタMと同一の構成を、トランジスタMDに用いることができる。

【0308】

《駆動回路SD》

例えば、集積回路を駆動回路SDに用いることができる。具体的には、シリコン基板上に形成された集積回路を駆動回路SDに用いることができる。

30

【0309】

例えば、COG(Chip on glass)法を用いて、画素回路530(i, j)と電氣的に接続されるパッドに駆動回路SDを実装することができる。具体的には、異方性導電膜を用いて、パッドに集積回路を実装できる。

【0310】

なお、パッドは、端子519Bまたは端子519Cと同一の工程で形成することができる。

【0311】

《発振回路OSC、検知回路DC》

例えば、集積回路を発振回路OSCまたは検知回路DCに用いることができる。具体的には、シリコン基板上に形成された集積回路を発振回路OSCまたは検知回路DCに用いることができる。

40

【0312】

例えば、COG(Chip on glass)法を用いて、検知素子775(g, h)と電氣的に接続されるパッドに発振回路OSCまたは検知回路DCを実装することができる。具体的には、異方性導電膜を用いて、パッドに集積回路を実装できる。

【0313】

<入出力装置の構成例2.>

本発明の一態様の入出力装置の別の構成について、図9乃至図11を参照しながら説明す

50

る。

【0314】

図9は本発明の一態様の入出力装置700TPBの構成を説明する図である。図9(A)は本発明の一態様の入出力装置の上面図であり、図9(B)は本発明の一態様の入出力装置の入力部の一部を説明する模式図であり、図9(C)は図9(B)の一部を説明する模式図である。

【0315】

図10および図11は本発明の一態様の入出力装置の構成を説明する断面図である。図10(A)は図9(A)の切断線X1-X2、切断線X3-X4、図9(C)の切断線X5-X6における断面図であり、図10(B)は図10(A)の一部を説明する図である。

10

【0316】

図11は図9(C)の切断線X7-X8、図9(A)の切断線X9-X10、切断線X11-X12における断面図である。

【0317】

なお、入出力装置700TPBは、トップゲート型のトランジスタを有する点、基板770、絶縁膜501Cおよび封止材705に囲まれる領域に入力部を含む機能層720を有する点、画素と重なる領域に開口部を備える導電膜を具備する制御線CL(g)を有する点、画素と重なる領域に開口部を備える導電膜を具備する信号線ML(h)を有する点、制御線CL(g)または信号線ML(h)と電気的に接続する配線511Dを有する点、配線511Dと電気的に接続する端子519Dを有する点、機能膜770Pに代えて機能膜770PBを有する点が、図3乃至図8を参照しながら説明する入出力装置700TPAとは異なる。ここでは、異なる部分について詳細に説明し、同様の構成を用いることができる部分について上記の説明を援用する。

20

【0318】

本実施の形態で説明する入出力装置700TPBの制御線CL(g)は開口部が設けられた導電膜を備え、信号線ML(h)は開口部が設けられた導電膜を備える。また、開口部は画素と重なる領域を備える。例えば、制御線CL(g)が備える導電膜の開口部は、画素702(i, j)と重なる領域を備える(図9(B)、図9(C)および図10(A)参照)。なお、入出力装置700TPBは検知素子775(g, h)および基板770の間に遮光膜BMを備える(図15(A)参照)。遮光膜BMは、第1の表示素子750(i, j)と重なる領域に開口部を備え、遮光膜BMは、検知素子775(g, h)と重なる領域を備える。

30

【0319】

本実施の形態で説明する入出力装置700TPBは、制御線CL(g)および第2の電極752の間または信号線ML(h)および第2の電極752の間に0.2μm以上16μm以下、好ましくは1μm以上8μm以下、より好ましくは2.5μm以上4μm以下の間隔を備える。

【0320】

上記本発明の一態様の入出力装置は、画素と重なる領域に開口部が設けられた導電膜を備える制御線と、画素と重なる領域に開口部が設けられた導電膜を備える信号線と、を含んで構成される。これにより、表示部の表示を遮ることなく、表示部と重なる領域に近接するものを検知することができる。また、入出力装置の厚さを薄くすることができる。その結果、利便性または信頼性に優れた新規な入出力装置を提供することができる。

40

【0321】

また、本実施の形態で説明する入出力装置は、機能層720を基板770、絶縁膜501Cおよび封止材705に囲まれる領域に有する。これにより、基板710および接合層709を用いることなく入出力装置を構成することができる。

【0322】

また、本実施の形態で説明する入出力装置は、制御線CL(g)または信号線ML(h)と電気的に接続する配線511Dを有する。

50

【0323】

また、本実施の形態で説明する入出力装置は、配線511Dと電氣的に接続する端子519Dを有する。なお、例えば、導電材料ACF2を用いて、端子519Dとフレキシブルプリント基板FPC2を電氣的に接続することができる。

【0324】

《配線511D》

例えば、配線等に用いることができる材料を配線511Dに用いることができる。

【0325】

なお、制御線CL(g)と配線511Dを、制御線CL(g)および配線511Dの間に配設される導電材料等を用いて電氣的に接続することができる。または信号線ML(h)と配線511Dを、信号線ML(h)および配線511Dの間に配設される導電材料等を用いて電氣的に接続することができる。

10

【0326】

《端子519D》

例えば、配線等に用いることができる材料を端子519Dに用いることができる。具体的には、端子519Bまたは端子519Cと同じ構成を端子519Dに用いることができる。なお、例えば、導電材料ACF2を用いて、端子519Dとフレキシブルプリント基板FPC2を電氣的に接続することができる。

【0327】

なお、配線511Dと電氣的に接続された端子519Dを用いて、制御線CL(g)に探索信号を供給することができる。または、信号線ML(h)から検知信号を供給されることができる。

20

【0328】

《スイッチSW1B、トランジスタMB、トランジスタMDB》

スイッチSW1Bに用いることができるトランジスタ、トランジスタMBおよびトランジスタMDBは、絶縁膜501Cと重なる領域を備える導電膜504と、絶縁膜501Cおよび導電膜504の間に配設される領域を備える半導体膜508と、を備える。なお、導電膜504はゲート電極の機能を備える(図10(B))。

【0329】

半導体膜508は、導電膜504と重ならない第1の領域508Aおよび第2の領域508Bと、第1の領域508Aおよび第2の領域508Bの間に導電膜504と重なる第3の領域508Cと、を備える。

30

【0330】

トランジスタMDBは絶縁膜506を、第3の領域508Cおよび導電膜504の間に備える。なお、絶縁膜506はゲート絶縁膜の機能を備える。

【0331】

第1の領域508Aおよび第2の領域508Bは、第3の領域508Cに比べて抵抗率が低く、ソース領域の機能またはドレイン領域の機能を備える。

【0332】

なお、例えば本実施の形態の最後において詳細に説明する酸化物半導体の抵抗率を制御する方法を用いて、第1の領域508Aおよび第2の領域508Bを半導体膜508に形成することができる。具体的には、希ガスを含むガスを用いるプラズマ処理を適用することができる。

40

【0333】

また、例えば、導電膜504をマスクに用いることができる。これにより、第3の領域508Cの一部の形状を、導電膜504の端部の形状に自己整合させることができる。

【0334】

トランジスタMDBは、第1の領域508Aと接する導電膜512Aと、第2の領域508Bと接する導電膜512Bと、を備える。導電膜512Aおよび導電膜512Bは、ソース電極またはドレイン電極の機能を備える。

50

【0335】

トランジスタMDBと同一の工程で形成することができるトランジスタをトランジスタMBに用いることができる。

【0336】

< 入出力装置の構成例3.>

本発明の一態様の入出力装置の別の構成について、図21および図22を参照しながら説明する。

【0337】

図21および図22は本発明の一態様の入出力装置の構成を説明する断面図である。図21(A)は図9(A)の切断線X1-X2、切断線X3-X4、図9(C)の切断線X5-X6における断面図であり、図21(B)は図21(A)の一部を説明する図である。

10

【0338】

図22は、図11に示す構成とは異なる構成を備える入出力装置の断面図であり、図9(C)の切断線X7-X8、図9(A)の切断線X9-X10、切断線X11-X12における断面図である。

【0339】

なお、入出力装置700TPCは、COF(Chip On Film)技術に替えて、COG(Chip On Glass)技術を用いて電氣的に接続される駆動回路SDを有する点、液晶層の厚さ方向(縦方向ともいう)の電界に替えて、縦方向と交差する方向(横方向または斜め方向ともいう)の電界を液晶材料の配向を制御する電界に用いる点が、図9乃至図11を参照しながら説明する入出力装置700TPBとは異なる。ここでは、異なる部分について詳細に説明し、同様の構成を用いることができる部分について上記の説明を援用する。

20

【0340】

《端子519E》

例えば、配線等に用いることができる材料を端子519Eに用いることができる。具体的には、端子519Bと同じ構成を端子519Eに用いることができる。なお、例えば、導電材料ACF3を用いて、端子519Eを駆動回路SDと電氣的に接続することができる。また、端子519Bを駆動回路SDと電氣的に接続することができる。

30

【0341】

《第2の電極752C》

例えば、第1の電極751(i, j)と同一の工程で形成することができる導電膜を、第2の電極752Cに用いることができる。これにより、例えばIPS(In-Plane-Switching)モードで駆動することができる液晶素子を第1の表示素子750(i, j)に用いることができる。

【0342】

< 酸化物半導体の抵抗率の制御方法 >

酸化物半導体膜の抵抗率を制御する方法について説明する。

【0343】

所定の抵抗率を備える酸化物半導体膜を、半導体膜508または導電膜524等に用いることができる。

40

【0344】

例えば、酸化物半導体膜に含まれる水素、水等の不純物の濃度及び/又は膜中の酸素欠損を制御する方法を、酸化物半導体の抵抗率を制御する方法に用いることができる。

【0345】

具体的には、プラズマ処理を水素、水等の不純物濃度及び/又は膜中の酸素欠損を増加または低減する方法に用いることができる。

【0346】

具体的には、希ガス(He、Ne、Ar、Kr、Xe)、水素、ボロン、リン及び窒素の中から選ばれた一種以上を含むガスを用いて行うプラズマ処理を適用できる。例えば、A

50

r 雰囲気下でのプラズマ処理、Ar と水素の混合ガス雰囲気下でのプラズマ処理、アンモニア雰囲気下でのプラズマ処理、Ar とアンモニアの混合ガス雰囲気下でのプラズマ処理、または窒素雰囲気下でのプラズマ処理などを適用できる。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

【0347】

または、

イオン注入法、イオンドーピング法またはプラズマイメージョンイオン注入法などを用いて、水素、ボロン、リンまたは窒素を酸化物半導体膜に注入して、抵抗率が低い酸化物半導体膜にすることができる。

【0348】

または、水素を含む絶縁膜を酸化物半導体膜に接して形成し、絶縁膜から酸化物半導体膜に水素を拡散させる方法を用いることができる。これにより、酸化物半導体膜のキャリア密度を高め、抵抗率を低くすることができる。

【0349】

例えば、膜中の含有水素濃度が 1×10^{22} atoms/cm³ 以上の絶縁膜を酸化物半導体膜に接して形成することで、効果的に水素を酸化物半導体膜に含有させることができる。具体的には、窒化シリコン膜を酸化物半導体膜に接して形成する絶縁膜に用いることができる。

【0350】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

【0351】

具体的には、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）により得られる水素濃度が、 8×10^{19} atoms/cm³ 以上、好ましくは 1×10^{20} atoms/cm³ 以上、より好ましくは 5×10^{20} atoms/cm³ 以上である酸化物半導体を導電膜524に好適に用いることができる。

【0352】

一方、抵抗率の高い酸化物半導体をトランジスタのチャンネルが形成される半導体膜に用いることができる。具体的には半導体膜508に好適に用いることができる。

【0353】

例えば、酸素を含む絶縁膜、別言すると、酸素を放出することが可能な絶縁膜を酸化物半導体に接して形成し、絶縁膜から酸化物半導体膜に酸素を供給させて、膜中または界面の酸素欠損を補填することができる。これにより、抵抗率が高い酸化物半導体膜にすることができる。

【0354】

例えば、酸化シリコン膜または酸化窒化シリコン膜を、酸素を放出することが可能な絶縁膜に用いることができる。

【0355】

酸素欠損が補填され、水素濃度が低減された酸化物半導体膜は、高純度真性化、又は実質的に高純度真性化された酸化物半導体膜といえる。ここで、実質的に真性とは、酸化物半導体膜のキャリア密度が、 8×10^{11} /cm³ 未満、好ましくは 1×10^{11} /cm³ 未満、さらに好ましくは 1×10^{10} /cm³ 未満であることを指す。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度を低減することができる。

【0356】

10

20

30

40

50

また、高純度真性または実質的に高純度真性である酸化物半導体膜を備えるトランジスタは、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1V から 10V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13}\text{A}$ 以下という特性を備えることができる。

【0357】

上述した高純度真性または実質的に高純度真性である酸化物半導体膜をチャネル領域に用いるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

【0358】

具体的には、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）により得られる水素濃度が、 $2 \times 10^{20}\text{atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19}\text{atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19}\text{atoms/cm}^3$ 以下、 $5 \times 10^{18}\text{atoms/cm}^3$ 未満、好ましくは $1 \times 10^{18}\text{atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17}\text{atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16}\text{atoms/cm}^3$ 以下である酸化物半導体を、トランジスタのチャネルが形成される半導体に好適に用いることができる。

10

【0359】

なお、半導体膜508よりも水素濃度及び/又は酸素欠損量が多く、抵抗率が低い酸化物半導体膜を、導電膜524に用いる。

【0360】

また、半導体膜508に含まれる水素濃度の2倍以上、好ましくは10倍以上の濃度の水素を含む膜を、導電膜524に用いることができる。

20

【0361】

また、半導体膜508の抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍未満の抵抗率を備える膜を、導電膜524に用いることができる。

【0362】

具体的には、 $1 \times 10^{-3}\text{cm}$ 以上 $1 \times 10^4\text{cm}$ 未満、好ましくは、 $1 \times 10^{-3}\text{cm}$ 以上 $1 \times 10^{-1}\text{cm}$ 未満である膜を、導電膜524に用いることができる。

【0363】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

30

【0364】

（実施の形態3）

本実施の形態では、本発明の一態様の入出力装置に用いることができるトランジスタの構成について、図12を参照しながら説明する。

【0365】

<半導体装置の構成例>

図12(A)は、トランジスタ100の上面図であり、図12(C)は、図12(A)に示す切断線X1-X2間における切断面の断面図に相当し、図12(D)は、図12(A)に示す切断線Y1-Y2間における切断面の断面図に相当する。なお、図12(A)において、煩雑になることを避けるため、トランジスタ100の構成要素の一部（ゲート絶縁膜として機能する絶縁膜等）を省略して図示している。また、切断線X1-X2方向をチャネル長方向、切断線Y1-Y2方向をチャネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図12(A)と同様に、構成要素の一部を省略して図示する場合がある。

40

【0366】

なお、トランジスタ100を実施の形態1において説明する入出力装置等に用いることができる。

【0367】

例えば、トランジスタ100をスイッチSW1に用いる場合は、基板102を絶縁膜50

50

1 C に、導電膜 1 0 4 を導電膜 5 0 4 に、絶縁膜 1 0 6 および絶縁膜 1 0 7 が積層された積層膜を絶縁膜 5 0 6 に、酸化物半導体膜 1 0 8 を半導体膜 5 0 8 に、導電膜 1 1 2 a を導電膜 5 1 2 A に、導電膜 1 1 2 b を導電膜 5 1 2 B に、絶縁膜 1 1 4 および絶縁膜 1 1 6 が積層された積層膜を絶縁膜 5 1 6 に、絶縁膜 1 1 8 を絶縁膜 5 1 8 に、それぞれ読み替えることができる。

【0368】

トランジスタ 1 0 0 は、基板 1 0 2 上のゲート電極として機能する導電膜 1 0 4 と、基板 1 0 2 及び導電膜 1 0 4 上の絶縁膜 1 0 6 と、絶縁膜 1 0 6 上の絶縁膜 1 0 7 と、絶縁膜 1 0 7 上の酸化物半導体膜 1 0 8 と、酸化物半導体膜 1 0 8 に電氣的に接続されるソース電極として機能する導電膜 1 1 2 a と、酸化物半導体膜 1 0 8 に電氣的に接続されるドレイン電極として機能する導電膜 1 1 2 b と、を有する。また、トランジスタ 1 0 0 上、より詳しくは、導電膜 1 1 2 a、1 1 2 b 及び酸化物半導体膜 1 0 8 上には絶縁膜 1 1 4、1 1 6、及び絶縁膜 1 1 8 が設けられる。絶縁膜 1 1 4、1 1 6、1 1 8 は、トランジスタ 1 0 0 の保護絶縁膜としての機能を有する。

10

【0369】

また、酸化物半導体膜 1 0 8 は、ゲート電極として機能する導電膜 1 0 4 側の酸化物半導体膜 1 0 8 a と、酸化物半導体膜 1 0 8 a 上の酸化物半導体膜 1 0 8 b と、を有する。また、絶縁膜 1 0 6 及び絶縁膜 1 0 7 は、トランジスタ 1 0 0 のゲート絶縁膜としての機能を有する。

【0370】

酸化物半導体膜 1 0 8 としては、In - M (M は、Ti、Ga、Sn、Y、Zr、La、Ce、Nd、または Hf を表す) 酸化物、In - M - Zn 酸化物を用いることができる。とくに、酸化物半導体膜 1 0 8 としては、In - M - Zn 酸化物を用いると好ましい。

20

【0371】

また、酸化物半導体膜 1 0 8 a は、In の原子数比が M の原子数比より多い第 1 の領域を有する。また、酸化物半導体膜 1 0 8 b は、酸化物半導体膜 1 0 8 a よりも In の原子数比が少ない第 2 の領域を有する。また、第 2 の領域は、第 1 の領域よりも薄い部分を有する。

【0372】

酸化物半導体膜 1 0 8 a に In の原子数比が M の原子数比より多い第 1 の領域を有することで、トランジスタ 1 0 0 の電界効果移動度 (単に移動度、または $\mu F E$ という場合がある) を高くすることができる。具体的には、トランジスタ 1 0 0 の電界効果移動度が $10 \text{ cm}^2 / \text{Vs}$ を超えることが可能となる。

30

【0373】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ (とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ) に用いることで、額縁幅の狭い (狭額縁ともいう) 半導体装置または表示装置を提供することができる。

【0374】

一方で、In の原子数比が M の原子数比より多い第 1 の領域を有する酸化物半導体膜 1 0 8 a とすることで、光照射時にトランジスタ 1 0 0 の電気特性が変動しやすくなる。しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜 1 0 8 a 上に酸化物半導体膜 1 0 8 b が形成されている。また、酸化物半導体膜 1 0 8 b のチャネル領域の膜厚が酸化物半導体膜 1 0 8 a の膜厚よりも小さい。

40

【0375】

また、酸化物半導体膜 1 0 8 b は、酸化物半導体膜 1 0 8 a よりも In の原子数比が少ない第 2 の領域を有するため、酸化物半導体膜 1 0 8 a よりも Eg が大きくなる。したがって、酸化物半導体膜 1 0 8 a と、酸化物半導体膜 1 0 8 b との積層構造である酸化物半導体膜 1 0 8 は、光負バイアスストレス試験による耐性が高くなる。

【0376】

50

上記構成の酸化物半導体膜とすることで、光照射時における酸化物半導体膜 108 の光吸収量を低減させることができる。したがって、光照射時におけるトランジスタ 100 の電気特性の変動を抑制することができる。また、本発明の一態様の半導体装置においては、絶縁膜 114 または絶縁膜 116 中に過剰の酸素を含有する構成のため、光照射におけるトランジスタ 100 の電気特性の変動をさらに、抑制することができる。

【0377】

ここで、酸化物半導体膜 108 について、図 12 (B) を用いて詳細に説明する。

【0378】

図 12 (B) は、図 12 (C) を用いて示すトランジスタ 100 の断面の、酸化物半導体膜 108 の近傍を拡大した断面図である。

10

【0379】

図 12 (B) において、酸化物半導体膜 108 a の膜厚を t_1 として、酸化物半導体膜 108 b の膜厚を t_{2-1} 、及び t_{2-2} として、それぞれ示している。酸化物半導体膜 108 a 上には、酸化物半導体膜 108 b が設けられているため、導電膜 112 a、112 b の形成時において、酸化物半導体膜 108 a がエッチングガスまたはエッチング溶液等に曝されることがない。したがって、酸化物半導体膜 108 a においては、膜減りがない、または極めて少ない。一方で、酸化物半導体膜 108 b においては、導電膜 112 a、112 b の形成時において、酸化物半導体膜 108 b の導電膜 112 a、112 b と重ならない部分がエッチングされ、凹部が形成される。すなわち、酸化物半導体膜 108 b の導電膜 112 a、112 b と重なる領域の膜厚が t_{2-1} となり、酸化物半導体膜 108 b の導電膜 112 a、112 b と重ならない領域の膜厚が t_{2-2} となる。

20

【0380】

酸化物半導体膜 108 a と酸化物半導体膜 108 b の膜厚の関係は、 $t_{2-1} > t_1 > t_{2-2}$ となると好ましい。このような膜厚の関係とすることによって、高い電界効果移動度を有し、且つ光照射時における、しきい値電圧の変動量が少ないトランジスタとすることが可能となる。

【0381】

また、トランジスタ 100 が有する酸化物半導体膜 108 は、酸素欠損が形成されるとキャリアである電子が生じ、ノーマリーオン特性になりやすい。したがって、酸化物半導体膜 108 中の酸素欠損、とくに酸化物半導体膜 108 a 中の酸素欠損を減らすことが、安定したトランジスタ特性を得る上でも重要となる。そこで、本発明の一態様のトランジスタの構成においては、酸化物半導体膜 108 上の絶縁膜、ここでは、酸化物半導体膜 108 上の絶縁膜 114 及び / 又は絶縁膜 116 に過剰な酸素を導入することで、絶縁膜 114 及び / 又は絶縁膜 116 から酸化物半導体膜 108 中に酸素を移動させ、酸化物半導体膜 108 中、とくに酸化物半導体膜 108 a 中の酸素欠損を補填することを特徴とする。

30

【0382】

なお、絶縁膜 114、116 としては、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有することがより好ましい。別言すると、絶縁膜 114、116 は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜 114、116 に酸素過剰領域を設けるには、例えば、成膜後の絶縁膜 114、116 に酸素を導入して、酸素過剰領域を形成する。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイオン注入法、プラズマ処理等を用いることができる。

40

【0383】

また、酸化物半導体膜 108 a 中の酸素欠損を補填するためには、酸化物半導体膜 108 b のチャネル領域近傍の膜厚を薄くした方が好適である。したがって、 $t_{2-2} < t_1$ の関係を満たせばよい。例えば、酸化物半導体膜 108 b のチャネル領域近傍の膜厚としては、好ましくは 1 nm 以上 20 nm 以下、さらに好ましくは、3 nm 以上 10 nm 以下である。

【0384】

以下に、本実施の形態の半導体装置に含まれるその他の構成要素について、詳細に説明す

50

る。

【0385】

《基板》

基板102の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板102として用いてもよい。

【0386】

また、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を適用することも可能である。

【0387】

また、これらの基板上に半導体素子または絶縁膜等が設けられたものを、基板102として用いてもよい。

【0388】

なお、基板102として、ガラス基板を用いる場合、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の大面積基板を用いることで、大型の表示装置を作製することができる。

【0389】

また、基板102として、可撓性基板を用い、可撓性基板上に直接、トランジスタ100を形成してもよい。または、基板102とトランジスタ100の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板102より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ100は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0390】

《ゲート電極、ソース電極、及びドレイン電極として機能する導電膜》

ゲート電極として機能する導電膜104、及びソース電極として機能する導電膜112a、及びドレイン電極として機能する導電膜112bとしては、クロム(Cr)、銅(Cu)、アルミニウム(Al)、金(Au)、銀(Ag)、亜鉛(Zn)、モリブデン(Mo)、タンタル(Ta)、チタン(Ti)、タングステン(W)、マンガン(Mn)、ニッケル(Ni)、鉄(Fe)、コバルト(Co)から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

【0391】

また、導電膜104、112a、112bは、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

【0392】

また、導電膜104、112a、112bには、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。

【0393】

また、導電膜104、112a、112bには、Cu-X合金膜(Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi)を適用してもよい。Cu-X合金膜を用いる

10

20

30

40

50

ことで、ウエットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。

【0394】

《ゲート絶縁膜として機能する絶縁膜》

トランジスタ100のゲート絶縁膜として機能する絶縁膜106、107としては、プラズマ化学気相堆積(PECVD:(Plasma Enhanced Chemical Vapor Deposition))法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁膜を、それぞれ用いることができる。なお、絶縁膜106、107の積層構造とせず、上述の材料から選択された単層の絶縁膜、または3層以上の絶縁膜を用いてもよい。

10

【0395】

また、絶縁膜106は、酸素の透過を抑制するブロッキング膜としての機能を有する。例えば、絶縁膜107、114、116及び/または酸化物半導体膜108中に過剰の酸素を供給する場合において、絶縁膜106は酸素の透過を抑制することができる。

【0396】

なお、トランジスタ100のチャネル領域として機能する酸化物半導体膜108と接する絶縁膜107は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域(酸素過剰領域)を有することがより好ましい。別言すると、絶縁膜107は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜107に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜107を形成すればよい。または、成膜後の絶縁膜107に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理等を用いることができる。

20

【0397】

また、絶縁膜107として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いる場合に比べて膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。

30

【0398】

なお、本実施の形態では、絶縁膜106として窒化シリコン膜を形成し、絶縁膜107として酸化シリコン膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいいため、トランジスタ100のゲート絶縁膜として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、トランジスタ100の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタ100の静電破壊を抑制することができる。

40

【0399】

《酸化物半導体膜》

酸化物半導体膜108としては、先に示す材料を用いることができる。

【0400】

酸化物半導体膜108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比とし

50

て、 $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1.2$ 、 $In : M : Zn = 2 : 1 : 3$ 、 $In : M : Zn = 3 : 1 : 2$ 、 $In : M : Zn = 4 : 2 : 4.1$ が好ましい。

【0401】

また、酸化半導体膜108が $In - M - Zn$ 酸化物の場合、スパッタリングターゲットとしては、多結晶の $In - M - Zn$ 酸化物を含むターゲットを用いると好ましい。多結晶の $In - M - Zn$ 酸化物を含むターゲットを用いることで、結晶性を有する酸化半導体膜108を形成しやすくなる。なお、成膜される酸化半導体膜108の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、スパッタリングターゲットとして、原子数比が $In : Ga : Zn = 4 : 2 : 4.1$ を用いる場合、成膜される酸化半導体膜108の原子数比は、 $In : Ga : Zn = 4 : 2 : 3$ 近傍となる場合がある。

10

【0402】

例えば、酸化半導体膜108aとしては、上述の $In : M : Zn = 2 : 1 : 3$ 、 $In : M : Zn = 3 : 1 : 2$ 、 $In : M : Zn = 4 : 2 : 4.1$ 等のスパッタリングターゲットを用いて形成すればよい。また、酸化半導体膜108bとしては、上述の $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1.2$ 等を用いて形成すればよい。なお、酸化半導体膜108bに用いるスパッタリングターゲットの金属元素の原子数比としては、 In 、 M 、 Zn 、 M を満たす必要はなく、 In 、 M 、 $Zn < M$ を満たす組成でもよい。具体的には、 $In : M : Zn = 1 : 3 : 2$ 等が挙げられる。

20

【0403】

また、酸化半導体膜108は、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化半導体を用いることで、トランジスタ100のオフ電流を低減することができる。とくに、酸化半導体膜108aには、エネルギーギャップが2 eV以上、好ましくは2 eV以上3.0 eV以下の酸化半導体膜を用い、酸化半導体膜108bには、エネルギーギャップが2.5 eV以上3.5 eV以下の酸化半導体膜を用いると、好適である。また、酸化半導体膜108aよりも酸化半導体膜108bのエネルギーギャップが大きい方が好ましい。

【0404】

また、酸化半導体膜108a、及び酸化半導体膜108bの厚さは、それぞれ3 nm以上200 nm以下、好ましくは3 nm以上100 nm以下、さらに好ましくは3 nm以上50 nm以下とする。なお、先に記載の膜厚の関係を満たすと好ましい。

30

【0405】

また、酸化半導体膜108bとしては、キャリア密度の低い酸化半導体膜を用いる。例えば、酸化半導体膜108bは、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{11} / \text{cm}^3$ 以下とする。

【0406】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化半導体膜108a、及び酸化半導体膜108bのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

40

【0407】

なお、酸化半導体膜108a、及び酸化半導体膜108bとしては、それぞれ不純物濃度が低く、欠陥準位密度の低い酸化半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化半導体膜は、キャリア発生源が少

50

ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1V から 10V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13}\text{A}$ 以下という特性を得ることができる。

【0408】

したがって、上記高純度真性、または実質的に高純度真性の酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとすることができる。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

【0409】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜108は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜108において、SIMS分析により得られる水素濃度を、 $2 \times 10^{20}\text{atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19}\text{atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19}\text{atoms/cm}^3$ 以下、 $5 \times 10^{18}\text{atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18}\text{atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17}\text{atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16}\text{atoms/cm}^3$ 以下とする。

【0410】

また、酸化物半導体膜108aにおいて、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜108aにおいて酸素欠損が増加し、n型化してしまう。このため、酸化物半導体膜108aにおけるシリコンや炭素の濃度と、酸化物半導体膜108aとの界面近傍のシリコンや炭素の濃度（SIMS分析により得られる濃度）を、 $2 \times 10^{18}\text{atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17}\text{atoms/cm}^3$ 以下とする。

【0411】

また、酸化物半導体膜108aにおいて、SIMS分析により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18}\text{atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16}\text{atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜108aのアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0412】

また、酸化物半導体膜108aに窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、SIMS分析により得られる窒素濃度は、 $5 \times 10^{18}\text{atoms/cm}^3$ 以下にすることが好ましい。

10

20

30

40

50

【0413】

また、酸化物半導体膜108a、及び酸化物半導体膜108bは、それぞれ非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

【0414】

《トランジスタの保護絶縁膜として機能する絶縁膜》

絶縁膜114、116は、酸化物半導体膜108に酸素を供給する機能を有する。また、絶縁膜118は、トランジスタ100の保護絶縁膜としての機能を有する。また、絶縁膜114、116は、酸素を有する。また、絶縁膜114は、酸素を透過することのできる絶縁膜である。なお、絶縁膜114は、後に形成する絶縁膜116を形成する際の、酸化物半導体膜108へのダメージ緩和膜としても機能する。

10

【0415】

絶縁膜114としては、厚さが5nm以上150nm以下、好ましくは5nm以上50nm以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

【0416】

また、絶縁膜114は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁膜114に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁膜114における酸素の透過量が減少してしまうためである。

20

【0417】

なお、絶縁膜114においては、外部から絶縁膜114に入った酸素が全て絶縁膜114の外部に移動せず、絶縁膜114にとどまる酸素もある。また、絶縁膜114に酸素が入ると共に、絶縁膜114に含まれる酸素が絶縁膜114の外部へ移動することで、絶縁膜114において酸素の移動が生じる場合もある。絶縁膜114として酸素を透過することができる酸化物絶縁膜を形成すると、絶縁膜114上に設けられる、絶縁膜116から脱離する酸素を、絶縁膜114を介して酸化物半導体膜108に移動させることができる。

30

【0418】

また、絶縁膜114は、窒素酸化物に起因する準位密度が低い酸化物絶縁膜を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、酸化物半導体膜の価電子帯の上端のエネルギー(E_{v_os})と酸化物半導体膜の伝導帯の下端のエネルギー(E_{c_os})の間に形成され得る場合がある。上記酸化物絶縁膜として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

【0419】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下である。なお、アンモニアの放出量は、膜の表面温度が50以上650以下、好ましくは50以上550以下の加熱処理による放出量とする。

40

【0420】

窒素酸化物(NO_x 、 x は0より大きく2以下、好ましくは1以上2以下)、代表的には NO_2 または NO は、絶縁膜114などに準位を形成する。当該準位は、酸化物半導体膜108のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁膜114及び酸化物半導体膜108の界面に拡散すると、当該準位が絶縁膜114側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜114及び酸化物半導体膜108界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

50

【0421】

また、窒素酸化物は、加熱処理においてアンモニア及び酸素と反応する。絶縁膜114に含まれる窒素酸化物は、加熱処理において、絶縁膜116に含まれるアンモニアと反応するため、絶縁膜114に含まれる窒素酸化物が低減される。このため、絶縁膜114及び酸化物半導体膜108の界面において、電子がトラップされにくい。

【0422】

絶縁膜114として、上記酸化物絶縁膜を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【0423】

なお、トランジスタの作製工程の加熱処理、代表的には300 以上350 未満の加熱処理により、絶縁膜114は、100K以下のESRで測定して得られたスペクトルにおいてg値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルが観測される。なお、第1のシグナル及び第2のシグナルのスプリット幅、並びに第2のシグナル及び第3のシグナルのスプリット幅は、XバンドのESR測定において約5mTである。また、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が 1×10^{18} spins/cm³未満であり、代表的には 1×10^{17} spins/cm³以上 1×10^{18} spins/cm³未満である。

10

20

【0424】

なお、100K以下のESRスペクトルにおいてg値が2.037以上2.039以下の第1シグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルは、窒素酸化物(NO_x、xは0より大きく2以下、好ましくは1以上2以下)起因のシグナルに相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。即ち、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が少ないほど、酸化物絶縁膜に含まれる窒素酸化物の含有量が少ないといえる。

30

【0425】

また、上記酸化物絶縁膜は、SIMSで測定される窒素濃度が 6×10^{20} atoms/cm³以下である。

【0426】

膜の表面温度が220 以上350 以下であり、シラン及び一酸化二窒素を用いたPECVD法を用いて、上記酸化物絶縁膜を形成することで、緻密であり、且つ硬度の高い膜を形成することができる。

【0427】

絶縁膜116は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、TDS分析にて、酸素原子に換算しての酸素の脱離量が 1.0×10^{19} atoms/cm³以上、好ましくは 3.0×10^{20} atoms/cm³以上である酸化物絶縁膜である。なお、上記TDSにおける膜の表面温度としては100 以上700 以下、または100 以上500 以下の範囲が好ましい。

40

【0428】

絶縁膜116としては、厚さが30nm以上500nm以下、好ましくは50nm以上400nm以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0429】

また、絶縁膜116は、欠陥量が少ないことが好ましく、代表的には、ESR測定により

50

、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、さらには $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、絶縁膜 116 は、絶縁膜 114 と比較して酸化物半導体膜 108 から離れているため、絶縁膜 114 より、欠陥密度が多くともよい。

【0430】

また、絶縁膜 114、116 は、同種の材料の絶縁膜を用いることができるため、絶縁膜 114 と絶縁膜 116 の界面が明確に確認できない場合がある。したがって、本実施の形態においては、絶縁膜 114 と絶縁膜 116 の界面は、破線で図示している。なお、本実施の形態においては、絶縁膜 114 と絶縁膜 116 の 2 層構造について説明したが、これに限定されず、例えば、絶縁膜 114 の単層構造としてもよい。

10

【0431】

絶縁膜 118 は、窒素を有する。また、絶縁膜 118 は、窒素及びシリコンを有する。また、絶縁膜 118 は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜 118 を設けることで、酸化物半導体膜 108 からの酸素の外部への拡散と、絶縁膜 114、116 に含まれる酸素の外部への拡散と、外部から酸化物半導体膜 108 への水素、水等の入り込みを防ぐことができる。絶縁膜 118 としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。なお、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜の代わりに、酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜を設けてもよい。酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜としては、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

20

【0432】

なお、上記記載の、導電膜、絶縁膜、酸化物半導体膜などの様々な膜は、スパッタリング法や PECVD 法により形成することができるが、他の方法、例えば、熱 CVD (Chemical Vapor Deposition) 法により形成してもよい。熱 CVD の例として MOCVD (Metal Organic Chemical Vapor Deposition) 法や ALD (Atomic Layer Deposition) 法を用いても良い。

30

【0433】

熱 CVD 法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【0434】

熱 CVD 法は、原料ガスと酸化剤を同時にチャンパー内に送り、チャンパー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0435】

また、ALD 法は、チャンパー内を大気圧または減圧下とし、反応のための原料ガスが順次チャンパーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ(高速バルブとも呼ぶ)を切り替えて 2 種類以上の原料ガスを順番にチャンパーに供給し、複数種の原料ガスが混ざらないように第 1 の原料ガスと同時またはその後不活性ガス(アルゴン、或いは窒素など)などを導入し、第 2 の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第 2 の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第 1 の原料ガスを排出した後、第 2 の原料ガスを導入してもよい。第 1 の原料ガスが基板の表面に吸着して第 1 の層を成膜し、後から導入される第 2 の原料ガスと反応して、第 2 の層が第 1 の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序

40

50

を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細な F E T を作製する場合に適している。

【 0 4 3 6 】

M O C V D 法や A L D 法などの熱 C V D 法は、上記実施形態の導電膜、絶縁膜、酸化物半導体膜、金属酸化膜などの様々な膜を形成することができ、例えば、 In-Ga-ZnO 膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジメチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $\text{In}(\text{CH}_3)_3$ である。また、トリメチルガリウムの化学式は、 $\text{Ga}(\text{CH}_3)_3$ である。また、ジメチル亜鉛の化学式は、 $\text{Zn}(\text{CH}_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（化学式 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛（化学式 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）を用いることもできる。

10

【 0 4 3 7 】

例えば、A L D を利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム（T D M A H）などのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

【 0 4 3 8 】

例えば、A L D を利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウム（T M A）など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $\text{Al}(\text{CH}_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6 - テトラメチル - 3, 5 - ヘプタンジオナート）などがある。

20

【 0 4 3 9 】

例えば、A L D を利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【 0 4 4 0 】

例えば、A L D を利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次繰り返し導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを用いてタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

30

【 0 4 4 1 】

例えば、A L D を利用する成膜装置により酸化物半導体膜、例えば In-Ga-ZnO 膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを順次繰り返し導入して In-O 層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスを用いて GaO 層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ ガスと O_3 ガスを用いて ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜて In-Ga-O 層や In-Zn-O 層、 Ga-Zn-O 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに代えて Ar 等の不活性ガスで水をパブリングして得られた H_2O ガスを用いても良いが、H を含まない O_3 ガスを用いる方が好ましい。また、 $\text{In}(\text{CH}_3)_3$ ガスにかえて、 $\text{In}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Ga}(\text{CH}_3)_3$ ガスにかえて、 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Zn}(\text{CH}_3)_2$ ガスを用いても良い。

40

【 0 4 4 2 】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【 0 4 4 3 】

（実施の形態 4）

50

本実施の形態では、本発明の一態様の入出力装置に用いることができるトランジスタの構成について、図13を参照しながら説明する。

【0444】

<半導体装置の構成例>

図13(A)は、トランジスタ100の上面図であり、図13(B)は、図13(A)に示す切断線X1-X2間における切断面の断面図に相当し、図13(C)は、図13(A)に示す切断線Y1-Y2間における切断面の断面図に相当する。なお、図13(A)において、煩雑になることを避けるため、トランジスタ100の構成要素の一部(ゲート絶縁膜として機能する絶縁膜等)を省略して図示している。また、切断線X1-X2方向をチャンネル長方向、切断線Y1-Y2方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図13(A)と同様に、構成要素の一部を省略して図示する場合がある。

10

【0445】

なお、トランジスタ100を実施の形態1において説明する入出力装置等に用いることができる。

【0446】

例えば、トランジスタ100をトランジスタMまたはトランジスタMDに用いる場合は、基板102を絶縁膜501Cに、導電膜104を導電膜504に、絶縁膜106および絶縁膜107が積層された積層膜を絶縁膜506に、酸化物半導体膜108を半導体膜508に、導電膜112aを導電膜512Aに、導電膜112bを導電膜512Bに、絶縁膜114および絶縁膜116が積層された積層膜を絶縁膜516に、絶縁膜118を絶縁膜518に、導電膜120bを導電膜524に、それぞれ読み替えることができる。

20

【0447】

トランジスタ100は、基板102上の第1のゲート電極として機能する導電膜104と、基板102及び導電膜104上の絶縁膜106と、絶縁膜106上の絶縁膜107と、絶縁膜107上の酸化物半導体膜108と、酸化物半導体膜108に電気的に接続されるソース電極として機能する導電膜112aと、酸化物半導体膜108に電気的に接続されるドレイン電極として機能する導電膜112bと、酸化物半導体膜108、導電膜112a、及び112b上の絶縁膜114、116と、絶縁膜116上に設けられ、且つ導電膜112bと電気的に接続される導電膜120aと、絶縁膜116上の導電膜120bと、絶縁膜116及び導電膜120a、120b上の絶縁膜118と、を有する。

30

【0448】

また、トランジスタ100において、絶縁膜106、107は、トランジスタ100の第1のゲート絶縁膜としての機能を有し、絶縁膜114、116は、トランジスタ100の第2のゲート絶縁膜としての機能を有し、絶縁膜118は、トランジスタ100の保護絶縁膜としての機能を有する。

【0449】

なお、導電膜120bをトランジスタ100の第2のゲート電極に用いることができる。

【0450】

また、トランジスタ100を入出力装置の表示部に用いる場合は、導電膜120aを表示素子の電極等に用いることができる。

40

【0451】

また、酸化物半導体膜108は、第1のゲート電極として機能する導電膜104側の酸化物半導体膜108bと、酸化物半導体膜108b上の酸化物半導体膜108cと、を有する。また、酸化物半導体膜108b及び酸化物半導体膜108cは、Inと、M(MはAl、Ga、Y、またはSn)と、Znと、を有する。

【0452】

例えば、酸化物半導体膜108bとしては、Inの原子数比がMの原子数比より多い領域を有すると好ましい。また、酸化物半導体膜108cとしては、酸化物半導体膜108bよりもInの原子数が少ない領域を有すると好ましい。

50

【0453】

酸化物半導体膜108bが、Inの原子数比がMの原子数比より多い領域を有することで、トランジスタ100の電界効果移動度(単に移動度、または μFE という場合がある)を高くすることができる。具体的には、トランジスタ100の電界効果移動度が $10\text{ cm}^2/\text{Vs}$ を超える、さらに好ましくはトランジスタ100の電界効果移動度が $30\text{ cm}^2/\text{Vs}$ を超えることが可能となる。

【0454】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ(とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ)に用いることで、額縁幅の狭い(狭額縁ともいう)半導体装置または表示装置を提供することができる。

10

【0455】

一方で、酸化物半導体膜108bが、Inの原子数比がMの原子数比より多い領域を有する場合、光照射時にトランジスタ100の電気特性が変動しやすくなる。しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜108b上に酸化物半導体膜108cが形成されている。また、酸化物半導体膜108cは、酸化物半導体膜108bよりもInの原子数比が少ない領域を有するため、酸化物半導体膜108bよりもEgが大きくなる。したがって、酸化物半導体膜108bと、酸化物半導体膜108cとの積層構造である酸化物半導体膜108は、光負バイアスストレス試験による耐性を高めることが可能となる。

20

【0456】

また、酸化物半導体膜108中、特に酸化物半導体膜108bのチャネル領域に混入する水素または水分などの不純物は、トランジスタ特性に影響を与えるため問題となる。したがって、酸化物半導体膜108b中のチャネル領域においては、水素または水分などの不純物が少ないほど好ましい。また、酸化物半導体膜108b中のチャネル領域に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜108bのチャネル領域中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜108bのチャネル領域中にキャリア供給源が生成されると、酸化物半導体膜108bを有するトランジスタ100の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、酸化物半導体膜108bのチャネル領域においては、酸素欠損が少ないほど好ましい。

30

【0457】

そこで、本発明の一態様においては、酸化物半導体膜108に接する絶縁膜、具体的には、酸化物半導体膜108の下方に形成される絶縁膜107、及び酸化物半導体膜108の上方に形成される絶縁膜114、116が過剰酸素を含有する構成である。絶縁膜107、及び絶縁膜114、116から酸化物半導体膜108へ酸素または過剰酸素を移動させることで、酸化物半導体膜中の酸素欠損を低減することが可能となる。よって、トランジスタ100の電気特性、特に光照射におけるトランジスタ100の電気特性の変動を抑制することが可能となる。

【0458】

また、本発明の一態様においては、絶縁膜107、及び絶縁膜114、116に過剰酸素を含有させるために、作製工程の増加がない、または作製工程の増加が極めて少ない作製方法を用いる。よって、トランジスタ100の歩留まりを高くすることが可能である。

40

【0459】

具体的には、酸化物半導体膜108bを形成する工程において、スパッタリング法を用い、酸素ガスを含む雰囲気にて酸化物半導体膜108bを形成することで、酸化物半導体膜108bの被形成面となる、絶縁膜107に酸素または過剰酸素を添加する。

【0460】

また、導電膜120a、120bを形成する工程において、スパッタリング法を用い、酸素ガスを含む雰囲気にて導電膜120a、120bを形成することで、導電膜120a、

50

120bの被形成面となる、絶縁膜116に酸素または過剰酸素を添加する。なお、絶縁膜116に酸素または過剰酸素を添加する際に、絶縁膜116の下方に位置する絶縁膜114、及び酸化物半導体膜108にも酸素または過剰酸素が添加される場合がある。

【0461】

<酸化物導電体>

次に、酸化物導電体について説明する。導電膜120a、120bを形成する工程において、導電膜120a、120bは、絶縁膜114、116から酸素の放出を抑制する保護膜として機能する。また、導電膜120a、120bは、絶縁膜118を形成する工程の前においては、半導体としての機能を有し、絶縁膜118を形成する工程の後においては、導電膜120a、120bは、導電体としての機能を有する。

10

【0462】

導電膜120a、120bを導電体として機能させるためには、導電膜120a、120bに酸素欠損を形成し、該酸素欠損に絶縁膜118から水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、導電膜120a、120bは、導電性が高くなり導電体化する。導電体化された導電膜120a、120bを、それぞれ酸化物導電体とすることができる。一般に、酸化物半導体は、エネルギーギャップが大きいため、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、酸化物導電体は、ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

20

【0463】

<半導体装置の構成要素>

以下に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0464】

なお、以下の材料については、実施の形態2において説明する材料と同様の材料を用いることができる。

【0465】

実施の形態2において説明する基板102に用いることができる材料を基板102に用いることができる。また、実施の形態2において説明する絶縁膜106、107に用いることができる材料を絶縁膜106、107に用いることができる。

30

【0466】

また、実施の形態2において説明するゲート電極、ソース電極、及びドレイン電極として機能する導電膜に用いることができる材料を、第1のゲート電極、ソース電極、及びドレイン電極として機能する導電膜に用いることができる。

【0467】

《酸化物半導体膜》

酸化物半導体膜108としては、先に示す材料を用いることができる。

【0468】

酸化物半導体膜108bがIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In > M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 2 : 1 : 3$ 、 $In : M : Zn = 3 : 1 : 2$ 、 $In : M : Zn = 4 : 2 : 4$ 、1等が挙げられる。

40

【0469】

また、酸化物半導体膜108cがIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In = M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1.2$ 、 $In : M : Zn = 1 : 3 : 2$ 、 $In : M : Zn = 1 : 3 : 4$ 、 $In : M : Zn = 1 : 3 : 6$ 、 $In : M : Zn = 1 : 4 : 5$ 等が挙げられる。

【0470】

50

また、酸化物半導体膜 108b 及び酸化物半導体膜 108c が In-M-Zn 酸化物の場合、スパッタリングターゲットとしては、多結晶の In-M-Zn 酸化物を含むターゲットを用いると好ましい。多結晶の In-M-Zn 酸化物を含むターゲットを用いることで、結晶性を有する酸化物半導体膜 108b 及び酸化物半導体膜 108c を形成しやすくなる。なお、成膜される酸化物半導体膜 108b 及び酸化物半導体膜 108c の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス 40% の変動を含む。例えば、酸化物半導体膜 108b のスパッタリングターゲットとして、原子数比が In:Ga:Zn = 4:2:4.1 を用いる場合、成膜される酸化物半導体膜 108b の原子数比は、In:Ga:Zn = 4:2:3 近傍となる場合がある。

10

【0471】

また、酸化物半導体膜 108 は、エネルギーギャップが 2 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3 eV 以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ 100 のオフ電流を低減することができる。とくに、酸化物半導体膜 108b には、エネルギーギャップが 2 eV 以上、好ましくは 2 eV 以上 3.0 eV 以下の酸化物半導体膜を用い、酸化物半導体膜 108c には、エネルギーギャップが 2.5 eV 以上 3.5 eV 以下の酸化物半導体膜を用いると、好適である。また、酸化物半導体膜 108b よりも酸化物半導体膜 108c のエネルギーギャップが大きい方が好ましい。

20

【0472】

また、酸化物半導体膜 108b、及び酸化物半導体膜 108c の厚さは、それぞれ 3 nm 以上 200 nm 以下、好ましくは 3 nm 以上 100 nm 以下、さらに好ましくは 3 nm 以上 50 nm 以下とする。

【0473】

また、酸化物半導体膜 108c としては、キャリア密度の低い酸化物半導体膜を用いる。例えば、酸化物半導体膜 108c は、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{11} / \text{cm}^3$ 以下とする。

【0474】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体膜 108b、及び酸化物半導体膜 108c のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

30

【0475】

なお、酸化物半導体膜 108b、及び酸化物半導体膜 108c としては、それぞれ不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{A}$ 以下という特性を得ることができる。

40

【0476】

50

したがって、上記高純度真性、または実質的に高純度真性の酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとすることができる。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

【0477】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜108は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜108において、SIMS分析により得られる水素濃度を、 $2 \times 10^{20} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とする。

10

20

【0478】

また、酸化物半導体膜108bは、酸化物半導体膜108cよりも水素濃度が少ない領域を有すると好ましい。酸化物半導体膜108bの方が、酸化物半導体膜108cよりも水素濃度が少ない領域を有することにより、信頼性の高い半導体装置とすることができる。

【0479】

また、酸化物半導体膜108bにおいて、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜108bにおいて酸素欠損が増加し、n型化してしまう。このため、酸化物半導体膜108bにおけるシリコンや炭素の濃度と、酸化物半導体膜108bとの界面近傍のシリコンや炭素の濃度（SIMS分析により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

30

【0480】

また、酸化物半導体膜108bにおいて、SIMS分析により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜108bのアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0481】

また、酸化物半導体膜108bに窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、SIMS分析により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

40

【0482】

また、酸化物半導体膜108b、及び酸化物半導体膜108cは、それぞれ非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor）、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

50

【0483】

《第2のゲート絶縁膜として機能する絶縁膜》

絶縁膜114、116は、トランジスタ100の第2のゲート絶縁膜として機能する。また、絶縁膜114、116は、酸化半導体膜108に酸素を供給する機能を有する。すなわち、絶縁膜114、116は、酸素を有する。また、絶縁膜114は、酸素を透過することのできる絶縁膜である。なお、絶縁膜114は、後に形成する絶縁膜116を形成する際の、酸化半導体膜108へのダメージ緩和膜としても機能する。

【0484】

例えば、実施の形態2において説明する絶縁膜114、116を絶縁膜114、116に用いることができる。

10

【0485】

《導電膜として機能する酸化半導体膜、及び第2のゲート電極として機能する酸化半導体膜》

先に記載の酸化半導体膜108と同様の材料を、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bに用いることができる。

【0486】

すなわち、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bは、酸化半導体膜108（酸化半導体膜108b及び酸化半導体膜108c）に含まれる金属元素を有する。例えば、第2のゲート電極として機能する導電膜120bと、酸化半導体膜108（酸化半導体膜108b及び酸化半導体膜108c）と、が同一の金属元素を有する構成とすることで、製造コストを抑制することが可能となる。

20

【0487】

例えば、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bとしては、In-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In:Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=2:1:3、In:M:Zn=3:1:2、In:M:Zn=4:2:4.1等が挙げられる。

30

【0488】

また、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bの構造としては、単層構造または2層以上の積層構造とすることができる。なお、導電膜120a、120bが積層構造の場合においては、上記のスパッタリングターゲットの組成に限定されない。

【0489】

《トランジスタの保護絶縁膜として機能する絶縁膜》

絶縁膜118は、トランジスタ100の保護絶縁膜として機能する。

【0490】

絶縁膜118は、水素及び窒素のいずれか一方または双方を有する。または、絶縁膜118は、窒素及びシリコンを有する。また、絶縁膜118は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜118を設けることで、酸化半導体膜108からの酸素の外部への拡散と、絶縁膜114、116に含まれる酸素の外部への拡散と、外部から酸化半導体膜108への水素、水等の入り込みを防ぐことができる。

40

【0491】

また、絶縁膜118は、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bに、水素及び窒素のいずれか一方または双方を供給する機能を有する。特に絶縁膜118としては、水素を含み、当該水素を導電膜120a、120bに供給する機能を有すると好ましい。絶縁膜118から導電膜120a、120bに水素が供給されることで、導電膜120a、120bは、導電体としての機能を有する。

50

【0492】

絶縁膜118としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。

【0493】

なお、上記記載の、導電膜、絶縁膜、酸化物半導体膜などの様々な膜は、スパッタリング法やPECVD法により形成することができるが、他の方法、例えば、熱CVD (Chemical Vapor Deposition) 法により形成してもよい。熱CVD法の例としてMOCVD (Metal Organic Chemical Vapor Deposition) 法やALD (Atomic Layer Deposition) 法を用いても良い。具体的には、実施の形態2で説明する方法により形成することができる。

10

【0494】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0495】

(実施の形態5)

本実施の形態では、本発明の一態様の情報処理装置の構成について、図14乃至図16を参照しながら説明する。

【0496】

図14(A)は、情報処理装置200の構成を説明するブロック図である。図14(B)および図14(C)は、情報処理装置200の外観の一例を説明する投影図である。

20

【0497】

図15(A)は、表示部230の構成を説明するブロック図である。図15(B)は、表示部230Bの構成を説明するブロック図である。図15(C)は、画素232(i, j)の構成を説明する回路図である。

【0498】

<情報処理装置の構成例>

本実施の形態で説明する情報処理装置200は、入出力装置220と、演算装置210と、を有する(図14(A)参照)。

30

【0499】

入出力装置220は、位置情報P1および圧力情報を供給する機能を備え、画像情報V1および制御情報を供給される機能を備える。例えば、筐体に押し込むことができるように配設された竜頭または竜頭等と接する感圧検知器等を用いることができる。

【0500】

演算装置210は、位置情報P1および圧力情報を供給され、画像情報V1および制御情報を供給する機能を備える。

【0501】

演算装置210は、圧力情報に基づいて、画像情報V1および制御情報を生成する機能を備える。

40

【0502】

入出力装置220は、画像情報V1を表示する表示部230、位置情報P1を供給する入力部240および圧力情報を供給する検知部250を備える。

【0503】

表示部230は、表示パネルを備え、検知部250は、感圧検知器および感圧検知器の信号に基づいて圧力情報を生成する機能を備える。

【0504】

また、演算装置210は、演算部211と、記憶部212と、を有する。

【0505】

記憶部212は、演算部211に実行させるプログラムを記憶する。

50

【0506】

プログラムは、所定の閾値を超える圧力情報が供給される場合に、第1のモードを選択するステップを備える。また、プログラムは、所定の閾値を超える圧力情報が所定の期間を超えて供給されない場合に、第2のモードを選択するステップと、を備える。

【0507】

演算部211は、第1のモードを選択している場合に供給する制御信号とは異なる制御信号を、第2のモードを選択している場合に供給する機能を備える。

【0508】

また、制御信号は、表示パネルの表示を更新する信号を含む。

【0509】

演算装置210は、第2のモードを選択している場合に、第1のモードを選択している場合より低い頻度で表示パネルの表示を更新するように、制御信号を供給する機能を備える。

【0510】

上記本発明の一態様の情報処理装置は、圧力情報を供給する入出力装置と、圧力情報に基づいて異なる制御情報を供給する演算装置と、を有する。

【0511】

これにより、情報処理装置を例えば押圧して、情報処理装置を異なるモードで動作させることができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0512】

<構成>

本発明の一態様は、演算装置210または入出力装置220を備える。

【0513】

《演算装置210》

演算装置210は、演算部211および記憶部212を備える。また、伝送路214および入出力インターフェース215を備える(図14(A)参照)。

【0514】

《演算部211》

演算部211は、例えばプログラムを実行する機能を備える。例えば、実施の形態5で説明するCPUを用いることができる。これにより、消費電力を十分に低減することができる。

【0515】

《記憶部212》

記憶部212は、例えば演算部211が実行するプログラム、初期情報、設定情報または画像等を記憶する機能を有する。

【0516】

具体的には、ハードディスク、フラッシュメモリまたは酸化物半導体を含むトランジスタを用いたメモリ等を用いることができる。

【0517】

《入出力インターフェース215、伝送路214》

入出力インターフェース215は端子または配線を備え、情報を供給し、情報を供給される機能を備える。例えば、伝送路214と電氣的に接続することができる。また、入出力装置220と電氣的に接続することができる。

【0518】

伝送路214は配線を備え、情報を供給し、情報を供給される機能を備える。例えば、入出力インターフェース215と電氣的に接続することができる。また、演算部211、記憶部212または入出力インターフェース215と電氣的に接続することができる。

【0519】

《入出力装置220》

10

20

30

40

50

入出力装置 220 は、表示部 230、入力部 240、検知部 250 または通信部 290 を備える。例えば、実施の形態 1 で説明する入出力装置を用いることができる。これにより、消費電力を低減することができる。

【0520】

《表示部 230》

表示部 230 は、表示領域 231 と、駆動回路 G D と、駆動回路 S D と、を有する（図 15（A）参照）。

【0521】

表示領域 231 は、行方向に配設される複数の画素 232（ $i, 1$ ）乃至 232（ i, n ）と、列方向に配設される複数の画素 232（ $1, j$ ）乃至 232（ m, j ）と、複数の画素 232（ $i, 1$ ）乃至 232（ i, n ）と電氣的に接続される走査線 G 1（ i ）および走査線 G 2（ i ）と、複数の画素 232（ $1, j$ ）乃至 232（ m, j ）と電氣的に接続される信号線 S 1（ j ）および信号線 S 2（ j ）と、を備える。なお、 i は 1 以上 m 以下の整数であり、 j は 1 以上 n 以下の整数であり、 m および n は 1 以上の整数である。

10

【0522】

なお、画素 232（ i, j ）は、走査線 G 1（ i ）、走査線 G 2（ i ）、信号線 S 1（ j ）信号線 S 2（ j ）、配線 A N O、配線 C S C O M、配線 V C O M 1 および配線 V C O M 2 と電氣的に接続される（図 15（C）参照）。

【0523】

また、表示部は、複数の駆動回路を有することができる。例えば、表示部 230 B は、駆動回路 G D A および駆動回路 G D B を有することができる（図 15（B）参照）。

20

【0524】

《駆動回路 G D》

駆動回路 G D は、制御情報に基づいて選択信号を供給する機能を有する。

【0525】

一例を挙げれば、制御情報に基づいて、30 Hz 以上、好ましくは 60 Hz 以上の頻度で一の走査線に選択信号を供給する機能を備える。これにより、動画像をなめらかに表示することができる。

【0526】

例えば、制御情報に基づいて、30 Hz 未満、好ましくは 1 Hz 未満より好ましくは一分に一回未満の頻度で一の走査線に選択信号を供給する機能を備える。これにより、フリッカーが抑制された状態で静止画像を表示することができる。

30

【0527】

また、例えば、複数の駆動回路を備える場合、駆動回路 G D A が選択信号を供給する頻度と、駆動回路 G D B が選択信号を供給する頻度を、異ならせることができる。具体的には、動画像を滑らかに表示する領域に、静止画像をフリッカーが抑制された状態で表示する領域より高い頻度で選択信号を供給することができる。

【0528】

《駆動回路 S D》

駆動回路 S D は、画像情報 V 1 に基づいて画像信号を供給する機能を有する。

40

【0529】

《画素 232（ i, j ）》

画素 232（ i, j ）は、第 1 の表示素子 235 L C および第 1 の表示素子 235 L C と重なる第 2 の表示素子 235 E L を備える。また、第 1 の表示素子 235 L C および第 2 の表示素子 235 E L を駆動する画素回路を備える（図 15（C）参照）。

【0530】

《第 1 の表示素子 235 L C》

例えば、光の反射または透過を制御する機能を備える表示素子を、第 1 の表示素子 235 L C に用いることができる。例えば、液晶素子と偏光板を組み合わせた構成またはシャッター方式の M E M S 表示素子等を用いることができる。反射型の表示素子を用いることに

50

より、表示パネルの消費電力を抑制することができる。具体的には、反射型の液晶表示素子を第1の表示素子235LCに用いることができる。

【0531】

第1の表示素子235LCは、第1電極と、第2電極と、液晶層と、を有する。液晶層は、第1電極および第2電極の間の電圧を用いて配向を制御することができる液晶材料を含む。例えば、液晶層の厚さ方向（縦方向ともいう）、縦方向と交差する方向（横方向または斜め方向ともいう）の電界を、液晶材料の配向を制御する電界に用いることができる。

【0532】

《第2の表示素子235EL》

例えば、光を射出する機能を備える表示素子を第2の表示素子235ELに用いることができる。具体的には、有機EL素子を用いることができる。

10

【0533】

具体的には、白色の光を射出する機能を備える有機EL素子を第2の表示素子235ELに用いることができる。または、青色の光、緑色の光または赤色の光を射出する有機EL素子を第2の表示素子235ELに用いることができる。

【0534】

《画素回路》

第1の表示素子235LCまたは第2の表示素子235ELを駆動する機能を備える回路を画素回路に用いることができる。

【0535】

スイッチ、トランジスタ、ダイオード、抵抗素子、インダクタまたは容量素子等を画素回路に用いることができる。

20

【0536】

例えば、単数または複数のトランジスタをスイッチに用いることができる。または、並列に接続された複数のトランジスタ、直列に接続された複数のトランジスタ、直列と並列が組み合わされて接続された複数のトランジスタを、一のスイッチに用いることができる。

【0537】

《トランジスタ》

例えば、同一の工程で形成することができる半導体膜を駆動回路および画素回路のトランジスタに用いることができる。

30

【0538】

例えば、ボトムゲート型のトランジスタまたはトップゲート型のトランジスタなどを用いることができる。

【0539】

ところで、例えば、アモルファスシリコンを半導体に用いるボトムゲート型のトランジスタの製造ラインは、酸化物半導体を半導体に用いるボトムゲート型のトランジスタの製造ラインに容易に改造できる。また、例えばポリシリコンを半導体に用いるトップゲート型の製造ラインは、酸化物半導体を半導体に用いるトップゲート型のトランジスタの製造ラインに容易に改造できる。

【0540】

例えば、14族の元素を含む半導体を用いるトランジスタを利用することができる。具体的には、シリコンを含む半導体を半導体膜に用いることができる。例えば、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを半導体膜に用いたトランジスタを用いることができる。

40

【0541】

なお、半導体にポリシリコンを用いるトランジスタの作製に要する温度は、半導体に単結晶シリコンを用いるトランジスタに比べて低い。

【0542】

また、ポリシリコンを半導体に用いるトランジスタの電界効果移動度は、アモルファスシリコンを半導体に用いるトランジスタに比べて高い。これにより、画素の開口率を向上す

50

ることができる。また、極めて高い精細度で設けられた画素と、ゲート駆動回路およびソース駆動回路を同一の基板上に形成することができる。その結果、電子機器を構成する部品数を低減することができる。

【0543】

また、ポリシリコンを半導体に用いるトランジスタの信頼性は、アモルファスシリコンを半導体に用いるトランジスタに比べて優れる。

【0544】

例えば、酸化物半導体を用いるトランジスタを利用することができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

10

【0545】

一例を挙げれば、オフ状態におけるリーク電流が、半導体膜にアモルファスシリコンを用いたトランジスタより小さいトランジスタを用いることができる。具体的には、半導体膜に酸化物半導体を用いたトランジスタを用いることができる。

【0546】

これにより、画素回路が画像信号を保持することができる時間を、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路が保持することができる時間より長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、

20

【0547】

また、例えば、化合物半導体を用いるトランジスタを利用することができる。具体的には、ガリウムヒ素を含む半導体を半導体膜に用いることができる。

【0548】

例えば、有機半導体を用いるトランジスタを利用することができる。具体的には、ポリアセン類またはグラフェンを含む有機半導体を半導体膜に用いることができる。

【0549】

《入力部240》

さまざまなヒューマンインターフェイス等を入力部240に用いることができる(図14(A)参照)。

30

【0550】

例えば、キーボード、マウス、タッチセンサ、マイクまたはカメラ等を入力部240に用いることができる。なお、表示部230に重なる領域を備えるタッチセンサを用いることができる。表示部230と表示部230に重なる領域を備えるタッチセンサを備える入出力装置を、タッチパネルとすることができる。

【0551】

例えば、使用者は、タッチパネルに触れた指をポインタに用いて様々なジェスチャー(タップ、ドラッグ、スワイプまたはピンチイン等)をすることができる。

【0552】

例えば、演算装置210は、タッチパネルに接触する指の位置または軌跡等の情報を解析し、解析結果が所定の条件を満たすとき、特定のジェスチャーが供給されたとすることができる。これにより、使用者は、所定のジェスチャーにあらかじめ関連付けられた所定の操作命令を、当該ジェスチャーを用いて供給できる。

40

【0553】

一例を挙げれば、使用者は、画像情報の表示位置を変更する「スクロール命令」を、タッチパネルに沿ってタッチパネルに接触する指を移動するジェスチャーを用いて供給できる。

【0554】

《検知部250》

50

検知部 250 は、周囲の状態を検知して情報 P2 を供給する機能を備える。具体的には、圧力情報等を供給できる。

【0555】

例えば、カメラ、加速度センサ、方位センサ、圧力センサ、温度センサ、湿度センサ、照度センサまたは GPS (Global positioning System) 信号受信回路等を、検知部 250 に用いることができる。

【0556】

例えば、検知部 250 の照度センサが検知した周囲の明るさを、演算装置 210 が、所定の照度と比較して十分に明るいと判断した場合、画像情報を第 1 の表示素子 235 LC を使用して表示する。または、薄暗いと判断した場合、画像情報を第 1 の表示素子 235 LC および第 2 の表示素子 235 EL を使用して表示する。または、暗いと判断した場合、画像情報を第 2 の表示素子 235 EL を使用して表示する。

10

【0557】

具体的には、反射型の液晶素子または / および有機 EL 素子を用いて、周囲の明るさに基づいて画像を表示する。

【0558】

これにより、例えば、外光の強い環境において反射型の表示素子を用い、薄暗い環境において自発光型の表示素子を用いて画像情報を表示することができる。その結果、消費電力が低減された、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

20

【0559】

例えば、環境光の色度を検出する機能を備えるセンサを検知部 250 に用いることができる。具体的には、CCD カメラ等を用いることができる。これにより、例えば、検知部 250 が検出した環境光の色度に基づいて、ホワイトバランスの偏りを補うことができる。

【0560】

具体的には、第 1 のステップにおいて、環境光のホワイトバランスの偏りを検知する。

【0561】

第 2 のステップにおいて、第 1 の表示素子を用いて環境光を反射して表示する画像に不足する色の光の強さを予測する。

【0562】

第 3 のステップにおいて、第 1 の表示素子を用いて環境光を反射し、第 2 の表示素子を用いて不足する色の光を補うように光を射出して、画像を表示する。

30

【0563】

これにより、ホワイトバランスが偏った環境光を第 1 の表示素子が反射する光と、第 2 の表示素子が射出する光を用いて、ホワイトバランスの偏りが補正された表示をすることができる。その結果、消費電力が低減された、またはホワイトバランスが整えられた画像を表示することができる、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0564】

《通信部 290》

通信部 290 は、ネットワークに情報を供給し、ネットワークから情報を取得する機能を備える。

40

【0565】

<プログラム>

図 16 を参照しながら、本発明の一態様を、本発明の一態様のプログラムを用いて説明する。

【0566】

図 16 (A) は、本発明の一態様のプログラムの主の処理を説明するフローチャートであり、図 16 (B) は、割り込み処理を説明するフローチャートである。

【0567】

50

本発明の一態様のプログラムは、下記のステップを有するプログラムである（図16（A）参照）。

【0568】

《第1のステップ》

第1のステップにおいて、設定を初期化する（図16（A）（S1）参照）。

【0569】

例えば、起動時に表示する所定の画像情報と、当該画像情報を表示する方法を特定する情報と、を記憶部212から取得する。具体的には、静止画像を所定の画像情報に用いることができる。また、動画像を用いる場合より低い頻度で画像情報を更新する方法を、画像情報を表示する方法に用いることができる。

10

【0570】

《第2のステップ》

第2のステップにおいて、割り込み処理を許可する（図16（A）（S2）参照）。なお、割り込み処理が許可された演算装置は、主の処理と並行して割り込み処理を行うことができる。割り込み処理から主の処理に復帰した演算装置は、割り込み処理をして得た結果を主の処理に反映することができる。

【0571】

なお、カウンタの値が初期値であるとき、演算装置に割り込み処理をさせ、割り込み処理から復帰する際に、カウンタを初期値以外の値としてもよい。これにより、プログラムを起動した後に常に割り込み処理をさせることができる。

20

【0572】

《第3のステップ》

第3のステップにおいて、第1のステップまたは割り込み処理において選択された、所定のモードで画像情報を表示する（図16（A）（S3）参照）。なお、モードは画像情報を表示する方法を特定する。

【0573】

例えば、第1のモードまたは第2のモードを選択することができる。

【0574】

《第1のモード》

具体的には、30Hz以上、好ましくは60Hz以上の頻度で一の走査線に選択信号を供給し、選択信号に基づいて表示をする方法を、第1のモードに用いることができる。

30

【0575】

30Hz以上、好ましくは60Hz以上の頻度で選択信号を供給すると、動画像の動きを滑らかに表示することができる。

【0576】

例えば、30Hz以上、好ましくは60Hz以上の頻度で画像を更新すると、使用者の操作に滑らかに追従するように変化する画像を、使用者が操作中の情報処理装置200に表示することができる。

【0577】

《第2のモード》

具体的には、30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で一の走査線に選択信号を供給し、選択信号に基づいて表示をする方法を、第2のモードに用いることができる。

40

【0578】

30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で選択信号を供給すると、フリッカーまたはちらつきが抑制された表示をすることができる。また、消費電力を低減することができる。

【0579】

ところで、例えば、発光素子を第2の表示素子に用いる場合、発光素子をパルス状に発光させて、画像情報を表示することができる。具体的には、パルス状に有機EL素子を発光

50

させて、その残光を表示に用いることができる。有機EL素子は優れた周波数特性を備えるため、発光素子を駆動する時間を短縮し、消費電力を低減することができる場合がある。または、発熱が抑制されるため、発光素子の劣化を軽減することができる場合がある。

【0580】

例えば、情報処理装置200を時計に用いる場合、1秒に一回の頻度または1分に一回の頻度で表示を更新することができる。

【0581】

《第4のステップ》

第4のステップにおいて、終了命令が供給された場合は第5のステップに進み、終了命令が供給されなかった場合は第3のステップに進むように選択する(図16(A)(S4)参照)。

10

【0582】

例えば、割り込み処理において供給された終了命令を用いてもよい。

【0583】

《第5のステップ》

第5のステップにおいて、終了する(図16(A)(S5)参照)。

【0584】

《割り込み処理》

割り込み処理は以下の第6のステップ乃至第8のステップを備える(図16(B)参照)

20

。

【0585】

《第6のステップ》

第6のステップにおいて、所定のイベントが供給された場合は、第7のステップに進み、所定のイベントが供給されなかった場合は、第8のステップに進む(図16(B)(S6)参照)。例えば、所定の期間に所定のイベントが供給されたか否かを条件に用いることができる。具体的には、5秒以下、1秒以下または0.5秒以下好ましくは0.1秒以下であって0秒より長い期間を所定の期間とすることができる。

【0586】

《第7のステップ》

第7のステップにおいて、モードを変更する(図16(B)(S7)参照)。具体的には、第1のモードを選択していた場合は、第2のモードを選択し、第2のモードを選択していた場合は、第1のモードを選択する。

30

【0587】

《第8のステップ》

第8のステップにおいて、割り込み処理を終了する(図16(B)(S8)参照)。

【0588】

《所定のイベント》

例えば、マウス等のポインティング装置を用いて供給する、「クリック」や「ドラッグ」等のイベント、指等をポインタに用いてタッチパネルに供給する、「タップ」、「ドラッグ」または「スワイプ」等のイベントを所定のイベントに用いることができる。

40

【0589】

例えば、ポインタが指し示すスライドバーの位置、スワイプの速度、ドラッグの速度等を用いて、所定のイベントに関連付けられた命令の引数を与えることができる。

【0590】

例えば、検知部250が検知した情報を設定された閾値と比較して、比較結果をイベントに用いることができる。

【0591】

具体的には、筐体に押し込むことができるように配設された竜頭または竜頭等と接する感圧検知器等を用いることができる(図14(B)参照)。

【0592】

50

具体的には、筐体に設けられた光電変換素子等を用いることができる（図14（C）参照）。

【0593】

《所定のイベントに関連付ける命令》

例えば、終了命令を、特定のイベントに関連付けることができる。

【0594】

例えば、表示されている一の画像情報から他の画像情報に表示を切り替える「ページめくり命令」を、所定のイベントに関連付けることができる。なお、「ページめくり命令」を実行する際に用いるページをめくる速度などを決定する引数を、所定のイベントを用いて与えることができる。

10

【0595】

例えば、一の画像情報の表示されている一部分の表示位置を移動して、一部分に連続する他の部分を表示する「スクロール命令」などを、所定のイベントに関連付けることができる。なお、「スクロール命令」を実行する際に用いる表示を移動する速度などを決定する引数を、所定のイベントを用いて与えることができる。

【0596】

例えば、画像情報を生成する命令などを、所定のイベントに関連付けることができる。なお、生成する画像の明るさを決定する引数を、検知部250が検知する環境の明るさに基づいて決定してもよい。

【0597】

例えば、プッシュ型のサービスを用いて配信される情報を、通信部290を用いて取得する命令などを、所定のイベントに関連付けることができる。なお、情報を取得する資格の有無の判断に、検知部250が検知する位置情報を用いてもよい。具体的には、特定の教室、学校、会議室、企業、建物等の内部または領域にいる場合に、情報を取得する資格を有すると判断してもよい（図14（C）参照）。例えば、学校または大学等の教室で配信される教材を受信して表示して、情報処理装置200を教科書等に用いることができる。または、企業等の会議室で配信される資料を受信して表示することができる。

20

【0598】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

30

【0599】

（実施の形態6）

本実施の形態では、電力が供給されない状況でも記憶内容の保持が可能で、かつ、書き込み回数にも制限が無い半導体装置（記憶装置）、およびそれを含むCPUについて説明する。本実施の形態で説明するCPUは、例えば、実施の形態6で説明する情報処理装置に用いる事が出来る。

【0600】

<記憶装置>

電力が供給されない状況でも記憶内容の保持が可能で、かつ、書き込み回数にも制限が無い半導体装置（記憶装置）の一例を図17に示す。なお、図17（B）は図17（A）を回路図で表したものである。

40

【0601】

図17（A）及び（B）に示す半導体装置は、第1の半導体材料を用いたトランジスタ3200と第2の半導体材料を用いたトランジスタ3300、および容量素子3400を有している。

【0602】

第1の半導体材料と第2の半導体材料は異なるエネルギーギャップを持つ材料とすることが好ましい。例えば、第1の半導体材料を酸化物半導体以外の半導体材料（シリコン（歪シリコン含む）、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウムヒ素、アルミニウムガリウムヒ素、インジウムリン、窒化ガリウム、有機半導体など）とし、第

50

2の半導体材料を酸化物半導体とすることができる。酸化物半導体以外の材料として単結晶シリコンなどを用いたトランジスタは、高速動作が容易である。一方で、酸化物半導体を用いたトランジスタは、オフ電流が低い。

【0603】

トランジスタ3300は、酸化物半導体を有する半導体層にチャネルが形成されるトランジスタである。トランジスタ3300は、オフ電流が小さいため、これを用いることにより長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作を必要としない、或いは、リフレッシュ動作の頻度が極めて少ない半導体記憶装置とすることが可能となるため、消費電力を十分に低減することができる。

【0604】

図17(B)において、第1の配線3001はトランジスタ3200のソース電極と電氣的に接続され、第2の配線3002はトランジスタ3200のドレイン電極と電氣的に接続されている。また、第3の配線3003はトランジスタ3300のソース電極またはドレイン電極の一方と電氣的に接続され、第4の配線3004はトランジスタ3300のゲート電極と電氣的に接続されている。そして、トランジスタ3200のゲート電極、およびトランジスタ3300のソース電極またはドレイン電極の他方は、容量素子3400の電極の一方と電氣的に接続され、第5の配線3005は容量素子3400の電極の他方と電氣的に接続されている。

【0605】

図17(A)に示す半導体装置では、トランジスタ3200のゲート電極の電位が保持可能という特徴を活かすことで、次のように、情報の書き込み、保持、読み出しが可能である。

【0606】

情報の書き込みおよび保持について説明する。まず、第4の配線3004の電位を、トランジスタ3300がオン状態となる電位にして、トランジスタ3300をオン状態とする。これにより、第3の配線3003の電位が、トランジスタ3200のゲート電極、および容量素子3400に与えられる。すなわち、トランジスタ3200のゲート電極には、所定の電荷が与えられる(書き込み)。ここでは、異なる二つの電位レベルを与える電荷(以下Lowレベル電荷、Highレベル電荷という)のいずれかが与えられるものとする。その後、第4の配線3004の電位を、トランジスタ3300がオフ状態となる電位にして、トランジスタ3300をオフ状態とすることにより、トランジスタ3200のゲート電極に与えられた電荷が保持される(保持)。

【0607】

トランジスタ3300のオフ電流は極めて小さいため、トランジスタ3200のゲート電極の電荷は長時間にわたって保持される。

【0608】

次に情報の読み出しについて説明する。第1の配線3001に所定の電位(定電位)を与えた状態で、第5の配線3005に適切な電位(読み出し電位)を与えると、トランジスタ3200のゲート電極に保持された電荷量に応じて、第2の配線3002は異なる電位をとる。一般に、トランジスタ3200をnチャンネル型とすると、トランジスタ3200のゲート電極にHighレベル電荷が与えられている場合の見かけのしきい値 V_{th_H} は、トランジスタ3200のゲート電極にLowレベル電荷が与えられている場合の見かけのしきい値 V_{th_L} より低くなるためである。ここで、見かけのしきい値電圧とは、トランジスタ3200を「オン状態」とするために必要な第5の配線3005の電位をいうものとする。したがって、第5の配線3005の電位を V_{th_H} と V_{th_L} の間の電位 V_0 とすることにより、トランジスタ3200のゲート電極に与えられた電荷を判別できる。例えば、書き込みにおいて、Highレベル電荷が与えられていた場合には、第5の配線3005の電位が $V_0 (> V_{th_H})$ となれば、トランジスタ3200は「オン状態」となる。Lowレベル電荷が与えられていた場合には、第5の配線3005の電位が $V_0 (< V_{th_L})$ となっても、トランジスタ3200は「オフ状態」のままであ

10

20

30

40

50

る。このため、第2の配線3002の電位を判別することで、保持されている情報を読み出すことができる。

【0609】

なお、メモリセルをアレイ状に配置して用いる場合、所望のメモリセルの情報のみを読み出せることが必要になる。例えば、情報を読み出さないメモリセルにおいては、ゲート電極に与えられている電位にかかわらずトランジスタ3200が「オフ状態」となるような電位、つまり、 V_{th_H} より小さい電位を第5の配線3005に与えることで所望のメモリセルの情報のみを読み出せる構成とすればよい。または、情報を読み出さないメモリセルにおいては、ゲート電極に与えられている電位にかかわらず、トランジスタ3200が「オン状態」となるような電位、つまり、 V_{th_L} より大きい電位を第5の配線3005に与えることで所望のメモリセルの情報のみを読み出せる構成とすればよい。

10

【0610】

図17(C)に示す半導体装置は、トランジスタ3200を設けていない点で図17(A)と相違している。この場合も上記と同様の動作により情報の書き込みおよび保持動作が可能である。

【0611】

次に、図17(C)に示す半導体装置の情報の読み出しについて説明する。トランジスタ3300がオン状態となると、浮遊状態である第3の配線3003と容量素子3400とが導通し、第3の配線3003と容量素子3400の間で電荷が再分配される。その結果、第3の配線3003の電位が変化する。第3の配線3003の電位の変化量は、容量素子3400の電極の一方の電位（または容量素子3400に蓄積された電荷）によって、異なる値をとる。

20

【0612】

例えば、容量素子3400の電極の一方の電位を V 、容量素子3400の容量を C 、第3の配線3003が有する容量成分を C_B 、電荷が再分配される前の第3の配線3003の電位を V_{B0} とすると、電荷が再分配された後の第3の配線3003の電位は、 $(C_B \times V_{B0} + C \times V) / (C_B + C)$ となる。従って、メモリセルの状態として、容量素子3400の電極の一方の電位が V_1 と V_0 ($V_1 > V_0$)の2状態をとるとすると、電位 V_1 を保持している場合の第3の配線3003の電位 ($= (C_B \times V_{B0} + C \times V_1) / (C_B + C)$) は、電位 V_0 を保持している場合の第3の配線3003の電位 ($= (C_B \times V_{B0} + C \times V_0) / (C_B + C)$) よりも高くなることがわかる。

30

【0613】

そして、第3の配線3003の電位を所定の電位と比較することで、情報を読み出すことができる。

【0614】

この場合、メモリセルを駆動させるための駆動回路に上記第1の半導体材料が適用されたトランジスタを用い、トランジスタ3300として第2の半導体材料が適用されたトランジスタを駆動回路上に積層して設ける構成とすればよい。

【0615】

本実施の形態に示す半導体装置では、チャンネル形成領域に酸化物半導体を用いたオフ電流の極めて小さいトランジスタを適用することで、極めて長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作が不要となるか、または、リフレッシュ動作の頻度を極めて低くすることが可能となるため、消費電力を十分に低減することができる。また、電力の供給がない場合（ただし、電位は固定されていることが望ましい）であっても、長期にわたって記憶内容を保持することが可能である。

40

【0616】

また、本実施の形態に示す半導体装置では、情報の書き込みに高い電圧を必要とせず、素子の劣化の問題もない。例えば、従来の不揮発性メモリのように、フローティングゲートへの電子の注入や、フローティングゲートからの電子の引き抜きを行う必要がないため、ゲート絶縁膜の劣化といった問題が全く生じない。すなわち、本実施の形態に示す半導体

50

装置では、従来の不揮発性メモリで問題となっている書き換え可能回数に制限はなく、信頼性が飛躍的に向上する。さらに、トランジスタのオン状態、オフ状態によって、情報の書き込みが行われるため、高速な動作も容易に実現しうる。

【0617】

なお、上記の記憶装置は、例えば、CPU (Central Processing Unit) の他に、DSP (Digital Signal Processor)、カスタムLSI、PLD (Programmable Logic Device) 等のLSI、RF-ID (Radio Frequency Identification) にも応用可能である。

【0618】

<CPU>

図18に示す半導体装置1400は、CPUコア1401、パワーマネジメントユニット1421および周辺回路1422を有する。パワーマネジメントユニット1421は、パワーコントローラ1402、およびパワースイッチ1403を有する。周辺回路1422は、キャッシュメモリを有するキャッシュ1404、バスインターフェース (BUS I/F) 1405、及びデバッグインターフェース (Debug I/F) 1406を有する。CPUコア1401は、データバス1423、制御装置1407、PC (プログラムカウンタ) 1408、パイプラインレジスタ1409、パイプラインレジスタ1410、ALU (Arithmetic logic unit) 1411、及びレジスタファイル1412を有する。CPUコア1401と、キャッシュ1404等の周辺回路1422とのデータのやり取りは、データバス1423を介して行われる。

【0619】

半導体装置 (セル) は、パワーコントローラ1402、制御装置1407をはじめ、多くの論理回路に適用することができる。特に、スタンダードセルを用いて構成することができる全ての論理回路に適用することができる。その結果、小型の半導体装置1400を提供できる。また、消費電力低減することが可能な半導体装置1400を提供できる。また、動作速度を向上することが可能な半導体装置1400を提供できる。また、電源電圧の変動を低減することが可能な半導体装置1400を提供できる。

【0620】

半導体装置 (セル) に、pチャネル型Siトランジスタと、先の実施の形態に記載の酸化物半導体 (好ましくはIn、Ga、及びZnを含む酸化物) をチャネル形成領域に含むトランジスタとを用い、該半導体装置 (セル) を半導体装置1400に適用することで、小型の半導体装置1400を提供できる。また、消費電力低減することが可能な半導体装置1400を提供できる。また、動作速度を向上することが可能な半導体装置1400を提供できる。特に、Siトランジスタはpチャネル型のみとすることで、製造コストを低く抑えることができる。

【0621】

制御装置1407は、PC 1408、パイプラインレジスタ1409、パイプラインレジスタ1410、ALU 1411、レジスタファイル1412、キャッシュ1404、バスインターフェース1405、デバッグインターフェース1406、及びパワーコントローラ1402の動作を統括的に制御することで、入力されたアプリケーションなどのプログラムに含まれる命令をデコードし、実行する機能を有する。

【0622】

ALU 1411は、四則演算、論理演算などの各種演算処理を行う機能を有する。

【0623】

キャッシュ1404は、使用頻度の高いデータを一時的に記憶しておく機能を有する。PC 1408は、次に実行する命令のアドレスを記憶する機能を有するレジスタである。なお、図18では図示していないが、キャッシュ1404には、キャッシュメモリの動作を制御するキャッシュコントローラが設けられている。

【0624】

10

20

30

40

50

パイプラインレジスタ 1409 は、命令データを一時的に記憶する機能を有するレジスタである。

【0625】

レジスタファイル 1412 は、汎用レジスタを含む複数のレジスタを有しており、メインメモリから読み出されたデータ、または ALU 1411 の演算処理の結果得られたデータ、などを記憶することができる。

【0626】

パイプラインレジスタ 1410 は、ALU 1411 の演算処理に利用するデータ、または ALU 1411 の演算処理の結果得られたデータなどを一時的に記憶する機能を有するレジスタである。

10

【0627】

バスインターフェース 1405 は、半導体装置 1400 と半導体装置 1400 の外部にある各種装置との間におけるデータの経路としての機能を有する。デバッグインターフェース 1406 は、デバッグの制御を行うための命令を半導体装置 1400 に入力するための信号の経路としての機能を有する。

【0628】

パワースイッチ 1403 は、半導体装置 1400 が有する、パワーコントローラ 1402 以外の各種回路への、電源電圧の供給を制御する機能を有する。上記各種回路は、幾つかのパワードメインにそれぞれ属しており、同一のパワードメインに属する各種回路は、パワースイッチ 1403 によって電源電圧の供給の有無が制御される。また、パワーコントローラ 1402 はパワースイッチ 1403 の動作を制御する機能を有する。

20

【0629】

上記構成を有する半導体装置 1400 は、パワーゲーティングを行うことが可能である。パワーゲーティングの動作の流れについて、一例を挙げて説明する。

【0630】

まず、CPUコア 1401 が、電源電圧の供給を停止するタイミングを、パワーコントローラ 1402 のレジスタに設定する。次いで、CPUコア 1401 からパワーコントローラ 1402 へ、パワーゲーティングを開始する旨の命令を送る。次いで、半導体装置 1400 内に含まれる各種レジスタとキャッシュ 1404 が、データの退避を開始する。次いで、半導体装置 1400 が有するパワーコントローラ 1402 以外の各種回路への電源電圧の供給が、パワースイッチ 1403 により停止される。次いで、割込み信号がパワーコントローラ 1402 に入力されることで、半導体装置 1400 が有する各種回路への電源電圧の供給が開始される。なお、パワーコントローラ 1402 にカウンタを設けておき、電源電圧の供給が開始されるタイミングを、割込み信号の入力に依らずに、当該カウンタを用いて決めるようにしてもよい。次いで、各種レジスタとキャッシュ 1404 が、データの復帰を開始する。次いで、制御装置 1407 における命令の実行が再開される。

30

【0631】

このようなパワーゲーティングは、プロセッサ全体、もしくはプロセッサを構成する一つ、または複数の論理回路において行うことができる。また、短い時間でも電源の供給を停止することができる。このため、空間的に、あるいは時間的に細かい粒度で消費電力の削減を行うことができる。

40

【0632】

パワーゲーティングを行う場合、CPUコア 1401 や周辺回路 1422 が保持する情報を短期間に退避できることが好ましい。そうすることで、短期間に電源のオンオフが可能となり、省電力の効果が大きくなる。

【0633】

CPUコア 1401 や周辺回路 1422 が保持する情報を短期間に退避するためには、フリップフロップ回路がその回路内でデータ退避できることが好ましい（バックアップ可能なフリップフロップ回路と呼ぶ）。また、SRAMセルがセル内でデータ退避できることが好ましい（バックアップ可能なSRAMセルと呼ぶ）。バックアップ可能なフリップフ

50

ロップ回路やSRAMセルは、酸化物半導体（好ましくはIn、Ga、及びZnを含む酸化物）をチャンネル形成領域に含むトランジスタを有することが好ましい。その結果、トランジスタが低いオフ電流を有することで、バックアップ可能なフリップフロップ回路やSRAMセルは長期間電源供給なしに情報を保持することができる。また、トランジスタが高速なスイッチング速度を有することで、バックアップ可能なフリップフロップ回路やSRAMセルは短期間のデータ退避および復帰が可能となる場合がある。

【0634】

バックアップ可能なフリップフロップ回路の例について、図19を用いて説明する。

【0635】

図19に示す半導体装置1500は、バックアップ可能なフリップフロップ回路の一例である。半導体装置1500は、第1の記憶回路1501と、第2の記憶回路1502と、第3の記憶回路1503と、読み出し回路1504と、を有する。半導体装置1500には、電位V1と電位V2の電位差が、電源電圧として供給される。電位V1と電位V2は一方がハイレベルであり、他方がローレベルである。以下、電位V1がローレベル、電位V2がハイレベルの場合を例に挙げて、半導体装置1500の構成例について説明するものとする。

10

【0636】

第1の記憶回路1501は、半導体装置1500に電源電圧が供給されている期間において、データを含む信号Dが入力されると、当該データを保持する機能を有する。そして、半導体装置1500に電源電圧が供給されている期間において、第1の記憶回路1501からは、保持されているデータを含む信号Qが出力される。一方、第1の記憶回路1501は、半導体装置1500に電源電圧が供給されていない期間においては、データを保持することができない。すなわち、第1の記憶回路1501は、揮発性の記憶回路と呼ぶことができる。

20

【0637】

第2の記憶回路1502は、第1の記憶回路1501に保持されているデータを読み込んで記憶する（あるいは退避する）機能を有する。第3の記憶回路1503は、第2の記憶回路1502に保持されているデータを読み込記憶する（あるいは退避する）機能を有する。読み出し回路1504は、第2の記憶回路1502または第3の記憶回路1503に保持されたデータを読み出して第1の記憶回路1501に記憶する（あるいは復帰する）機能を有する。

30

【0638】

特に、第3の記憶回路1503は、半導体装置1500に電源電圧が供給されてない期間においても、第2の記憶回路1502に保持されているデータを読み込記憶する（あるいは退避する）機能を有する。

【0639】

図19に示すように、第2の記憶回路1502はトランジスタ1512と容量素子1519とを有する。第3の記憶回路1503はトランジスタ1513と、トランジスタ1515と、容量素子1520とを有する。読み出し回路1504はトランジスタ1510と、トランジスタ1518と、トランジスタ1509と、トランジスタ1517と、を有する。

40

【0640】

トランジスタ1512は、第1の記憶回路1501に保持されているデータに応じた電荷を、容量素子1519に充放電する機能を有する。トランジスタ1512は、第1の記憶回路1501に保持されているデータに応じた電荷を容量素子1519に対して高速に充放電できることが望ましい。具体的には、トランジスタ1512が、結晶性を有するシリコン（好ましくは多結晶シリコン、更に好ましくは単結晶シリコン）をチャンネル形成領域に含むことが望ましい。

【0641】

トランジスタ1513は、容量素子1519に保持されている電荷に従って導通状態また

50

は非導通状態が選択される。トランジスタ1515は、トランジスタ1513が導通状態であるときに、配線1544の電位に応じた電荷を容量素子1520に充放電する機能を有する。トランジスタ1515は、オフ電流が著しく小さいことが望ましい。具体的には、トランジスタ1515が、酸化物半導体（好ましくはIn、Ga、及びZnを含む酸化物）をチャンネル形成領域に含むことが望ましい。

【0642】

各素子の接続関係を具体的に説明すると、トランジスタ1512のソース及びドレインの一方は、第1の記憶回路1501に接続されている。トランジスタ1512のソース及びドレインの他方は、容量素子1519の一方の電極、トランジスタ1513のゲート、及びトランジスタ1518のゲートに接続されている。容量素子1519の他方の電極は、配線1542に接続されている。トランジスタ1513のソース及びドレインの一方は、配線1544に接続されている。トランジスタ1513のソース及びドレインの他方は、トランジスタ1515のソース及びドレインの一方に接続されている。トランジスタ1515のソース及びドレインの他方は、容量素子1520の一方の電極、及びトランジスタ1510のゲートに接続されている。容量素子1520の他方の電極は、配線1543に接続されている。トランジスタ1510のソース及びドレインの一方は、配線1541に接続されている。トランジスタ1510のソース及びドレインの他方は、トランジスタ1518のソース及びドレインの一方に接続されている。トランジスタ1518のソース及びドレインの他方は、トランジスタ1509のソース及びドレインの一方に接続されている。トランジスタ1509のソース及びドレインの他方は、トランジスタ1517のソース及びドレインの一方、及び第1の記憶回路1501に接続されている。トランジスタ1517のソース及びドレインの他方は、配線1540に接続されている。また、図19においては、トランジスタ1509のゲートは、トランジスタ1517のゲートと接続されているが、トランジスタ1509のゲートは、必ずしもトランジスタ1517のゲートと接続されていなくてもよい。

10

20

【0643】

トランジスタ1515に先の実施の形態で例示したトランジスタを適用することができる。トランジスタ1515のオフ電流が小さいために、半導体装置1500は、長期間電源供給なしに情報を保持することができる。トランジスタ1515のスイッチング特性が良好であるために、半導体装置1500は、高速のバックアップとリカバリを行うことができる。

30

【0644】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせることで実施することができる。

【0645】

(実施の形態7)

本実施の形態では、本発明の一態様の表示パネルを有する表示モジュール及び電子機器について、図20を用いて説明を行う。

【0646】

図20(A)乃至図20(G)は、電子機器を示す図である。これらの電子機器は、筐体5000、表示部5001、スピーカ5003、LEDランプ5004、操作キー5005（電源スイッチ、又は操作スイッチを含む）、接続端子5006、センサ5007（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にいたり又は赤外線を測定する機能を含むもの）、マイクロフォン5008、等を有することができる。

40

【0647】

図20(A)はモバイルコンピュータであり、上述したものの他に、スイッチ5009、赤外線ポート5010、等を有することができる。図20(B)は記録媒体を備えた携帯型の画像再生装置（たとえば、DVD再生装置）であり、上述したものの他に、第2表示

50

部 5 0 0 2、記録媒体読込部 5 0 1 1、等を有することができる。図 2 0 (C) はゴーグル型ディスプレイであり、上述したものの他に、第 2 表示部 5 0 0 2、支持部 5 0 1 2、イヤホン 5 0 1 3、等を有することができる。図 2 0 (D) は携帯型遊技機であり、上述したものの他に、記録媒体読込部 5 0 1 1、等を有することができる。図 2 0 (E) はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ 5 0 1 4、シャッターボタン 5 0 1 5、受像部 5 0 1 6、等を有することができる。図 2 0 (F) は携帯型遊技機であり、上述したものの他に、第 2 表示部 5 0 0 2、記録媒体読込部 5 0 1 1、等を有することができる。図 2 0 (G) は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器 5 0 1 7、等を有することができる。

【 0 6 4 8 】

図 2 0 (A) 乃至図 2 0 (G) に示す電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図 2 0 (A) 乃至図 2 0 (G) に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

【 0 6 4 9 】

図 2 0 (H) は、スマートウォッチであり、筐体 7 3 0 2、表示パネル 7 3 0 4、操作ボタン 7 3 1 1、7 3 1 2、接続端子 7 3 1 3、バンド 7 3 2 1、留め金 7 3 2 2、等を有する。

【 0 6 5 0 】

ベゼル部分を兼ねる筐体 7 3 0 2 に搭載された表示パネル 7 3 0 4 は、非矩形形状の表示領域を有している。なお、表示パネル 7 3 0 4 としては、矩形形状の表示領域としてもよい。表示パネル 7 3 0 4 は、時刻を表すアイコン 7 3 0 5、その他のアイコン 7 3 0 6 等を表示することができる。

【 0 6 5 1 】

なお、図 2 0 (H) に示すスマートウォッチは、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。

【 0 6 5 2 】

また、筐体 7 3 0 2 の内部に、スピーカ、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン等を有することができる。なお、スマートウォッチは、発光素子その表示パネル 7 3 0 4 に用いることにより作製することができる。

【 0 6 5 3 】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み

10

20

30

40

50

合わせて実施することができる。

【0654】

(実施の形態8)

本実施の形態では、本発明の一態様の表示パネルについて、図23乃至図26を参照しながら説明する。

【0655】

図23は、本発明の一態様の表示パネルの構成を説明する図である。図23(A)は、本発明の一態様の表示パネルの構成を説明する投影図であり、図23(B)は画素の構成を説明する断面図である。

【0656】

図24は、本発明の一態様の表示パネルの作製方法を説明するフロー図である。

【0657】

図25および図26は、本発明の一態様の表示パネルの作製方法を説明する断面図である。

【0658】

<表示パネルの構成例>

本実施の形態で説明する表示パネル700は、基板570と、基板770と、表示領域231と、機能層520と、を有する(図23(A)参照)。なお、可撓性を備える材料を、基板570および基板770に用いることができる。

【0659】

基板570は、基板770の一方の面に対向する面を備える。

【0660】

表示領域231は基板770の他方の面に形成され、表示領域231は可展面231DSを備え、表示領域231は画素702(i, j)を備える。

【0661】

画素702(i, j)は、画素回路530(i, j)および表示素子750(i, j)を備える(図23(B)参照)。なお、表示素子550(i, j)を備えることもできる。

【0662】

画素回路530(i, j)は、表示素子750(i, j)と電気的に接続される。

【0663】

機能層520は基板570および基板770に挟まれる領域を備え、機能層520は画素回路530(i, j)を備える。

【0664】

表示素子750(i, j)は液晶材料を含む層753を備え、液晶材料を含む層753は機能層520および基板770の間に挟まれる領域を備える。

【0665】

また、本発明の一態様の表示パネルは、機能膜770Pを有する。

【0666】

機能膜770Pは画素702(i, j)と重なる領域を備える。機能膜770Pは、第1の領域PL1および第2の領域PL2を備える。

【0667】

第1の領域PL1は、第1の表示素子750(i, j)と重なる領域を備える。

【0668】

第2の領域PL2は第2の表示素子550(i, j)と重なる領域を備え、第2の領域PL2は第1の領域PL1より偏りが小さい光を透過する機能を備える。なお、例えば、偏光度が小さい光は偏りが小さい光であり、偏光度が大きい光は偏りが大きい光である。例えば、偏光板を通過した偏光度が大きい光は、偏りが大きい光である。例えば、第1の領域PL1は所定の方向の偏光を選択的に透過する機能を備え、第2の領域PL2は第1の領域PL1に比べて様々な光を透過する機能を備える。

【0669】

10

20

30

40

50

< 表示パネルの作製方法 >

本実施の形態で説明する表示パネルの作製方法は、以下のステップを有する。

【0670】

《第1のステップ》

第1のステップにおいて、第1の工程用基板11および基板570を、第1の粘着層12を用いて貼り合わせる(図24(V1)および図25(A)参照)。例えば、剛性が基板570より高い材料を第1の工程用基板11に用いる。なお、あらかじめ機能層520が形成された基板を、基板570に用いることができる。

【0671】

例えば、厚さ0.7mmの無アルカリガラス基板を、第1の工程用基板11に用いることができる。また、可撓性を備える樹脂フィルムを基板570に用いることができる。また、自己融着性のシリコン樹脂を、第1の粘着層12に用いることができる。これにより、可撓性を備える基板570の見かけ上の剛性を高めることができる。または、可撓性を備える基板570の工程中の取り扱いを、容易にすることができる。

10

【0672】

《第2のステップ》

第2のステップにおいて、第2の工程用基板21および基板770を、第2の粘着層22を用いて貼り合わせる(図24(V2)および図25(B)参照)。例えば、剛性が基板770より高い材料を第2の工程用基板21に用いる。

【0673】

例えば、厚さ0.7mmの無アルカリガラス基板を、第2の工程用基板21に用いることができる。また、可撓性を備える樹脂フィルムを基板770に用いることができる。また、自己融着性のシリコン樹脂を、第2の粘着層22に用いることができる。これにより、可撓性を備える基板770の見かけ上の剛性を高めることができる。または、可撓性を備える基板770の工程中の取り扱いを、容易にすることができる。

20

【0674】

《第3のステップ》

第3のステップにおいて、配向膜AF1を機能層520上に形成し、例えば、ラビング装置37を用いて配向する(図24(V3)および図25(C1)参照)。また、配向膜AF2を基板770上に形成し、例えば、ラビング装置37を用いて配向する(図24(V3)および図25(C2)参照)。

30

【0675】

《第4のステップ》

第4のステップにおいて、封止材705を形成する(図24(V4)および図25(D)参照)。例えば、紫外線硬化樹脂をディスペンサー38Aを用いて吐出して、所望の形状に形成する。

【0676】

《第5のステップ》

第5のステップにおいて、液晶材料を含む層753を、基板570、基板770および封止材705で囲まれた領域に形成する(図24(V5)および図25(E)参照)。例えば、封止材705が形成された機能層520に、ディスペンサー38を用いて液晶を含む材料を滴下する。その後、封止材705を用いて、基板570および基板770を貼り合わせる。

40

【0677】

《第6のステップ》

第6のステップにおいて、第1の工程用基板11および第1の粘着層12を、基板570から分離する(図24(V6)および図26(A)参照)。

【0678】

《第7のステップ》

第7のステップにおいて、第2の工程用基板21および第2の粘着層22を、基板770

50

から分離する（図24（V7）および図26（B）参照）。

【0679】

なお、基板770に余分な部分があれば切除し、端子部を露出させる（図24（V7）および図26（C）参照）。本実施の形態で説明する表示パネルの作製方法を用いると、可撓性を備える基板の間に表示素子を作製することができる。または、表示領域を曲げることができる表示パネルを作製することができる。または、表示領域が可展面を備える表示パネルを作製することができる。

【0680】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

10

【0681】

例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

【0682】

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

20

【0683】

XとYとが直接的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）を介さずに、XとYとが、接続されている場合である。

【0684】

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

30

【0685】

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフト回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

40

【0686】

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYと

50

が電氣的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とが、本明細書等を開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等を開示されているものとする。

【0687】

なお、例えば、トランジスタのソース（又は第1の端子など）が、Z1を介して（又は介さず）、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2を介して（又は介さず）、Yと電氣的に接続されている場合や、トランジスタのソース（又は第1の端子など）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合には、以下のように表現することが出来る。

10

【0688】

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

20

30

【0689】

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース（又は第1の端子など）からトランジスタのドレイン（又は第2の端子など）への電氣的パスであり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは

40

50

、第4の電気的パスを有しておらず、前記第4の電気的パスは、トランジスタのドレイン（又は第2の端子など）からトランジスタのソース（又は第1の端子など）への電気的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

【0690】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

10

【0691】

なお、回路図上は独立している構成要素同士が電気的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電気的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【符号の説明】

【0692】

A F 1	配向膜	20
A F 2	配向膜	
A N O	配線	
B R	導電膜	
C 1	容量素子	
C 2	容量素子	
C F 1	着色膜	
C L (g)	制御線	
C S C O M	配線	
D C	検知回路	
F P C 1	フレキシブルプリント基板	30
F P C 2	フレキシブルプリント基板	
G D	駆動回路	
G D A	駆動回路	
G D B	駆動回路	
G 1	走査線	
G 2	走査線	
K B 1	構造体	
M	トランジスタ	
M B	トランジスタ	
M D	トランジスタ	40
M D B	トランジスタ	
M L (h)	信号線	
O S C	発振回路	
P 1	位置情報	
P 2	情報	
P L 1	領域	
P L 2	領域	
P L 2 B	領域	
S 1 (j)	信号線	
S 2 (j)	信号線	50

S D	駆動回路	
S W 1	スイッチ	
S W 1 B	スイッチ	
S W 2	スイッチ	
V 1	画像情報	
V C O M 1	配線	
V C O M 2	配線	
1 1	工程用基板	
1 2	粘着層	
2 1	工程用基板	10
2 2	粘着層	
5 1	粘着層	
5 2	セパレータ	
5 3	レジストマスク	
1 0 0	トランジスタ	
1 0 2	基板	
1 0 4	導電膜	
1 0 6	絶縁膜	
1 0 7	絶縁膜	
1 0 8	酸化物半導体膜	20
1 0 8 a	酸化物半導体膜	
1 0 8 b	酸化物半導体膜	
1 0 8 c	酸化物半導体膜	
1 1 2 a	導電膜	
1 1 2 b	導電膜	
1 1 4	絶縁膜	
1 1 6	絶縁膜	
1 1 8	絶縁膜	
1 2 0 a	導電膜	
1 2 0 b	導電膜	30
2 0 0	情報処理装置	
2 1 0	演算装置	
2 1 1	演算部	
2 1 2	記憶部	
2 1 4	伝送路	
2 1 5	入出力インターフェース	
2 2 0	入出力装置	
2 3 0	表示部	
2 3 0 B	表示部	
2 3 1	表示領域	40
2 3 2	画素	
2 3 5 E L	表示素子	
2 3 5 L C	表示素子	
2 4 0	入力部	
2 5 0	検知部	
2 9 0	通信部	
5 0 1 C	絶縁膜	
5 0 4	導電膜	
5 0 5	接合層	
5 0 6	絶縁膜	50

5 0 8	半 導 体 膜	
5 0 8 A	領 域	
5 0 8 B	領 域	
5 0 8 C	領 域	
5 1 1 B	導 電 膜	
5 1 1 C	導 電 膜	
5 1 1 D	配 線	
5 1 2 A	導 電 膜	
5 1 2 B	導 電 膜	
5 1 6	絶 縁 膜	10
5 1 8	絶 縁 膜	
5 1 9 B	端 子	
5 1 9 C	端 子	
5 1 9 D	端 子	
5 1 9 E	端 子	
5 2 0	機 能 層	
5 2 1	絶 縁 膜	
5 2 2	接 続 部	
5 2 4	導 電 膜	
5 2 8	絶 縁 膜	20
5 3 0	画 素 回 路	
5 5 0	表 示 素 子	
5 5 1	電 極	
5 5 2	電 極	
5 5 3	層	
5 7 0	基 板	
5 9 1 A	開 口 部	
5 9 1 B	開 口 部	
5 9 1 C	開 口 部	
7 0 0	表 示 パ ネ ル	30
7 0 0 T P A	入 出 力 装 置	
7 0 0 T P B	入 出 力 装 置	
7 0 0 T P C	入 出 力 装 置	
7 0 2	画 素	
7 0 5	封 止 材	
7 0 6	絶 縁 膜	
7 0 9	接 合 層	
7 1 0	基 板	
7 1 9	端 子	
7 2 0	機 能 層	40
7 5 0	表 示 素 子	
7 5 1	電 極	
7 5 1 H	開 口 部	
7 5 2	電 極	
7 5 2 C	電 極	
7 5 3	層	
7 7 0	基 板	
7 7 0 A	保 護 膜	
7 7 0 B	保 護 膜	
7 7 0 D	機 能 膜	50

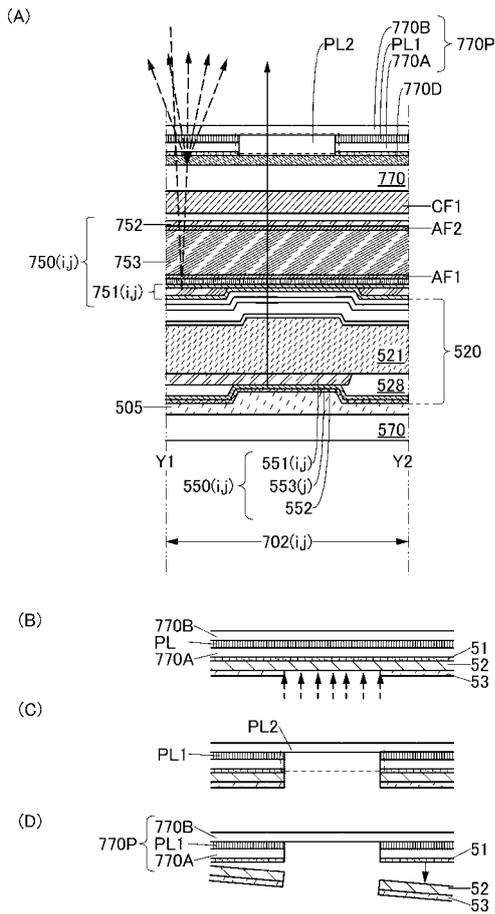
770P	機能膜	
770PB	機能膜	
771	絶縁膜	
775	検知素子	
1400	半導体装置	
1401	CPUコア	
1402	パワーコントローラ	
1403	パワースイッチ	
1404	キャッシュ	
1405	バスインターフェース	10
1406	デバッグインターフェース	
1407	制御装置	
1408	PC	
1409	パイプラインレジスタ	
1410	パイプラインレジスタ	
1411	ALU	
1412	レジスタファイル	
1421	パワーマネージメントユニット	
1422	周辺回路	
1423	データバス	20
1500	半導体装置	
1501	記憶回路	
1502	記憶回路	
1503	記憶回路	
1504	回路	
1509	トランジスタ	
1510	トランジスタ	
1512	トランジスタ	
1513	トランジスタ	
1515	トランジスタ	30
1517	トランジスタ	
1518	トランジスタ	
1519	容量素子	
1520	容量素子	
1540	配線	
1541	配線	
1542	配線	
1543	配線	
1544	配線	
3001	配線	40
3002	配線	
3003	配線	
3004	配線	
3005	配線	
3200	トランジスタ	
3300	トランジスタ	
3400	容量素子	
5000	筐体	
5001	表示部	
5002	表示部	50

- 5 0 0 3 スピーカ
- 5 0 0 4 LEDランプ
- 5 0 0 5 操作キー
- 5 0 0 6 接続端子
- 5 0 0 7 センサ
- 5 0 0 8 マイクロフォン
- 5 0 0 9 スイッチ
- 5 0 1 0 赤外線ポート
- 5 0 1 1 記録媒体読込部
- 5 0 1 2 支持部
- 5 0 1 3 イヤホン
- 5 0 1 4 アンテナ
- 5 0 1 5 シャッターボタン
- 5 0 1 6 受像部
- 5 0 1 7 充電器
- 7 3 0 2 筐体
- 7 3 0 4 表示パネル
- 7 3 0 5 アイコン
- 7 3 0 6 アイコン
- 7 3 1 1 操作ボタン
- 7 3 1 2 操作ボタン
- 7 3 1 3 接続端子
- 7 3 2 1 バンド
- 7 3 2 2 留め金

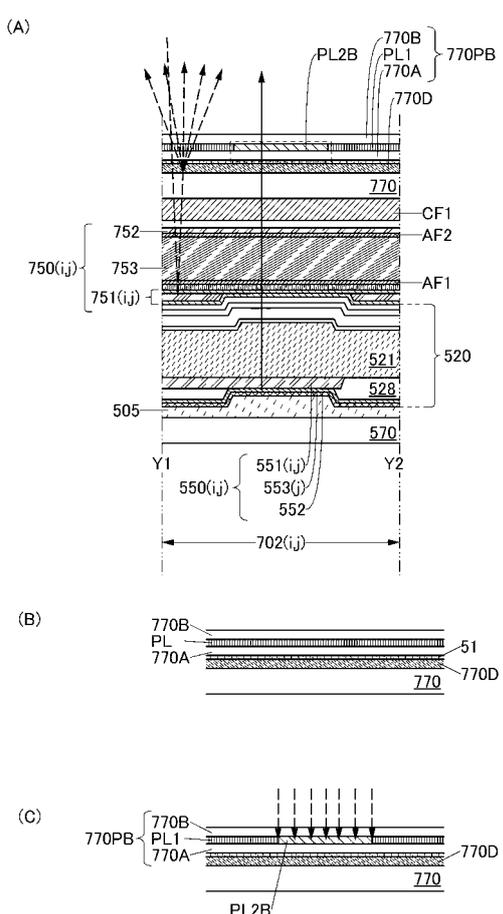
10

20

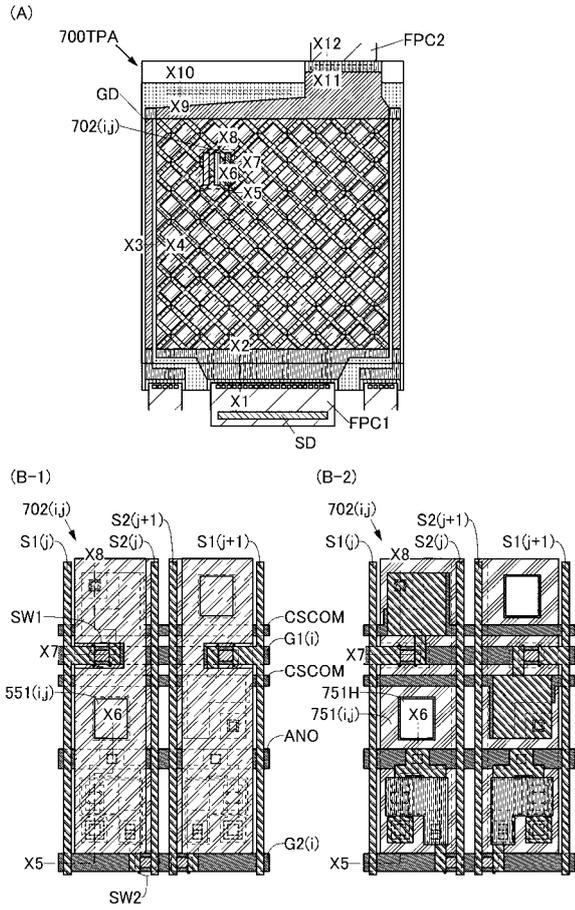
【 図 1 】



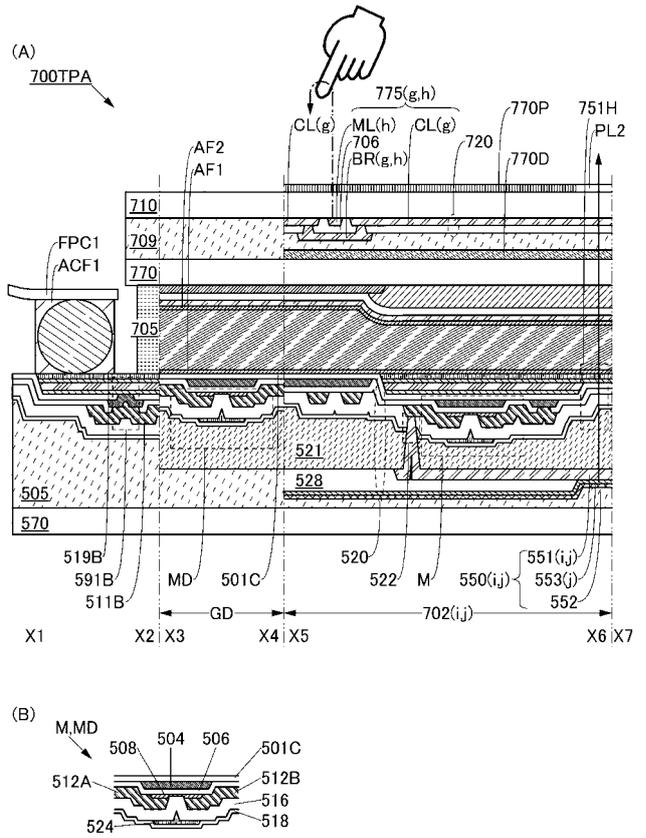
【 図 2 】



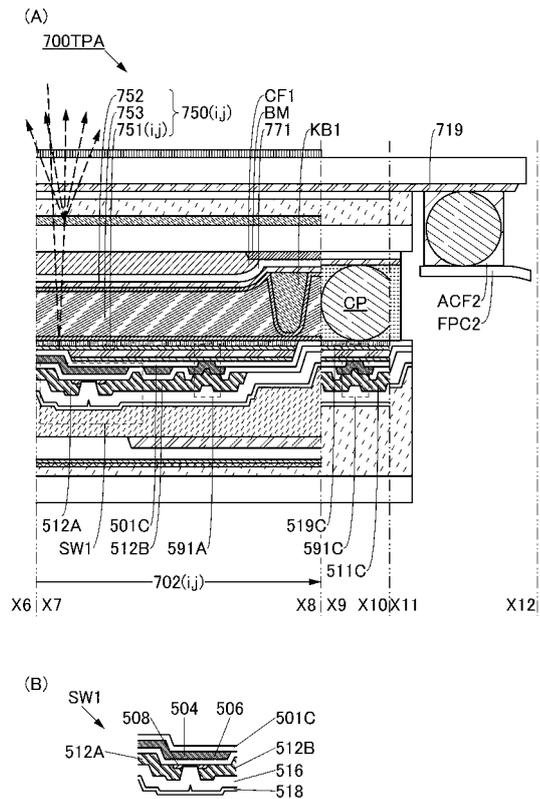
【 図 3 】



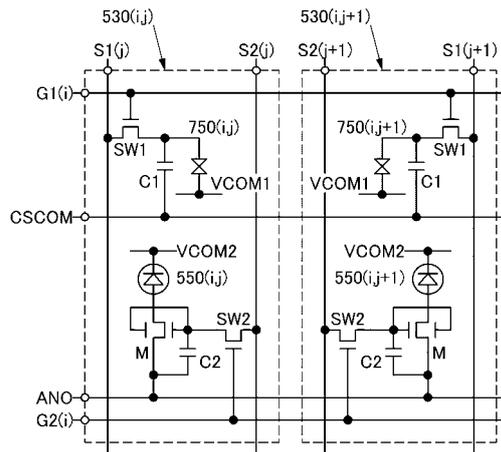
【 図 4 】



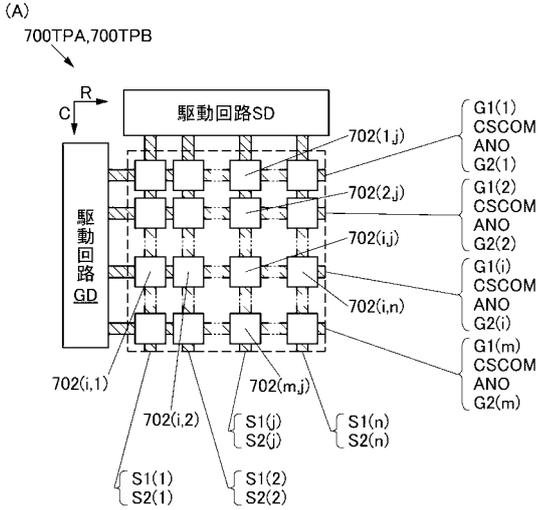
【 図 5 】



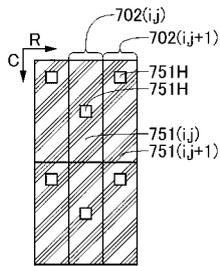
【 図 6 】



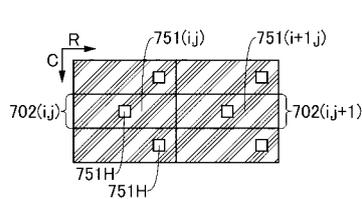
【図 7】



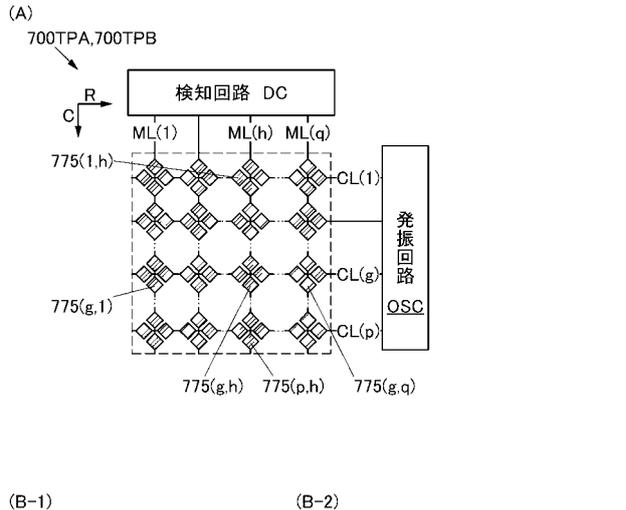
(B-1)



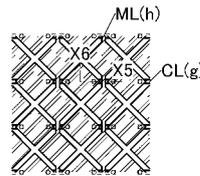
(B-2)



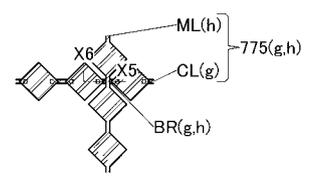
【図 8】



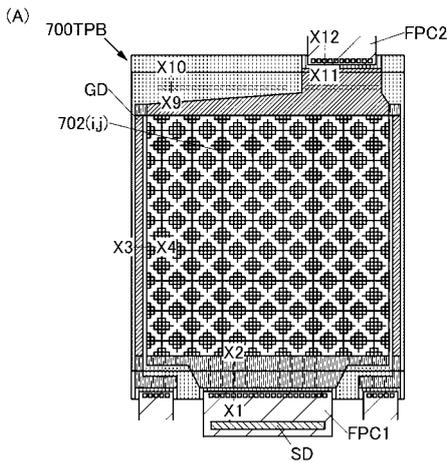
(B-1)



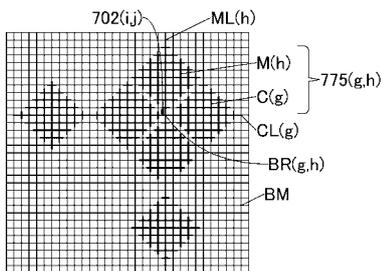
(B-2)



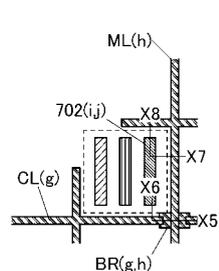
【図 9】



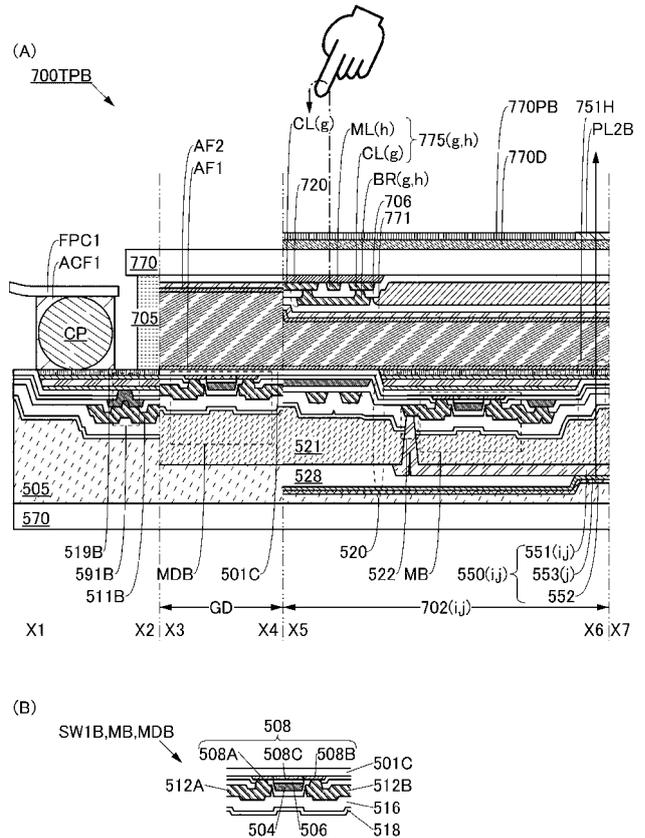
(B)



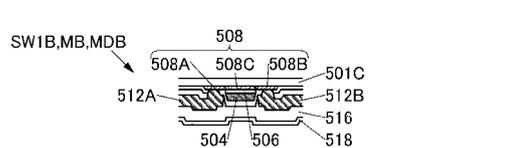
(C)



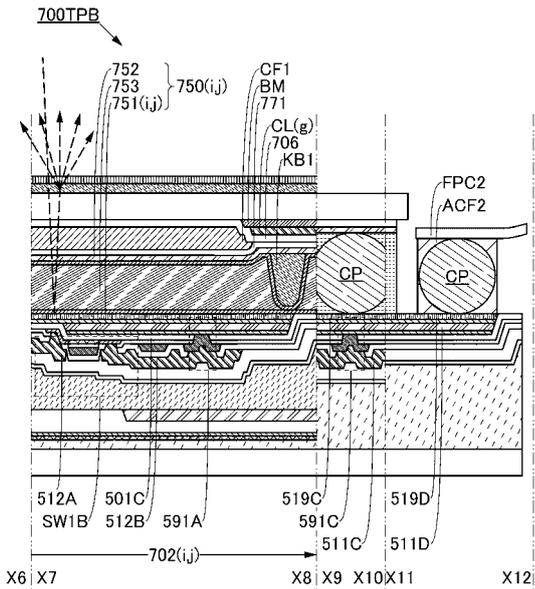
【図 10】



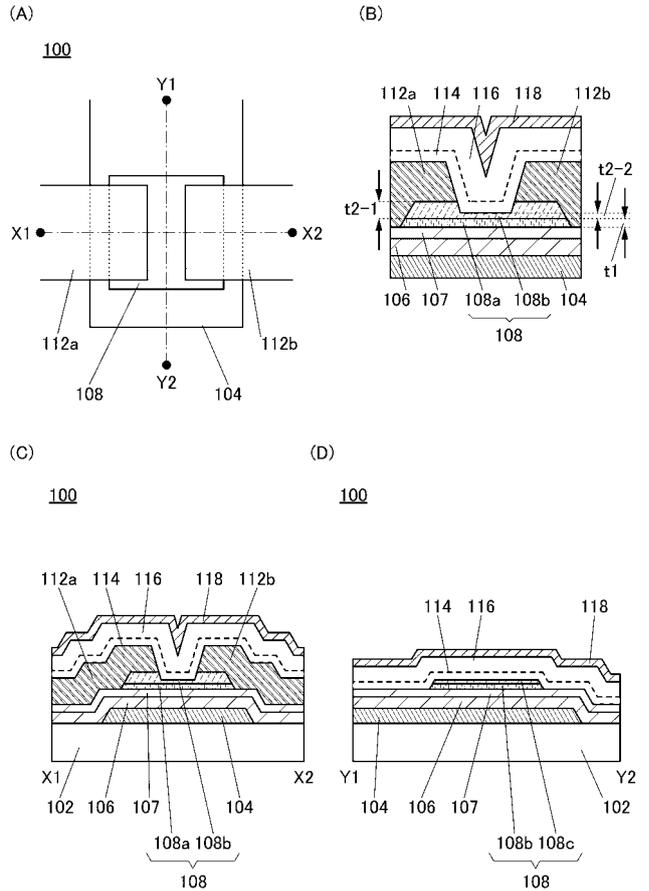
(B)



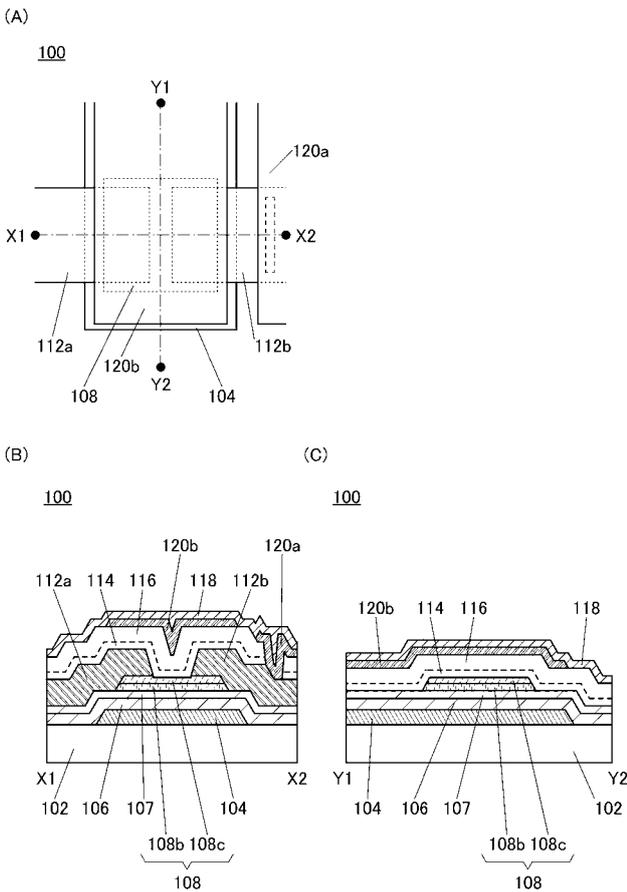
【図11】



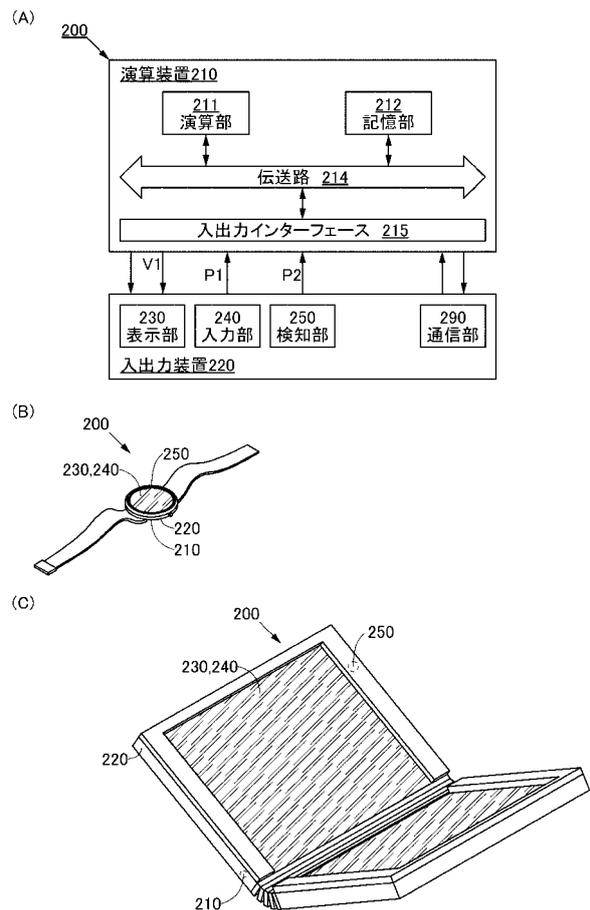
【図12】



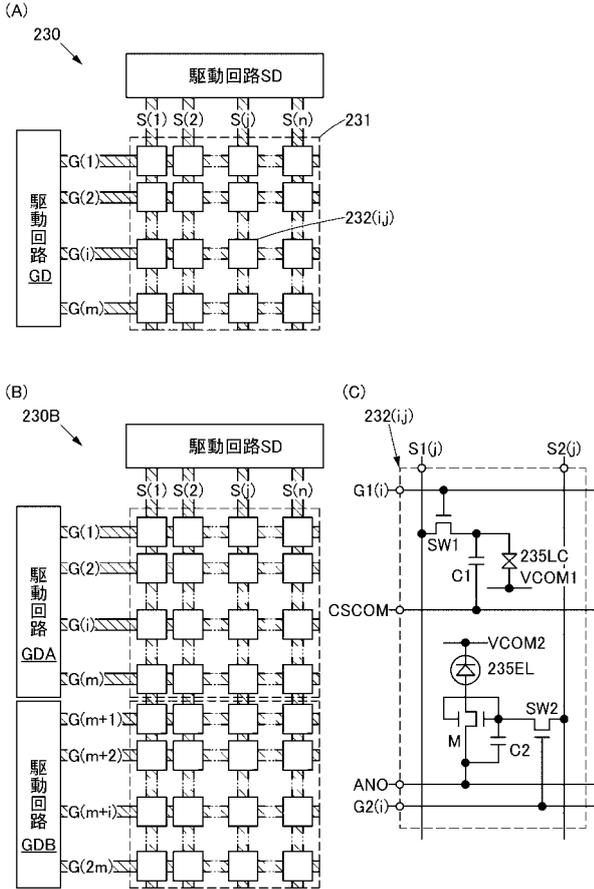
【図13】



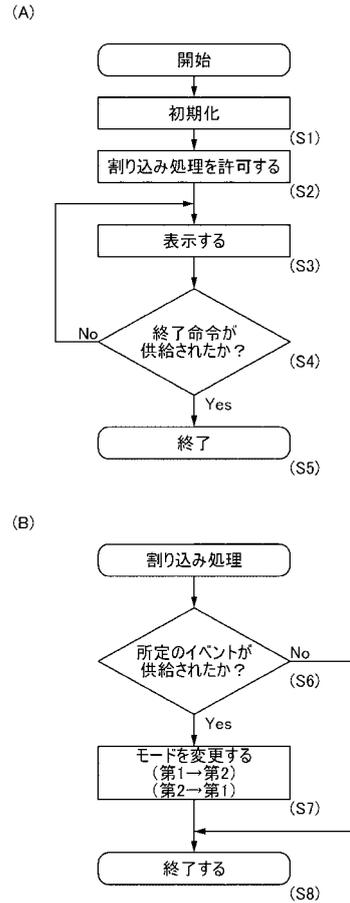
【図14】



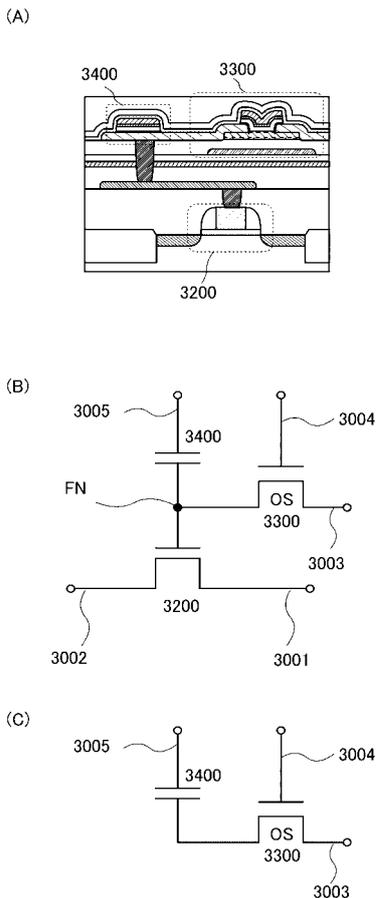
【図 15】



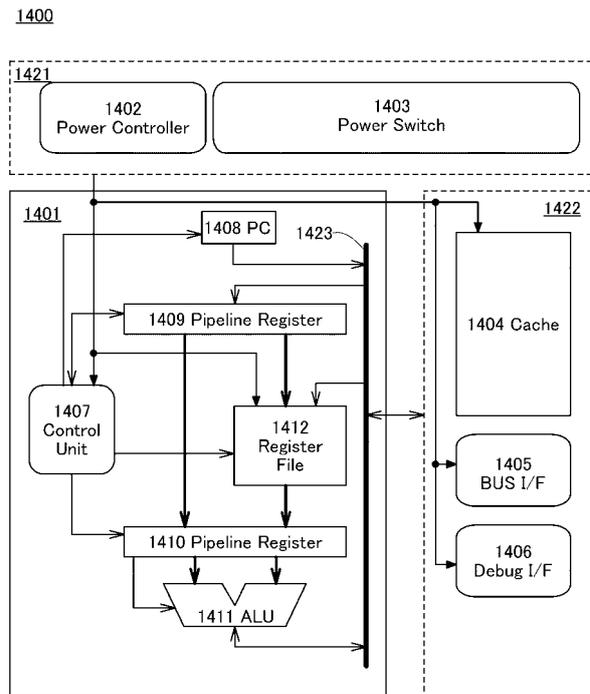
【図 16】



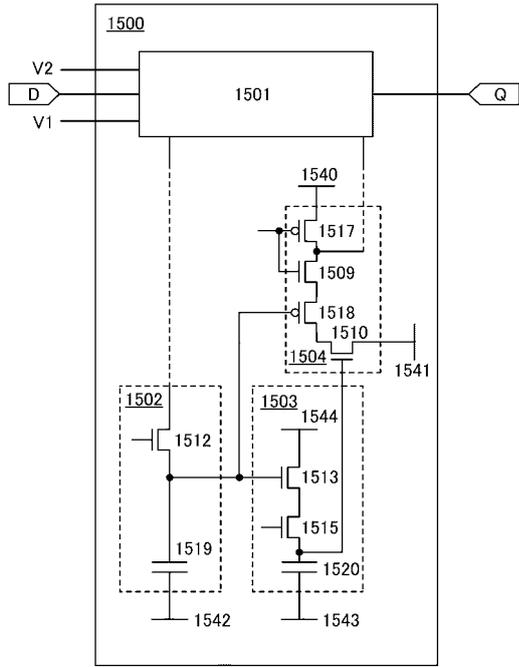
【図 17】



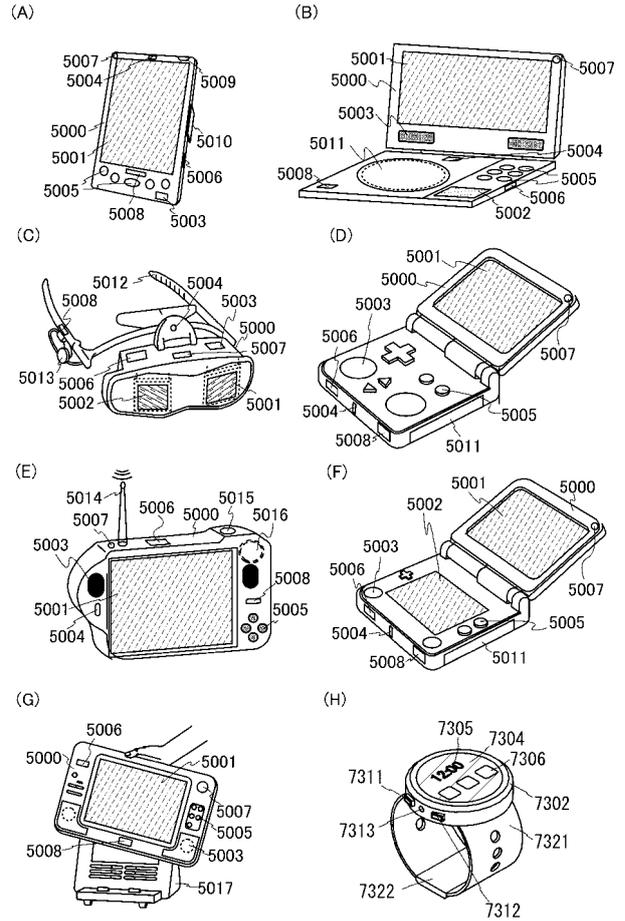
【図 18】



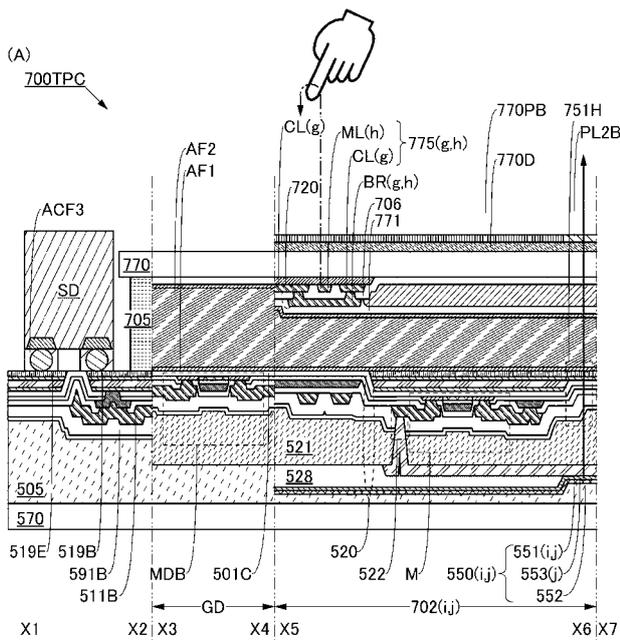
【 図 1 9 】



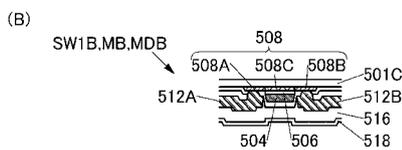
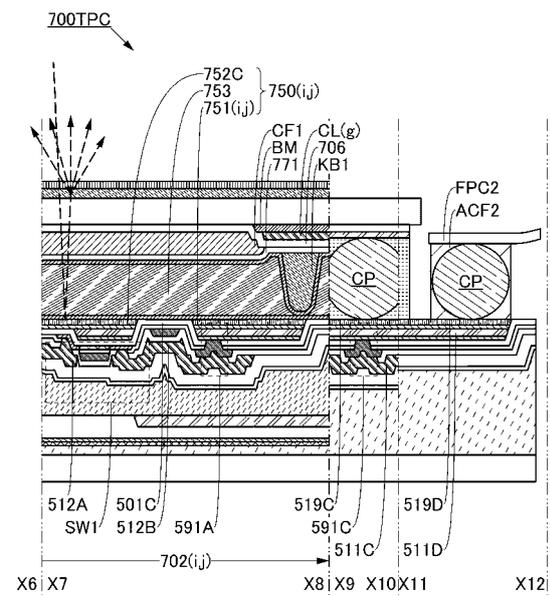
【 図 2 0 】



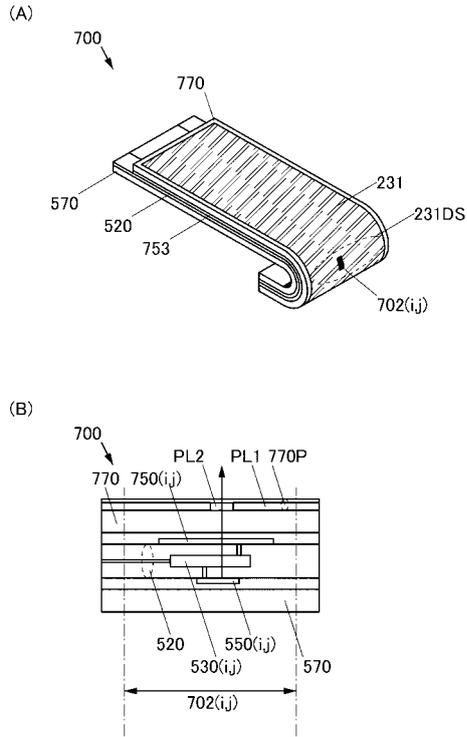
【 図 2 1 】



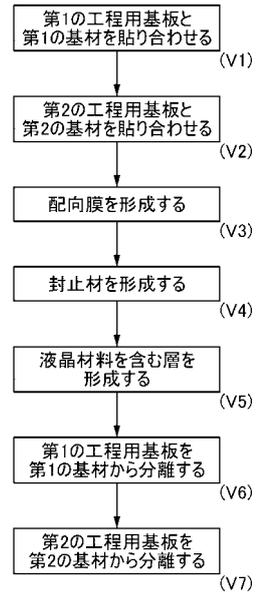
【 図 2 2 】



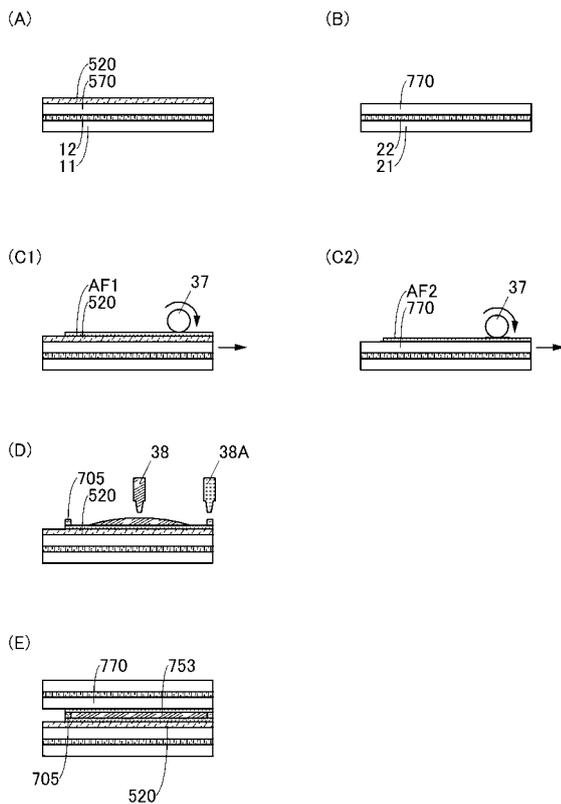
【図23】



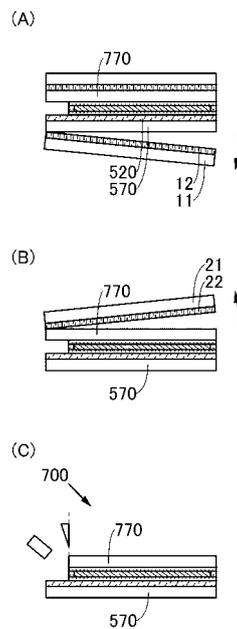
【図24】



【図25】



【図26】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
G 0 2 F 1/1368 (2006.01)	G 0 9 F 9/00	3 6 6 A
H 0 1 L 51/50 (2006.01)	G 0 2 F 1/1333	
H 0 1 L 27/32 (2006.01)	G 0 2 F 1/1368	
H 0 5 B 33/02 (2006.01)	H 0 5 B 33/14	A
	H 0 1 L 27/32	
	H 0 5 B 33/02	

Fターム(参考)	2H189	AA14	AA17	AA31	CA36	LA03	LA10	LA17	LA19	LA28	LA30
		LA31	NA03	NA05							
	2H192	AA24	AA62	BC32	BC72	CB05	CB71	EA66	EA74	EA76	GB33
		GB34	GB42	GD42							
	3K107	AA01	BB01	BB07	CC21	CC41	EE26	EE65			
	5C094	AA31	BA07	BA27	BA43	DA03	DA13	EA10	ED11	FA02	HA03
		HA08									
	5G435	AA14	BB05	BB12	FF03	HH12	HH18	LL07	LL08	LL10	