

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95144860

※申請日期：95年12月01日

※IPC分類：G09G 3/30, 3/32, 3/32
(2006.01)

一、發明名稱：

(中) 半導體裝置，顯示裝置，和電子裝置

(英) Semiconductor device, display device, and electronic device

二、申請人：(共 1 人)

1. 姓名：(中) 半導體能源研究所股份有限公司
(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平
(英) 1. YAMAZAKI, SHUNPEI

地址：(中) 日本國神奈川縣厚木市長谷三九八番地
(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 木村肇
(英) KIMURA, HAJIME

國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/12/02 ; 2005-349165 有主張優先權

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95144860

※申請日期：95年12月01日

※IPC分類：G09G 3/30, 3/32, 3/32
(2006.01)

一、發明名稱：

(中) 半導體裝置，顯示裝置，和電子裝置

(英) Semiconductor device, display device, and electronic device

二、申請人：(共 1 人)

1. 姓名：(中) 半導體能源研究所股份有限公司
(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平
(英) 1. YAMAZAKI, SHUNPEI

地址：(中) 日本國神奈川縣厚木市長谷三九八番地
(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 木村肇
(英) KIMURA, HAJIME

國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/12/02 ; 2005-349165 有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明係關於用來藉由電晶體控制對負載提供的電流的半導體裝置，以及包括使用亮度依照訊號改變的電流驅動顯示元件形成的像素的顯示裝置，以及驅動像素的訊號線驅動電路和掃描線驅動電路。本發明還關於其驅動方法。此外，本發明係關於在顯示部分具有顯示裝置的電子裝置。

【先前技術】

最近幾年，在像素中使用諸如電致發光（EL）元件的發光元件的自發光顯示裝置，即所謂的發光元件引起注意。作為用於這種自發光顯示裝置的發光元件，有機發光二極體（OLED）和 EL 元件已經引起注意並且已經用於 EL 顯示器等。因為這些發光元件自身發光，它們具有優於液晶顯示器的優點，如更高的像素、不需要背光和更高的回應速度。注意許多發光元件的亮度由流向發光元件的電流值控制。

另外，已經發展了每個像素配備控制發光元件發光的電晶體的主動矩陣顯示裝置。期望主動矩陣顯示裝置能進入實際使用，因為不僅它實現了被動矩陣顯示裝置難以實現的高的清晰度和大螢幕顯示，而且它具有比被動矩陣顯示裝置更低的功耗。

圖 46 中顯示了習知的主動矩陣顯示裝置的像素結構

(2)

(參考文獻 1：日本公開專利申請案第 H8-234683 號)。

圖 46 中顯示的像素包括薄膜電晶體 (TFT) 11 和 12、電容器 13 和發光元件 14，並且與訊號線 15 和掃描線 16 連接。注意 TFT 12 的源極電極或者汲極電極以及電容器 13 的任一個電極提供有電源供應電位 V_{dd} ，且發光元件 14 的相對電極提供有接地電位。

此時，當將非晶矽用於控制供應給發光元件的電流值的 TFT 12 的半導體層，即驅動 TFT 時，由於退化等引起臨界值電壓 (V_{th}) 的改變。在此情況下，儘管藉由訊號線 15 向不同的像素施用相同的電位，流向發光元件 14 的電流從像素到像素不同並且顯示亮度在非像素之間變得不均勻。注意、也存在於將多晶矽用於驅動 TFT 的半導體層的情況中，電晶體的特性退化或者發生其他變化。

參考文獻 2 中建議了使用圖 47 的像素的操作方法來改善上述問題 (參考文獻 2：日本公開專利申請案第 2004-295131 號)。圖 47 中所示的像素包括電晶體 21、控制向發光元件 24 供應的電流值的驅動電晶體 22、電容器 23 和發光元件 24，並且所述像素與訊號線 25 和掃描線 26 連接。注意驅動電晶體 22 是 NMOS 電晶體；驅動電晶體 22 的源極電極或汲極電極提供有接地電位；並且發光元件 24 的相對電極提供有 V_{ca} 。

圖 48 中顯示了表示該像素工作的時脈圖。在圖 48 中，將一個框週期分成初始化週期 31、臨界值 (V_{th}) 寫入週期 32、資料寫入週期 33 和發光週期 34。注意一個框週

(3)

期對應於對顯示一個螢幕影像的週期，並且將初始化週期、臨界值 (V_{th}) 寫入週期和資料寫入週期統稱為位址週期。

首先，在臨界值寫入週期 32 中，將驅動電晶體 22 的臨界值電壓寫入電容器中。此後，在資料寫入週期 33 中，將表示像素亮度的資料電壓 (V_{data}) 寫入電容器，並因此在電容器中累積 $V_{data}+V_{th}$ 。然後，在發光週期 34 中，開啓驅動電晶體 22，從而發光元件 24 在藉由改變 V_{ca} 而在由資料電壓指定的亮度下發光。這種操作降低了由於驅動電晶體臨界值電壓波動引起的亮度變化。

參考文獻 3 還也公開了對應於與驅動 TFT 的資料電位和臨界值電壓的和的電壓是閘極-源極電壓，並且甚至當改變 TFT 的臨界值電壓時，流向 TFT 的電流也不會改變 (參考文獻 3：日本公開專利申請案第 2004-280059 號)。

在參考文獻 2 和 3 說明的任一種操作方法中，藉由在每個框週期中改變電位 V_{ca} 幾次來進行上述的初始化、臨界值電壓的寫入和發光。在這些像素中，在像素區的上方完全形成供應 V_{ca} 的發光元件的一個電極，即相對電極。因此，甚至如果有一個像素除了初始化和臨界值電壓的寫入外還進行資料寫入操作，發光元件不會發光。因此，如圖 49 所示，降低了發光週期與一個框週期的比率 (即工作比)。

低的工作比需要向發光元件或驅動電晶體供應高的電

(4)

流值，這就導致供應給發光元件的電壓和功耗的增加。另外，發光元件或驅動電晶體變得容易退化，因此獲得與退化前相等的亮度需要更多的功率。

此外，因為相對電極與所有像素連接，所以發光元件起著大電容的元件的作用。因此，改變相對電極的電位需要消耗更多功率。

【發明內容】

鑒於上述問題，本發明的目的是提供一種消耗更低功率並具有高工作比（duty ratio）的顯示裝置。本發明的另一個目的是獲得亮度與資料電位所指定者偏差不大的像素結構、半導體裝置和顯示裝置。

注意本發明的範圍不局限於具有發光元件的裝置，並且本發明的目的是抑制由於電晶體臨界值電壓的變化而引起的電流值的變化。因此，提供由驅動電晶體控制的電流的目標單元不局限於發光元件。

本發明的一方面提供了一種具有像素的半導體裝置，其包括電晶體、第一開關和第二開關，其中電晶體的源極電極或汲極電極之一藉由第一開關與電晶體的閘極電極電連接，電晶體的源極電極或汲極電極的另一個與像素電極電連接，電晶體的源極電極或汲極電極的另一個與第二開關電連接，且向電晶體的閘極電極輸入依照像素灰度級位準的訊號。

本發明的一觀點提供了一種半導體裝置，其包括儲存

(5)

電容器、電晶體、第一開關、第二開關和第三開關，其中電晶體的源極電極或汲極電極之一與第一接線電連接，電晶體的源極電極或汲極電極的另一個與像素電極電連接，電晶體的源極電極或汲極電極的另一個藉由第三開關與第二接線電連接，電晶體的閘極電極藉由第一開關與第三接線電連接，電晶體的該閘極電極藉由第二開關與第一接線電連接，且電晶體的源極電極或汲極電極的另一個藉由儲存電容器與閘極電極電連接。

本發明的一觀點提供了一種半導體裝置，其包括電容器、電晶體、第一開關、第二開關和第三開關，其中電晶體的源極電極或汲極電極之一與第一接線電連接，電晶體的源極電極或汲極電極的另一個與像素電極電連接，電晶體的源極電極或汲極電極的另一個藉由第三開關與第二接線電連接，電晶體的閘極電極藉由第一開關與第三接線電連接，電晶體的該閘極電極藉由第二開關與第一接線電連接，且電晶體的源極電極或汲極電極的另一個藉由電容器與閘極電極電連接。

本發明的一觀點提供了一種半導體裝置，其包括電晶體、電容器、第一開關、第二開關、第三開關和第四開關，其中電晶體的源極電極或汲極電極之一藉由第四開關與第一接線電連接，電晶體的源極電極或汲極電極的另一個與像素電極電連接，電晶體的源極電極或汲極電極的另一個藉由第三開關與第二接線電連接，電晶體的閘極電極藉由第一開關與第三接線電連接，電晶體的該閘極電極藉

由第二開關與第一接線電連接，且電晶體的源極電極或汲極電極的另一個藉由電容器與閘極電極電連接。

本發明的一觀點提供了一種半導體裝置，其包括電晶體、電容器、第一開關、第二開關、第三開關和第四開關，其中電晶體的源極電極或汲極電極之一與第一接線電連接，電晶體的源極電極或汲極電極的另一個藉由第四開關與像素電極電連接，電晶體的源極電極或汲極電極的另一個藉由第四開關和第三開關與第二接線電連接，電晶體的閘極電極藉由第一開關與第三接線電連接，電晶體的該閘極電極藉由第二開關與第一接線電連接，並且電晶體的源極電極或汲極電極的另一個藉由第四開關和電容器與閘極電極電連接。

第二接線可以與控制第三開關的接線相同。

第二接線可以是控制前一系列或後一系列的第一至第三開關的任意掃描線。

電晶體可以是 n-通道電晶體。另外，電晶體的半導體層可以由非晶半導體膜形成。此外，電晶體的半導體層可以由非晶矽形成。

電晶體的半導體層可以由晶體半導體膜形成。

在上面的發明中，輸入到第一接線的電位可以具有兩個值 V_1 和 V_2 ，當第一至第三開關處於關斷狀態時，電位可以是 V_2 ，而 V_1 可以是比輸入到第二接線的電位高的電位， V_1 和 V_2 之間的差可以大於電晶體的臨界值電壓，並且 V_2 可以高於 V_1 。

另外，電晶體可以是 p-通道電晶體。在此情況下，在上面的發明中，輸入到第一接線的電位可以具有兩個值 V_1 和 V_2 ，當第一至第三開關處於關斷狀態時，電位可以是 V_2 ，而 V_1 可以是比輸入到第二接線的電位低的電位， V_1 和 V_2 之間的差可以大於電晶體臨界值電壓的絕對值，並且 V_2 可以低於 V_1 。

本發明的一觀點提供了一種半導體裝置，其包括電晶體，其源極電極或汲極電極之一與第一接線電連接，且其源極電極或汲極電極的另一個與第二接線電連接；保持電晶體閘極-源極電壓的電容器；藉由向電晶體的閘極電極施加輸入到第一接線的第一電位並且向電晶體的源極電極施加輸入到第二接線的第二電位而在儲存電容器中保持第一電壓的保持機構；將儲存電容器的電壓降低至第二電壓的放電機構；藉由向電晶體的閘極電極施加作為第一電位和第三電壓的和的電位而在儲存電容器中保持作為第二電壓和第四電壓的和的第五電壓的保持機構；以及藉由向第一接線輸入與第一電位不同的第三電位而向負載供應對電晶體設置的電流的供應機構。

本發明的一觀點提供了一種半導體裝置，其包括電晶體，其源極電極或汲極電極之一與第一接線電連接，且其源極電極或汲極電極的另一個與第二接線電連接；保持電晶體閘極-源極電壓的電容器；藉由向電晶體的閘極電極施加輸入到第一接線的第一電位並且向電晶體的源極電極施加輸入到第二接線的第二電位而在儲存電容器中保持第

(8)

一電壓的保持機構；將儲存電容器的電壓放電降低至電晶體臨界值電壓的放電機構；藉由向電晶體的閘極電極施加作為第一電位和第二電壓的和的電位而保持作為電晶體臨界值電壓和第三電壓的和的第四電壓的保持機構；以及藉由向第一接線輸入與第一電位不同的第三電位而向負載供應對電晶體設置的電流的供應機構。

電晶體可以是 n-通道電晶體。另外，電晶體的半導體層可以由非晶半導體膜形成。此外，電晶體的半導體層可以由非晶矽形成。

替代地，電晶體的半導體層可以由晶體半導體膜形成。

在上面的發明中，第一電位可以是高於第二電位的電位，第一電位和第二電位的差可以大於電晶體的臨界值電壓，並且第一電位可以低於第三電位。

此外，電晶體可以是 p-通道電晶體。在此情況下，在本發明中，第一電位可以是低於第二電位的電位，第一電位和第二電位的差可以大於電晶體臨界值電壓的絕對值，並且第一電位可以高於第三電位。

本發明的一觀點提供一種包括上述半導體裝置的顯示裝置。另外，本發明還提供了在顯示部分具有所述顯示裝置的電子裝置。

注意本說明書中說明的開關沒有特別的限制，並且只要它可以控制電流流動即可，可以是電開關或者機械開關。開關可以是電晶體、二極體或者它們組合的邏輯電路。

在使用電晶體作為開關的情況中，電晶體僅作為開關操作。因此，電晶體的極性沒有特別限制。但是，希望使用具有低關斷電流極性（導電類型）的電晶體。作為具有低關斷電流的電晶體，可以使用具有 LDD 區的電晶體、具有多閘極結構等的電晶體等。另外，當要作為開關操作的電晶體在其源極電極電位接近低電位側電源（如 V_{ss} 、GND 或 0V）的狀態下操作時，希望使用 n-通道電晶體，而電晶體在其源極電極電位接近高電位側電源（如 V_{dd} ）的狀態下操作時，希望使用 p-通道電晶體。這是因為可以增加閘極-源極電壓的絕對值，從而電晶體容易作為開關操作。注意開關可以是使用 n-通道電晶體和 p-通道電晶體兩者的 CMOS 型。

注意本發明中的術語“與……連接”和“與……電連接”是同義的。因此，可以插入其他元件、開關等。

注意負載可以是任意的。例如，可以使用其對比度由電磁行為改變的顯示媒體，如液晶元件或電子墨水，以及發光元件，如 EL 元件（有機 EL 元件、無機 EL 元件或者包含有機材料和無機材料的 EL 元件）或者電子發射元件。注意可以給出場發射顯示器（FED）、SED 平板顯示器（SED：表面傳導電子發射顯示器）等作為使用電子發射元件的顯示裝置的實例。另外，可以給出電子紙作為使用電子墨水的顯示裝置的實例。

在本發明中，對可應用的電晶體的類型沒有限制，並且使用晶體半導體膜的薄膜電晶體（TFT）、使用以非晶

矽膜或多晶矽膜為代表的非單晶半導體膜的薄膜電晶體、使用半導體基板或 SOI 基板形成的電晶體、MOS 電晶體、接面電晶體或者雙極電晶體、使用有機半導體或碳奈米管的電晶體，或者其他電晶體都可以使用。另外，對於佈置電晶體的基板的種類沒有限制，並且電晶體可以位於單晶基板、SOI 基板、玻璃基板、塑膠基板等上。

注意如上所述，本發明的電晶體可以是任意類型的並且在任意類型基板上方形成的。因此，所有電路都可以在玻璃基板、塑膠基板、單晶基板、SOI 基板或者任意其他類型基板上方形成。替代地，一部分電路可以在一種基板上方形成，並且另一部分電路可以在另一種基板上方形成。換句話說，所有電路不一定在相同的基板上形成。例如，可以在使用 TFT 的玻璃基板上方形成一部分電路，可以在單晶基板上方形成另一部分作為 IC 晶片的電路，並且 IC 晶片可以藉由 COG（玻璃上晶片）連接到玻璃基板上。替代地，IC 晶片可以藉由 TAB（帶式自動結合）或者使用印刷電路板連接到玻璃基板上。

在本說明書中，一個像素意指一個彩色元件。因此，在包括 R（紅色）、G（綠色）、和 B（藍色）彩色元件的全色顯示裝置的情況中，一個像素意指 R、G 和 B 彩色元件中的任意一種。

注意本說明書中的術語“排列成矩陣的像素”包括當用三種彩色元件（如 RGB）實施全色顯示時，構成最小影像單元的三種彩色元件的像素以所謂的△圖案排列的情況，

以及像素以藉由組合垂直帶和水平帶形成的網格圖案排列的情況。另外，像素的尺寸從彩色元件到彩色元件可能不同。

注意本說明書中的術語“半導體裝置”意指包括包括半導體元件（如電晶體或二極體）的電路的裝置。另外，術語“顯示裝置”不僅包括顯示板的主體，其中在基板上方形成了包括負載和用於驅動像素的週邊驅動電路的許多像素，而且包括具有撓性印刷電路（FPC）或印刷電路板（PWB）的顯示板。

依照本發明，可以抑制由於電晶體臨界值變化引起的電流值的變化。因此，可以向如發光元件的負載供應所需的電流。特別是當使用發光元件作為負載時，可以提供亮度變化不大，且工作比高的顯示裝置。

【實施方式】

下文將說明本發明的實施例模式。注意本領域技術人員容易理解本發明可以以許多不同的實施例模式實現，並且可以對本發明的實施例模式和細節進行各種改變而不會背離本發明的精神和範圍。因此，本發明沒有說明為局限於實施例模式的說明。注意在下面要說明的本發明的結構中使用相同的附圖標記來表示不同附圖中的相同元件。

（實施例模式 1）

參考圖 1 說明本發明的像素的基本結構。圖 1 中所示

的像素包括電晶體 111、第一開關 112、第二開關 113、第三開關 114、電容器 115 和發光元件 116。注意像素與訊號線 117、第一掃描線 118、第二掃描線 119、第三掃描線 120、電源線 121 和電位供應線 122 連接。在本實施例模式中，電晶體 111 是 n-通道電晶體並且當其閘極-源極電壓 (V_{gs}) 超過臨界值電壓 (V_{th}) 時開啓。另外，發光元件 116 的像素電極是陽極並且相對電極 123 是陰極。注意將電晶體的閘極-源極電壓稱爲 V_{gs} ；汲極-源極電壓爲 V_{ds} ；臨界值電壓爲 V_{th} ；電容器中累積的電壓爲 V_{cs} ；並且也將電源線 121、電位供應線 122 和訊號線 117 分別稱爲第一接線、第二接線和第三接線。

電晶體 111 的第一電極（源極電極或汲極電極之一）與發光元件 116 的像素電極連接；其第二電極（源極電極或汲極電極的另一個）與電源線 121 連接；並且其閘極電極藉由第二開關 113 與電源線 121 連接。另外，電晶體 111 的閘極電極也藉由第一開關 112 與訊號線 117 連接，並且其第一電極藉由第三開關 114 與電位供應線 122 連接。

此外，在電晶體 111 的閘極電極和第一電極之間連接電容器 115。換句話說，電容器 115 的第一電極與電晶體 111 的閘極電極連接，並且電容器 115 的第二電極與電晶體 111 的第一電極連接。可以藉由在接線、半導體層和電極之間夾入絕緣膜來形成電容器 115，或者藉由使用電晶體 111 的閘極電容可以省略電容器。將這種保持電壓的裝

(13)

置稱作儲存電容器。

注意藉由分別向第一掃描線 118、第二掃描線 119 和第三掃描線 120 輸入訊號來控制第一開關 112、第二開關 113 和第三開關 114 的開啓和關斷。

向訊號線 117 輸入依照像素灰度級位準的訊號，其與視頻訊號，即依照亮度資料的電位對應。

接著，參考圖 2 和圖 3A-3D 中的時脈圖說明圖 1 中所示的像素的操作。注意在圖 2 中，將與顯示一個螢幕影像的週期對應的一個框週期分成初始化週期、臨界值寫入週期、資料寫入週期和發光週期。將初始化週期、臨界值寫入週期和資料寫入週期統稱為位址週期。一個框週期的長度沒有特別限制，但是較佳為 1/60 秒或更短，從而影像觀察者不會感覺到閃爍。

注意向發光元件 116 的相對電極 123 輸入電位 V_1 並且向電位供應線 122 輸入電位 $V_1 - V_{th} - \alpha$ (α : 任意的正數)。另外，向電源線 121 中，在位址週期輸入電位 V_1 並且在發光週期中輸入電位 V_2 。注意 $V_2 > V_1$ 。

此處，為瞭說明操作，在位址週期中發光元件 116 的相對電極 123 的電位等於電源線 121 的電位。但是，當將發光元件 116 發光所需的最小電位差稱作 V_{EL} 時，只要相對電極 123 的電位高於電位 $V_1 - V_{th} - \alpha - V_{EL}$ 就是可接受的。另外，只要發光週期中電源線 121 的電位 V_2 高於相對電極 123 的電位和發光元件 116 發光所需的最小電位差 (V_{EL}) 的和就是可接受的。但是，因為此處為瞭說明的目

的，相對電極 123 的電位是 V_1 ，所以只要 V_2 高於 $V_1 + V_{EL}$ 就是可接受的。

首先，在如圖 2 和圖 3A 中所示的初始化週期中，關斷第一開關 112 並且開啓第二開關 113 和第三開關 114。此時，電晶體 111 的第一電極當成源極電極並且其電位等於電位供應線 122 的電位， $V_1 - V_{th} - \alpha$ 。另一方面，電晶體 111 閘極電極的電位是 V_1 。因此，電晶體 111 的閘極-源極電壓 V_{gs} 是 $V_{th} + \alpha$ ，並因此電晶體 111 開啓。然後，由在電晶體 111 的閘極電極和第一電極之間提供的電容器 115 保持 $V_{th} + \alpha$ 。換句話說，只要電位供應線 122 具有開啓電晶體 111 的電位並且第三開關 114 用來選擇是否向第一電極供應該電位以開啓電晶體 111 就是可接受的。

接著，在如圖 2 和圖 3B 所示的臨界值寫入週期中，關斷第三開關 114。因此，電晶體 111 的第一電極，即源極電極的電位逐漸上升並且當其達到 $V_1 - V_{th}$ 時，換句話說當電晶體 111 的閘極-源極電壓 V_{gs} 達到臨界值電壓 (V_{th}) 時，關斷電晶體 111。因此，由電容器 115 保持的電壓是 V_{th} 。

在如圖 2 的 (C) 和圖 3C 中所示的後續資料寫入週期中，開啓第一開關 112 並且在關斷第二電晶體 113 後，從訊號線 117 輸入依照亮度資料的電位 ($V_1 + V_{data}$)。此時，由電容器 115 保持的電壓 V_{cs} 可以由公式 (1) 表示，其中將電容器 115 和發光元件 116 的電容分別稱爲 C_1 和 C_2 。

(15)

$$V_{cs} = V_{th} + V_{data} \times \frac{C_2}{C_1 + C_2} \quad \dots(1)$$

注意因爲發光元件 116 比電容器 115 更薄並具有更大的電極面積，所以 $C_2 \gg C_1$ 。因此，從 $C_2 / (C_1 + C_2) \approx 1$ ，由電容器 115 保持的電壓 V_{cs} 由公式 (2) 表示，並且電晶體 111 開啓。注意當輸入電位 $V_{data} \leq 0$ ，電晶體 111 可能關斷，從而發光元件 116 不發光。

$$V_{cs} = V_{th} + V_{data} \quad \dots(2)$$

接下來，在圖 2 中的 (D) 和圖 3D 中所示的發光週期中，關斷第一開關 112 並且將電源線 121 的電位設置爲 V_2 。此時，電晶體 111 的閘極-源極電壓 V_{gs} 等於 $V_{th} + V_{data}$ ，並且依照該 V_{gs} 的電流流向電晶體 111 和發光元件 116，從而發光元件 116 發光。

注意當電晶體 111 在飽和區工作時流向發光元件的電流 I 由公式 (3) 表示。

$$\begin{aligned} I &= \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (V_{gs} - V_{th})^2 \\ &= \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (V_{th} + V_{data} - V_{th})^2 \\ &= \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (V_{data})^2 \quad \dots(3) \end{aligned}$$

(16)

當電晶體 111 在線性區工作時，流向發光元件的電流 I 由公式 (4) 表示。

$$\begin{aligned}
 I &= \left[\frac{W}{L} \right] \mu_{\text{Cox}} \left[(V_{\text{gs}} - V_{\text{th}}) V_{\text{ds}} - \frac{1}{2} V_{\text{ds}}^2 \right] \\
 &= \left[\frac{W}{L} \right] \mu_{\text{Cox}} \left[(V_{\text{th}} + V_{\text{data}} - V_{\text{th}}) V_{\text{ds}} - \frac{1}{2} V_{\text{ds}}^2 \right] \\
 &= \left[\frac{W}{L} \right] \mu_{\text{Cox}} \left[(V_{\text{data}}) V_{\text{ds}} - \frac{1}{2} V_{\text{ds}}^2 \right] \dots (4)
 \end{aligned}$$

此處，W 代表電晶體 111 的通道寬度；L，通道長度； μ ，遷移率；和 C_{ox} ，儲存電容。

依照公式 (3) 和 (4)，無論電晶體 111 的工作區是飽和區還是線性區，流向發光元件 116 的電流都不取決於電晶體 111 的臨界值電壓 (V_{th})。因此，可以抑制由電晶體 111 臨界值電壓的變化而引起的電流變化，並且可以向發光元件 116 供應依照亮度資料的電流值。

因此，可以抑制由電晶體 111 臨界值電壓的變化而引起的亮度變化。另外，因為用固定在恒電位下的相對電極進行工作，所以可以降低功耗。

此外，當電晶體 111 在飽和區中工作時，還可以抑制亮度因發光元件 116 的退化而變化。當發光元件 116 退化時，發光元件 116 的 V_{EL} 增加並且第一電極，即電晶體 111 的源極電極的電位上升。此時，電晶體 111 的源極電極與電容器 115 的第二電極連接；電晶體 111 的閘極電極與電容器 115 的第一電極連接；並且閘極電極側處於浮置

(17)

狀態。因此，依照源極電位的上升，電晶體 111 的閘極電位也增加與源極電位的上升相同的量。因此，電晶體 111 的 V_{gs} 不會改變。因此，即使發光元件退化也不會影響流向電晶體 111 和發光元件 116 的電流。注意在公式 (3) 中還發現流向發光元件的電流 I 不取決於源極電位和汲極電位。

因此，當電晶體 111 在飽和區中工作時，可以抑制電晶體 111 臨界值電壓的變化和由於發光元件 116 的退化引起的流向電晶體 111 的電流變化。

注意在電晶體 111 在飽和區中工作的情況中，因為通道 L 是更短的，所以當雪崩擊穿顯著增加了汲極電壓時，趨向於流動更大量的電流。

當汲極電極增加超過夾止電壓 (pinch off voltage) 時，夾止點向源側移動，並且降低了實質上當成通道的有效通道長度。這就增加了電流值。將這種現象稱作通道長度調制。注意夾止點是通道消失並且閘極以下的通道厚度為 0 的邊界部分，並且夾止電壓指當夾止點處於汲極邊緣處時的電壓。當通道長度 L 是更短的時，這種現象更容易發生。例如，在圖 5 中顯示了依照通道長度調制的電壓 - 電流特性的模型圖。注意圖 5 中電晶體的通道長度 L (a)、(b)、(c) 滿足 $(a) > (b) > (c)$ 。

因此，在電晶體 111 在飽和區中工作的情況中，考慮如果相對於汲極 - 源極電壓 V_{ds} 的電流 I 恆定時，如上所述可以降低發光元件 116 退化的影響，相對於汲極 - 源極

電壓 V_{ds} 的電流 I 較佳的盡可能是恒定的。因此，電晶體 111 的通道長度 L 較佳是更長的。例如，電晶體的通道長度 L 較佳的大於通道寬度 W 。另外，通道長度 L 較佳為 $10 \mu\text{m} - 50 \mu\text{m}$ ，包括邊界值，並且更較佳為 $15 \mu\text{m} - 40 \mu\text{m}$ ，包括邊界值。但是，通道長度 L 和通道寬度 W 不局限於此。

另外，因為在初始化週期中向發光元件 116 施加反向偏置電壓，所以可以使發光元件中的短路部分絕緣並且可以抑制發光元件的退化。因此，可以延長發光元件的壽命。

注意，因為可以抑制由電晶體臨界值電壓的變化引起的電流值的變化，所以由電晶體控制的電流的供應目標單元沒有特別限制。因此，可以使用 EL 元件（有機 EL 元件、無機 EL 元件、或者包含有機材料和無機材料的 EL 元件）、電子發射元件、液晶元件、電子墨水等作為圖 1 中所示的發光元件 116。

另外，只要電晶體 111 用來控制供應給發光元件 116 的電流值就是可接受的，並且電晶體的種類沒有特別限制。因此，使用晶體半導體膜的薄膜電晶體（TFT）、使用以非晶矽膜或多晶矽膜為代表的非單晶半導體膜的薄膜電晶體、使用半導體基板或 SOI 基板形成的電晶體、MOS 電晶體、接面電晶體、雙極電晶體、使用有機半導體或碳奈米管的電晶體，或者其他電晶體都可以使用。

第一開關 112 選擇向電容器輸入依照像素灰度級位準

的訊號的時脈並且控制供應給電晶體 111 閘極電極的訊號。第二開關 113 選擇向電晶體 111 閘極電極供應預定的電位的時脈並且控制是否向電晶體 111 閘極電極供應預定的電位。第三開關 114 選擇供應用來初始化寫入電容器 115 中的電位的預定電位的時脈並且降低電晶體 111 第一電極的電位。因此，只要第一開關 112、第二開關 113 和第三開關 114 具有上面的功能，對它們沒有特別的限制。例如，每個開關都可以是電晶體、二極體、或者作為其組合的邏輯電路。注意如果可以在上面的時脈向像素施加訊號或電位，第一至第三開關不是必需的。例如，當可以向電晶體 111 的閘極電極輸入依照像素灰度級位準的訊號時，如圖 45 中所示不必提供第一開關 112。圖 45 中所示的像素包括電晶體 111、第二開關 113、第三開關 114 和像素電極 4540。電晶體 111 的第一電極（源極電極或者汲極電極之一）與像素電極 4540 和第三開關 114 連接，並且電晶體 111 的閘極電極藉由第二開關 113 與電晶體 111 的第二電極連接。注意使用電晶體 111 的閘極電容 4515 作為儲存電容器，因此不一定需要提供圖 1 中的電容器 115。藉由依照圖 2 中所示的時脈圖操作每個開關並且向每個電極供應所需的電位，這種像素也能抑制由於電晶體 111 臨界值電壓的變化引起電流變化。因此，可以向像素電極 4540 供應所需的電流。

接下來，在圖 4 中顯示了使用 n-通道電晶體作為第一開關 112、第二開關 113 和第三開關 114 的情況。注意與

(20)

圖 1 中共用的共同附圖標記表示共同的元件並且省略了它們的說明。

第一開關電晶體 412 對應於第一開關 112；第二開關電晶體 413 對應於第二開關 113，和第三開關電晶體 414 對應於第三開關 114。注意電晶體 111 的通道長度較佳的大於第一開關電晶體 412、第二開關電晶體 413 和第三開關電晶體 414 中任意一個的通道長度。

第一開關電晶體 412 的閘極電極與第一掃描線 118 連接，其第一電極與訊號線 117 連接；和其第二電極與電容器 115 的第一電極和電晶體 111 的閘極電極連接。

另外，第二開關電晶體 413 的閘極電極與第二掃描線 119 連接，其第一電極與電容器 115 的第一電極和電晶體 111 的閘極電極連接；和其第二電極與電源線 121 和電晶體 111 的第二電極連接。

第三開關電晶體 414 的閘極電極與第三掃描線 120 連接，其第一電極與電容器 115 的第二電極、電晶體 111 的第一電極和發光元件 116 的像素電極連接；和其第二電極與電位供應線 122 連接。

當輸入每個掃描線的訊號處於 H 位準時，開啓開關電晶體，並且當輸入的訊號處於 L 位準時關斷。

圖 38 中顯示了圖 4 中所示的像素俯視圖的一種模式。導電層 3810 包括當成第一掃描線 118 和第一開關電晶體 412 的閘極電極的部分，並且導電層 3811 包括當成訊號線 117 和第一開關電晶體 412 的第一電極的部分。另外

(21)

，導電層 3812 包括當成第一開關電晶體 412 的第二電極的部分、當成電容器 115 的第一電極的部分以及當成第二開關電晶體 413 的第一電極的部分。導電層 3813 包括當成第二開關電晶體 413 的閘極電極的部分並且藉由接線 3814 與第二掃描線 119 連接。導電層 3822 包括當成第二開關電晶體 413 的第二電極的部分和當成電晶體 111 的第二電極的部分，並且藉由接線 3815 與電源線 121 連接。導電層 3816 包括當成電晶體 111 的第一電極的部分，並且與發光元件的像素電極 3844 連接。導電層 3817 包括當成電晶體 111 的閘極電極的部分，並且藉由接線 3818 與接線層 3812 連接。接線層 3819 包括當成第三掃描線 120 和第三開關電晶體 414 的閘極電極的部分。導電層 3820 包括當成第三開關電晶體 414 的第一電極的部分，並且與像素電極 3844 連接。導電層 3821 包括當成第三開關電晶體 414 的第二電極的部分，並且藉由接線 3823 與電位供應線 122 連接。

注意在上面的導電層中，當成第一開關電晶體 412 的閘極電極、第一電極和第二電極的部分是形成為與半導體層 3833 重疊的部分；當成第二開關電晶體 413 的閘極電極、第一電極和第二電極的部分是形成為與半導體層 3834 重疊的部分；當成第三開關電晶體 414 的閘極電極、第一電極和第二電極的部分是形成為與半導體層 3835 重疊的部分。另外，當成電晶體 111 的閘極電極、第一電極和第二電極的部分是形成為與半導體層 3836 重疊的導電層部

分。在導電層 3812 和像素電極 3844 重疊的部分形成電容器 115。

藉由與圖 1 相似的操作方法，圖 4 中的像素結構也可以抑制由電晶體臨界值電壓的變化引起的電流值的變化。因此，可以向發光元件 116 中供應依照亮度的電流，並且可以抑制亮度變化。當電晶體 111 在飽和區中工作時，也可以抑制由於發光元件 116 的退化而引起的亮度變化。

此外，因為可以只使用 n-通道電晶體形成像素，所以可以簡化製造過程。另外，諸如非晶半導體或半非晶半導體（也稱作微晶半導體）的非晶半導體可以用於像素中包括的每個電晶體的半導體層。例如，可以使用非晶矽（a-Si:H）作為非晶半導體。藉由使用這些非晶半導體可以進一步簡化製造過程。因此，可以實現製造成本的降低和產率的提高。

注意第一開關電晶體 412、第二開關電晶體 413 和第三開關電晶體 414 僅作為開關使用。因此，對電晶體的極性（導電類型）沒有特別限制。但是，希望使用具有低關斷電流極性的電晶體。可以使用具有 LDD 區的電晶體、具有多閘極結構的電晶體等作為具有低關斷電流的電晶體。替代地，所述開關可以是使用 n-通道電晶體和 p-通道電晶體兩者的 CMOS 型。

接下來，參考圖 6 說明包括本發明的像素的顯示裝置。

顯示裝置包括訊號線驅動電路 611、掃描線驅動電路

(23)

612 和像素部分 613，和像素部分 613 包括在行的方向從訊號線驅動電路 611 延伸排列的多根訊號線 S_1-S_m ；在列的方向從掃描線驅動電路 612 排列的多個第一掃描線 $G_{1_1}-G_{n_1}$ 、第二掃描線 $G_{1_2}-G_{n_2}$ 、第三掃描線 $G_{1_3}-G_{n_3}$ 和電源線 $P_{1_1}-P_{n_1}$ ；以及依照訊號線 S_1-S_m 排列成矩陣的多個像素 614。另外，像素部分 613 包括與第一掃描線 $G_{1_1}-G_{n_1}$ 平行的多個電位供應線 $P_{1_2}-P_{n_2}$ 。此外，每個像素 614 與訊號線 S_j （訊號線 S_1-S_m 之一）、第一掃描線 G_{i_1} （掃描線 $G_{1_1}-G_{n_1}$ 之一）、第二掃描線 G_{i_2} 、第三掃描線 G_{i_3} 、電源線 P_{i_1} 和電位供應線 P_{i_2} 連接。

注意訊號線 S_j 、第一掃描線 G_{i_1} 、第二掃描線 G_{i_2} 、第三掃描線 G_{i_3} 、電源線 P_{i_1} 和電位供應線 P_{i_2} 分別對應於訊號線 117、第一掃描線 118、第二掃描線 119、第三掃描線 120、電源線 121 和電位供應線 122。

依照從掃描線驅動電路 612 輸出的訊號，選擇要操作的像素列，並且同時在屬於該列的每個像素中進行圖 2 中所示的操作。注意在圖 2 的資料寫入週期中，將從訊號線驅動電路 611 輸出的視頻訊號寫入所選列的每個像素中。此時，將依照像素亮度資料的電位輸入到訊號線 S_1-S_m 中。

如圖 40 所示，在完成例如第 i 列的資料寫入週期後，在屬於第 $i+1$ 列的像素中寫入訊號。注意為了顯示每列的數位寫入週期，圖 40 只顯示了可以精確顯示週期的圖 2

(24)

的第一開關 112 的操作。另外，第 i 列中已經完成了資料寫入週期的像素進行至發光週期，並且依照寫入像素中的訊號發光。

因此，除非各列中的資料寫入週期重疊，可以在各列中自由設置初始化啓動時間。另外，因為每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以將臨界值寫入週期設置成長的，所以可以更準確地將電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

注意圖 6 中所示的顯示裝置的結構是一個實例，並且本發明不局限於此。例如，電位供應線 $P1_2-Pn_2$ 不一定排列成與第一掃描線 $G1_1-Gn_1$ 平行，並且可以排列成與訊號線 $S1-Sm$ 平行。

另外，臨界值電壓的變化包括每個電晶體的臨界值電壓隨時間的波動以及像素電晶體中臨界值電壓的差異。此外，電晶體中臨界值電壓的差異包括在製造電晶體時電晶體特性的差異。注意此處電晶體指用來向如發光元件的負載供應電流的電晶體。

（實施例模式 2）

在本實施例模式中，參考圖 39A 和 39B 說明具有與實施例模式 1 不同結構的像素。注意使用共同的附圖標記來

表示與實施例模式 1 相似的元件，並且省略了相同部分或者具有相似功能的部分的詳細說明。

圖 39A 中顯示的像素包括電晶體 111、第一開關 112、第二開關 113、整流器元件 3914、電容器 115 和發光元件 116。注意像素與訊號線 117、第一掃描線 118、第二掃描線 119、第三掃描線 3920 和電源線 121 連接。圖 39A 中顯示的像素具有使用整流器元件 3914 作為圖 1 中第三開關 114 的結構，並且電容器 115 的第二電極、電晶體 111 的第一電極和發光元件 116 的像素電極藉由整流器元件 3914 與第三掃描線 3920 連接。換句話說，連接整流器元件 3914，使電流從電晶體 111 的第一電極流向第三掃描線 3920。不用說可以使用電晶體等作為如實施例模式 1 中所述的第一開關 112 和第二開關 113。另外，對於整流器元件 3914，可以使用圖 39B 中顯示的肖特基二極體 3951、PIN 二極體 3952 或者 PN 二極體 3953 或者二極體連接的電晶體 3954 或 3955。注意至於電晶體 3954 和 3955，依照電流流向需要適當選擇電晶體的極性。

當向第三掃描線 3920 輸入 H 位準訊號時，電流不流向整流器元件 3914，並且當輸入 L 位準訊號時，電流流向整流器元件 3914。因此，當按照與圖 1 中相似的方式操作圖 39A 中的像素時，在初始化週期中向第三掃描線 3920 輸入 L 位準訊號，並且在其他週期中輸入 H 位準訊號。注意因為它不僅需要電流流向整流器元件 3914，而且需要將電容器 115 第二電極的電位降低至 $V1 - V_{th} - \alpha$ (α :

任意的正數)，所以將 L 位準訊號的電位看作 $V1-V_{th}-\alpha-\beta$ (α : 任意正數)。注意 β 表示在正向中，整流器元件 3914 的臨界值電壓。

考慮上述情況，藉由按照與圖 1 中相似的方式操作像素，圖 39A 和 39B 的像素結構也能抑制由於電晶體 111 臨界值電壓的變化而引起的電流值的變化。因此，可以向發光元件 116 中供應依照亮度資料的電流，並且可以抑制亮度的變化。另外，在飽和區中操作電晶體 111 的情況中，還可以抑制由於發光元件 116 的退化引起的亮度變化。此外，使用整流器元件 3914 可以減少接線的數量並且提高寬高比。

此外，可以向圖 6 的顯示裝置應用在本實施例模式中說明的像素。與實施例模式 1 相似，除非各列中的資料寫入週期重疊，可以在各列中自由設置初始化啟動時間。另外，因為每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小，且工作比高的顯示裝置。

另外，因為可以將臨界值寫入週期設置成長的，所以可以更準確地將控制流向發光元件中的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

本實施例模式可以與其他實施例模式以及上述圖 1 中說明的像素結構自由組合。換句話說，可以對其他實施例

模式中說明的像素應用整流器元件 3914。

(實施例模式 3)

在本實施例模式中，參考圖 7-9 說明具有與實施例模式 1 不同結構的像素。注意使用共同的附圖標記來表示與實施例模式 1 相似的元件，並且省略了相同部分或者具有相似功能的部分的詳細說明。

圖 7 中顯示的像素 700 包括電晶體 111、第一開關 112、第二開關 113、第三開關 114、電容器 115 和發光元件 116。注意像素 700 與訊號線 117、第一掃描線 718、第二掃描線 119、第三掃描線 120、電源線 121 和後一列的第一像素線 718 連接。

在實施例模式 1 中說明的圖 1 的像素中，電晶體 111 的第一電極藉由第三開關 114 與電位供應線 122 連接，而在圖 7 中它可以與後一列中的第一掃描線 718 連接。這是因為可以用在初始化週期中向電晶體 111 的第一電極供應預定電位的任意結構來代替電位供應線 112。因此，只要接線在初始化週期中可以向電晶體 111 的第一電極供應預定的電位，供應接線並不總是需要處於恒定的電位。因此，可以使用後一列的第一掃描線 718 代替電位供應線。藉由如上所述與後一列共用接線，可以減少接線數量並且可以提高孔徑比 (aperture ratio)。

注意藉由按照與實施例模式 1 中相似的方式操作像素，圖 7 中顯示的像素結構也能抑制由於電晶體 111 臨界值

電壓的變化而引起的電流值的變化。因此，可以向發光元件 116 中供應依照亮度資料的電流，並且可以抑制亮度的變化。另外，因為使用固定在恒定電位下的相對電極進行操作，所以可以降低功耗。注意儘管電晶體 111 的工作區沒有特別限制，但是在飽和區中可以獲得更顯著的效果。此外，當電晶體 111 在飽和區中工作時，可以抑制由於發光元件 116 的退化引起的流向電晶體 111 的電流變化。

注意從第一掃描線 718 供應的關斷第一開關 112 的訊號的電位是 $V1-V_{th}-\alpha$ (α : 任意的正數)。因此，需要使用電位 $V1-V_{th}-\alpha$ (α : 任意的正數) 關斷的第一開關 112。還需要進行操作，從而像素 700 所屬列的初始化週期不會與共用接線列的資料寫入週期重疊。

注意在將 n-通道電晶體用於第三開關 114 的情況中，從第三掃描線 120 供應的關斷第三開關 114 的電位可以低於電位 $V1-V_{th}-\alpha$ ，即從第一掃描線 718 供應的關斷第一開關 112 的訊號的電位。在此情況下，關斷電晶體的閘極-源極電壓可以是負值。因此，可以降低關斷第三開關 114 時的漏電流。

另外，如圖 8 的像素 800 中所示，也可以使用後一列的第二掃描線 819 作為圖 1 的電位供應線 122。像素 800 也可以進行與實施例模式 1 相似的操作。注意從第二掃描線 819 供應的關斷第二開關 113 的訊號的電位是 $V1-V_{th}-\alpha$ (α : 任意的正數)。因此，需要使用電位 $V1-V_{th}-\alpha$ (α : 任意的正數) 關斷的第二開關 113。還需要進行操作，

從而像素 800 所屬列的初始化週期不會與共用接線列的臨界值寫入週期重疊。

注意在將 n-通道電晶體用於第三開關 114 的情況中，從第三掃描線 120 供應的關斷第三開關 114 的電位可以低於電位 $V1-V_{th-\alpha}$ ，即從第二掃描線 819 供應的關斷第二開關 113 的訊號的電位。在此情況下，可以降低關斷第三開關 114 時的漏電流。

另外，如圖 9 的像素 900 中所示，也可以使用圖 1 的電位供應線 122 作為前一系列的第三掃描線 920。像素 900 也可以進行與實施例模式 1 相似的操作。注意從第三掃描線 920 供應的關斷第三開關 114 的訊號的電位是 $V1-V_{th-\alpha}$ (α : 任意的正數)。因此，需要使用電位 $V1-V_{th-\alpha}$ (α : 任意的正數) 關斷的第三開關 114。還需要進行操作，從而像素 900 所屬列的初始化週期不會與共用接線列的初始化週期重疊。但是，當將初始化週期設置成比資料寫入週期短時，不會有特別的問題。

注意儘管本實施例模式說明也使用圖 1 的電位供應線 122 作為後或前一系列的掃描線的情況，但是只要它能在初始化週期中供應電位 $V1-V_{th-\alpha}$ (α : 任意的正數)，可以使用其他接線。

此外，可以向圖 6 的顯示裝置應用在本實施例模式中說明的像素。注意在對圖 7-9 中顯示的每個像素的操作有限制並且各列中資料寫入週期不會重疊的範圍內，可以在顯示裝置的各列中自由設置初始化啟動時間。另外，因為

(30)

每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以將臨界值寫入週期設置成長的，所以可以更準確地將控制流向發光元件中的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

本實施例模式可以與上述圖 1 以外的實施例模式 1 和 2 中說明的任意像素結構自由組合。

（實施例模式 4）

在本實施例模式中，參考圖 10 說明具有與實施例模式 1 不同結構的像素。注意使用共同的附圖標記來表示與實施例模式 1 相似的元件，並且省略了相同部分或者具有相似功能的部分的詳細說明。

圖 10 中顯示的像素包括電晶體 1011、第一開關 112、第二開關 113、第三開關 114、電容器 115 和發光元件 116。注意像素與訊號線 117、第一掃描線 118、第二掃描線 119、第三掃描線 120、電源線 121 和電位供應線 122 連接。

本實施例模式中的電晶體 1011 是串聯連接了兩個電晶體並且提供在與實施例模式 1 中電晶體 111 相同的位置中的多閘極電晶體。注意串聯連接的電晶體的數量沒有特

別限制。

藉由按照與實施例模式 1 相似的方式操作圖 10 顯示的像素，可以抑制由於電晶體 1011 臨界值電壓的變化而引起的電流值的變化。因此，可以向發光元件 116 中供應依照亮度資料的電流，並且可以抑制亮度的變化。另外，因為使用固定在恒定電位下的相對電極進行操作，所以可以降低功耗。注意儘管電晶體 1011 的工作區沒有特別限制，但是在飽和區中可以獲得更顯著的效果。

此外，當電晶體 1011 在飽和區中工作時，可以抑制由於發光元件 116 的退化引起的流向電晶體 1011 的電流變化。

當串聯連接的兩個電晶體的通道寬度彼此相等時，本實施例模式中的電晶體 1011 的通道寬度 L 等於各個電晶體的通道長度的和。因此，不管汲極-源極電壓 V_{ds} 如何，在飽和區中都容易獲得接近恒定值的電流值。特別是當難以製造具有長通道長度 L 的電晶體時，電晶體 1011 是有效的。注意兩個電晶體的連接部分起著電阻的作用。

注意，只要電晶體 1011 用來控制供應給發光元件 116 的電流值就是可接受的，並且電晶體的種類沒有特別限制。因此，使用晶體半導體膜的薄膜電晶體 (TFT)、使用以非晶矽膜或多晶矽膜為代表的非單晶半導體膜的薄膜電晶體、使用半導體基板或 SOI 基板形成的電晶體、MOS 電晶體、接面電晶體、雙極電晶體、使用有機半導體或碳奈米管的電晶體，或者其他電晶體都可以使用。

在圖 10 中顯示的像素中，與圖 1 中顯示的像素相似，可以將電晶體用於第一開關 112、第二開關 113 和第三開關 114。

此外，可以向圖 6 的顯示裝置應用在本實施例模式中說明的像素。與實施例模式 1 相似，除非各列中的資料寫入週期重疊，可以在各列中自由設置初始化啟動時間。另外，因為每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以將臨界值寫入週期設置為長的，所以可以更準確地將控制流向發光元件中的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

注意電晶體 1011 的結構不局限於串聯連接的電晶體的結構，並且可以像圖 11 中顯示的電晶體 1111 一樣是並聯連接的電晶體。電晶體 1111 可以向發光元件 116 供應更大的電流。另外，因為電晶體的特性被兩個並聯連接的電晶體平均，所以可以降低電晶體 1111 中包括的電晶體原始特性的變化。當降低了所述變化時，藉由圖 2 中顯示的操作可以更容易地抑制電晶體臨界值電壓變化引起的電流值的變化。

本實施例模式還可以應用於其他實施例模式以及上述圖 1 中說明的任意像素結構。

(實施例模式 5)

在本實施例模式中，參考圖 12 說明藉由週期性開關控制供應給本發明像素中發光元件的電流值的電晶體而使電晶體的退化對時間平均的像素結構。

圖 12 中顯示的像素包括第一電晶體 1201、第二電晶體 1202、第一開關 1212、第二開關 1213、第三開關 1214、第四開關 1203、第五開關 1204、電容器 1215 和發光元件 1216。注意像素與訊號線 1217、第一掃描線 1218、第二掃描線 1219、第三掃描線 1220、電源線 1221 和電位供應線 1222 連接。另外，儘管圖 12 中未顯示，但是像素還與控制第四開關 1203 和第五開關 1204 開啓和關斷的第四和第五掃描線連接。在本實施例模式中，第一電晶體 1201 和第二電晶體 1202 都是 n-通道電晶體，並且當其閘極-源極電壓 (V_{gs}) 超過臨界值電壓 (V_{th}) 時，每個電晶體都開啓。另外，發光元件 1216 的像素電極是陽極並且其相對電極 1223 是陰極。注意將電晶體的閘極-源極電壓稱爲 V_{gs} 並且電容器中累積的電壓稱爲 V_{cs} 。將第一電晶體 1201 的臨界值電壓稱爲 V_{th1} 並且將第二電晶體 1202 的臨界值電壓稱爲 V_{th2} 。將電源線 1221、電位供應線 1222 和訊號線 1217 分別稱爲第一接線、第二接線和第三接線。

第一電晶體 1201 的第一電極藉由第四開關 1203 與發光元件 1216 的像素電極連接；其第二電極與電源線 1221 連接；並且其閘極電極藉由第二開關 1213 與電源線 1221

(34)

連接。另外，第一電晶體 1201 的閘極電極也藉由第一開關 1212 與訊號線 1217 連接，並且第一電晶體 1201 的第一電極藉由第四開關 1203 和第三開關 1214 與電位供應線 1222 連接。

第二電晶體 1202 的第一電極藉由第五開關 1204 與發光元件 1216 的像素電極連接；其第二電極與電源線 1221 連接；並且其閘極電極藉由第二開關 1213 與電源線 1221 連接。第二電晶體 1202 的閘極電極也藉由第一開關 1212 與訊號線 1217 連接，並且第二電晶體 1202 的第一電極也藉由第五開關 1204 和第三開關 1214 與電位供應線 1222 連接。注意第一電晶體 1201 和第二電晶體 1202 的閘極電極彼此連接；第一電晶體 1201 和第二電晶體 1202 的第二電極彼此連接；並且第一電晶體 1201 和第二電晶體 1202 的第一電極藉由第四開關 1203 和第五開關 1204 彼此連接。

此外，第一電晶體 1201 和第二電晶體 1202 連接的閘極電極藉由電容器 1215 和第四開關 1203 與第一電晶體 1201 的第一電極連接，並且還藉由電容器 1215 和第五開關 1204 與第二電晶體 1202 的第一電極連接。換句話說，藉由各自的開關，電容器 1215 的第一電極與第一電晶體 1201 和第二電晶體 1202 的閘極電極連接，並且電容器 1215 的第二電極與第一電晶體 1201 和第二電晶體 1202 的第一電極連接。注意可以藉由在接線、半導體層和電極之間夾入絕緣膜來形成電容器 1215，或者藉由使用第一電晶

體 1201 和第二電晶體 1202 的閘極電容可以省略該電容器。

注意藉由分別向第一掃描線 1218、第二掃描線 1219 和第三掃描線 1220 輸入訊號來控制第一開關 1212、第二開關 1213 和第三開關 1214 開啓和關斷。在圖 12 中，省略了控制第四開關 1203 和第五開關 1204 開啓和關斷的掃描線。

向訊號線 1217 輸入依照像素灰度級位準的訊號，其與視頻訊號，即依照亮度資料的電位對應。

接著，參考圖 13 的時脈圖說明圖 12 中所示的像素的操作。注意將在圖 13 中與顯示一個螢幕影像的週期對應的一個框週期分成初始化週期、臨界值寫入週期、資料寫入週期和發光週期。

注意向發光元件 1216 的相對電極 1223 輸入電位 V_1 ，並且當將 V_{th1} 和 V_{th2} 中更高的值稱作 V_{th} 時，向電位供應線 1222 輸入電位 $V_1 - V_{th} - \alpha$ (α : 任意的正數)。另外，分別在位址週期和發光週期向電源線 1221 供應電位 V_1 和電位 V_2 。注意 $V_2 > V_1$ 。

此處，為瞭說明操作，在位址週期中發光元件 1216 的相對電極 1223 的電位等於電源線 1221 的電位。但是，當將發光元件 1216 發光所需的最小電位差稱作 V_{EL} 時，只要相對電極 1223 的電位高於電位 $V_1 - V_{th} - \alpha - V_{EL}$ 就是可接受的。另外，只要發光週期中電源線 1221 的電位 V_2 高於相對電極 1223 的電位和發光元件 1216 發光所需的最小

(36)

電位差 (V_{EL}) 的和就是可接受的。但是，因為此處為瞭說明的目的，相對電極 1223 的電位是 V_1 ，所以只要 V_2 高於 $V_1 + V_{EL}$ 就是可接受的。

首先，在圖 13 的 (A) 中所示的初始化週期中，關斷第一開關 121 和第五開關 1204 並且開啓第二開關 1213、第三開關 1214 和第四開關 1203。此時，第一電晶體 1201 的第一電極當成源極電極，且其電位為 $V_1 - V_{th} - \alpha$ 。另一方面，第一電晶體 1201 閘極電極的電位是 V_1 。因此，第一電晶體 1201 的閘極-源極電壓 V_{gs} 是 $V_{th} + \alpha$ ，並因此第一電晶體 1201 開啓。然後，由在第一電晶體 1201 的閘極電極和第一電極之間提供的電容器 1215 保持 $V_{th} + \alpha$ 。

接著，在圖 13 的 (B) 中所示的臨界值寫入週期中，關斷第三開關 1214。因此，第一電晶體 1201 的第一電極，即源極電極的電位逐漸上升並且當其達到 $V_1 - V_{th1}$ 時，關斷第一電晶體 1201。因此，由電容器 1215 保持的電壓是 V_{th1} 。

在圖 13 的 (C) 中所示的資料寫入週期中，開啓第一開關 1212，並且在關斷第二電晶體 1213 後，從訊號線 1217 輸入依照亮度資料的電位 ($V_1 + V_{data}$)。此時，由電容器 1215 保持的電壓 V_{cs} 是 $V_{th1} + V_{data}$ ，並因此第一電晶體 1201 開啓。注意當輸入電位 $V_{data} \leq 0$ ，第一電晶體 1201 可以關斷，從而發光元件 1216 不發光。

接著，在圖 13 的 (D) 中所示的發光週期中，關斷第一開關 1212，並且將電源線 1221 的電位設置為 V_2 。此時

(37)

，第一電晶體 1201 的閘極-源極電壓 V_{gs} 等於 $V_{th1} + V_{data}$ ，並且依照該 V_{gs} 的電流流向第一電晶體 1201 和發光元件 1216，從而發光元件 1216 發光。

依照這種操作，無論第一電晶體 1201 的工作區是飽和區還是線性區，流向發光元件 1216 的電流都不取決於第一電晶體 1201 的臨界值電壓 (V_{th1})。

此外，在圖 13 中的 (E) 顯示的後一框週期中的初始化週期中，關斷第四開關 1203 並且開啓第二開關 1213、第三開關 1214 和第五開關 1204。此時，第二電晶體 1202 的第一電極當成源極電極，且其電位為 $V_1 - V_{th-\alpha}$ 。另一方面，第二電晶體 1202 閘極電極的電位是 V_1 。因此，第二電晶體 1202 的閘極-源極電壓 V_{gs} 是 $V_{th} + \alpha$ ，並因此第二電晶體 1202 開啓。然後，由在第二電晶體 1202 的閘極電極和第一電極之間提供的電容器 1215 保持 $V_{th} + \alpha$ 。

接著，在圖 13 的 (F) 中所示的臨界值寫入週期中關斷第三開關 1214。因此，第二電晶體 1202 的第一電極，即源極電極的電位逐漸上升並且當其達到 $V_1 - V_{th2}$ 時，關斷第二電晶體 1202。因此，由電容器 1215 保持的電壓是 V_{th2} 。

在圖 13 的 (G) 中所示的資料寫入週期中，開啓第一開關 1212，並且在關斷第二電晶體 1213 後，從訊號線 1217 輸入依照亮度資料的電位 ($V_1 + V_{data}$)。此時，由電容器 1215 保持的電壓 V_{cs} 是 $V_{th2} + V_{data}$ ，並因此第二電晶體 1202 開啓。

(38)

接著，在圖 13 的 (H) 中所示的發光週期中，關斷第一開關 1212，且將電源線 1221 的電位設置為 V_2 。此時，第二電晶體 1202 的閘極-源極電壓 V_{gs} 等於 $V_{th2} + V_{data}$ ，並且依照該 V_{gs} 的電流流向第二電晶體 1202 和發光元件 1216，從而發光元件 1216 發光。

無論第二電晶體 1202 的工作區是飽和區還是線性區，流向發光元件 1216 的電流都不取決於第二電晶體 1202 的臨界值電壓 (V_{th2})。

因此，藉由使用第一電晶體 1201 或者第二電晶體 1202 控制供應給發光元件的電流，可以抑制由電晶體臨界值電壓的變化而引起的電流值變化並且可以向發光元件 1216 供應依照亮度資料的電流值。注意藉由在第一電晶體 1201 和第二電晶體 1202 之間開關而降低對每個電晶體的負載，可以減小電晶體臨界值電壓隨時間的變化。

因此，可以抑制由第一電晶體 1201 和第二電晶體 1202 臨界值電壓的變化而引起的亮度變化。另外，因為相對電極的電位是固定的，所以可以降低功耗。

此外，當在飽和區中操作第一電晶體 1201 和第二電晶體 1202 的情況中，也可以抑制流向每個電晶體的電流因發光元件 1216 的退化而變化。

注意在飽和區中操作第一電晶體 1201 和第二電晶體 1202 的情況中，這些電晶體的通道長度 L 較佳是長的。

另外，因為在初始化週期中向發光元件 1216 施加反向偏置電壓，所以可以使發光元件中的短路部分絕緣，並

且可以抑制發光元件的退化。因此，可以延長發光元件的壽命。

注意因爲可以抑制由電晶體臨界值電壓的變化引起的電流值的變化，所以由電晶體控制的電流的供應目標單元沒有特別限制。因此，可以使用 EL 元件（有機 EL 元件、無機 EL 元件、或者包含有機材料和無機材料的 EL 元件）、電子發射元件、液晶元件、電子墨水等作爲圖 12 中所示的發光元件 1216。

另外，只要第一電晶體 1201 和第二電晶體 1202 用來控制供應給發光元件 1216 的電流值就是可接受的，並且電晶體的種類沒有特別限制。因此，使用晶體半導體膜的薄膜電晶體（TFT）、使用以非晶矽膜或多晶矽膜爲代表的非單晶半導體膜的薄膜電晶體、使用半導體基板或 SOI 基板形成的電晶體、MOS 電晶體、接面電晶體、雙極電晶體、使用有機半導體或碳奈米管的電晶體，或者其他電晶體都可以使用。

第一開關 1212 選擇向電容器輸入依照像素灰度級位準的訊號的時脈。第二開關 1213 選擇向第一電晶體 1201 或第二電晶體 1202 的閘極電極供應預定的電位的時脈。第三開關 1214 選擇供應用來初始化寫入電容器 1215 中的電位的預定電位的時脈。因此，只要第一開關 1212、第二開關 1213 和第三開關 1214 具有上面的功能，它們沒有特別的限制。例如，每個開關都可以是電晶體、二極體、或者作爲其組合的邏輯電路。注意如果可以在上面的時脈向

像素施加訊號或電位，第一至第三開關不是必需的。此外，第四開關 1203 和第五開關 1204 也沒有特別限制，其中每一個例如可以是電晶體、二極體、或者作為其組合的邏輯電路。

在將 n-通道電晶體用於第一開關 1212、第二開關 1213、第三開關 1214、第四開關 1203 和第五開關 1204 的情況中，因為可以只使用 n-通道電晶體形成像素，所以可以簡化製造過程。另外，諸如非晶半導體或半非晶半導體（也稱作微晶半導體）的非晶半導體可以用於像素中包括的每個電晶體的半導體層。例如，可以使用非晶矽（a-Si:H）作為非晶半導體。藉由使用這些非晶半導體可以進一步簡化製造過程。因此，可以實現製造成本的降低和產率的提高。

注意在將電晶體用於第一開關 1212、第二開關 1213、第三開關 1214、第四開關 1203 和第五開關 1204 的情況中，電晶體的極性（導電類型）沒有特別限制。但是，希望使用具有低關斷電流極性的電晶體。

另外，如圖 41 中所示，第一電晶體 1201 和第四開關 1203、以及第二電晶體 1202 和第五開關 1204 是相互可交換的。換句話說，第一電晶體 1201 和第二電晶體 1202 的第一電極藉由電容器 1215 與第一電晶體 1201 和第二電晶體 1202 的閘極電極連接。第一電晶體 1201 的第二電極藉由第四開關 1203 與電源線 1221 連接，並且第二電晶體 1202 的第二電極藉由第五開關 1204 與電源線 1221 連接。

(41)

圖 12 和 41 顯示了並聯設置的元件數量是兩個的情況，其中使用電晶體和開關作為一組，即使用第一電晶體 1201 和第四開關 1203 作為一組、以及第二電晶體 1202 和第五開關 1204 作為一組。但是，並聯設置的元件數量沒有特別限制。

藉由向圖 6 的顯示裝置應用本實施例模式中說明的像素，除非各列中的資料寫入週期重疊，可以與實施例模式 1 相似地在各列中自由設置初始化啟動時間。另外，因為每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以將臨界值寫入週期設置成長的，所以可以更準確地將控制流向發光元件中的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

注意，電位供應線 1222 也可以當成與實施例模式 3 相似的另一列的接線。另外，與實施例模式 4 相似，對於第一電晶體 1201 和第二電晶體 1202 中每一個，可以使用電晶體串聯連接，或者並聯設置的多閘極電晶體。另外，本實施例模式可以應用於實施例模式 1-4 中說明的任意像素結構。

（實施例模式 6）

(42)

在本實施例模式中，說明具有與實施例模式 1 不同結構的像素。使用共同的附圖標記來表示與實施例模式 1 相似的元件，並且省略了相同部分或者具有相似功能的部分的詳細說明。注意按照與實施例模式 1 相似的方法操作這些部分。

在本實施例模式中，說明強迫阻止電流流向發光元件 116 的像素結構。換句話說，本實施例模式旨在獲得幾乎看不見餘像並且藉由強迫使發光元件進行不發光狀態使移動影像特性優異的顯示裝置。

圖 29 中顯示了一個這種像素結構。圖 29 中顯示的像素除了圖 1 像素中包括的電晶體 111、第一開關 112、第二開關 113、第三開關 114、電容器 115 和發光元件 116 外還包括第四開關 2901。除了訊號線 117、第一掃描線 118、第二掃描線 119、第三掃描線 120、電源線 121 和電位供應線 122 外，像素還與第四掃描線 2902 連接。

在圖 29 中，第四開關 2901 與電容器 115 並聯連接。因此，當開啓第四開關 2901 時，電晶體 111 的閘極電極和第一電極短路。然後，因為電容器 115 保持的電晶體 111 的閘極-源極電壓可能是 0V，所以關斷電晶體 111 並且可以使發光元件 116 進入不發光狀態。注意藉由使用輸入到第四掃描線 2902 的訊號逐列掃描像素，可以控制開啓和關斷第四開關 2901。

依照這種操作，抹除寫入像素中的訊號。因此，提供強迫使發光元件進入不發光狀態的的抹除週期，直至下一個

(43)

初始化週期。換句話說，插入黑色顯示。因此，餘像變得不太看見並且可以改善移動影像特性。

同時，作為表達灰度級的顯示裝置的驅動方法，有類比灰度級方法和數位灰度級方法。類比灰度級方法包括以類比的方式控制發光元件發光強度的方法和以類比的方式控制發光元件發射時間的方法。在兩者間，通常使用以類比的方式控制發光元件發射強度的方法。另一方面，在數位灰度級方法中，藉由以數位元方式控制以表達灰度級來開啓/關斷發光元件。數位灰度級方法因為使用數位訊號進行處理而具有高的抗雜訊性。但是，僅有兩種狀態，即發光狀態和不發光狀態，從而只能表達兩個灰度級。因此，結合使用其他的方法嘗試多級灰度級顯示。作為多級灰度級顯示技術，有加權像素的發光面積並選擇來進行灰度級顯示的面積灰度級方法和加權發光時間並選擇來進行灰度級顯示的時間灰度級方法。

在結合數位灰度級方法和時間灰度級方法的情況中，如圖 42 中所示，將一個框週期分成多個子框週期（ SFn ）。每個子框週期包括位址週期（ Ta ）（包括初始化週期、臨界值寫入週期和資料寫入週期）和發光週期（ Ts ）。注意在一個框週期中提供其數量與顯示位元數 n 對應的子框週期。另外，設置各個子框週期中發光週期的長度比滿足 $2^{n-1} : 2^{n-2} : \dots : 2 : 1$ ；在每個發光週期中選擇發光元件發光或不發光；並且使用一個框週期中發光元件發光的總時間的差異表達灰度級。當一個框週期中發光的總時間長時

(44)

，亮度是高的，並且當其短時，亮度是低的。注意圖 42 顯示了 4 位元灰度級的實例，其中將一個框週期分成四個子框週期並且藉由發光週期的組合來表達 $2^4=16$ 個灰度級。注意當發光週期的長度比不是 2 的乘幂時，也可以表達灰度級。此外，可以再分割子框週期。

注意在使用如上所述的時間灰度級方法嘗試多級灰度級顯示的情況中，低指數位元的發光週期長度是短的。因此，當在前一子框週期的發光週期結束後，立即啓動資料寫入操作時，它與前一子框週期的資料寫入操作重疊，並且因此不能進行正常的操作。因此，藉由在子框週期中提供如上所述的抹除週期，可以表達比所有列所需的資料寫入週期短的發光。換句話說，可以自由設置發光週期。

在顯示類比灰度級方法中，本發明是特別有效的。此外，因為在結合數位灰度級方法和時間灰度級方法的方法中也可以自由設置發光週期，所以提供抹除週期是有效的。

可以藉由在電流藉由電晶體 111 從電源線 121 流向發光元件 116 的像素電極的路徑中提供另一個開關，並且藉由逐列掃描像素關斷開關，可以提供抹除週期。

圖 30 中顯示了一個這種結構。在圖 30 中，除了圖 1 所示的像素結構外，在電晶體 111 的第二電極和電源線 121 之間連接了第四開關 3001。藉由輸向第四掃描線 3002 的訊號開啓或關斷第四開關 3001。

當將電晶體 111 的第一電極的連接點和發光元件 116

的像素電極稱作節點 3003 時，如圖 37 中所示，第四開關 3701 可以連接在節點 3003 和電晶體 111 的第一電極之間。藉由輸入第四掃描線 3702 的訊號控制第四開關 3701 開啓和關斷。

因此，藉由關斷第四開關可以提供抹除週期。另外，當與實施例模式 1 相似地操作如圖 30 和 37 中顯示的像素時，藉由在初始化週期中關斷第四開關可以降低功耗。

注意藉由如圖 43 以及圖 30 和 37 中所示，在節點 3003 和發光元件 116 的像素電極連接第四開關 4301 可以提供抹除週期。替代地，如圖 44 中所示，藉由在電晶體 111 第二電極和第二開關 113 的連接點與電源線 121 之間連接第四開關 4401 可以提供抹除週期。

此外，藉由向電晶體 111 的閘極電極輸入電位來強迫提供抹除週期。

圖 31 中顯示了一個這種結構。圖 31 的結構除了圖 1 的像素結構外還包括整流器元件 3101，並且電晶體 111 的閘極電極和第四掃描線 3102 藉由整流器元件 3101 彼此連接。注意當電晶體 111 是 n-通道電晶體時，連接整流器元件 3101，使電流從電晶體 111 的閘極電極流向第四掃描線 3102。至於第四掃描線 3102，僅當強迫關斷電晶體 111 時輸入 L 位準訊號，否則輸入 H 位準訊號。然後，當第四掃描線處於 H 位準時，電流不流向整流器元件 3101，並且當處於 L 位準時，電流從電晶體 111 流向第四掃描線 3102。藉由如上所述使電流流向第四掃描線 3102，將電容

(46)

器 115 保持的電壓降低至電晶體 111 的臨界值電壓 (V_{th}) 或更低，並且強迫關斷電晶體 111。注意需要確定 L 位準電位，從而電晶體 111 閘極電極的電位不會變成等於或者低於某一電位，該電位比 L 位準電位高整流器元件 3101 的正向臨界值電壓。另外，在使用對第一開關 112 和第二開關 113 每個採用 L 位準電位關斷的開關的情況中，可以用第一掃描線 118 或第二掃描線 119 代替第四掃描線 3102。

注意因為只要像素結構包括強迫使發光元件進入不發光狀態的裝置，就可以藉由插入黑色顯示使餘像不太可見，所以像素結構沒有特別限制於上面的結構。

注意圖 39B 顯示的肖特基屏障二極體、PIN 二極體、PN 二極體、二極體連接的電晶體等都可以用於整流器元件 3101。

注意可以將在本實施例模式中說明的提供抹除週期的開關應用於在任意其他實施例模式以及上述圖 1 中的像素結構。

在不提供這種開關下，藉由設置長的初始化週期，初始化週期也可以當成抹除週期。因此，藉由設置為了使餘像不太可見而希望進行黑色顯示的週期長度等於操作實施例模式 1-5 中說明的任意像素時的初始化週期，可以改善運動影像特性。此外，藉由在發光週期中使電源線 121 的電位與相對電極 123 的電位相等，可以插入黑色顯示。

注意當在圖 30 顯示的像素結構中，在資料寫入週期

(47)

中開啓電晶體 111 時，藉由關斷第四開關 3001 可以阻斷流向電晶體 111 的電流。因此，因為可以抑制與電晶體 111 的源極電極連接的電容器 115 的第二電極電位的變化，所以可以更準確地由電容器 115 保持電壓 $V_{th}+V_{data}$ 。結果，可以向發光元件 116 供應依照亮度資料的更準確的電流。

另外，因為圖 37 中顯示的像素結構藉由在資料寫入週期中關斷第四開關 3701 也可以抑制電容器 115 第二電極的電位變化，並且可以更準確地由電容器 115 保持電壓 $V_{th}+V_{data}$ 。因此，可以向發光元件 116 供應依照亮度資料的更準確的電流。

注意本實施例模式中說明的像素可以應用於實施例模式 1 中說明的顯示裝置。因此，可以獲得亮度變化較小並且運動影像特性優異的顯示裝置。

(實施例模式 7)

在本實施例模式中，參考圖 14 說明將 p-通道電晶體應用於控制供應給發光元件的電流值的電晶體的情況。

圖 14 中所示的像素包括電晶體 1411、第一開關 1412、第二開關 1413、第三開關 1414、電容器 1415 和發光元件 1416。注意像素與訊號線 1417、第一掃描線 1418、第二掃描線 1419、第三掃描線 1420、電源線 1421 和電位供應線 1422 連接。在本實施例模式中，電晶體 1411 是 p-通道電晶體，並且當其閘極-源極電壓絕對值 ($|V_{gs}|$) 超過

臨界值電壓的絕對值 ($|V_{th}|$) 時 (當 V_{gs} 低於 V_{th} 時) , 開啓。另外, 發光元件 1416 的像素電極是陰極並且其相對電極 1423 是陽極。注意用 ($|V_{gs}|$) 表示電晶體閘極-源極電壓的絕對值; 用 $|V_{th}|$ 表示臨界值電壓的絕對值; 並且也將電源線 1421、電位供應線 1422 和訊號線 1417 分別稱為第一接線、第二接線和第三接線。

電晶體 1411 的第一電極 (源極電極或汲極電極之一) 與發光元件 1416 的像素電極連接; 電晶體 1411 的第二電極 (源極電極或汲極電極中另一個) 與電源線 1421 連接; 並且電晶體 1411 的閘極電極藉由第二開關 1413 與電源線 1421 連接。另外, 電晶體 1411 的閘極電極也藉由第一開關 1412 與訊號線 1417 連接, 並且其第一電極藉由第三開關 1414 與電位供應線 1422 連接。

此外, 在電晶體 1411 的閘極電極和第一電極之間連接電容器 1415。換句話說, 電容器 1415 的第一電極與電晶體 1411 的閘極電極連接, 並且其第二電極與電晶體 1411 的第一電極連接。注意可以藉由在接線、半導體層和電極之間夾入絕緣膜來形成電容器 1415, 或者藉由使用電晶體 1411 的閘極電容可以省略電容器。

注意, 藉由分別向第一掃描線 1418、第二掃描線 1419 和第三掃描線 1420 輸入訊號來控制第一開關 1412、第二開關 1413 和第三開關 1414 的開啓和關斷。

向訊號線 1417 輸入依照像素灰度級位準的訊號, 其與視頻訊號, 即依照亮度資料的電位對應。

接著，參考圖 15 和圖 16A-16D 中的時脈圖說明圖 14 中所示的像素的操作。注意在圖 14 中將與顯示一個螢幕影像的週期對應的一個框週期分成初始化週期、臨界值寫入週期、資料寫入週期和發光週期。將初始化週期、臨界值寫入週期和資料寫入週期統稱為位址週期。一個框週期的長度沒有特別限制，但是較佳為 1/60 秒或更短，從而影像觀察者不會感覺到閃爍。

注意向發光元件 1416 的相對電極 1423 輸入電位 V_1 ，並且向電位供應線 1422 輸入電位 $V_1 + |V_{th}| + \alpha$ (α ：任意的正數)。另外，向電源線 1421 中在位址週期輸入 V_1 ，並且在發光週期中輸入電位 V_2 。注意 $V_2 < V_1$ 。

此處，為了說明操作的目的，在位址週期中，發光元件 1416 的相對電極 1423 的電位等於電源線 1421 的電位。但是，當將發光元件 1416 發光所需的最小電位差稱作 V_{EL} 時，只要相對電極 1423 的電位等於或高於 V_1 並且小於電位 $V_1 + |V_{th}| + \alpha + V_{EL}$ 就是可接受的。另外，只要發光週期中電源線 1421 的電位 V_2 低於從相對電極 1423 的電位中減去發光元件 1416 發光所需的最小電位差 (V_{EL}) 所獲得的值就是可接受的。但是，因為此處為了說明的目的，相對電極 1423 的電位是 V_1 ，所以只要 V_2 小於 $V_1 - V_{EL}$ 就是可接受的。

首先，在如圖 15 中的 (A) 和圖 16A 中所示的初始化週期中關斷第一開關 1412，並且開啓第二開關 1413 和第三開關 1414。此時，電晶體 1411 的第一電極當成源極

(50)

電極並且其電位等於電位供應線 1422 的電位，即 $V1 + |V_{th}| + \alpha$ 。另一方面，電晶體 1411 閘極電極的電位是 $V1$ 。因此，電晶體 1411 的閘極-源極電壓的絕對值 $|V_{gs}|$ 是 $|V_{th}| + \alpha$ ，並因此電晶體 1411 開啓。然後，由在電晶體 1411 的閘極電極和第一電極之間提供的電容器 1415 保持 $|V_{th}| + \alpha$ 。

接著，在如圖 15 中的 (B) 和圖 16B 所示的臨界值寫入週期中關斷第三開關 1414。因此，電晶體 1411 的第一電極，即源極電極的電位逐漸下降並且當其達到 $V1 + |V_{th}|$ 時，關斷電晶體 1411。因此，由電容器 1415 保持的電壓是 $|V_{th}|$ 。

在如圖 15 中的 (C) 和圖 16C 中所示的後續資料寫入週期中，開啓第一開關 1412 並且在關斷第二電晶體 1413 後從訊號線 1417 輸入依照亮度資料的電位 ($V1 - V_{data}$)。此時，由電容器 1415 保持的電壓 V_{cs} 可以由公式 (5) 表示，其中將電容器 1415 和發光元件 1416 的電容分別稱爲 $C1$ 和 $C2$ 。

$$V_{cs} = \left| -|V_{th}| - V_{data} \times \frac{C2}{C1+C2} \right| \dots (5)$$

注意，因爲發光元件 1416 比電容器 1415 更薄並具有更大的電極面積，所以 $C2 \gg C1$ 。因此，從 $C2 / (C1 + C2) \approx 1$ ，由電容器 1415 保持的電壓 V_{cs} 由公式 (6) 表示，並且電晶體 1411 開啓。

(51)

$$V_{cs} = | -|V_{th}| - V_{data} | \dots (6)$$

接下來，在圖 15 的 (D) 和圖 16D 中所示的發光週期中，關斷第一開關 1412 並且將電源線 1421 的電位設置為 V_2 。此時，電晶體 1411 的閘極-源極電壓 V_{gs} 等於 $-V_{data} - |V_{th}|$ ，並且依照該 V_{gs} 的電流流向電晶體 1411 和發光元件 1416，從而發光元件 1416 發光。

注意當電晶體 1411 在飽和區工作時，流向發光元件的電流 I 由公式 (7) 表示。

$$\begin{aligned} I &= \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (V_{gs} - V_{th})^2 \\ &= \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (-V_{data} - |V_{th}| - V_{th})^2 \dots (7) \end{aligned}$$

因為電晶體 1411 是 p-通道電晶體，所以 V_{th} 小於 0。因此，公式 (7) 可以轉變成公式 (8)。

$$I = \frac{1}{2} \left(\frac{W}{L} \right) \mu_{Cox} (-V_{data})^2 \dots (8)$$

另外，當電晶體 1411 在線性區工作時，流向發光元件的電流 I 由公式 (9) 表示。

(52)

$$\begin{aligned}
 I &= \left[\frac{W}{L} \right] \mu \text{Cox} \left[(V_{gs} - V_{th}) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \\
 &= \left[\frac{W}{L} \right] \mu \text{Cox} \left[(-V_{data} - |V_{th}| - V_{th}) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \dots (9)
 \end{aligned}$$

從 $V_{th} < 0$ ，公式（9）可以轉變成公式（10）。

$$I = \left[\frac{W}{L} \right] \mu \text{Cox} \left[(-V_{data}) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \dots (10)$$

此處， W 代表電晶體 1411 的通道寬度； L ，通道長度； μ ，遷移率；和 Cox ，儲存電容。

依照公式（8）和（10），無論電晶體 1411 的工作區是飽和區還是線性區，流向發光元件 1416 的電流都不取決於電晶體 1411 的臨界值電壓（ V_{th} ）。因此，可以抑制由電晶體 1411 臨界值電壓的變化而引起的電流變化，並且可以向發光元件 1416 供應依照亮度資料的電流值。

因此，可以抑制由電晶體 1411 臨界值電壓的變化引起的亮度變化。另外，因為用固定在恒定電位下的相對電極進行工作，所以可以降低功耗。

此外，當電晶體 1411 在飽和區中工作時，還可以抑制亮度因發光元件 1416 的退化而變化。當發光元件 1416 退化時，發光元件 1416 的 V_{EL} 增加並且電晶體 1411 的第一電極，即源極電極的電位降低。此時，電晶體 1411 的源極電極與電容器 1415 的第二電極連接；電晶體 1411 的

(53)

閘極電極與電容器 1415 的第一電極連接；並且閘極電極側處於浮置狀態。因此，依照源極電位的降低，電晶體 1411 的閘極電位也降低與源極電位的降低相同的量。因此，電晶體 1411 的 V_{gs} 不會改變。因此，即使發光元件退化也不會影響流向電晶體 1411 和發光元件 1416 的電流。注意在公式 (8) 中還發現流向發光元件的電流 I 不取決於源極電位和汲極電位。

因此，當電晶體 1411 在飽和區中工作時，可以抑制由電晶體 1411 臨界值電壓的變化引起的亮度變化和發光元件 1416 的退化。

注意在飽和區中操作電晶體 1411 的情況中，電晶體 111 的通道長度 L 較佳是長的，從而抑制由於雪崩擊穿和通道長度調制引起的電流量的增加。

另外，因為在初始化週期中向發光元件 1416 施加反向偏置電壓，所以可以使發光元件中的短路部分絕緣，並且可以抑制發光元件的退化。因此，可以延長發光元件的壽命。

注意圖 14 中顯示的發光元件 1416 沒有特別限制，並且可以使用 EL 元件（有機 EL 元件、無機 EL 元件、或者包含有機材料和無機材料的 EL 元件）、電子發射元件、液晶元件、電子墨水等。

另外，只要電晶體 1411 可用以控制供應給發光元件 1416 的電流值就是可接受的，並且電晶體的種類沒有特別限制。因此，使用晶體半導體膜的薄膜電晶體（TFT）、

(54)

使用以非晶矽膜或多晶矽膜為代表的非單晶半導體膜的薄膜電晶體、使用半導體基板或 SOI 基板形成的電晶體、MOS 電晶體、接面電晶體、雙極電晶體、使用有機半導體或碳奈米管的電晶體，或者其他電晶體都可以使用。

第一開關 1412 選擇向電容器輸入依照像素灰度級位準的訊號的時脈。第二開關 1413 選擇向電晶體 1411 閘極電極供應預定的電位的時脈。第三開關 1414 選擇供應用來初始化寫入電容器 1415 中的電位的預定電位的時脈。因此，只要第一開關 1412、第二開關 1413 和第三開關 1414 具有上面的功能，它們沒有特別的限制。每個開關都可以是電晶體、二極體、或者作為其組合的邏輯電路。

注意在使用電晶體的情況中，其極性（導電類型）沒有特別限制。但是，希望使用具有低關斷電流極性的電晶體。可以給出具有 LDD 區的電晶體、具有多閘極結構的電晶體等作為具有低關斷電流極性的電晶體的實例。所述開關可以是使用 n-通道電晶體和 p-通道電晶體兩者的 CMOS 型。

例如，在對第一開關 1412、第二開關 1413 和第三開關 1414 應用 p-通道電晶體的情況中，當需要開啓開關時，向控制每個開關開啓/關斷的掃描線輸入 L 位準訊號，或者當需要關斷開關時輸入 H 位準訊號。

在此情況下，因為可以只使用 p-通道電晶體形成像素，所以可以簡化製造過程。

此外，可以將本實施例模式中說明的像素應用於圖 6

(55)

的顯示裝置。與實施例模式 1 中相似，除非各列中的資料寫入週期重疊，可以在各列中自由設置初始化啓動時間。另外，因為每個像素除了在其位址週期外可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以設置長的臨界值寫入週期，所以可以更準確地將控制流向發光元件的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

注意與實施例模式 3 相似，電位供應線 1422 也可以當成另一列的接線。另外，實施例模式 4 和 5 中說明的電晶體的任何結構都可以應用於電晶體 1411。另外，還可以應用實施例模式 6 中說明的結構和操作。另外，可以將電晶體 1411 應用於實施例模式 1-6 中說明的像素結構中。

注意在使用整流器元件提供抹除週期的情況中，需要依照控制流向發光元件的電流的電晶體的極性改變流向整流器元件的電流方向。參考圖 32 說明這一點。

當電晶體 1411 是 p-通道電晶體時，連接整流器元件 3201，從而電流從第四掃描線 3202 流向電晶體 1411 的閘極電極。至於第四掃描線 3202，僅當強迫關斷電晶體 1411 時，輸入 H 位準訊號，否則輸入 L 位準訊號。然後，當第四掃描線 3202 處於 L 位準時，電流不流向整流器元件 3201，並且當處於 H 位準時，電流從電晶體 1411 流向第四掃描線 3202。藉由如上所述使電流流向第四掃描線

(56)

3202，將電容器 1415 保持的電位降低至電晶體 1411 的臨界值電壓的絕對值 ($|V_{th}|$) 或更低，並因此強迫關斷電晶體 1411。注意需要確定 H 位準電位，從而電晶體 1411 閘極電極的電位不會變成等於或者高於某一電位，該電位比 H 位準電位高整流器元件 3201 的正向臨界值電壓。依照這種操作，插入黑色顯示；餘像變得不太可見；並且可以改善運動影像特性。

(實施例模式 8)

在本實施例模式中，參考圖 17 說明本發明像素部分截面圖的一種模式。注意本實施例模式部分截面圖中顯示的電晶體是用來控制向發光元件供應電流值的電晶體。

首先，在具有絕緣表面的基板 1711 上方形成底膜 1712。作為具有絕緣表面的基板 1711，可以使用絕緣基板，如玻璃基板、石英基板、塑膠基板（聚醯亞胺、丙烯酸、聚對苯二甲酸乙二醇酯、聚碳酸酯、多芳基化合物、聚醚砜等）、或者陶瓷基板；或者表面上形成了絕緣膜的金屬基板（鋁、鎢、鉬等）、半導體基板等。注意需要使用能夠至少耐受處理期間產生的熱量的基板。

使用一層或多層（兩層或更多層）絕緣膜，如氧化矽膜、氮化矽膜或者氧氮化矽 (SiO_xN_y) 膜來形成底膜 1712。注意可以使用濺射方法、CVD 方法等形成底膜 1712。儘管在本實施例模式中底膜 1712 是單層，但是不用說它可以是多層（兩層或更多層）。

(57)

接著，在底膜 1712 上方形成電晶體 1713。電晶體 1713 至少包括半導體層 1714、在半導體層 1714 上方形成的閘極絕緣膜 1715 和在半導體層 1714 上方形成的並且其間插有閘極絕緣膜 1715 的閘極電極 1716。半導體層 1714 具有源區和汲區。

可以使用具有選自包含矽、矽鍺 (SiGe) 等的非晶半導體以及非晶矽 (a-Si:H) 作為其主要組成的非晶態 (即非晶半導體膜)、混合非晶態和晶體態的半非晶半導體、在非晶半導體內可以觀察到 0.5 nm - 20 nm 的晶粒的微晶半導體的薄膜、或者多晶矽 (p-Si:H) 等形成半導體層 1714。注意將可以觀察到 0.5 nm - 20 nm 的晶粒的微晶狀態稱作微晶。注意當使用非晶半導體膜時，可以使用濺射方法、CVD 方法等形成半導體層 1714，並且當使用晶體半導體膜時，例如可以藉由形成非晶半導體膜然後使非晶半導體膜結晶來形成半導體層 1714。如果需要，為了控制電晶體的臨界值電壓，除了上面的主要組成外，半導體層 1714 中可以包含微量的雜質元件 (如磷、砷或硼)。

接著，形成閘極絕緣膜 1715 來覆蓋半導體層 1714。由例如使用氧化矽、氮化矽、氮化矽氧化物等的單層或多層堆疊的膜形成閘極絕緣膜 1715。注意可以使用濺射方法、CVD 方法等作為膜形成方法。

然後，在半導體層 1714 上方形成閘極電極 1716 並且其間插有閘極絕緣膜 1715。閘極電極 1716 可以由單層形成或者藉由堆疊多層金屬膜來形成。注意可以使用選自鈹

(58)

(Ta) 、 鎢 (W) 、 鈦 (Ti) 、 鉬 (Mo) 、 鋁 (Al) 、 銅 (Cu) 和 鉻 (Cr) 中的金屬元素或者包含所述元素作為其主要組成的合金或化合物材料來形成閘極電極。例如，閘極電極可以包括使用氮化鉬 (TaN) 作為第一導電層和鎢 (W) 作為第二導電層的第一導電膜和第二導電膜。

接著，使用閘極電極 1716 或者形成所需形狀的抗蝕劑作為掩模，向半導體層 1714 中選擇性地添加賦予 n-型或 p-型導電性的雜質。如此，在半導體層 1714 中形成了通道形成區和雜質區（包括源區、汲區、GOLD 區和 LDD 區）。另外，取決於要添加的雜質元素的導電類型，電晶體 1713 被形成為 n-通道電晶體或者 p-通道電晶體。

注意為了在圖 17 中以自對準的方式形成 LDD 區 1720，形成矽化合物，例如氧化矽膜、氮化矽膜或者氧氮化矽膜來覆蓋閘極電極 1716，然後，回蝕以形成側壁 1717。此後，可以藉由向半導體層 1714 中添加賦予導電性的雜質來形成源區 1718、汲區 1719 和 LDD 區 1720。因此，LDD 區 1720 位於側壁 1717 的下方。注意提供側壁 1717，從而以自對準的方式形成 LDD 區 1720，並且不一定需要提供側壁。注意使用磷、砷或硼等作為賦予導電性的雜質。

接著，藉由堆疊第一絕緣膜 1721 和第二絕緣膜 1722 形成第一中間層絕緣膜 1730 來覆蓋閘極電極 1716。作為第一絕緣膜 1721 和第二絕緣膜 1722，可以使用無機絕緣膜，如氧化矽膜、氮化矽膜或者氧氮化矽 (SiO_xN_y) 膜，

(59)

或者具有低介電常數的有機樹脂膜（光敏或非光敏的有機樹脂膜）。替代地，可以使用含有矽氧烷的膜。注意矽氧烷是藉由矽（Si）和氧（O）的鍵形成骨架，並且使用有機基團（如烷基或芳香烴）作為取代基的材料。此外，可以包含氟基作為取代基。

注意可以使用由相同材料組成的絕緣膜作為第一絕緣膜 1721 和第二絕緣膜 1722。在本實施例模式中，第一中間層絕緣膜 1730 具有兩層的堆疊結構；但是它可以是單層或者具有三層或更多層的堆疊結構。

注意第一絕緣膜 1721 和第二絕緣膜 1722 可以使用濺射方法、CVD 方法、旋塗方法等來形成，並且在使用有機樹脂膜或包含矽氧烷的膜的情況中藉由塗佈方法來形成。

此後，在第一中間層絕緣膜 1730 的上方形成源和汲極電極 1723。注意源和汲極電極 1723 藉由接觸孔分別與源區 1718 和汲區 1719 連接。

注意可以使用金屬，如銀（Ag）、金（Au）、銅（Cu）、鎳（Ni）、鉑（Pt）、鈀（Pd）、銥（Ir）、銩（Rh）、鎢（W）、鋁（Al）、鉭（Ta）、鉬（Mo）、鎘（Cd）、鋅（Zn）、鐵（Fe）、鈦（Ti）、矽（Si）、鍺（Ge）、銩（Zr）、或者鋇（Ba）、其合金、其金屬氮化物、或者其疊層膜來形成源和汲極電極 1723。

接著，形成第二中間層絕緣膜 1731 以覆蓋源和汲極電極 1723。作為第二中間層絕緣膜 1731，可以使用無機絕緣膜、樹脂膜、或者其疊層。可以使用氮化矽膜、氧化

(60)

矽膜、氧氮化矽膜或者其疊層作為無機絕緣膜。對於樹脂膜，可以使用聚醯亞胺、聚醯胺、丙烯酸、聚醯亞胺醯胺、環氧等。

在第二中間層絕緣膜 1731 上方形成像素電極 1724。接著，形成絕緣體 1725 以覆蓋像素電極 1724 的端部。為了在後面有利地形成包含發光物質的層 1726，將絕緣體 1725 形成為具有在其上端或者下端彎曲的曲面。例如，在使用正光敏丙烯酸作為絕緣體 1725 的材料的情況中，較佳的將絕緣體 1725 形成為具有僅在上端具有曲率半徑（ $0.2 \mu\text{m} - 3 \mu\text{m}$ ）的曲面。可以使用藉由光輻照在蝕刻劑中不可溶的負抗蝕劑或者藉由光輻照在蝕刻劑中可溶的正抗蝕劑作為絕緣體 1725。此外，可以使用如氧化矽或氧氮化矽的無機材料以及有機材料作為絕緣體 1725 的材料。

接著，在像素電極 1724 和絕緣體 1725 的上方形成包含發光物質的層 1726 和相對電極 1727。

接著，在包含發光物質的層 1726 夾在像素電極 1724 和相對電極 1727 之間的區域中形成發光元件 1728。

接著，參考圖 18A 和 18B 說明發光元件 1728 的細節。注意圖 17 中的像素電極 1724 和相對電極 1727 分別對應於圖 18A 和 18B 中的像素電極 1801 和相對電極 1802。在圖 18A 中，像素電極是陽極，和相對電極是陰極。

如圖 18A 所示，在像素電極 1801 和相對電極 1802 之間提供電洞注入層 1811、電洞傳輸層 1812、電子傳輸層 1814、電子注入層 1815 等以及發光層 1813。堆疊這些層

(61)

，使得當施加電壓將像素電極 1801 的電位設置成高於相對電極 1802 的電位時，從像素電極 1801 側注入電洞並且從相對電極 1802 側注入電子。

在這種發光元件中，從像素電極 1801 側注入的電洞和從相對電極 1802 側注入的電子在發光層 1813 中複合，從而激發發光物質。然後，激發的發光物質當返回基態時發光。注意只要發光物質是可以發光（電致發光）的物質就是可以接受。

對於形成發光層 1813 的物質沒有特別限制，並且發光層可以僅由發光物質組成。但是，當發生濃度淬滅時，發光層較佳的是使用能隙大於發光物質的物質（宿主），其中混合發光物質，從而分散。這就阻止了發光物質的濃度淬滅。注意能隙指最低未佔據分子軌道（LUMO）能級和最高佔據分子軌道（HOMO）能級之間的能量差。

另外，對於發光物質沒有特別限制，並且可以使用在所需發射波長下發光的物質。例如，爲了獲得紅光發射，可以使用表現出在 600 nm - 680 nm 處具有發射光譜峰的發光的物質，如 4-二氰基亞甲基-2-異丙基-6-[2-(1,1,7,7-四甲基久洛裏定-9-基)乙烯基]-4H-吡喃（縮寫：DCJTI）、4-二氰基亞甲基-2-甲基-6-[2-(1,1,7,7-四甲基久洛裏定-9-基)乙烯基]-4H-吡喃（縮寫：DCJT）、4-二氰基亞甲基-2-叔丁基-6-[2-(1,1,7,7-四甲基久洛裏定-9-基)乙烯基]-4H-吡喃（縮寫：DCJTB）、periflanthene、或者 2,5-二氰基-1,4-二[2-(10-甲氧基-1,1,7,7-四甲基久

(62)

洛裏定-9-基) 乙烯基] 苯。爲了獲得綠光發射，可以使用表現出在 500 nm - 550 nm 處具有發射光譜峰的發光的物質，如 *N,N'*-二甲基喹吡啶酮 (縮寫: DMQd)、香豆素 6、香豆素 545T、三(8-羥基喹啉) 鋁 (縮寫: Alq)、或者 *N,N'*-二苯基喹吡啶酮 (縮寫: DPQd)。爲了獲得藍光發射，可以使用表現出在 420 nm - 500 nm 處具有發射光譜峰的發光的物質，如 9,10-二(2-萘基)-叔丁基蔥 (縮寫: t-BuDNA)、9,9'-聯蔥、9,10-二苯基蔥 (縮寫: DPA)、9,10-二(2-萘基) 蔥 (縮寫: DNA)、二(2-甲基-8-羥基喹啉)-4-苯基苯酚氧基-鎂 (縮寫: BGaq)、或者二(2-甲基-8-羥基喹啉)-4-苯基苯酚氧基-鋁 (縮寫: BAlq)。

對於用來分散發光物質的物質沒有特別限制，並且例如可以使用蔥的衍生物，如 9,10-二(2-萘基)-叔丁基蔥 (縮寫: t-BuDNA)、喹啉衍生物，如 4,4'-二(N-喹啉基) 聯苯 (縮寫: CBP)、金屬配合物，如二[2-(2-羥苯基) 吡啶] 鋅 (bis[2-(2-hydroxyphenyl) pyridinato]zinc) (縮寫: Znpp₂) 或者雙[2-(2-羥苯基) 苯並噁唑] 鋅 (bis[2-(2-hydroxyphenyl) benzoxazolato]zinc) (縮寫: ZnBOX) 等。

儘管形成像素電極 1801 的陽極材料沒有特別限制，但是較佳的使用具有高功函 (4.0 eV 或更高的功函) 的金屬、合金、導電化合物、其混合物等。作爲這種陽極材料的一個具體實例，可以給出金屬材料的氧化物，如氧化銦

(63)

錫（縮寫：ITO）、包含氧化矽的 ITO、或者使用氧化銦與 2 重量% - 20 重量%的氧化鋅（ZnO）混合的靶形成的氧化銦鋅（縮寫：IZO）。此外，還可以給出金（Au）、鉑（Pt）、鎳（Ni）、鎢（W）、鉻（Cr）、鉬（Mo）、鐵（Fe）、鈷（Co）、銅（Cu）、鈀（Pd）、金屬材料的氮化物（如 TiN）等。

另一方面，作為形成相對電極 1802 的物質，可以使用具有低功函（3.8 eV 或更低的功函）的金屬、合金、導電化合物、其混合物等。作為這種陰極材料的具體實例，可以給出屬於週期表第 1 或 2 族的元素，即諸如鋰（Li）或銫（Cs）的鹼金屬、諸如鎂（Mg）、鈣（Ca）或銣（Sr）的鹼土金屬、或者包含這些元素的合金（Mg: Ag、Al: Li）。另外，藉由在相對電極 1802 和發光層 1813 之間提供具有優異的電子注入性質的層，從而與相對電極堆疊，各種導電材料，包括作為像素電極 1801 的材料說明的材料，如 Al、Ag、ITO、或者包含氧化矽的 ITO 都可以用於相對電極 1802 而與功函的數值無關。替代地，藉由使用具有特別優異的電子注入功能的材料形成後面所述的電子注入層 1815，可以獲得相似的作用。

注意為了將光發射提取到外部，較佳的，像素電極 1801 和相對電極 1802 任一或者兩者都是由 ITO 等製成的透明電極，或者具有幾至幾十 nm 的厚度從而能夠傳播可見光。

如圖 18A 中所示，在像素電極 1801 和發光層 1813 之

(64)

間提供電洞傳輸層 1812。電洞傳輸層是用於將像素電極 1801 注入的電洞傳輸到發光層 1813 中的層。藉由提供電洞傳輸層 1812 並且使像素電極 1801 和發光層 1813 彼此分開，可以防止發光由於金屬而淬滅。

注意電洞傳輸層 1812 較佳的使用具有優異電洞傳輸性質的物質，特別是電洞遷移率為 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 或更大的物質來形成。注意具有優異電洞傳輸性質的物質指比電子具有更高電洞遷移率的物質。作為可以用來形成電洞傳輸層 1812 的物質的具體實例，可以給出 4,4'-二[N-(1-萘基)-N-苯基氨基]-聯苯（縮寫：NPB）、4,4'-二[N-(3-甲苯基)-N-苯基-氨基]-聯苯（縮寫：TPD）、4,4',4''-三(N,N-二苯氨基)三苯胺（縮寫：TDATA）、4,4',4''-三[N-(3-甲苯基)-N-苯基氨基]三苯胺（縮寫：MTDATA）、4,4'-二{N-[4-(N,N-二-間甲苯氨基)苯基]-N-苯基氨基}-聯苯（縮寫：DNTPD）、1,3,5-三[N,N-二-間甲苯氨基]苯（縮寫：m-MTDAB）、4,4',4''-三(N-噁唑基)三苯胺（縮寫：TCTA）、酞菁（縮寫：H₂PC）、銅酞菁（縮寫：CuPC）、釩氧酞菁（縮寫：VoPC）等。

另外，電洞傳輸層 1812 可以是具有藉由結合由上述物質形成的兩層或更多層而形成的多層結構的層。

此外，如圖 18A 中所示，電洞傳輸層 1812 可以提供在相對電極 1802 和發光層 1813 之間。此處，電子傳輸層是用來向發光層 1813 傳輸從相對電極 1802 注入的電子的層。藉由提供電子傳輸層 1814 並且使相對電極 1802 和發

(65)

光層 1813 彼此分開，可以防止發光由於金屬而淬滅。

對於電子傳輸層 1814 的材料沒有特別限制，並且電子傳輸層 1814 可以由具有喹啉骨架或苯並喹啉骨架的金屬配合物形成，如三（8-羥基喹啉）鋁（縮寫：Alq）、三（5-甲基-8-羥基喹啉）鋁（縮寫：Almq₃）、二（10-羥基苯並[h]-喹啉）鈹（縮寫：BeBq₂）或者二（2-甲基-8-羥基喹啉）-4-苯基苯酚氧基-鋁（縮寫：BAlq）。替代地，它可以由具有噁唑基或噻唑基配體的金屬配合物，如雙[2-（2-羥苯基）苯並噁唑]鋅（縮寫：Zn（BOX）₂）或雙[2-（2-羥苯基）苯並噻唑]鋅（縮寫：Zn（BTZ）₂）等形成。此外，它還可以使用 2-（4-聯苯基）-5-（4-叔丁苯基）-1,3,4-噁二唑（縮寫：PBD）或 1,3-二[5-（對叔丁苯基）-1,3,4-噁二唑-2-基]苯（縮寫：OXD-7）、3-（4-叔丁苯基）-4-苯基-5-（4-聯苯基）-1,2,4-三唑（縮寫：TAZ）、3-（4-叔丁苯基）-4-（4-乙苯基）-5-（4-聯苯基）-1,2,4-三唑（縮寫：p-EtTAZ）、紅菲咯啉（縮寫：BPhen）、1,10-菲咯啉（縮寫：BCP）等形成。電子傳輸層 1814 較佳的使用電子遷移率高於如上所述的電洞遷移率的物質形成。另外，電子傳輸層 1814 較佳的使用電子遷移率為 $10^6 \text{ cm}^2/\text{Vs}$ 或更大的物質來形成。注意電子傳輸層 1814 可以是具有藉由結合由上述物質形成的兩層或更多層而形成的多層結構的層。

另外，如圖 18A 中所示，可以在像素電極 1801 和電洞傳輸層 1812 之間提供電洞注入層 1811。此處，電洞注

(66)

入層指用來促進從當成電洞傳輸層 1812 的陽極的電極中注入電洞的層。

對於電洞注入層 1811 的材料沒有特別限制，並且可以使用如氧化鉬 (MoO_x)、氧化釩 (VO_x)、氧化鈦 (RuO_x)、氧化鎢 (WO_x) 或氧化錳 (MnO_x) 的金屬氧化物形成電洞注入層 1811。替代地，電洞注入層 1811 可以由諸如酞菁 (縮寫： H_2Pc) 或酞菁銅 (縮寫： CuPc) 的酞菁基化合物、諸如 4,4'-二{N-[4-(N,N-二-間甲苯氨基)苯基]-N-苯基氨基}-聯苯 (縮寫： DNTPD) 的芳香胺基化合物、諸如聚乙烯二氧噻吩/聚苯乙烯磺酸鹽水溶液 (PEDOT/PSS) 的高分子量化合物等形成。

另外，可以在像素電極 1801 和電洞傳輸層 1812 之間提供金屬氧化物和具有優異電洞傳輸性質的物質的混合物。因為這種層甚至在增厚時也不會引起驅動電壓的增加，所以藉由調整層的厚度可以進行使用微腔效應或者光干涉效應的光學設計。因此，可以製造出具有優異的色純度和顏色依照視角變化很少的高品質的發光元件。另外，可以設置膜厚，從而防止由於在像素電極 1801 的表面上形成膜時產生的不均勻和殘留在電極表面上的少量殘餘的影響而引起像素電極 1801 和相對電極 1802 的短路。

另外，如圖 18A 中所示，可以在相對電極 1802 和電子傳輸層 1814 之間提供電子注入層 1815。此處，電子注入層是用來促進從當成電子傳輸層 1814 陰極的電極處注入電子的層。注意當沒有特別提供電子傳輸層時，可以藉

(67)

由在當成陰極的電極和發光層之間提供電子注入層來支援對發光層的電子注入。

對於電子注入層 1815 的材料沒有特別限制，並且可以使用鹼金屬或鹼土金屬的化合物，如氟化鋰（LiF）、氟化銫（CsF）或者氟化鈣（CaF₂）來形成電子注入層 1815。替代地，具有優異電子傳輸性質的物質，如 Alq 或 4,4-二（5-甲基苯並噁唑-2-基）二苯乙烯（BzOs）和諸如鎂或鋰的鹼金屬或鹼土金屬的混合物都可以用於電子注入層 1815。

注意電洞注入層 1811、電洞傳輸層 1812、發光層 1813、電子傳輸層 1814 和電子注入層 1815 都可以藉由如蒸發方法、噴墨方法或者塗佈方法的任何方法來形成。另外，也可以使用諸如濺射方法或者蒸發方法的任何方法形成像素電極 1801 和相對電極 1802。

另外，發光元件的層結構不局限於圖 18A 中顯示的情況，並且如圖 18B 中所示可以藉由從當成陰極的電極順序形成層來製造。換句話說，像素電極 1801 可以是陰極，依次在像素電極 1801 上堆疊電子注入層 1815、電子傳輸層 1814、發光層 1813、電洞傳輸層 1812、電洞注入層 1811 和相對電極 1802。注意相對電極 1802 當成陽極。

注意，於此說明了發光元件具有一個發光層；但是發光元件可以包括多層發光層。藉由提供多個發光層並且混合來自各個發光層的光發射可以獲得白光。例如，在包括兩個發光層的發光元件的情況中，較佳的在第一發光層和

(68)

第二發光層之間提供間隔層以及產生電洞的層和產生電子的層。這種結構能夠使從各個發光層向外部發光，在視覺上混合並且作為白光看到。因此，可以獲得白光。

在圖 17 中藉由像素電極 1724 和相對電極 1727 中任一個或者兩者向外部提取發光。因此，像素電極 1724 和相對電極 1727 中任一個或者兩者由透光物質形成。

當只有相對電極 1727 由透光物質形成時，如圖 19A 所示，藉由相對電極 1727 從與基板相對的側提取發光。當只有像素電極 1724 由透光物質形成時，如圖 19B 所示，藉由像素電極 1724 從與基板側提取發光。當像素電極 1724 和相對電極 1727 兩者都由透光物質形成時，如圖 19C 所示，藉由像素電極 1724 和相對電極 1727 從基板側和相對側兩側提取發光。

接著，說明具有將非晶半導體膜用於電晶體的半導體層 1713 的交錯結構的電晶體。圖 20A 和 20B 顯示了像素的部分截面圖。注意在圖 20A 和 20B 的情況中，顯示了具有交錯結構的電晶體並且還說明了像素中包括的電容器。

如圖 20A 所示，在基板 2011 上方形成底膜 2012。此外，在底膜 2012 上方形成像素電極 2013。另外，第一電極 2014 由與像素電極 2013 相同的材料並且在相同的層中形成。

此外，在底膜 2012 上方形成接線 2015 和接線 2016，並且用接線 2015 覆蓋像素電極 2013 的一端。在接線 2015

(69)

和接線 2016 的上方形成每個具有 n-型導電性的 n-型半導體層 2017 和 n-型半導體層 2018。另外，在底膜 2012 上方並且在接線 2015 和接線 2016 之間形成半導體層 2019。延長一部分半導體層 2019，使得與 n-型半導體層 2017 和 n-型半導體層 2018 重疊。注意半導體層由藉由諸如非晶矽 (a-Si:H) 的非晶半導體、半非晶半導體、微晶半導體等製成的非晶半導體膜形成。另外，在半導體層 2019 的上方形成閘極絕緣膜 2020。還在第一電極 2014 的上方形成由與閘極絕緣膜 2020 相同的材料並在相同的層中製成的絕緣膜 2021。

此外，在閘極絕緣膜 2020 的上方形成閘極電極 2022；從而形成電晶體 2025。另外，在第一電極 2014 的上方形成由與閘極電極 2022 相同的材料並在相同的層中製成的第二電極 2023，其間插入絕緣膜 2021，並且形成電容器 2024，其中絕緣膜 2021 夾在第一電極 2014 和第二電極 2023 之間。形成中間層絕緣膜 2026，從而覆蓋像素電極 2013 的端部、電容器 2025 和電容器 2024。

在中間層絕緣膜 2026 的上方形成包含發光物質的層 2027 和相對電極 2028，並且像素電極 2013 位於中間層絕緣膜 2026 的開口中，並且在包含發光物質的層 2027 夾在像素電極 2013 和相對電極 2028 之間的區域中形成發光元件 2029。

圖 20A 中顯示的第一電極 2014 可以由與如圖 20B 中所示的接線 2015 和 2016 相同的材料並在相同層中形成，

(70)

並且可以形成電容器 2031，其中絕緣膜 2021 夾在第一電極 2030 和第二電極 2023 之間。儘管在圖 20A 和 20B 中，使用 n-通道電晶體作為電晶體 2025，但是可以使用 p-通道電晶體。

基板 2011、底膜 2012、像素電極 2013、閘極絕緣膜 2020、閘極電極 2022、中間層絕緣膜 2026、包含發光物質的層 2027 和相對電極 2028 的材料均與圖 17 中所示的基板 1711、底膜 1712、像素電極 1724、閘極絕緣膜 1715、閘極電極 1716、中間層絕緣膜 1730 和 1731、包含發光物質的層 1726 和相對電極 1727 的材料相似。接線 2015 和接線 2016 可以使用與圖 17 中的源極和汲極電極 1723 相似的材料形成。

接著，作為對半導體層使用非晶半導體膜的電晶體的其他結構，在圖 21A 和 21B 中顯示了像素的部分截面圖，每個像素都具有閘極電極夾在基板和半導體層之間的結構的電晶體，即換句話說、閘極電極位於半導體層下方的下閘極電晶體。

在基板 2111 上方形成底膜 2112。在底膜 2112 上方形成閘極電極 2113。另外，第一電極 2114 由與閘極電極 2113 相同的材料並在相同的層中形成。閘極電極 2113 的材料可以是添加了磷的多晶矽或者作為金屬和矽的化合物的矽化物以及用於圖 17 中顯示的閘極電極 1716 的材料。

形成閘極絕緣膜 2115 來覆蓋閘極電極 2113 和第一電極 2114。

(71)

在閘極絕緣膜 2115 的上方形成半導體層 2116。在第一電極 2114 的上方形成由與半導體層 2116 相同的材料並在相同的層中製成的半導體層 2117。注意這種半導體層由藉由諸如非晶矽 (a-Si:H) 的非晶半導體、半非晶半導體、微晶半導體等製成的非晶半導體膜形成。

在半導體層 2116 的上方形成每個都具有 n-型導電性的 n-型半導體層 2118 和 n-型半導體層 2119，並且在半導體層 2117 的上方形成 n-型半導體層 2120。

分別在 n-型半導體層 2118 和 n-型半導體層 2119 的上方形成接線 2121 和接線 2122，並且形成電晶體 2129。在 n-型半導體層 2120 的上方形成與接線 2121 和接線 2122 相同的材料並在相同的層中製成的導電層 2123，並且所述導電層 2123、n-型半導體層 2120 和半導體層 2117 形成第二電極。注意形成了電容器 2130，其中閘極絕緣膜 2115 夾在所述第二電極和第一電極 2114 之間。

延長接線 2121 的一端，並且在接線 2121 的延長部分上形成像素電極 2124。

形成絕緣體 2125 來覆蓋像素電極 2124 的一端、電晶體 2129 和電容器 2130。

在像素電極 2124 和絕緣體 2125 的上方形成包含發光物質的層 2126 和相對電極 2127，並且在包含發光物質的層 2126 夾在像素電極 2124 和相對電極 2127 之間的區域中形成發光元件 2128。

不是特別需要提供當成電容器 2130 的第二電極一部

(72)

分的半導體層 2117 和 n-型通道半導體層 2120。換句話說，可以形成電容器，其中導電層 2123 當成第二電極，且閘極絕緣膜 2115 夾在第一電極 2114 和導電層 2123 之間。

儘管使用 n-通道電晶體作為電晶體 2129，但是可以使用 p-通道電晶體。

注意也可以藉由在形成圖 21A 中的接線 2121 前形成像素電極 2124 來形成具有如下結構的電容器 2132，其中閘極絕緣膜 2115 夾在第一電極 2114 和第二電極 2131 之間，所述第二電極由與圖 21B 中所示的像素電極 2124 相同的材料並且在相同的層中製成。

儘管說明具有通道蝕刻結構的倒置交錯電晶體，但是不用說可以使用具有通道保護結構的電晶體。接著，參考圖 22A 和 22B 說明具有通道保護結構的電晶體的情況。注意在圖 22A 和 22B 中使用共同附圖標記來表示與圖 21A 和 21B 中相似的元件。

圖 22A 中顯示的具有通道保護結構的電晶體 2201 與圖 21A 中顯示的具有通道蝕刻結構的電晶體 2129 不同，其中在形成通道的半導體層 2116 的區域上方提供了當成蝕刻掩模的絕緣體 2202。

相似地，圖 22B 中顯示的具有通道保護結構的電晶體 2201 與圖 21A 中顯示的具有通道蝕刻結構的電晶體 2129 不同，其中在形成通道的半導體層 2116 的區域上方提供了當成蝕刻掩模的絕緣體 2202。

(73)

藉由將非晶半導體膜用於本發明像素中包括的電晶體的半導體層可以降低製造成本。注意可以使用參考圖 17 說明的材料作為各種材料。

電晶體和電容器的結構不局限於上述情況，並且可以使用具有各種結構的電晶體和電容器。

由多晶矽（ $p\text{-Si:H}$ ）等製成的晶體半導體膜以及由諸如非晶矽（ $a\text{-Si:H}$ ）的非晶半導體、半非晶半導體、微晶半導體等製成的非晶半導體膜都可以用於電晶體的半導體層。

圖 23 顯示了下面說明的包括對半導體層使用晶體半導體膜的電晶體的像素的部分截面圖。注意圖 23 中顯示的電晶體 2318 是圖 10 中顯示的多閘極電晶體。

如圖 23 中所示，在基板 2301 上方形成底膜 2302，並且在其上方形成半導體層 2303。注意、藉由將晶體半導體膜形成所需的形狀來形成半導體層 2303。

下面說明製造晶體半導體膜的方法的實例。首先，藉由濺射方法、CVD 方法等在基板 2301 上方形成非晶矽膜。膜形成材料不必局限於非晶矽膜，並且由非晶半導體、半非晶半導體、微晶半導體等組成的非晶半導體膜是可接受的。另外，可以使用具有諸如非晶矽鍍膜的非晶結構的化合物半導體膜。

然後，使用熱結晶方法、雷射結晶方法、使用諸如鎳的催化元素的熱結晶方法等，以使所得的非晶矽膜結晶，從而獲得晶體半導體膜。注意可以藉由這些結晶方法的組

(74)

合來進行結晶。

在形成藉由熱結晶方法形成晶體半導體膜的情況中，可以使用加熱爐、雷射輻照、RTA（快速熱退火）、或者其組合。

當藉由雷射結晶方法形成晶體半導體膜時，可以使用連續波雷射光束（CW 雷射光束）或者脈衝雷射光束。作為此處可使用的雷射光束，可以使用從氣體雷射器，如 Ar 雷射器、Kr 雷射器或者準分子雷射器；使用單晶 YAG、YVO₄、鎂橄欖石（Mg₂SiO₄）、YAlO₃、或者 GdVO₄、或者多晶（陶瓷）YAG、Y₂O₃、YVO₄、YAlO₃、或者用 Nd、Yb、Cr、Ti、Ho、Er、Tm 和 Ta 中一種或多種作為摻雜劑摻雜的 GdVO₄ 作為介質的雷射器；玻璃雷射器；紅寶石雷射器；變石雷射器；Ti：藍寶石雷射器；銅蒸氣雷射器和金蒸氣雷射器中的一種或多種發射的雷射光束。藉由用上述雷射光束的基波或者所述雷射光束的二次諧波到四次諧波輻照可以獲得具有大晶粒直徑的晶體。例如，可以使用 Nd：YVO₄ 雷射（基波：1064 nm）的二次諧波（532 nm）或者三次諧波（355 nm）。此時，要求雷射的能量密度大約為 0.01 MW/cm² - 100 MW/cm²（較佳為 0.1 MW/cm² - 10 MW/cm²）。對於輻照，掃描速率設置為大約 10 cm/sec - 2000 cm/sec。

注意使用單晶 YAG、YVO₄、鎂橄欖石（Mg₂SiO₄）、YAlO₃、或者 GdVO₄、或者多晶（陶瓷）YAG、Y₂O₃、YVO₄、YAlO₃、或者用 Nd、Yb、Cr、Ti、Ho、Er、Tm 和

(75)

Ta 中一種或多種作為摻雜劑摻雜的 $GdVO_4$ 作為介質的雷射器；Ar 離子雷射器；Ti：藍寶石雷射器都可以是 CW 雷射器。替代地，可以藉由進行 Q-開關操作、模式鎖定等以 10 MHz 或更大的重復速率使雷射光束脈衝化。當在 10 MHz 或更大的重復速率下脈衝雷射光束時，在由前面的雷射熔化後並且在固化前，用下面的脈衝雷射輻照半導體膜。因此，與使用具有低重復速率的脈衝雷射的情況不同，可以在半導體膜中連續地移動固相和液相，從而可以獲得在掃描方向中連續生長的晶粒。

在藉由使用諸如鎳的催化元素的熱結晶方法形成晶體半導體膜的情況中，較佳的進行吸附處理，從而在結晶後除去諸如鎳的催化元素。

藉由上述的結晶，在一部分非晶半導體膜中形成結晶區。將這部分結晶的晶體半導體膜圖案化成所需的形狀，從而形成島狀半導體膜。該半導體膜用於電晶體的半導體層 2303。

將晶體半導體層用於通道形成區 2304 和當成電晶體 2318 的源區或汲區的雜質區 2305，並且還用於半導體層 2306 和當成電容器 2319 的下電極的雜質區 2308。注意不是特別需要提供雜質區 2308。可以對通道形成區 2304 和半導體層 2306 進行通道摻雜。

接著，在半導體層 2303 和電容器 2319 的下電極上方形成閘極絕緣膜 2309。此外，在半導體層 2303 的上方形成閘極電極 2310，其間插有閘極絕緣膜 2309，並且在電

(76)

容器 2319 的半導體層 2306 的上方形成由與閘極電極 2310 相同的材料並且在相同的層中製成上電極 2311，其間插有閘極絕緣膜 2309。如此，製造出電晶體 2318 和電容器 2319。

接著，形成中間層絕緣膜 2312 以覆蓋電晶體 2318 和電容器 2319，並且在中間層絕緣膜 2312 的上方形成接線 2313，從而藉由接觸孔與雜質區 2305 接觸。然後，與接線 2313 接觸並且在中間層絕緣膜 2312 的上方形成像素電極 2314，並且形成絕緣體 2315 來覆蓋像素電極 2314 的端部和接線 2313。此外，在像素電極 2314 的上方形成包含發光物質的層 2316 和相對電極 2317，並且在包含發光物質的層 2316 夾在像素電極 2314 和相對電極 2317 之間的區域中形成發光元件 2320。

圖 24 中顯示了包括對半導體層使用由多晶矽 (p-Si:H) 等製成的晶體半導體膜的下閘極電晶體的像素的部分截面圖。

在基板 2401 的上方形成底膜 2402，並且在其上面形成閘極電極 2403。另外，由與閘極電極 2403 相同的材料並且在相同的層中形成電容器 2423 的第一電極 2404。

形成閘極絕緣膜 2405 來覆蓋閘極電極 2403 和第一電極 2404。

在閘極絕緣膜 2405 的上方形成半導體層。注意藉由使用熱結晶方法、雷射結晶方法、使用諸如鎳的催化元素的熱結晶方法等使由非晶半導體、半非晶半導體、微晶半

(77)

導體等組成的非晶半導體膜結晶，並且將結晶的半導體膜圖案成所需的形狀來形成半導體層。

注意使用所述半導體層形成通道形成區 2406、LDD 區 2407 和當成電晶體 2422 的源區或汲區的雜質區 2408、以及當成第二電極的區 2409 和電容器 2423 的雜質區 2410 和 2411。注意不一定需要提供雜質區 2410 和 2411。另外，可以向通道形成區 2406 和區 2409 添加雜質。

注意電容器 2423 具有閘極絕緣膜 2405 夾在第一電極 2404 和包括由半導體層等形成的區 2409 的第二電極之間的結構。

接著，形成第一中間層絕緣膜 2412 來覆蓋半導體層，並且在第一中間層絕緣膜 2412 的上方形成接線 2413，從而藉由接觸孔與雜質區 2408 接觸。

在第一中間層絕緣膜 2412 中形成開口 2415。形成第二中間層絕緣膜 2416 來覆蓋電晶體 2422、電容器 2423 和開口 2415，並且在第二中間層絕緣膜 2416 的上方形成像素電極 2417，從而藉由接觸孔與接線 2413 連接。另外，形成絕緣體 2418 來覆蓋像素電極 2417 的端部。然後，在像素電極 2417 的上方形成包括發光物質的層 2419 和相對電極 2420，並且在包含發光物質的層 2419 夾在像素電極 2417 和相對電極 2420 之間的區域中形成發光元件 2421。注意開口 2415 位於發光元件 2421 的下方。換句話說，因為第一中間層絕緣膜 2412 具有開口 2415，所以當從基板側提取從發光元件 2421 發射的光時，可以增加透光率。

(78)

藉由對本發明像素中包括的電晶體的半導體層使用晶體半導體膜，例如在與像素部分 613 相同的基板上方形形成圖 6 中的掃描線驅動電路 612 和訊號線驅動電路 611 變得容易。

注意對半導體層使用晶體半導體膜的結構不局限上述情況，並且電晶體可以具有各種結構。注意同樣適用於電容器。在本實施例模式中，除非另有說明，可以適當地使用圖 17 中的材料。

本實施例模式中說明的電晶體可以在實施例模式 1-7 任一項中說明的像素中當成控制向發光元件供應電流值的電晶體。因此，藉由操作如實施例模式 1-7 任一項中所述的像素，可以抑制由於電晶體臨界值電壓的變化而引起的電流值的變化。因此，可以向發光元件中供應依照亮度的電流，並且可以抑制亮度變化。另外，因為使用固定在恒電位下的相對電極進行操作，所以可以降低功耗。

另外，因為藉由向圖 6 的顯示裝置應用所述像素，每個像素除了在其位址週期外都可以發光，所以發光週期與一個框週期的比例（即工作比）可以是非常高的並且可以大約為 100%。因此，可以提供亮度變化較小並且工作比高的顯示裝置。

另外，因為可以設置長的臨界值寫入週期，所以可以更準確地將控制流向發光元件中的電流值的電晶體的臨界值電壓寫入電容器中。因此，提高了顯示裝置的可靠性。

(79)

(實施例模式 9)

在本實施例模式中，參考圖 25A 和 25B 說明本發明的顯示裝置的一種模式。

圖 25A 是顯示了顯示裝置的俯視圖，且圖 25B 是圖 25A 的 A-A' 線的截面圖（沿著線 A-A' 的截面圖）。顯示裝置在圖中由虛線表示的基板 2510 的上方包括訊號線驅動電路 2501、像素部分 2502、第一掃描線驅動電路 2503 和第二掃描線驅動電路 2506。顯示裝置還包括密封基板 2504 和密封劑 2505，並且由它們圍起的顯示裝置部分是空間 2507。

注意接線 2508 是傳送輸入到第一掃描線驅動電路 2503、第二掃描線驅動電路 2506 和訊號線驅動電路 2501 中訊號的接線，並且藉由當成外部輸入端的 FPC（撓性印刷電路）2509 接收視頻訊號、時鐘訊號、啓動訊號等。藉由 COG（玻璃上晶片）等在 FPC 2509 和顯示裝置的連接部分上安裝 IC 晶片（具備儲存電路、緩衝電路等的半導體層晶片）2518 和 2519。注意此處僅顯示了 FPC，但是印刷電路板（PWB）可以與 FPC 連接。本發明的顯示裝置不僅包括顯示裝置的主體，而且包括具有與之連接的 FPC 或 PWB 的顯示裝置。另外，它還包括上面安裝了 IC 晶片等的顯示裝置。

參考圖 25B 說明截面結構。在基板 2510 的上方形成像素部分 2502 及其週邊驅動電路（第一掃描線驅動電路 2503、第二掃描線驅動電路 2506 和訊號線驅動電路 2501

(80)

) ; 此處顯示了訊號線驅動電路 2501 和像素部分 2502。

注意訊號線驅動電路 2501 包括具有單一極性的電晶體，如 n-通道電晶體 2520 和 2521。不用說可以使用 p-通道電晶體，或者可以不僅使用 n-通道電晶體而且使用 p-通道電晶體形成 CMOS 電路。在本實施例模式中，說明在與像素部分相同的基板上方形成週邊驅動電路的顯示板，但是本發明不局限於此。可以在 IC 晶片等上面形成所有或者部分週邊驅動電路，並且藉由 COG 等安裝。

將實施例模式 1-7 任一項中所述的像素用於像素部分 2502。注意圖 25B 顯示了當成開關的電晶體 2511、控制向發光元件供應的電流值的電晶體 2512 以及發光元件 2528。注意電晶體 2512 的第一電極與發光元件 2528 的像素電極 2513 連接。另外，形成絕緣體 2514 來覆蓋像素電極 2513 的端部。此處，使用正光敏丙烯酸樹脂膜形成絕緣體 2514。

將絕緣體 2514 形成為具有在其上端部或者下端部彎曲的曲面，從而獲得有利的覆蓋度。例如，在使用正光敏丙烯酸作為絕緣體 2514 的材料的情況中，較佳的將絕緣體 2514 形成為具有僅在上端部具有曲率半徑（ $0.2 \mu\text{m} - 3 \mu\text{m}$ ）的曲面。可以使用藉由光輻照在蝕刻劑中不可溶的負抗蝕劑或者藉由光輻照在蝕刻劑中可溶的正抗蝕劑作為絕緣體 2514。

在像素電極 2513 的上方形成包含發光物質的層 2516 和相對電極 2517。只要包含發光物質的層 2516 具有至少

(81)

一層發光層，對於發光層以外的層沒有特別限制，並且可以適當選擇。

藉由使用密封劑 2505 向基板 2510 上附加密封基板 2504，獲得在由基板 2510、密封基板 2504 和密封劑 2505 圍成的空間 2507 中提供發光元件 2528 的結構。注意還有除了惰性氣體（如氮氣或氬氣）外用密封劑 2505 填充空間 2507 的情況。

注意、較佳的使用環氧基的樹脂作為密封劑 2505。該材料較佳的允許盡可能少的濕氣和氧氣穿過。作為密封基板 2504，除了玻璃基板或石英基板外還可以使用由 FRP（玻璃纖維增強的塑膠）、PVF（聚氟乙烯）、聚酯薄膜（Mylar）、聚酯、丙烯酸等。

藉由對像素部分 2502 使用並操作實施例模式 1-7 中說明的任意像素可以抑制像素中的亮度變化或者像素的亮度隨時間的波動，並因此可以獲得具有更高工作比和更高品質的顯示裝置。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。

藉由在與如圖 25A 和 25B 中顯示的相同基板上方形成訊號線驅動電路 2501、像素部分 2502、第一掃描線驅動電路 2503 和第二掃描線驅動電路 2506，可以降低顯示裝置的成本。在此情況下，藉由對訊號線驅動電路 2501、像素部分 2502、第一掃描線驅動電路 2503 和第二掃描線驅動電路 2506 使用單一極性的電晶體，可以簡化製造過程。因此，可以實現進一步的成本降低。

(82)

如上所述，可以獲得本發明的顯示裝置。注意上述結構是一個實例，而本發明的顯示裝置的結構不局限於此。

注意顯示裝置的結構可以是如圖 26A 所示，在 IC 晶片上形成訊號線驅動電路 2601 和藉由 COG 等將 IC 晶片安裝在顯示裝置上。注意圖 26A 的基板 2600、像素部分 2602、第一掃描線驅動電路 2603、第二掃描線驅動電路 2604、FPC 2605、IC 晶片 2606、IC 晶片 2607、密封基板 2608 和密封劑 2609 分別對應於圖 25A 中的基板 2510、像素部分 2502、第一掃描線驅動電路 2503、第二掃描線驅動電路 2506、FPC 2509、IC 晶片 2518、IC 晶片 2519、密封基板 2504 和密封劑 2505。

換句話說，使用 CMOS 等在 IC 晶片上形成需要高速操作的訊號驅動電路來降低功耗。另外，藉由使用由矽晶圓等製成的半導體晶片作為 IC 晶片可以實現更高速的操作和更低的功耗。

注意藉由在與像素部分 2602 相同的基板上方形成第一掃描線驅動電路 2603 和第二掃描線驅動電路 2604 可以實現成本的降低。藉由使用具有單一極性的電晶體形成第一掃描線驅動電路 2603、第二掃描線驅動電路 2604 和像素部分 2602 可以實現進一步的成本降低。此時，藉由對第一掃描線驅動電路 2603 和第二掃描線驅動電路 2604 使用升壓可以防止輸出電位的降低。另外，在對第一掃描線驅動電路 2603 和第二掃描線驅動電路 2604 中包括的電晶體的半導體層使用非晶矽的情況中，每個電晶體的臨界值

電壓由於退化而改變。因此，較佳的提供校正所述變化的功能。

藉由對像素部分 2602 使用並操作實施例模式 1-7 中說明的任意像素可以抑制像素中的亮度變化或者像素的亮度隨時間的波動，並因此可以獲得具有更高工作比和更高品質的顯示裝置。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。另外，藉由在 FPC 2605 和基板 2600 的連接部分上安裝具有功能電路（記憶體或緩衝器）的 IC 晶片，可以高效地使用基板面積。

另外，可以使用如圖 26B 中所示的結構，其中在 IC 晶片上形成與圖 25A 的訊號線驅動電路 2501、第一掃描線驅動電路 2503 和第二掃描線驅動電路 2506 對應的訊號線驅動電路 2611、第一掃描線驅動電路 2613 和第二掃描線驅動電路 2614 並且藉由 COG 等將 IC 晶片安裝在顯示裝置上。注意圖 26B 中的基板 2610、像素部分 2612、FPC 2615、IC 晶片 2616、IC 晶片 2617、密封基板 2618 和密封劑 2619 分別對應於圖 25A 中的基板 2510、像素部分 2502、FPC 2509、IC 晶片 2518、IC 晶片 2519、密封基板 2504 和密封劑 2505。

藉由對像素部分 2612 的電晶體的半導體層使用非晶半導體膜，例如非晶矽（a-Si:H）膜可以實現成本的降低。此外，還可以製造出大尺寸的顯示板。

此外，在像素的列方向和行方向中不一定提供第一掃

(84)

描線驅動電路、第二掃描線驅動電路和訊號線驅動電路。例如，如圖 27A 所示的在 IC 晶片上形成的週邊驅動電路 2701 可以具有圖 26B 中所示的第一掃描線驅動電路 2613、第二掃描線驅動電路 2614 和訊號線驅動電路 2611 的功能。注意圖 27A 中的基板 2700、像素部分 2702、FPC 2704、IC 晶片 2705、IC 晶片 2706、密封基板 2707 和密封劑 2708 分別對應於圖 25A 中的基板 2510、像素部分 2502、FPC 2509、IC 晶片 2518、IC 晶片 2519、密封基板 2504 和密封劑 2505。

注意圖 27B 中表示了顯示圖 27A 的顯示裝置的接線連接的示意圖。圖 27B 顯示了基板 2710、週邊驅動電路 2711、像素部分 2712、FPC 2713 和 FPC 2714。

FPC 2713 和 FPC 2714 從外部向週邊驅動電路 2711 輸入訊號和電源極電位。然後，將來自週邊驅動電路 2711 的輸出輸入到與像素部分 2712 中包括的像素連接的列方向和行方向中的接線中。

另外，在使用白光發射元件作為發光元件的情況中，藉由提供具有濾色器的密封基板可以實現全色顯示。本發明可以應用於這種顯示裝置。圖 28 顯示了像素部分的部分截面圖的實例。

如圖 28 中所示，在基板 2800 上方形成底膜 2802；在其上面形成控制供應給發光元件的電流值的電晶體 2801；並且形成像素電極 2803 與電晶體 2801 的第一電極接觸。在其上面形成包含發光物質的層 2804 和相對電極 2805。

(85)

注意包含發光物質的層 2804 夾在像素電極 2803 和相對電極 2805 之間的部分當成發光元件。注意圖 28 中發出白光。在發光元件上方提供紅色濾色器 2806R、綠色濾色器 2806G 和藍色濾色器 2806B，分別實現全色顯示。另外，提供黑色矩陣（也稱作“BM”）來分隔這些濾色器。

本實施例模式的顯示裝置可以與實施例模式 8 中說明的結構以及實施例模式 1-7 中的結構適當地組合。另外，顯示裝置的結構不局限於上述結構，並且本發明還可以應用於具有其他結構的顯示裝置。

（實施例模式 10）

本發明的顯示裝置可以應用於各種電子裝置。具體地說，它可以用於電子裝置的顯示部分。注意電子裝置的實例如下：諸如視頻相機或數位相機的相機、護目鏡型顯示器、導航系統、音頻再生裝置（如汽車音頻或音頻部件等）、電腦、遊戲機、攜帶型資訊終端（如移動電腦、行動電話、移動遊戲機、電子書等）、具備記錄媒體的影像再生裝置（具體地說，用來再生諸如數位通用光碟（DVD）的再生記錄媒體並且具有顯示再生的影像的顯示器的裝置）等等。

圖 33A 顯示了顯示器，其包括框架 3301、支撐台 3302、顯示部分 3303、揚聲器部分 3304、視頻輸入端 3305 等。

注意將實施例模式 1-7 任一項中所述的像素用於顯示

(86)

部分 3303。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的顯示器。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。注意所述顯示器在分類上包括所有用於顯示資訊的顯示裝置，例如用於個人電腦、TV 廣播接收器、廣告顯示器等的顯示裝置。

注意當顯示尺寸增加的需求一直增加時，與顯示尺寸增加相關的價格的增加已經成爲一個問題。因此，必要的任務是降低製造成本並且使高品質產品的價格盡可能低。

因為可以使用具有單一極性的電晶體製造本發明的像素，所以可以減少步驟數並且可以降低製造成本。藉由對於像素中包括的每個電晶體的半導體層使用例如非晶矽（ $a\text{-Si:H}$ ）的非晶半導體膜，可以簡化處理並且實現進一步的成本降低。在此情況下，較佳的在 IC 晶片上形成在像素部分週邊上的驅動電路並且藉由 COG（玻璃上晶片）等方法將 IC 晶片安裝到顯示板上。注意在與像素部分相同的基板上方使用包括具有單一極性的電晶體的電路，可以在 IC 晶片上形成高操作速度的訊號線驅動電路，並且可以形成具有較低操作速度的掃描線驅動電路。

圖 33B 顯示了相機，其包括主體 3301、顯示部分 3312、影像接收埠 3313、操作鍵 3314、外部連接埠 3315、快門 3316 等。

注意將實施例模式 1-7 任一項中所述的像素用於顯示

(87)

部分 3312。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的照相機。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。

另外，在性能改善下已經強化了製造數位相機等的競爭力。因此，使高性能產品的價格盡可能低是至關重要的。

因為可以使用具有單一極性的電晶體製造本發明的像素，所以可以減少步驟數並且可以降低製造成本。藉由對於像素中包括的每個電晶體的半導體層使用例如非晶矽（a-Si:H）的非晶半導體膜，可以簡化處理並且實現進一步的成本降低。在此情況下，較佳的在 IC 晶片上形成像素部分週邊上的驅動電路並且藉由 COG（玻璃上晶片）等方法將 IC 晶片安裝到顯示板上。注意在與像素部分相同的基板上方使用包括具有單一極性的電晶體的電路，可以在 IC 晶片上形成高操作速度的訊號線驅動電路，並且可以形成具有較低操作速度的掃描線驅動電路。

圖 33C 顯示了電腦，其包括主體 3321、框架 3322、顯示部分 3323、鍵盤 3324、外部連接埠 3325、定位滑鼠 3326 等。注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 3322。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的電腦。另外，因為使用

(88)

固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

圖 33D 顯示了移動電腦，其包括主體 3331、顯示部分 3332、開關 3333、操作鍵 3334、紅外線埠 3335 等。注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 3332。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的顯示器的移動電腦。另外，使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

圖 33E 顯示了具備記錄媒體的攜帶型影像再生裝置（具體地說，DVD 播放機），其包括主體 3341、框架 3342、顯示部分 A 3343、顯示部分 B 3344、記錄媒體（DVD 等）讀取部分 3345、操作鍵 3346、揚聲器部分 3347 等。顯示部分 A 3343 主要顯示影像資訊，並且顯示部分 B 3344 主要顯示字元資訊。注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 A 3343 和顯示部分 B 3344。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的影像再生裝置。另外，因為使用固定在恒

(89)

定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

圖 33F 顯示了包括主體 3351、顯示部分 3352 和臂部分 3353 等的護目鏡型顯示器。注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 3352。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的護目鏡型顯示器。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

圖 33G 顯示了視頻相機，其包括主體 3361、顯示部分 3362、框架 3363、外部連接埠 3364、遙控接收部分 3365、影像接收部分 3366、電池 3367、音頻輸入部分 3368、操作鍵 3369、目鏡部分 3360 等。注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 3362。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的視頻相機。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並

(90)

且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

圖 33H 顯示了行動電話，其包括主體 3371、框架 3372、顯示部分 3373、音頻輸入部分 3374、音頻輸出部分 3375、操作鍵 3376、外部連接埠 3377、天線 3378 等。

注意將實施例模式 1-7 任一項中所述的像素用於顯示部分 3373。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的移動電話。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

如上所述，本發明可以應用於所有電子裝置。

(實施例模式 11)

在本實施例模式中，參考圖 34 說明包括本發明顯示裝置的行動電話的示例結構。

在外殼 3400 中結合顯示板 3410，使之是可拆卸的。可以依照顯示板 3410 的尺寸適當改變外殼 3400 的形狀和尺寸。將固定顯示板 3410 的外殼 3400 安裝在印刷電路板 3401 上並且裝配成模組。

顯示板 3410 藉由 FPC 3411 與印刷電路板 3401 連接。印刷電路板 3401 具備揚聲器 3402、微音器 3403、發射

(91)

/接收電路 3404 和包括 CPU、控制器等的訊號處理電路 3405。結合該模組、輸入裝置 3406 和電池 3407 並且存放在框架 3409 和框架 3412 中。注意將顯示板 3410 的像素部分設置成從框架 3412 中形成的視窗中可見。

在顯示板 3410 中，可以在相同的基板上使用電晶體形成像素部分和一部分週邊驅動電路（在多個驅動電路中具有低操作頻率的驅動電路），並且可以在 IC 晶片上形成另一部分週邊驅動電路（在多個驅動電路中具有高操作頻率的驅動電路）。可以藉由 COG（玻璃上晶片）將 IC 晶片安裝到顯示板 3410 上。替代地，可以使用 TAB（帶式自動結合）或印刷電路板連接 IC 晶片與玻璃基板。此外，可以在 IC 晶片上形成所有週邊驅動電路，並且藉由 COG 等將 IC 晶片安裝到顯示板上。

注意將實施例模式 1-7 任一項中所述的像素用於像素部分。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的顯示板 3410。另外，因為使用固定在恆定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

本實施例模式中所述的行動電話的結構只是一個實例，並且本發明的顯示裝置不僅可以應用於具有上述結構的行動電話，而且可以應用於具有各種結構的行動電話。

(實施例模式 12)

在本實施例模式中，參考圖 35 和 36 說明藉由結合顯示板和電路板獲得的 EL 模組。

如圖 35 中所示，顯示板 3501 包括像素部分 3503、掃描線驅動電路 3504 和訊號線驅動電路 3505。在電路板 3502 上方，例如形成控制電路 3506、訊號分割電路 3507 等。注意顯示板 3501 和電路板 3502 藉由連接接線 3508 彼此連接。可以使用 FPC 等作為連接接線 3508。

在顯示板 3501 中，可以在相同的基板上使用電晶體形成像素部分和一部分週邊驅動電路（在多個驅動電路中具有低操作頻率的驅動電路），並且可以在 IC 晶片上形成另一部分週邊驅動電路（在多個驅動電路中具有高操作頻率的驅動電路）。可以藉由 COG（玻璃上晶片）將 IC 晶片安裝到顯示板 3501 上。替代地，可以使用 TAB（帶式自動結合）或者印刷電路板連接 IC 晶片與玻璃基板。此外，可以在 IC 晶片上形成所有週邊驅動電路並且藉由 COG 等將 IC 晶片安裝到顯示板上。

注意將實施例模式 1-7 任一項中所述的像素用於像素部分。依照本發明，可以抑制像素中亮度的變化或者像素的亮度隨時間的波動，並且可以獲得包括具有更高工作比和更高品質的顯示部分的顯示板 3501。另外，因為使用固定在恒定電位下的相對電極進行操作，所以在本發明中可以降低功耗。藉由將具有單一極性的電晶體用於像素部分

中包括的電晶體並且將非晶半導體膜用於電晶體的半導體層，可以實現成本降低。

使用這種 EL 模組可以完成 EL TV 接收機。圖 36 是顯示了 EL TV 接收機主要結構的方塊圖。調諧器 3601 接收視頻訊號和音頻訊號。由視頻訊號放大電路 3602 處理視頻訊號，視頻訊號處理電路 3603 將從視頻訊號放大電路 3602 中輸出的訊號轉化成與紅、綠和藍每種顏色對應的顏色訊號，並且控制電路 3506 將視頻訊號轉化成滿足驅動電路輸入規格的訊號。控制電路 3506 向掃描線側和訊號線側輸出各種訊號。在進行數位驅動的情況中，可以採用在訊號線側提供訊號分割電路 3507 來將輸入的數位訊號分成 m 段的結構。

在調諧器 3601 接收訊號中的音頻訊號發送到音頻訊號放大電路 3604，將其輸出藉由音頻訊號處理電路 3605 供應給揚聲器 3606。控制電路 3607 從輸入部分 3608 接收接收站（接收頻率）或者音量的控制資訊並且將訊號發送給調諧器 3601 和音頻訊號處理電路 3605。

藉由將圖 35 中的 EL 類比結合入實施例模式 10 中所述的圖 33A 的框架 3301 中，可以完成 TV 接收機。

自然地，本發明不局限於 TV 接收機，並且可以應用於各種用途，特別是作為大尺寸顯示媒體，如火車站、機場等處的資訊顯示板，或者街道上的廣告顯示板、以及個人電腦的監視器。

【圖式簡單說明】

圖 1 是說明在實施例模式 1 中說明的像素結構的圖。

圖 2 是說明圖 1 中所示像素的操作的時脈圖。

圖 3A-3D 是說明圖 1 中所示像素的操作的圖。

圖 4 是說明在實施例模式 1 中說明的像素結構的圖。

圖 5 是依照通道長度調制的電壓-電流特性的模型圖。

圖 6 是說明實施例模式 1 中說明的顯示裝置的圖。

圖 7 是說明在實施例模式 3 中說明的像素結構的圖。

圖 8 是說明在實施例模式 3 中說明的像素結構的圖。

圖 9 是說明在實施例模式 3 中說明的像素結構的圖。

圖 10 是說明在實施例模式 4 中說明的像素結構的圖。

圖 11 是說明在實施例模式 4 中說明的像素結構的圖。

圖 12 是說明在實施例模式 5 中說明的像素結構的圖。

圖 13 是說明圖 12 中所示像素的操作的時脈圖。

圖 14 是說明在實施例模式 7 中說明的像素結構的圖。

圖 15 是說明圖 14 中所示像素的操作的時脈圖。

圖 16A-16D 是說明圖 14 中所示像素的操作的圖。

圖 17 是在實施例模式 8 中說明的像素的部分截面圖。

(95)

圖 18A 和 18B 是說明實施例模式 8 中所示的發光元件的圖。

圖 19A-19C 是說明實施例模式 8 中說明的提取方向的圖。

圖 20A 和 20B 是在實施例模式 8 中說明的像素的部分截面圖。

圖 21A 和 21B 是在實施例模式 8 中說明的像素的部分截面圖。

圖 22A 和 22B 是在實施例模式 8 中說明的像素的部分截面圖。

圖 23 是在實施例模式 8 中說明的像素的部分截面圖。

圖 24 是在實施例模式 8 中說明的像素的部分截面圖。

圖 25A 和 25B 是說明實施例模式 9 中說明的顯示裝置的圖。

圖 26A 和 26B 是說明實施例模式 9 中說明的顯示裝置的圖。

圖 27A 和 27B 是說明實施例模式 9 中說明的顯示裝置的圖。

圖 28 是在實施例模式 9 中說明的像素的部分截面圖。

圖 29 是說明在實施例模式 6 中說明的像素結構的圖。

(96)

圖 30 是說明在實施例模式 6 中說明的像素結構的圖

。

圖 31 是說明在實施例模式 6 中說明的像素結構的圖

。

圖 32 是說明在實施例模式 7 中說明的像素結構的圖

。

圖 33A-33H 是說明可以應用本發明的電子裝置的圖。

圖 34 是說明行動電話結構實例的圖。

圖 35 是說明 EL 模組實例的圖。

圖 36 是說明 EL 電視接收機主要元件的方塊圖。

圖 37 是說明在實施例模式 6 中說明的像素結構的圖

。

圖 38 是圖 4 中所示像素的俯視圖。

圖 39A 和 39B 是說明實施例模式 2 中說明的像素結構的圖。

圖 40 是說明實施例模式 1 中說明的顯示裝置的寫入操作的圖。

圖 41 是說明在實施例模式 5 中說明的像素結構的圖

。

圖 42 是說明組合了數位灰度級方法和時間灰度級方法的驅動方法的圖。

圖 43 是說明在實施例模式 6 中說明的像素結構的圖

。

圖 44 是說明在實施例模式 6 中說明的像素結構的圖

(97)

圖 45 是說明在實施例模式 1 中說明的像素結構的圖

圖 46 是說明習知技術的像素結構的圖。

圖 47 是說明習知技術的像素結構的圖。

圖 48 是操作在背景技術中說明的像素的時脈圖。

圖 49 是說明當使用習知技術時發光週期與一個框週期的比率的圖。

【主要元件符號說明】

11：薄膜電晶體 (TFT)

12：薄膜電晶體 (TFT)

13：電容器

14：發光元件

15：訊號線

16：掃描線

21：電晶體

22：驅動電晶體

23：電容器

24：發光元件

25：訊號線

26：掃描線

31：初始化週期

32：臨界值寫入週期

(98)

- 33 : 資料寫入週期
- 34 : 發光週期
- 111 : 電晶體
- 112 : 第一開關
- 113 : 第二開關
- 114 : 第三開關
- 115 : 電容器
- 116 : 發光元件
- 117 : 訊號線
- 118 : 第一掃描線
- 119 : 第二掃描線
- 120 : 第三掃描線
- 121 : 電源線
- 122 : 電位供應線
- 123 : 相對電極
- 412 : 第一開關電晶體
- 413 : 第二開關電晶體
- 414 : 第三開關電晶體
- 611 : 訊號線驅動電路
- 612 : 掃描線驅動電路
- 613 : 像素部分
- 700、800 : 像素
- 718 : 第一掃描線
- 819 : 第二掃描線

(99)

- 900 : 像素
- 920 : 第三掃描線
- 1011、1111 : 電晶體
- 1201 : 第一電晶體
- 1202 : 第二電晶體
- 1203 : 第四開關
- 1204 : 第五開關
- 1212 : 第一開關
- 1213 : 第二開關
- 1214 : 第三開關
- 1215 : 電容器
- 1216 : 發光元件
- 1217 : 訊號線
- 1218 : 第一掃描線
- 1219 : 第二掃描線
- 1220 : 第三掃描線
- 1221 : 電源線
- 1222 : 電位供應線
- 1223 : 相對電極
- 1411 : 電晶體
- 1412 : 第一開關
- 1413 : 第二開關
- 1414 : 第三開關
- 1415 : 電容器

(100)

- 1416 : 發光元件
- 1417 : 訊號線
- 1418 : 第一掃描線
- 1419 : 第二掃描線
- 1420 : 第三掃描線
- 1421 : 電源線
- 1422 : 電位供應線
- 1423 : 相對電極
- 1711 : 基板
- 1712 : 底膜
- 1713 : 電晶體
- 1714 : 半導體層
- 1715 : 閘極絕緣膜
- 1716 : 閘極電極
- 1717 : 側壁
- 1718 : 源區
- 1719 : 汲區
- 1720 : LDD 區
- 1721 : 第一絕緣膜
- 1722 : 第二絕緣膜
- 1723 : 源和汲極電極
- 1724 : 像素電極
- 1725 : 絕緣體
- 1726 : 包含發光物質的層

(101)

- 1727 : 相對電極
- 1728 : 發光元件
- 1730 : 第一絕緣膜
- 1731 : 第二絕緣膜
- 1801 : 像素電極
- 1802 : 相對電極
- 1811 : 電洞注入層
- 1812 : 電洞傳輸層
- 1813 : 發光層
- 1814 : 電子傳輸層
- 1815 : 電子注入層
- 2011 : 基板
- 2012 : 底膜
- 2013 : 像素電極
- 2014 : 第一電極
- 2015、2016 : 接線
- 2017、2018 : n型半導體層
- 2019 : 半導體層
- 2020 : 閘極絕緣膜
- 2021 : 絕緣膜
- 2022 : 閘極電極
- 2023 : 第二電極
- 2024 : 電容器
- 2025 : 電晶體

(102)

- 2026：中間層絕緣膜
- 2027：包含發光物質的層
- 2028：相對電極
- 2029：發光元件
- 2030：第一電極
- 2031：電容器
- 2111：基板
- 2112：底膜
- 2113：閘極電極
- 2114：第一電極
- 2115：閘極絕緣膜
- 2116、2117：半導體層
- 2118、2119、2120：n型半導體層
- 2121、2122：接線
- 2123：導電層
- 2124：像素電極
- 2125：絕緣體
- 2126：包含發光物質的層
- 2127：相對電極
- 2128：發光元件
- 2129：電晶體
- 2130：電容器
- 2131：第二電極
- 2132：電容器

(103)

- 2201 : 電晶體
- 2202 : 絕緣體
- 2301 : 基板
- 2302 : 底膜
- 2303 : 半導體層
- 2304 : 通道形成區
- 2305 : 雜質區
- 2306 : 半導體層
- 2308 : 雜質區
- 2309 : 閘極絕緣膜
- 2310 : 閘極電極
- 2311 : 上電極
- 2312 : 中間層絕緣膜
- 2313 : 接線
- 2314 : 像素電極
- 2315 : 絕緣體
- 2316 : 包含發光物質的層
- 2317 : 相對電極
- 2318 : 電晶體
- 2319 : 電容器
- 2320 : 發光元件
- 2401 : 基板
- 2402 : 底膜
- 2403 : 閘極電極

(104)

- 2404 : 第一電極
- 2405 : 閘極絕緣膜
- 2406 : 通道形成區
- 2407 : LDD 區
- 2408 : 雜質區
- 2409 : 區
- 2410、2411 : 雜質區
- 2412 : 第一中間層絕緣膜
- 2413 : 接線
- 2415 : 開口
- 2416 : 第二中間層絕緣膜
- 2417 : 像素電極
- 2418 : 絕緣體
- 2419 : 包含發光物質的層
- 2420 : 相對電極
- 2421 : 發光元件
- 2422 : 電晶體
- 2423 : 電容器
- 2501 : 訊號線驅動電路
- 2502 : 像素部分
- 2503 : 第一掃描線驅動電路
- 2504 : 密封基板
- 2505 : 密封劑
- 2506 : 第二掃描線驅動電路

(105)

- 2507：空間
- 2508：接線
- 2509：FPC
- 2510：基板
- 2511、2512：電晶體
- 2513：像素電極
- 2514：絕緣體
- 2516：包含發光物質的層
- 2517：相對電極
- 2518、2519：IC晶片
- 2520、2521：n通道電晶體
- 2528：發光元件
- 2600：基板
- 2601：訊號線驅動電路
- 2602：像素部分
- 2603：第一掃描線驅動電路
- 2604：第二掃描線驅動電路
- 2605：FPC
- 2606、2607：IC晶片
- 2608：密封基板
- 2609：密封劑
- 2610：基板
- 2611：訊號線驅動電路
- 2612：像素部分

(106)

2613：第一掃描線驅動電路

2614：第二掃描線驅動電路

2615：FPC

2616、2617：IC晶片

2618：密封基板

2619：密封劑

2700：基板

2701：週邊驅動電路

2702：像素部分

2704：FPC

2705、2706：IC晶片

2707：密封基板

2708：密封劑

2710：基板

2711：週邊驅動電路

2712：像素部分

2713、2714：FPC

2800：基板

2801：電晶體

2802：底膜

2803：像素電極

2804：包含發光物質的層

2805：相對電極

2806R：紅色濾色器

(107)

2806G：綠色濾色器

2806B：藍色濾色器

2807：黑色矩陣

2901：第四開關

2902：第四掃描線

3001：第四開關

3002：第四掃描線

3003：節點

3101：整流器元件

3102：第四掃描線

3201：整流器元件

3202：第四掃描線

3301：框架

3302：支撐台

3303：顯示部分

3304：揚聲器部分

3305：視頻輸入端

3311：主體

3312：顯示部分

3313：影像接收埠

3314：操作鍵

3315：外部連接埠

3316：快門

3321：主體

(108)

- 3322 : 框架
- 3323 : 顯示部分
- 3324 : 鍵盤
- 3325 : 外部連接埠
- 3326 : 定位滑鼠
- 3331 : 主體
- 3332 : 顯示部分
- 3333 : 開關
- 3334 : 操作鍵
- 3335 : 紅外線埠
- 3341 : 主體
- 3342 : 框架
- 3343 : 顯示部分 A
- 3344 : 顯示部分 B
- 3345 : 記錄媒體讀取部分
- 3346 : 操作鍵
- 3347 : 揚聲器部分
- 3351 : 主體
- 3352 : 顯示部分
- 3353 : 臂部分
- 3360 : 目鏡部分
- 3361 : 主體
- 3362 : 顯示部分
- 3363 : 框架

(109)

- 3364 : 外部連接埠
- 3365 : 遙控接收部分
- 3366 : 影像接收部分
- 3367 : 電池
- 3368 : 音頻輸入部分
- 3369 : 操作鍵
- 3371 : 主體
- 3372 : 框架
- 3373 : 顯示部分
- 3374 : 音頻輸入部分
- 3375 : 音頻輸出部分
- 3376 : 操作鍵
- 3377 : 外部連接埠
- 3378 : 天線
- 3400 : 外殼
- 3401 : 印刷電路板
- 3402 : 揚聲器
- 3403 : 微音器
- 3404 : 發射/接收電路
- 3405 : 訊號處理電路
- 3406 : 輸入裝置
- 3407 : 電池
- 3409 : 框架
- 3410 : 顯示板

(110)

- 3411 : FPC
- 3412 : 框架
- 3501 : 顯示板
- 3502 : 電路板
- 3503 : 像素部分
- 3504 : 掃描線驅動電路
- 3505 : 訊號線驅動電路
- 3506 : 控制電路
- 3507 : 訊號分割電路
- 3508 : 連接接線
- 3601 : 調諧器
- 3602 : 視頻訊號放大電路
- 3603 : 視頻訊號處理電路
- 3604 : 音頻訊號放大電路
- 3605 : 音頻訊號處理電路
- 3606 : 揚聲器
- 3607 : 控制電路
- 3608 : 輸入部分
- 3701 : 第四開關
- 3702 : 第四掃描線
- 3811、3812、3813 : 導電層
- 3814 : 接線
- 3815 : 接線
- 3816 : 導電層

(111)

3817：接線

3818：接線

3819、3820、3821：導電層

3822：導電層

3823：接線

3833、3834、3835、3836：半導體層

3844：像素電極

3914：整流器元件

3920：第三掃描線

3951：肖特基二極體

3952：PIN二極體

3953：PN二極體

3954、3955：二極體連接的電晶體

4301：第四開關

4401：第四開關

4540：像素電極

4515：閘極電容

五、中文發明摘要

發明之名稱：半導體裝置，顯示裝置，和電子裝置

本發明提供了負載、控制供應給負載的電流值的電晶體、電容器、電源線和第一至第三開關。在由電容器保持電晶體的臨界值電壓後，輸入依照視頻訊號的電位，並且保持臨界值電壓和所述電位的和。因此，可以抑制由於電晶體臨界值電壓的變化而引起的電流值的變化。因此，可以向諸如發光元件的負載供應所需的電流。另外，藉由改變電源線的電位可以提供具有高工作比的顯示裝置。

六、英文發明摘要

發明之名稱：**SEMICONDUCTOR DEVICE, DISPLAY DEVICE, AND ELECTRONIC DEVICE**

A load, a transistor which controls a current value supplied to the load, a capacitor, a power supply line, and first to third switches are provided. After a threshold voltage of the transistor is held by the capacitor, a potential in accordance with a video signal is inputted and a voltage that is the sum of the threshold voltage and the potential is held. Accordingly, variation in current value caused by variation in threshold voltage of the transistor can be suppressed. Therefore, a desired current can be supplied to a load such as a light emitting element. In addition, a display device with a high duty ratio can be provided by changing a potential of the power supply line.

(1)

十、申請專利範圍

1. 一種包含像素的半導體裝置，該像素包括電晶體、第一開關和第二開關，

其中該電晶體的源極電極和汲極電極之一藉由該第一開關與該電晶體的閘極電極電連接，

該電晶體的源極電極和汲極電極中的另一個與像素電極電連接，和

該電晶體的源極電極和汲極電極中的另一個與該第二開關電連接。

2. 一種顯示裝置，其包含如申請專利範圍第 1 項的半導體裝置。

3. 一種電子裝置，其在顯示部分中包含如申請專利範圍第 2 項的顯示裝置。

4. 一種半導體裝置，其包含儲存電容器、電晶體、第一開關、第二開關、和第三開關，

其中該電晶體的源極電極和汲極電極之一與第一接線電連接，

該電晶體的源極電極和汲極電極中的另一個與像素電極電連接，

該電晶體的源極電極和汲極電極中的另一個藉由第三開關與第二接線電連接，

該電晶體的閘極電極藉由該第一開關與第三接線電連接，

該電晶體的該閘極電極藉由該第二開關與該第一接線

(2)

電連接，和

該電晶體的源極電極和汲極電極中的另一個藉由該儲存電容器與該閘極電極電連接。

5. 如申請專利範圍第 4 項的半導體裝置，其中該第二接線與控制該第三開關的接線相同。

6. 如申請專利範圍第 4 項的半導體裝置，其中該第二接線是在前一系列或後一系列中控制該第一至該第三開關的掃描線之一。

7. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體是薄膜電晶體。

8. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體是 n-通道電晶體。

9. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體的半導體層由非晶半導體膜形成。

10. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體的半導體層由非晶矽形成。

11. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體的半導體層由晶體半導體膜形成。

12. 如申請專利範圍第 4 項的半導體裝置，
其中輸入到該第一接線的電位具有兩個值 V_1 和 V_2 ，
只有當該第一至該第三開關處於關斷狀態時電位是 V_2 ，

V_1 是比輸入到該第二接線的電位高的電位，和 V_1 和 V_2 之間的差大於該電晶體的臨界值電壓，和

(3)

V2 高於 V1。

13. 如申請專利範圍第 4 項的半導體裝置，其中該電晶體是 p-通道電晶體。

14. 如申請專利範圍第 4 項的半導體裝置，其中輸入到該第一接線的電位具有兩個值 V1 和 V2，當該第一至該第三開關處於關斷狀態時電位是 V2，

V1 是比輸入到該第二接線的電位低的電位，和 V1 和 V2 之間的差大於該電晶體的臨界值電壓的絕對值，和

V2 小於 V1。

15. 如申請專利範圍第 4 項的半導體裝置，其中該第一至該第三開關是電晶體。

16. 一種顯示裝置，其包含如申請專利範圍第 4 項的半導體裝置。

17. 一種電子裝置，其在顯示部分包含如申請專利範圍第 16 項的顯示裝置。

18. 一種半導體裝置，其包含電容器、電晶體、第一開關、第二開關、和第三開關，

其中該電晶體的源極電極和汲極電極之一與第一接線電連接，

該電晶體的源極電極和汲極電極中的另一個與像素電極電連接，

該電晶體的源極電極和汲極電極中的另一個藉由該第三開關與第二接線電連接，

該電晶體的閘極電極藉由該第一開關與第三接線電連

(4)

接，

該電晶體的該閘極電極藉由該第二開關與該第一接線電連接，和

該電晶體的源極電極和汲極電極中的另一個藉由該儲存電容器與該閘極電極電連接。

19. 如申請專利範圍第 18 項的半導體裝置，其中該第二接線與控制該第三開關的接線相同。

20. 如申請專利範圍第 18 項的半導體裝置，其中該第二接線是在前一系列或後一系列中控制該第一至第三開關的掃描線之一。

21. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體是薄膜電晶體。

22. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體是 n-通道電晶體。

23. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體的半導體層由非晶半導體膜形成。

24. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體的半導體層由非晶矽形成。

25. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體的半導體層由晶體半導體膜形成。

26. 如申請專利範圍第 18 項的半導體裝置，

其中輸入到該第一接線的電位具有兩個值 V_1 和 V_2 ，

只有當該第一至第三開關處於關斷狀態時電位是 V_2

(5)

V1 是比輸入到該第二接線的電位高的電位，和 V1 和 V2 之間的差大於該電晶體的臨界值電壓，和

V2 高於 V1。

27. 如申請專利範圍第 18 項的半導體裝置，其中該電晶體是 p-通道電晶體。

28. 如申請專利範圍第 18 項的半導體裝置，

其中輸入到該第一接線的電位具有兩個值 V1 和 V2，

當該第一至第三開關處於關斷狀態時電位是 V2，

V1 是比輸入到該第二接線的電位低的電位，和 V1 和 V2 之間的差大於該電晶體臨界值電壓的絕對值，和

V2 小於 V1。

29. 如申請專利範圍第 18 項的半導體裝置，其中該第一至第三開關是電晶體。

30. 一種顯示裝置，其包含如申請專利範圍第 18 項的半導體裝置。

31. 一種電子裝置，其在顯示部分包含如申請專利範圍第 30 項的顯示裝置。

32. 一種半導體裝置，包含：

電晶體，其源極電極和汲極電極之一與第一接線電連接，和其源極電極和汲極電極中的另一個與第二接線電連接；

儲存電容器，其保持該電晶體閘極-源極電壓；

保持機構，其藉由向該電晶體的閘極電極施加輸入到該第一接線的第一電位和向該電晶體的源極電極施加輸入

(6)

到該第二接線的第二電位而在該儲存電容器中保持第一電壓；

放電機構，其將該儲存電容器的電壓放電降低至第二電壓；

保持機構，其藉由向該電晶體的該閘極電極施加作為該第一電位和第三電壓的和的電位而在該儲存電容器中保持作為該第二電壓和第四電壓的和的第五電壓；以及

供應機構，其藉由向該第一接線輸入與該第一電位不同的第三電位而對負載供應為該電晶體設置的電流。

33. 如申請專利範圍第 32 項的半導體裝置，其中該電晶體是薄膜電晶體。

34. 如申請專利範圍第 32 項的半導體裝置，其中該電晶體是 n-通道電晶體。

35. 如申請專利範圍第 32 項的半導體裝置，其中該電晶體的半導體層由非晶半導體膜形成。

36. 如申請專利範圍第 32 項的半導體裝置，其中該電晶體的半導體層由非晶矽形成。

37. 如申請專利範圍第 32 項的半導體裝置，其中該電晶體的半導體層由晶體半導體膜形成。

38. 如申請專利範圍第 32 項的半導體裝置，其中其中該第一電位是高於第二電位的電位，和該第一電位和第二電位的差大於該電晶體的臨界值電壓，和該第一電位低於第三電位。

39. 如申請專利範圍第 32 項的半導體裝置，其中該

(7)

電晶體是 p-通道電晶體。

40. 如申請專利範圍第 32 項的半導體裝置，

其中該第一電位是低於第二電位的電位，和該第一電位和第二電位的差大於該電晶體的臨界值電壓的絕對值，和

該第一電位高於第三電位。

41. 如申請專利範圍第 32 項的半導體裝置，其中該負載是發光元件。

42. 一種顯示裝置，其包含如申請專利範圍第 32 項的半導體裝置。

43. 一種電子裝置，其在顯示部分包含如申請專利範圍第 42 項的顯示裝置。

44. 一種半導體裝置，包含：

電晶體，其源極電極和汲極電極之一與第一接線電連接，和其源極電極和汲極電極中的另一個與第二接線電連接；

儲存電容器，其保持該電晶體閘極-源極電壓；

保持機構，其藉由向電晶體的閘極電極施加輸入到該第一接線的第一電位和向該電晶體的該源極電極施加輸入到該第二接線的第二電位而在該儲存電容器中保持第一電壓；

放電機構，其將該儲存電容器的電壓放電降低至該電晶體臨界值電壓；

保持機構，其藉由向該電晶體的該閘極電極施加作為

(8)

該第一電位和第二電壓的和的電位而在該儲存電容器中保持作為該電晶體臨界值電壓和第三電壓的和的第四電壓；以及

供應機構，其藉由向該第一接線輸入與該第一電位不同的第三電位而向負載供應為該電晶體設置的電流。

45. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體是薄膜電晶體。

46. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體是 n-通道電晶體。

47. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體的半導體層由非晶半導體膜形成。

48. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體的半導體層由非晶矽形成。

49. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體的半導體層由晶體半導體膜形成。

50. 如申請專利範圍第 44 項的半導體裝置，其中該第一電位是高於第二電位的電位，和該第一電位和第二電位的差大於該電晶體的臨界值電壓，和該第一電位低於第三電位。

51. 如申請專利範圍第 44 項的半導體裝置，其中該電晶體是 p-通道電晶體。

52. 如申請專利範圍第 44 項的半導體裝置，其中該第一電位是低於第二電位的電位，和該第一電位和第二電位的差大於該電晶體的臨界值電壓的絕對值，

(9)

和

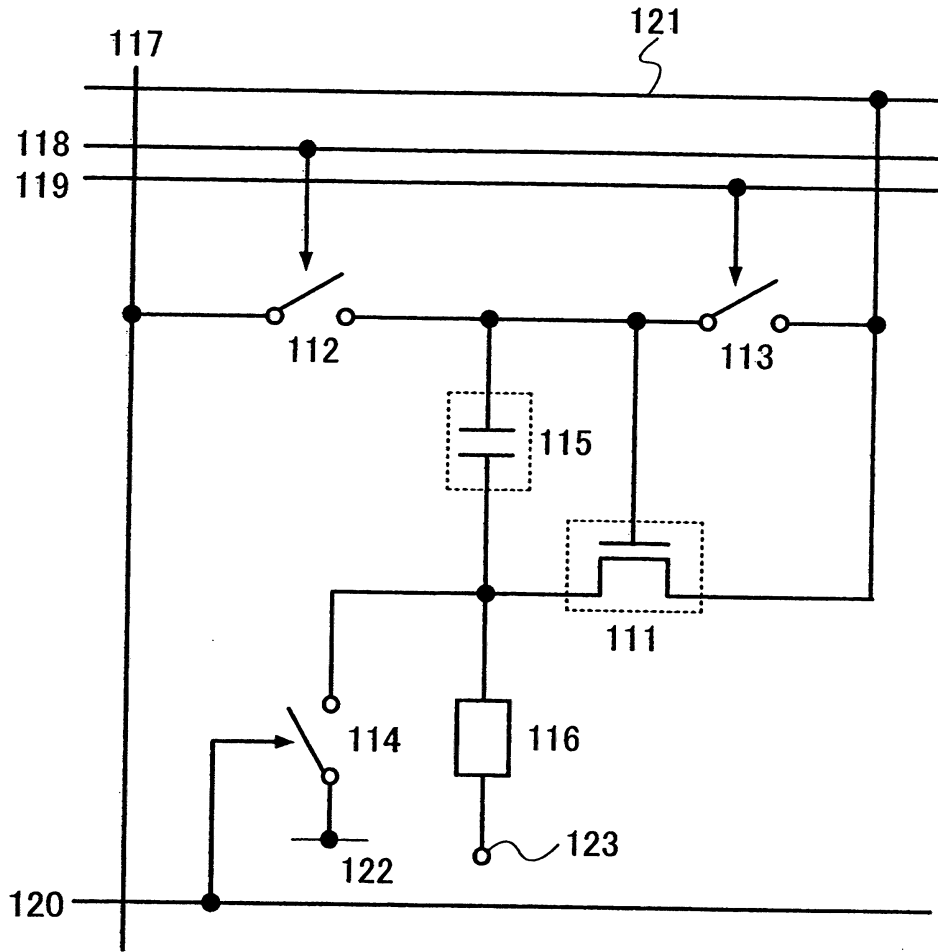
該第一電位高於第三電位。

53. 如申請專利範圍第 44 項的半導體裝置，其中該負載是發光元件。

54. 一種顯示裝置，其包含如申請專利範圍第 44 項的半導體裝置。

55. 一種電子裝置，其在顯示部分包含如申請專利範圍第 54 項的顯示裝置。

圖1



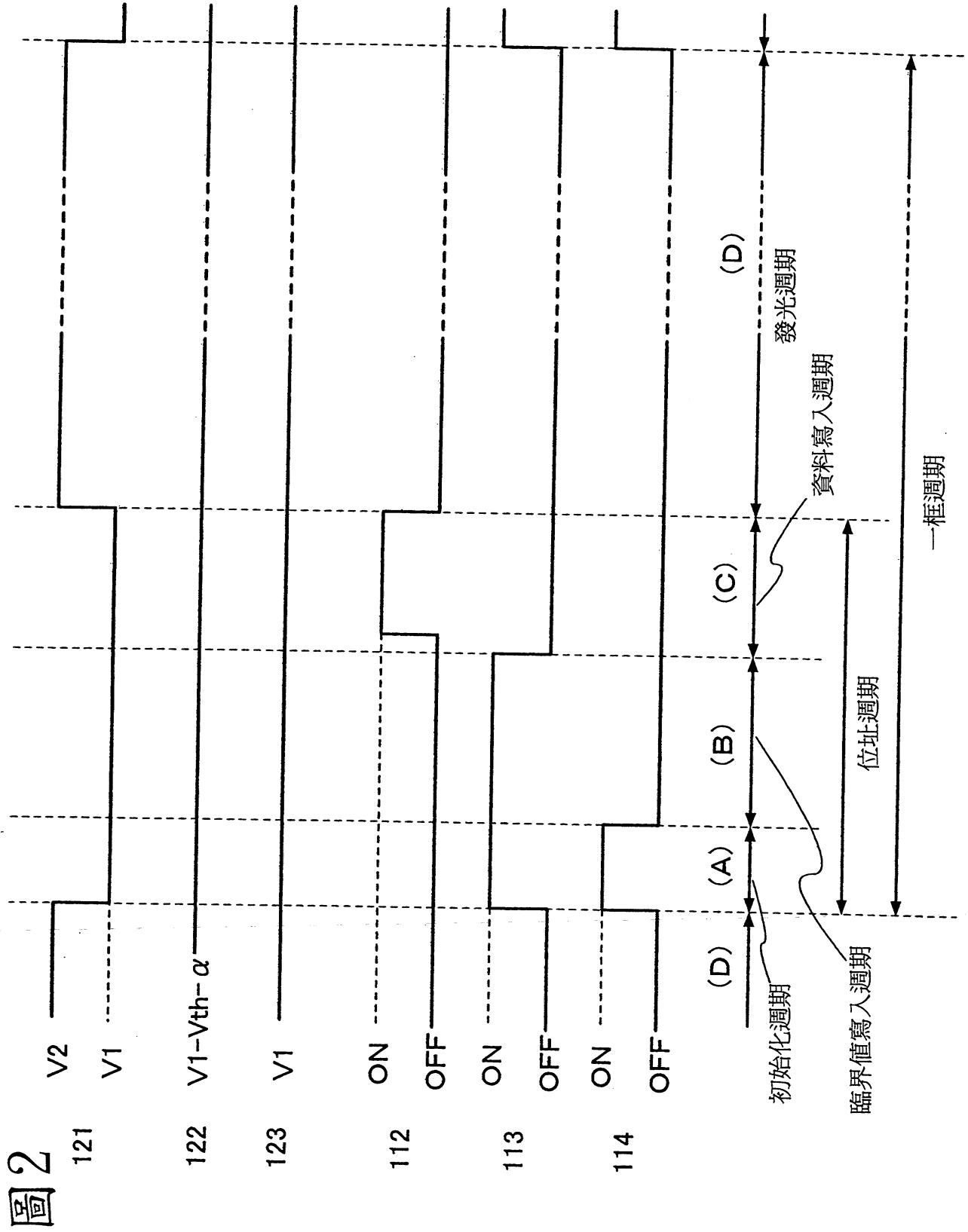


圖 3A

初始化

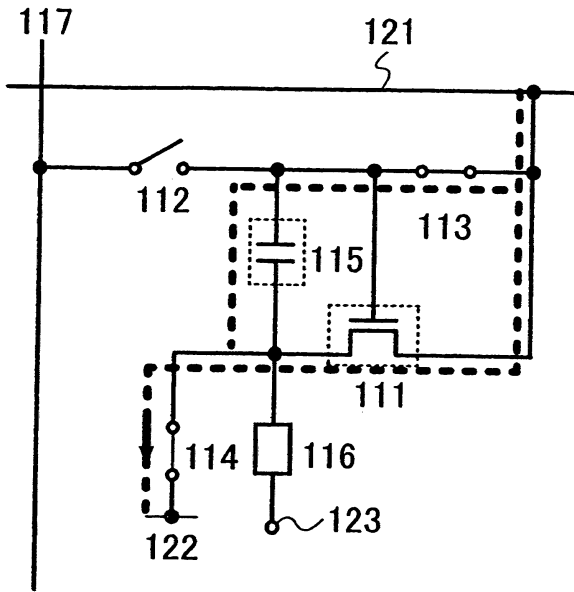


圖 3B

臨界值寫入

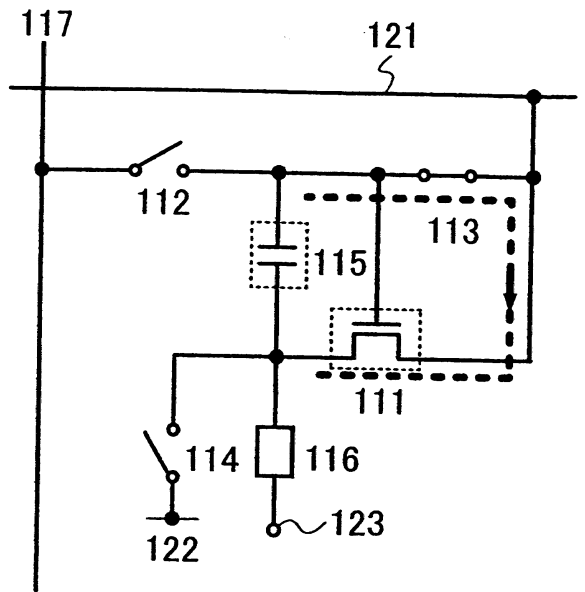


圖 3C

資料寫入

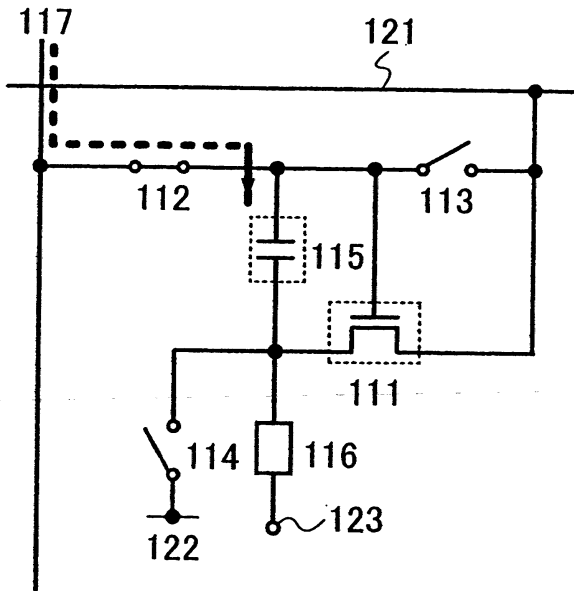


圖 3D

發光

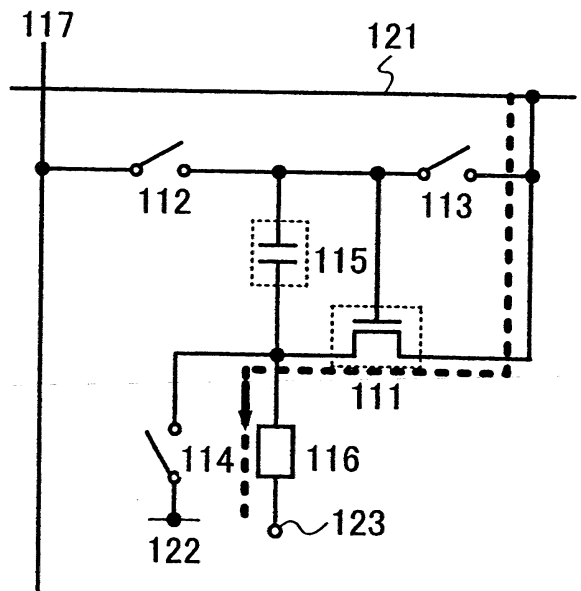


圖4

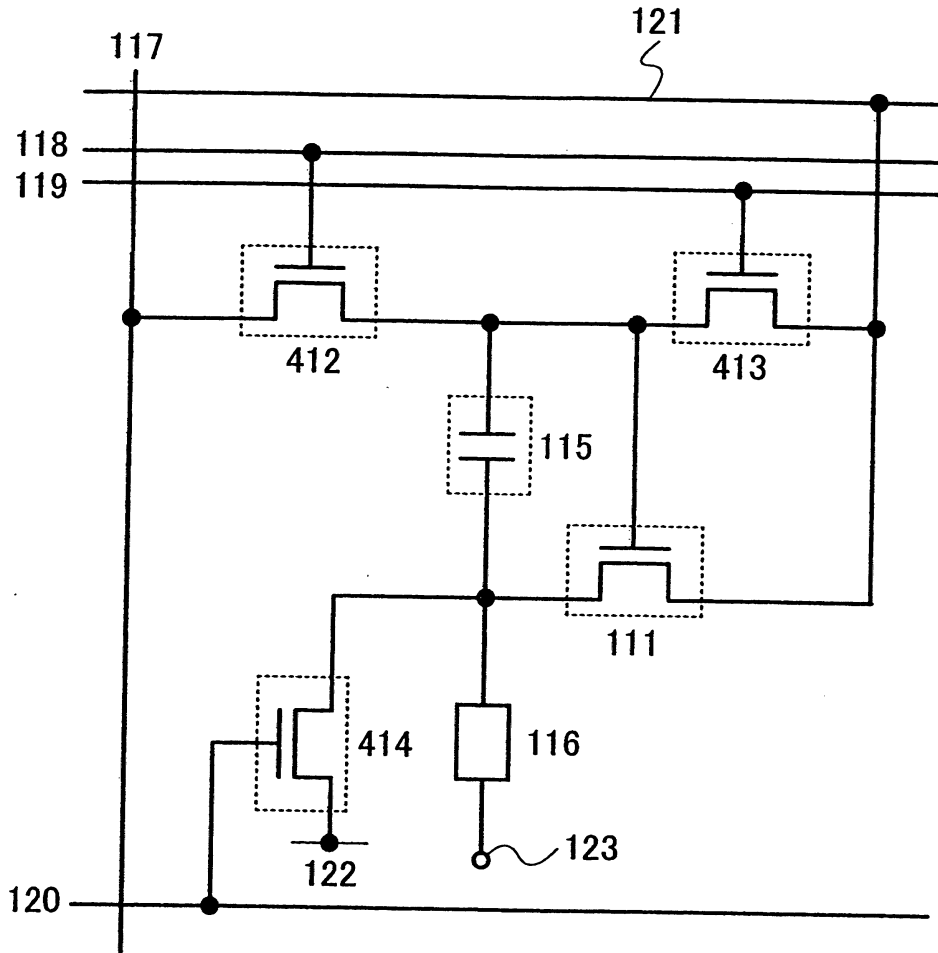
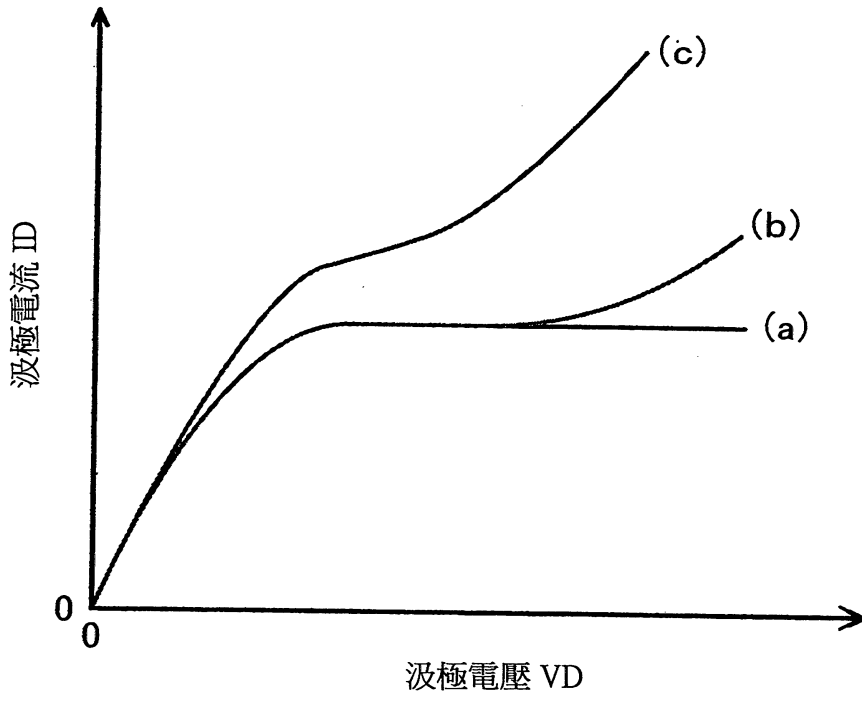


圖5



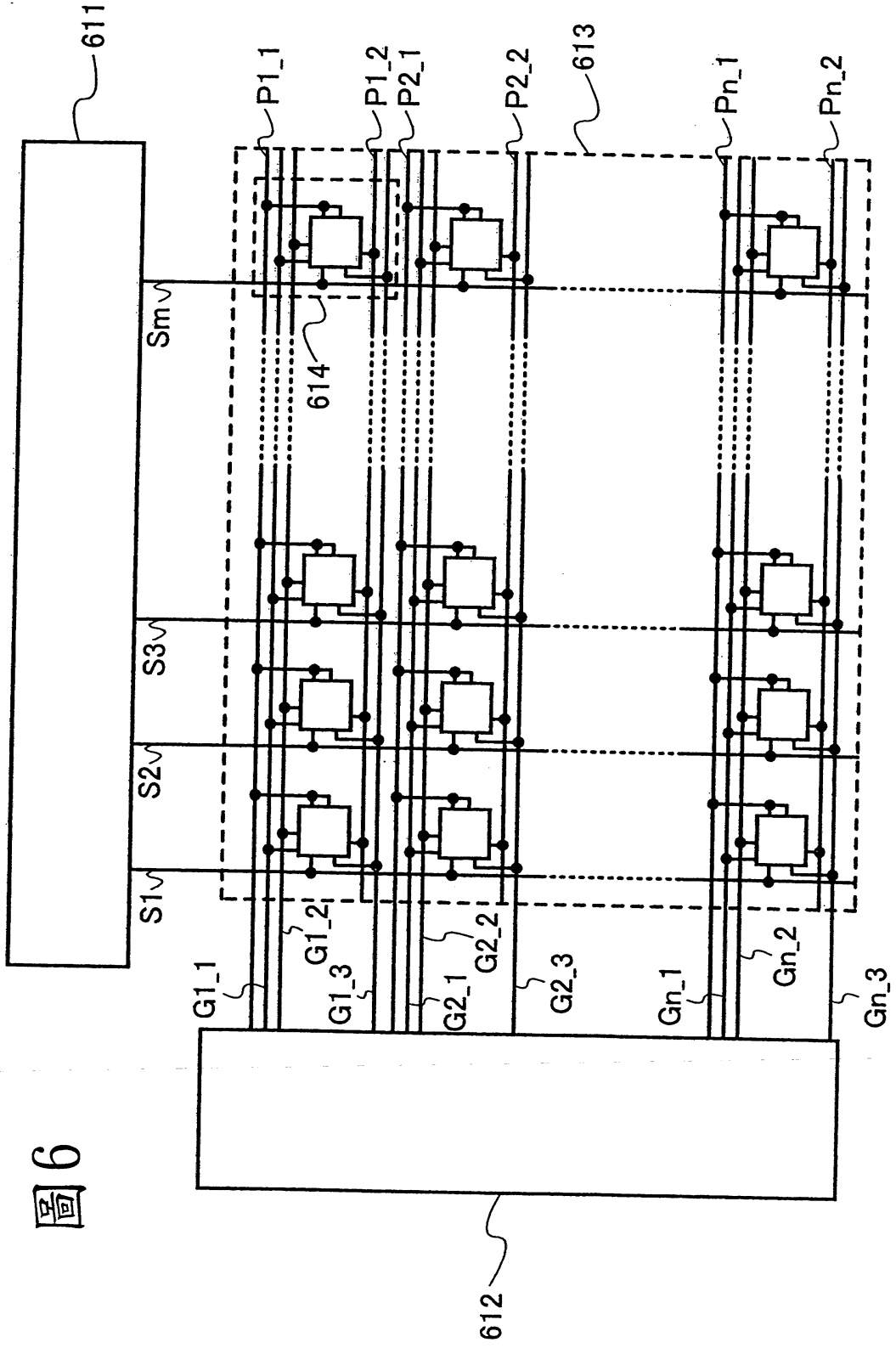


圖6

圖 7

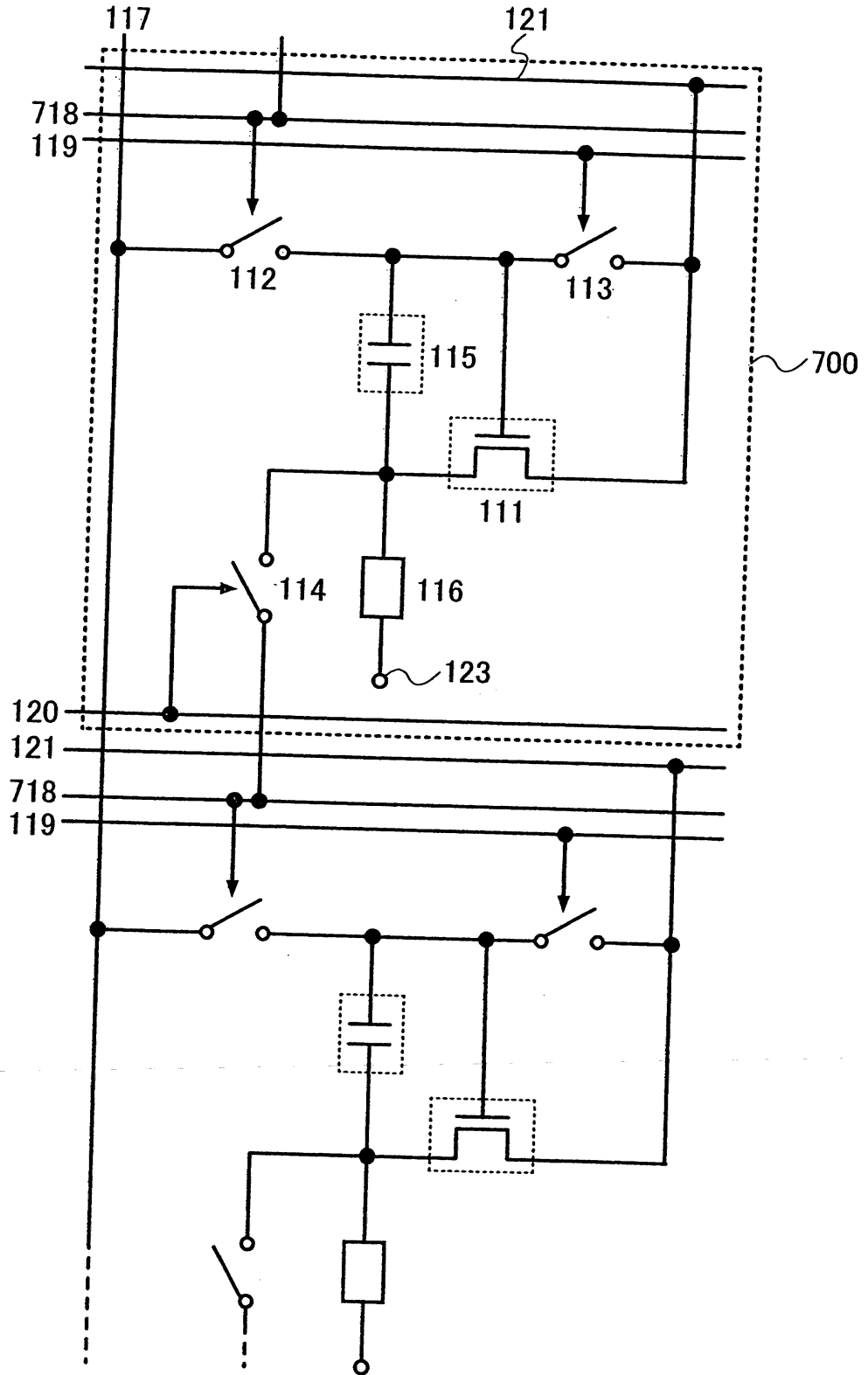


圖 8

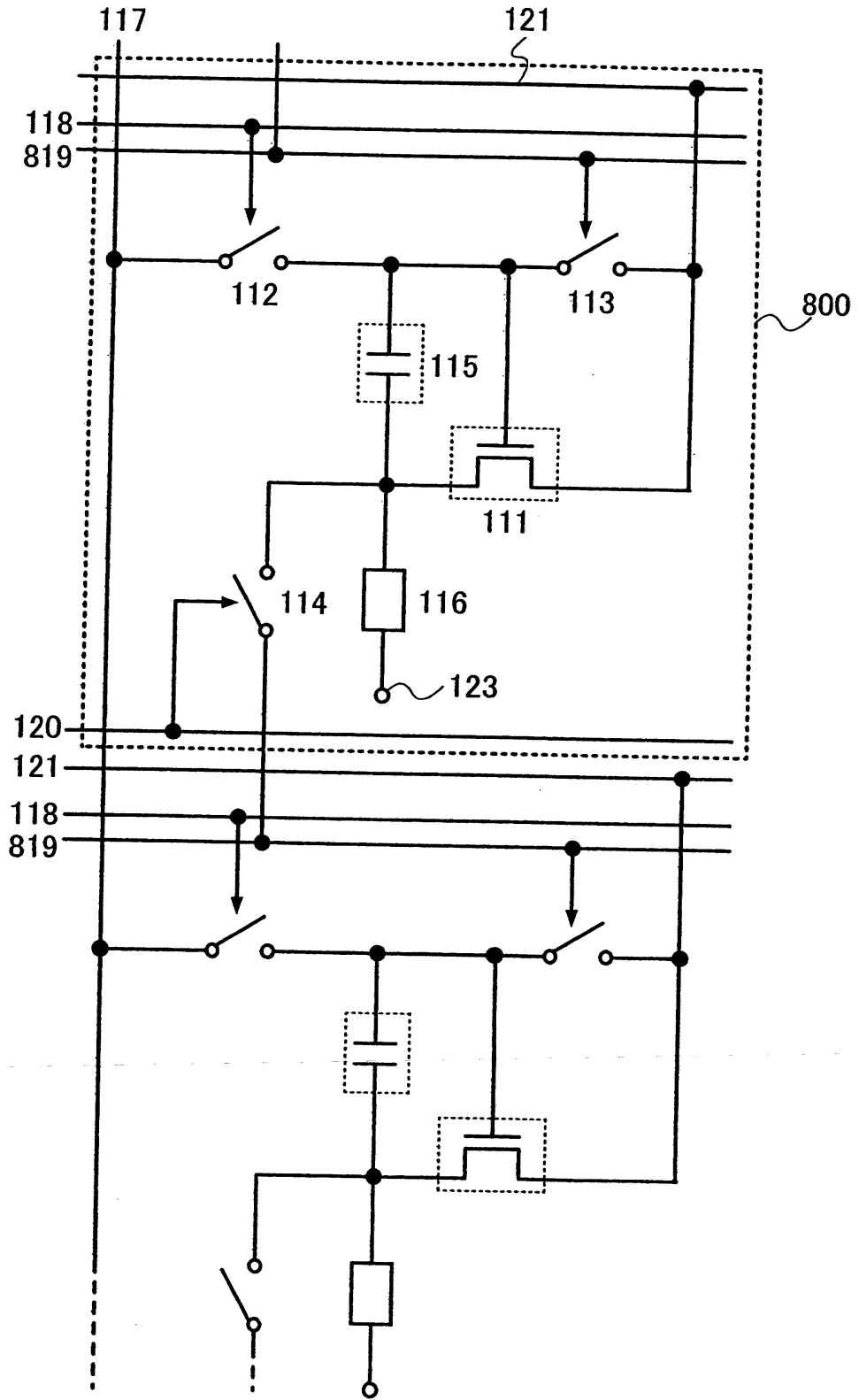


圖9

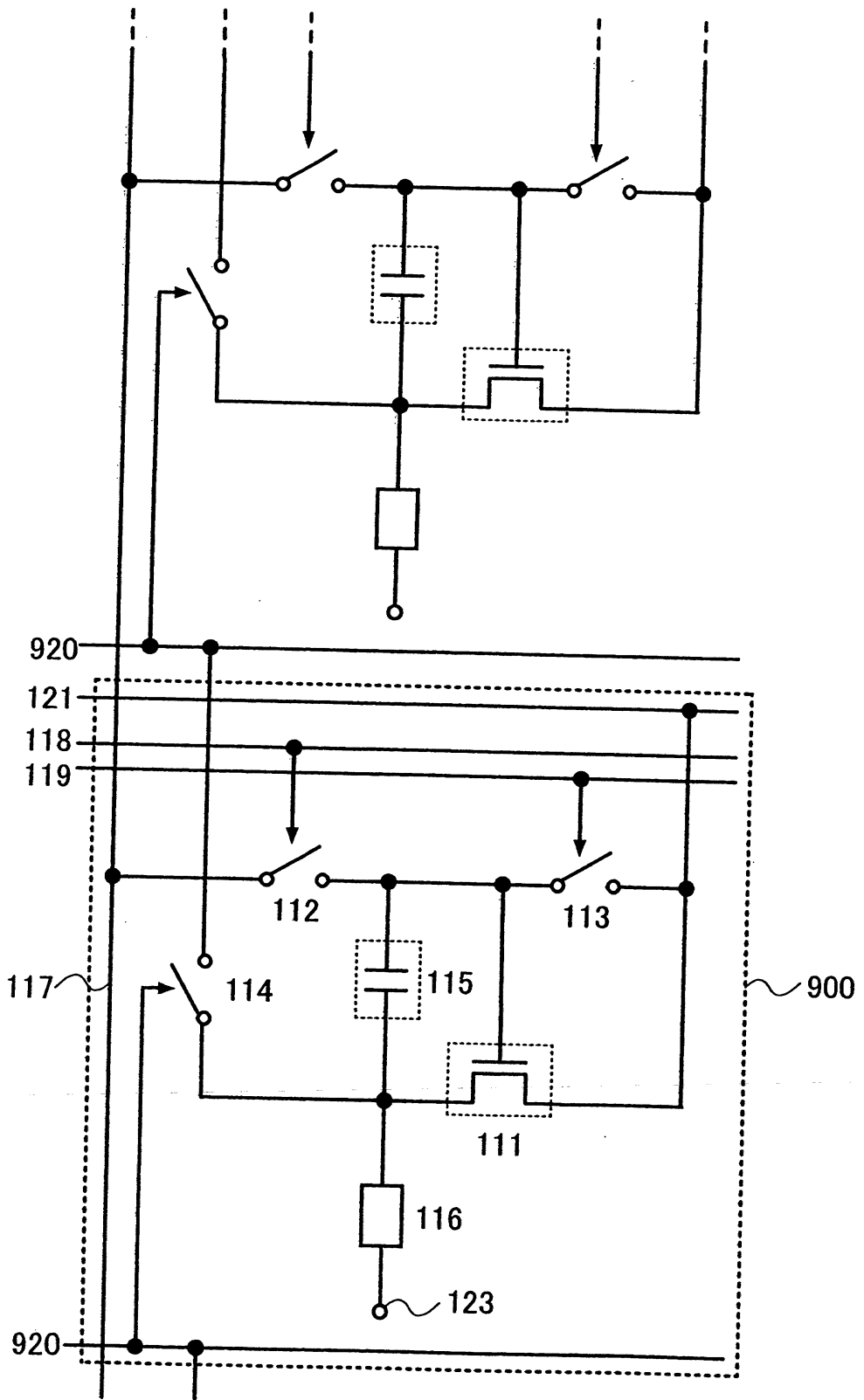


圖 10

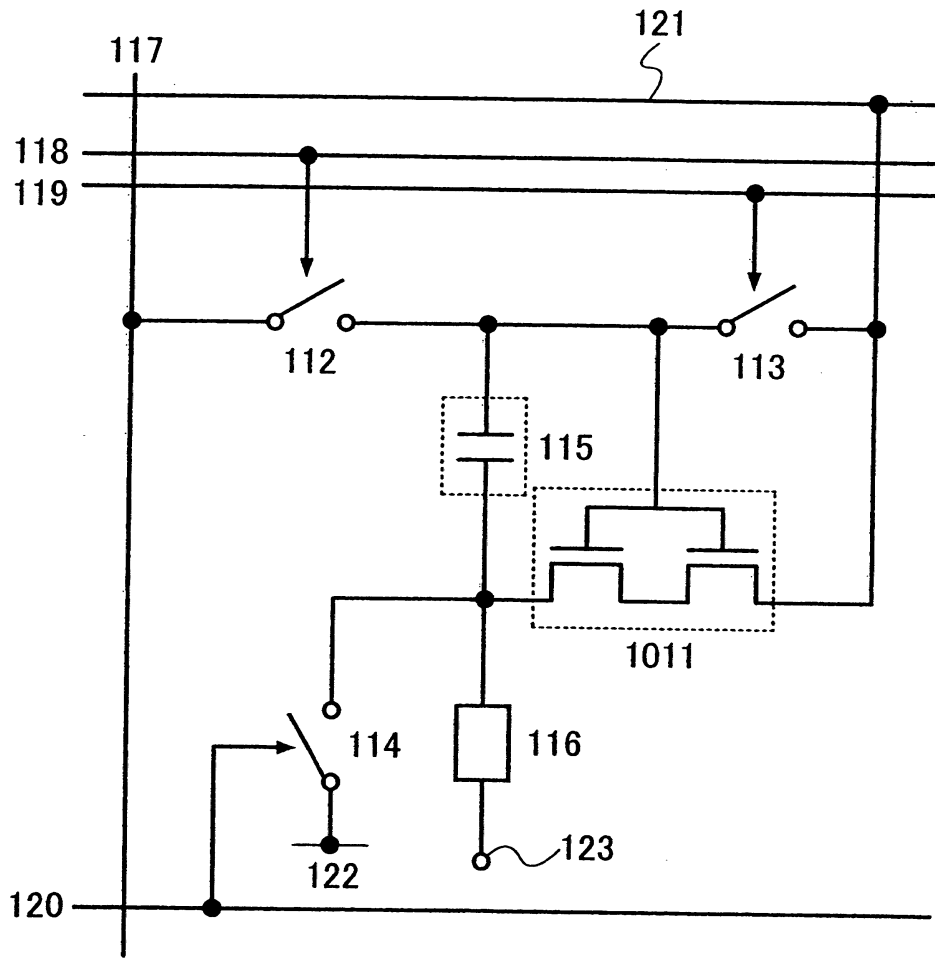


圖 11

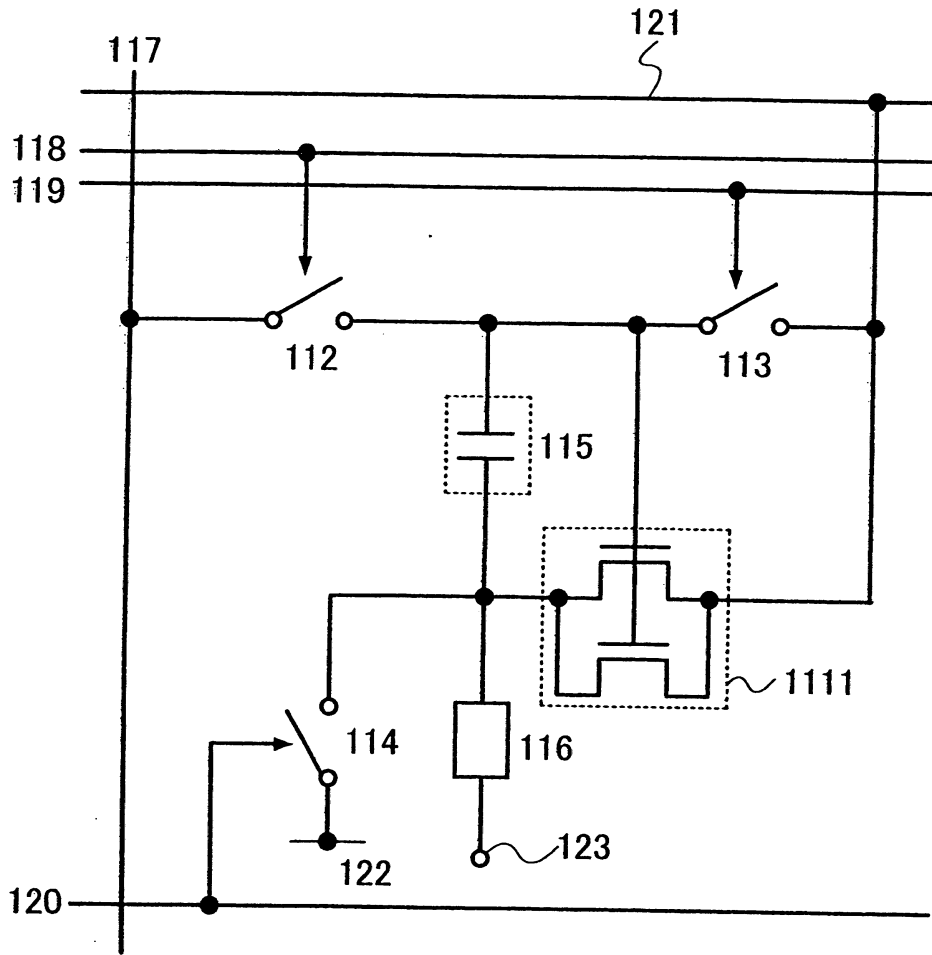


圖 12

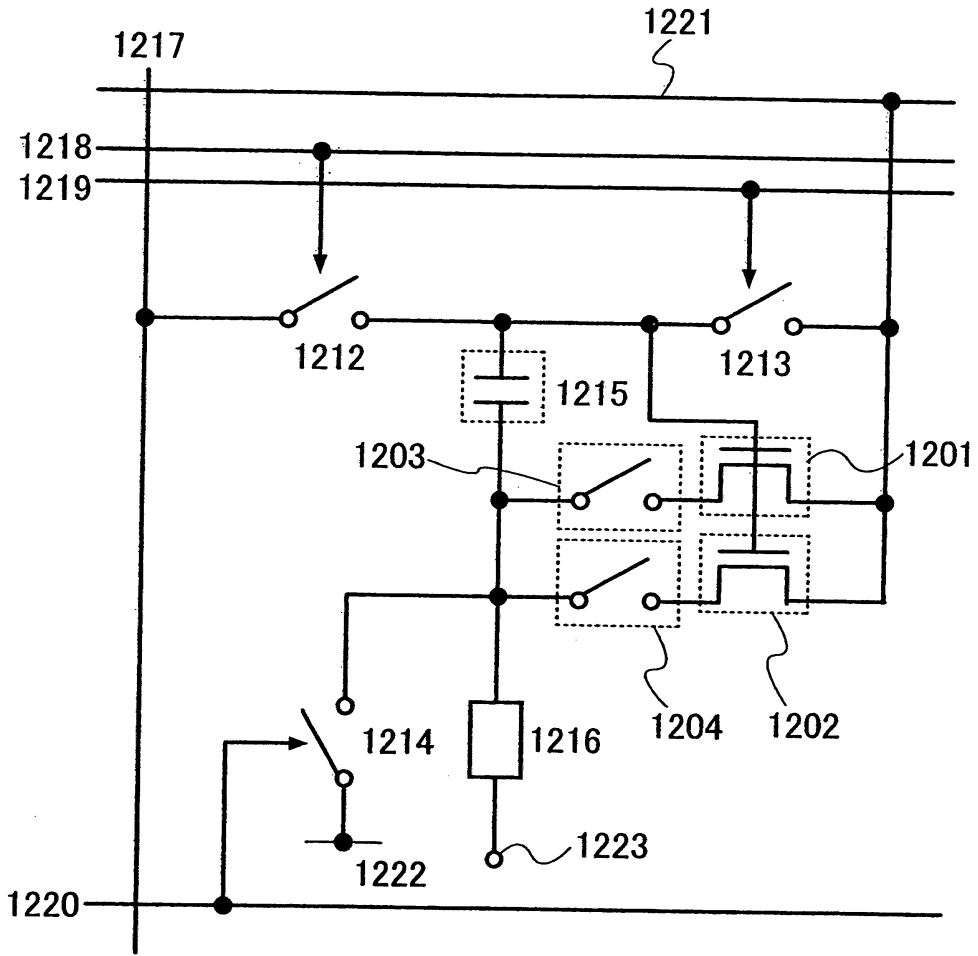


圖13

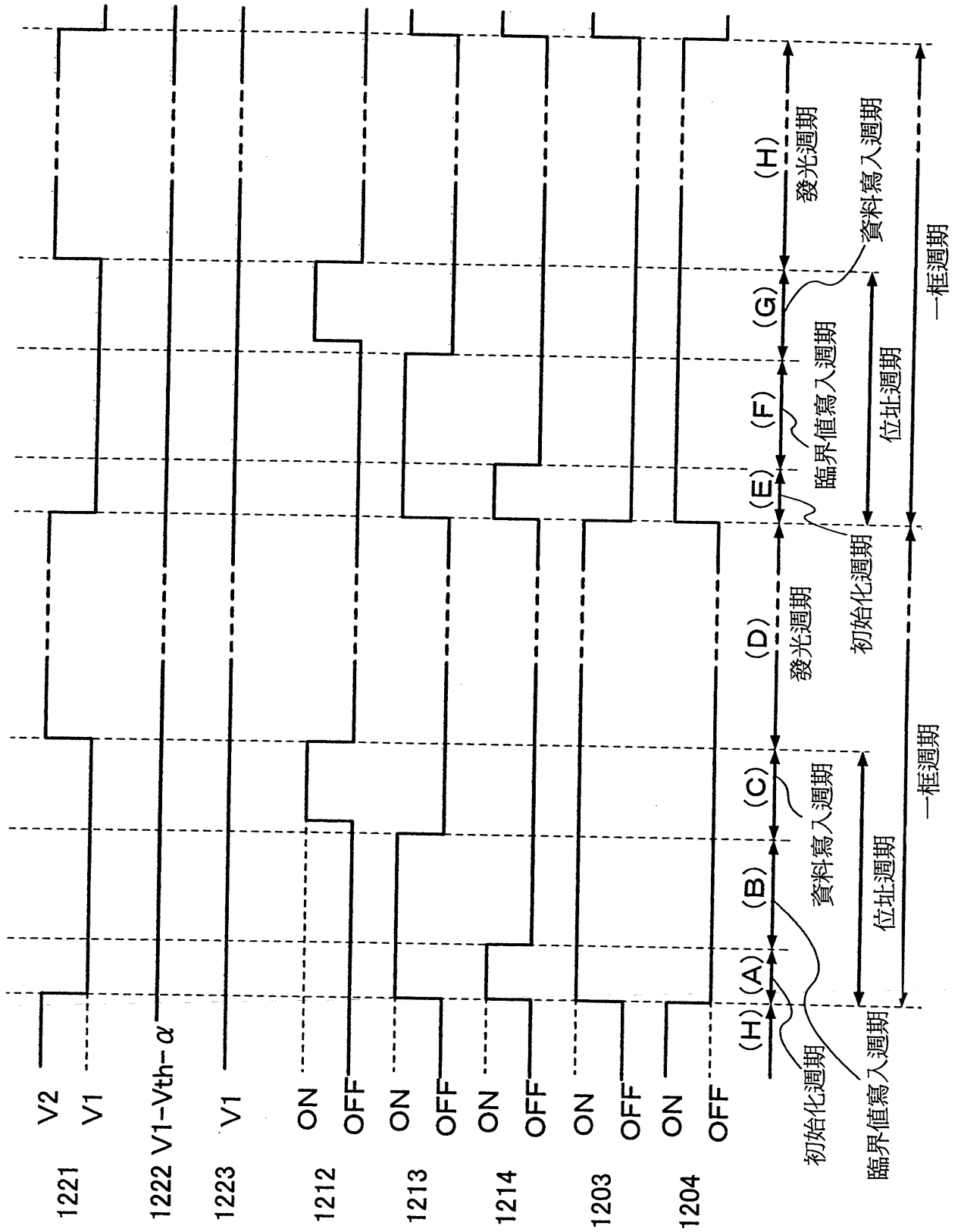


圖14

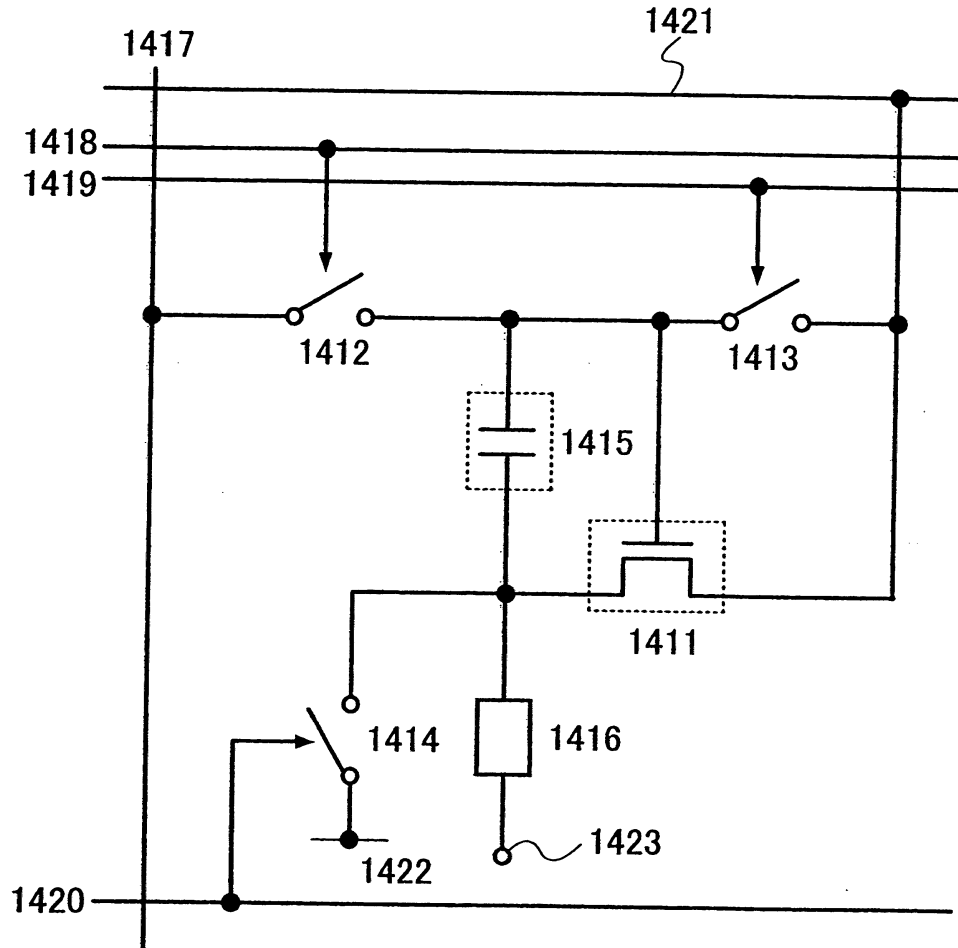


圖15

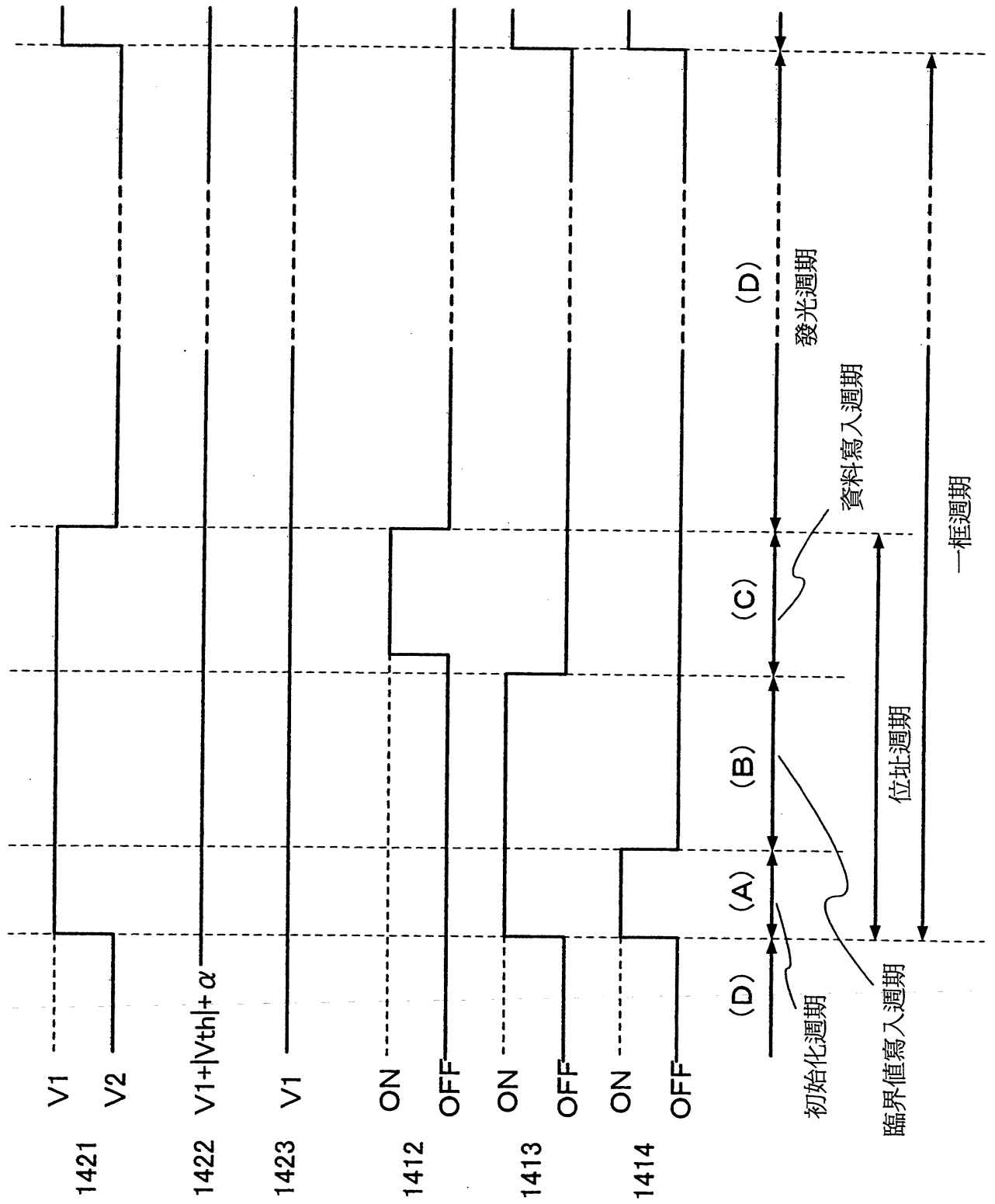


圖 16A

初始化

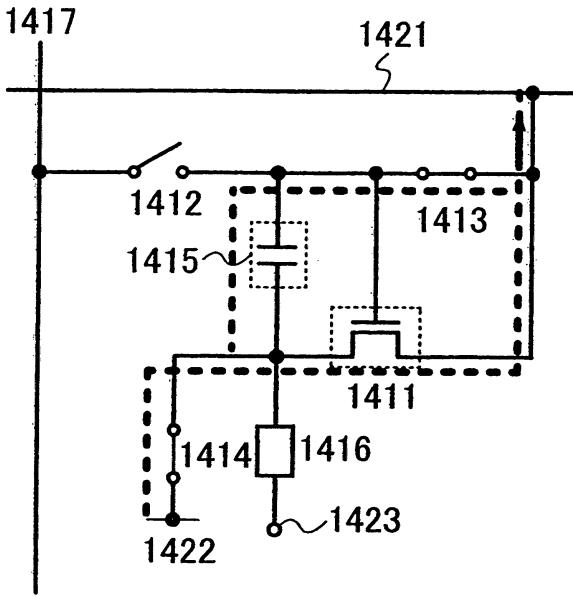


圖 16B

臨界值寫入

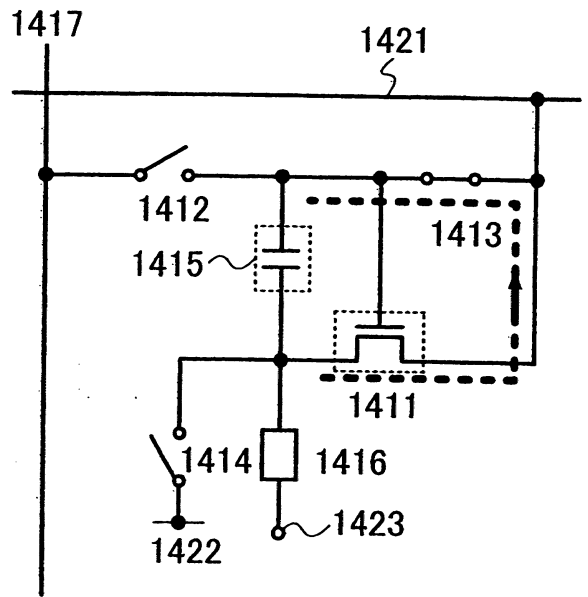


圖 16C

資料寫入

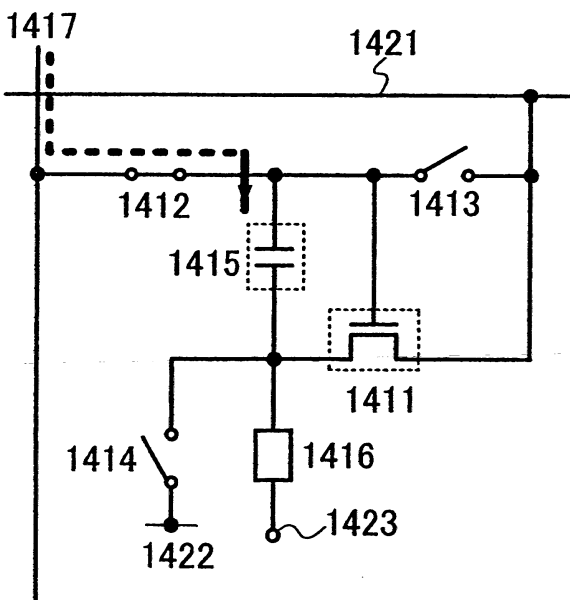


圖 16D

發光

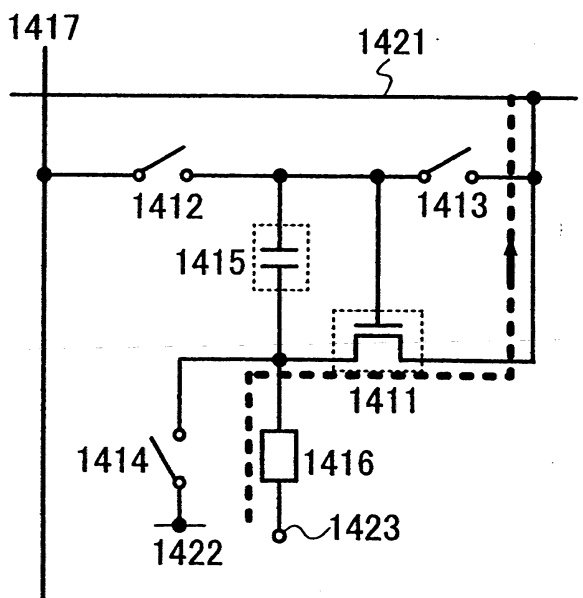


圖 17

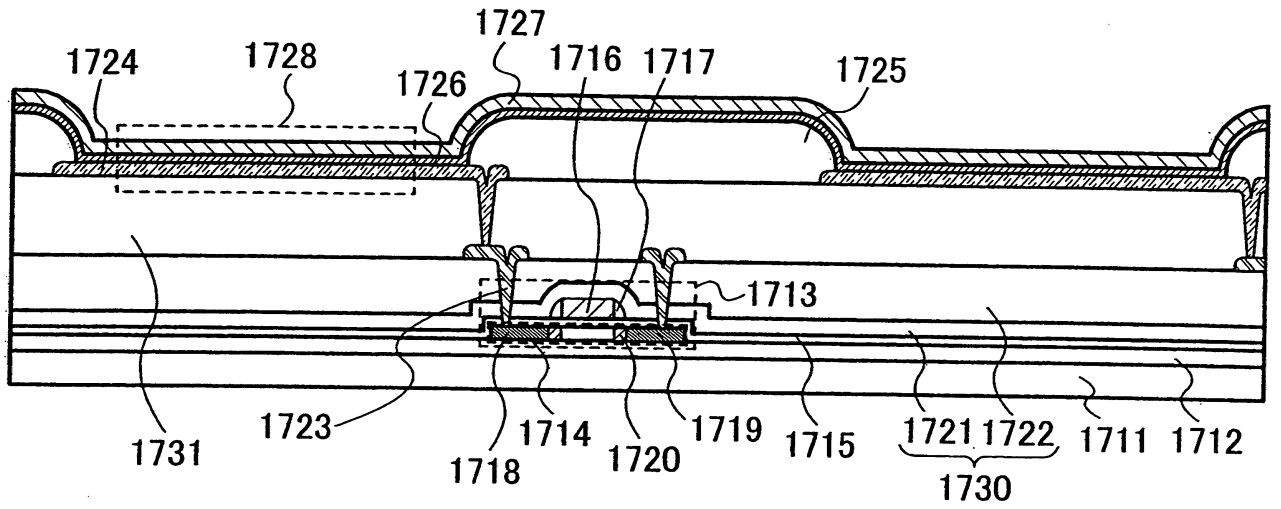


圖 18A

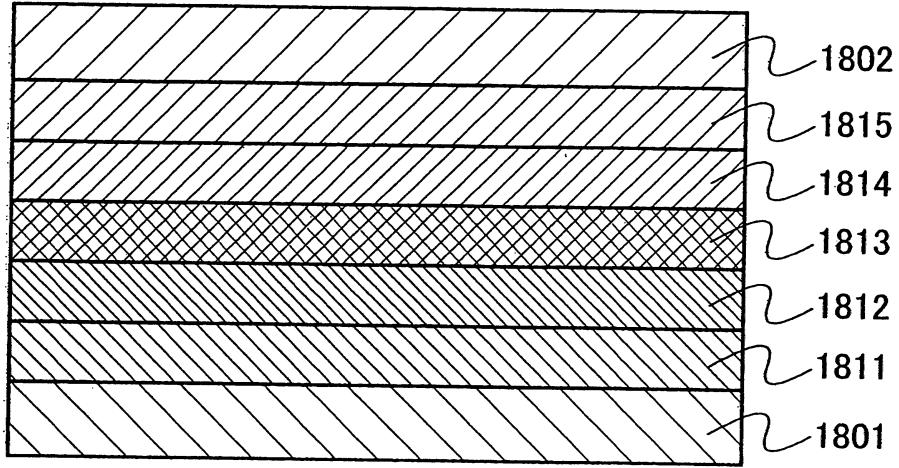


圖 18B

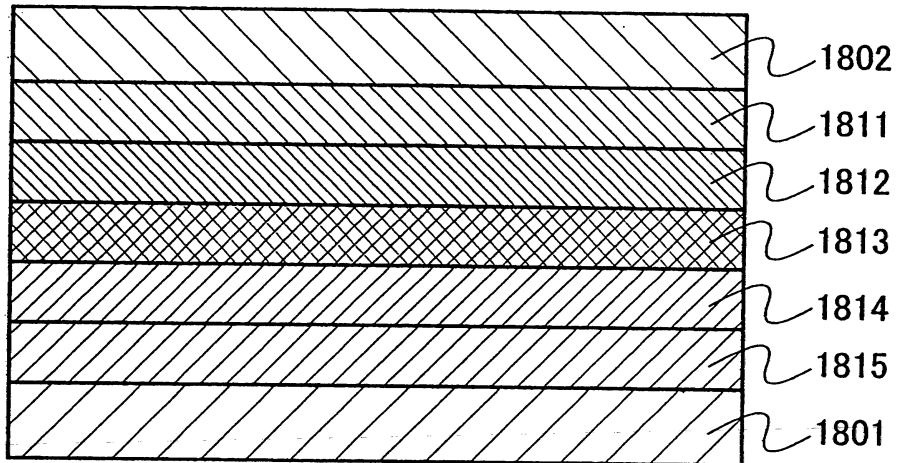


圖 19A

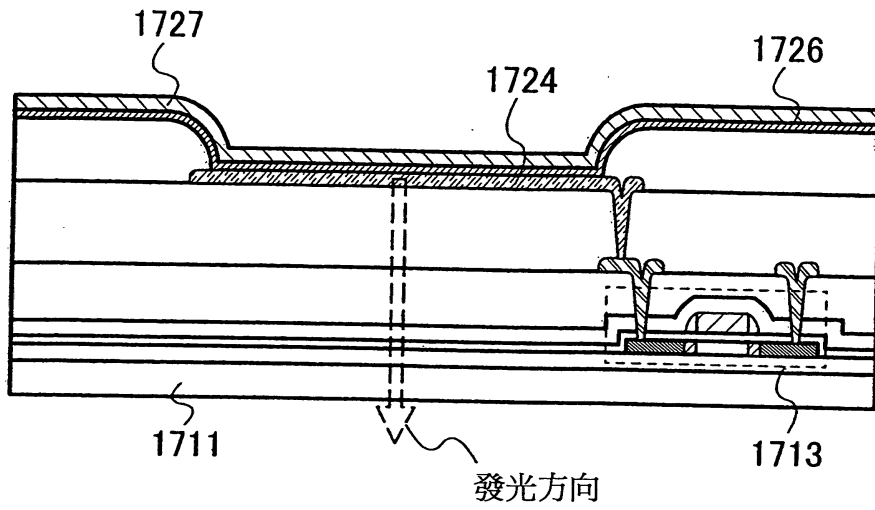


圖 19B

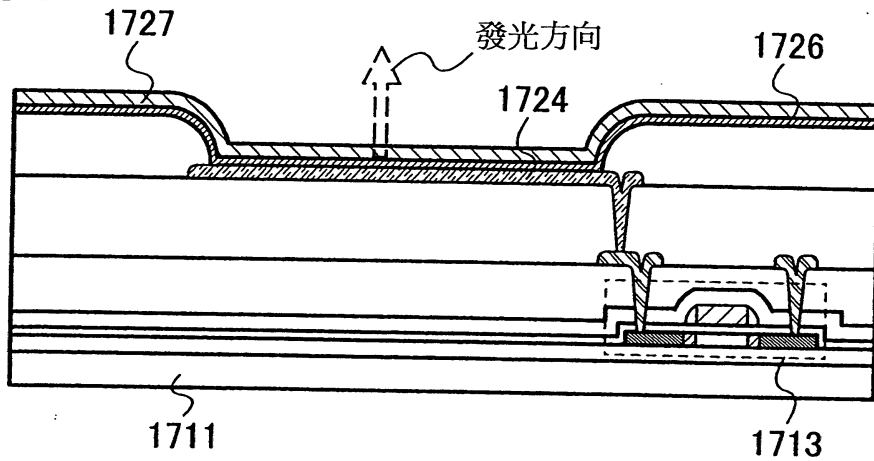


圖 19C

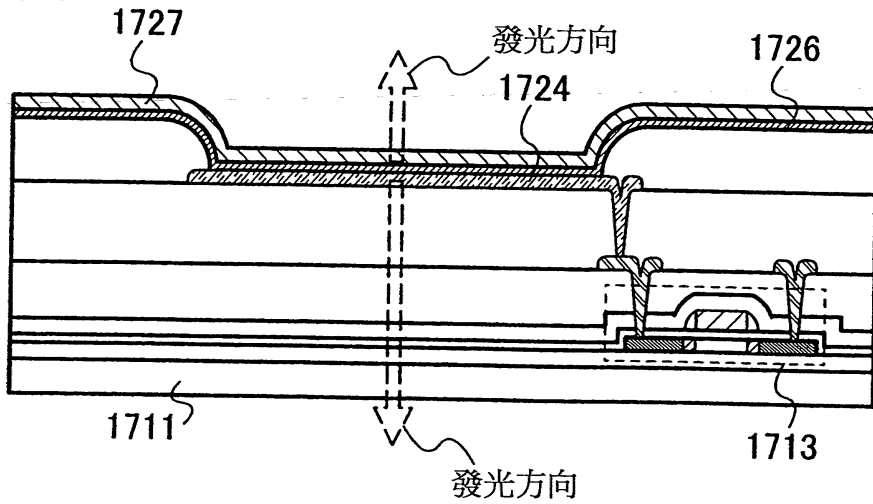


圖21A

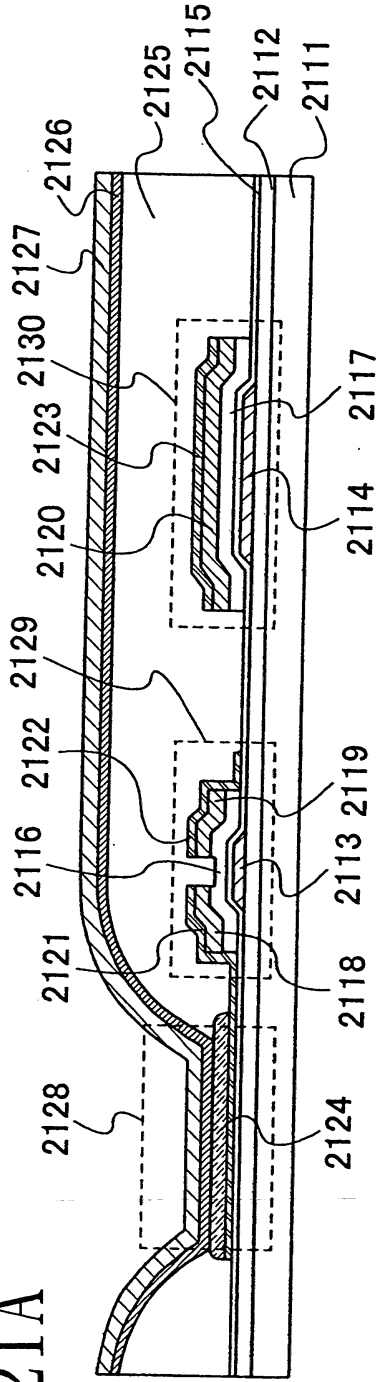


圖21B

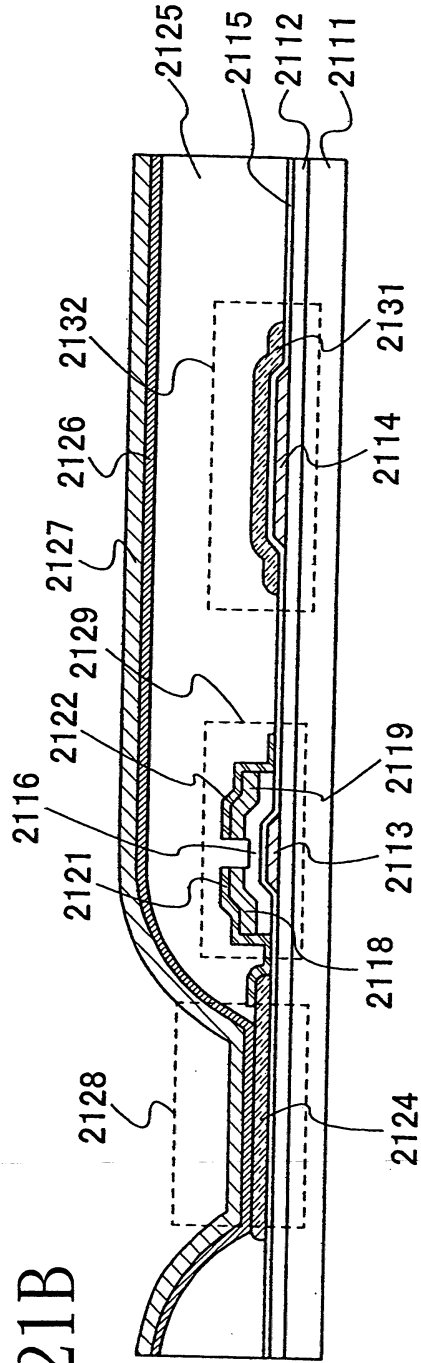


圖 22A

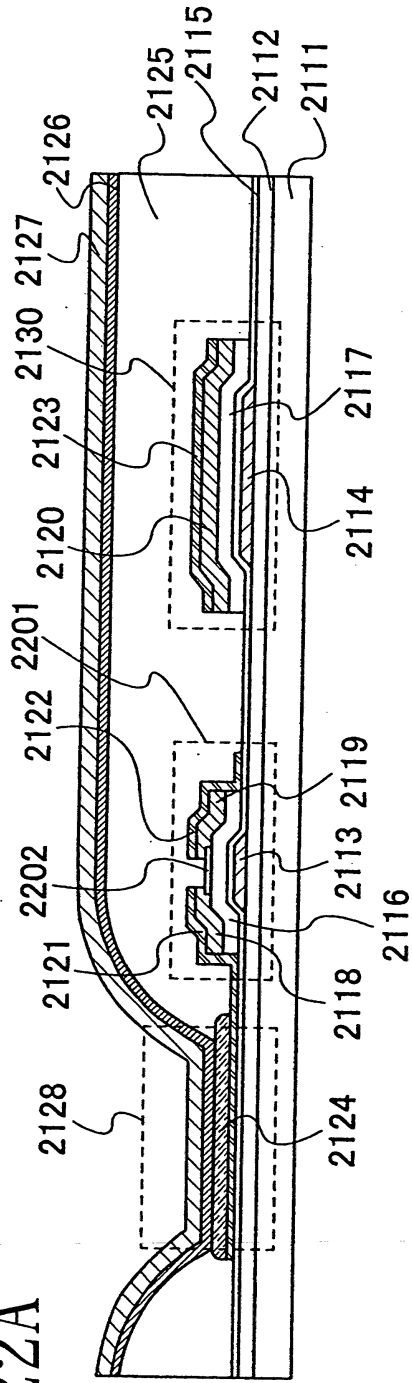


圖 22B

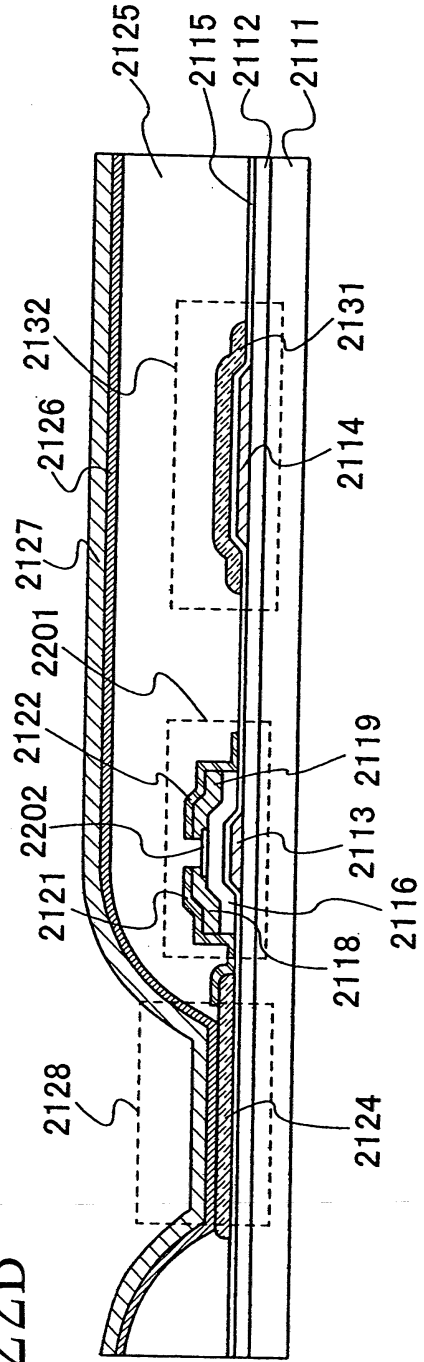


圖 23

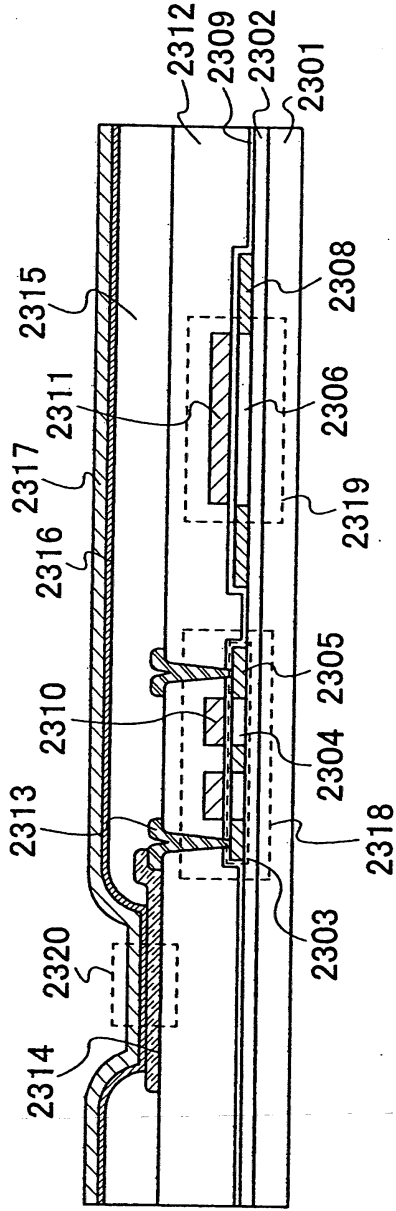


圖24

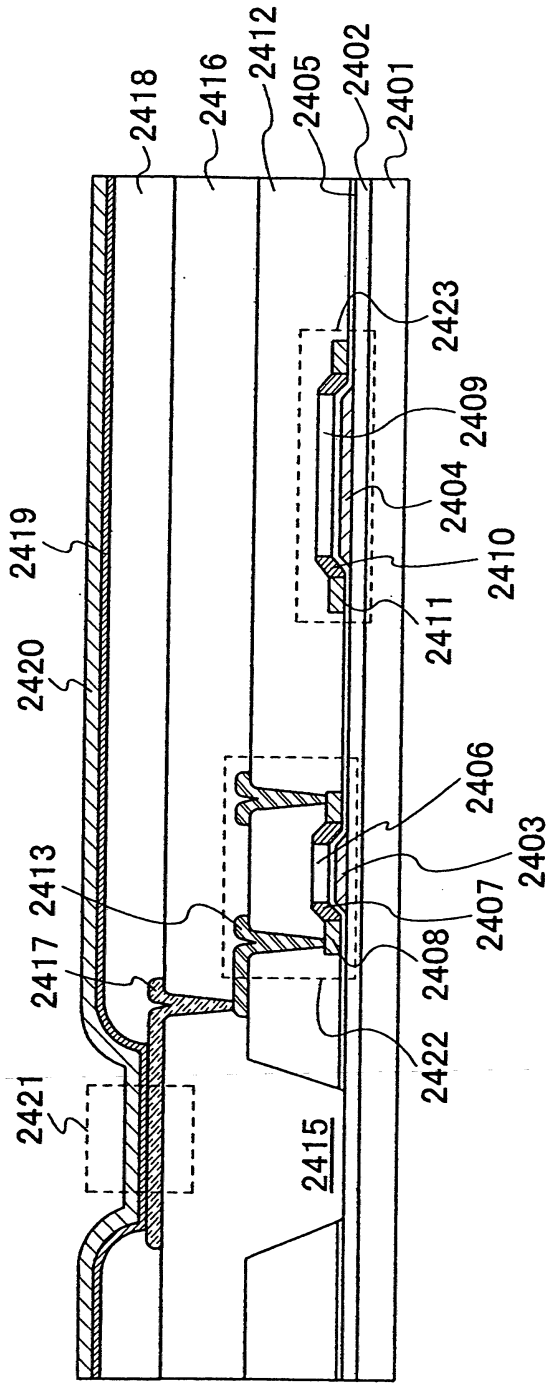


圖 25A

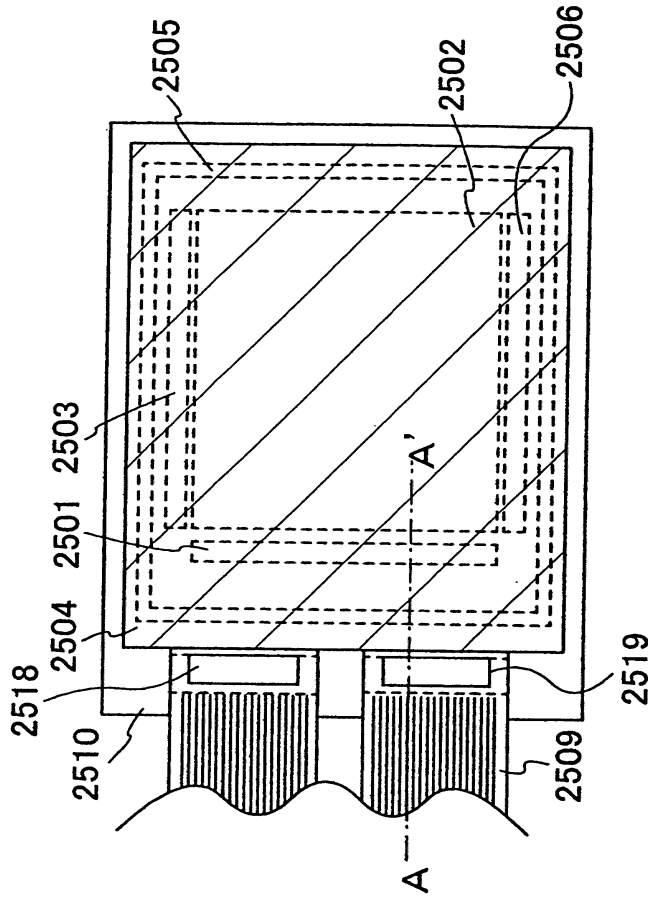


圖 25B

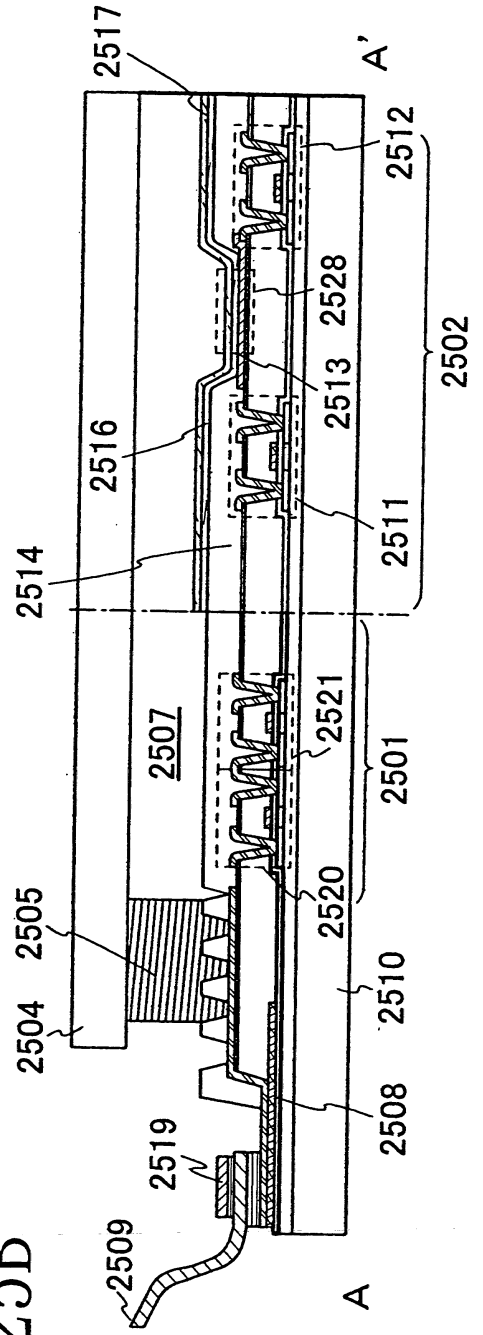


圖26A

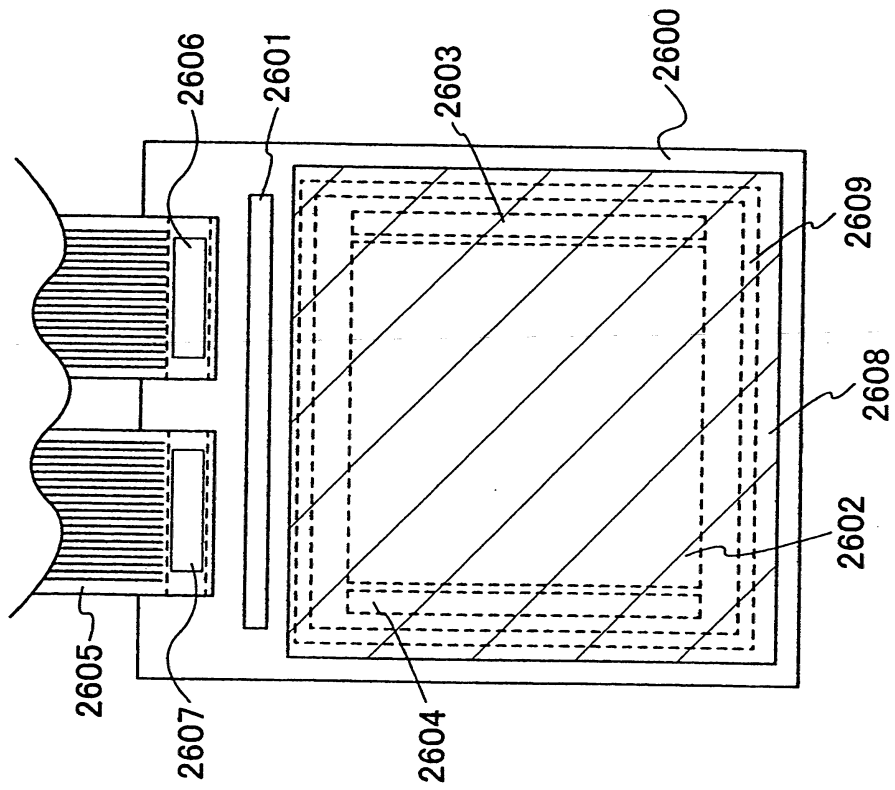


圖26B

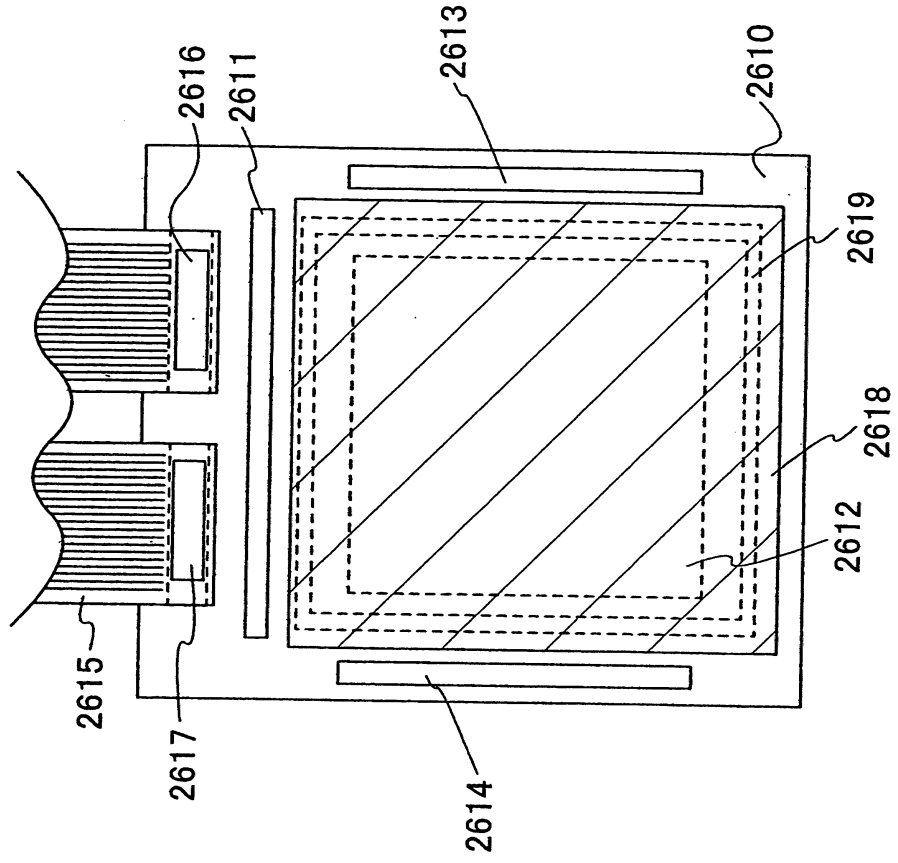


圖27A

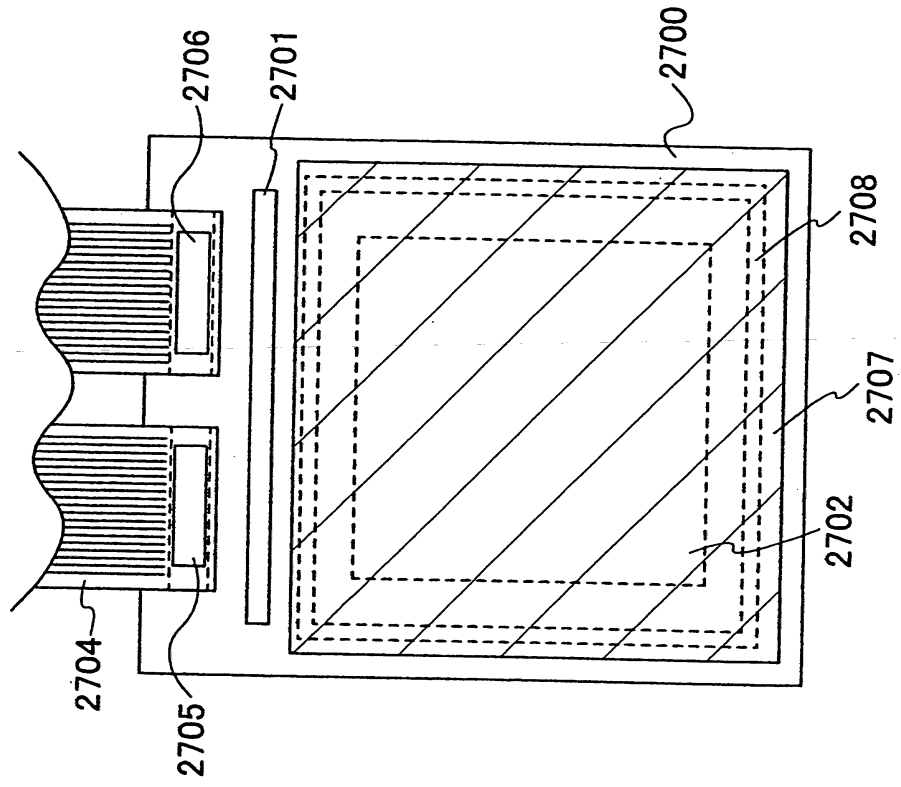


圖27B

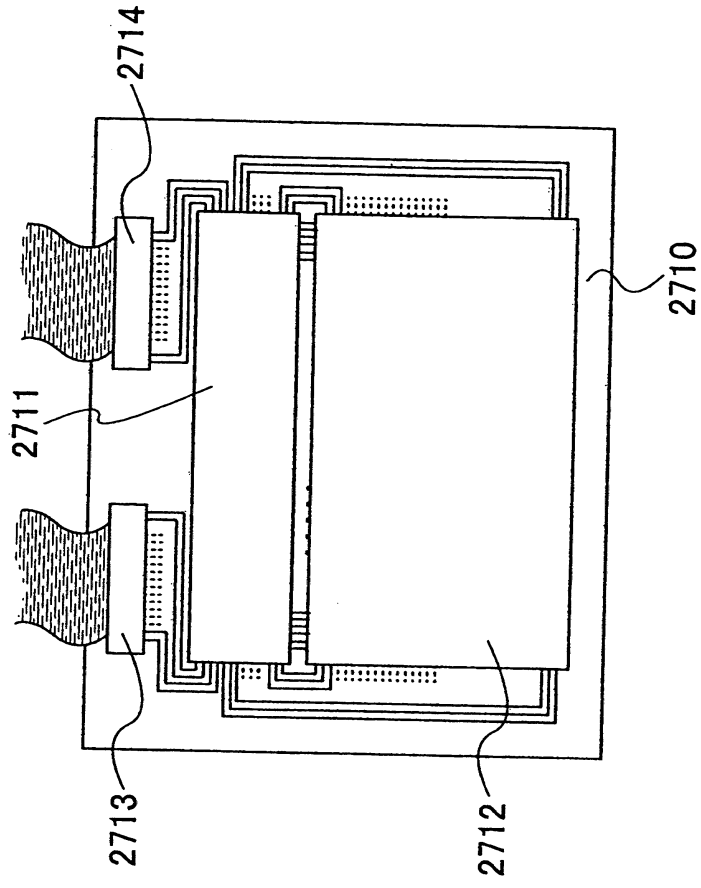


圖28

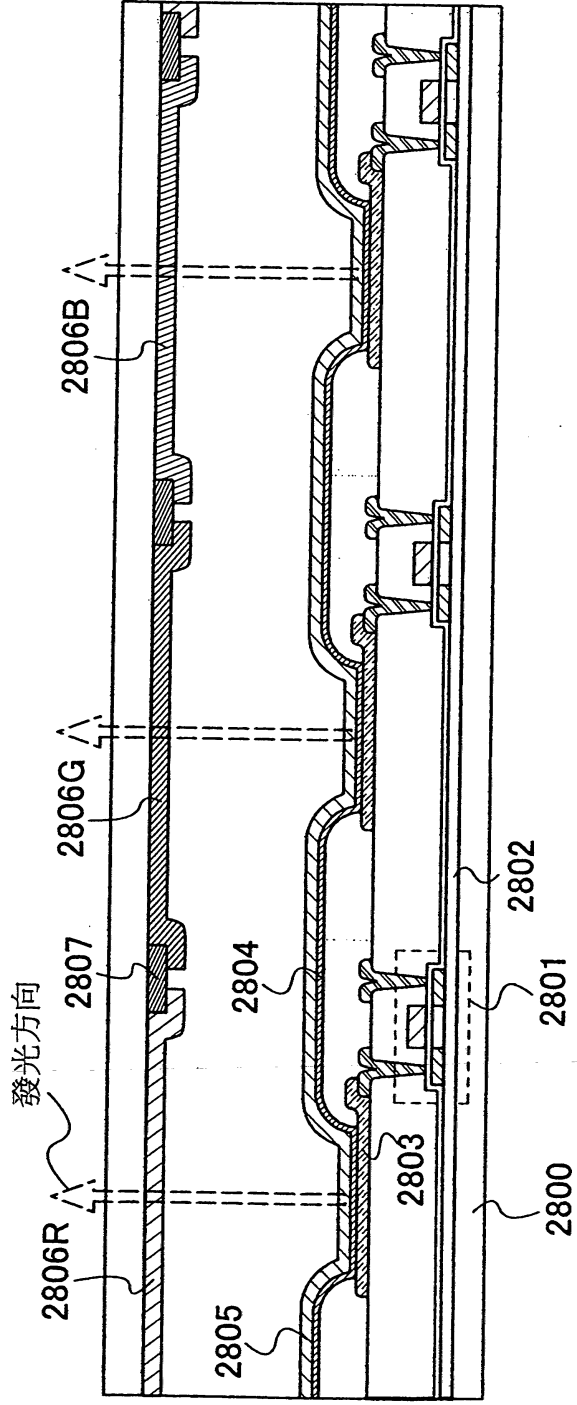


圖 29

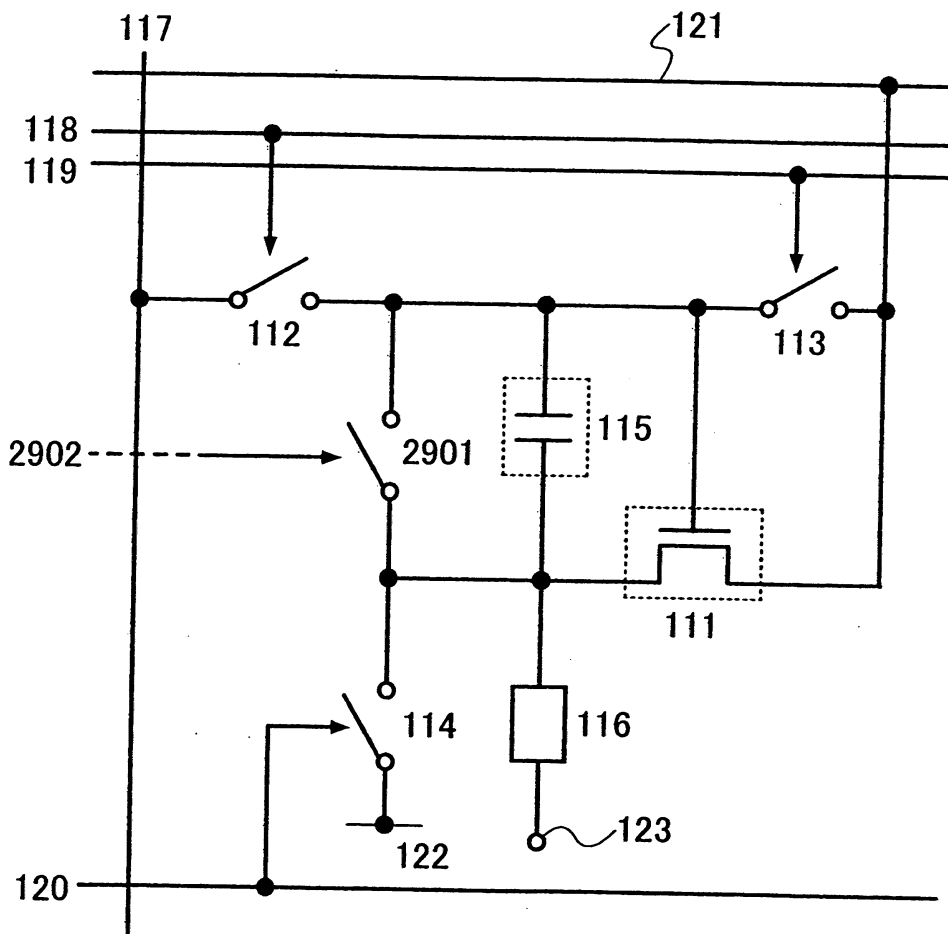


圖 30

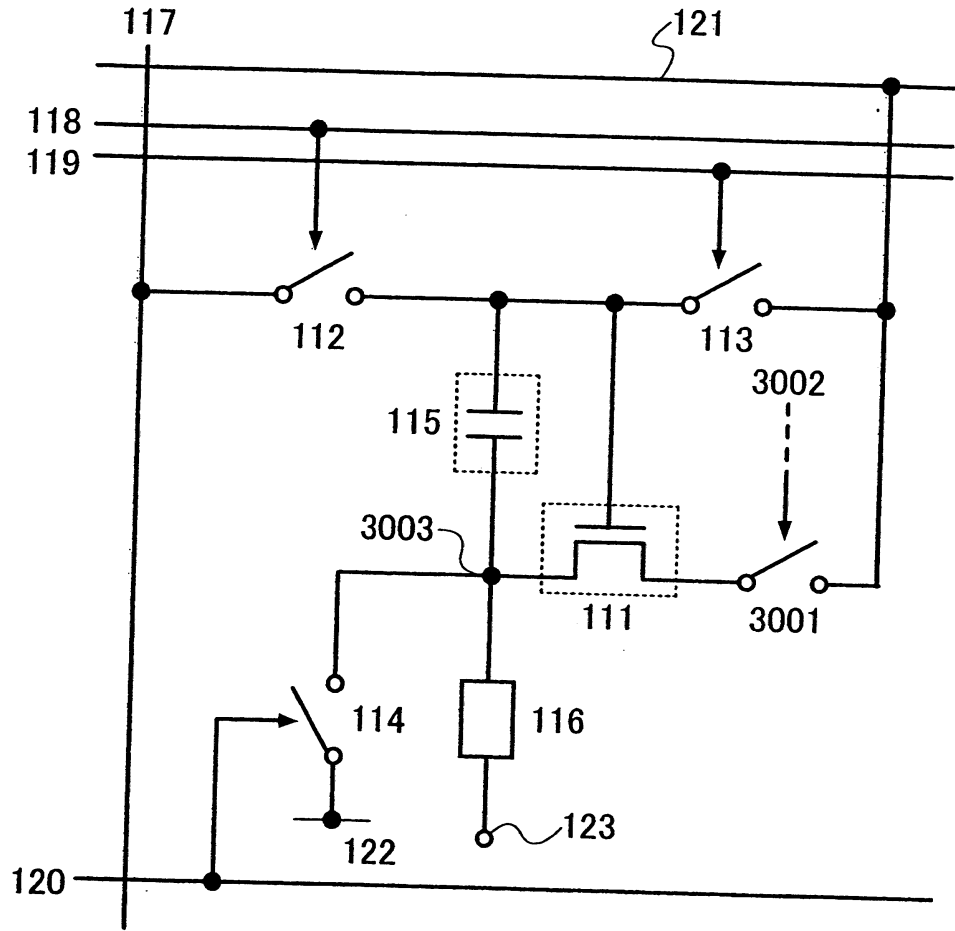


圖31

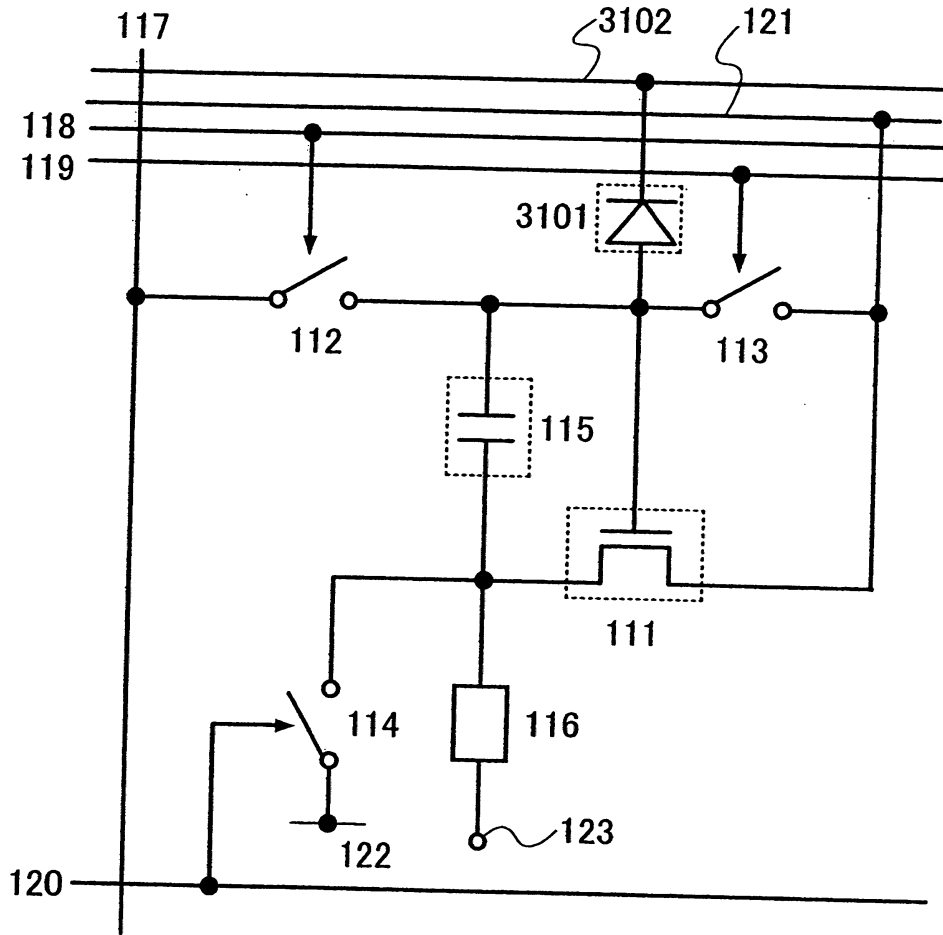


圖 32

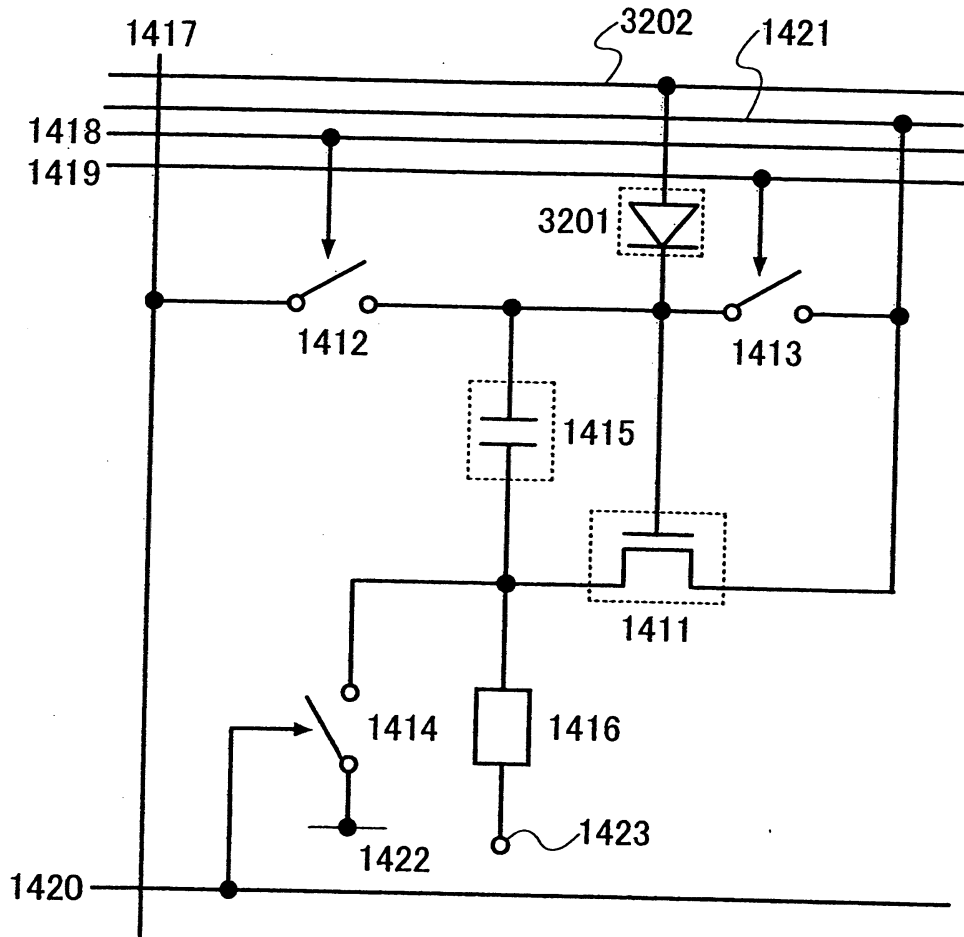


圖 33A

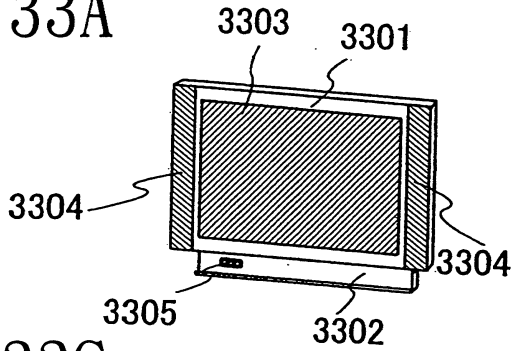


圖 33B

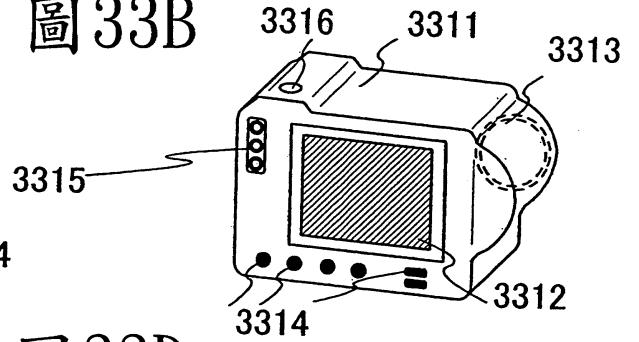


圖 33C

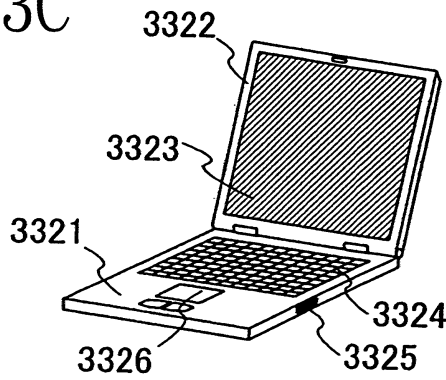


圖 33D

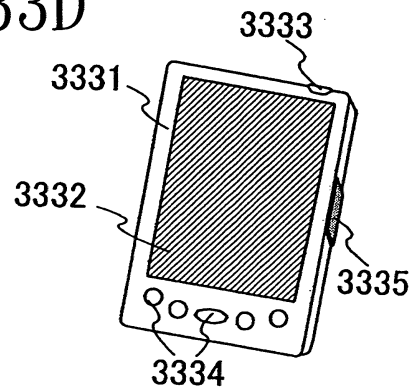


圖 33E

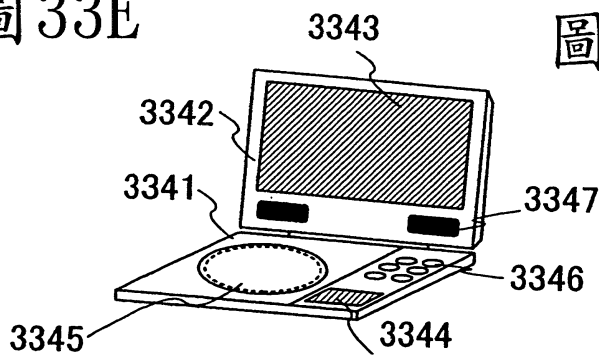


圖 33F

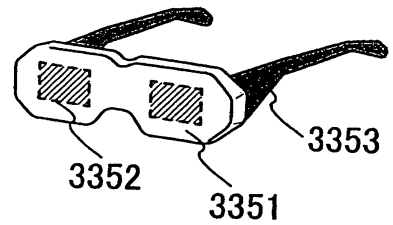


圖 33G

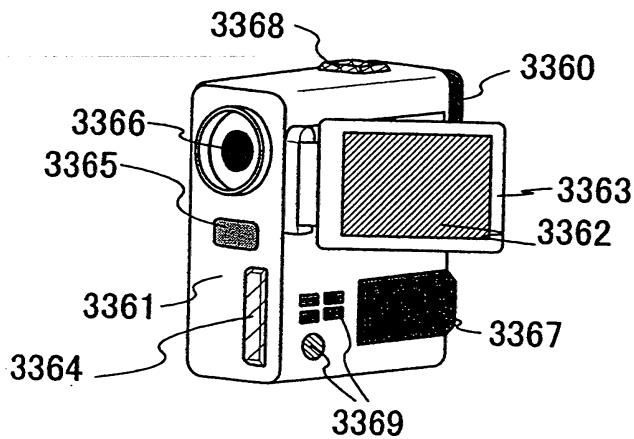


圖 33H

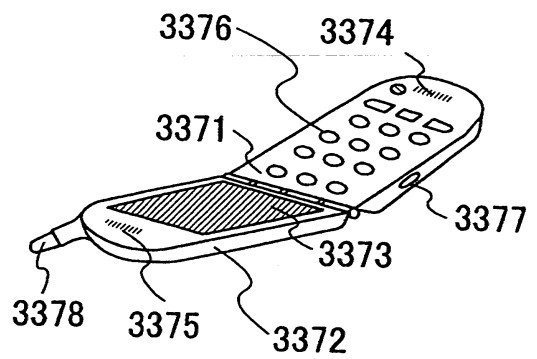
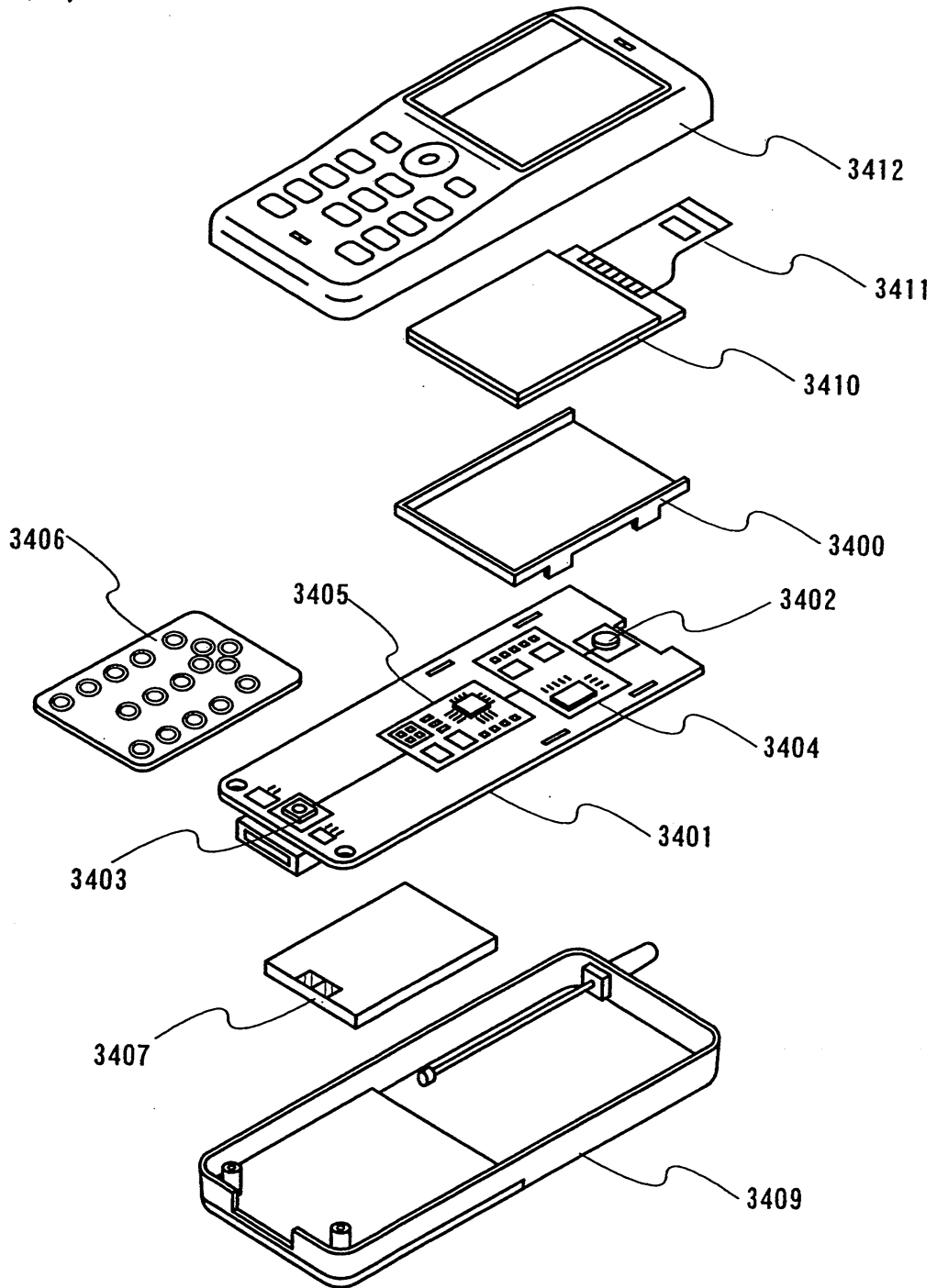


圖 34



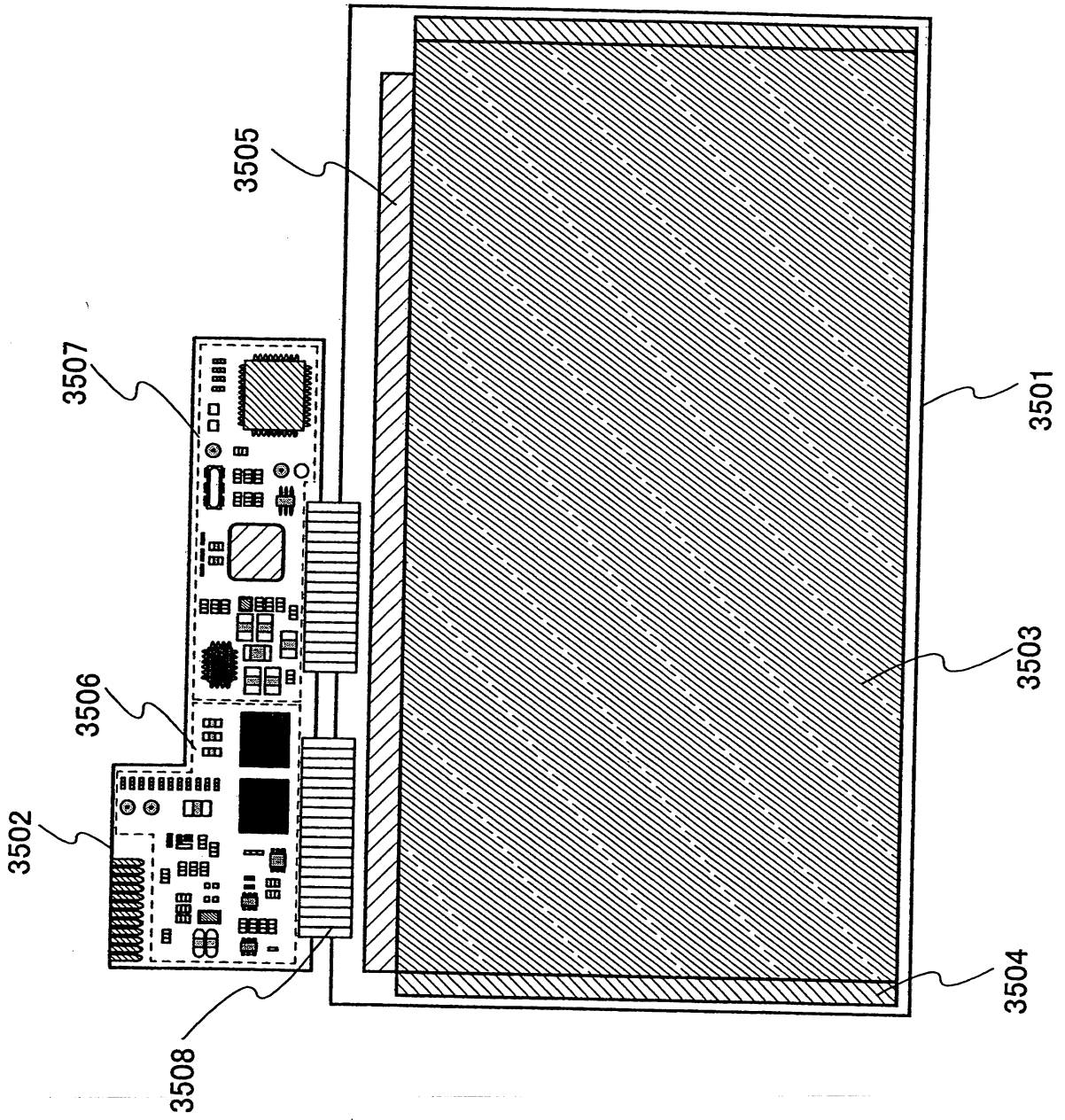


圖 35

圖 36

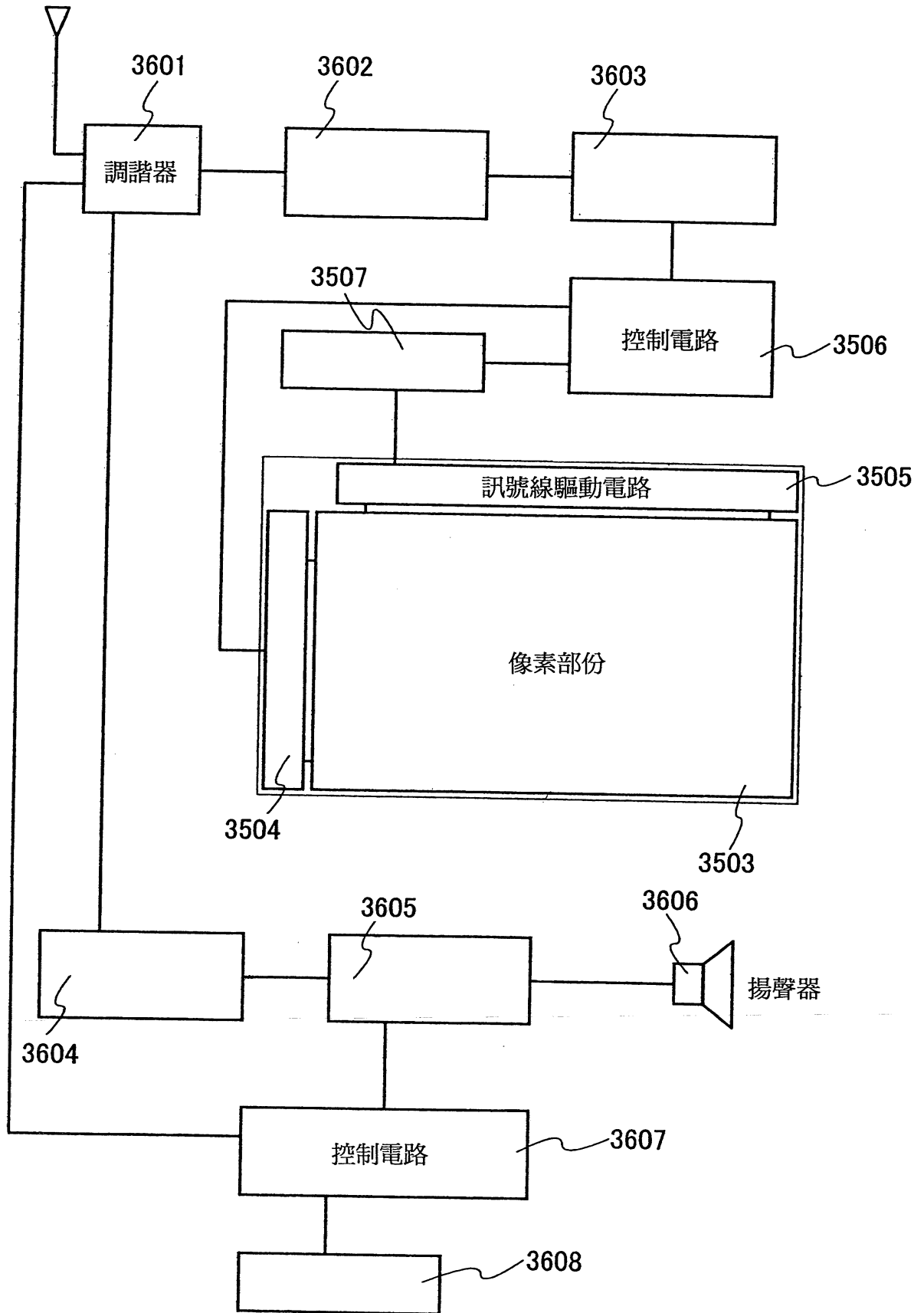


圖 37

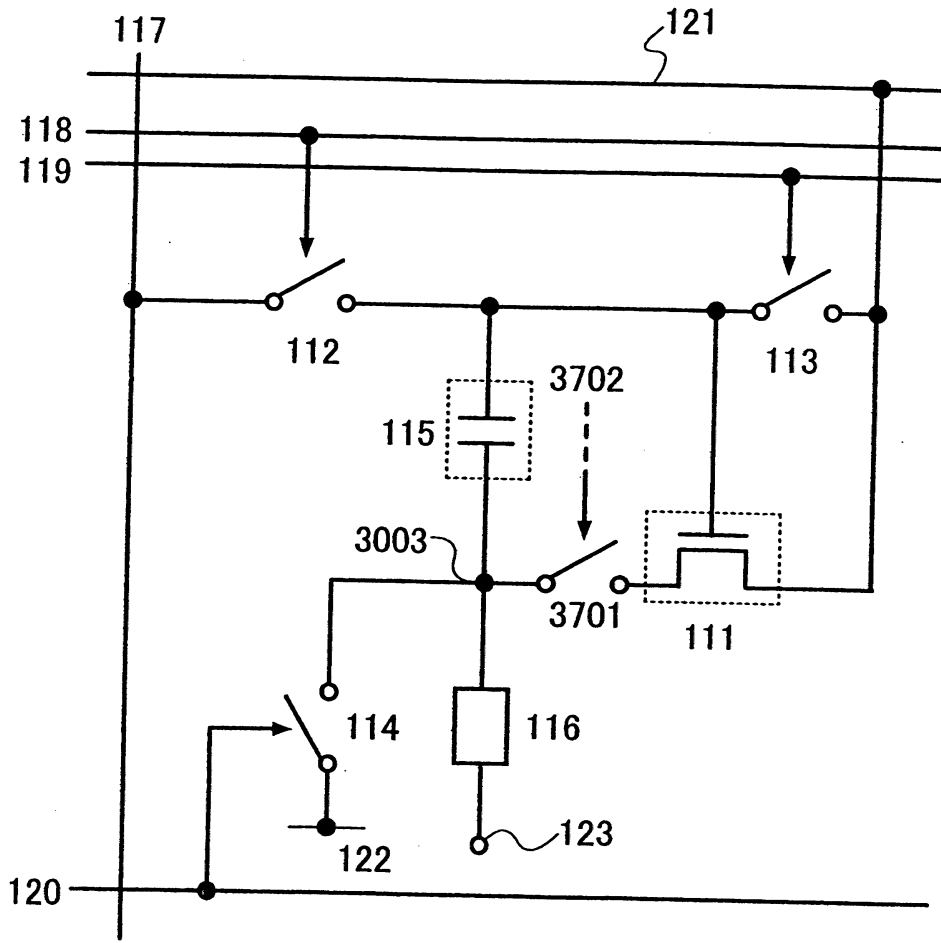


圖 38

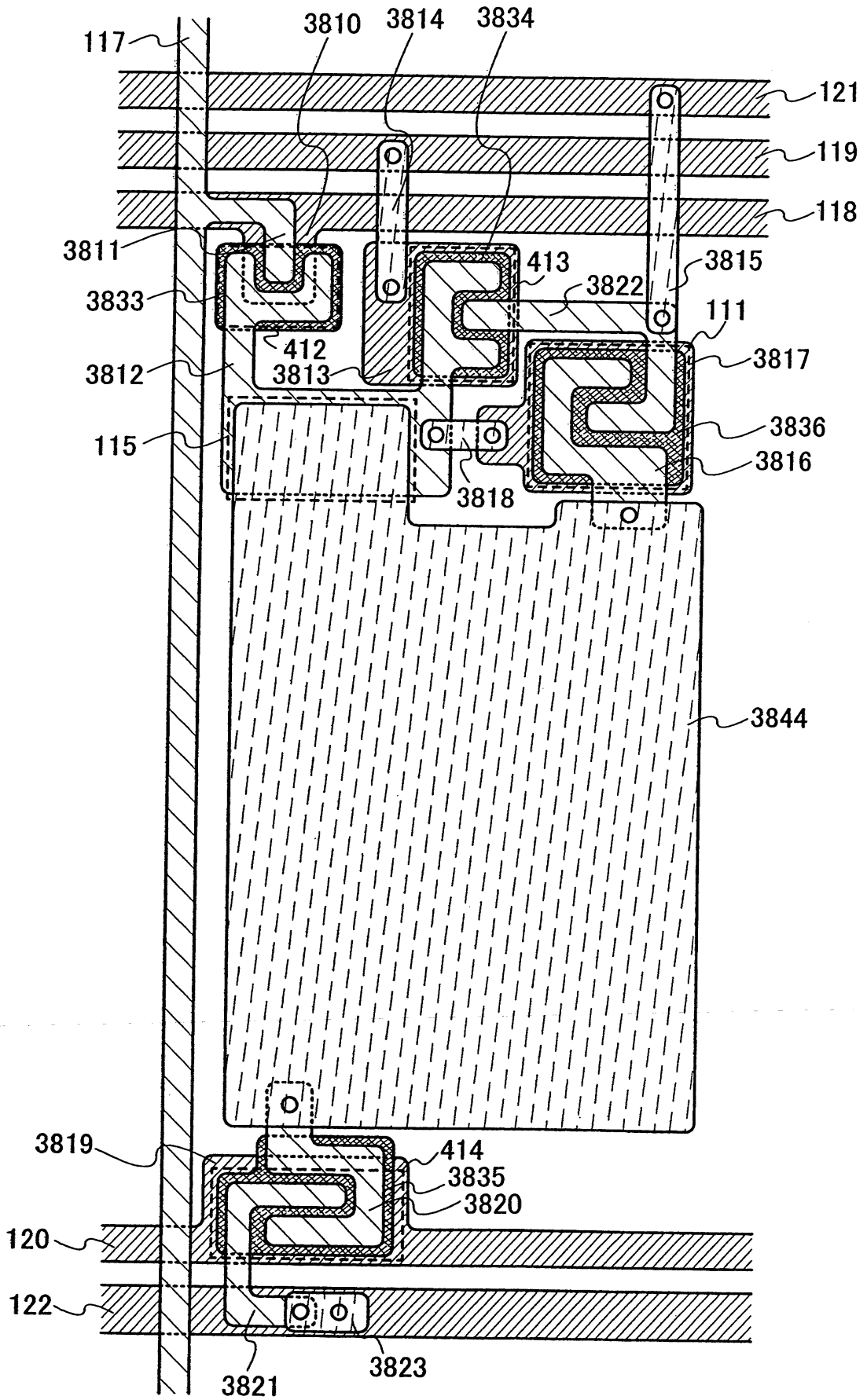


圖 39A

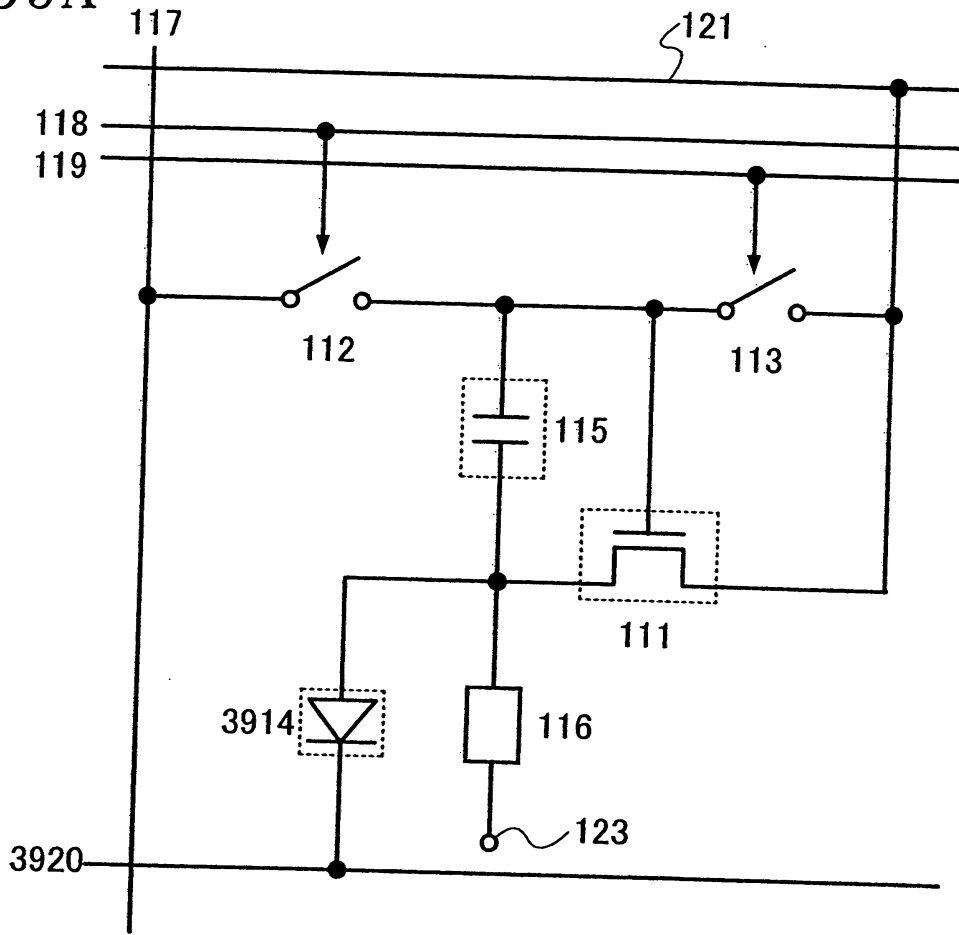


圖 39B

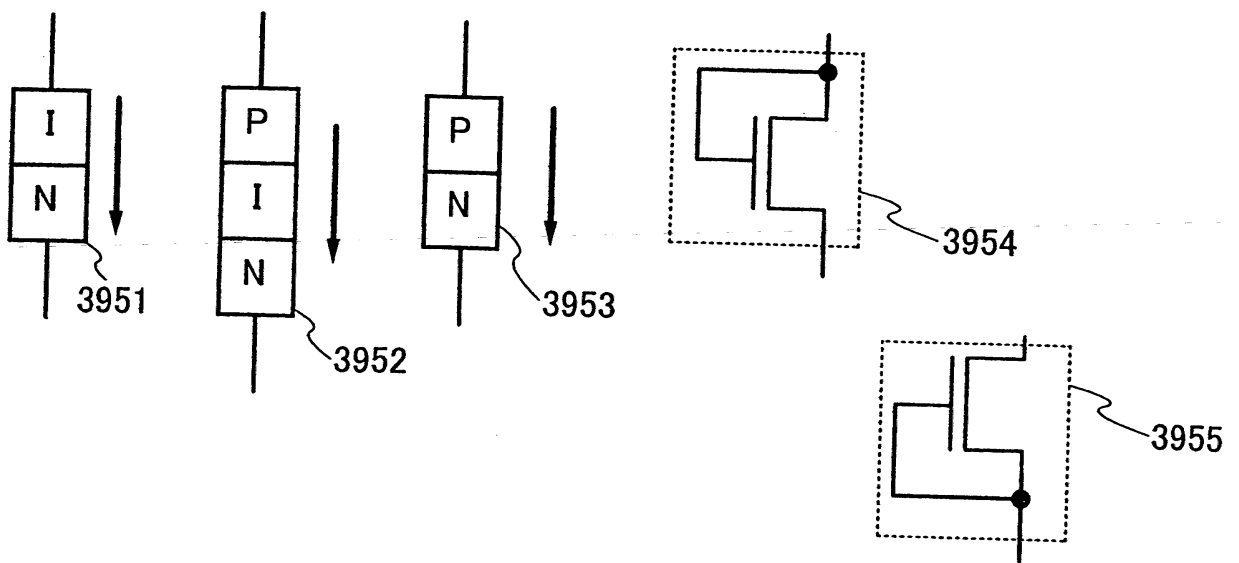


圖40

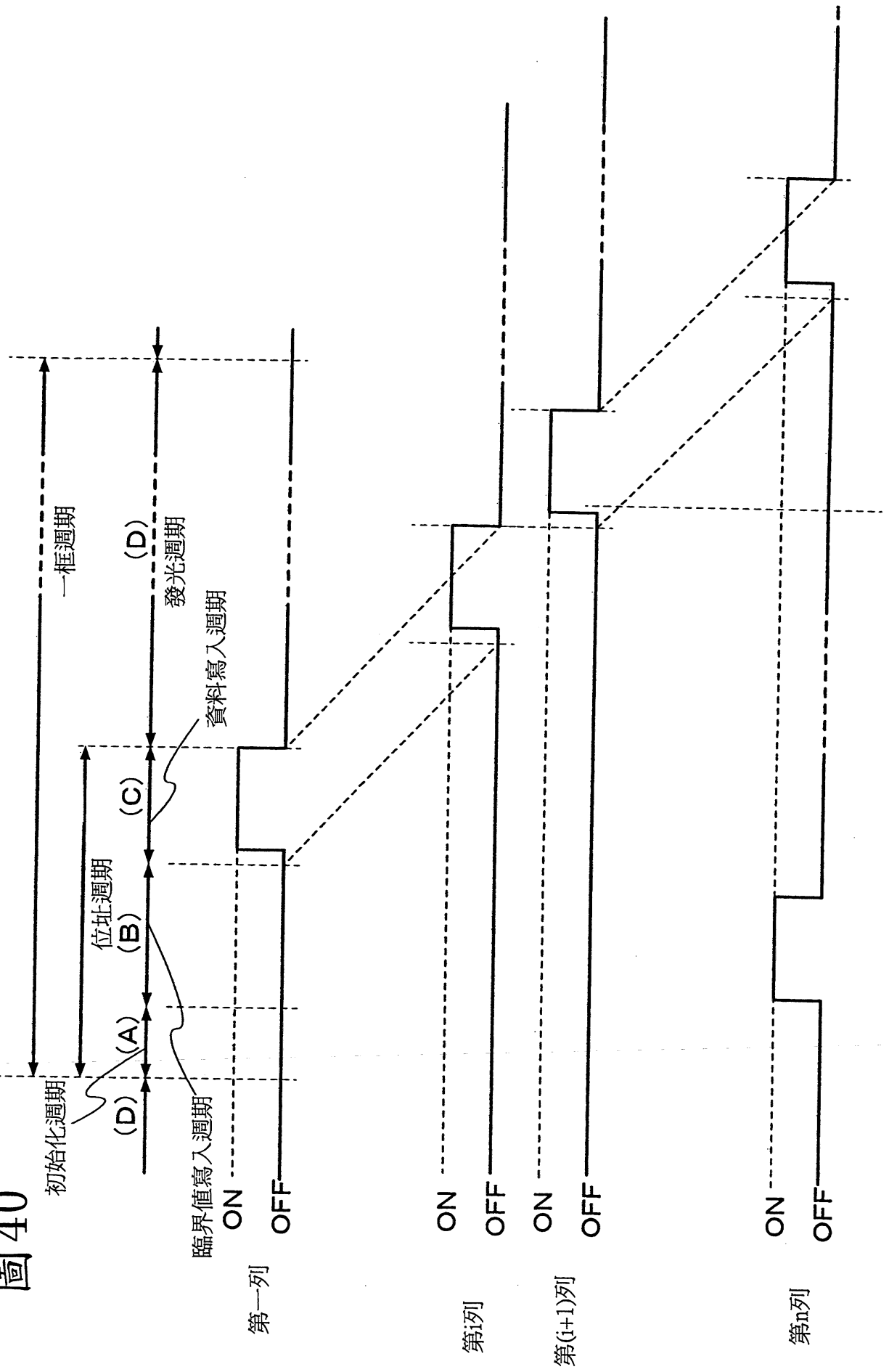


圖41

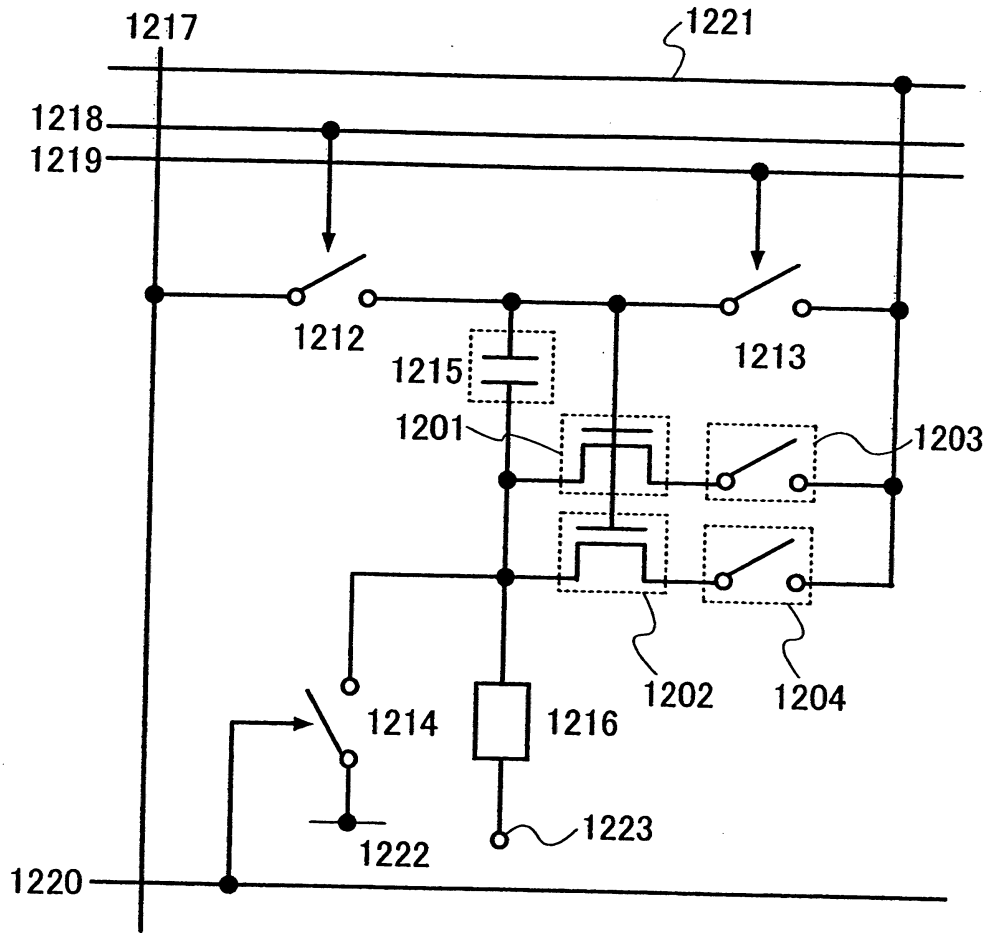


圖42

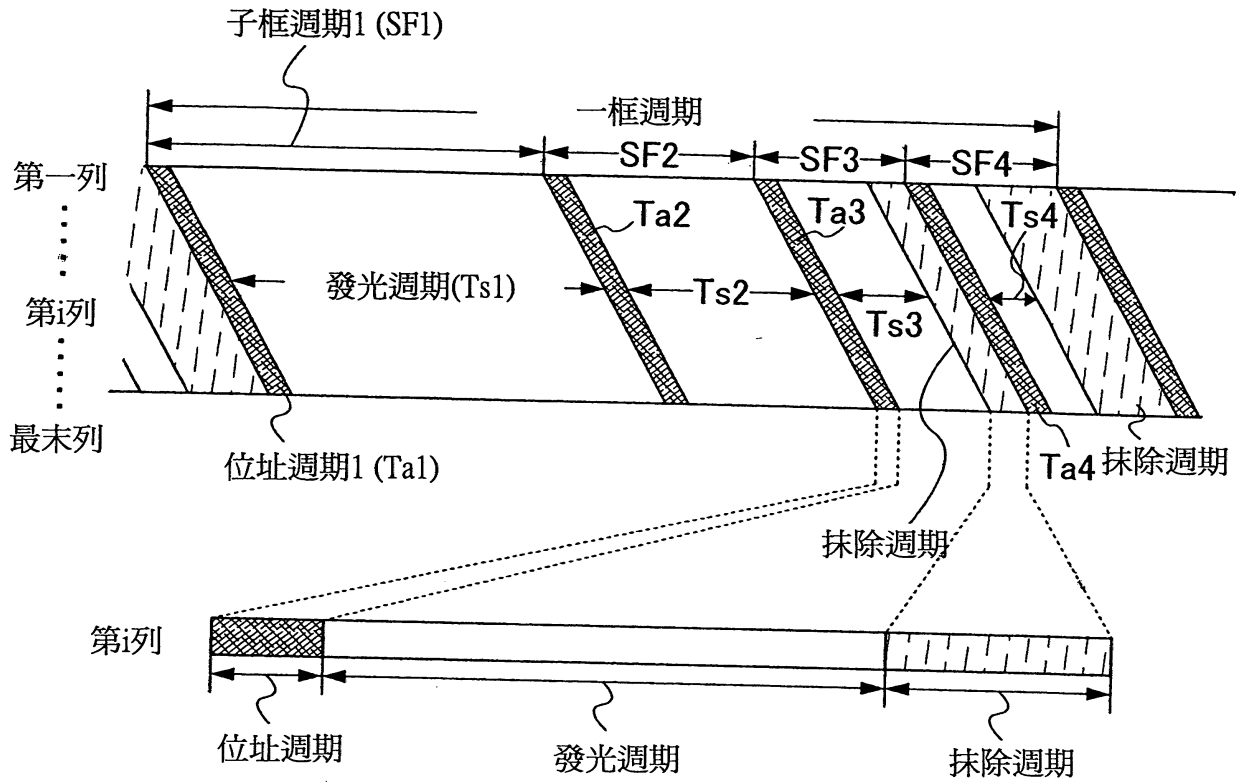


圖 43

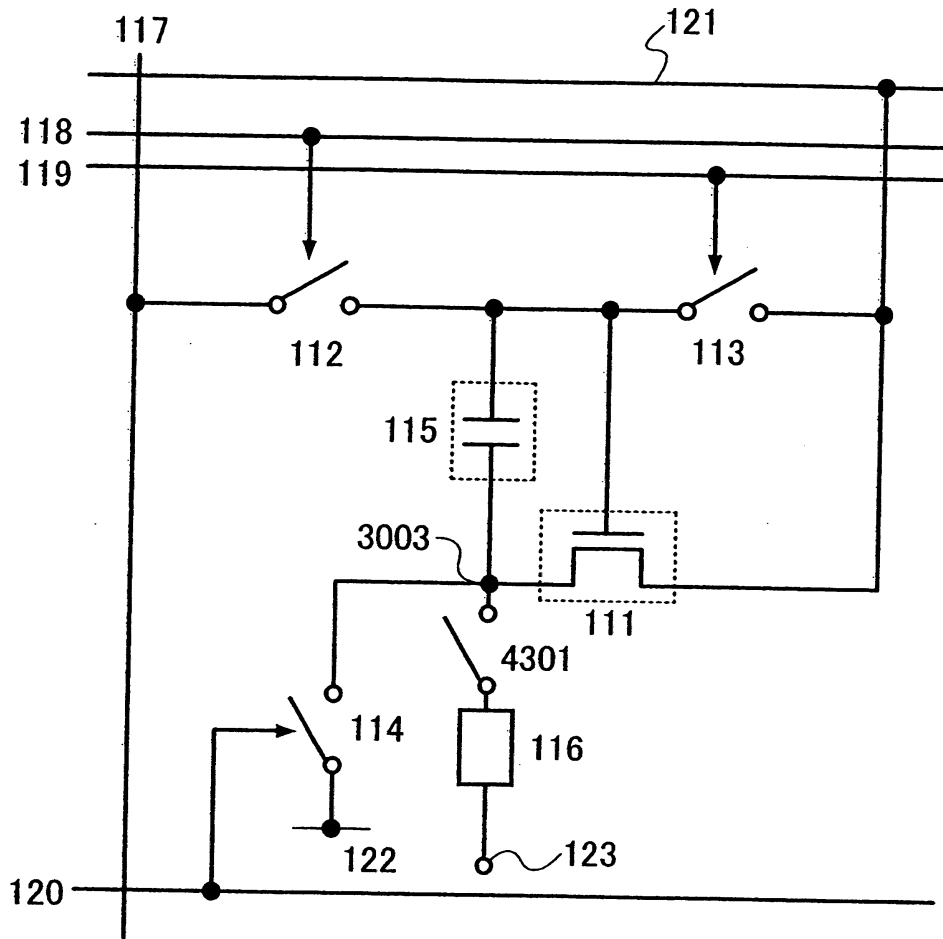


圖 44

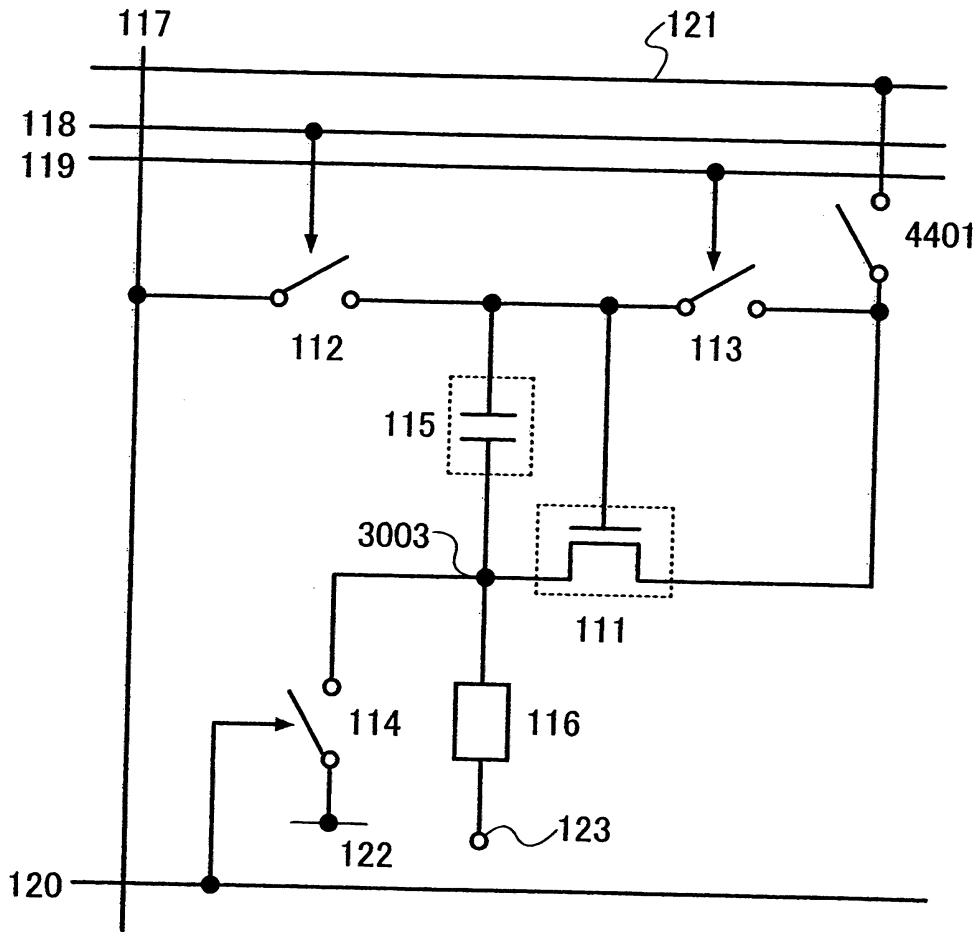


圖 45

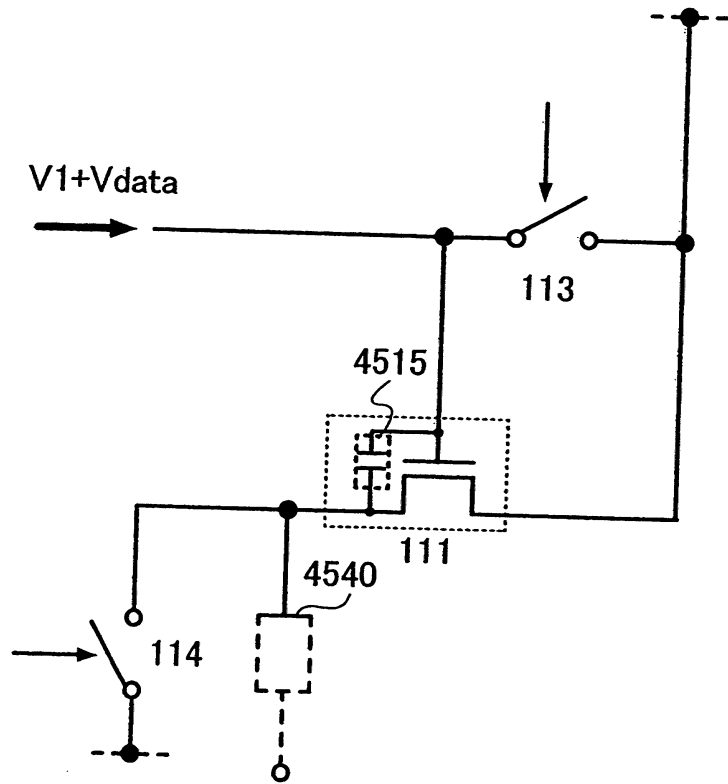


圖 46

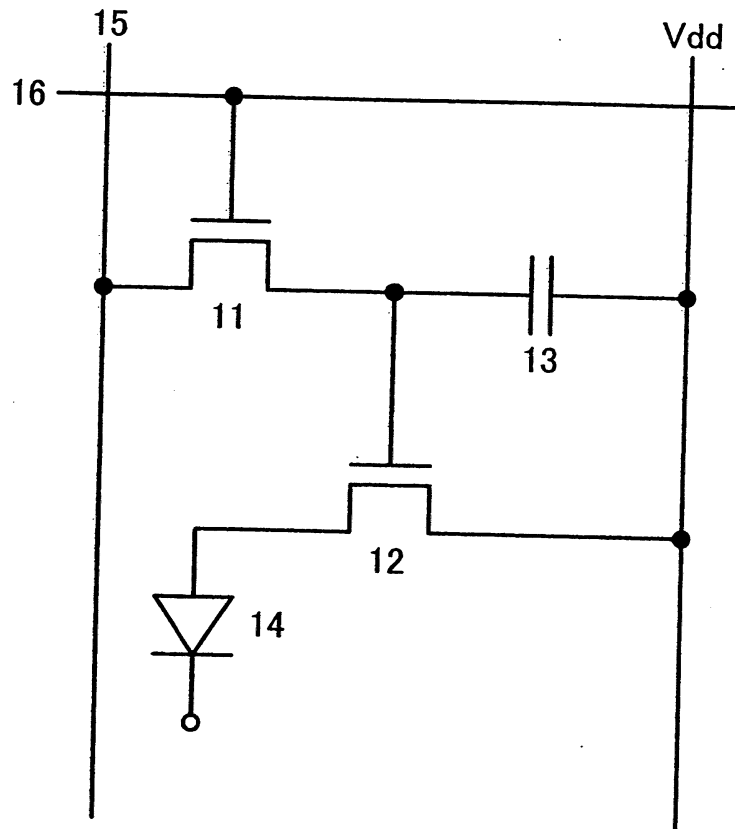


圖47

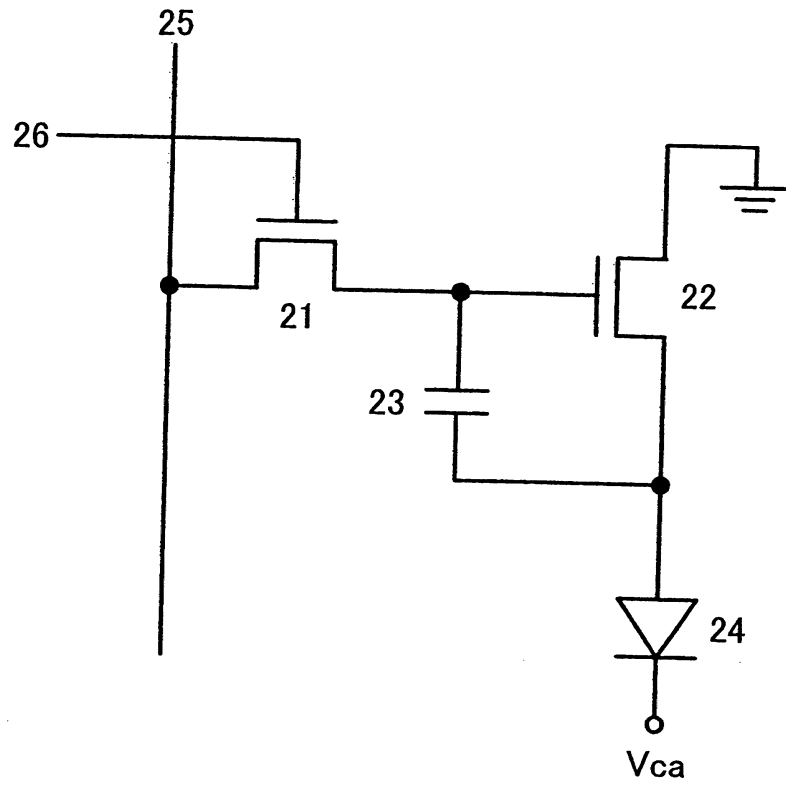


圖 48

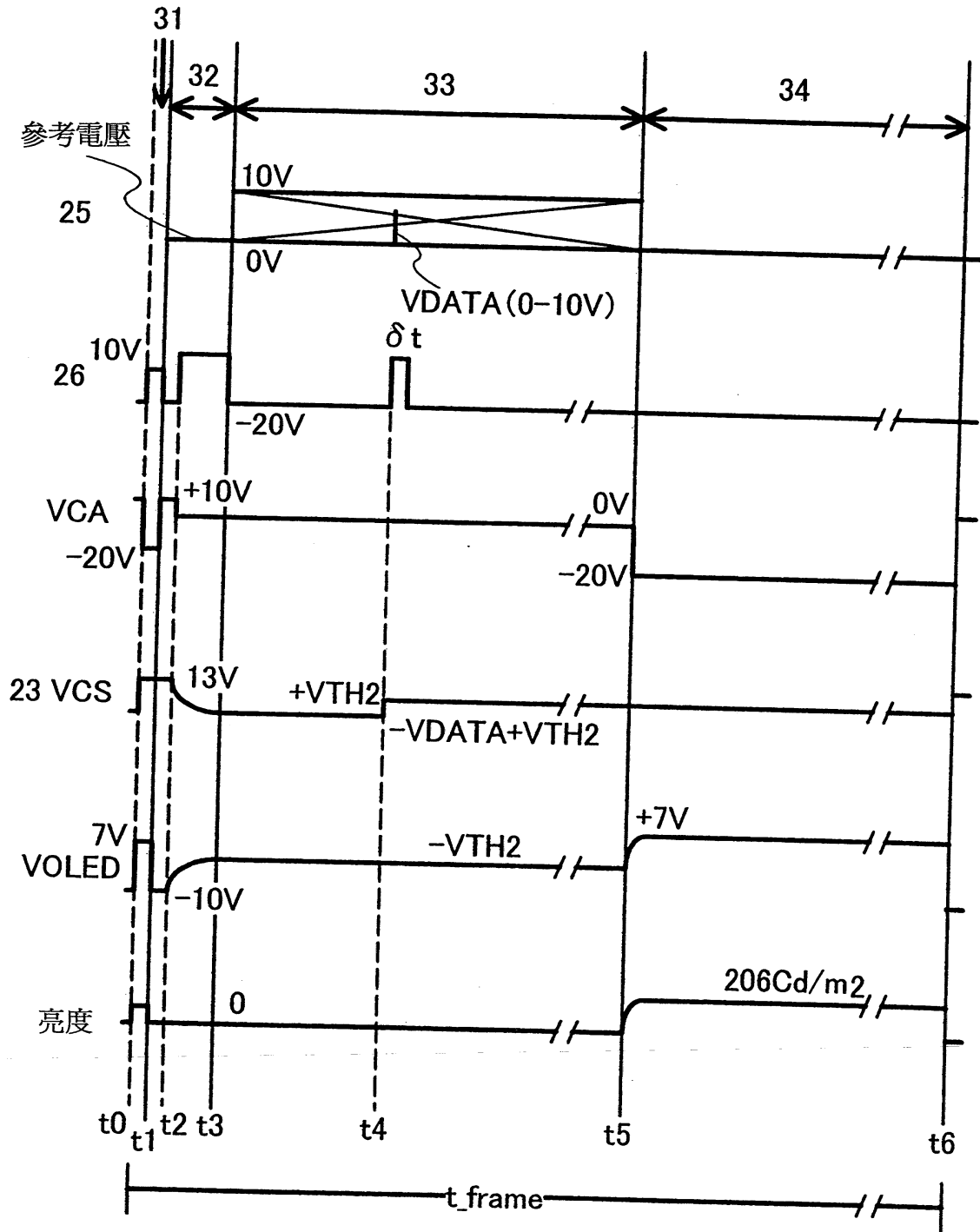
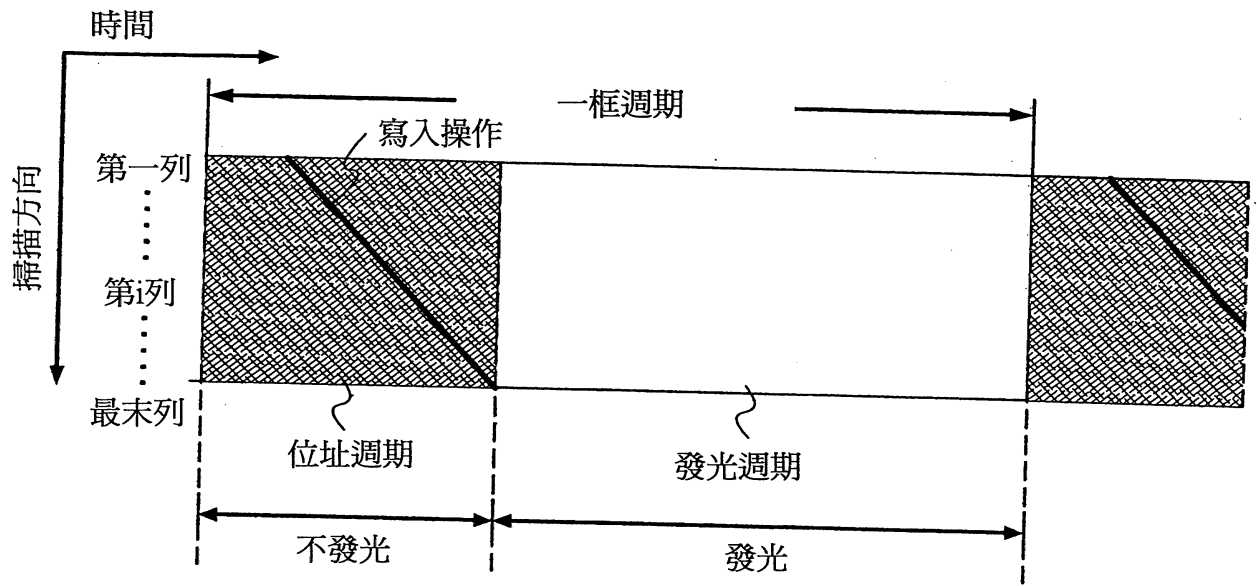


圖 49



七、指定代表圖：

(一)、本案指定代表圖為：第(1)圖。

(二)、本代表圖之元件代表符號簡單說明：

111：電晶體	112：第一開關
113：第二開關	114：第三開關
115：電容器	116：發光元件
117：訊號線	118：第一掃描線
119：第二掃描線	120：第三掃描線
121：電源線	122：電位供應線
123：相對電極	

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無