



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년04월15일
(11) 등록번호 10-2240603
(24) 등록일자 2021년04월09일

(51) 국제특허분류(Int. Cl.)
H01L 33/00 (2010.01) H01L 21/67 (2006.01)
(52) CPC특허분류
H01L 33/0093 (2020.05)
H01L 21/67144 (2013.01)
(21) 출원번호 10-2019-0079264
(22) 출원일자 2019년07월02일
심사청구일자 2019년07월02일
(65) 공개번호 10-2020-0117814
(43) 공개일자 2020년10월14일
(30) 우선권주장
1020190039566 2019년04월04일 대한민국(KR)
(56) 선행기술조사문헌
JP2017539088 A*
KR101890934 B1*
KR101953645 B1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
영남대학교 산학협력단
경상북도 경산시 대학로 280 (대동)
(72) 발명자
박시현
대구광역시 수성구 청수로 213 (황금동, 캐슬골드
파크1단지) 1107동1002호
이찬수
경상북도 경산시 대학로 280(대동)
이영웅
대구광역시 수성구 범어로12길 13 (범어동) 1층
(74) 대리인
이철희

전체 청구항 수 : 총 8 항

심사관 : 송대중

(54) 발명의 명칭 LED 구조체 전사 방법

(57) 요약

LED 구조체 전사 방법을 개시한다.

본 발명의 일 실시예에 의하면, 성장기판 상에 복수의 제1 LED 칩을 형성하는 제1 LED 칩 형성단계, 상기 성장기판 상의 상기 복수의 제1 LED 칩 중에서 불량 LED칩을 검출하고 상기 불량 LED칩의 위치 정보를 획득하는 불량칩 검출단계, 상기 성장기판 상에서 검출된 상기 불량 LED칩을 제거하는 불량칩 제거단계, 상기 불량 LED칩이 제거된 상기 성장기판 상의 복수의 상기 제1 LED칩을 전사기판으로 전사하는 제1 LED칩 전사단계 및, 상기 성장기판 중 상기 불량 LED칩이 제거된 불량칩 제거영역에 대응하는 상기 전사기판 상의 공백영역에 제2 LED칩을 보충하는 제2 LED칩 보충단계를 포함하는 LED 구조체 전사 방법을 제공한다.

대표도 - 도1



(52) CPC특허분류
H01L 33/0095 (2020.05)

명세서

청구범위

청구항 1

성장기판 상에 복수의 제1 LED 칩을 형성하는 제1 LED 칩 형성단계;

상기 성장기판 상의 상기 복수의 제1 LED 칩 중에서 불량 LED칩을 검출하고 상기 불량 LED칩의 위치 정보를 획득하는 불량칩 검출단계;

상기 성장기판 상에서 검출된 상기 불량 LED칩을 제거하는 불량칩 제거단계;

상기 불량 LED칩이 제거된 상기 성장기판 상의 복수의 상기 제1 LED칩을, 상기 성장기판으로부터 전사기판 상으로 LLO(Laser Lift Off) 공정에 의해 전사하는 제1 LED칩 전사단계; 및,

상기 성장기판 중 상기 불량 LED칩이 제거된 불량칩 제거영역에 대응하는 상기 전사기판 상의 공백영역에 제2 LED칩을 보충하는 제2 LED칩 보충단계를 포함하되,

상기 제1 LED칩 전사단계는,

전사과정에서 상기 전사기판 상의 상기 공백영역의 레이저에 의한 손상을 방지하기 위해 상기 성장기판 상에서 상기 불량칩 제거영역을 가공하는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 2

제1항에 있어서,

상기 제1 LED칩 및 제2 LED칩은 마이크로 LED 칩인 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 3

제1항에 있어서,

상기 불량칩 제거단계는 상기 불량칩 검출단계에서 검출된 상기 불량 LED칩의 위치에 대응되는 상기 성장기판 상의 영역에 선택적으로 레이저를 조사하는 LLO(Laser Lift-Off) 공정을 통해 상기 불량 LED 칩을 상기 성장기판으로부터 제거하는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 4

삭제

청구항 5

삭제

청구항 6

제1항에 있어서,

상기 제2 LED칩 보충단계는

일면 상에 복수의 상기 제2 LED칩이 형성된 보충기판을 형성하는 보충기판 형성과정; 및,

상기 보충기판으로부터 상기 전사기판 상의 상기 공백영역에 선택적으로 상기 제2 LED칩을 전사하는 제2 LED칩 전사과정을 포함하는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 7

제6항에 있어서,

상기 제2 LED칩 전사과정은 상기 보충기판 중 상기 전사기판 상의 상기 공백영역에 대응되는 영역에 레이저를

조사하여 상기 제2 LED칩을 상기 전사기판으로 전사하는 LLO(Laser Lift Off) 공정에 의해 수행되는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 8

제6항에 있어서,

상기 제2 LED칩 보충단계는

상기 제1 LED칩 및 제2 LED칩을 상기 전사기판 방향으로 가압하여 상기 제1 LED칩 및 제2 LED칩을 상기 전사기판과 접촉시키는 가압접착과정을 더 포함하는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 9

제6항에 있어서,

상기 제2 LED칩 전사과정에서는 상기 공백영역에 인접하게 상기 제2 LED칩의 이동을 가이딩하도록 구성된 가이딩 부재를 배치하고, 상기 가이딩 부재에 의해 상기 제2 LED칩이 가이딩되어 상기 공백영역으로 전사되는 것을 특징으로 하는 LED 구조체 전사 방법.

청구항 10

성장기판 상에 복수의 제1 LED칩을 형성하는 제1 LED칩 형성단계;

상기 성장기판 상의 상기 복수의 제1 LED칩 중에서 불량 LED칩을 검출하고 상기 불량 LED칩의 위치 정보를 획득하는 불량칩 검출단계;

상기 성장기판 상에서 검출된 상기 불량 LED칩을 제거하는 불량칩 제거단계;

상기 불량 LED칩이 제거된 상기 성장기판 상의 복수의 상기 제1 LED칩을 전사기판으로 전사하는 제1 LED 칩 전사단계;

일면 상에 복수의 제2 LED칩이 형성된 보충기판을 형성하는 보충기판 형성과정; 및,

상기 성장기판 중 상기 불량 LED칩이 제거된 불량칩 제거영역에 대응하는 상기 전사기판 상의 공백영역에, 상기 보충기판으로부터 선택적으로 상기 제2 LED칩을 전사하는 제2 LED칩 전사과정을 포함하되,

상기 제2 LED칩 전사과정은,

상기 공백영역에 인접하게 상기 제2 LED칩의 이동을 가이딩하도록 구성된 가이딩 부재를 배치하고, 상기 가이딩 부재에 의해 상기 제2 LED칩이 가이딩되어 상기 공백영역으로 전사되는 것을 특징으로 하는 LED 구조체 전사 방법.

발명의 설명

기술 분야

[0001] 본 개시는 LED 구조체 전사 방법에 관한 것이다.

배경 기술

[0002] 이 부분에 기술된 내용은 단순히 본 개시에 대한 배경정보를 제공할 뿐 종래기술을 구성하는 것은 아니다.

[0003] LED(Light Emitting Diode)는 친환경적이고, 기존의 일반 조명기구에 비해 에너지 절약 효과가 우수하며, 수명이 긴 장점이 있다.

[0004] 최근 LED는 저전력 구동 플렉서블 디스플레이, 인체 모니터링을 위한 부착형 정보표시소자, 생체반응 및 DNA 센싱, 광유전학 유효검증을 위한 바이오 융합 분야, 전도성 섬유와 LED 광원이 결합한 Photonics Textile 분야 등 넓은 영역에 대한 활용 가능성이 있는 것으로 인식되고 있다.

[0005] 한편, 마이크로 LED는 기존의 약 0.3 내지 2 mm의 칩 크기를 가진 LED에 비해, 칩의 크기가 약 100um 이하로 극소화된 초소형 LED를 의미한다.

[0006] 마이크로 LED는 작은 사이즈로 인해 특히 개인용 디스플레이에서 개별 픽셀로 사용이 가능하다는 장점이 있어 강력한 차세대 디스플레이로 부상하고 있다.

[0007] 한편, LED 공정 중에서도 특히 마이크로 LED 제조 공정에 있어서, 마이크로 LED의 크기가 기존의 LED 크기에 비해 소형화 됨으로 인해 새로운 기술적 과제들이 대두되고 있다. 그 중 가장 문제되는 것은 초소형화된 마이크로 LED 칩을 전사 기판에 안정적으로 전사하는 문제이다.

[0008] 현재 LED 공정에서 LED 칩을 전사기판에 전사하기 위한 종래의 방식은 Electrostatic transfer, Elastomer stamp transfer, fluidic self assembly 공정 및 Laser pick-up 기술 등이 있다.

[0009] 그러나 이와 같은 종래 기술 중, Electrostatic transfer 방식은 정전 척(E.S.C.)에 기인한 칩 손상의 우려가 있고, Elastomer stamp transfer 방식은 LED 칩 전사 과정에서 불량 칩과 양품 칩을 구분할 수 없어 불량 칩도 전사기판에 전사되는 문제가 있다.

[0010] 또한, fluidic self assembly 공정은 아직 LED 칩의 전사 위치 정확성에 대한 검증이 더 필요한 상황이며, Laser pick-up 기술은 그 공정이 복잡하다.

발명의 내용

해결하려는 과제

[0011] 이에, 본 발명은 LED 전사 과정에서 칩의 크기와 상관없이 고속으로 대량의LED 칩을 전사할 수 있으며, 전사기판에 불량 칩을 제외한 양품 칩을 선택적으로 전사할 수 있는 LED 구조체 전사 방법을 제공하는 데 주된 목적이 있다.

[0012] 또한, 본 발명은 LED 전사 과정에서 칩의 손상 및 칩의 전사 위치에 대한 오차를 최소화할 수 있는 LED구조체 전사 방법을 제공하는 데 주된 목적이 있다.

과제의 해결 수단

[0013] 본 발명의 일 실시예에 의하면, 성장기판 상에 복수의 제1 LED 칩을 형성하는 제1 LED 칩 형성단계, 상기 성장기판 상의 상기 복수의 제1 LED 칩 중에서 불량 LED칩을 검출하고 상기 불량 LED칩의 위치 정보를 획득하는 불량칩 검출단계, 상기 성장기판 상에서 검출된 상기 불량 LED칩을 제거하는 불량칩 제거단계, 상기 불량 LED칩이 제거된 상기 성장기판 상의 복수의 상기 제1 LED칩을 전사기판으로 전사하는 제1 LED칩 전사단계 및, 상기 성장기판 중 상기 불량 LED칩이 제거된 불량칩 제거영역에 대응하는 상기 전사기판 상의 공백영역에 제2 LED칩을 보충하는 제2 LED칩 보충단계를 포함하는 LED 구조체 전사 방법을 제공한다.

도면의 간단한 설명

- [0014] 도 1은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 각 과정을 설명하기 위한 순서도이다.
- 도 2는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제1 LED칩 형성단계에서 복수의 제1 LED칩이 성장기판 상에 형성된 상태를 도시한 것이다.
- 도 3은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 불량칩 검출단계에서 성장기판 상의 불량 LED칩을 검출한 상태를 도시한 평면도이다.
- 도 4는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 불량칩 제거단계에서 성장기판 상의 불량 LED칩을 제거하는 과정을 도시한 것이다.
- 도 5는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제1 LED칩 전사단계에서 성장기판 상의 복수의 제1 LED칩을 전사기판 상으로 전사하는 과정을 도시한 것이다.
- 도 6은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제2 LED칩 보충단계의 각 과정을 설명하기 위한 순서도이다.
- 도 7은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제2 LED칩 보충단계에서 제2 LED칩을 전사기판 상에 전사하는 과정을 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 통해 상세하게 설명한다. 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.
- [0016] 본 발명에 따른 실시예의 구성요소를 설명하는 데 있어서, 제1, 제2, i), ii), a), b) 등의 부호를 사용할 수 있다. 이러한 부호는 그 구성요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 부호에 의해 해당 구성요소의 본질 또는 차례나 순서 등이 한정되지 않는다. 명세서에서 어떤 부분이 어떤 구성요소를 '포함' 또는 '구비'한다고 할 때, 이는 명시적으로 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0018] 도 1은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 각 과정을 설명하기 위한 순서도이다.
- [0019] 도 1을 참조하면, 본 발명의 일 실시예에 따른 LED 구조체 전사 방법은 제1 LED칩 형성단계(S1), 불량칩 검출단계(S2), 불량칩 제거단계(S3), 제1 LED칩 전사단계(S4) 및 제2 LED칩 보충단계(S5)를 포함한다.
- [0020] 한편, 본 명세서에서 제1 LED칩(20; 도 2 참조)은 제1 LED칩 형성단계(S1)에서 성장기판(10; 도 2 참조) 상에 형성된 LED칩으로 정의한다. 또한, 제2 LED칩(50; 도 7 참조)은 제2 LED칩 보충단계(S5)에서 보충기판(40; 도 7 참조) 상에 형성된 LED칩을 의미하는 것으로 정의한다.
- [0021] 제1 LED칩 형성단계(S1)에서는 성장기판(10) 상에 복수의 제1 LED칩(20)을 형성한다. 이때 기판 상에 배치된 복수의 제1 LED칩(20)은 대부분 양질의 LED칩일 것이나, 품질이 우수하지 못한 불량 LED칩(20b; 도 3 참조)도 포함할 수 있다.
- [0022] 불량칩 검출단계(S2)에서는 성장기판(10) 상에 배치된 복수의 제1 LED칩(20) 중 불량 LED칩(20b)을 검출하고, 기판 상의 불량 LED칩(20b)의 위치 정보를 획득한다.
- [0023] 불량칩 제거단계(S3)에서는 성장기판(10) 상에 배치된 제1 LED칩(20) 중 불량 LED칩(20b)을 성장기판(10)으로부터 제거한다. 이때 예를 들어 불량 LED칩(20b)의 제거는 불량칩 검출단계(S2)에서 얻어진 불량 LED칩(20b)의 성장기판(10) 상의 위치에 대한 정보를 기초로 수행될 수 있다.
- [0024] 또한, 이때 성장기판(10) 상에서의 불량 LED칩(20b) 제거는 예를 들어 LLO(Laser Lift Off) 방식에 의해 선택적으로 성장기판(10) 상의 불량 LED칩(20b)을 제거하는 방식일 수 있다. 구체적으로, 성장기판(10)의 일면 상에서 불량 LED칩(20b)이 배치된 위치에 대응하는 성장기판(10)의 타면 영역에 레이저를 선택적으로 조사함으로써 성장기판(10) 상에서 불량 LED칩(20b)을 분리할 수 있다.
- [0025] 제1 LED칩 전사단계(S4)에서는 성장기판(10)으로부터 전사기판(30)으로 제1 LED칩(20)을 전사한다. 이때 성장기판(10) 상에 배치된 제1 LED칩(20) 중 불량 LED칩(20b)은 불량칩 제거단계(S3)에서 제거된 상태이므로, 성장기판(10)으로부터 전사기판(30)으로 양질의 제1 LED칩(20)만 전사될 수 있다.
- [0026] 이때 제1 LED칩(20)의 전사는 불량칩 제거단계(S3)와 유사하게, LLO 방식에 의해 수행될 수 있다. 다만, 이때 LLO 수행 시 성장기판(10)으로의 레이저 조사는 불량칩 제거단계(S3)와는 달리 성장기판(10) 전체에 대해 수행하더라도 무방하다. 이는 제1 LED칩 전사단계(S4)에서는 LED칩의 선택적 분리가 필요한 것은 아니기 때문이다.
- [0027] 한편, 이때 성장기판(10) 상에는 불량 LED칩(20b)이 제거된 상태에서 전사기판(30)으로의 제1 LED칩(20)의 전사가 수행되므로, 전사기판(30) 중 성장기판(10) 상에서 불량칩 제거영역(D₁; 도 4 참조)에 대응하는 전사기판(30) 상의 공백영역(D₂; 도 5 참조)에는 제1 LED 칩이 전사되지 않은 상태가 된다.
- [0028] 제2 LED칩 보충단계(S5)에서는 별도로 일면 상에 보충용 제2 LED칩(50)이 형성된 보충기판(40)으로부터 전사기판(30) 상의 공백영역(D₂)으로 제2 LED칩(50)을 전사한다.
- [0029] 이 경우, 보충기판(40) 상에서 전사기판(30) 상의 공백영역(D₂)에 대응되는 영역에 배치된 보충용 제2 LED칩(50)만을 선택적인 LLO 방식에 의해 전사기판(30) 상의 공백영역(D₂)으로 전사할 수 있다.
- [0031] 도 2는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제1 LED칩 형성단계(S1)에서 복수의 제1 LED칩(20)이 성장기판(10) 상에 형성된 상태를 도시한 것이다.
- [0032] 구체적으로, 도 2a는 제1 LED칩 형성단계(S1)에서 복수의 제1 LED칩(20)이 성장기판(10) 상에 형성된 영역을 일

부 도시한 측면면도이며, 도 2b는 제1 LED칩 형성단계(S1)에서 복수의 제1 LED칩(20)이 성장기판(10) 상에 형성된 상태를 도시한 평면도이다.

- [0033] 제1 LED칩 형성단계(S1)에서는 일반적인 LED 칩 제작을 위한 증착 공정, 에칭 공정 및 전극(24) 배치 등을 통해 도 2에 도시된 바와 같이 성장기판(10) 상에 복수의 제1 LED칩(20)을 형성한다.
- [0034] 이때 에칭 공정에서 각각의 제1 LED칩(20)의 경계 영역에 대한 에칭은 성장기판(10)이 외부로 노출되도록 에칭될 수 있으며, 이로 인해 각각의 제1 LED칩(20)은 서로 개별적으로 형성될 수 있다.
- [0035] 한편, 도 2a에는 제1 LED칩(20)이 성장기판(10) 상에 제1 반도체층(21), MQW(Multi Quantum Wells)층(22) 및 제2 반도체층(23)이 차례로 증착되고, 각각 제1 반도체층(21) 및 제2 반도체층(23) 상에 제1전극(24) 및 제2전극(24)이 배치된 측면형 LED 타입(Lateral LED type)이 도시되었다.
- [0036] 다만 제1 LED칩(20)은 도 2a에 도시된 것과 다른 구조를 가져도 무방하며, 예를 들어 제1 LED칩(20)은 수직형 LED 타입(Vertical LED type)일수도 있다.
- [0037] 또한, 이때 예시적으로 제1 LED칩(20)의 제1 반도체층(21) 및 제2 반도체층(23)은 각각 n-GaN 층 및 p-GaN층일 수 있으며, 성장기판(10)은 SiO₂로 제조된 사파이어 층일 수 있으나, 이와 다른 물질로 각 반도체층 또는 성장기판(10)이 제조되는 것도 가능하다.
- [0039] 도 3은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 불량칩 검출단계(S2)에서 성장기판(10) 상의 불량 LED칩(20b)을 검출한 상태를 도시한 평면도이다.
- [0040] 도 3을 참조하면, 불량칩 검출단계(S2)에서는 제1 LED칩 형성단계(S1)에서 형성된 성장기판(10) 상의 복수의 제1 LED칩(20) 중 불량 LED칩(20b)을 검출한다.
- [0041] 이때 불량 LED칩(20b)의 검출은 예를 들어 일반적으로 수행되는 전기적 혹은 광학적 펄핑에 기반한 발진 검사 등을 통해 수행될 수 있다.
- [0042] 또한, 이때 제1 LED칩(20) 중에서 불량 LED칩(20b)을 판정하는 기준은 필요에 따라 임의적으로 설정할 수 있으며, LED칩의 동작 가부, LED칩의 밝기 정도 등 그 기준은 상황에 따라 적절히 설정될 수 있다.
- [0043] 또한, 이때 성장기판(10) 상의 불량 LED칩(20b) 위치정보는 저장되어 불량칩 제거단계(S3) 및 제2 LED칩 보충단계(S5)에서 각각 활용될 수 있다.
- [0044] 구체적으로, 불량칩 제거단계(S3)에서 불량 LED칩(20b)을 제거하기 위한 LLO 공정시 불량 LED칩(20b) 위치정보를 참조하여 성장기판(10) 상에서 양품 LED칩(20a)이 아닌 불량 LED칩(20b)이 배치된 영역에만 레이저를 조사함으로써 선택적으로 불량 LED칩(20b)만을 성장기판(10) 상에서 제거할 수 있다.
- [0046] 도 4는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 불량칩 제거단계(S3)에서 성장기판(10) 상의 불량 LED칩(20b)을 제거하는 과정을 도시한 것이다.
- [0047] 도 4를 참조하면, 불량칩 제거단계(S3)에서는 성장기판(10) 상에 배치된 복수의 제1 LED칩(20) 중에서 불량 LED칩(20b)을 제거한다.
- [0048] 이때 불량 LED칩(20b)의 제거는 LLO 방식에 의해 수행될 수 있다. 또한, 이때 LLO 공정을 수행함에 있어서 도 4a에 도시된 바와 같이 레이저는 성장기판(10) 상의 영역 중 불량 LED칩(20b)이 배치된 영역에만 선택적으로 조사된다.
- [0049] 한편, 이때 불량 LED칩(20b)이 배치된 영역에만 선별적으로 레이저를 조사함에 있어서, 불량칩 검출단계(S2)에서 얻은 불량 LED칩(20b) 위치정보에 기초하여 레이저의 선택적 조사 및 불량 LED칩(20b)의 성장기판(10)으로부터의 선택적 제거가 가능할 수 있다.
- [0050] 이와 같이 성장기판(10) 상의 제1 LED칩(20) 중 불량 LED칩(20b)만을 선별적으로 제거함으로써, 도 4b 및 도 4c에 도시된 바와 같이 성장기판(10) 상에는 다수의 제1 LED칩(20)이 배치된 영역 사이에 불량 LED칩(20b)이 제거된 불량칩 제거영역(D₁)이 형성된다.
- [0051] 이와 같이 불량칩 제거단계(S3)에서 불량 LED칩(20b)만을 선택적으로 성장기판(10)으로부터 제거하는 선택적 LLO 공정을 수행함으로써 추후 제1 LED칩 전사단계(S4)에서 양질의 제1 LED칩(20)만을 전사기판(30)에 전사되도록 할 수 있다.

- [0052] 또한, 이로 인해 제조될 디스플레이 장치가 전체적으로 불량 LED칩(20b)을 포함하지 않고 양질로 제조될 수 있다.
- [0054] 도 5는 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제1 LED칩 전사단계(S4)에서 성장기판(10) 상의 복수의 제1 LED칩(20)을 전사기판(30) 상으로 전사하는 과정을 도시한 것이다.
- [0055] 도 5a를 참조하면, 성장기판(10) 상의 제1 LED칩(20)은 LLO 공정을 통해 전사기판(30) 상으로 전사하는 LLO 전사과정을 포함할 수 있다.
- [0056] 이때, 제1 LED칩(20)이 전사기판(30) 상에 용이하게 접촉되도록 하기 위해, LLO 공정 수행 전에 전사기판(30) 상에 접촉물질을 도포할 수 있다.
- [0057] 이때 접촉물질은 예를 들어 가열에 의해 접착성의 정도가 변화하는 물질일 수 있으며, 이와 같은 특성으로 인해 제1 LED칩(20)을 전사기판(30)에 접촉 시 접촉물질에 열을 가함으로써 제1 LED칩(20)과 전사기판(30) 간의 접착력을 조절할 수 있다.
- [0058] 한편, 제1 LED칩 전사단계(S4)에의 LLO 공정에서는 성장기판(10)에 대한 레이저 조사가 선택적으로 이루어질 필요가 없다. 즉, 제1 LED칩 전사단계(S4)에서는 성장기판(10) 중 제1 LED칩(20)이 배치된 면의 타면 전체에 대해 레이저를 조사하여 다수의 제1 LED칩(20)을 전사기판(30)으로 전사할 수 있다.
- [0059] 이와 같이 성장기판(10) 상의 다수의 제1 LED칩(20)을 일회적 공정에 의해 대량으로 전사기판(30)에 전사함으로써 공정 시간 단축 등 공정의 간편화가 가능할 수 있다.
- [0060] 한편, 이와 같이 제1 LED칩 전사단계(S4)에서는 성장기판(10) 상의 제1 LED칩(20) 배치영역 및 불량칩 제거영역(D₁)을 구분하지 않고 성장기판(10) 상에 레이저를 조사하므로, 전사기판(30) 중 성장기판(10)의 불량칩 제거영역(D₁)에 대응되는 영역인 공백영역(D₂)에 성장기판(10)을 투과한 레이저가 조사될 가능성이 있다.
- [0061] 이와 같이 전사기판(30) 상의 공백영역(D₂)에 조사된 레이저는 공백영역(D₂)의 표면을 손상시킬 수 있으며, 이와 같은 표면 손상은 추후 제2 LED칩 보충단계(S5)에서 제2 LED칩(50)이 전사기판(30)의 공백영역(D₂) 상으로의 용이한 접착을 저하시킬 수 있다.
- [0062] 이와 같은 이유로, 제1 LED칩 전사단계(S4)에서 성장기판(10) 중 불량칩 제거영역(D₁)을 통한 전사기판(30) 상의 공백영역(D₂)에 대한 레이저의 조사를 방지할 필요가 있다.
- [0063] 이를 위해, 도 5a에 도시된 바와 같이 성장기판(10) 상의 불량칩 제거영역(D₁)의 표면을 가공함으로써 LLO공정 시 성장기판(10)을 투과한 레이저의 난반사를 유도하여 레이저에 의한 공백영역(D₂) 상의 전사기판(30) 손상을 방지할 수 있다.
- [0064] 또한, 이와 유사한 목적을 위해, 성장기판(10) 상의 불량칩 제거영역(D₁)을 미도시된 별도의 차폐막에 의해 차폐함으로써 레이저의 전사기판(30)의 공백영역(D₂) 상으로의 도달을 방지할 수도 있다.
- [0065] 제1 LED칩 전사단계(S4)가 완료되면 도 5b 및 도 5c에 도시된 바와 같이 전사기판(30) 상에 제1 LED칩(20)들이 전사된다.
- [0066] 이때 제1 LED칩 전사단계(S4)에서 성장기판(10) 상의 불량 LED칩(20b)이 제거된 상태에서 전사기판(30)으로의 LED칩 전사가 수행되었으므로, 전사기판(30) 상에는 제1 LED칩(20)이 배치된 영역과 제1 LED칩(20)이 전사되지 않은 공백영역(D₂)이 공존하게 된다.
- [0068] 도 6은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제2 LED칩 보충단계(S5)의 각 과정을 설명하기 위한 순서도이며, 도 7은 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제2 LED칩 보충단계(S5)에서 제2 LED칩(50)을 전사기판(30) 상에 전사하는 과정을 도시한 것이다.
- [0069] 도 6을 참조하면, 본 발명의 일 실시예에 따른 LED 구조체 전사 방법의 제2 LED칩 보충단계(S5)는 보충기판 형성과정(S51) 및 제2 LED칩 전사과정(S52)을 포함한다. 또한, 제1 LED칩(20) 및 제2 LED칩(50)을 전사기판(30) 상에 압착 및 접촉하는 가압접착과정(S53)을 포함할 수 있다.
- [0070] 보충기판 형성과정(S51)에서는 기판 상에 보충용 제2 LED칩(50)이 형성된 보충기판(40)을 형성한다.

- [0071] 한편, 보충기판(40) 상에 제2 LED칩(50)을 형성하는 과정은 제1 LED칩 형성단계(S1)에서 성장기판(10) 상에 제1 LED칩(20)을 형성하는 과정과 유사한, 일반적인 LED 칩 제조 공정에 의한 것일 수 있다.
- [0072] 즉, 보충기판 형성과정(S51)에서도 일반적인 LED 칩 제작을 위한 증착 공정, 에칭 공정 및 전극(24) 배치 등을 통해 도 7a에 도시된 바와 같이 보충기판(40) 상에 복수의 제2 LED칩(50)을 형성한다.
- [0073] 이때 제2 LED칩(50)의 종류 및 구조는 제1 LED칩(20)의 종류 및 구조와 동일한 것일 수 있다. 예를 들어 제1 LED칩(20)이 측면형 LED 구조(Lateral type)인 경우 제2 LED칩(50)도 측면형 LED 구조이고, 제1 LED칩(20)이 수직형 LED 구조(Vertical type)인 경우 제2 LED칩(50)도 수직형 LED 구조를 가질 수 있다.
- [0074] 또한, 제2 LED칩(50)은 제1 LED칩(20)을 대체하여 전사기판(30) 상의 공백영역(D₂)에 배치되기 위한 것인 점에서 제2 LED칩(50)도 제1 LED칩(20)과 유사한 크기를 가지는 것이 바람직하다.
- [0075] 제2 LED칩 전사과정(S52)에서는 보충기판(40)으로부터 전사기판(30)으로 제2 LED칩(50)을 전사한다. 이때 제2 LED칩(50)의 전사는 예를 들어 LLO 방식에 의해 수행될 수 있다.
- [0076] 또한, 도 7b에 도시된 바와 같이 제2 LED칩 전사과정(S52)에서 전사기판(30)으로의 LED칩 전사는 보충기판(40)에 형성된 다수의 제2 LED칩(50) 중 일부에 대해서만 선택적으로 수행될 수 있다.
- [0077] 이때, 먼저 전사기판(30)의 공백영역(D₂)으로 전사될 보충기판(40) 상의 제2 LED칩(50)의 상면과 전사기판(30)의 공백영역(D₂)이 서로 마주하게 위치시킨다. 이후, 전사기판(30) 상의 공백영역(D₂)에 대응되게 위치한 보충기판(40) 상의 제2 LED칩(50)을 해당 영역에 대한 국소적인 레이저 조사를 통해 전사기판(30) 상의 공백영역(D₂)으로 전사한다.
- [0078] 한편, 제2 LED칩 전사과정(S52)에서 제2 LED칩(50)의 전사 전에 전사기판(30) 상의 공백영역(D₂) 상에 접착물질을 도포할 수 있다.
- [0079] 이때 접착물질은 예를 들어 가열에 의해 접착성의 정도가 변화하는 물질일 수 있으며, 이와 같은 특성으로 인해 제2 LED칩(50)을 전사기판(30)에 접착 시 접착물질에 열을 가함으로써 제2 LED칩(50)과 전사기판(30) 간의 접착력을 조절할 수 있다.
- [0080] 제2 LED칩(50)과 전사기판(30)의 접착 과정에서, 별도의 가압부재를 이용해 제2 LED칩(50)을 전사기판(30) 방향으로 가압하여 제2 LED칩(50)이 전사기판(30) 상에 더 견고하게 접착되도록 하는 가압접착과정(S53)을 추가적으로 수행할 수 있다.
- [0081] 한편, 이때 가압접착과정(S53)은 제2 LED칩 전사과정(S52) 전에 수행될 수 있으나, 제2 LED칩 전사과정(S52) 수행 후 접착물질을 가열하면서 제2 LED칩(50)과 전사기판(30) 간, 또는 제1 LED칩(20) 및 제2 LED칩(50)과 전사기판(30) 간을 가압 접착할 수도 있다.
- [0082] 이때 가압부재는 예를 들어 보충기판(40)에 대응되는 면적을 가진 폴리이미드 재질의 판재일 수 있다.
- [0083] 한편, 제2 LED칩 전사과정(S52)에서 제2 LED칩(50)을 전사기판(30)으로 전사함에 있어, 미도시된 가이딩 부재를 이용해 제2 LED칩(50)이 정확히 목표 위치로 전사되도록 할 수 있다.
- [0084] 이때 가이딩 부재는 예를 들어 전사기판(30) 상의 공백영역(D₂)을 둘러싼 콘 형태로 배치되어 제2 LED칩(50)의 이동 경로를 가이딩하는 구조일 수 있으나, 이와 다른 구성이어도 무방하다.
- [0085] 도 7c 및 도 7d를 참조하면, 제1 LED칩 전사단계(S4)를 거친 후 불량 LED칩(20b)이 전사되지 않아 전사기판(30) 상에 발생한 공백영역(D₂)에 제2 LED칩(50)이 전사된 것을 알 수 있다.
- [0086] 이때 전사기판(30) 상에 배치된 제1 LED칩(20) 및 제2 LED칩(50)은 모두 양질의 성능을 가진 LED칩에 해당한다.
- [0087] 따라서 본 발명의 일 실시예에 따른 LED 구조체 전사 방법을 통해 LED 구조체를 전사하는 경우 최종적으로 제조되는 전사기판(30) 상에 불량 LED칩(20b)이 포함되는 것을 방지할 수 있어, 양질의 디스플레이 장치를 제조할 수 있음을 알 수 있다.
- [0088] 또한, 본 발명의 일 실시예에 따른 LED 구조체 전사 방법은 각각의 전사 과정에서 개별 LED칩에 역학적 접촉이 없이 전사를 수행할 수 있다. 이로 인해 전사 과정에서 LED칩에 가해지는 데미지로 인한 손상을 최소화할 수

있으며, 불필요한 접촉으로 인해 LED칩이 지정된 위치에서 이탈하는 상황을 방지할 수 있다.

[0090] 이상의 설명은 본 실시예의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 실시예가 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 실시예들은 본 실시예의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 실시예의 기술 사상의 범위가 한정되는 것은 아니다. 본 실시예의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 실시예의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

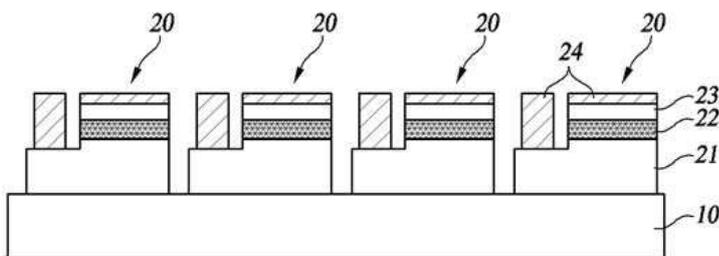
- [0091] 10: 성장기판
- 20: 제1 LED칩
- 30: 전사기판
- 40: 보충기판
- 50: 제2 LED칩

도면

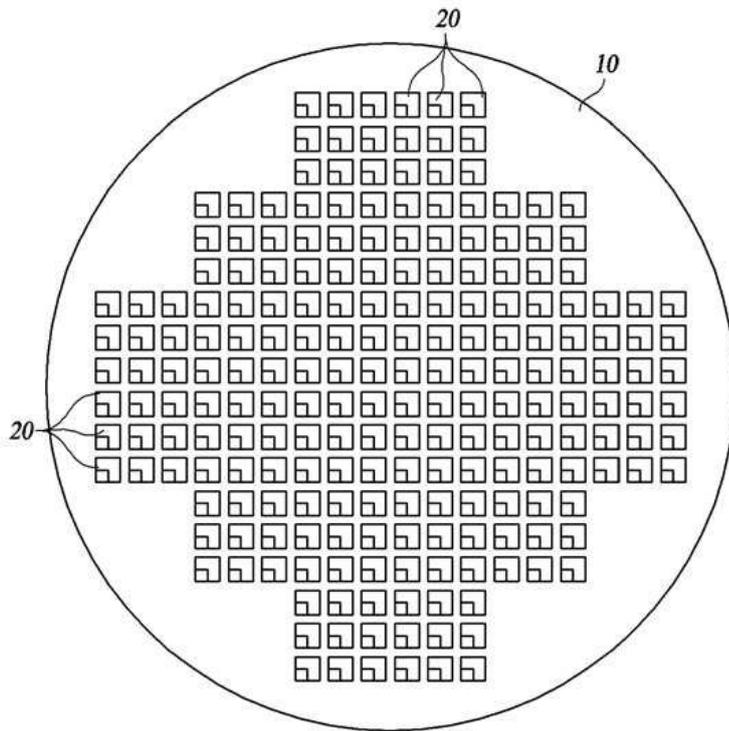
도면1



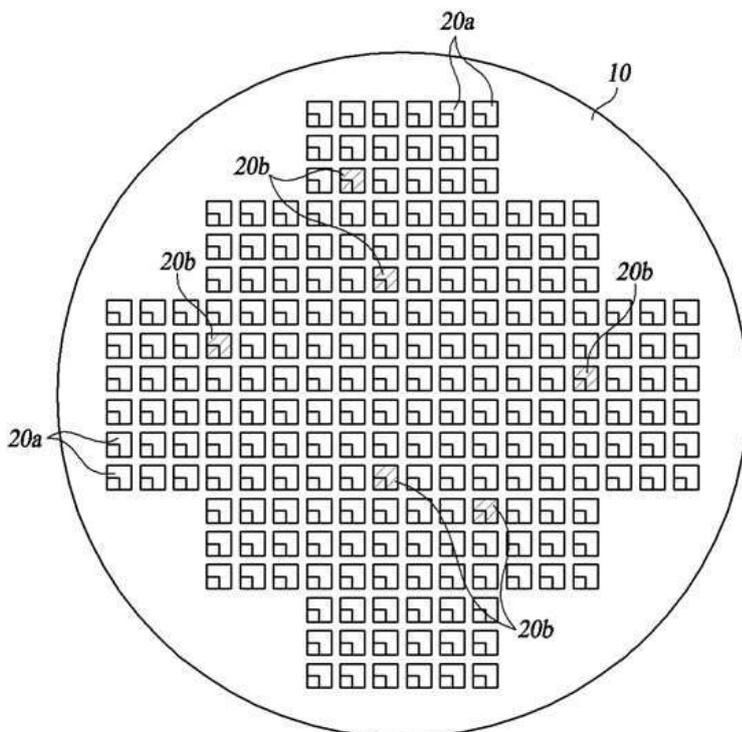
도면2a



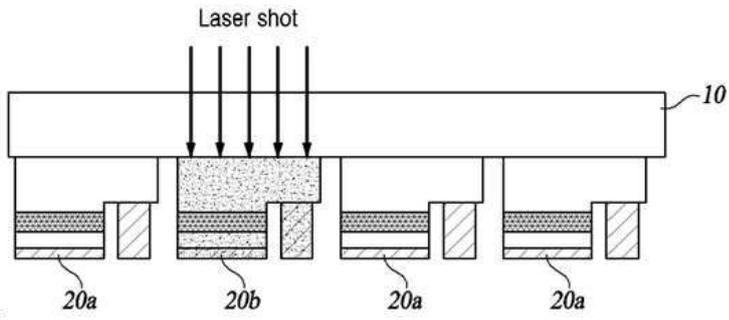
도면2b



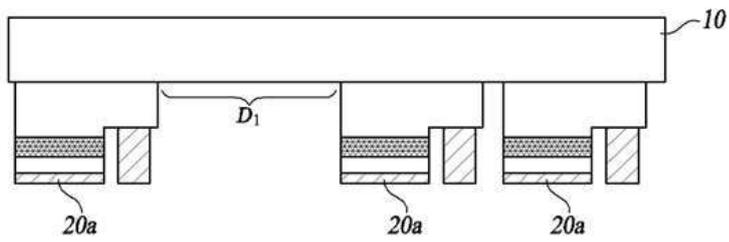
도면3



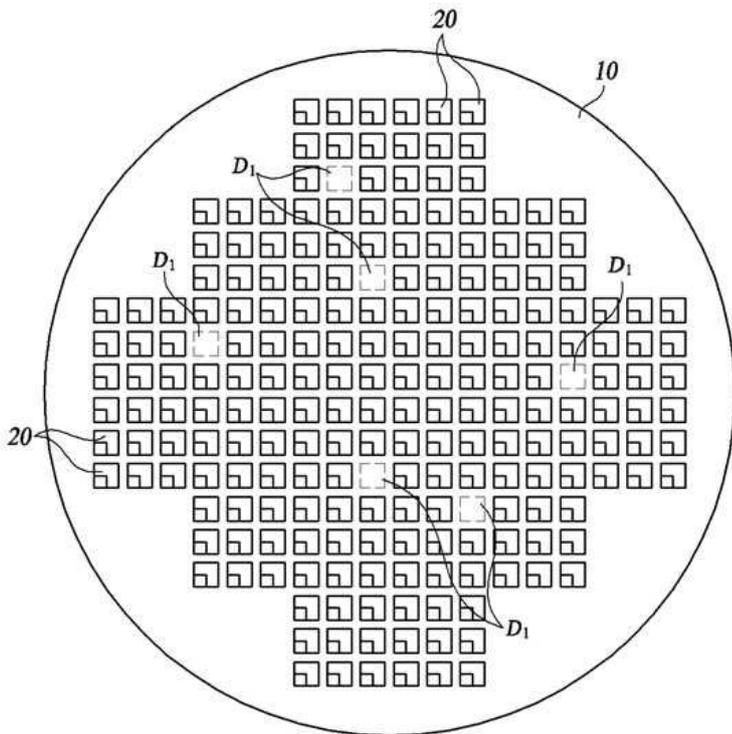
도면4a



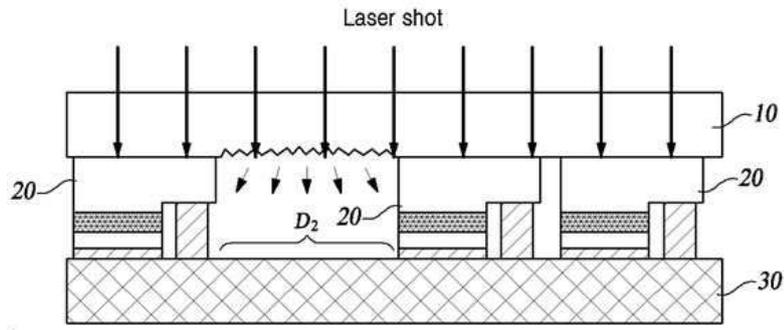
도면4b



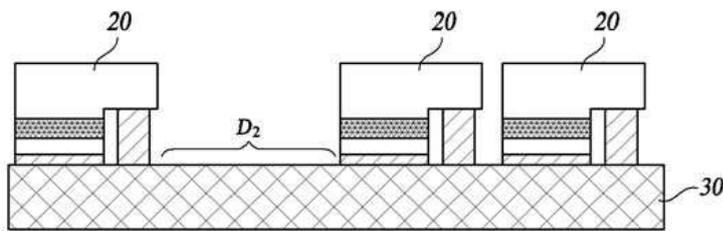
도면4c



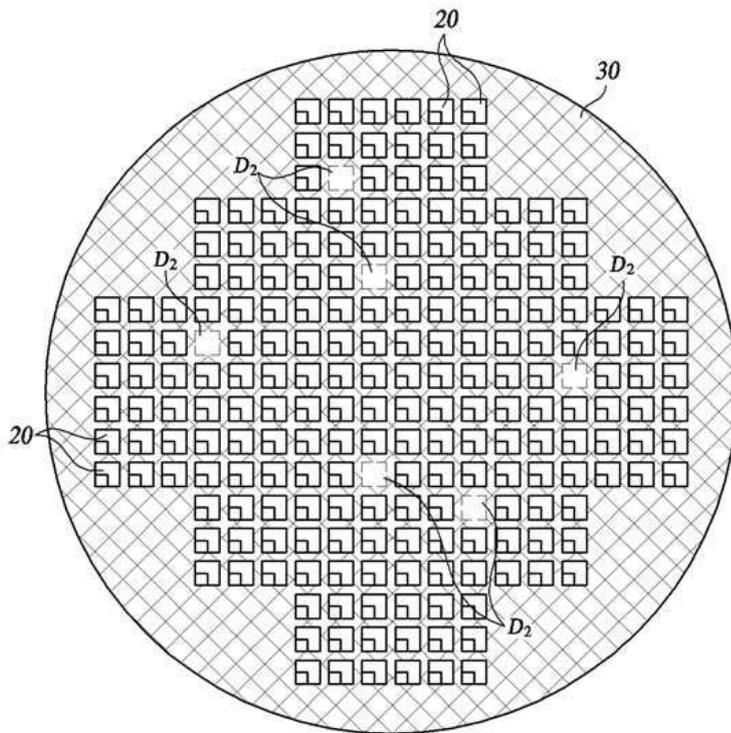
도면5a



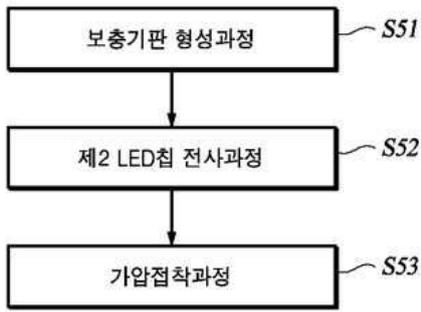
도면5b



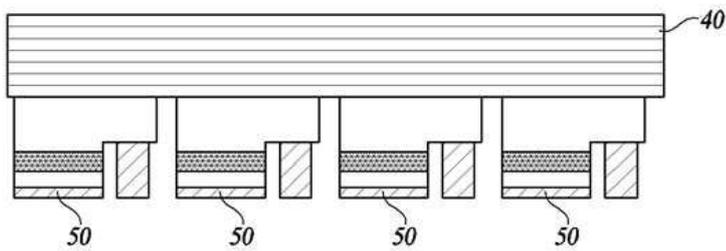
도면5c



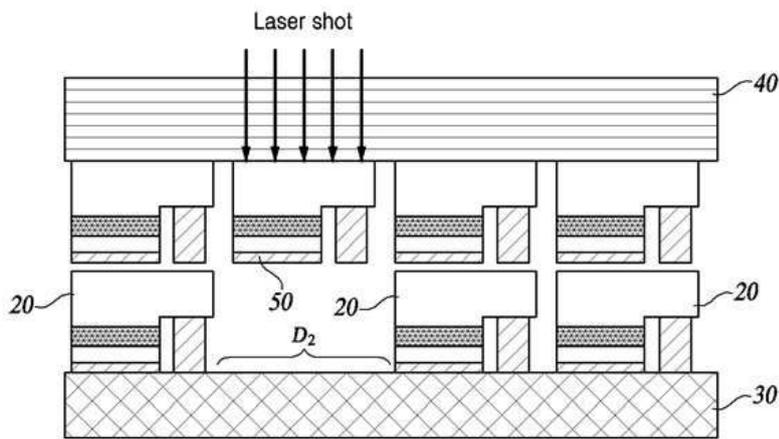
도면6



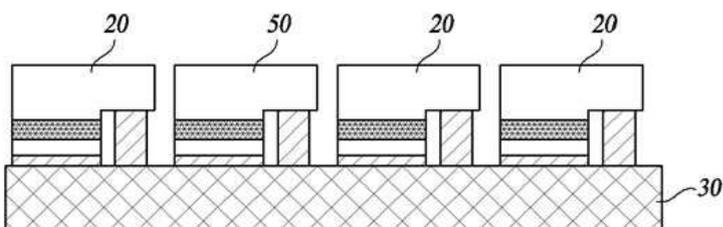
도면7a



도면7b



도면7c



도면7d

