

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-218799

(P2007-218799A)

(43) 公開日 平成19年8月30日(2007.8.30)

(51) Int. Cl.	F I	テーマコード (参考)
GO 1 R 33/09 (2006.01)	GO 1 R 33/06 R	2 F 0 7 7
GO 1 D 5/245 (2006.01)	GO 1 D 5/245 Y	2 G 0 1 7
HO 1 L 43/08 (2006.01)	HO 1 L 43/08 S	4 M 1 0 9
HO 1 L 43/02 (2006.01)	HO 1 L 43/02 Z	5 F 0 9 2
HO 1 L 23/28 (2006.01)	HO 1 L 23/28 J	

審査請求 有 請求項の数 8 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2006-41340 (P2006-41340)
 (22) 出願日 平成18年2月17日 (2006.2.17)

(71) 出願人 303046277
 旭化成エレクトロニクス株式会社
 東京都新宿区西新宿一丁目23番7号
 (74) 代理人 100077481
 弁理士 谷 義一
 (72) 発明者 後藤 広将
 静岡県富士市鮫島2番地の1 旭化成株式会社内
 (72) 発明者 柴崎 一郎
 静岡県富士市鮫島2番地の1 旭化成株式会社内
 Fターム(参考) 2F077 AA25 AA46 PP14 VV22 VV23
 VV30 VV31 VV33 WW02
 2G017 AA07 AB07 AC06 AC09 AD54
 AD61
 最終頁に続く

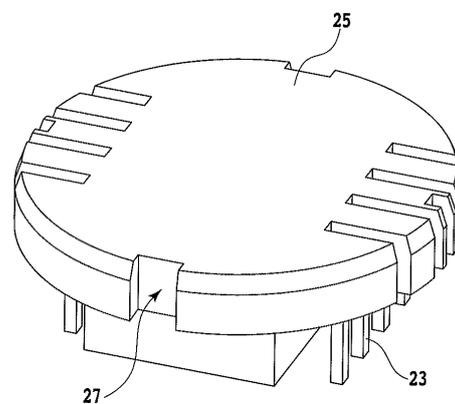
(54) 【発明の名称】 半導体磁気抵抗素子及びそれを用いた磁気センサモジュール

(57) 【要約】

【課題】 歯車などの回転角度検出に用いられる半導体磁気抵抗素子の出力振幅の位相ずれを低減し、かつ磁気センサモジュールのアセンブリを大幅に簡略化すること。

【解決手段】 2個以上のMRセンサチップを実装した半導体磁気抵抗素子の外周部にアジマス位置合わせ用溝27を形成することで、外部ケースとのアセンブリ精度を向上させる。さらに封止樹脂25で樹脂成形する際に裏面側に実装する磁石を挿入する磁石挿入用穴も一体化で成形する。さらに長く伸ばされたリードフレームの足23を折り曲げることで、半導体磁気抵抗素子の端子を一旦プリント基板に実装した後に端子ピンと接続させるような複雑な工程も無くすることが可能となる。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

複数の半導体磁気抵抗素子チップが、リードフレーム上にダイボンドされているとともにワイヤボンドされており、前記半導体磁気抵抗素子チップ及び前記リードフレームが、該リードフレームの裏面に磁石挿入用穴を形成するように封止樹脂で一体成形され、該封止樹脂にアジマス位置合わせ部を設けたことを特徴とする半導体磁気抵抗素子。

【請求項 2】

前記アジマス位置合わせ部が、前記封止樹脂の外周部に複数設けられていることを特徴とする請求項 1 に記載の半導体磁気抵抗素子。

【請求項 3】

前記アジマス位置合わせ部が、溝又は突起を有することを特徴とする請求項 1 又は 2 に記載の半導体磁気抵抗素子。

【請求項 4】

前記封止樹脂の一体成形の形状が、前記半導体磁気抵抗素子チップ上の円形状の樹脂で、かつ 2 段形状であることを特徴とする請求項 1, 2 又は 3 に記載の半導体磁気抵抗素子。

【請求項 5】

請求項 1 乃至 4 のいずれかに記載の半導体磁気抵抗素子と、前記アジマス位置合わせ部と嵌め合わされる嵌合部を有する外部ケースとを備えたことを特徴とする磁気センサモジュール。

【請求項 6】

前記外部ケースに前記半導体磁気抵抗素子を挿入する挿入穴を設け、該挿入穴の周縁部に前記嵌合部を複数設けて、前記アジマス位置合わせ部に前記嵌合部を嵌め合わせることにより、前記半導体磁気抵抗素子チップと前記外部ケースとの位置決めを行なうことを特徴とする請求項 5 に記載の磁気センサモジュール。

【請求項 7】

前記嵌合部が、突起又は溝を有することを特徴とする請求項 5 又は 6 に記載の磁気センサモジュール。

【請求項 8】

前記外部ケースに挿入された前記半導体磁気抵抗素子の感磁面の前面で、かつ前記挿入穴の前面に非磁性金属部材を設けたことを特徴とする請求項 5, 6 又は 7 に記載の磁気センサモジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体磁気抵抗素子及びそれを用いた磁気センサモジュールに関し、より詳細には、磁気エンコーダー用の磁気センサモジュールであって、磁気センサを構成する半導体磁気抵抗素子と、磁気センサを収納する外部ケースとの位置決めを行なうようにしてアジマスずれを無くすようにした半導体磁気抵抗素子及びそれを用いた磁気センサモジュールに関する。

【背景技術】

【0002】

従来から感知部を形成する半導体磁気抵抗素子を備えたチップを樹脂封止した半導体パッケージの裏面に接着剤で磁石を取り付けた磁気センサモジュールは知られている。

【0003】

図 14 は、磁気エンコーダーに用いられる従来の半導体磁気抵抗素子の断面図である。この半導体磁気抵抗素子は、外部ケース 18 内に、リードフレームの台座 2 上にダイボンドされ、かつリードフレームの足 3 に金ワイヤー 4 でワイヤボンドされた半導体磁気抵抗素子チップ 1 を充填樹脂 19 により樹脂成形し、かつリードフレームの足 3 を折り曲げた構造を成す半導体磁気抵抗素子 8 の裏面側にはバイアス磁石 9 が配置され、さらにこのバ

10

20

30

40

50

イアス磁石 9 とリードフレームの足 3 を固定化するための磁石ケース 11 により構成された構造を備えている。

【0004】

図 15 は、磁気エンコーダーに用いられる従来の他の半導体磁気抵抗素子の斜視図である。半導体磁気抵抗素子チップを樹脂成形した半導体磁気抵抗素子 8 の出力端子を、ハンダ付けによりプリント基板 13 に実装して出力ピン 10 と接続配線 12 により電氣的に接続させ、さらに半導体磁気抵抗素子 8 の裏面側にバイアス磁石 9 と磁石ケース 11 を配置した構造を備えている（例えば、特許文献 1 参照）。

【0005】

これら半導体磁気抵抗素子は、磁気エンコーダーに用いられ、この半導体磁気抵抗素子の感磁面の垂直位置空間に配置された歯車が回転する際に、歯車の凹凸に応じて半導体磁気抵抗素子に直交する磁束密度に変化が生じることにより正弦波出力を得ることができるようにしたものである。

10

【0006】

磁気エンコーダーにおける一般的な出力波形は、正弦波となる A 相と、90°位相をずらした B 相と、360°で 1 歯を検出する Z 相といったように数種の信号を同時に出力することが必要となる。磁気エンコーダーとして使用するためには、各出力の位相差を厳密に制御することが重要となるが、通常、A 相と B 相のみを使用する磁気エンコーダーの場合は、A 相と B 相を単一の半導体磁気抵抗素子チップとして作製することが出来るため、リードフレーム上に半導体磁気抵抗素子チップを実装する際も 1 つの半導体磁気抵抗素子チップとリードフレームとの方向（アジマス）ずれを小さくするように実装すれば、A 相と B 相の各々の位置ずれが起こることは無く、各出力の位相ずれは、半導体磁気抵抗素子の設計段階でほぼ決定することができる。

20

【0007】

一方、A/B 相と Z 相を有する磁気エンコーダーでは、A/B 相と Z 相の異なる半導体磁気抵抗素子チップを別々にリードフレーム上あるいはプリント基板上に形成する必要があるが、この場合では上述した各々の半導体磁気抵抗素子チップの方向（アジマス）ずれが無いように実装することが必要であることは言うまでも無く、さらに A/B 相の半導体磁気抵抗素子チップと Z 相の半導体磁気抵抗素子チップの歯車回転方向の実装ずれが無いように配置することも重要となる。

30

【0008】

【特許文献 1】特開 2005 - 337866 号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

通常、この種の半導体磁気抵抗素子は、外部ケースに挿入された状態で使用されている。外部ケース全体をアルミダイキャスト、ステンレスや真鍮などの非磁性の材料で作製したものや、半導体磁気抵抗素子と接する部分のみ非磁性の金属材料（CAN キャップ）とし、他の部位はインジェクション成形技術などを用いて樹脂で作製したものが用いられている。

40

【0010】

これらの外部ケースに半導体磁気抵抗素子を実装する場合、外部ケースとの位置合わせには、図 14 においては磁石ケースをガイドとして用いたり、図 15 においてはプリント基板の縁を外部ケースの内形状と合わせて加工するなどして、半導体磁気抵抗素子のアジマスを揃えていた。

【0011】

このアジマスずれを発生する要因としては、1) 半導体磁気抵抗素子の実装ずれ（リードフレーム上に半導体磁気抵抗素子チップをダイボンディングする際の実装ずれ、半導体磁気抵抗素子をプリント基板等の基材上にハンダ付けにより実装する際の実装ずれなど）、2) 歯車と外部ケースとの位置ずれ、3) 外部ケースと半導体磁気抵抗素子との位置ず

50

れといった点が挙げられる。

【0012】

上述した要因の1)については、ダイボンディング装置や実装装置等の装置性能によって規定される。2)は外部ケースを取り付ける台座と歯車との位置関係により決まる要素である。このように、1)と2)では、半導体磁気抵抗素子の実装位置ずれの改善は一義的に決まるものである。これに対して、3)は上述したような外部ケースに半導体磁気抵抗素子を実装する際に、磁石ケースやプリント基板などをガイドとして用いた場合に、半導体磁気抵抗素子と磁石ケース間、半導体磁気抵抗素子とプリント基板間の組立て精度や外部ケースに実装する際のずれにより位置ずれが発生する。

【0013】

この半導体磁気抵抗素子の実装ずれは、図16に示すように、X方向、Y方向の位置ずれと方向のアジマスずれが想定されるが、X方向、Y方向の位置ずれは、2)のように外部ケースを基材に取り付ける際に調整することで一方向の位置合わせは可能となるが、もう一方向の位置合わせは出来ない。さらに、方向のアジマスずれは調整が出来ないという問題があった。

【0014】

X方向あるいはY方向の実装位置がずれた場合、A/B相とZ相の出力振幅に差が生じるか、出力波形に歪みを生じるかなどの問題が発生する。方向のアジマスずれがある場合には、A相/Z相間の位相ずれ、B相/Z相間の(90°+位相ずれ)が発生するという問題があった。

【0015】

このように従来の作製方法では、外部ケースと半導体磁気抵抗素子との位置合わせは、磁石ケースやプリント基板などの半導体磁気抵抗素子に付属する部位を用いて位置合わせを行っていたため、半導体磁気抵抗素子の実装ずれやアジマスずれは、磁石ケースへの取り付け方や、プリント基板への半導体磁気抵抗素子の実装方法により影響を受けてしまうといった問題があった。

【0016】

さらに、従来の作製方法では、プリント基板のような基材、接続端子用ピン、磁石収納ケースなど多くの部品を必要とすることや、半導体磁気抵抗素子として組み上げる際の工数も多くなり、多大な半導体磁気抵抗素子の作製費用を費やさなければならないといった問題があった。

【0017】

本発明は、このような問題に鑑みてなされたもので、その目的とするところは、外部ケースへ半導体磁気抵抗素子を実装する際の位置精度を格段に高め、かつ構成する部品点数の削減、工数を激減させることが可能な構造を有する半導体磁気抵抗素子及びそれを用いた磁気センサモジュールを提供することにある。

【課題を解決するための手段】

【0018】

本発明は、このような目的を達成するためになされたもので、請求項1に記載の発明は、複数の半導体磁気抵抗素子チップが、リードフレーム上にダイボンドされているとともにワイヤボンドされており、前記半導体磁気抵抗素子チップ及び前記リードフレームが、該リードフレームの裏面に磁石挿入用穴を形成するように封止樹脂で一体成形され、該封止樹脂にアジマス位置合わせ部を設けたことを特徴とする。

【0019】

また、請求項2に記載の発明は、請求項1に記載の発明において、前記アジマス位置合わせ部が、前記封止樹脂の外周部に複数設けられていることを特徴とする。

【0020】

また、請求項3に記載の発明は、請求項1又は2に記載の発明において、前記アジマス位置合わせ部が、溝又は突起を有することを特徴とする。

【0021】

10

20

30

40

50

また、請求項 4 に記載の発明は、請求項 1, 2 又は 3 に記載の発明において、前記封止樹脂の一体成形の形状が、前記半導体磁気抵抗素子チップ上の円形状の樹脂で、かつ 2 段形状であることを特徴とする。

【0022】

また、請求項 5 に記載の発明は、請求項 1 乃至 4 のいずれかに記載の半導体磁気抵抗素子と、前記アジマス位置合わせ部と嵌め合わされる嵌合部を有する外部ケースとを備えたことを特徴とする。

【0023】

また、請求項 6 に記載の発明は、請求項 5 に記載の発明において、前記外部ケースに前記半導体磁気抵抗素子を挿入する挿入穴を設け、該挿入穴の周縁部に前記嵌合部を複数設けて、前記アジマス位置合わせ部に前記嵌合部を嵌め合わせることにより、前記半導体磁気抵抗素子チップと前記外部ケースとの位置決めを行なうことを特徴とする。

10

【0024】

また、請求項 7 に記載の発明は、請求項 5 又は 6 に記載の発明において、前記嵌合部が、突起又は溝を有することを特徴とする。

【0025】

また、請求項 8 に記載の発明は、請求項 5, 6 又は 7 に記載の発明において、前記外部ケースに挿入された前記半導体磁気抵抗素子の感磁面の前面で、かつ前記挿入穴の前面に非磁性金属部材を設けたことを特徴とする。

【0026】

このように本発明者らは、上述した本発明の課題を解決するために鋭意検討を重ねた結果、A/B相とZ相を有する半導体磁気抵抗素子において、A相とZ相、B相とZ相との位相ずれを無くし、従来に無い高精度な磁気エンコーダーを達成することができる半導体磁気抵抗素子を完成して本発明をなすに至った。

20

【発明の効果】

【0027】

本発明の半導体磁気抵抗素子は、リードフレーム上にダイボンディング装置を用いて 2 個以上の半導体磁気抵抗素子チップを実装し、樹脂モールドする際も磁石ケースを一体成形することと、樹脂成形された外周部が円周部と突起或いは切り欠けを有することで、円形の外部ケースとの位置合わせ精度を格段に向上させることが可能となる。

30

【0028】

また、外部ケース内の部品は、本発明による半導体磁気抵抗素子と磁石、充填樹脂のみとなり、部品点数の格段の減少を実現できることから工数の低減とコスト削減を達成できる。さらに、半導体磁気抵抗素子チップの実装位置精度の向上に配慮する必要がなくなるため、製品の歩留り向上も達成できるようになる。

【発明を実施するための最良の形態】

【0029】

以下、図面を参照して本発明の実施形態について説明する。

図 1 は、本発明の半導体磁気抵抗素子の実施形態（実施例 1）を示す上面図で、図 2 は、図 1 に示した半導体磁気抵抗素子の底面図、図 3 は、リードフレーム上に半導体磁気抵抗素子チップを実装し、ワイヤーボンディングを施した状態を示す斜視図、図 4 は、本発明の半導体磁気抵抗素子の上部斜め方向から見た斜視図、図 5 は、図 4 に示した本発明の半導体磁気抵抗素子を下部斜め方向から見た斜視図である。

40

【0030】

図中符号 21 は半導体磁気抵抗素子チップ、22 はリードフレームの台座、23 はリードフレームの足、24 は金ワイヤー、25 は封止樹脂、26 は磁石挿入用穴、27 はアジマス位置合わせ用溝を示している。

【0031】

本発明の半導体磁気抵抗素子は、リードフレームの台座 22 上に半導体磁気抵抗素子チップ 21 がダイボンドされ、この半導体磁気抵抗素子チップ 21 とリードフレームの足 2

50

3とが金ワイヤー24でワイヤボンダされ、封止樹脂25により樹脂成形されている。リードフレームの足23を折り曲げた構造を有する半導体磁気抵抗素子の裏面側には、バイアス磁石を挿入する磁石挿入用穴26が設けられている。また、封止樹脂25の外周部には複数のアジマス位置合わせ用溝27が設けられている。このアジマス位置合わせ用溝27は、後述する外部ケースに設けられている突起と嵌め合わされる切り欠きを構成している。

【0032】

つまり、複数の半導体磁気抵抗素子チップ21は、リードフレームの台座22にダイボンダされているとともに、リードフレームの足23にワイヤボンダされており、磁気抵抗素子チップ21及びリードフレーム22,23が、そのリードフレーム22,23の裏面に磁石挿入用穴26を形成するように封止樹脂25で一体成形され、この封止樹脂25にアジマス位置合わせ用溝27が設けられている。

10

【0033】

図6は、本発明の半導体磁気抵抗素子を収納する外部ケースを前方から見たときの斜視図で、図7は、図6に示した外部ケースを後方から見たときの斜視図である。この半導体磁気抵抗素子と外部ケースとにより本発明の磁気センサモジュールを構成している。図中符号38は外部ケース、40は感磁面上金属部、41は突起、42は基材取付け用ネジ穴、43は磁気抵抗素子挿入穴を示している。

【0034】

本発明における外部ケース38の材質は、外部ケース38全体をアルミダイキャスト、真鍮、ステンレスなどの非磁性の金属材料を用いて形成しても良く、半導体磁気抵抗素子の感磁面の前面にある部分のみ非磁性材料で形成し、他の部分は樹脂などで形成した構造でも良い。また、半導体磁気抵抗素子の感磁面上に接する金属部分の厚さは、半導体磁気抵抗素子チップの感磁面と歯車との距離をできるだけ短くするために0.3mm以下とすることが好ましい。

20

【0035】

また、感磁面上の非磁性金属(感磁面上金属部)40の形状は、円形とすることが最も好ましいが、円形と直線部分を持つ俵型としても良い。また、この感磁面上金属部40の内壁側には、半導体磁気抵抗素子の外周部に形成されたアジマス位置合わせ用溝(切り欠き)27(あるいは突起)と合致するような、突起41(あるいは切り欠き)が設けられている。

30

【0036】

本発明における半導体磁気抵抗素子の外観形状は、樹脂モールドされた外周部が円形状あるいは円形部と直線部を併せ持った形状とし、かつ外部ケース38の感磁面上金属部40の形状と揃える形状とすることで、実装ずれを最も小さくすることが可能となる。また、本発明での外周部の一部の部位には、位置合わせ用の凹形状に加工された窪み、もしくは凸形状に加工された突起を有していてもよい。この突起あるいは窪みの形状は、直径10mm以下の半円とするのが良い。この突起あるいは窪みのサイズは、外部ケース38の窪みあるいは突起のサイズとほぼ同様のサイズとすることで、半導体磁気抵抗素子を外部ケース38に挿入したり、他の固定用部品と接続させる際のアジマスずれを低減させたり、磁気エンコーダーを作製する際の作業の容易さと工数の低減には非常に重要となる。

40

【0037】

また、半導体磁気抵抗素子チップ上の円形状の樹脂を2段形状とすることで、外部ケース38を半導体磁気抵抗素子に被せる場合に、リードフレームの足23と外部ケース38との距離を遠ざけ両者の接触を防ぐ効果や、外部ケース38の非磁性金属カバーの曲率が大きい場合に半導体磁気抵抗素子の端部が当たり、外部ケース38と半導体磁気抵抗素子表面間に空隙が発生することを防ぐ効果がある。

【0038】

本発明における半導体磁気抵抗素子に使用するリードフレーム22,23の材質は、非磁性であればどのような金属を用いても良いが、銅あるいは銅合金を用いることが一般的

50

に行なわれている。無酸素銅のような純銅や、リン青銅、鉛銅、ジルコニウム銅などを用いても良いが曲げに対して破断が発生しにくい材料を用いることが好ましい。

【0039】

上述したように、図3には、リードフレーム上に半導体磁気抵抗素子チップを実装し、ワイヤーボンディングを施した状態、つまり、本発明の範疇に含まれるリードフレームの台座22に半導体磁気抵抗素子チップをダイボンディングして、電極パッドを金ワイヤー24により電氣的に接続した状態を示しているが、この図3を用いてリードフレームの足23の板厚については以下に説明する。

【0040】

金ワイヤー24を接続するリードフレームの足23となる部位の板厚Aは、リードフレームの足23を折り曲げて使用するために0.2mm以上とすることが好ましく、半導体磁気抵抗素子チップ21をダイボンディングする部位Bは、バイアス磁石との距離を極力短くし、より強い磁束密度が半導体磁気抵抗素子の感磁面に垂直に作用するように0.2mm以下とすることが好ましい。

10

【0041】

また、半導体磁気抵抗素子チップ21を実装するリードフレームの台座22は、半導体磁気抵抗素子チップ21の電極パッドと電氣的に接続されることは無く、リードフレームの台座22以外に半導体磁気抵抗素子チップ21の電極パッド数と同数以上のリードフレームの足23を有している。

【0042】

本発明における半導体磁気抵抗素子の封止樹脂25は、エポキシ系、ビフェニル系、フェノール系、レジン系等を用いることが出来るが、周囲温度変化に対して膨張収縮率の小さい樹脂を用いることで、周囲温度の急激な変化による樹脂割れの問題やリードフレーム22,23との剥離を低減できる。また、半導体磁気抵抗素子チップ21の表面の感磁部に与える歪の影響が少なくなるため、周囲温度変化による素子特性変動を小さく出来るというメリットもある。成型する際の樹脂厚については、歯車とチップ感磁面との距離を短くすることで半導体磁気抵抗素子からのより大きな出力振幅を得ることが出来るために、半導体磁気抵抗素子チップ21の表面上の樹脂厚は、0.5mm以下とすることが良い。さらに、バイアス磁石を歯車に近づけることによっても半導体磁気抵抗素子の出力振幅を増加させることが出来るため、半導体磁気抵抗素子チップ21が載っているリードフレームの台座22の裏面側の樹脂厚は、0.2mm以下とすることが好ましく、さらに好ましくは、裏面側に樹脂が無くリードフレームの台座22が剥き出しとなっている状態が良い。

20

30

【0043】

また、半導体磁気抵抗素子の上面から見たモールド樹脂の形状が円形であり、円形のモールド樹脂の周縁部にはリードフレームの台座22を支えているタイバーが半導体磁気抵抗素子の金属製カバーや周辺の電気配線に接続に接続する可能性がある場合には、モールド樹脂端のタイバー部分に1箇所あるいは数箇所の切り欠けを有することもあるが、切り欠けの深さは、タイバーの金属部分が周囲の金属部分に接触しない程度に窪んでいれば良い。

40

【0044】

本発明の半導体磁気抵抗素子で使用するバイアス磁石は、SmCo系、NeFeB系やフェライト系のいずれかの磁石を用いることが出来るが、残留磁束密度が0.2テスラ以上の磁石を用いることで、半導体磁気抵抗素子の磁気抵抗変化量は、化合物半導体薄膜の電子移動度 μ に比例して大きくなるので、大きな出力を得ることが出来るために好ましい。

【0045】

本発明における半導体磁気抵抗素子チップ21を形成する基板としては、Si、GaAs、InAs、GaP、InP、GaSb、InSbといった半導体基板を用いることが好ましいが、感磁部となる薄膜を堆積することができるものであればどのような基板を用

50

いても良い。感磁部を形成する薄膜は単結晶でも他結晶でもアモルファスのいずれの状態であっても使用することができるが、より高感度な磁気センサを実現するためには、単結晶である半導体薄膜を用いることが好ましい。半導体薄膜の材料としては、電子移動度の高いInSb、InAs、GaAsといったものが好ましいが、特に、InSbは半導体の中で最も電子移動度が高く、磁気センサの大きな出力を得ることができることから好ましい材料であるといえる。また、上述した以外でもInAsSb、InGaSb、InGaAsといった3元混晶やInGaAsSbといった4元混晶としても良い。さらに、半導体磁気抵抗素子の素子抵抗の周囲温度変化に対する変動をより少なくするために、感磁部となる半導体薄膜中に不純物を混入させても良い。一般的にはドナー性不純物を添加することが好ましいためSi、Sn、S、Se、Te、Ge、Cといった材料を用いることができる。このドナー性不純物を添加することで、上述した素子抵抗の温度特性を改善することに加えて半導体磁気抵抗素子の中間電位オフセットの温度特性を改善する効果も期待できる。

10

20

30

40

50

【0046】

以下、本発明の具体的な各実施例について説明する。

【実施例1】**【0047】**

図1乃至図5は、本発明における半導体磁気抵抗素子の実施例1を示す図である。この実施例1において、半導体磁気抵抗素子チップ21を実装しているリードフレームの台座22の厚さは0.15mmで、リードフレームの足23の厚さは0.50mmとしている。リードフレームの足23と周囲の金属部分との接触を防ぐためにリードフレームの足23と接触する樹脂の部分に線状の切り欠けを設け、リードフレームの足23の曲げを実施した際に樹脂の端部で折り曲げるためにリードフレームの足23が樹脂の内側に入り、金属キャップなどの周囲の金属部分に接触した際の短絡を防止することができる。リードフレームの台座22の裏面側は、樹脂が無くリードフレームの台座22が剥き出しの状態とした。

【0048】

以下に本発明における半導体磁気抵抗素子の作製方法を説明するが、この作製方法に限ったものではない。半導体磁気抵抗素子チップ21の作製は、半絶縁GaAs基板にInSb薄膜を形成したものをを用いている。素子作製手順は、通常のリソグラフィ技術を用いて、InSb薄膜を短冊型に形成する工程、短絡電極と引き回し電極作製工程、保護膜形成工程等を実施した。その後、通常のスリット加工を施して、半導体磁気抵抗素子チップ21の形状に切り分け、本発明の半導体磁気抵抗素子チップ21を完成させた。

【0049】

本実施例1においてA相/B相のピッチは、JIS規B1701-1円筒歯車インボリュート歯車 $p = 0.8$ の歯車ピッチに合わせて設計されている。

【0050】

半導体磁気抵抗素子チップ21のリードフレームの台座22への実装は、市販の自動ダイボンディング装置(カタログ上の実装位置精度： $\pm 30 \mu\text{m}$)を用いて行い、市販の自動ワイヤーボンディング装置を用いて半導体磁気抵抗素子チップ21の電極パッドとリードフレームの足23とを接続した。接続に用いたAuワイヤー24は、 $30 \mu\text{m}$ でワイヤーのループ高さは $90 \mu\text{m}$ であった。半導体磁気抵抗素子チップ21を実装したリードフレームの台座22を金型にセットして樹脂を注入して成型を完成させた。成型後、リードフレームのツリピンとタイバーをカットし、リードフレームと切り離れた後にフォーミング用金型を用いてリードフレームの足23を 90° に折り曲げて半導体磁気抵抗素子を完成させた。

【0051】

完成した半導体磁気抵抗素子の磁石挿入用穴26にSmCo系磁石を挿入し、裏面側をエポキシ樹脂にて封止した。さらに、図6及び図7に示した外部ケース38の突起41に半導体磁気抵抗素子のアジマス位置合わせ用溝27を、嵌合させ挿入して磁気センサモジ

ュールを完成させた。

【0052】

上記規格の歯車を回転させた状態で半導体磁気抵抗素子の出力特性を測定した。歯車と外部ケースのCAN表面との空隙は0.3mmとした(歯車と半導体磁気抵抗素子の感磁面との距離は0.6mmとしている)。半導体磁気抵抗素子に5Vの電圧を印加した状態の出力信号をデジタルオシロスコープで測定した結果、A相とB相の位相ずれは83.9°、A相とZ相との位相ずれは0.5°であった。

【0053】

A相とB相の位相ずれは、本来90°となるように設計されているが、歯車の曲率のため83.9°となっている。曲率の歯車を使用すれば位相差は90°となる。

10

【0054】

(比較例1)

図15に示すように樹脂モールドした半導体磁気抵抗素子8をプリント基板13上に半田付けし、さらにこのプリント基板13と端子ピン10を差込みハンダ付けにより形成した。SmCo系磁石を挿入した磁石ケースをプリント基板13の裏面側に取り付けて半導体磁気抵抗素子を完成させた。完成した半導体磁気抵抗素子に厚さ0.1mmのステンレス製CANを被せ、CANの裏面側をエポキシ樹脂で封止して半導体磁気抵抗素子を完成させた。

【0055】

従来技術を用いて作製した半導体磁気抵抗素子を実施例1と同様の歯車を用いて出力特性を測定した。歯車とCAN表面との空隙は0.3mmとした(歯車と半導体磁気抵抗素子の感磁面との距離は0.6mmとしている)。半導体磁気抵抗素子に5Vの電圧を印加した状態の出力信号をデジタルオシロスコープで測定した結果、A相とB相の位相ずれは83.8°、A相とZ相の位相ずれは5.2°であった。

20

【0056】

A相B相は単一チップ内で形成されているため位相のずれは見られないが、A相とZ相は別々の素子で構成され、かつ実装も別々に行なわれているために位相ずれが大きくなったといえる。

【0057】

(比較例2)

上述した実施例1の方法で作製した半導体磁気抵抗素子と比較例1の方法で作製した半導体磁気抵抗素子の各々30個の歯車回転検出測定を実施した結果から、A相とZ相との位相ずれを測定した結果を図8及び表1に示す。この表1には、本発明と従来技術により作製した半導体磁気抵抗素子各30個のA相-Z相間の位相差測定結果が示されている。

30

【0058】

【表1】

N=30	従来技術	本発明
A相-B相位相ずれ平均値[°]	-4.57	-0.12
A相-B相位相ずれ最大値[°]	-13.76	1.40
A相-B相位相ずれ標準偏差[°]	4.44	0.69

40

【実施例2】

【0059】

図9乃至図12は、本発明における半導体磁気抵抗素子の実施例2を示す図である。図9は、リードフレームの足に垂直方法の樹脂をリードに垂直になるように直線的にカットした形状とした半導体磁気抵抗素子の上面図、図10は、図9に示した半導体磁気抵抗素子の底面図、図11は、リードフレームの足に垂直方法の樹脂をリードに垂直になるよう

50

に直線的にカットした形状とした半導体磁気抵抗素子を上部斜め方向から見た斜視図、図 1 2 は、図 1 1 に示した半導体磁気抵抗素子を下部斜め方向から見た斜視図である。なお、実施例 1 と同じ機能を有する構成要素には同一に符号を付してある。

【0060】

半導体磁気抵抗素子チップ 2 1 の作製方法およびこの半導体磁気抵抗素子チップ 2 1 のリードフレームの台座 2 2 への実装は、実施例 1 と同様の方法を用いた。樹脂成型用の金型の形状を変えて、実施例 1 のように円形ではなく、リードフレームの足 2 3 に垂直方法の樹脂をリードに垂直になるように直線的にカットした形状とした。この形状によってリードフォーミングが容易になった。

【0061】

半導体磁気抵抗素子チップ 2 1 を実装しているリードフレームの台座 2 2 の厚さは 0 . 1 5 mm で、リードフレームの足 2 3 の厚さは 0 . 5 0 mm としている。

【0062】

本実施例における半導体磁気抵抗素子では、外部ケースを取り付ける際に外部ケースに形成した凸型の部位がアジマス位置合わせ用溝 2 7 に整合する形状をとることで、アジマズれなく実装ができる構造となっている。

【0063】

完成した半導体磁気抵抗素子の磁石挿入用穴 2 6 に S m C o 系磁石を挿入し、裏面側をエポキシ樹脂にて封止した。さらに、図 6 及び図 7 に示した外部ケース 3 8 の突起 4 1 に半導体磁気抵抗素子のアジマス位置合わせ用溝 2 7 を、嵌合させ挿入して磁気センサモジュールを完成させた。この際、図 1 1 に示した半円状アジマス位置合わせ用溝 2 7 の直径は 3 mm、図 7 に示した外部ケース 3 8 の突起 4 1 の直径は 2 . 9 mm とした。突起 4 1 は、嵌合手段の一例を示したに過ぎず、これに限定されるものではない。

【0064】

実施例 1 と同形状の歯車を回転させた状態で半導体磁気抵抗素子の出力特性を測定した。歯車と C A N 表面との空隙は 0 . 3 mm とした。半導体磁気抵抗素子に 5 V の電圧を印加した状態の出力信号をデジタルオシロスコープで測定した結果、A 相と B 相の位相ずれは 8 3 . 9 °、A 相と Z 相との位相ずれは 0 . 4 ° であり、実施例 1 と同様な結果を得た。

【実施例 3】

【0065】

図 1 3 は、本発明における半導体磁気抵抗素子の実施例 3 を示す図で、感磁面上の成形樹脂形状を段差を設けて 2 段とした場合の半導体磁気抵抗素子を示している。図中符号 4 4 は段差で、その他、実施例 2 と同じ機能を有する構成要素には同一に符号を付してある。

【0066】

実施例 2 と同様な方法を用いて半導体磁気抵抗素子を作製する工程において、モールド樹脂にて封止する際の金型を変更し、図 1 3 に示すように円形状パターンが 2 段になるように段差 4 4 を設けて半導体磁気抵抗素子を作製した。この段差構造は、C A N キャップの曲げ曲率の大きいキャップを被せる場合に有効で、キャップの曲率部分に円形状パターンのエッジが当たることによる空隙が発生することを防ぐことが可能になる。

【0067】

以上のように本発明では、半導体磁気抵抗素子の成形樹脂の外周部にアジマス位置合わせ用の溝又は窪み（あるいは突起）を有し、外部ケースに設けられた突起（あるいは溝又は窪み）と形状をあわせることで組み上げの際の実装ずれが無くなるため、磁気エンコーダーに応用した場合などは、A 相 / Z 相、B 相 / Z 相間の位相ずれを殆ど無くすることが可能となる。

【0068】

さらに、1 枚のリードフレーム上に 2 個以上の半導体磁気抵抗素子チップが実装されることとバイアス磁石を挿入するケースが半導体磁気抵抗素子を樹脂モールドする際に一体

10

20

30

40

50

成形されている構造であることから、各半導体磁気抵抗素子チップの実装の位置ずれも殆ど無く、さらに、バイアス磁石のケースも一体化されているため、半導体磁気抵抗素子チップの感磁部に、より均一に磁束が寄与することができ、A相、B相、Z相それぞれの出力振幅や中点電位を一定に保つことができる。

【0069】

さらに、リードフレームの足が折り曲げられた構造であり、かつ一体樹脂成形であることから、従来の磁気センサモジュールの作製方法と比較して大幅な部品点数削減と作製工数低減することができるようになり、磁気センサモジュールの作製の大幅コスト削減を実現することができる。また、従来の磁気センサモジュールよりも簡素な構造であり、アセンブリも容易であるため、不良素子の低減や、個々間の素子特性ばらつきを低減し、安定した磁気センサモジュールの供給を実現することができる。また、従来の半導体磁気抵抗素子よりもモールド樹脂も厚くすることが出来ることから、外部からの物理衝撃に対しても格段の耐久性を達成することが可能となり、産業上の利用価値は計り知れない。

10

【図面の簡単な説明】

【0070】

【図1】本発明の半導体磁気抵抗素子の実施形態（実施例1）を示す上面図である。

【図2】図1に示した半導体磁気抵抗素子の底面図である。

【図3】リードフレーム上に半導体磁気抵抗素子チップを実装し、ワイヤーボンディングを施した状態を示す斜視図である。

【図4】本発明の半導体磁気抵抗素子の上部斜め方向から見た斜視図である。

20

【図5】図4に示した本発明の半導体磁気抵抗素子を下部斜め方向から見た斜視図である。

【図6】本発明の半導体磁気抵抗素子を収納する外部ケースを前方から見たときの斜視図である。

【図7】図6に示した外部ケースを後方から見たときの斜視図である。

【図8】本発明と従来技術により作製した半導体磁気抵抗素子各30個のA相-Z相間の位相ずれ分布を示す図である。

【図9】本発明における半導体磁気抵抗素子の実施例2を示す図で、リードフレームの足に垂直方法の樹脂をリードに垂直になるように直線的にカットした形状とした半導体磁気抵抗素子の上面図である。

30

【図10】図9に示した半導体磁気抵抗素子の底面図である。

【図11】リードフレームの足に垂直方法の樹脂をリードに垂直になるように直線的にカットした形状とした半導体磁気抵抗素子を上部斜め方向から見た斜視図である。

【図12】図11に示した半導体磁気抵抗素子を下部斜め方向から見た斜視図である。

【図13】本発明における半導体磁気抵抗素子の実施例3を示す図である。

【図14】磁気エンコーダーに用いられる従来の半導体磁気抵抗素子の断面図である。

【図15】磁気エンコーダーに用いられる従来の他の半導体磁気抵抗素子の斜視図である。

【図16】半導体磁気抵抗素子を実装した際の実装位置ずれの状態を示した図である。

40

【符号の説明】

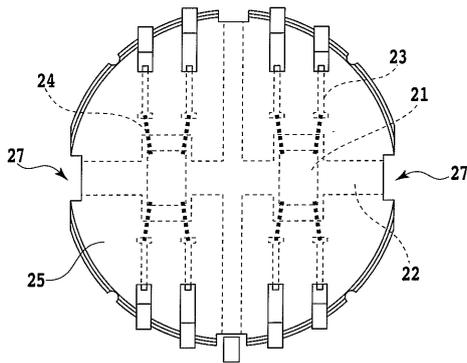
【0071】

- 1 半導体磁気抵抗素子チップ
- 2 リードフレームの台座
- 3 リードフレームの足
- 4 金ワイヤー
- 8 半導体磁気抵抗素子
- 9 バイアス磁石
- 10 出力ピン
- 11 磁石ケース
- 12 接続配線

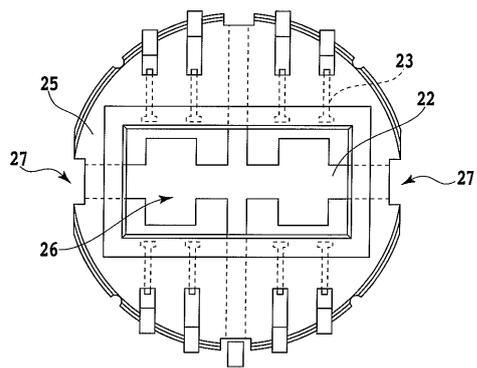
50

- 1 3 プリント基板
- 1 8 外部ケース
- 1 9 充填樹脂
- 2 1 磁気抵抗素子チップ
- 2 2 リードフレームの台座
- 2 3 リードフレームの足
- 2 4 金ワイヤー
- 2 5 封止樹脂
- 2 6 磁石挿入用穴
- 2 7 アジマス位置合わせ用溝
- 3 8 外部ケース
- 4 0 感磁面上金属部
- 4 1 突起
- 4 2 基材取付け用ネジ穴
- 4 3 磁気抵抗素子挿入穴
- 4 4 段差

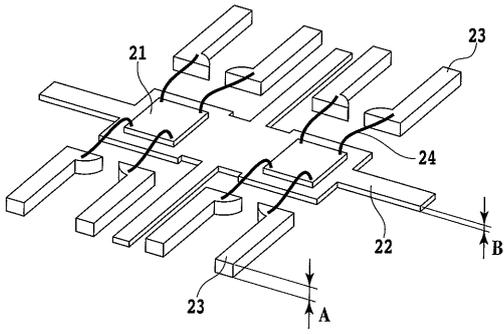
【 図 1 】



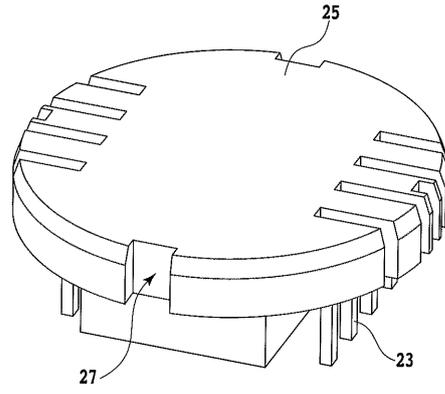
【 図 2 】



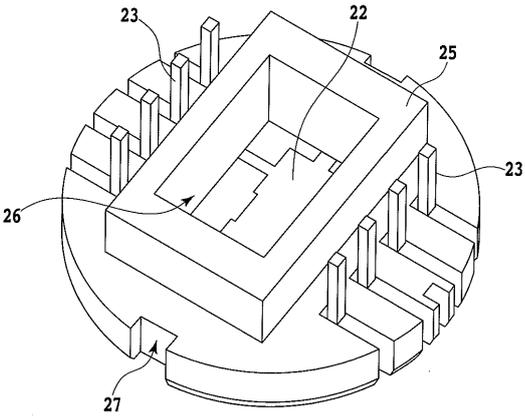
【 図 3 】



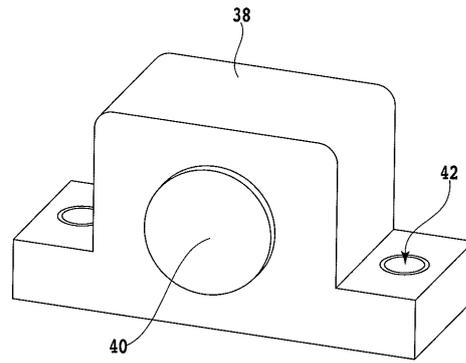
【 図 4 】



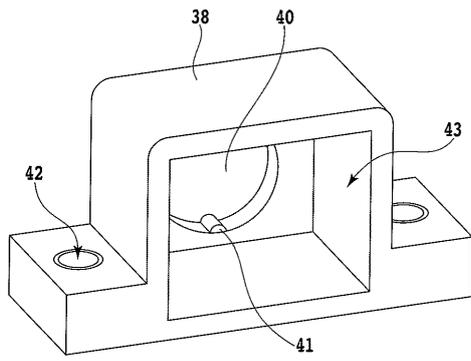
【 図 5 】



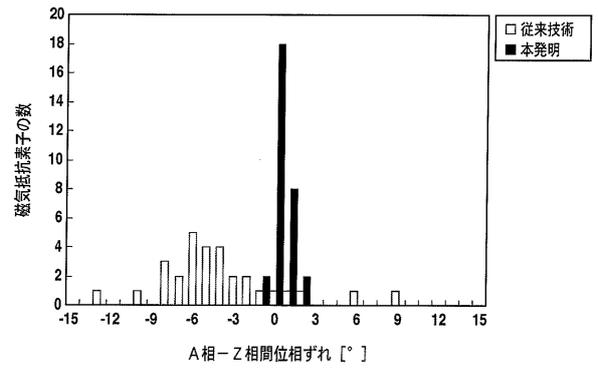
【 図 6 】



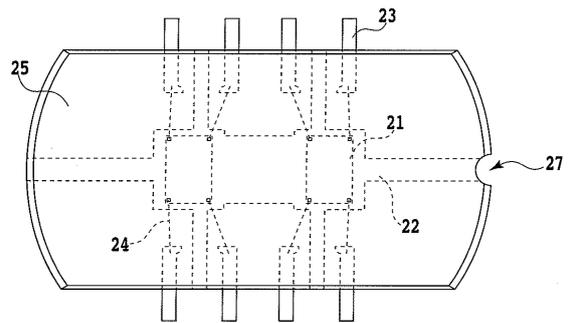
【 図 7 】



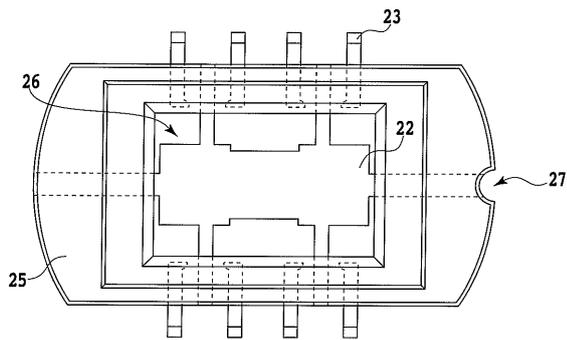
【 図 8 】



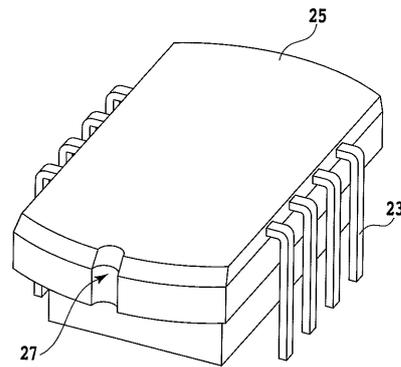
【 図 9 】



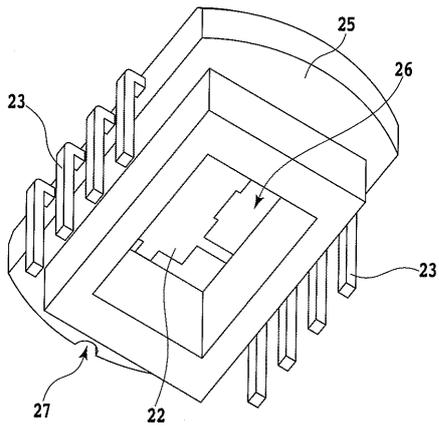
【 図 10 】



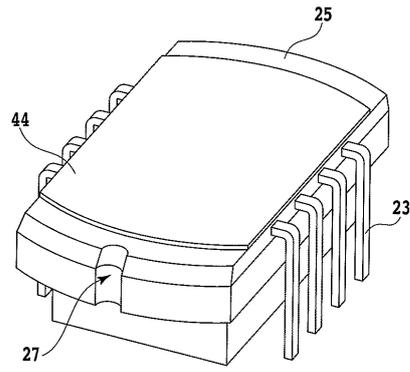
【 図 11 】



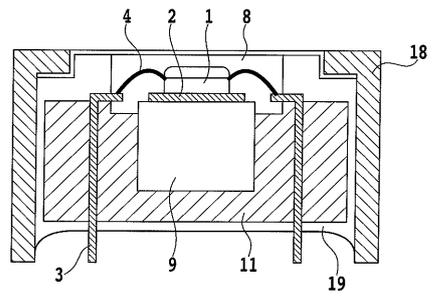
【 図 1 2 】



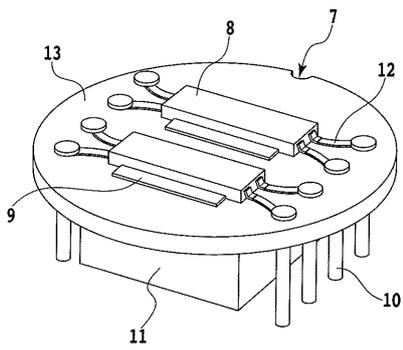
【 図 1 3 】



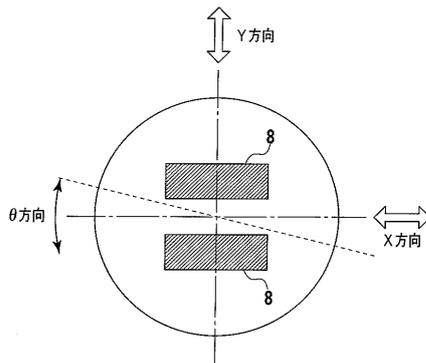
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 1 D 5/18 (2006.01) G 0 1 D 5/18 L

Fターム(参考) 4M109 AA01 BA01 CA21 DA02 DA07
5F092 AB01 AC04 BB04 BB46 FA05 FA08