



(12)发明专利申请

(10)申请公布号 CN 105759560 A

(43)申请公布日 2016.07.13

(21)申请号 201610317080.2

(22)申请日 2016.05.13

(71)申请人 武汉新芯集成电路制造有限公司

地址 430205 湖北省武汉市东湖开发区高  
新四路18号

(72)发明人 曹清晨

(74)专利代理机构 上海思微知识产权代理事务  
所(普通合伙) 31237

代理人 屈衡 李时云

(51)Int.Cl.

G03F 1/36(2012.01)

G03F 1/68(2012.01)

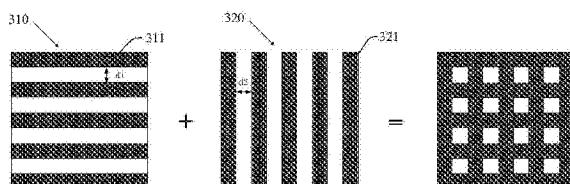
权利要求书2页 说明书6页 附图4页

(54)发明名称

组合光罩的版图结构及其形成方法、应用方  
法

(57)摘要

本发明提供了一种组合光罩的版图结构及  
其形成方法和应用方法,所述组合光罩的版图结  
构,包括第一版图和第二版图;所述第一版图具  
有间隔排列的平行的第一线条;所述第二版图具  
有间隔排列的与所述第一线条垂直的第二线条。  
采用本发明提供的组合光罩的版图结构,通过改  
变工艺流程,不仅可用于形成矩形孔还可用于形  
成矩形岛。并且,本发明所采用的组合光罩的版  
图结构的结构较为简单,具有较大的光刻工艺窗  
口,因此可满足制作高密集度的孔阵列或岛阵列  
所需的分辨率。



1. 一种组合光罩的版图结构,其特征在于:所述组合光罩的版图结构用于在半导体衬底上形成矩形孔或矩形岛,所述组合光罩的版图结构包括形成于第一光罩上的第一版图和形成于第二光罩上的第二版图,所述第一版图具有多个间隔排列且相互平行的第一线条,所述第二版图具有多个间隔排列且与所述第一线条垂直的第二线条。

2. 如权利要求1所述的组合光罩的版图结构,其特征在于:所述第一线条的间距与所述第二线条的间距相等。

3. 如权利要求1所述的组合光罩的版图结构,其特征在于:所述第一线条的间距与所述第二线条的间距不相等。

4. 一种形成如权利要求1所述的组合光罩的版图结构的方法,其特征在于,包括:

步骤S11,提供一初始光罩的版图;

步骤S12,将所述初始光罩的版图拆分为第一版图和第二版图,所述第一版图为具有间隔排列的平行的第一线条,所述第二版图为具有间隔排列的与所述第一线条垂直的第二线条;

步骤S13,对所述第一版图及第二版图进行光学邻近效应修正;

步骤S14,输出修正后的第一版图及第二版图,以形成组合光罩的版图结构。

5. 如权利要求4所述的方法,其特征在于:所述初始光罩的版图为亮区暗图形,所述暗图形为位于亮区上的矩形方块。

6. 如权利要求5所述的方法,其特征在于:步骤S11还包括:

对所述初始光罩的版图进行翻转,形成暗区亮图形的版图,所述亮图形为位于暗区上的矩形方块。

7. 如权利要求4所述的方法,其特征在于:所述初始光罩的版图为暗区亮图形,所述亮图形为位于暗区上的矩形方块。

8. 如权利要求4所述的方法,其特征在于:所述步骤S12之后、步骤S13之前还包括:

步骤S121,延长所述第一线条及第二线条的线端。

9. 如权利要求8所述的方法,其特征在于:所述第一线条及第二线条的线端均延长 $0.5\mu m$ 。

10. 一种应用如权利要求1所述的组合光罩的版图结构形成矩形孔的方法,其特征在于:包括,

步骤S21,提供一半导体衬底和一所述组合光罩的版图结构;

步骤S22,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

步骤S23,使用所述第二光罩于半导体衬底上进行第二道光刻工艺;

步骤S24,对所述半导体衬底进行蚀刻工艺,形成具有矩形孔的图形。

11. 如权利要求10所述的方法,其特征在于:所述第一版图中第一线条的间距等于所述第二版图中第二线条的间距,采用所述组合光罩的版图结构形成的孔为正方形。

12. 一种使用如权利要求1所述的组合光罩的版图结构形成矩形岛的方法,其特征在于:包括,

步骤S31,提供一半导体衬底和一所述组合光罩的版图结构;

步骤S32,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

步骤S33,对所述半导体衬底进行第一道蚀刻工艺,形成具有间隔排列的线条的图形;

步骤S34,使用所述第二光罩于半导体衬底上进行第二道光刻工艺；

步骤S35,对所述半导体衬底进行第二道蚀刻工艺,形成具有矩形岛的图形。

13.如权利要求12所述的方法,其特征在于:所述第一版图中第一线条的间距等于所述第二版图中第二线条的间距,采用所述组合光罩的版图结构形成的岛为正方形。

## 组合光罩的版图结构及其形成方法、应用方法

### 技术领域

[0001] 本发明涉及半导体制造技术领域,特别涉及一种组合光罩的版图结构及其形成方法,以及所述组合光罩于半导体制造中的应用方法。

### 背景技术

[0002] 集成电路制作技术是一个复杂的工艺,技术更新很快。表征集成电路制作技术的一个关键参数为最小特征尺寸,即关键尺寸(critical dimension CD),关键尺寸的大小从最初的 $125\mu m$ 发展到现在的 $0.13\mu m$ ,甚至更小,正是由于关键尺寸的减小才使得每个芯片上设置百万个器件成为可能。然而,另一方面也使得光刻工艺的窗口越来越小。

[0003] 例如,在制作孔(Hole)阵列或岛(Island)阵列时,通常采用传统光罩和单次曝光的方式形成。图1为用于形成孔(Hole)阵列或形成岛(Island)阵列的传统光罩的版图结构,其中,左侧为暗区亮图形的版图100A,右侧为亮区暗图形的版图100B。所述暗区亮图形的版图100A中,亮图形101A为于暗区102A上以阵列形式排列的矩形方块。所述亮区暗图形的版图100B中,暗图形101B为于亮区102B上以阵列形式排列的矩形方块。

[0004] 采用所述传统光罩配合单次曝光的形式,可用于制作排列稀疏的孔阵列或者岛阵列,但是对于需形成密集的孔阵列或密集的岛阵列时,单次曝光并不能满足密集图形所需要的分辨率。

[0005] 为了解决分辨率不足的问题,业界提出了采用双重图形的成形技术制作密集的孔阵列或密集的岛阵列的方法。图2为现有技术中形成孔阵列或形成岛阵列的组合光罩的版图结构。如图2所示,现有技术中的组合光罩的版图结构包括第一版图210和第二版图220,其中所述第一版图210中的图形与所述第二版图220中的图形以相互交错的形式进行排列。由于所述第一版图210及第二版图220中的图形排布较为稀疏,因此采用所述组合光罩的版图结构,并利用双重图形的成形技术,可增大光刻工艺窗口,满足图形分辨率的要求。

[0006] 通常设计版图中的孔或岛一般为正方形,而光刻后所得到的孔或岛会因为光学临近效应而缩小,并且形状变成小于或大于正方形内切圆的圆形。为尽量消除这种误差,一种有效的方法是光学临近效应修正(POC)方法,这种方法通常会考虑对正方形的每边进行等量的扩大修正,但是这样在光刻后得到的图形虽然更接近于原正方形,但是得到的图形却仍为圆形。

[0007] 虽然现有技术中的双重图形的成形技术可提高分辨率和增加光刻工艺的窗口,但是仍然无法完整的将设计版图中矩形孔或矩形岛复制于半导体衬底上,不能满足某些特殊的微影需求。因此,对如何改进双重图形的成形技术,以达到即可形成矩形孔或矩形岛,并且可还可以增加光刻工艺窗口的目的,还需做进一步研究。

### 发明内容

[0008] 本发明的目的在于提供一种组合光罩的版图结构及其形成方法,以及所述组合光罩的版图结构于半导体制造领域中的应用方法。采用所述组合光罩的版图结构进行光刻工

艺,可与半导体衬底上形成矩形孔或矩形岛,以解决现有技术中由于光学临近效应而无法得到如版图中设计的矩形孔或矩形岛的问题。

[0009] 为解决上述技术问题,本发明提供一种组合光罩的版图结构,其中所述组合光罩的版图结构用于在半导体衬底上形成矩形孔或矩形岛,所述组合光罩的版图结构包括形成于第一光罩上的第一版图和形成于第二光罩上的第二版图,所述第一版图具有多个间隔排列且相互平行的第一线条,所述第二版图具有多个间隔排列且与所述第一线条垂直的第二线条。

[0010] 可选的,所述第一线条的间距与所述第二线条的间距相等。

[0011] 可选的,所述第一线条的间距与所述第二线条的间距不相等。

[0012] 此外,根据以上所述的组合光罩的版图结构,本发明还提供了一种形成所述组合光罩的版图结构的方法,包括:

[0013] 步骤S11,提供一初始光罩的版图;

[0014] 步骤S12,将所述初始光罩的版图拆分为第一版图和第二版图,所述第一版图为具有间隔排列的平行的第一线条;所述第二版图为具有间隔排列的与所述第一线条垂直的第二线条;

[0015] 步骤S13,对所述第一版图及第二版图进行光学邻近效应修正;

[0016] 步骤S14,输出修正后第一版图及第二版图,以形成组合光罩的版图结构。

[0017] 可选的,初始光罩的版图为亮区暗图形,所述暗图形为位于亮区上的矩形方块。

[0018] 可选的,步骤S11还包括:对所述初始光罩的版图进行翻转,形成暗区亮图形的版图,所述亮图形为位于暗区上的矩形方块。

[0019] 可选的,初始光罩的版图为暗区亮图形,所述亮图形为位于暗区上的矩形方块。

[0020] 可选的,于步骤S12之后、步骤S13之前还包括:步骤S121:延长所述第一线条及第二线条的线端。

[0021] 可选的,第一线条及第二线条的线端均延长0.5μm。

[0022] 对于所述组合光罩的版图结构,本发明还提供了其于半导体制造领域中的应用方法。

[0023] 根据本发明的另一面,还提供一种使用所述组合光罩的版图结构形成矩形孔的方法,包括:

[0024] 步骤S21,提供一半导体衬底和一所述组合光罩的版图结构;

[0025] 步骤S22,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

[0026] 步骤S23,使用所述第二光罩于半导体衬底上进行第二道光刻工艺;

[0027] 步骤S24,对所述半导体衬底进行蚀刻工艺,形成具有矩形孔的图形。

[0028] 可选的,第一版图中第一线条的间距等于所述第二版图中第二线条的间距,采用所述组合光罩的版图结构形成的孔为正方形。

[0029] 根据本发明的又一面,还提供一种使用所述组合光罩的版图结构形成矩形岛的方法,包括:

[0030] 步骤S31,提供一半导体衬底和一所述组合光罩的版图结构;

[0031] 步骤S32,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

[0032] 步骤S33,对所述半导体衬底进行第一道蚀刻工艺,形成具有间隔排列的线条的图

形；

[0033] 步骤S34，使用所述第二光罩于半导体衬底上进行第二道光刻工艺；

[0034] 步骤S35，对所述半导体衬底进行第二道蚀刻工艺，形成具有矩形岛的图形。

[0035] 可选的，第一版图中第一线条的间距等于所述第二版图中第二线条的间距，采用所述组合光罩的版图结构形成的岛为正方形。

[0036] 与现有技术相比，本发明提供的组合光罩的版图结构及其形成方法，以及其于半导体制造领域中的应用，具有如下有益效果：

[0037] 1、本发明中的组合光罩的版图结构由第一版图及第二版图组成，其中第一版图及第二版图中的图形均为间隔排列的线条，因此在形成孔或岛的光刻工艺中不存在拐角，从而可避免由于光学临近效应的影响而产生拐角变圆的问题，进而可于半导体衬底上制备出矩形孔或矩形岛，以解决现有技术中由于光学临近效应而导致得到的孔或岛的图形失真的问题。

[0038] 2、本发明提供的组合光罩的版图结构由第一版图及第二版图组成，其中第一版图及第二版图中的图形均为间隔排列的线条，其结构更为简单，因此在需制作密集排布的孔阵列或岛阵列时，通过采用本发明提供的组合光罩的版图结构，以及利用双重图形的成形技术，增加了光刻工艺的窗口，从而可满足制作密集孔阵列或岛阵列所需的分辨率。

[0039] 3、在制作孔阵列和岛阵列时，首先根据本发明中组合光罩的版图结构制作出第一光罩及第二光罩，其次只需通过改变工艺流程，即可使用所述第一光罩及第二光罩形成孔阵列，也可用于形成岛阵列。

## 附图说明

[0040] 图1为形成孔阵列或形成岛阵列的传统光罩的版图；

[0041] 图2为现有技术中形成孔阵列或形成岛阵列的组合光罩的版图结构；

[0042] 图3为本发明一实施例的组合光罩的版图结构；

[0043] 图4为本发明一实施例的组合光罩的版图结构的形成方法的流程示意图；

[0044] 图5为本发明一实施例的组合光罩的版图结构的形成方法的示意图；

[0045] 图6a-6c为本发明一实施例中于半导体衬底上形成矩形孔的步骤示意图；

[0046] 图7a-7d为本发明一实施例中于半导体衬底上形成矩形岛的步骤示意图。

## 具体实施方式

[0047] 以下结合附图和具体实施例对本发明提出的一种组合光罩的版图结构及其形成方法，以及所述组合光罩于半导体制造中的应用，作进一步详细说明。根据下面说明和权利要求书，本发明的优点和特征将更清楚。需说明的是，附图均采用非常简化的形式且均使用非精准的比例，仅用以方便、明晰地辅助说明本发明实施例的目的。

[0048] 本发明提供一种组合光罩的版图结构，采用所述组合光罩的版图结构，即使在光学邻近效应的影响下，也可于半导体衬底上形成矩形孔或矩形岛；同时在制作密集的孔阵列或岛阵列时，采用本发明提供的组合光罩并结合双重曝光工艺，即可满足密集图形所需的分辨率。

[0049] 图3为本发明一实施例的组合光罩的版图结构，如图3所示，所述组合光罩的版图

结构,包括第一版图310和第二版图320,其中所述第一版图310中具有间隔排列的平行的第一线条311,所述第二版图320中具有间隔排列并与所述第一线条311垂直的第二线条321。

[0050] 所述第一版图310与所述第二版图320形成组合光罩的版图结构,采用所述组合光罩的版图结构可于半导体衬底上制备出矩形孔或矩形岛。从而可解决现有技术中,在进行光刻工艺时由于光学临近效应的影响,而导致形成的孔或岛的图形失真的问题。

[0051] 另外,由于所述第一版图310和第二版图320中的图形均只有间隔排列的线条,相对于传统的光罩而言,其图形结构更为简单。因此,在制备高密集度的孔阵列或高密集度的岛阵列时,采用本发明提供的组合光罩的版图结构,以及利用双重图形的成形技术,从而于光刻工艺中具有更大的工艺窗口。

[0052] 当所述间隔排列的第一线条310之间的距离d1(第一线条310的间距)与所述间隔排列的第二线条320之间的距离d2(第二线条320的间距)相等时,则使用所述组合光罩的版图结构形成的孔或岛的形状为正方形。当所述间隔排列的第一线条310之间的距离d1(第一线条310的间距)与所述间隔排列的第二线条320之间的距离d2(第二线条320的间距)不相等时,则采用所述组合光罩的版图结构形成的孔或岛的形状为长方形。

[0053] 另外,本发明还提供一种所述组合光罩的版图结构的形成方法,图4为本发明一实施例的组合光罩的版图结构的形成方法的流程示意图,图5为本发明一实施例的组合光罩的版图结构的形成方法的示意图,以下结合图4及图5对本发明中的组合光罩的版图结构的形成方法进行详细说明。

[0054] 首先,执行步骤S11,提供一初始光罩的版图,所述初始光罩的版图用于在半导体衬底上形成孔(Hole)或形成岛(Island)。参考图5所示,本实施例中,所述初始光罩的版图400为暗区亮图形。

[0055] 优选的,在该步骤S11中,还包括判断所述初始光罩的版图是否需进行亮区暗图形与暗区亮图形的翻转。具体的,若所述初始光罩的版图为暗区亮图形,所述亮图形为位于暗区的矩形方块,如图1所示的传统光罩的版图100A,则可不需进行翻转;若所述初始光罩的版图为亮区暗图形,所述暗图形为位于亮区上的矩形方块,如图1所示的传统光罩的版图100B,则可进行翻转形成暗区亮图形。在对版图进行翻转后,以便于后续对版图的编辑。

[0056] 接着,执行步骤S12,将所述初始光罩的版图拆分为第一版图和第二版图。如图5所示,将所述初始光罩的版图400拆分为第一版图410和第二版图420,其中所述第一版图410中具有间隔排列的平行的第一线条411;所述第二版图420具有间隔排列的与所述第一线条411垂直的第二线条421。

[0057] 继续参考图4所示,于步骤S12之后还可以包括步骤121,即延长所述第一线条411及第二线条421的线端。由于在光刻工艺过程中,受到光学临近效应的影响,则可能导致线端部分缩短,并使所述线端呈圆弧状的现象,因此为避免由于线端的缩短及变形,而导致于边缘位置所形成的孔或岛的形状出现异常,则可适当延长所述第一线条411及第二线条421的线端。具体的,所述第一线条411及第二线条421的线端可均延长0.5um。

[0058] 接着,执行步骤S13,对所述第一版图410和第二版图420进行光学邻近效应修正。

[0059] 最后,执行步骤S14,输出修正后的第一版图410及第二版图420,即组合光罩的版图结构。

[0060] 根据所述组合光罩的版图结构,本发明还提供了其于半导体制造领域中的应用方

法,具体包括提供一种利用所述组合光罩的版图结构形成矩形孔的方法,以及一种利用所述组合光罩的版图结构形成矩形岛的方法。

[0061] 图6a至图6c为本发明一实施例中于半导体衬底上形成矩形孔的步骤示意图,如图6a~6c所示,一种利用所述组合光罩的版图结构形成矩形孔的方法,具体包括:

[0062] 步骤S21,提供一半导体衬底以及一组合光罩的版图结构,所述组合光罩的版图结构包括第一版图和第二版图;

[0063] 步骤S22,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

[0064] 步骤S23,使用所述第二光罩于半导体衬底上进行第二道光刻工艺;

[0065] 步骤S24,对所述半导体衬底进行蚀刻,形成具有矩形孔的图形。

[0066] 具体如图6a所示,在步骤S22中,于半导体衬底11上旋涂光刻胶后,采用所述第一光罩进行第一道光刻工艺后,形成具有间隔排列的条状结构的图形化的光刻胶12。

[0067] 具体如图6b所示,在步骤S23中,于第一道光刻工艺后,在所述衬底上再次旋涂光刻胶,并采用第二光罩进行第二道光刻工艺,于两次光刻工艺后,保留于半导体衬底11上的图形化的光刻胶12形成具有矩形凹槽的结构,其中所述矩形凹槽的区域未覆盖有光刻胶,即半导体衬底11裸露出的区域。

[0068] 具体如图6c所示,在步骤S24中,于第二道光刻工艺后对所述半导体衬底11进行蚀刻,形成具有矩形孔13的图形,即其中未覆盖有光刻胶12的衬底区域被蚀刻掉,形成矩形孔13。

[0069] 由于所述第一版图及第二版图中的图形均为线条,因此在形成孔的光刻工艺中不存在拐角,从而可避免由于光学临近效应的影响而产生拐角变圆的问题,进而可于半导体衬底11上形成矩形孔。

[0070] 其中,当所述第一版图中第一线条的间距等于所述第二版图中第二线条的间距时,则采用所述组合光罩的版图结构可形成正方形的孔;当所述第一版图中第一线条的间距与所述第二版图中第二线条的间距不相等时,则采用所述组合光罩的版图结构可形成长方形的孔。

[0071] 此外,通过改变工艺流程,不仅可采用所述组合光罩的版图结构制作具有矩形孔的图形,还可用于制作具有矩形岛的图形。图7a至图7d为本发明一实施例中于半导体衬底上形成矩形岛的步骤示意图,如图7a至图7d所示,一种利用所述组合光罩的版图结构形成矩形岛的方法,具体包括:

[0072] 步骤S31,提供一半导体衬底及一所述组合光罩的版图结构;

[0073] 步骤S32,使用所述第一光罩于半导体衬底上进行第一道光刻工艺;

[0074] 步骤S33,对所述半导体衬底进行第一道蚀刻,形成具有间隔排列的条状结构;

[0075] 步骤S34,使用所述第二光罩于半导体衬底上进行第二道光刻工艺;

[0076] 步骤S35,对所述半导体衬底进行第二道蚀刻,形成具有矩形岛的图形。

[0077] 具体如图7a所示,在步骤S32中,于半导体衬底21上旋涂光刻胶,采用所述第一光罩进行第一道光刻工艺后,形成具有间隔排列的条状结构的图形化的光刻胶22。

[0078] 具体如图7b所示,在步骤S33中,于第一道光刻工艺完成后,对所述半导体衬底21进行第一道蚀刻,其中未覆盖有光刻胶22的区域被蚀刻,形成间隔排列的条状凹槽23。

[0079] 具体如图7c所示,在步骤S34中,于所述半导体衬底21上再次旋涂光刻胶,并进行

第二道光刻工艺形成图形化的光刻胶22，所述图形化的光刻胶22为垂直于条状凹槽23的间隔排列的条状结构。

[0080] 具体如图7d所示，在步骤S35中，对半导体衬底21进行第二道蚀刻后，覆盖有光刻胶22的衬底区域未被蚀刻，进而形成矩形岛24。

[0081] 与形成孔的原理类似，采用所述组合光罩的版图结构，即使存在有光学邻近效应的影响，仍可以于半导体衬底上形成矩形岛。

[0082] 其中，当所述第一版图中第一线条的间距等于所述第二版图中第二线条的间距时，则采用所述组合光罩的版图结构可形成正方形的岛；当所述第一版图中第一线条的间距与所述第二版图中第二线条的间距不相等时，则采用所述组合光罩的版图结构长方形的岛。

[0083] 根据本发明提供的组合光罩的版图结构在制作密集排布的矩形孔的阵列或矩形岛的阵列时，由于采用结构较为简单的组合光罩的版图结构，并利用双重图形的成形技术，不仅增加了光刻工艺的窗口，并且即使在光学邻近效应的影响下，也可于半导体衬底上形成的矩形孔或矩形岛。

[0084] 并且，在需形成孔阵列和岛阵列时，根据本发明中组合光罩的版图结构制作出的第一光罩及第二光罩，只需通过改变工艺流程，即可实现所述第一光罩及第二光罩不仅可用于形成矩形孔的阵列，也可用于形成矩形岛的阵列。

[0085] 本说明书中各个实施例采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似部分互相参见即可。对于实施例公开的系统而言，由于与实施例公开的方法相对应，所以描述的比较简单，相关之处参见方法部分说明即可。

[0086] 上述描述仅是对本发明较佳实施例的描述，并非对本发明范围的任何限定，本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰，均属于权利要求书的保护范围。

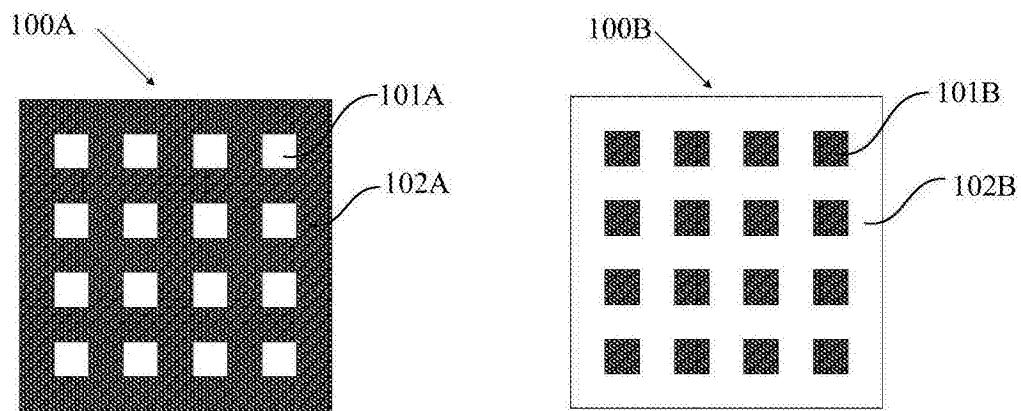


图1

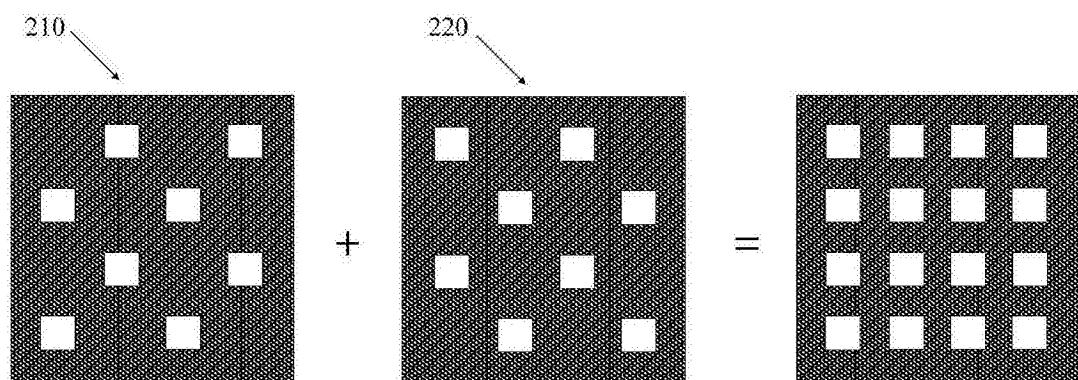


图2

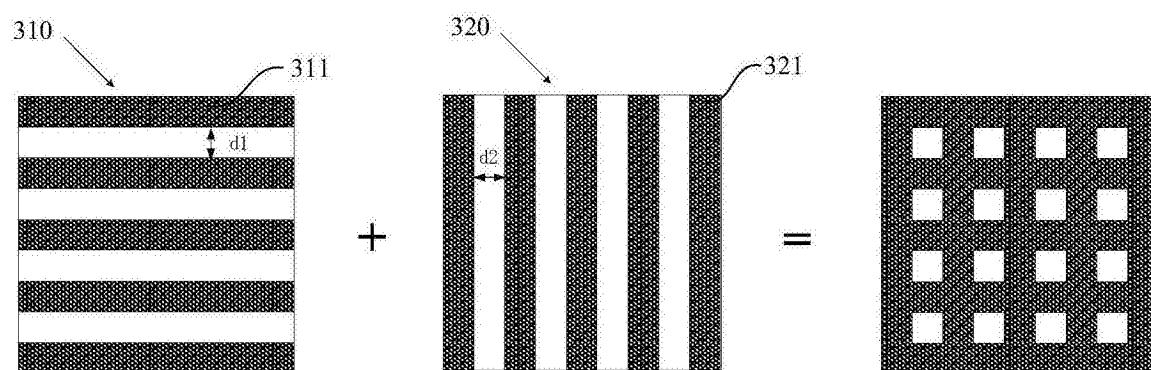


图3

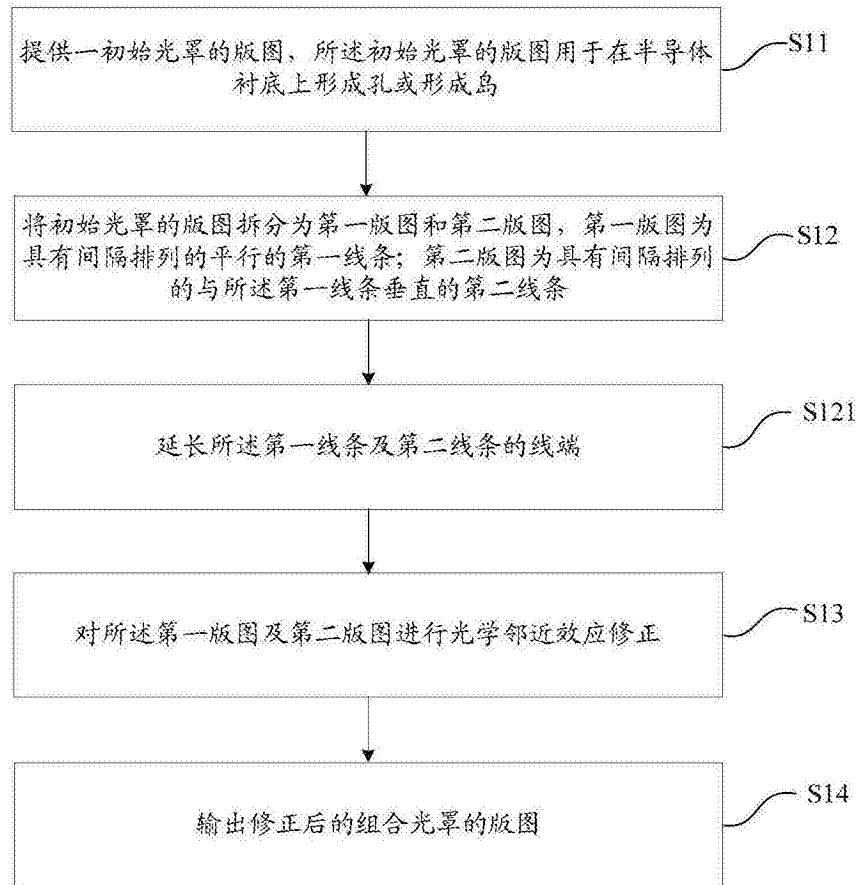


图4

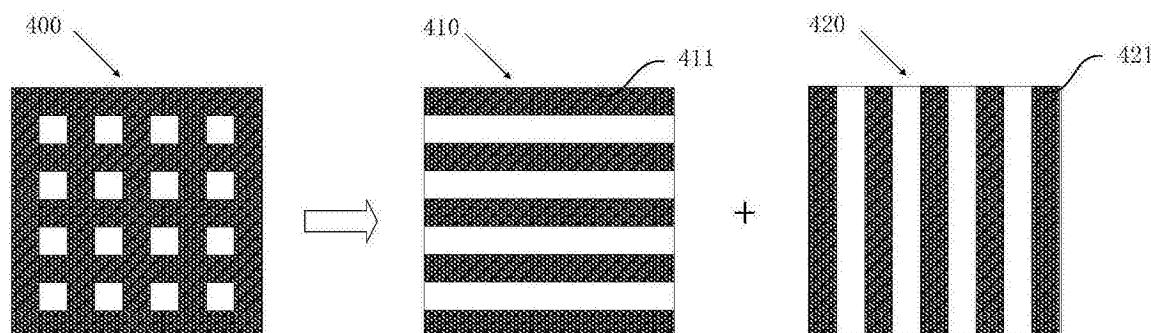


图5

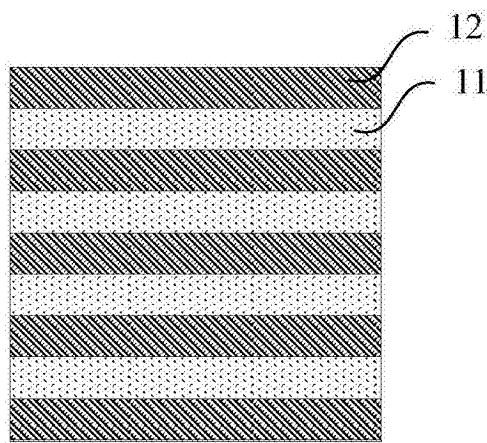


图6a

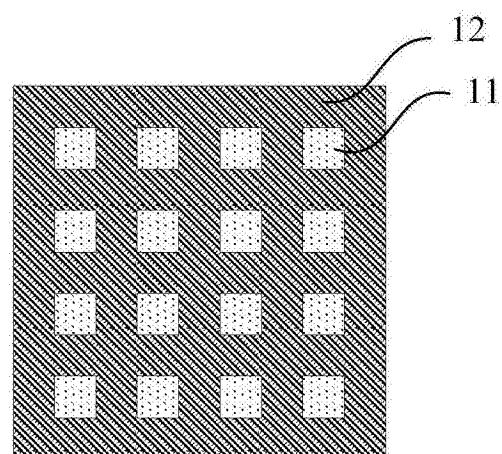


图6b

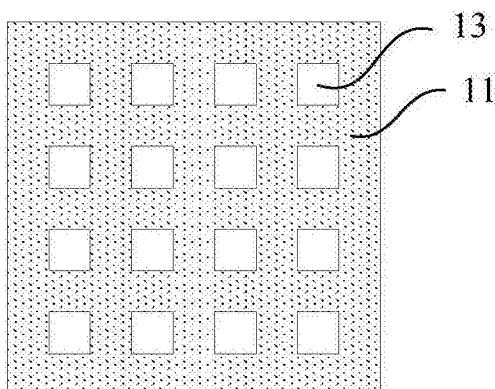


图6c

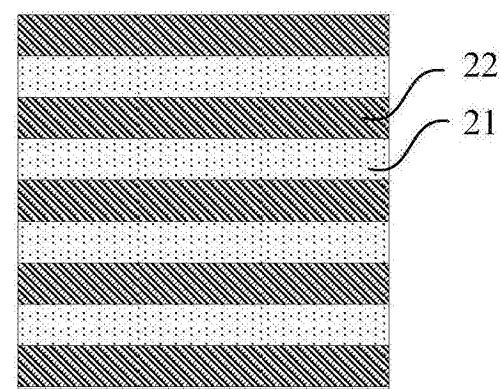


图7a

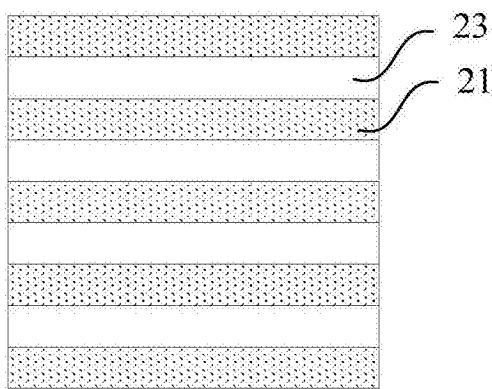


图7b

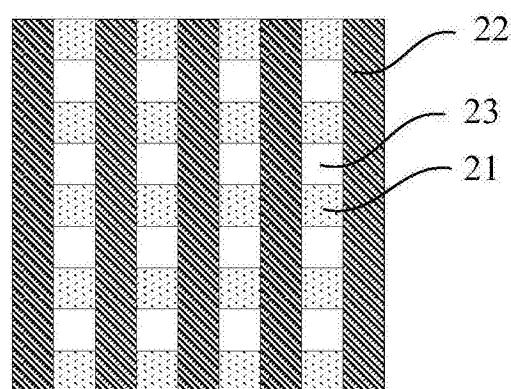


图7c

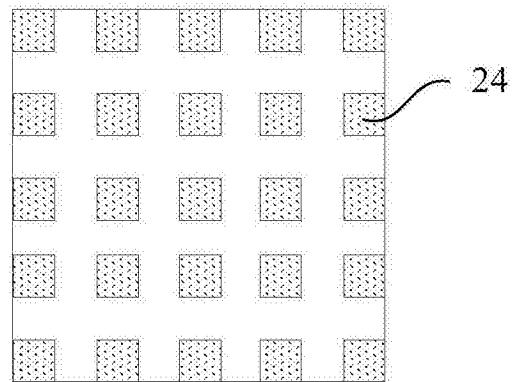


图7d