

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7493311号
(P7493311)

(45)発行日 令和6年5月31日(2024.5.31)

(24)登録日 令和6年5月23日(2024.5.23)

(51)国際特許分類	F I
G 0 6 F 13/36 (2006.01)	G 0 6 F 13/36 5 3 0 B
G 0 6 F 12/06 (2006.01)	G 0 6 F 12/06 5 5 0 A
G 0 6 F 13/16 (2006.01)	G 0 6 F 13/16 5 2 0 B
G 0 6 F 13/42 (2006.01)	G 0 6 F 13/42 3 2 0 Z

請求項の数 9 (全15頁)

(21)出願番号	特願2019-113919(P2019-113919)	(73)特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	令和1年6月19日(2019.6.19)	(74)代理人	110003281 弁理士法人大塚国際特許事務所
(65)公開番号	特開2021-2080(P2021-2080A)	(72)発明者	白石 大介 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(43)公開日	令和3年1月7日(2021.1.7)	(72)発明者	落合 渉 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
審査請求日	令和4年6月10日(2022.6.10)	審査官	田名網 忠雄

最終頁に続く

(54)【発明の名称】 バスシステムおよびその制御方法

(57)【特許請求の範囲】

【請求項1】

マスタと、第1のスレーブと、第2のスレーブと、前記マスタと前記第1のスレーブと前記第2のスレーブとを接続するバスと、を含むバスシステムであって、

前記マスタは、前記第1のスレーブに対して第1のリクエストを発行した後、前記第1のリクエストに対するレスポンスを受信する前に、前記第2のスレーブに対して第2のリクエストを発行可能に構成されており、

前記バスは、

前記第2のリクエストを受信したとき該第2のリクエストの前記第2のスレーブへの転送を許可するか否かを判定する判定手段と、

前記判定手段により前記転送を許可しないと判定されている間、前記第2のリクエストの前記第2のスレーブへの転送を保留する保留手段と、

を有し、

前記判定手段は、前記第1のリクエストに対する第1のレスポンスの返信の予測タイミングと前記第2のリクエストに対する第2のレスポンスの返信の予測タイミングとの比較に基づき、前記転送を許可するか否かを判定する

ことを特徴とするバスシステム。

【請求項2】

前記第1のスレーブは、前記第1のリクエストに対する第1のレスポンスの返信タイミングが確定したとき、該確定した旨を示す確定情報を前記判定手段に送信するよう構成さ

れており、

前記判定手段は、前記第 1 のスレーブから前記確定情報を受信した場合、所与の情報に基づいて、前記第 1 のレスポンスの返信の予測タイミングと前記第 2 のリクエストに対する第 2 のレスポンスの返信の予測タイミングとを算出し、前記第 2 のレスポンスの返信の予測タイミングが前記第 1 のレスポンスの返信の予測タイミングの後になることが保証される場合、前記転送を許可する

ことを特徴とする請求項 1 に記載のバスシステム。

【請求項 3】

前記所与の情報は、

前記第 1 のスレーブが前記確定情報を送信してから前記第 1 のレスポンスを返信するまでのレイテンシに関する第 1 の情報と、

前記判定手段により前記転送が許可されてから前記第 2 のスレーブが前記第 2 のレスポンスを返信するまでのレイテンシに関する第 2 の情報と、
を含む

ことを特徴とする請求項 2 に記載のバスシステム。

【請求項 4】

前記バスは、

前記第 1 の情報を記憶する第 1 の記憶手段と、

前記第 2 の情報を記憶する第 2 の記憶手段と、

を有する

ことを特徴とする請求項 3 に記載のバスシステム。

【請求項 5】

前記第 1 のスレーブは、前記第 1 のスレーブが前記第 1 のリクエストに対する処理を開始してから前記第 1 のレスポンスを返信するまでのレイテンシに関する第 3 の情報と、前記処理に関するタイミング制約に関する第 4 の情報と、に基づいて前記第 1 の情報を決定し、該第 1 の情報を前記確定情報に含めて前記バスに送信するよう構成され、

前記バスは、前記第 2 の情報を記憶する記憶手段を有する、

ことを特徴とする請求項 3 に記載のバスシステム。

【請求項 6】

前記第 1 のスレーブは、前記第 1 のリクエストに対する第 1 のレスポンスの返信タイミングが前記第 2 のリクエストに対する第 2 のレスポンスの返信の予測タイミングより前になることが確定したとき、該確定した旨を示す確定情報を前記判定手段に送信するよう構成されており、

前記判定手段は、前記第 1 のスレーブから前記確定情報を受信した場合、前記転送を許可する

ことを特徴とする請求項 1 に記載のバスシステム。

【請求項 7】

前記判定手段は、前記第 2 のリクエストに対するレスポンスの返信の予測タイミングが前記第 1 のリクエストに対するレスポンスの返信の予測タイミングの後になることを保証する必要がない場合、転送を許可する

ことを特徴とする請求項 1 に記載のバスシステム。

【請求項 8】

前記第 1 のスレーブおよび前記第 2 のスレーブは D R A M コントローラであり、

前記第 1 のリクエスト及び前記第 2 のリクエストは、両方が D R A M からのデータのリードであるか、又は、両方が D R A M に対するデータのライトである

ことを特徴とする請求項 1 乃至 3 及び 6 の何れか 1 項に記載のバスシステム。

【請求項 9】

マスタと、第 1 のスレーブと、第 2 のスレーブと、前記マスタと前記第 1 のスレーブと前記第 2 のスレーブとを接続するバスと、を含むバスシステムの制御方法であって、

前記マスタは、前記第 1 のスレーブに対して第 1 のリクエストを発行した後、前記第 1

10

20

30

40

50

のリクエストに対するレスポンスを受信する前に、前記第2のスレーブに対して第2のリクエストを発行可能に構成されており、

前記バスが、前記第2のリクエストを受信したとき該第2のリクエストの前記第2のスレーブへの転送を許可するか否かを判定する判定工程と、

前記バスが、前記判定工程により前記転送を許可しないと判定されている間、前記第2のリクエストの前記第2のスレーブへの転送を保留する保留工程と、
を含み、

前記判定工程では、前記第1のリクエストに対する第1のレスポンスの返信の予測タイミングと前記第2のリクエストに対する第2のレスポンスの返信の予測タイミングとの比較に基づき、前記転送を許可するか否かを判定することを特徴とする制御方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、バス制御に関し、特に、マスタによる複数スレーブへの並列アクセスを許容したバスにおける各スレーブからのレスポンスを制御する技術に関するものである。

【背景技術】

【0002】

近年、バスシステムにおいては、データ転送を要求するリクエストと実際のデータ転送であるレスポンスを独立して制御するスプリットトランザクションが導入されている。スプリットトランザクションでは、マスタは複数のスレーブに対して並列にリクエストを発行することが可能になり、データの転送効率を向上させることができる。一方、リクエストを受け取った複数のスレーブは独立して動作しているため、各スレーブがマスタにレスポンスを返すタイミングは異なる。そのため、マスタがリクエストの発行順序と同じ順序（インオーダ）でレスポンスが返されることを想定する場合であっても、リクエストの発行順序とは異なる順序でレスポンスが返されるおそれがある。

20

【0003】

そこで、レスポンスの順序保証を行うべく、マスタが先行して発行したリクエストに対するレスポンスがスレーブから返されるまで異なるスレーブへのリクエスト発行を保留するバスがある。ただし、先行するリクエストに対するレスポンスがスレーブから返されるまで次のリクエスト発行を保留するため、データの転送効率が低下してしまうことになる。また、特許文献1では、バッファを有し、スレーブから返されたレスポンスを期待する順序に並び替えるバスシステムが提案されている。

30

【先行技術文献】

【特許文献】

【0004】

【文献】特開2012-73851号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上述の特許文献1に記載の技術では、バッファを利用してスレーブからのレスポンスを期待する順序に並び替えることで順序保証をする。しかしながら、近年のマスタは一度のリクエストで大量のデータ転送を要求することが多いため、バッファによりバスの回路規模が大幅に増加してしまうことになる。

40

【0006】

本発明は、このような問題に鑑みてなされたものであり、複数のリクエストに対するレスポンスの順序を保証可能とするバス制御技術を提供することを目的としている。

【課題を解決するための手段】

【0007】

上述の問題点を解決するため、本発明に係るバスシステムは以下の構成を備える。すな

50

わち、マスタと、第1のスレーブと、第2のスレーブと、前記マスタと前記第1のスレーブと前記第2のスレーブとを接続するバスと、を含むバスシステムであって、

前記マスタは、前記第1のスレーブに対して第1のリクエストを発行した後、前記第1のリクエストに対するレスポンスを受信する前に、前記第2のスレーブに対して第2のリクエストを発行可能に構成されており、

前記バスは、

前記第2のリクエストを受信したとき該第2のリクエストの前記第2のスレーブへの転送を許可するか否かを判定する判定手段と、

前記判定手段により前記転送を許可しないと判定されている間、前記第2のリクエストの前記第2のスレーブへの転送を保留する保留手段と、

10

を有し、
前記判定手段は、前記第1のリクエストに対する第1のレスポンスの返信の予測タイミングと前記第2のリクエストに対する第2のレスポンスの返信の予測タイミングとの比較に基づき、前記転送を許可するか否かを判定する。

【発明の効果】

【0008】

本発明によれば、複数のリクエストに対するレスポンスの順序を保証可能とするバス制御技術を提供することができる。

【図面の簡単な説明】

【0009】

20

【図1】第1実施形態に係るバスシステムの全体構成を示す図である。

【図2】保留判定部の構成を示す図である。

【図3】リクエスト保留判定アルゴリズムのフローチャートである。

【図4】スレーブの構成を示す図である。

【図5】バスシステムの挙動を示す波形図である。

【図6】第2実施形態におけるスレーブの構成を示す図である。

【図7】第2実施形態における保留判定部の構成を示す図である。

【発明を実施するための形態】

【0010】

以下、添付図面を参照して実施形態を詳しく説明する。尚、以下の実施形態は特許請求の範囲に係る発明を限定するものではありません。実施形態には複数の特徴が記載されているが、これらの複数の特徴の全てが発明に必須のものとは限らず、また、複数の特徴は任意に組み合わせられてもよい。さらに、添付図面においては、同一若しくは同様の構成に同一の参照番号を付し、重複した説明は省略する。

30

【0011】

(第1実施形態)

本発明に係るバスシステムの第1実施形態として、DRAMにアクセスするためのバスシステムを例に挙げて以下に説明する。

【0012】

<システム構成>

40

図1は、第1実施形態に係るバスシステム100の全体構成を示す図である。バスシステム100では、マスタ110、スレーブ(A)120、スレーブ(B)130がバス140を介して接続されている。

【0013】

スレーブ(A)120とスレーブ(B)130はDRAMコントローラであり、それぞれDRAM(A)121とDRAM(B)131へのアクセスを制御する。なお、ここでは、スレーブ(A)120とスレーブ(B)130はDRAMコントローラとしているが、マスタ110からのリクエストを処理してレスポンスを返すスレーブであればDRAMコントローラに限らない。

【0014】

50

マスタ110は、リクエストをバス140に発行する。バスシステム100では、複数スレーブへの同時（並列）アクセスが許容されている。すなわち、マスタ110は、スレーブ(A)120に対してリクエストを発行した後、当該リクエストに対するレスポンスを受信する前に、スレーブ(B)130に対してリクエストを発行可能に構成されている。リクエストには、「アドレス情報」「Dir」「転送識別子」が含まれる。ここで、Dirは、リクエストがリードかライトかを示すアクセス種別情報である。マスタ110は、同じDirかつ同じ転送識別子を持つ複数のリクエストに対する複数のレスポンスについては、当該複数のリクエストを発行した順序で返されることを期待する。それ以外のリクエストに対するレスポンスは順不同で返されてもよい。

【0015】

バス140は、マスタ110から受信したリクエストをリクエストに含まれるアドレス情報に基づいてスレーブ(A)120またはスレーブ(B)130に転送する。スレーブ(A)120とスレーブ(B)130は、バス140から受信したリクエストからDRAMコマンドを生成し、接続されたDRAM(A)121、DRAM(B)131にアクセスする。また、スレーブ(A)120とスレーブ(B)130は、リクエストの処理が完了するとレスポンスをバス140に送信し、バス140は受信したレスポンスをマスタ110に転送する。

【0016】

バス140は、アクセス管理部141、保留判定部142、保留制御部143を含んでいる。

【0017】

アクセス管理部141は、マスタ110からリクエストを受信すると、受信したリクエストに含まれるアドレス情報から宛先スレーブをデコードし、リクエストを宛先スレーブ毎に振り分けて保留制御部143に転送する。また、アクセス管理部141は、リクエストに関する情報（リクエスト情報）を保留判定部142に通知する。ここで、リクエスト情報は、デコードした宛先スレーブ、転送識別子、Dirを含む。

【0018】

また、アクセス管理部141は、スレーブ(A)120とスレーブ(B)130からレスポンスを受信すると、受信したレスポンスをマスタ110に転送する。レスポンスには対応するリクエストと同じ転送識別子が付与されており、アクセス管理部141はレスポンスに関する情報（レスポンス情報）を保留判定部142に通知する。ここで、リクエスト情報は、転送識別子、Dirを含む。

【0019】

保留判定部142は、リクエスト情報、レスポンス情報、スレーブから通知される確定情報に基づいて、アクセス管理部141が受信したリクエストのスレーブへの転送を保留するか否かを判定する。この結果は、保留判定結果として保留制御部143に通知される。保留判定部142の詳細については、図2及び図3を参照して後述する。

【0020】

保留制御部143は、保留判定部142からリクエストの転送を保留することが通知されると、アクセス管理部141から受信したリクエストの宛先スレーブへの転送を保留する。保留判定部142から保留しないことが通知されると、アクセス管理部141から受信したリクエストを宛先スレーブへ転送する。

【0021】

スレーブ(A)120は、保留判定部142に通知されることになる確定情報を生成する確定情報生成部122を含む。確定情報生成部122は、スレーブ(A)120が受信したリクエストに対するレスポンスを返すまでの時間が確定したタイミングで、確定情報を保留判定部142に送信する。確定情報の詳細については、図4を参照して後述する。

【0022】

図2は、第1実施形態における保留判定部142の構成を示す図である。保留判定部142は、リクエスト情報テーブル1430、レスポンスタイミング確定時レイテンシテ

10

20

30

40

50

ブル 1 4 3 1、アクセス最短レイテンシテーブル 1 4 3 2 を含む。また、レスポンスタイミング計測部 1 4 3 3、保留信号生成部 1 4 3 4 を更に含む。

【 0 0 2 3 】

リクエスト情報テーブル 1 4 3 0 は、スレーブに転送されたリクエスト、かつ、対応するレスポンスがスレーブから受信されていないアウトスタンディングリクエストのリクエスト情報を保持する。上述のように、各リクエスト情報は、リクエストの D i r、転送識別子、宛先スレーブを含む。

【 0 0 2 4 】

保留判定部 1 4 2 は、アクセス管理部 1 4 1 から通知されたリクエスト情報に対するリクエストが宛先スレーブへ転送されると、当該リクエスト情報をリクエスト情報テーブル 1 4 3 0 に登録する。また、アクセス管理部 1 4 1 からレスポンス情報が通知されると、当該レスポンス情報に含まれる転送識別子および D i r と同じ転送識別子と D i r を持つ最も古いエントリをリクエスト情報テーブル 1 4 3 0 から削除する。

10

【 0 0 2 5 】

レスポンスタイミング確定時レイテンシテーブル 1 4 3 1 は、バス 1 4 0 に接続される各スレーブについて、スレーブが確定情報を送信してからレスポンスを返すまでのレイテンシ（レスポンスタイミング確定時レイテンシ：第 1 の情報）を格納する。アクセス最短レイテンシテーブル 1 4 3 2 は、バス 1 4 0 に接続される各スレーブについて、保留制御部 1 4 3 でリクエストの転送が許可されてからスレーブがレスポンスを返し始めるまでの最短レイテンシ（アクセス最短レイテンシ：第 2 の情報）を格納する。ここでは、レスポンスタイミング確定時レイテンシとアクセス最短レイテンシは、スレーブと D i r の組み合わせ毎に保持することを想定するが、スレーブや D i r においてレイテンシに違いがない場合は保持する組み合わせを削減してもよい。レスポンスタイミング確定時レイテンシテーブル 1 4 3 1 及びアクセス最短レイテンシテーブル 1 4 3 2 は、それぞれ、保留判定部 1 4 2 に確保される記憶部に所与の情報として記憶される。

20

【 0 0 2 6 】

レスポンスタイミング計測部 1 4 3 3 は、リクエスト情報テーブル 1 4 3 0 の各エントリに対応する複数のカウンタと各カウンタのステータスを管理する。レスポンスタイミング計測部 1 4 3 3 は、スレーブから確定情報が通知されるとリクエスト情報テーブル 1 4 3 0 を検索する。そして、確定情報に含まれる転送識別子および D i r と同じ転送識別子と D i r を持ち、かつ、対応するカウンタのステータスが「 I D L E 」である最も古いエントリを選択する。そして、選択したエントリに対応するカウンタに、対応するエントリの宛先スレーブ、 D i r に対応するレスポンスタイミング確定時レイテンシを設定し、カウンタを起動する。この際、起動したカウンタのステータスを「 B U S Y 」に更新する。カウンタはカウントダウンを実行し、カウント値が「 0 」になると停止する。リクエスト情報テーブル 1 4 3 0 からエントリが削除されると、そのエントリに対応するカウンタのステータスを「 I D L E 」に戻す。

30

【 0 0 2 7 】

< 保留判定部 1 4 2 の動作 >

図 3 は、保留判定部 1 4 2 が実行するリクエスト保留判定アルゴリズムのフローチャートである。保留信号生成部 1 4 3 4 は、アクセス管理部 1 4 1 からリクエスト情報が通知されると、対応するリクエストの宛先スレーブへの転送について保留判定を行い、保留判定結果を保留制御部 1 4 3 へ通知する。

40

【 0 0 2 8 】

S 3 0 1 では、保留判定部 1 4 2 は、通知されたリクエスト情報と同じ D i r、同じ転送識別子、異なる宛先スレーブを持つエントリがリクエスト情報テーブル 1 4 3 0 にあるか判定する。同じ D i r であるとは、例えば、両方が D R A M からのデータのリードであるか、又は、両方が D R A M に対するデータのライトであることを意味する。該当するエントリがなければ S 3 0 2 に進み、該当するエントリがあれば S 3 0 3 に進む。

【 0 0 2 9 】

50

S 3 0 2では、保留判定部 1 4 2は、リクエストの転送を許可する。一方、S 3 0 3では、保留判定部 1 4 2は、該当するエントリの中で最も新しく登録されたエントリを選択する。

【 0 0 3 0 】

S 3 0 4では、保留判定部 1 4 2は、選択したエントリに対応するレスポンスタイミング計測部 1 4 3 3のカウンタのステータスが「BUSY」であるか否かを確認する。「BUSY」である場合はS 3 0 5に進み、「BUSY」でない場合はS 3 0 7に進む。

【 0 0 3 1 】

S 3 0 5では、保留判定部 1 4 2は、リクエスト情報のDir、宛先スレーブに対応するアクセス最短レイテンシを入手する。S 3 0 6では、保留判定部 1 4 2は、選択したエントリに対応するカウンタ値がアクセス最短レイテンシ以下か否かを判定する。すなわち、新規（後続）のリクエストに対するレスポンスの返信タイミングと、選択したエントリに対するレスポンスの返信タイミングとを算出して比較する。そして、新規のリクエストに対するレスポンスの返信タイミングが、選択したエントリに対するレスポンスの返信タイミングの後になることが保証されるか否かを判定する。カウンタ値がアクセス最短レイテンシ以下である場合はS 3 0 2に進み、カウンタ値がアクセス最短レイテンシ以下で無い場合はS 3 0 7に進む。

10

【 0 0 3 2 】

S 3 0 7では、保留判定部 1 4 2は、リクエストの転送を保留する。

【 0 0 3 3 】

図 4 は、スレーブの構成を示す図である。ここでは、スレーブ (A) 1 2 0 の構成を示している。

20

【 0 0 3 4 】

リクエスト受信バッファ 1 2 0 0 は、バス 1 4 0 から受信したリクエストを格納する。リオーダ部 1 2 0 1 は、リクエスト受信バッファ 1 2 0 0 に格納されたリクエストをDRAM転送効率が向上する順番で取り出し、リオーダ後リクエストFIFO 1 2 0 2 に格納する。このため、リクエストが処理される順番は、リオーダ後リクエストFIFO 1 2 0 2 に格納されるまで確定しない。

【 0 0 3 5 】

DRAMコマンド生成部 1 2 0 3 は、リオーダ後リクエストFIFO 1 2 0 2 の先頭リクエストからDRAMコマンドを生成してDRAM (A) 1 2 1 へ送信する。DRAMコマンドには、DRAMのページを制御するためのアクティブコマンドやプリチャージコマンドも含まれ、アクセスするDRAMバンクの状態に応じて生成される。生成し送信したDRAMコマンドがライトコマンドであった場合、DRAMコマンド生成部 1 2 0 3 は、レスポンス生成部 1 2 0 6 にライトレスポンスの生成を要求する。

30

【 0 0 3 6 】

リフレッシュ要求生成部 1 2 0 4 及びキャリブレーション要求生成部 1 2 0 5 は、リフレッシュ要求およびキャリブレーション要求をDRAM規格が満たされるように定期的に生成する。DRAMコマンド生成部 1 2 0 3 はそれらの要求が生成されると、リオーダ後リクエストFIFO 1 2 0 2 に格納されるリクエストの処理に優先して、DRAM (A) 1 2 1 にリフレッシュコマンドやキャリブレーションコマンドを送信する。

40

【 0 0 3 7 】

レスポンス生成部 1 2 0 6 は、DRAM (A) 1 2 1 からDRAMリードデータを受信するとリードレスポンスを生成してバス 1 4 0 に送信する。また、DRAMコマンド生成部 1 2 0 3 からライトレスポンスの生成を要求されるとライトレスポンスを生成してバス 1 4 0 に送信する。

【 0 0 3 8 】

確定情報生成部 1 2 2 は、DRAMコマンド生成部 1 2 0 3 がDRAMリードコマンドまたはDRAMライトコマンドをDRAM (A) 1 2 1 に送信するタイミングで、確定情報をバス 1 4 0 に通知する。上述のように、確定情報は、リクエストに対するレスポンス

50

を返すまでの時間が確定したタイミングで通知される。具体的には、リクエストが処理される順番が確定し、当該リクエストに対するコマンドが生成されたタイミングで通知される。確定情報は、対応するリクエストの転送識別子とDirを含む。

【0039】

図5は、第1実施形態におけるバスシステム100の挙動を示す波形図である。図5は、マスタ110がスレーブ(A)120にリードリクエストを発行し対応するレスポンスを受信する前に、マスタ110がスレーブ(B)130に同じ転送識別子を持つリードリクエストを発行した状況を示している。

【0040】

ここでは、スレーブ(A)120が確定情報(A)を通知してからバス140がレスポンス(A)を受信するまでの「レスポンスタイミング確定時レイテンシ」が「23サイクル」であるとしている。また、スレーブ(B)130にリードであるリクエスト(B)を発行して最短でバス140がレスポンス(B)を受信するまでの「アクセス最短レイテンシ」が「15サイクル」であるとしている。

【0041】

時刻T2において、バス140は、マスタ110からスレーブ(B)130へのリードリクエストを受信する。しかし、同じ転送識別子を持つリードリクエストが既にスレーブ(A)120に発行されているため、バス140は保留判定結果をアサートしてスレーブ(B)130へのリードリクエスト転送を保留する。

【0042】

時刻T3において、スレーブ(A)は、先行するリードリクエストに対するDRAMコマンド(A)をDRAMに送信し、確定情報(A)をバス140に通知する。バス140は、確定情報(A)を受信すると対応するカウンタのステータスを「BUSY」に変更する。そして、カウンタにレスポンスタイミング確定時レイテンシである「23サイクル」を設定してカウントダウンを開始する。

【0043】

時刻T12において、保留判定部142は、カウンタ値がスレーブ(B)130のリード時のアクセス最短レイテンシ(=15サイクル)以下であると判定する。そのため、バス140は、保留判定結果をデアサートして、スレーブ(B)130へリードリクエストを転送する。

【0044】

これにより、マスタ110は、時刻T24~T27においてスレーブ(A)からのレスポンスを受信し、時刻T28~T31においてスレーブ(B)からのレスポンスを受信することになる。

【0045】

なお、バス140が先行リクエストに対するレスポンスがスレーブから返されるまで次のリクエスト発行を保留する場合、スレーブ(B)130へのリードリクエストの発行タイミングはT27となる。一方、本実施形態によれば、スレーブ(B)130へのリードリクエストをT12で発行することが出来る。そのため、データ転送効率の低下を抑制することができる。

【0046】

以上説明したとおり第1実施形態によれば、マスタからスレーブへのリクエストの転送をバスにおいて制御する。特に、先行するリクエストに対応するレスポンスタイミング確定時レイテンシ及び後続のリクエストに対応するアクセス最短レイテンシに基づいて、後続のリクエストの保留期間を決定する。これにより、データ転送効率の低下を抑制しつつ、マスタ110は、期待する順序でレスポンスを受信することができる。また、転送保留の対象となるのはリクエストであるため、バス140は大きなバッファを持つ必要はない。すなわち、複数スレーブへの同時(並列)アクセスを許容したバスシステムにおいて、異なるスレーブからのレスポンスの順序保証を、データ転送効率の低下を抑制しつつ少ない回路規模で実現することが可能になる。

10

20

30

40

50

【 0 0 4 7 】

なお、上述の説明では、マスタ 1 1 0 が発行するリクエストのバースト長が固定である前提で説明してきたが、バースト長はリクエスト毎に異なってもよい。その場合、レスポンスタイミング確定時レイテンシは、バス 1 4 0 が確定情報を受信してからレスポンスの先頭を受信するまでのレイテンシであるとする。また、リクエスト情報テーブル 1 4 3 0 にリクエストのバースト長を保持するフィールドを追加する。レスポンスタイミング計測部 1 4 3 3 はカウンタを起動する際、「レスポンスタイミング確定時レイテンシ + バースト長 - 1」の値をカウンタに設定する。

【 0 0 4 8 】

また、保留判定部 1 4 2 が持っているレスポンスタイミング確定時レイテンシテーブルは、スレーブ (A) 1 2 0 およびスレーブ (B) に分けて持ってもよい。その場合、確定情報にはレスポンスタイミング確定時レイテンシが含まれる。

10

【 0 0 4 9 】

(第 2 実施形態)

第 2 実施形態では、本発明に係る他の形態のバスシステムについて説明する。バスシステムの全体構成は第 1 実施形態 (図 1) とほぼ同様であるが、スレーブ (A) 1 2 0 と保留判定部 1 4 2 の構成が第 1 実施形態と異なる。

【 0 0 5 0 】

< 装置構成 >

図 6 は、第 2 実施形態におけるスレーブの構成を示す図である。ここでは、スレーブ (A) 1 2 0 の構成を示している。

20

【 0 0 5 1 】

リクエスト受信バッファ 1 2 0 0 は、バス 1 4 0 から受信したリクエストを格納する。リオーダ部 1 2 0 1 は、リクエスト受信バッファ 1 2 0 0 に格納されたリクエストを D R A M 転送効率が向上する順番で取り出し、リオーダ後リクエスト F I F O 1 2 0 2 に格納する。このため、リクエストが処理される順番は、リオーダ後リクエスト F I F O 1 2 0 2 に格納されるまで確定しない。

【 0 0 5 2 】

リオーダ後リクエスト F I F O 1 2 0 2 は、リクエストを処理される順番で保持する。また、各エントリのリクエストに対して確定情報を送信したかを示す確定情報送信フラグを持つ。リクエストがリオーダ後リクエスト F I F O 1 2 0 2 に格納されるタイミングで、確定情報送信フラグは未送信であることを示す「 N O 」が設定される。

30

【 0 0 5 3 】

D R A M コマンド生成部 1 2 0 3 は、リオーダ後リクエスト F I F O 1 2 0 2 の先頭リクエストから D R A M コマンドを生成して D R A M (A) 1 2 1 へ送信する。 D R A M コマンドには、 D R A M のページを制御するためのアクティブコマンドやプリチャージコマンドも含まれ、アクセスする D R A M バンクの状態に応じて生成される。生成し送信した D R A M コマンドがライトコマンドであった場合、 D R A M コマンド生成部 1 2 0 3 は、レスポンス生成部 1 2 0 6 にライトレスポンスの生成を要求する。

【 0 0 5 4 】

リフレッシュ要求生成部 1 2 0 4 及びキャリブレーション要求生成部 1 2 0 5 は、リフレッシュ要求およびキャリブレーション要求を D R A M 規格が満たされるように定期的に生成する。 D R A M コマンド生成部 1 2 0 3 はそれらの要求が生成されると、リオーダ後リクエスト F I F O 1 2 0 2 に格納されるリクエストの処理に優先して、 D R A M (A) 1 2 1 にリフレッシュコマンドやキャリブレーションコマンドを送信する。

40

【 0 0 5 5 】

レスポンス生成部 1 2 0 6 は、 D R A M (A) 1 2 1 から D R A M リードデータを受信するとリードレスポンスを生成してバス 1 4 0 に送信する。また、 D R A M コマンド生成部 1 2 0 3 からライトレスポンスの生成を要求されるとライトレスポンスを生成してバス 1 4 0 に送信する。

50

【 0 0 5 6 】

D R A Mコマンド発行時レイテンシテーブル 1 2 0 7 は、D R A Mコマンドを発行してからバス 1 4 0 にレスポンスを返すまでのレイテンシ (D R A Mコマンド発行時レイテンシ) を格納する。D R A Mタイミング制約テーブル 1 2 0 8 は、D R A Mコマンド間のタイミング制約に関する情報を格納する。

【 0 0 5 7 】

確定情報生成部 1 2 2 は、リオーダ後リクエスト F I F O 1 2 0 2 から確定情報送信フラグが「 N O 」である最も古いエントリを選択する。そして、選択したエントリとそれ以前に格納されたエントリについて、それらに格納されているリクエストから生成される D R A Mコマンドを発行する順番に並べた D R A Mコマンドシーケンスを生成する。D R A Mコマンドシーケンスは、リードコマンド、ライトコマンド、アクティブコマンド、プリチャージコマンドで構成される。

10

【 0 0 5 8 】

次に、確定情報生成部 1 2 2 は、生成した D R A Mコマンドシーケンスが完了するまでの時間を示す D R A Mコマンドシーケンス完了時間を生成する。具体的には、D R A Mタイミング制約テーブル 1 2 0 8 と D R A Mコマンド生成部 1 2 0 3 におけるコマンド発行状況に基づいて、D R A Mコマンドシーケンス完了時間を生成する。最後に、確定情報生成部 1 2 2 は、リフレッシュ要求生成部 1 2 0 4 とキャリブレーション要求生成部 1 2 0 5 の状態に基づいて、D R A Mコマンドシーケンス完了時間内にリフレッシュ要求とキャリブレーション要求が生成されるか否かを判定する。

20

【 0 0 5 9 】

D R A Mコマンドシーケンス完了時間内にリフレッシュ要求とキャリブレーション要求が生成される場合、確定情報生成部 1 2 2 は、確定情報をバス 1 4 0 へ通知しない。リフレッシュ要求とキャリブレーション要求が生成されない場合、確定情報生成部 1 2 2 は、選択したエントリのリクエストに対する確定情報をバス 1 4 0 に通知する。確定情報は、対応するリクエストの転送識別子、D i r、レスポンスタイミング確定時レイテンシを含む。ここで、レスポンスタイミング確定時レイテンシは、D R A Mコマンドシーケンス完了時間とリクエストの D i r に対応する D R A Mコマンド発行時レイテンシの和である。また、確定情報生成部 1 2 2 は、確定情報をバス 1 4 0 へ通知する際に、選択したエントリの確定情報送信フラグを「 Y E S 」に更新する。

30

【 0 0 6 0 】

図 7 は、第 2 実施形態における保留判定部 1 4 2 の構成を示す図である。上述のように、第 2 実施形態における確定情報にはレスポンスタイミング確定時レイテンシが含まれる。そのため、保留判定部 1 4 2 にレスポンスタイミング確定時レイテンシテーブル 1 4 3 1 は不要である。また、レスポンスタイミング計測部 1 4 3 3 は、カウンタを起動する際に、スレーブから通知される確定情報に含まれるレスポンスタイミング確定時レイテンシをカウンタに設定する。上述した挙動以外は第 1 実施形態と同様であるため、説明を省略する。

【 0 0 6 1 】

以上説明したとおり第 2 実施形態によれば、マスタからスレーブへのリクエストの転送をバスにおいて制御する。特に、D R A Mコマンド発行時レイテンシ及び D R A Mコマンド間のタイミング制約に基づいて、確定情報をバスに通知する。これにより、データ転送効率の低下を抑制しつつ、マスタ 1 1 0 は、期待する順序でレスポンスを受信することができる。また、転送保留の対象となるのはリクエストであるため、バス 1 4 0 は大きなバッファを持つ必要はない。すなわち、複数スレーブへの同時 (並列) アクセスを許容したバスシステムにおいて、異なるスレーブからのレスポンスの順序保証を、データ転送効率の低下を抑制しつつ少ない回路規模で実現することが可能になる。

40

【 0 0 6 2 】

なお、上述の説明では、マスタ 1 1 0 が発行するリクエストのバースト長が固定である前提で説明してきたが、バースト長はリクエスト毎に異なってもよい。その場合、D R A

50

Mコマンド発行時レイテンシは、スレーブ(A)120がDRAMコマンドを発行してからレスポンスの先頭をバス140に送信するまでのレイテンシであるとする。また、確定情報生成部122は、レスポンスタイミング確定時レイテンシを「DRAMコマンドシーケンス完了時間+DRAMコマンド発行時レイテンシ+バースト長-1」として計算する。

【0063】

(変形例)

第1及び第2実施形態では、リードとライトともに、異なるスレーブからのレスポンスの順序を保証するバスシステムについて説明した。しかしながら、ポストドライト方式などのバスプロトコルの特性に応じて、リードとライトの何れか一方のみを保証するように一部の構成を削減してもよい。

10

【0064】

また、各スレーブについて、自スレーブ以外の他スレーブのアクセス最短レイテンシが一意に決まる場合、レスポンスを返すまでの時間がそのアクセス最短レイテンシ以下になったタイミングで確定情報をバス140に通知してもよい。バス140は、順序保証が必要なアウトスタンディングリクエスト全てに確定情報が通知されたかを確認して、通知されていない場合はリクエストの転送を保留する。

【0065】

(その他の実施例)

本発明は、上述の実施形態の1以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける1つ以上のプロセッサがプログラムを読み出し実行する処理でも実現可能である。また、1以上の機能を実現する回路(例えば、ASIC)によっても実現可能である。

20

【0066】

発明は上記実施形態に制限されるものではなく、発明の精神及び範囲から離脱することなく、様々な変更及び変形が可能である。従って、発明の範囲を公にするために請求項を添付する。

【符号の説明】

【0067】

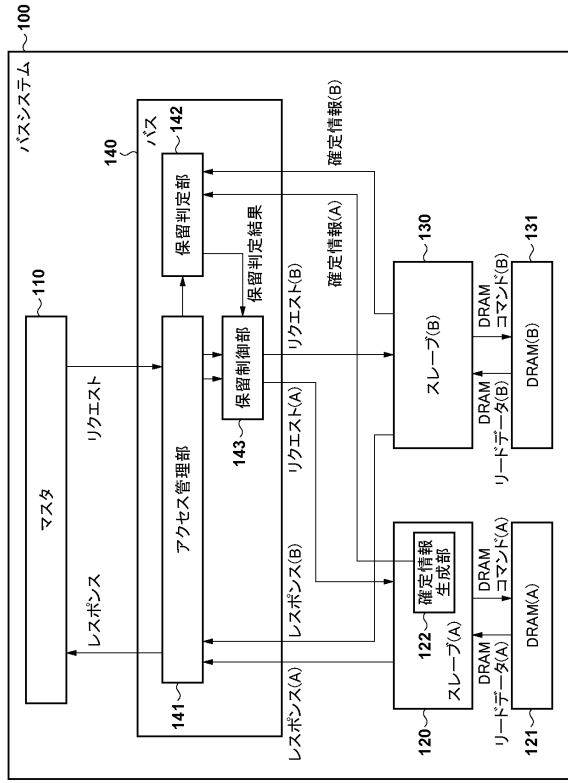
100 バスシステム； 110 マスタ； 120 スレーブ(A)； 121 DRAM(A)； 130 スレーブ(B)； 131 DRAM(B)； 140 バス； 141 アクセス管理部； 142 保留判定部； 143 保留制御部

30

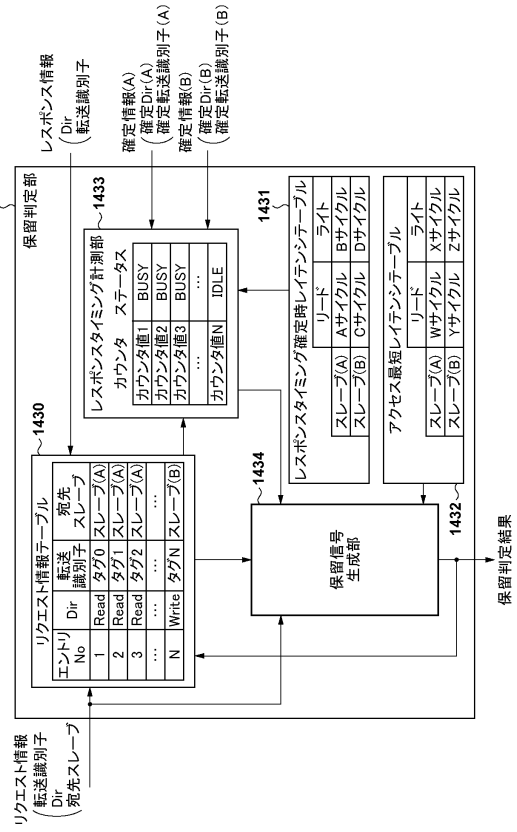
40

50

【図面】
【図 1】



【図 2】



10

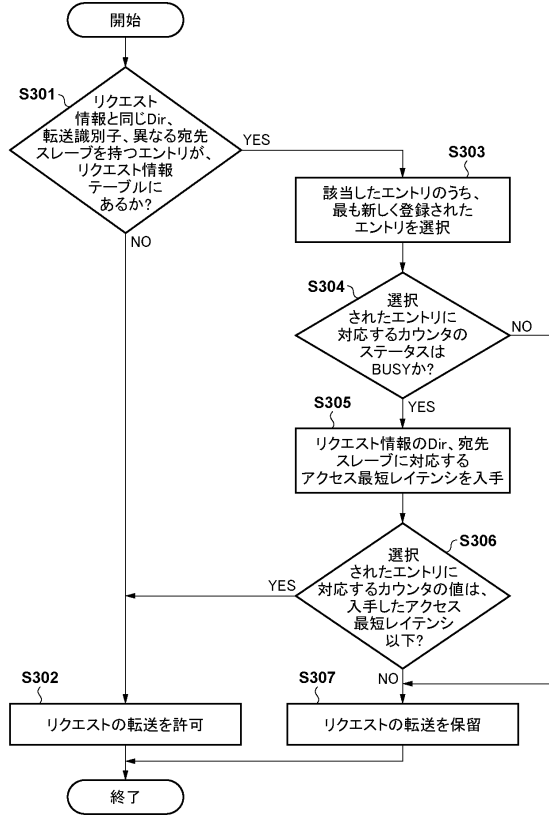
20

30

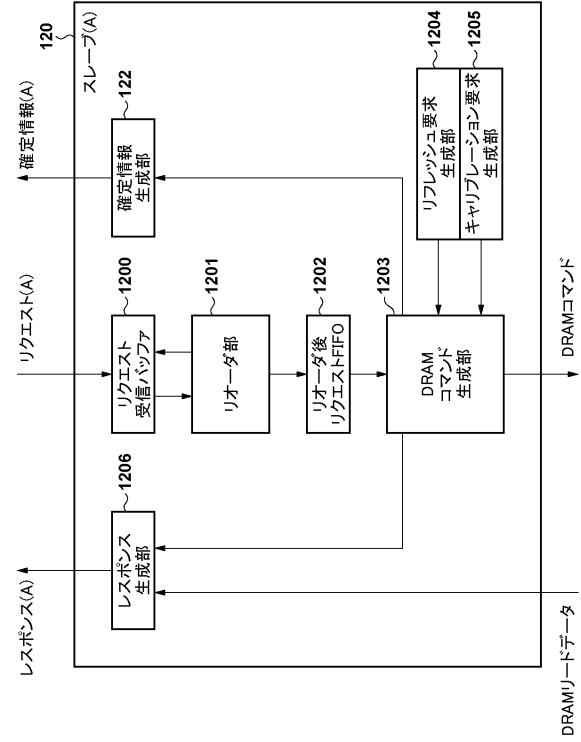
40

50

【図 3】



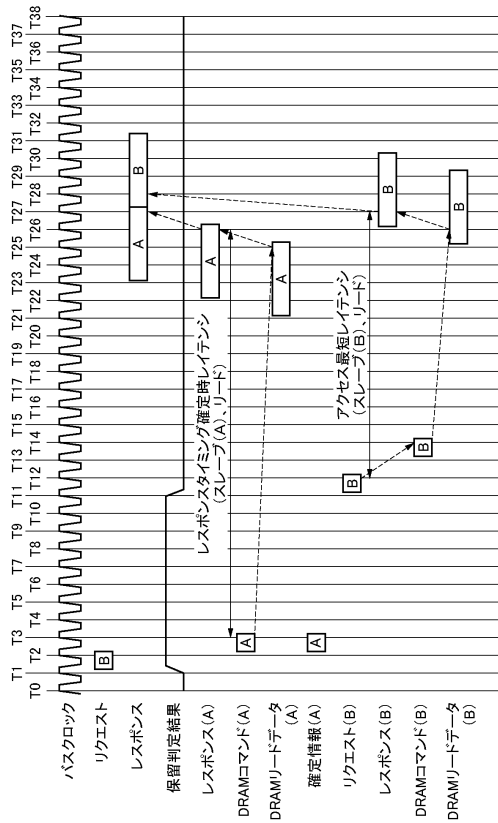
【図 4】



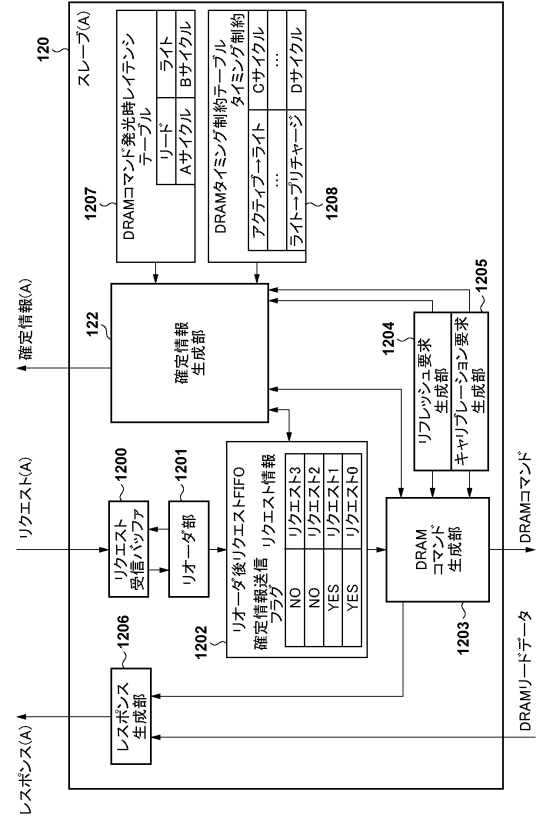
10

20

【図 5】



【図 6】

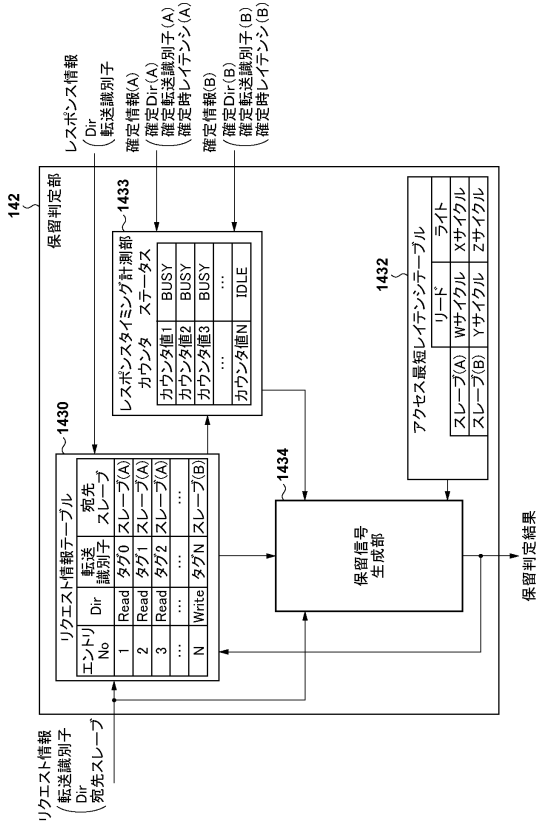


30

40

50

【図7】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開 2 0 1 2 - 0 7 3 8 5 1 (J P , A)
米国特許第 0 6 7 2 8 8 1 6 (U S , B 1)
国際公開第 2 0 1 1 / 0 6 5 3 5 4 (W O , A 1)
- (58)調査した分野 (Int.Cl., D B 名)
- G 0 6 F 1 3 / 3 6
 - G 0 6 F 1 3 / 1 6
 - G 0 6 F 1 2 / 0 6
 - G 0 6 F 1 3 / 4 2