



(12) 发明专利

(10) 授权公告号 CN 112631985 B

(45) 授权公告日 2023.05.23

(21) 申请号 202011528831.8

G06F 15/78 (2006.01)

(22) 申请日 2020.12.22

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 103581031 A, 2014.02.12

申请公布号 CN 112631985 A

CN 109189720 A, 2019.01.11

CN 111104775 A, 2020.05.05

(43) 申请公布日 2021.04.09

CN 103778374 A, 2014.05.07

(73) 专利权人 中国电子科技集团公司第五十四研究所

张旺、汪金辉、侯立刚、吴武臣. 基于 FPG A 的片上网络虚拟通道控制器的设计.《微 电 子 学 与 计 算 机》.2012,第29卷(第5期),

地址 050081 河北省石家庄市中山西路589号中国电子科技集团公司第五十四研究所卫星通信与广播电视专业部

审查员 李爽

(72) 发明人 胡东伟

(74) 专利代理机构 河北东尚律师事务所 13124

专利代理师 王文庆

(51) Int. Cl.

G06F 15/173 (2006.01)

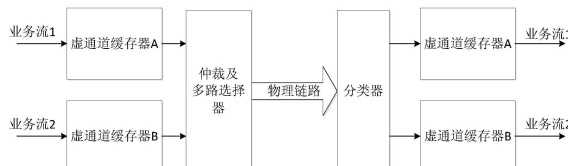
权利要求书1页 说明书4页 附图3页

(54) 发明名称

一种链路共享的片上网络

(57) 摘要

本发明公开了一种链路共享的片上网络,属于芯片设计技术领域。其包括以阵列形式排布的多个处理器核,阵列中相邻的两个处理器核之间设有一条物理链路,每条物理链路的两端均设有一个仲裁及多路选择器、一个分类器以及两个虚通道缓存器;处理器核根据路由路径向下一跳处理器核传输数据包,直至数据包到达接收端处理器核处。本发明采用虚通道技术,可以实现两个业务流的独立,且物理链路共享。此外,通过采用非均衡的仲裁器,可以实现仲裁器与业务流量的匹配,有利于提高片上网络利用率。



1. 一种链路共享的片上网络,包括多个处理器核;其特征在于,所述多个处理器核以阵列形式排布,阵列中相邻的两个处理器核之间设有一条物理链路,每条物理链路的两端均设有一个仲裁及多路选择器、一个分类器以及两个分别用于存储片外存储器访问业务流数据包和处理器间通信业务流数据包的虚通道缓存器;处理器核根据路由路径,将片外存储器访问业务流和处理器间通信业务流的数据包分别发送到相应的虚通道缓存器中,仲裁及多路选择器从两个虚通道缓存器中选择一个数据包,通过相应的物理链路传送给下一跳处理器核的分类器,下一跳处理器核的分类器将收到的数据包存入相应的虚通道缓存器中,再由仲裁及多路选择器通过相应物理链路传送给下下跳处理器核的分类器,直至数据包到达接收端处理器核的分类器处,由分类器将片外存储器访问业务流数据包发送给片外存储器,将处理器间通信业务流数据包提供给接收端处理器核;

所述仲裁及多路选择器包括一个寄存器和一个反相器,初始时寄存器复位为0,启动后不断在0和1之间翻转,产生多路选择信号,从而不间断地轮流发送两个虚通道缓存器中的数据包;

所述仲裁及多路选择器包括一个循环移位寄存器和一个可配置的选择器;所述循环移位寄存器为一个N比特的寄存器链, $N \geq 2$,寄存器链复位时,只有1个比特为1,其余比特全部为0,然后,循环移位寄存器每个时钟向右循环移一位;所述选择器从N比特的寄存器链中选出固定的M比特, $M < N$,对这M比特进行或运算,得到多路选择器的选择信号。

2. 根据权利要求1所述的一种链路共享的片上网络,其特征在于,各虚通道缓存器均为先进先出缓冲器。

3. 根据权利要求1所述的一种链路共享的片上网络,其特征在于,所述数据包的包头中具有类型字段和控制字段,所述类型字段用于指示该数据包的业务流类型,所述控制字段用于指示访问类型,即数据包属于读请求、读响应、写请求还是写响应。

4. 根据权利要求3所述的一种链路共享的片上网络,其特征在于,所述虚通道缓存器具有数据包有效性指示信号,分类器收到对端数据包后,将数据包的类型字段与两个本端虚通道缓存器的业务流类型进行比较,得到相应的布尔值,再将两个布尔值分别与对端的数据包有效性指示信号求与,得到两个本端虚通道缓存器的有效性信号,然后将数据包同时发送给两个本端虚通道缓存器,只有有效性信号为有效的本端虚通道缓存器能够成功接收数据包。

一种链路共享的片上网络

技术领域

[0001] 本发明涉及芯片设计技术领域,特别是指一种链路共享的片上网络。

背景技术

[0002] 片上网络是实现多核/众核处理器的一种重要方法。采用片上网络技术,可以实现单芯片内成百上千芯片的互连。现代的高端服务器芯片,都采用了片上网络技术。然而,各家公司对片上网络技术的实现方法,都未公开。因此,各家公司都有不同的片上网络实现技术。

[0003] 对多核/众核处理器而言,片上网络技术既可以实现各个处理器对片外存储器的访问,也可以实现各个处理器间的相互通信。这是两种不同的通信业务流。目前,既要实现任一处理器对片外存储器的访问,又要实现任意两个处理器之间的相互访问,有两种办法。一种办法是,采用完全独立的两套片上网络,分别实现两种通信业务流的独立访问。例如,TILE64架构就声称具有3套独立的片上网络。由于片上网络的实现涉及到大量的片上走线,这种方法的缺点是,片上网络的实现开销较大,造成芯片面积的开销较大。另一种办法是,将两种通信业务流混合在一起,使用一套片上网络来实现这两种通信业务。这种办法在大量的学术论文中可见。这种办法的缺点是,当一种通信业务流发生阻塞时,另一种业务流也将被阻塞,从而造成了系统性能的下降。

发明内容

[0004] 有鉴于此,本发明提出一种链路共享的片上网络,其采用虚通道技术,能够实现访问存储器的业务流和处理器核间通信的业务流的分离,且二者的物理链路共享,从而既保证了性能,又减小了片上网络实现的面积开销。

[0005] 基于上述目的,本发明提供的技术方案是:

[0006] 一种链路共享的片上网络,包括多个处理器核;所述多个处理器核以阵列形式排布,阵列中相邻的两个处理器核之间设有一条物理链路,每条物理链路的两端均设有一个仲裁及多路选择器、一个分类器以及两个分别用于存储片外存储器访问业务流数据包和处理器间通信业务流数据包的虚通道缓存器;处理器核根据路由路径,将片外存储器访问业务流和处理器间通信业务流的数据包分别发送到相应的虚通道缓存器中,仲裁及多路选择器从两个虚通道缓存器中选择出一个数据包,通过相应的物理链路传送给下一跳处理器核的分类器,下一跳处理器核的分类器将收到的数据包存入相应的虚通道缓存器中,再由仲裁及多路选择器通过相应物理链路传送给下下跳处理器核的分类器,直至数据包到达接收端处理器核的分类器处,由分类器将片外存储器访问业务流数据包发送给片外存储器,将处理器间通信业务流数据包提供给接收端处理器核。

[0007] 进一步的,所述仲裁及多路选择器包括一个寄存器和一个反相器,初始时寄存器复位为0,启动后不断在0和1之间翻转,产生多路选择信号,从而不间断地轮流发送两个虚通道缓存器中的数据包。

[0008] 进一步的,所述仲裁及多路选择器包括一个循环移位寄存器和一个可配置的选择器;所述循环移位寄存器为一个N比特的寄存器链, $N \geq 2$,寄存器链复位时,只有1个比特为1,其余比特全部为0,然后,循环移位寄存器每个时钟向右循环移一位;所述选择器从N比特的寄存器链中选出固定的M比特, $M < N$,对这M比特进行或运算,得到多路选择器的选择信号。

[0009] 进一步的,各虚通道缓存器均为先进先出缓冲器。

[0010] 进一步的,所述数据包的包头中具有类型字段和控制字段,所述类型字段用于指示该数据包的业务流类型,所述控制字段用于指示访问类型,即数据包属于读请求、读响应、写请求还是写响应。

[0011] 进一步的,所述虚通道缓存器具有数据包有效性指示信号,分类器收到对端数据包后,将数据包的类型字段与两个本端虚通道缓存器的业务流类型进行比较,得到相应的布尔值,再将两个布尔值分别与对端的数据包有效性指示信号求与,得到两个本端虚通道缓存器的有效性信号,然后将数据包同时发送给两个本端虚通道缓存器,只有有效性信号为有效的本端虚通道缓存器能够成功接收数据包。

[0012] 从上面的叙述可以看出,本发明技术方案的有益效果在于:

[0013] 1、本发明采用虚通道技术,实现了片上网络各处理器核访问片外存储器以及各处理器核间互相访问这两种业务流的独立,且物理链路共享。这样,一方面将存储器访问的业务流和处理器间通信的业务流分离,提高了通信性能;另一方面,两种业务流的物理链路共享,避免了芯片内走线开销,减小了芯片面积。

[0014] 2、本发明通过可编程的非均衡仲裁器,可以实现业务流量与仲裁器的匹配,有利于提高片上网络利用率。

附图说明

[0015] 为了更加清楚地描述本专利,下面提供一幅或多幅附图,这些附图旨在对本专利的背景技术、技术原理和/或某些具体实施方案做出辅助说明。

[0016] 图1是本发明实施例中片上网络的结构示意图。

[0017] 图2是本发明实施例中链路共享结构的示意图。

[0018] 图3是本发明实施例中数据包的格式示意图。

[0019] 图4是本发明实施例中仲裁及多路选择器的一种实现原理图。

[0020] 图5是本发明实施例中仲裁及多路选择器的另一种实现原理图。

[0021] 图6是本发明实施例中分类器的一种实现原理图。

具体实施方式

[0022] 为了便于本领域技术人员对本专利技术方案的理解,同时,为了使本专利的技术目的、技术方案和有益效果更加清楚,并使权利要求书的保护范围得到充分支持,下面以具体案例的形式对本专利的技术方案做出进一步的、更详细的说明。

[0023] 如图1和2所示,一种链路共享的片上网络,包括多个处理器核,所述多个处理器核以阵列形式排布,阵列中相邻的两个处理器核之间设有一条物理链路,每条物理链路的两端均设有一个仲裁及多路选择器、一个分类器以及两个分别用于存储片外存储器访问业务流数据包和处理器间通信业务流数据包的虚通道缓存器;处理器核根据路由路径,将片外

存储器访问业务流(即业务流1)的数据包发送到本端的虚通道缓存器A中,将处理器间通信业务流(即业务流2)的数据包发送到本端的虚通道缓存器B中,

[0024] 仲裁及多路选择器从两个虚通道缓存器中选择一个数据包,通过相应的物理链路传送给下一跳处理器核的分类器;下一跳处理器核的分类器根据业务流类型,将业务流1的数据包存入下一跳物理链路在本端的虚通道缓存器A中,将业务流2的数据包存入下一跳物理链路在本端的虚通道缓存器B中,再由仲裁及多路选择器通过下一跳物理链路传送给下跳处理器核的分类器,以此类推,直至数据包到达接收端处理器核处的虚通道缓存器中;接收端处理器核处的分类器将片外存储器访问业务流数据包发送给片外存储器,将处理器间通信业务流数据包提供给接收端处理器核。

[0025] 进一步的,如图3所示,所述数据包的包头中具有类型字段和其他控制字段,所述类型字段用于指示该数据包的业务流类型,所述其他控制字段用于指示访问类型,即数据包属于读请求、读响应、写请求还是写响应。

[0026] 进一步的,如图4所示,所述仲裁及多路选择器包括一个寄存器Reg和一个反相器INV,初始时寄存器Reg复位为0,启动后不断在0和1之间翻转,产生多路选择信号S给选择器MUX,选择器MUX根据S的值从两个第一虚通道缓存器的数据包Pkt1和Pkt2中选择相应的进行发送,输出数据包Pkt。

[0027] 采用这种仲裁及多路选择器,不论有无数据包发送出去,切换都是持续不断的。这样,当有一个虚通道的数据包发生阻塞时,可以尝试发送另一个虚通道的数据包。通过仲裁及多路选择器选择后,物理链路只需一个数据包的宽度,从而减小了物理链路的实现开销。

[0028] 进一步的,如图5所示,所述仲裁及多路选择器包括一个循环移位寄存器和一个可配置的选择器;所述循环移位寄存器为一个17比特的寄存器链,寄存器链复位时,只有1个比特为1,其余比特全部为0,然后,循环移位寄存器每个时钟向右循环移一位;所述选择器从17比特的寄存器链中选出固定的10比特,对这10比特进行OR或运算,得到多路选择器的选择信号S,选择器MUX根据S的值从两个第一虚通道缓存器的数据包Pkt1和Pkt2中选择相应的进行发送,输出数据包Pkt。

[0029] 在很多系统中,片外存储器访问的业务量和处理器间通信的业务量是不对等的。例如,大部分系统,片外存储器访问的业务量远大于处理器间通信的业务量,即业务流1的业务量远大于业务流2的业务量。因此,可以在业务流1和业务流2之间,设置上述这种非均衡的仲裁器。例如,采用3:1的仲裁器,则每发送3个业务流1的数据包,才发送1个业务流2的数据包。这样可以有效提高片上网络的效率。

[0030] 进一步的,各虚通道缓存器均为先进先出缓冲器。虚通道缓存器一般使用FIFO先进先出缓冲器实现。FIFO可以是同步FIFO,也可以是异步FIFO。发送端的Valid接口信号可指示一个数据包的有效性,接收端的Ready接口信号指示接收端准备好接收一个数据包。当Valid信号和Ready信号同时有效(同时为高电平)时,数据包从发送端传送到接收端。

[0031] 具体来说,如图6所示,分类器收到数据包Pkt后,将数据包Pkt的类型字段分别与两个第二虚通道缓存器的业务流类型进行比较,得到相应的布尔值,再将两个布尔值分别与对端的数据包有效性指示信号V1d进行AND与运算,得到两个第二虚通道缓存器的有效性信号V1d1和V1d2,然后将数据包Pkt同时发送给两个第二虚通道缓存器,只有有效性信号为有效的第二虚通道缓存器能够成功接收数据包。

[0032] 目前,在多核/众核处理器中,一方面各个处理器核要通过片上网络,访问片外存储器,另一方面,各个处理器要实现处理器间的互相访问。例如,包含64个处理器的多核/众核处理器系统,其处理器分成16个处理器簇,通过一个 4×4 的片上网络相连。在片上网络的4个角上,分别连接有存储器控制器。其中,任意一个处理器,可通过片上网络访问4个存储器控制器,从而访问片外存储器;任意两个处理器,可通过片上网络相互访问。这会产生两种性质不同的通信业务流。当把两种业务混合在一起时,容易造成两种业务相互拥塞,从而降低系统性能;当把两种通信业务完全分开,采用两套独立物理链路时,片上网络的实现开销大。为此,本发明采用虚通道技术,可以实现两个业务流的独立,且物理链路共享。此外,通过采用非均衡的仲裁器,可以实现仲裁器与业务流量的匹配,有利于提高片上网络利用率。

[0033] 需要理解的是,上述对于本专利具体实施方式的叙述仅仅是为了便于本领域普通技术人员理解本专利方案而列举的示例性描述,并非暗示本专利的保护范围仅仅被限制在这些个例中,本领域普通技术人员完全可以在对本专利技术做出充分理解的前提下,以不付出任何创造性劳动的形式,通过对本专利所列举的各个例采取组合技术特征、替换部分技术特征、加入更多技术特征等等方式,得到更多的具体实施方式,所有这些具体实施方式均在本专利权利要求书的涵盖范围之内,因此,这些新的具体实施方式也应在本专利的保护范围之内。

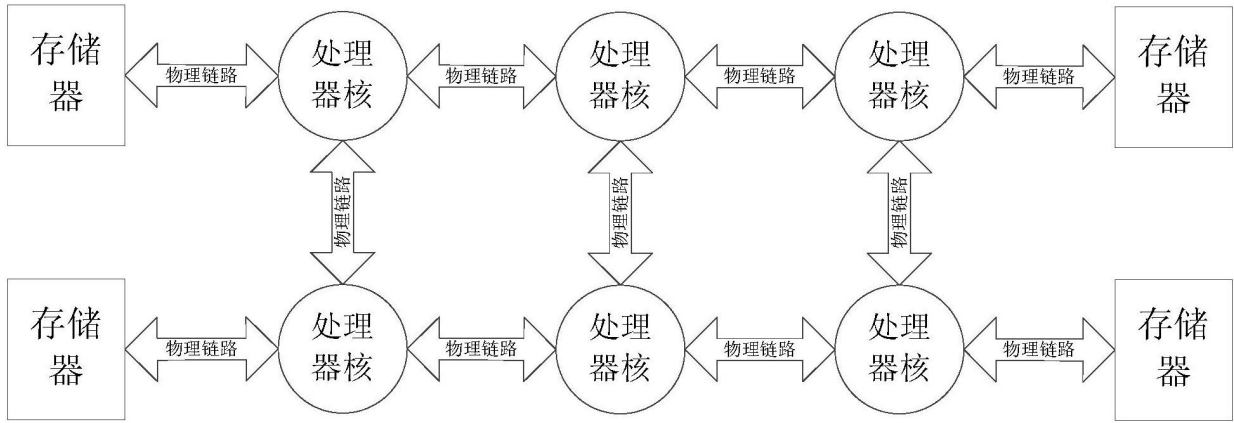


图1

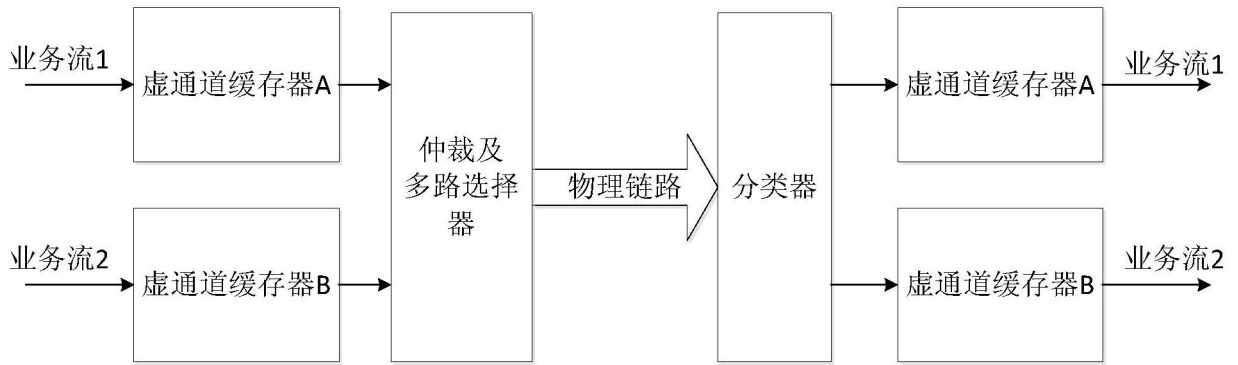


图2

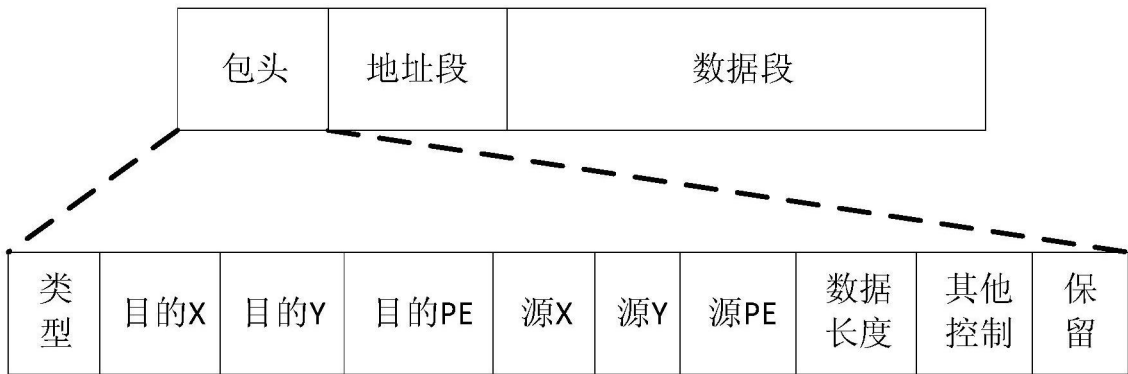


图3

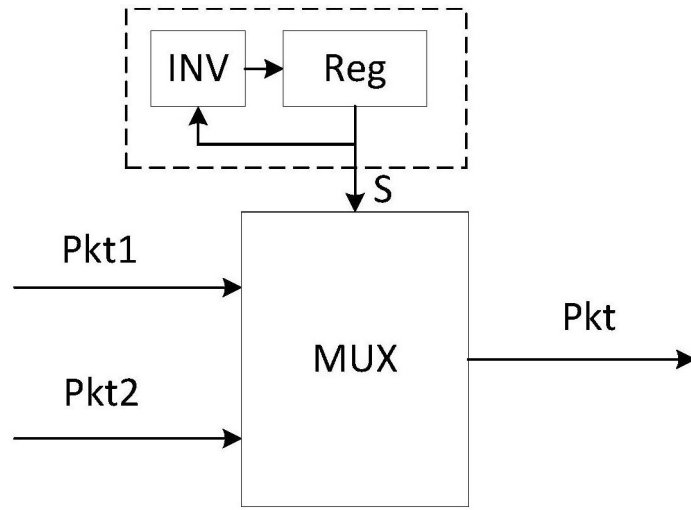


图4

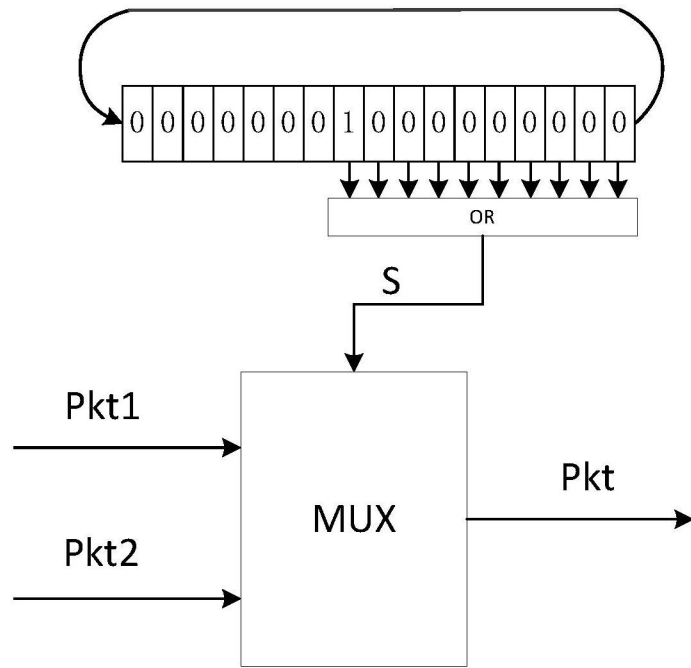


图5

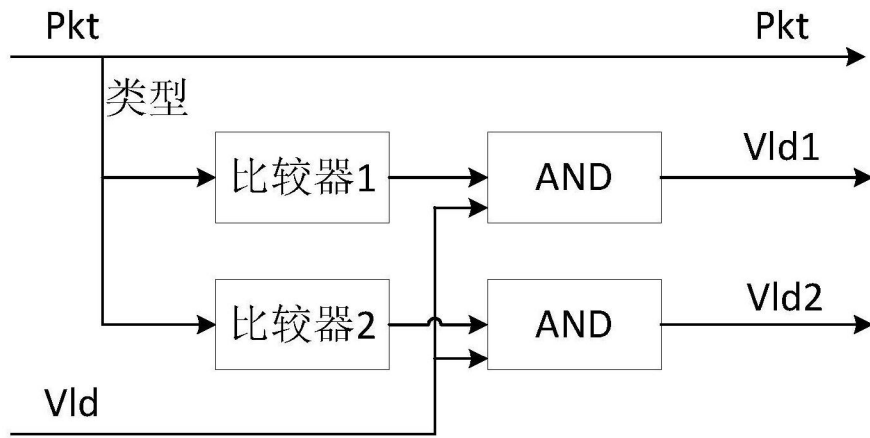


图6