

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日

2016年10月13日(13.10.2016)

WIPO | PCT

(10) 国際公開番号

WO 2016/163533 A1

(51) 国際特許分類:

H01L 33/00 (2010.01) *H05B 37/02* (2006.01)
H02M 7/06 (2006.01)

(74) 代理人: 青木 篤, 外 (AOKI, Atsushi et al.); 〒1058423 東京都港区虎ノ門三丁目5番1号 虎ノ門37森ビル青和特許法律事務所 Tokyo (JP).

(21) 国際出願番号:

PCT/JP2016/061603

(22) 国際出願日:

2016年4月8日(08.04.2016)

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2015-079020 2015年4月8日(08.04.2015) JP

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), エリヤ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(71) 出願人: シチズンホールディングス株式会社
(CITIZEN HOLDINGS CO., LTD.) [JP/JP]; 〒1888511東京都西東京市田無町六丁目1番12号 Tokyo
(JP). シチズン電子株式会社 (CITIZEN ELECTRONICS CO., LTD.) [JP/JP]; 〒4030001 山梨県富士吉田市上暮地一丁目23番1号 Yamanashi (JP).(72) 発明者: 秋山 貴 (AKIYAMA, Takashi); 〒4030001
山梨県富士吉田市上暮地一丁目23番1号 シチズン電子株式会社内 Yamanashi (JP).

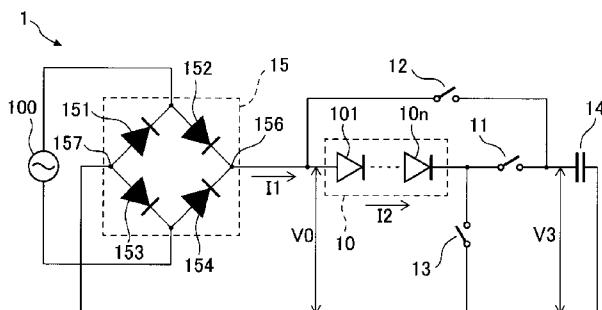
[続葉有]

(54) Title: LED DRIVE CIRCUIT

(54) 発明の名称: LED 駆動回路

[図1]

図1



(57) **Abstract:** Provided is an LED drive circuit that has no light-off period and that has a low high-frequency distortion factor. An LED drive circuit 1 comprises: a rectification circuit 15 that rectifies an alternating-current voltage and outputs a full-wave rectified voltage; an LED string 10 including a plurality of LEDs 101 to 10n connected in series; a first switch 11 of which one end is connected to the cathode of the final-stage LED 10n of the LED string 10; a capacitor 14 of which one end is connected to the other end of the first switch 11; a second switch 12 connected between one end of the capacitor 14 and the anode of the initial-stage LED 101 of the LED string; a third switch 13 which is connected between the cathode of the final-stage LED 10n of the LED string 10 and a second terminal of the rectification circuit 15, and which turns on when the full-wave rectified voltage is lower than a charge start voltage and turns off when the full-wave rectified voltage is not lower than the charge start voltage; and a current limit circuit 34 connected to the other end of the capacitor 14.

(57) 要約:

[続葉有]



添付公開書類:

- 国際調査報告（条約第 21 条(3)）

消灯期間が無く且つ高周波歪率が低いLED駆動回路を提供する。LED駆動回路1は、交流電圧を整流して全波整流電圧を出力する整流回路15と、直列接続された複数のLED101～10nを含むLED列10と、LED列10の最終段のLED10nのカソードに一端が接続された第1スイッチ11と、第1スイッチ11の他端に一端が接続されたコンデンサ14と、コンデンサ14の一端とLED列の初段のLED101のアノードとの間に接続された第2スイッチ12と、LED列10の最終段のLED10nのカソードと整流回路15の第2端子との間に接続され、全波整流電圧が充電開始電圧未満のときにオンし、全波整流電圧が充電開始電圧以上のときにオフする第3スイッチ13と、コンデンサ14の他端に接続された電流制限回路34とを有する。

明 細 書

発明の名称：L E D 駆動回路

技術分野

[0001] 本発明は、交流電圧を整流した整流電圧でL E Dを駆動するL E D駆動回路に関し、さらに詳しくは、複数のL E Dが直列接続して構成されたL E D列の閾値電圧より整流電圧が低いとき、L E D列に含まれる複数のL E Dを点灯可能なL E D駆動回路に関する。

背景技術

[0002] 商用交流電源から入力される交流電圧を全波整流した全波整流波形の電圧（以下全波整流電圧と呼ぶ）を、直列接続された複数のL E Dを含むL E D列に印加して、L E D列に含まれるL E Dを発光させるL E D発光装置が知られる。このようなL E D発光装置では、L E D列に印加される全波整流電圧が、L E Dが発光し始める閾値電圧に達しない期間では、L E D列に電流が流れず、L E D列に含まれるL E Dは点灯しない。L E D発光装置が、L E Dが点灯する点灯期間とL E Dが点灯しない消灯期間とを含むとき、フリッカ、及び移動する物体がとびとびに見えるモーションブレークなど不都合な現象が発生するおそれがある。

[0003] 点灯期間にコンデンサを充電し、全波整流電圧がL E D列の発光閾値電圧に達しない間に、コンデンサから放電してL E Dを点灯させることで、消灯期間を無くす又は消灯期間を短くするL E D駆動回路が知られている（例えば、特許文献1を参照）。

[0004] 図10Aは従来のL E D駆動回路の一例の回路図であり、図10Bは従来のL E D駆動回路の他の例の回路図である。

[0005] L E D駆動回路901は、整流部910と、L E Dアレイ912と、第1スイッチ913と、第2スイッチ914と、スイッチ制御部915とを備える。L E D駆動回路902は、整流部910、L E Dアレイ912、第1スイッチ913、第2スイッチ914、及びスイッチ制御部915に加えて光

出力補償部911を備える。光出力補償部911は、コンデンサC1及びC2、並びにダイオードD1、D2及びD3を備え、バレイフィル(valley-filler)回路を構成する。LEDアレイ912は、第1LED群921と、第2LED群922とを含む。

[0006] LED駆動回路901は、整流部910から供給される全波整流電圧をLEDアレイ912に供給して、LEDアレイ912に含まれるLEDを点灯する。全波整流電圧が0[V]から上昇して、第1LED群921が発光し始める第1閾値電圧に達するまでの間は、LEDアレイ912に電流が流れず、LEDアレイ912に含まれるLEDは点灯しない。第1閾値電圧は、第1LED群921に含まれる直列接続したLEDの順方向ドロップ電圧と、第1LED群921に含まれるLEDの直列段数の積である。全波整流電圧が第1閾値電圧以上であり且つ第1閾値電圧と第2LED群922が発光し始める第2閾値電圧との合計の閾値電圧である合計閾値電圧より低い間では、第1スイッチ913がオンして、第1LED群921に含まれるLEDが点灯する。なお、第2閾値電圧は、第2LED群922に含まれる直列接続したLEDの順方向ドロップ電圧と、第2LED群922に含まれるLEDの直列段数の積である。全波整流電圧が合計閾値電圧以上のときは、第1スイッチ913がオフし且つ第2スイッチ914がオンすることにより、第1LED群921及び第2LED群922の双方に含まれるLEDが点灯して、LEDアレイ912に含まれるLEDが全て点灯する。全波整流電圧が下降するときは、全波整流電圧が上昇するときと逆の過程を辿る。

[0007] LED駆動回路901では、全波整流電圧が第1閾値電圧より低い期間は、LEDアレイ912に含まれるLEDが点灯しない消灯期間となる。

[0008] 一方、光出力補償部911を備えるLED駆動回路902は、消灯期間がない。全波整流電圧が第1LED群921の第1閾値電圧よりも低いとき、コンデンサC1及びC2から第1LED群921に第1閾値電圧以上の電圧が印加され、第1LED群921に含まれるLEDが点灯し続ける。

[0009] 光出力補償部911を説明する。ここで、光出力補償部911が備えるダ

イオードD 1、D 2及びD 3は、アノード電圧がカソード電圧より高く、順方向バイアスがかかるときにオンし、アノード電圧がカソード電圧より低く、逆方向バイアスがかかるときにオフする。ダイオードD 1、D 2及びD 3の順方向ドロップ電圧は便宜的に0 [V] とし、コンデンサC 1及びC 2の容量は同一であるとする。

- [0010] 全波整流電圧が0 [V] から上昇してピーク電圧 V_p に達するまでの間では、ダイオードD 1がオンし、コンデンサC 1及びC 2が充電される。全波整流電圧がピーク電圧 V_p [V] からピーク電圧の半分の電圧 $V_p/2$ [V] まで下降する間では、ダイオードD 1、D 2及びD 3がオフし、コンデンサC 1及びC 2がフローティング状態となる。フローティング状態となるときのコンデンサC 1及びC 2の充電電圧は $V_p/2$ [V] である。すなわち全波整流電圧が $V_p/2$ [V] から0 [V] まで下降する間及び0 [V] から $V_p/2$ [V] まで上昇する間では、ダイオードD 1がオフし且つダイオードD 2及びD 3がオンして、コンデンサC 1及びC 2は放電する。第1LED群921が発光し始める第1閾値電圧が $V_p/2$ [V] より低いとき、全波整流電圧が $V_p/2$ [V] から0 [V] まで下降する間及び0 [V] から $V_p/2$ [V] まで上昇する間では、コンデンサC 1及びC 2から第1LED群921に電流が供給されて、第1LED群921は発光し続ける。
- [0011] LED駆動回路902は、全波整流電圧が第1閾値電圧より低いときに、光出力補償部911が備えるコンデンサC 1及びC 2から第1LED群921に電流が供給されて、第1LED群921に含まれるLEDが点灯するので、消灯期間を無くすことができる。

先行技術文献

特許文献

- [0012] 特許文献1：特表2015-506105号公報

発明の概要

発明が解決しようとする課題

[0013] しかしながら、LED駆動回路902では、コンデンサC1及びC2は、全波整流電圧が上昇する間に充電されるが、全波整流電圧が下降する間は充電されない。LED駆動回路902は、商用交流電源から供給される交流電流が、全波整流電圧が上昇する期間と全波整流電圧が下降する期間との間に相違して、交流電流の波形が正弦波から歪むおそれがある。LED駆動回路902は、交流電流の波形が正弦波から歪むため、高調波歪率（total harmonic distortion、THD）を低くできない。

[0014] 本発明は、全波整流電圧が、LED列に含まれるLEDが発光し始める閾値電圧より低いときに、コンデンサから電流をLED列に供給して、LEDを発光させることで、消灯期間が無く且つ高周波歪率を低くできるLED駆動回路を提供することを目的とする。

課題を解決するための手段

[0015] 本発明のLED駆動回路は、交流電圧を整流して全波整流電圧を出力する整流回路と、直列接続された複数のLEDを含み、LEDのうち初段のLEDのアノードが整流回路の第1端子と接続するLED列と、LED列の最終段のLEDのカソードに一端が接続された第1スイッチと、第1スイッチの他端に一端が接続されたコンデンサと、コンデンサの一端とLED列の初段のLEDのアノードとの間に接続された第2スイッチと、LED列の最終段のLEDのカソードと整流回路の第2端子との間に接続され、全波整流電圧が充電開始電圧未満のときにオンし、全波整流電圧が充電開始電圧以上のときにオフする第3スイッチと、電流入力端子がコンデンサの他端に接続され、電流出力端子が整流回路の第2端子に接続された電流制限回路とを有することを特徴とする。

[0016] さらに、本発明のLED駆動回路では、第1スイッチは、アノードがLED列の最終段のLEDのカソードに接続され、カソードがコンデンサの一端に接続されたダイオードを含み、第2スイッチは、アノードがコンデンサの一端に接続され、カソードがLED列の初段のLEDのアノードに接続されたダイオードを含むことが好ましい。

- [0017] さらに、本発明のL E D駆動回路では、電流制限回路は、ドレインがコンデンサの他端に接続された第1FETと、一端が第1FETのソースに接続された第1抵抗とを有し、第3スイッチは、ドレインがL E D列の最終段のL E Dのカソードに接続された第3FETと、一端が第3FETのソースに接続された第3抵抗とを含み、第1抵抗の他端が第3抵抗の一端に接続され、第3抵抗の他端が整流回路の第2端子に接続されたことが好ましい。
- [0018] さらに、本発明のL E D駆動回路は、第1抵抗の他端と第3抵抗の一端の間に挿入され、アノードが第1抵抗の他端に接続され且つカソードが第3抵抗の一端に接続された充電ダイオードと、アノードが第3抵抗の他端に接続され且つカソードがコンデンサの他端に接続された放電ダイオードを更に有することが好ましい。
- [0019] さらに、本発明のL E D駆動回路では、L E D列は、第1部分L E D列と、第1部分L E D列の最終段のL E Dのカソードに初段のL E Dのアノードが接続された第2部分L E D列とを含み、第1部分L E D列の最終段のL E Dのカソード及び第2部分L E D列の初段のL E Dのアノードに一端が接続され且つ整流回路の第2端子に他端が接続された第4スイッチを更に有することが好ましい。
- [0020] さらに、本発明のL E D駆動回路では、L E D列は、整流回路の第1端子と初段のL E Dのアノードとが接続された第3部分L E D列と、第2スイッチ及び第3部分L E D列の最終段のL E Dのカソードと初段のL E Dのアノードとが接続された第4部分L E D列とを含み、第3部分L E D列に並列接続された第2コンデンサを更に有することが好ましい。

発明の効果

- [0021] 整流回路からコンデンサに電流が流れ込む期間は、閾値電圧とコンデンサの両端間電圧の和である充電開始電圧を超えている期間である。また、本発明のL E D駆動回路は、L E D列に含まれるL E Dが発光し始める閾値電圧より全波整流電圧が低いとき、コンデンサがL E D列に電流を供給しているだけで、商用交流電源から電流が流れ込まない。すなわち、整流回路からコ

ンデンサに電流が流れ込む期間が全波整流電圧の上昇する期間と全波整流電圧の下降する期間の双方を含み定電流化されていると共に、全波整流電圧が閾値電圧より低い期間は商用交流電源から電流が流れ込まないため、商用交流電源から L E D 駆動回路に流れ込む電流の波形が全波整流電圧のピークを軸として対称になる。

[0022] 以上のように本発明の L E D 駆動回路は、全波整流電圧の全ての期間で L E D 列に電流を流すことができるうえ、外部から流入する電流波形を正弦波に近似させるため、消灯期間が無く且つ高周波歪率を低く抑え込むことができる。

図面の簡単な説明

[0023] [図1]本発明に係る L E D 駆動回路の回路図である。

[図2A]図 1 に示す全波整流電圧の 1 周期に亘る経時的な変化を示す図である。

[図2B]図 1 に示す全波整流電圧の変化に応じた整流電流の経時的な変化を示す図である。

[図2C]図 1 に示す全波整流電圧の変化に応じた発光電流の経時的な変化を示す図である。

[図2D]図 1 に示す全波整流電圧の変化に応じたコンデンサ電圧の経時的な変化を示す図である。

[図3A]図 2 A に示す期間 t 1 及び期間 t 5 における L E D 駆動回路 1 の動作状態を示す図である。

[図3B]図 2 A に示す期間 t 2 及び期間 t 4 における L E D 駆動回路 1 の動作状態を示す図である。

[図3C]図 2 A に示す期間 t 3 における L E D 駆動回路 1 の動作状態を示す図である。

[図4]第 1 実施形態に係る L E D 駆動回路の回路図である。

[図5A]第 2 実施形態として示す L E D 駆動回路のブロック図である。

[図5B]図 5 A に示す L E D 駆動回路の回路図である。

[図6]第3実施形態として示すLED駆動回路の回路図である。

[図7A]図6に示す全波整流電圧の1周期に亘る経時的な変化を示す図である。

[図7B]図6に示す全波整流電圧の変化に応じた整流電流の経時的な変化を示す図である。

[図7C]図6に示す全波整流電圧の変化に応じた発光電流の経時的な変化を示す図である。

[図7D]図6に示す全波整流電圧の変化に応じたコンデンサ電圧の経時的な変化を示す図である。

[図8]第4実施形態として示すLED駆動回路の回路図である。

[図9]図8に示す整流回路から出力される全波整流電圧の1周期に亘る経時的な変化と、図9に示す第1ポイント～第3ポイントの電圧との関係を示す図である。

[図10A]従来のLED駆動回路の一例の構成図である。

[図10B]従来のLED駆動回路の他の例の構成図である。

発明を実施するための形態

[0024] 以下、添付図1～9を参照しながら本発明の好適な実施形態について詳細に説明する。なお図面の説明において、同一または相当要素には同一の符号を付し、重複する説明は省略する。

[0025] 図1は、本発明に係るLED駆動回路の回路図である。

[0026] LED駆動回路1は、LED列10と、第1スイッチ11～第3スイッチ13と、コンデンサ14と、商用交流電源100から入力される交流電圧を整流して第1端子156と第2端子157との間に全波整流電圧V0を出力する整流回路15とを有する。LED列10は、直列接続されたLED101～10nを含み、閾値電圧V1以上のときに発光電流I2が流れ、LED101～10nが発光する。ここで、用語「接続する」又は「接続された」は、第1素子と第2素子とが直接接続された状態だけでなく、第1素子と第2素子とが第3素子を介して接続された状態を含む（以下同様）。また、全

波整流電圧 V_0 は、LED 駆動回路 1 の動作について時間的な基準等として示した概念的なものであり、LED 駆動回路 1 のいずれの配線上にもあらわれない。

[0027] 第1スイッチ 11 は、LED 列 10 の最終段の LED 10n のカソードとコンデンサ 14 の一端との間に接続され、全波整流電圧 V_0 が充電開始電圧 V_2 より低いときにオフし、全波整流電圧 V_0 が充電開始電圧 V_2 以上のときにオンする。第1スイッチ 11 は、オンしているあいだ、第2定電流 I 12 (図 2B 参照) を流す電流制限機能を有する。ここで充電開始電圧 V_2 とは、閾値電圧 V_1 とコンデンサ 14 の両端間電圧 V_3 (以下コンデンサ電圧 V_3 と呼ぶ) の和を言い、LED 駆動回路 1 では閾値電圧 V_1 の少なくとも 2 倍の値を有する。第2スイッチ 12 は、コンデンサ 14 の一端と LED 列 10 の初段の LED 101 のアノードとの間に接続され、全波整流電圧 V_0 が閾値電圧 V_1 より低いときにオンし、全波整流電圧 V_0 が閾値電圧 V_1 以上のときにオフする。第3スイッチ 13 は、LED 列 10 の最終段の LED 10n のカソードと整流回路 15 の第2端子 157との間に接続され、全波整流電圧 V_0 が充電開始電圧 V_2 より低いときにオンし、全波整流電圧 V_0 が充電開始電圧 V_2 以上のときにオフする。第3スイッチ 13 は、オンしているあいだ、第1スイッチ 11 がオンしているあいだに流れる第2定電流 I 12 よりも低い第1定電流 I 11 (図 2B 参照) を流す電流制限機能を有する。

[0028] コンデンサ 14 の一端は、第1スイッチ 11 を介して LED 列 10 の最終段の LED 10n のカソードに接続されると共に、第2スイッチ 12 を介して LED 列 10 の初段の LED 101 のアノードに接続される。コンデンサ 14 の他端は、整流回路 15 の第2端子 157 に接続される。LED 駆動回路 1 が定常動作しているとき、コンデンサ電圧 V_3 は、閾値電圧 V_1 よりも高い。コンデンサ 14 は、第1スイッチ 11 がオンするときに充電され、第2スイッチ 12 がオンするときに放電される。

[0029] 整流回路 15 は、第1整流ダイオード 151 ~ 第4整流ダイオード 154

と、第1端子156と、第2端子157とを有する。第1整流ダイオード151のアノードは第2端子157に接続され、第1整流ダイオード151のカソードは第2整流ダイオード152のアノードと共に商用交流電源100の一端に接続される。第2整流ダイオード152のカソードは、第4整流ダイオード154のカソードと共に第1端子156に接続される。第3整流ダイオード153のアノードは第2端子157に接続され、第3整流ダイオード153のカソードは第4整流ダイオード154のアノードと共に商用交流電源100の他端に接続される。第1端子156はLED列10の初段のLED101のアノードに接続され、第2端子157は第3スイッチ13を介してLED列10の最終段のLED10nのカソードに接続される。整流回路15は、交流電圧を整流して、第1端子156と第2端子157との間に、ピーク電圧Vpが充電開始電圧V2よりも高い全波整流電圧VOを出力する。整流回路15は、第1端子156から整流電流I1を出力する。整流電流I1は、全波整流電圧VOに応じて変化する。

[0030] 図2Aは、整流回路15の第1端子156と第2端子157との間に输出される全波整流電圧VOの1周期に亘る経時的な変化を示す図である。図2Bは全波整流電圧VOの変化に応じた整流電流I1の経時的な変化を示す図であり、図2Cは全波整流電圧VOの変化に応じた発光電流I2の経時的な変化を示す図であり、図2Dは全波整流電圧VOの変化に応じたコンデンサ電圧V3の経時的な変化を示す図である。図2A～2Dにおいて横軸は時間を示し、図2A及び2Dにおいて縦軸は電圧を示し、図2B及び2Cにおいて縦軸は電流を示す。図2B～2Dの横軸の時間は、図2Aの横軸の時間と同一の長さを有する。図2Aの横軸は、期間t1～t5及び時刻t6を含む。期間t1は全波整流電圧VOが0[V]から閾値電圧V1まで上昇する期間であり、期間t2は全波整流電圧VOが閾値電圧V1から充電開始電圧V2まで上昇する期間であり、期間t3は全波整流電圧VOが充電開始電圧V2以上である期間である。期間t4は全波整流電圧VOが充電開始電圧V2から閾値電圧V1まで下降する期間であり、期間t5は全波整流電圧VOが

閾値電圧 V_1 から $0 [V]$ まで下降する期間であり、時刻 t_6 は全波整流電圧 V_0 がピーク電圧 V_p に達する時刻である。なお、充電開始電圧 V_2 はコンデンサ $1\sim4$ の充放電により変動するが、この変動は全波整流電圧 V_0 に比べて小さい。またコンデンサ電圧 V_3 は閾値電圧 V_1 より僅かに高いだけである。そこで説明の便宜のため、図 2 Aにおいて充電開始電圧 V_2 を一定値 ($2 \times V_1$) として取り扱っている（以下同様）。

[0031] 図 3 A は図 2 A に示す期間 t_1 及び期間 t_5 における LED 駆動回路 1 の動作状態を示す図であり、図 3 B は図 2 A に示す期間 t_2 及び期間 t_4 における LED 駆動回路 1 の動作状態を示す図であり、図 3 C は図 2 A に示す期間 t_3 における LED 駆動回路 1 の動作状態を示す図である。

[0032] 図 2 A に示す期間 t_1 及び期間 t_5 では、第 1 スイッチ 1 1 はオフし、第 2 スイッチ 1 2 及び第 3 スイッチ 1 3 はオンする。第 2 スイッチ 1 2 がオンするので、コンデンサ $1\sim4$ の一端と LED 列 1 0 の初段の LED 1 0 1 のアノードとが接続される。また、第 3 スイッチ 1 3 がオンするので、コンデンサ $1\sim4$ の他端と LED 列 1 0 の最終段の LED 1 0 n のカソードとが接続される。コンデンサ $1\sim4$ の一端と LED 列 1 0 の初段の LED 1 0 1 のアノードが接続され且つコンデンサ $1\sim4$ の他端と LED 列 1 0 の最終段の LED 1 0 n のカソードとが接続されるので、LED 列 1 0 の両端にはコンデンサ電圧 V_3 が印加される。コンデンサ電圧 V_3 は、LED 列 1 0 が発光し始める閾値電圧 V_1 よりも高いので、第 3 スイッチ 1 3 により上限が制限される第 1 定電流 I_{11} が LED 列 1 0 に流れ、LED 列 1 0 に含まれる LED 1 0 1 ~ 1 0 n のそれぞれは発光する。

[0033] 図 2 A に示す期間 t_2 及び期間 t_4 では、第 1 スイッチ 1 1 及び第 2 スイッチ 1 2 はオフし、第 3 スイッチ 1 3 はオンする。第 3 スイッチ 1 3 がオンすることで、整流回路 1 5 の第 2 端子 1 5 7 と LED 列 1 0 の最終段の LED 1 0 n のカソードとが接続される。この結果、LED 列 1 0 の両端には全波整流電圧 V_0 が印加される。図 2 A に示す期間 t_2 及び期間 t_4 では、全波整流電圧 V_0 は、LED 列 1 0 が発光し始める閾値電圧 V_1 よりも高いの

で、第3スイッチ13により上限が制限される第1定電流I11がLED列10に流れ、LED列10に含まれるLED101～10nのそれぞれは発光する。

[0034] 図2Aに示す期間t3では、第1スイッチ11はオンし、第2スイッチ12及び第3スイッチ13はオフする。第1スイッチ11がオンすることで、コンデンサ14の一端とLED列10の最終段のLED10nのカソードとが接続される。コンデンサ14の他端は整流回路15の第2端子157に接続されるので、LED列10の最終段のLED10nのカソードは、コンデンサ14を介して整流回路15の第2端子157に接続される。整流回路15の第2端子157とLED列10の最終段のLED10nのカソードとがコンデンサ14及び第1スイッチ11を介して接続されるので、LED列10の両端には全波整流電圧V0からコンデンサ電圧V3と第1スイッチ11による電圧降下を減じた電圧が印加される。前述のように、充電開始電圧V2は閾値電圧V1と閾値電圧V1よりも高いコンデンサ電圧V3との合計電圧であり、第1スイッチ11による電圧降下はその電流経路中の電流値を定電流化するために自動的に設定されるものである。また期間t3では全波整流電圧V0は充電開始電圧V2より高い。この結果、期間t3においてLED列10の両端間電圧はLED列10が発光し始める閾値電圧V1よりも高くなる。したがって第1スイッチ11を介して流れる第2定電流I12がLED列10に流れ、LED列10に含まれるLED101～10nのそれぞれは発光する。また、図2Aに示す期間t3において第2定電流I12が第1スイッチ11を介してコンデンサ14に流れることで、コンデンサ14は充電される。なお第1スイッチ11が電流制限しているためコンデンサ14は全波整流電圧V0のピーク（時刻t6）を過ぎても充電され続ける。

[0035] LED駆動回路1は、LED列10に含まれるLED101～10nが発光し始める閾値電圧V1よりも全波整流電圧V0が低いときに、コンデンサ14から第2スイッチ12を介して第1定電流I11をLED列に流すことで、LED101～10nを発光させる。また、LED駆動回路1は、閾値

電圧V1とコンデンサ電圧V3の合計の電圧である充電開始電圧V2よりも全波整流電圧V0が高いときに、第2定電流I12をLED列10及びコンデンサ14に流すことで、LED101～10nを発光させ且つコンデンサ14を充電する。

[0036] 図2Aに示す期間t1及び期間t5では、整流電流I1が流れずにコンデンサ14から電流が供給されることで、発光電流I2が流れる。図2Aに示す期間t2及び期間t4では、整流電流I1が発光電流I2として第3スイッチ13を介して流れる。図2Aに示す期間t2及び期間t4では、発光電流I2は、発光電流I2を第1定電流I11に制限する電流制限機能を有する第3スイッチ13を介して流れるので、第1定電流I11になる。図2Aに示す期間t3では、整流電流I1が発光電流I2として第1スイッチ11を介してコンデンサ14に流れて、コンデンサ14は充電される。図2Aに示す期間t3では、発光電流I2は、発光電流I2を第2定電流I12に制限する電流制限機能を有する第1スイッチ11を介して流れるので、第2定電流I12になる。

[0037] (第1実施形態)

図4は、第1実施形態に係るLED駆動回路の回路図である。

[0038] LED駆動回路2は、第1スイッチ11～第3スイッチ13の代わりに第1スイッチ21～第3スイッチ23が配置されることがLED駆動回路1と相違する。また、LED駆動回路2は、交流信号、及び整流回路15の出力信号、コンデンサ14の電圧に基づいて第1～3スイッチを制御する制御回路27を有することがLED駆動回路1と更に相違する。第1スイッチ21～第3スイッチ23、制御回路27以外のLED駆動回路2の構成要素及びその機能は、同一符号が付されたLED駆動回路1の構成要素及びその機能と同一である。第1スイッチ21～第3スイッチ23、及び制御回路27以外のLED駆動回路2の構成要素については、ここでは詳細な説明は省略する。

[0039] 第1スイッチ21～第3スイッチ23のそれぞれは、制御回路27から入

力される制御信号に応じてオンオフする。第1スイッチ21及び第3スイッチ23のそれぞれは、第1スイッチ21及び第3スイッチ23のそれぞれを流れる電流を制限する電流制限機能を有してもよい。

[0040] 制御回路27は、商用交流電源100から交流電圧及び全波整流電圧VOを取得して、図2Aに示される期間t1～t5のそれぞれで、LED駆動回路2が図2B～2Dを参照して説明した動作をするように、第1スイッチ21～第3スイッチ23をオンオフする。

[0041] (第2実施形態)

図5Aは第2実施形態に係るLED駆動回路のブロック図であり、図5Bは図5Aに示すLED駆動回路のより詳細な回路図である。

[0042] LED駆動回路3は、第1スイッチ11～第3スイッチ13の代わりに第1スイッチ31～第3スイッチ33が配置されることがLED駆動回路1と相違する。また、LED駆動回路3は、電流制限回路34と、充電ダイオード35と、放電ダイオード36とを有することがLED駆動回路1と更に相違する。第1スイッチ31～第3スイッチ33、電流制限回路34、充電ダイオード35及び放電ダイオード36以外のLED駆動回路3の構成要素及びその機能は、同一符号が付されたLED駆動回路1の構成要素及びその機能と同一である。

[0043] 整流回路15の一対の入力端子は商用交流電源100に接続され、整流回路15の第1端子156はLED列10の初段のLED101のアノードに接続される。LED列10の最終段のLED10nのカソードは第3スイッチ33の電流入力端子に接続され、第3スイッチ33の電流出力端子は整流回路15の第2端子157及び放電ダイオード36のアノードに接続される。電流制限回路34の電流出力端子は充電ダイオード35を介して、第3スイッチ33において電流検出素子として機能する第3抵抗332に接続される。コンデンサ14の一端はダイオードである第2スイッチ32のアノード、及びダイオードである第1スイッチ31のカソードに接続され、コンデンサ14の他端は電流制限回路34の電流入力端子及び放電ダイオード36の

カソードに接続される。第2スイッチ32のカソードはLED列10の初段のLED101のアノードに接続され、第1スイッチ31のアノードはLED列10の最終段のLED10nのカソードに接続される。

[0044] 整流回路15は4個の第1整流ダイオード151～第4整流ダイオード154を有し、商用交流電源100が入力端子に接続される。整流回路15において、第2整流ダイオード152及び第4整流ダイオード154のカソードは、電流を出力する第1端子156に接続される。第1整流ダイオード151及び第3整流ダイオード153のアノードは、電流が戻ってくる第2端子157（グランド端子）に接続される。なお以下の説明では、第2端子157の電圧を0[V]とする。

[0045] 第3スイッチ33は、ディプレッション型の第3FET331及び第3抵抗332を有し、LED列10を流れる電流を制限する。第3スイッチ33において、第3FET331のドレインが電流入力端子であり、第3抵抗332の左端が電流出力端子である。LED列10の初段のLED101のアノードは、整流回路15の第1端子156に接続され、LED10の最終段のLED10nのカソードは第3FET331のドレインに接続される。第3FET331のソースは第3抵抗332の右端に接続され、ゲートは第3抵抗332の左端及び整流回路15の第2端子157に接続される。

[0046] 電流制限回路34において、ディプレッション型の第1FET341のドレインが電流入力端子、第1抵抗342の左端子が電流出力端子である。コンデンサ14の一端は第2スイッチ32のアノードと第1スイッチ31のカソードに接続され、コンデンサ14の他端は第1FET341のドレインと放電ダイオード36のカソードに接続される。第1FET341のソースは第1抵抗342の右端に接続され、ゲートは第1抵抗342の左端子と充電ダイオード35のアノードに接続される。第2スイッチ32のカソードはLED列10の初段のLED101のアノードに接続され、第1スイッチ31のアノードはLED列10の最終段のLED10nのカソードに接続される。充電ダイオード35のカソードは第3抵抗332の右端に接続され、放電

ダイオード36のアノードは第3抵抗332の左端子及び整流回路15の第2端子157に接続される。電流制限回路34は、第1スイッチ31及びコンデンサ14を流れる電流を制限し、コンデンサ14が瞬時に充電されることを防止する。

- [0047] 図2A～2Dを再び参照してLED駆動回路3の動作を説明する。図2A～2Dの説明において、特別な明示なしに図5A及び5Bに示した部品等を参照する。
- [0048] 図2Aは全波整流電圧V0の一周期を示す図である。なお全波整流電圧V0の一周期は正弦波の半周期であり、商用交流電源100の出力電圧を全波整流して得られるものである。しかしながら全波整流電圧V0は、LED駆動回路3の動作について時間的な基準等として示した概念的なものであり、LED駆動回路3の何れの配線上にも現れない。
- [0049] 全波整流電圧V0が0[V]からLED列10の閾値電圧V1に達するまでの期間t1では、図2Bに示すように整流回路15からLED列10に整流電流I1は流れ込まない。一方、コンデンサ14のコンデンサ電圧V3はLED列10の閾値電圧V1より僅かに高い(図2D)。このため、コンデンサ14の放電により第2スイッチ32、LED列10、第3スイッチ33、放電ダイオード36を介してコンデンサ14に戻る発光電流I2が流れ(図2C)、コンデンサ14のコンデンサ電圧V3が低くなる(図2D)。
- [0050] ここで用語等を説明する。閾値電圧V1は、LED列10内で直列接続するLED101～10nの順方向ドロップ電圧VdとLED101～10nの直列段数Nの積($Vd \times N$)である。第3スイッチ33は、電流検出用の第3抵抗332の電圧降下を第3FET331にフィードバックすることにより第3FET331のソースードレイン間電流の上限値を第1定電流I11に設定する。電流制限回路34は電流検出用の第1抵抗342の電圧降下を第1FET341にフィードバックすることにより第1FET341のソースードレイン間電流の上限値を第2定電流I12に設定する。また第3抵抗332の右端から所定値以上の電流が流入すると第3FET331がカッ

トオフして、第3スイッチ33がオフする。以下の説明において第1スイッチ31及び第2スイッチ32の順方向ドロップ電圧は無視する。第3抵抗332及び第1抵抗342の電圧降下も、第3FET331及び第1FET341のフィードバック制御に言及する場合を除き無視する。

- [0051] 全波整流電圧V0が閾値電圧V1から充電開始電圧V2に達するまで期間t2では、整流回路15から、LED列10、第3スイッチ33を通り整流回路15に戻る整流電流I1が流れる(図2B)。期間t2において整流電流I1として流れる第1定電流I11は、第3スイッチ33の上限電流である。また期間t2ではコンデンサ14の充放電が起こらないためコンデンサ電圧V3は一定である(図2D)。
- [0052] 全波整流電圧V0が閾値電圧V1に達したとき、LED列10の初段101のアノードの電圧はコンデンサ電圧V3であり、コンデンサ電圧V3は閾値電圧V1より若干高い値である(図2D)。すなわち期間t2において、最初のタイミングではLED列10の初段101のアノードにコンデンサ電圧V3が印加される。このため、第2スイッチ32がオフするタイミング、すなわち整流回路15からLED列10に向かって整流電流I1が流れ始めるタイミングは、全波整流電圧V0が閾値電圧V1より若干高くなるときである。しかしながら、説明を簡単にするため、整流電流I1は、全波整流電圧V0が閾値電圧V1に達したとき(期間t2の最初のタイミング)に流れ始めるものとした(図2B)。
- [0053] 現実の回路では、期間t2において、整流電流I1が流れるとき、コンデンサ電圧V3は、閾値電圧V1より若干高い(図2D)。一方、期間t2の最初のタイミングを除いてLED列10の初段のLED101のアノードの電圧はコンデンサ電圧V3より高い。LED列10の初段のLED101のアノードがコンデンサ電圧V3より高くなると、ダイオードである第2スイッチ32に逆バイアスがかかり、第2スイッチ32はオフする。また、LED列10の最終段のLED10nのカソードの電圧は、コンデンサ電圧V3より低いため、ダイオードである第1スイッチ31は逆バイアスがかかりオ

フする。第1スイッチ31及び第2スイッチ32の双方がオフするので、期間t2では、コンデンサ14は充放電されない（図2D）。

- [0054] 全波整流電圧V0が充電開始電圧V2を超える期間t3では、整流回路15からLED列10、第1スイッチ31、コンデンサ14、電流制限回路34、充電ダイオード35、第3抵抗332を通り整流回路15に戻る整流電流I1が流れる（図2B）。期間t3において整流電流I1として流れる第2定電流I12は、電流制限回路34の上限電流である。また期間t3では、コンデンサ14が充電され、コンデンサ電圧V3が上昇する（図2D）。なお期間t3では電流制限されているため、コンデンサ14は瞬時に充電されることがない。この結果、時刻t6を過ぎても整流電流I1が流れ続け、コンデンサ14は充電され続ける。
- [0055] 期間t3では、第2スイッチ32及び放電ダイオード36はオフする。さらに充電ダイオード35を介して電流制限回路34から第3抵抗332に電流が流れ込むと第3FET331のソースドレイン間電流は遮断され、第3スイッチ33はオフする。なお、期間t3の説明を簡単にするため電流制限とコンデンサ14の容量が適切に設定されているものとしてコンデンサ電圧V3は直線的に増加するものとした（図2D）。
- [0056] 全波整流電圧V0が充電開始電圧V2から閾値電圧V1まで下降する期間t4では、期間t2と同様に、整流回路15からLED列10、第3スイッチ33を通り整流回路15に戻る整流電流I1が流れる（図2B）。期間t4において整流電流I1として流れる第1定電流I11は第3スイッチ33の上限電流である。期間t4では、コンデンサ14に電流が流れないと、コンデンサ電圧V3は一定である（図2D）。
- [0057] 期間t4において、整流回路15から出力される整流電流I1は、全波整流電圧V0が、閾値電圧V1より若干高い電圧であるコンデンサ電圧V3に一致したときに停止する。しかしながら、説明を簡単にするため全波整流電圧V0が閾値電圧V1になったときに整流電流I1が停止するものとした（図2B）。

[0058] 全波整流電圧 V_0 が閾値電圧 V_1 から 0 [V] まで下降する期間 t_5 では、整流回路 15 から LED 列 10 に電流が流れ込まない（図 2B）。その一方で、コンデンサ 14 の放電により、コンデンサ 14 を発し、第 2 スイッチ 32、及び LED 列 10、第 3 スイッチ 33、放電ダイオード 36 を経てコンデンサ 14 に戻る発光電流 I_2 が流れる（図 2C）。発光電流 I_2 として流れる第 1 定電流 I_{11} は、第 3 スイッチ 33 の上限電流である。コンデンサ 14 が放電されるので、コンデンサ電圧 V_3 は低下する（図 2D）。

[0059] LED 駆動回路 3 では、コンデンサ 14 は、LED 列 10 の最終段の LED 10n のカソードから流出する電流によって充電される。コンデンサ 14 の一端に印加される電圧は、全波整流電圧 V_0 が LED 列 10 により電圧降下するので、最大でも $(V_p - V_1)$ [V] であり、コンデンサ電圧 V_3 は、全波整流電圧 V_0 のピーク電圧 V_p よりも低く、コンデンサ 14 の容量が充分に大きければ閾値電圧 V_1 より僅かに高い電圧となる。LED 駆動回路 3 は、全波整流電圧 V_0 が周期的に変動することと、コンデンサ電圧 V_3 が閾値電圧 V_1 より僅かに高いという特性とを利用して、第 1 スイッチ 31～第 3 スイッチ 33 等によりコンデンサ 14 の充放電を制御している。また、第 1 及び第 2 定電流 I_{11} 、 I_{12} とコンデンサ 14 の容量値を適切に設定することにより、LED 列 10 に含まれる LED の消灯時間を無くすことができる。

[0060] さらに LED 駆動回路 3 は、電流制限回路 34 により全波整流電圧 V_0 が充電開始電圧 V_2 を超える期間 t_3 の全体に亘ってコンデンサ 14 を第 2 定電流 I_{12} で充電する。コンデンサ 14 を充電する電流（第 2 定電流 I_{12} ）は全波整流電圧 V_0 のピーク電圧 V_p を通る時刻 t_6 に対し対称になる。コンデンサ 14 を充電する電流が時刻 t_6 に対し対称になるので、整流回路 15 から出力される整流電流 I_1 は、時刻 t_6 に対し対称になる（図 2B）。

[0061] すなわち LED 駆動回路 3 は、消灯時間を無くしながら、商用交流電源 100 から引き出す電流波形を、商用交流電源 100 の電圧波形とピークを一

致させ、さらに正弦波に近い形状にするので、高周波歪率を低く抑えることが可能となる。またLED駆動回路3では、全ての期間でLED列10に含まれるLED101～10nが点灯するばかりでなく、全波整流電圧VOのピーク電圧Vpを含む期間t3で発光電流I2が増加するため、LED列10を効率良く利用できる。LED列10を効率良く利用できるので、LED列10が比較的少数のLED101～10nを含む場合でも、明るい照明が可能になる。

- [0062] LED駆動回路3では、充電ダイオード35及び放電ダイオード36は、省略されても良い。充電ダイオード35及び放電ダイオード36が省略されると、期間t1、t5において第3抵抗332の電圧降下が0[V]となり発光電流I2が第3FET331の電流制限を実質的に受けすことなくコンデンサ14に戻るため、コンデンサ14の放電量は増加する。したがって充電ダイオード35及び放電ダイオード36が省略されるとコンデンサ14の放電量が増加するため、消灯期間を無くすにはコンデンサ14の容量を大きく必要がある。これに対し、コンデンサ14の容量を大きくしないために、充電ダイオード35及び放電ダイオード36を設け、期間t1、t5において充電ダイオード35により電流制限回路34への電流の侵入を防ぐ一方、放電ダイオード36により電流制限された放電経路を確保することが好ましい。
- [0063] また、LED駆動回路3では、充電ダイオード35及び放電ダイオード36を省略し、LED列10の最終段のLED10nのカソードとコンデンサ14の一端との間にダイオードと抵抗からなる直列回路を挿入してコンデンサ14の放電経路を確保しても良い。しかしながら、LED列10の最終段のLED10nのカソードとコンデンサ14の一端との間にダイオードと抵抗を挿入すると、コンデンサ14の放電電流は、コンデンサ14と抵抗の値によって決まる時定数によって経時的に変化したり、充電時の損失が発生したりする。
- [0064] LED駆動回路3では、第3スイッチ33及び電流制限回路34の代わりに抵抗を配置しても良い。しかしながら、このようにするとコンデンサ14

の充放電に際し損失が大きくなる。また、発光電流 I_2 を一定にするために、第3スイッチ33及び電流制限回路34に流れる電流は、上限値を制限されると良い。LED駆動回路3では、第3スイッチ33及び電流制限回路34の代わりに、エンハンスマント型のFET、バイポーラトランジスタ、電流検出抵抗及びプルアップ抵抗からなる良く知られた定電流回路又は定電流素子を配置しても良い。

- [0065] LED駆動回路3はダイオードである第1スイッチ31、第2スイッチ32、充電ダイオード35及び放電ダイオード36のスイッチング特性を利用するが、スイッチング特性を示すものはダイオードに限られない。第1スイッチ31、第2スイッチ32、充電ダイオード35及び放電ダイオード36は良く知られたアナログスイッチに置き換えることが可能である。
- [0066] 現実のLED駆動回路3ではコンデンサ電圧 V_3 （図2D参照）の変動幅を、約10V程度と小さくし、完全に消灯期間を無くすようにしていた。LED駆動回路3は消灯期間が無いので、コンデンサ14は容量が比較的大きい。例えば、期間 t_1 と期間 t_5 の和の期間を2.5msとし、期間 t_1 及び期間 t_4 におけるコンデンサ14から流れる発光電流 I_2 を100mAとすると、コンデンサ14の容量は、 $22 \sim 100 \mu F$ である。コンデンサ14の容量を小さくすると、これまで無視していた現象が顕著になる。例えば、コンデンサ電圧 V_3 の変動が大きくなり、期間 t_3 において充電開始電圧 V_2 が大きく変動する。また期間 t_3 の途中で充電が完了してしまうと、第2定電流 I_{12} が時刻 t_6 に対して対象でなくなるため高周波歪率の増加を招く。
- [0067] また消灯期間を短くするだけで良い場合もある。消灯期間を短くするだけで良い場合、さらにコンデンサ14の容量を小さくできる。なお消灯期間では、LED列10に電流が流れず、コンデンサ電圧 V_3 は、閾値電圧 V_1 とほぼ等しくなる。なお上述の不具合を招く場合がある。

[0068] (第3実施形態)

単純にLED列に全波整流電圧を印加して、LED列に含まれるLEDを

点灯するLED駆動回路では、LED列が発光し始める閾値電圧よりも全波整流波電圧が低いとき、LED列に含まれるLEDは何れも点灯しない。LED列に含まれるLEDの直列段数を多くすると消灯期間は長くなる。一方、消灯期間を短くするためにLED列に含まれるLEDの直列段数を少なくすると、電流制限回路による電力損失の割合が増大する。これらに対してLED列を複数の部分LED列に分割し、全波整流電圧がLED列の閾値電圧より低く且つ部分LED列の閾値電圧以上のときに、部分LED列に含まれるLEDを点灯させることで、消灯期間を短くすることができるLED駆動回路が知られている。

[0069] 図6は第3実施形態に係るLED駆動回路の回路図である。

[0070] LED駆動回路4は、LED列10の代わりに第1部分LED列41及び第2部分LED列42を含むLED列40が配置されることがLED駆動回路3と相違する。また、LED駆動回路4は、第3スイッチ33の代わりに第3スイッチ43及び第4スイッチ44が配置されることがLED駆動回路3と更に相違する。さらに、LED駆動回路4は、電流制限回路34の代わりに電流制限回路45が配置されることがLED駆動回路3と更に相違する。第1部分LED列41、及び第2部分LED列42、第3スイッチ43、第4スイッチ44、電流制限回路45以外のLED駆動回路4の構成要素及びその機能は、同一符号が付されたLED駆動回路3の構成要素及びその機能と同一である。第1部分LED列41、第2部分LED列42、第3スイッチ43、第4スイッチ44及び電流制限回路45以外のLED駆動回路4の構成要素については、ここでは詳細な説明は省略する。

[0071] 第1部分LED列41は直列接続された複数のLED411～41mを含み、第2部分LED列42は直列接続された複数のLED421～42nを含む。第1部分LED列41の最終段のLED41mのカソードは、第2部分LED列42の初段のLED421のアノード及び第4スイッチ44の電流入力端子に接続される。第2部分LED列42の最終段のLED42nのカソードは、第1スイッチ31のアノード及び第3スイッチ43の電流入力

端子に接続される。第1部分LED列41の初段のLED411のアノードは、整流回路15の第1端子156及び第2スイッチ32のカソードに接続される。

- [0072] 第3スイッチ43は、ディプレッション型の第3FET431と、第3抵抗432と、ゲート保護抵抗433とを有し、第2定電流I42を流す電流制限回路として機能する。第3スイッチ43において、第3FET431のドレインは電流入力端子であり、第3抵抗432の左端は電流出力端子である。第4スイッチ44は、ディプレッション型の第4FET441と、第4抵抗442と、ゲート保護抵抗443とを有し、第1定電流I41を流すバイパス回路として機能する。第4スイッチ44において、第4FET441のドレインは電流入力端子であり、第4抵抗442の左端は電流出力端子である。
- [0073] 第3FET431のソースは充電ダイオード35のカソード及び第3抵抗432の右端に接続され、第3FET431のゲートはゲート保護抵抗433を介して第3抵抗432の左端に接続される。第4FET441のソースは第4抵抗442の右端及び第3抵抗432の左端に接続され、第4FET441のゲートはゲート保護抵抗443を介して第4抵抗442の左端及び整流回路15の第2端子157に接続される。
- [0074] 電流制限回路45は、ディプレッション型の第1FET451と、第1抵抗452、ゲート保護抵抗453とを有し、第3定電流I43を流す電流制限回路である。第1FET451のドレインは電流入力端子であり、第1抵抗452の左端は電流出力端子である。
- [0075] 電流制限回路45の電流入力端子である第1FETのドレインは、コンデンサ14の他端及び放電ダイオード36のカソードに接続される。電流制限回路45の電流出力端子である第1抵抗452の左端は、充電ダイオード35のアノードに接続される。
- [0076] 次に図7A～7Dを参照してLED駆動回路4の動作を説明する。図7A～7Dの説明において、特別な明示なしに図6に示した部品等を参照する。

[0077] 図 7 A は、整流回路 15 の第 1 端子 156 と第 2 端子 157 との間に output される全波整流電圧 V_0 の 1 周期に亘る経時的な変化を示す図である。全波整流電圧 V_0 は、LED 駆動回路 4 の動作について時間的な基準等として示した概念的なものであり、LED 駆動回路 4 の何れの配線上にもあらわれない。図 7 B は全波整流電圧 V_0 の変化に応じた整流電流 I_1 の経時的な変化を示す図であり、図 7 C は全波整流電圧 V_0 の変化に応じた発光電流 I_2 の経時的な変化を示す図であり、図 7 D は全波整流電圧 V_0 の変化に応じたコンデンサ電圧 V_3 の経時的な変化を示す図である。図 7 A～7 D において横軸は時間を示し、図 7 A 及び 7 D において縦軸は電圧を示し、図 7 B 及び 7 C において縦軸は電流を示す。図 7 B～7 D の横軸の時間は、図 7 A の横軸の時間と同一の長さを有する。図 7 A の横軸は、期間 $t_{31} \sim t_{37}$ 及び時刻 t_6 を含む。

[0078] 期間 t_{31} は、全波整流電圧 V_0 が 0 [V] から第 1 部分 LED 列 41 の閾値電圧 V_{41} に達するまでの期間である。期間 t_{31} では、図 7 B に示すように整流回路 15 から第 1 部分 LED 列 41 に整流電流 I_1 は流れ込まない。一方、コンデンサ電圧 V_3 は、第 1 部分 LED 列 41 の閾値電圧 V_{41} より僅かに高い（図 7 D）。期間 t_{31} では、コンデンサ 14 の放電により第 2 スイッチ 32、第 1 部分 LED 列 41、第 4 スイッチ 44、放電ダイオード 36 を介してコンデンサ 14 に戻る発光電流 I_2 が流れる（図 7 C）。コンデンサ 14 の放電に伴って、コンデンサ電圧 V_3 は低下する（図 7 D）。

[0079] ここで用語等を説明する。第 1 部分 LED 列 41 の閾値電圧 V_{41} は、第 1 部分 LED 列 41 含まれる LED 411～41m の順方向ドロップ電圧 V_d と LED 411～41m の直列段数 M の積 ($V_d \times M$) である。同様に、第 2 部分 LED 列 42 の閾値電圧 V_{42} ($V_{40} - V_{41}$) は、第 2 部分 LED 列 42 含まれる LED 421～42n の順方向ドロップ電圧 V_d と LED 421～42n の直列段数 N の積 ($V_d \times N$) である。また、LED 列 40 の閾値電圧 V_{40} は、LED 列 40 含まれる LED 411～41m 及び 4

21～42nの順方向ドロップ電圧VdとLED411～41m及び421～42nの直列段数(N+M)の積(Vd×(N+M))である。第3スイッチ43は、第3抵抗432の電圧降下を第3FET431にフィードバックすることにより第3FET431のソースードレイン間電流の上限値を第2定電流I42に設定する。第4スイッチ44は、第4抵抗442の電圧降下を第4FET441にフィードバックすることにより第4FET441のソースードレイン間電流の上限値を第1定電流I41に設定する。電流制限回路45は、第1抵抗452の電圧降下を第1FET451にフィードバックすることにより第1FET451のソースードレイン間電流の上限値を第3定電流I43に設定する。また、第3スイッチ43は、第3抵抗432の右端から所定値以上の電流が流入すると、第3FET431がカットオフすることでオフする。第4スイッチ44は、第4抵抗442の右端から所定値以上の電流が流入すると、第4FET441がカットオフすることでオフする。以下の説明においてダイードである第1スイッチ31及び第2スイッチ32、充電ダイオード35及び放電ダイオード36の順方向ドロップ電圧は無視する。第3抵抗432、第4抵抗442及び第1抵抗452の電圧降下は、第3FET431、第4FET441及び第1FET451のフィードバック制御に言及する場合を除き無視する。充電開始電圧V43は、コンデンサ電圧V3とLED列の閾値電圧V40の和であり、充放電によって変動する。しかしながらコンデンサV3の変動幅及び閾値電圧V41からのずれは全波整流電圧V0に比べて小さい。そこで説明を簡単にするため、図7Aでは充電開始電圧V43を閾値電圧40と閾値電圧41の和として図示した。

[0080] 期間t32は、全波整流電圧V0が第1部分LED列41の閾値電圧V41からLED列40の閾値電圧V40（第1部分LED列41の閾値電圧V41と第2部分LED列42の閾値電圧V42の和）に達するまでの期間である。期間t32では、整流回路15から、第1部分LED列41、第4スイッチ44を通り整流回路15に戻る整流電流I1が流れる（図7B）。期

間 t_{32} において整流電流 I_1 として流れる第1定電流 I_{41} は、第4スイッチ 44 の上限電流である。また、期間 t_{32} では、コンデンサ 14 は充放電されないため、コンデンサ電圧 V_3 は一定である（図7D）。

[0081] 全波整流電圧 V_0 が第1部分LED列 41 の閾値電圧 V_{41} に達したとき（期間 t_{32} の先頭）、第1部分LED列 41 の初段のLED 411 のアノードの電圧であるコンデンサ電圧 V_3 は、第1部分LED列 41 の閾値電圧 V_{41} より若干高い（図7D）。つまり、第1部分LED列 41 の初段のLED 421 のアノードにコンデンサ電圧 V_3 が印加されるので、整流回路15から第1部分LED列 41 に整流電流 I_1 が流れ始めるタイミングは、全波整流電圧 V_0 が閾値電圧 V_{41} より若干高くなるときである。しかしながら、説明を簡単にするため、全波整流電圧 V_0 が第1部分LED列 41 の閾値電圧 V_{41} に達したときに整流電流 I_1 が流れ始めるものとした（図7B）。

[0082] 期間 t_{32} において、整流電流 I_1 が流れるときに、コンデンサ電圧 V_3 は、第1部分LED列 41 の閾値電圧 V_{41} より若干高い（図7D）。一方、期間 t_{32} の最初のタイミングを除いて第1部分LED列 41 のアノードの電圧は、コンデンサ電圧 V_3 より高い。第1部分LED列 41 の初段のLED 411 のアノードがコンデンサ電圧 V_3 より高くなると、ダイオードである第2スイッチ 32 に逆バイアスがかかるので、第2スイッチ 32 はオフする。また、第2部分LED列 42 の最終段のLED $42n$ のカソードの電圧は、コンデンサ電圧 V_3 より低いため、第1スイッチ 31 は逆バイアスがかかりオフする。第1スイッチ 31 及び第2スイッチ 32 の双方がオフするので、期間 t_{32} では、コンデンサ 14 は充放電されないので、コンデンサ電圧 V_3 は一定である（図7D）。

[0083] 期間 t_{33} は、全波整流電圧 V_0 がLED列 40 の閾値電圧 V_{40} から充電開始電圧 V_{43} に達するまでの期間である。期間 t_{33} では、整流回路15から、第1部分LED列 41 、第2部分LED列 42 、第3スイッチ 43 、第4抵抗 442 を通り整流回路15に戻る整流電流 I_1 が流れる（図7B）。

)。このとき第4抵抗442の電圧降下が大きくなるため、第4スイッチ44に含まれる第4FET441はソースードレイン間電流が遮断されオフする。期間t33において整流電流I1として流れる第2定電流I42は、第3スイッチ43の上限電流である。また、期間t33では、期間t32と同様に、コンデンサ14は充放電されないため、コンデンサ電圧V3は一定である(図7D)。

[0084] 期間t34は、全波整流電圧V0が充電開始電圧V43を超える期間である。期間t34では、整流回路15からLED列40、第1スイッチ31、コンデンサ14、電流制限回路45、充電ダイオード35、第3抵抗432及び第4抵抗442を通り整流回路15に戻る整流電流I1が流れる(図7B)。期間t34において整流電流I1として流れる第3定電流I43は、電流制限回路45の上限電流である。また、期間t34では、整流電流I1が電流制限されているため、時刻t6を過ぎてもコンデンサ14は充電され続け、コンデンサ電圧V3は上昇する(図7D)。

[0085] 期間t34では、第2スイッチ32及び放電ダイオード36はオフする。充電ダイオード35を介して電流制限回路45から第3抵抗432に電流が流れ込むと第3FET431はオフする。また、期間t34において、全波整流電圧V0がピーク電圧Vpに達した後でも、コンデンサ14の容量と第3定電流I43を適切に設定することによりコンデンサ電圧V3は直線的に増加する(図7D)。

[0086] 期間t35は、全波整流電圧V0が充電開始電圧V43からLED列40の閾値電圧V40まで下降する期間である。期間t35では、期間t33と同様に、整流回路15からLED列40、第3スイッチ43、第4抵抗442を通り整流回路15に戻る整流電流I1が流れる(図7B)。期間t35において整流電流I1として流れる第2定電流I42は、第3スイッチ43の上限電流である。期間t35では、コンデンサ14に電流が流れないと、コンデンサ電圧V3は一定である(図7D)。

[0087] 期間t36は、全波整流電圧V0がLED列40の閾値電圧V40から第

1部分LED列41の閾値電圧V41まで下降する期間である。期間t36では、期間t32と同様に、整流回路15から第1部分LED列41、第4スイッチ44を通り整流回路15に戻る整流電流I1が流れる(図7B)。期間t36における電流I1の値I21は、第4スイッチ44の上限電流である。また、期間t36では、コンデンサ14に電流が流れないため、コンデンサ電圧V3は一定である(図7D)。

- [0088] 期間t36において整流回路15から出力される整流電流I1は、全波整流電圧VOが、第1部分LED列41の閾値電圧V41より若干高い電圧であるコンデンサ電圧V3に一致したときに停止する。しかしながら、説明を簡単にするために全波整流電圧VOが第1部分LED列41の閾値電圧V41に一致したとき整流電流I1が停止するものとした(図7B)。
- [0089] 期間t37は、全波整流電圧VOが第1部分LED列41の閾値電圧V41から0[V]まで下降する期間である。期間t37では、整流回路15から第1部分LED列41に電流が流れ込まない(図7B)。一方、コンデンサ14が放電することにより第2スイッチ32、第1部分LED列41、第4スイッチ44、及び放電ダイオード36を通してコンデンサ14に戻る発光電流I2が流れる(図7D)。発光電流I2として流れる第1定電流I41は、第4スイッチ44の上限電流である。コンデンサ14が放電するので、コンデンサ電圧V3は低下する(図7D)。
- [0090] LED駆動回路4では、第1部分LED列41の閾値電圧V41がLED駆動回路3に含まれるLED列10の閾値電圧V1よりも低い。さらにLED駆動回路4では、コンデンサ14が放電している期間($t_{31} + t_{37}$)が、図2Aに示す期間($t_1 + t_5$)より短い。この結果、LED駆動回路4は、LED駆動回路3にくらべコンデンサ14のサイズ及び容量を小さくできる。
- [0091] LED駆動回路4では、コンデンサ14は、第2部分LED列42の最終段のLED42nのカソードから流出する電流で充電される。コンデンサ電圧V3は、全波整流電圧VOがLED列40により電圧降下するので最大で

も ($V_p - V_{40}$) [V] であり、第1部分LED列41の閾値電圧 V_{41} より僅かに高い。LED駆動回路4は、全波整流電圧 V_0 が周期的に変動することとコンデンサ電圧 V_3 が閾値電圧 V_{41} より僅かに高いという特性を利用して、第1スイッチ31、及び第2スイッチ32、第3スイッチ43、第4スイッチ44等によりコンデンサ14の充放電を制御する。またLED駆動回路4は、コンデンサ14の容量を充分に大きくするとともに第1及び第3定電流 I_{41} 、 I_{43} を適切に設定することでLED列40の消灯期間を無くすことができる。

[0092] LED駆動回路4は、電流制限回路45により全波整流電圧 V_0 が充電開始電圧 V_{43} を超える期間 t_{34} の全体に亘ってコンデンサ14を第3定電流 I_{43} で充電する。この結果、コンデンサ14を充電する充電電流は全波整流電圧 V_0 のピーク電圧 V_p を通る時間軸（時刻 t_6 ）に対し対称になる。コンデンサ14を充電する充電電流が時刻 t_6 に対し対称になるので、整流回路15から出力される整流電流 I_1 は時間軸（時刻 t_6 ）に対し対称になる（図7B）。

[0093] すなわちLED駆動回路4は、消灯期間を無くしながら、商用交流電源100から引き出す電流波形を、商用交流電源100の電圧波形のピークに一致させ且つ正弦波に近い形状にするため、高周波歪率を低く抑えることが可能となる。

[0094] LED駆動回路4では、LED駆動回路3と同様に、充電ダイオード35及び放電ダイオード36を省くことができる。LED駆動回路4では、充電ダイオード35及び放電ダイオード36を省略し、第2部分LED列42の最終段のLED 42_n のカソードとコンデンサ14の他端との間にダイオードと抵抗を挿入してコンデンサ14の放電経路を確保しても良い。同様に第3スイッチ43、第4スイッチ44及び電流制限回路45は抵抗であっても良く、良く知られた定電流回路や定電流素子で代替しても良い。同様に第1スイッチ31、第2スイッチ32、充電ダイオード35及び放電ダイオード36は良く知られたアナログスイッチに置き換えることが可能である。

[0095] LED 駆動回路 4 では、LED 駆動回路 3 と同様に、コンデンサ電圧 V3 (図 7D 参照) の変動幅を小さくして、完全に消灯期間を無くすようにしていた。LED 駆動回路 3 は消灯期間が無いので、コンデンサ 14 は容量が比較的大きい。コンデンサ 14 の容量を小さくすると、コンデンサ電圧 V3 の変動が大きくなり、説明のため無視していた現象が顕著になる。例えば、コンデンサ電圧 V3 の変動が大きくなり、期間 t34 において充電開始電圧 V2 が大きく変動する。また期間 t34 の途中で充電が完了してしまうと、第 3 定電流 I43 が時刻 t6 に対して対象でなくなるため高周波歪率の増加を招く。

[0096] また消灯期間を短くするだけで良い場合、さらにコンデンサ 14 の容量を小さくできる。なお消灯期間では、第 2 部分 LED 列 42 に電流が流れず、コンデンサ電圧 V3 は第 1 部分 LED 列 41 の閾値電圧 V41 とほぼ等しくなる。なお上述の不具合を招く場合がある。

[0097] (第 4 実施形態)

図 8 は第 4 実施形態に係る LED 駆動回路の回路図である。

[0098] LED 駆動回路 5 は、第 3 部分 LED 列 53 と第 4 部分 LED 列 54 が直列接続した LED 列 52 及び第 3 部分 LED 列 53 に並列接続する第 2 コンデンサ 51 が配置されることが LED 駆動回路 3 と相違する。LED 列 52 及び第 2 コンデンサ 51 以外の LED 駆動回路 5 の構成要素及びその機能は、同一符号が付された LED 駆動回路 3 の構成要素及びその機能と同一である。LED 列 52 及び第 2 コンデンサ 51 以外の LED 駆動回路 5 の構成要素については、ここでは詳細な説明は省略する。

[0099] 第 3 部分 LED 列 53 は、直列接続された複数の LED 531～53p を含む。第 4 部分 LED 列 54 は、直列接続された複数の LED 541～54q を含む。第 3 部分 LED 列 53 の初段の LED 531 のアノードは整流回路 15 の第 1 端子 156 に接続され、第 3 部分 LED 列 53 の最終段の LED 53p のカソードは、第 4 部分 LED 列 54 の初段の LED 541 のアノード及び第 2 スイッチ 32 のカソードに接続される。

[0100] 第2コンデンサ51は、第3部分LED列53に並列接続され、第2コンデンサ51の端子間電圧である第2コンデンサ電圧VC2は、第3部分LED列53に含まれるLED531～53pが発光し始める閾値電圧V53以上の電圧である。第2コンデンサ51は、整流回路15から出力される全波整流電圧VOがLED列52の閾値電圧V52より低いときに、第3部分LED列53に発光電流を供給して、第3部分LED列53に含まれるLED531～53pを発光させる。なお、第2コンデンサ電圧VC2の最大値は、全波整流電圧VOのピーク付近で第3部分LED列53に最大の電流が流れているときの第3部分LED列の両端間電圧となり、閾値電圧V53に対して数V大きい値になる。第2コンデンサ51の容量は、第3部分LED列53の発光電流を充分に供給できる大きさにする。

[0101] 第1ポイントP1の電圧VP1は、整流回路15の第1端子156及び第3部分LED列53の初段のLED531のアノードの電圧である。第2ポイントP2の電圧VP2は、第3部分LED列53の最終段のLED53pのカソード及び第4部分LED列54の初段のLED541のアノードの電圧であり、第1ポイントP1の電圧VP1に対して第2コンデンサ電圧VC2だけ低い。第3ポイントP3の電圧VP3は、LED列52の最終段のLED54qのカソード及び第1スイッチ31のアノードの電圧であり、第2ポイントP2の電圧VP2に対して概ね第4部分LED列54の閾値電圧V54だけ低い。なお、閾値電圧V54は、第4部分LED列54の両端間に電圧を印加したとき、LED541～54qが発光し始める電圧である。

[0102] 図9は、整流回路15から出力される全波整流電圧VOの1周期に亘る経時的な変化と、第1ポイントP1～第3ポイントP3の電圧VP1～VP3との関係を示す図である。図9において、横軸は時間を示し、縦軸は電圧を示す。図9において、破線は全波整流電圧VOの波形を示し、波形W1は第1ポイントP1の電圧VP1の電圧VP1の経時的な変化を示し、波形W2は第2ポイントP2の電圧VP2の経時的な変化を示し、波形W3は第3ポイントP3の電圧VP3の経時的な変化を示す。なお第1コンデンサ電圧VC1及び第2

コンデンサ電圧 V_{C2} は充放電に伴って変動するが、全波整流電圧 V_0 に対して変動が小さく、その値がそれぞれ閾値電圧 V_{54} 及び閾値電圧 V_{53} に近い。そこで説明の便宜のため、図9では第1コンデンサ電圧 V_{C1} 及び第2コンデンサ電圧 V_{C2} は、それぞれ閾値電圧 V_{54} 及び閾値電圧 V_{53} としている。

- [0103] 期間 t_{41} は、全波整流電圧 V_0 が $0 [V]$ から LED列52の閾値電圧 V_{52} まで上昇する期間である。期間 t_{41} では、第1スイッチ31がオフし且つ第2スイッチ32及び第3スイッチ33がオンして、第4部分LED列54は、コンデンサ14から発光電流 I_2 が供給され、第4部分LED列54に含まれるLED541～54qが発光する。同時に第3部分LED列53は、第2コンデンサ51から発光電流が供給され、第3部分LED列53に含まれるLED531～53pが発光する。
- [0104] 期間 t_{42} は、全波整流電圧 V_0 が LED列52の閾値電圧 V_{53} から充電開始電圧 V_{55} まで上昇する期間である。充電開始電圧 V_{55} は LED列52の閾値電圧 V_{52} とコンデンサ電圧 V_{C1} の和であり、充放電で変化する。しかしながら充電開始電圧 V_{55} の変化量は全波整流電圧 V_0 に比べ小さく、概ね閾値電圧 V_{52} と閾値電圧 V_{54} の和程度であるため、図9では一定値の電圧 ($V_{52} + V_{54}$) としている。期間 t_{42} では、第1スイッチ31及び第2スイッチ32がオフし且つ第3スイッチ33がオンする。このときLED列52は、整流回路15から整流電流 I_1 が供給され、LED531～53p、541～54qが発光する。コンデンサ14は、第1スイッチ31及び第2スイッチ32がオフするので、充放電されない。また整流電流 I_1 の一部で第2コンデンサ51が充電される。
- [0105] 期間 t_{43} は、全波整流電圧 V_0 が充電開始電圧 V_{55} を超える期間である。期間 t_{43} では、第1スイッチ31がオンし且つ第2スイッチ32及び第3スイッチ33がオフする。このときLED列52は、整流回路15から整流電流 I_1 が供給され、LED531～53p、541～54qが発光する。コンデンサ14は、第1スイッチ31がオンするので、整流電流 I_1 に

よって充電される。また整流電流 I 1 の一部で第 2 コンデンサ S 1 は充電される。

- [0106] 期間 t 4 4 は、全波整流電圧 V 0 が充電開始電圧 V 5 5 から閾値電圧 V 5 2 まで下降する期間である。期間 t 4 5 は、全波整流電圧 V 0 が閾値電圧 V 5 2 から 0 [V] まで下降する期間である。LED 駆動回路 5 は、期間 t 4 4 では期間 t 4 2 と同様に動作し（なおコンデンサ S 1 は僅かに放電する）、期間 t 4 5 では期間 t 4 1 と同様に動作する。
- [0107] LED 駆動回路 3 では、コンデンサ S 1 4 を充電できる期間が、概ね閾値電圧 V 1 の 2 倍を超える期間に限られていた。全波整流電圧 V 0 のピーク電圧 V p とこの制限の関係から LED 列 1 0 の直列段数の上限が決まる。LED 駆動回路 5 は、LED 列 5 2 を第 3 部分 LED 列と第 4 部分 LED 列に分割することで、LED 駆動回路 3 における LED 列 1 0 の直列段数よりも LED 列 5 2 の直列段数を大きくすることができる。この結果、LED 駆動回路 3 よりも明るく高効率で発光できる。
- [0108] 直列段数の違いについて例を示す。商用交流電源 1 0 0 から整流回路 1 5 に入力される交流電圧の実効値が 1 0 0 [V] であるとき、全波整流電圧の最大値 V 0 は、1 4 1 [V] である。また、一例では、LED 1 0 1 ~ 1 0 n 及び LED 5 3 1 ~ 5 3 p、5 4 1 ~ 5 4 q の順方向ドロップ電圧 V d が 3 [V] である。LED 駆動回路 3 では、LED 列 1 0 の直列段数が 2 3 段であるとき、充電開始電圧 V 2 は、1 3 6 [V] (= 2 3 × 3 [V] × 2) となる。コンデンサ S 1 4 は、1 3 6 [V] である充電開始電圧 V 2 と全波整流電圧 V 0 の最大値 V p (1 4 1 [V])との間で充電される。一方、LED 駆動回路 5 では、第 4 部分 LED 列 5 4 の直列段数が 1 0 段、第 3 部分 LED 列 5 3 の直列段数が 2 5 段であるとき、充電開始電圧 V 5 5 (V 5 4 × 2 + V 5 3) は、1 3 5 [V] (= 1 0 × 3 [V] × 2 + 2 5 × 3 [V]) となる。コンデンサ S 1 4 は、1 3 5 [V] である充電開始電圧 V 5 5 (V 5 4 × 2 + V 5 3) と全波整流電圧 V 0 の最大値 V p (1 4 1 [V])との間で充電される。

[0109] すなわち、整流回路15に入力される交流電圧の実効値が100[V]であるとき、LED駆動回路3はLED列10の直列段数が23段であるのに対し、LED駆動回路5はLED列52の直列段数を35段にできる。

[0110] 本発明に係るLED駆動回路は、以下に示す態様としてもよい。

[0111] 例えば、本発明のLED駆動回路は、全波整流電圧がLED列の閾値電圧より低い位相にあるとき予めコンデンサに蓄積しておいた電荷でLED列を点灯させるLED駆動回路において、

整流回路と、発光回路と、補助回路とを有し、

前記発光回路は、複数のLEDが直列接続したLED列と、第1電流制限回路とを備え、前記LED列のアノードが前記整流回路の出力端子と接続し、前記LED列のカソードが前記第1電流制限回路の電流入力端子と接続し、前記第1電流制限回路の電流出力端子が前記整流回路又は前記コンデンサに向かって電流を出力し、

前記補助回路は、前記コンデンサと、第1ダイオードと、第2ダイオードと、第2電流制限回路とを備え、前記コンデンサの一端が前記第1ダイオードのアノード及び前記第2ダイオードのカソードと接続し、前記コンデンサの他端が前記第2電流制限回路の電流入力端子と接続し、前記第1ダイオードのカソードが前記LED列の前記アノードと接続し、前記第2ダイオードのアノードが前記LED列の前記カソードと接続し、前記第2電流制限回路の電流出力端子が前記第1電流制限回路に含まれる電流検出素子と接続する、

態様としても良い。

[0112] 全波整流電圧が0[V]から第1電圧まで上昇する位相では、整流回路からLED列に電流が流れ込まない。この一方でコンデンサの放電により第2ダイオード、LED列を介してコンデンサに戻る電流が流れる。

[0113] 全波整流電圧が第1電圧から第2電圧まで上昇する位相では、整流回路からLED列及び第1電流制限回路を通り整流回路に戻る電流が流れる。この一方でコンデンサに電流は流れない。

- [0114] 全波整流電圧が第2電圧を超えている位相では、整流回路からL E D列、第2ダイオード、コンデンサ、第2電流制限回路を通り整流回路に戻る電流が流れる。このときコンデンサが充電される。
- [0115] 全波整流電圧が第1電圧から第2電圧まで下降する位相では、整流回路からL E D列、第1電流制限回路を通り整流回路に戻る電流が流れる。この一方でコンデンサに電流は流れない。
- [0116] 全波整流電圧が第1電圧から0[V]まで下降する位相では、整流回路からL E D列に電流が流れ込まない。この一方でコンデンサの放電により第2ダイオード、L E D列介してコンデンサに戻る電流が流れる。
- [0117] 前記第2電流制限回路の前記電流出力端子と前記第1電流制限回路に含まれる前記電流検出素子の間に挿入された第3ダイオードと、カソードが前記コンデンサの他端と接続し、前記コンデンサの放電経路を形成する第4ダイオードとを備えていても良い。
- [0118] 前記第1電流制限回路は前記第2電流制限回路の出力電流によりカットオフされても良い。
- [0119] 前記発光回路において、前記L E D列が複数に分割され、分割されたL E D列同士の接続点にバイパス回路を備えていても良い。

符号の説明

- [0120] 1～5 L E D駆動回路
10、40、52 L E D列
11、21、31 第1スイッチ
12、22、32 第2スイッチ
13、23、33、43 第3スイッチ
14 コンデンサ
15 整流回路
27 制御回路
34、45 電流制限回路
35 充電ダイオード

- 3 6 放電ダイオード
- 4 1 第1部分L E D列
- 4 2 第2部分L E D列
- 4 4 第4スイッチ
- 5 1 第2コンデンサ
- 5 3 第3部分L E D列
- 5 4 第4部分L E D列

請求の範囲

- [請求項1] 交流電圧を整流して全波整流電圧を出力する整流回路と、
直列接続された複数のL E Dを含み、前記L E Dのうち初段のL E Dのアノードが前記整流回路の第1端子と接続するL E D列と、
前記L E D列の最終段のL E Dのカソードに一端が接続された第1スイッチと、
前記第1スイッチの他端に一端が接続されたコンデンサと、
前記コンデンサの一端と前記L E D列の初段のL E Dのアノードとの間に接続された第2スイッチと、
前記L E D列の最終段のL E Dのカソードと前記整流回路の第2端子との間に接続され、前記全波整流電圧が充電開始電圧未満のときにオンし、前記全波整流電圧が前記充電開始電圧以上のときにオフする第3スイッチと、
電流入力端子がコンデンサの他端に接続され、電流出力端子が前記整流回路の第2端子に接続された電流制限回路と、
を有することを特徴とするL E D駆動回路。
- [請求項2] 前記第1スイッチは、アノードが前記L E D列の最終段のL E Dのカソードに接続され、カソードが前記コンデンサの一端に接続されたダイオードを含み、
前記第2スイッチは、アノードが前記コンデンサの一端に接続され、カソードが前記L E D列の初段のL E Dのアノードに接続されたダイオードを含む、請求項1に記載のL E D駆動回路。
- [請求項3] 前記電流制限回路は、ドレインが前記コンデンサの他端に接続された第1FETと、一端が前記第1FETのソースに接続された第1抵抗とを有し、
前記第3スイッチは、ドレインが前記L E D列の最終段のL E Dのカソードに接続された第3FETと、一端が前記第3FETのソースに接続された第3抵抗とを含み、前記第1抵抗の他端が前記第3抵抗

の一端に接続され、前記第3抵抗の他端が前記整流回路の第2端子に接続された、請求項1又は2に記載のLED駆動回路。

[請求項4] 前記第1抵抗の他端と前記第3抵抗の一端の間に挿入され、アノードが前記第1抵抗の他端に接続され且つカソードが前記第3抵抗の一端に接続された充電ダイオードと、アノードが前記第3抵抗の他端に接続され且つカソードが前記コンデンサの他端に接続された放電ダイオードを更に有する、請求項3に記載のLED駆動回路。

[請求項5] 前記LED列は、第1部分LED列と、前記第1部分LED列の最終段のLEDのカソードに初段のLEDのアノードが接続された第2部分LED列とを含み、

前記第1部分LED列の最終段のLEDのカソード及び前記第2部分LED列の初段のLEDのアノードに一端が接続され且つ前記整流回路の第2端子に他端が接続された第4スイッチを更に有する、請求項1～4の何れか一項に記載のLED駆動回路。

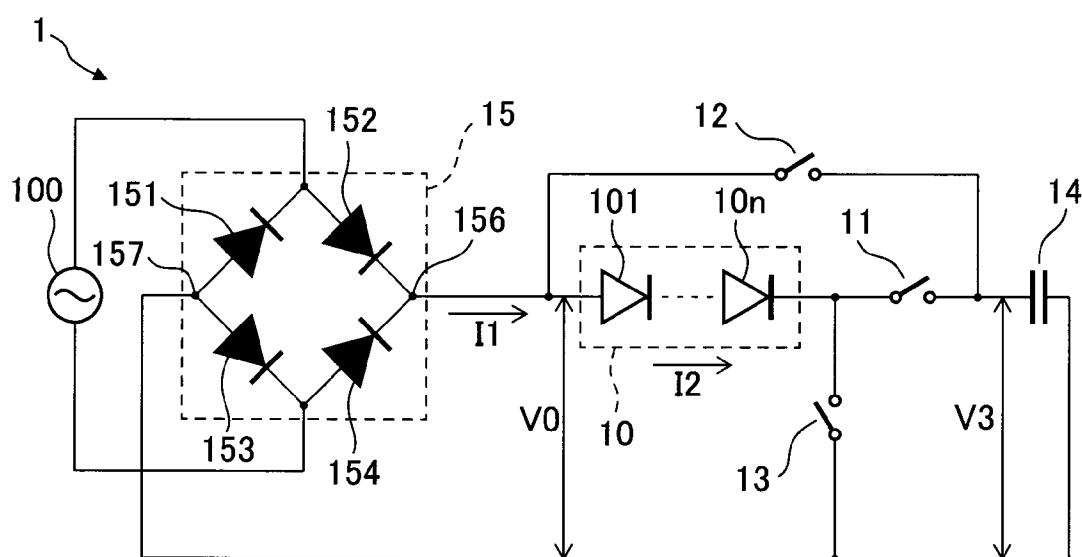
[請求項6] 前記LED列は、前記整流回路の第1端子と初段のLEDのアノードとが接続された第3部分LED列と、

前記第2スイッチ及び前記第3部分LED列の最終段のLEDのカソードと初段のLEDのアノードとが接続された第4部分LED列とを含み

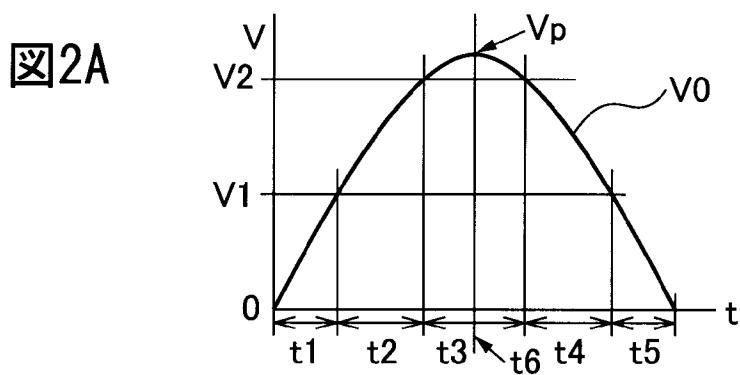
前記第3部分LED列に並列接続された第2コンデンサを更に有する、請求項1～4の何れか一項に記載のLED駆動回路。

[図1]

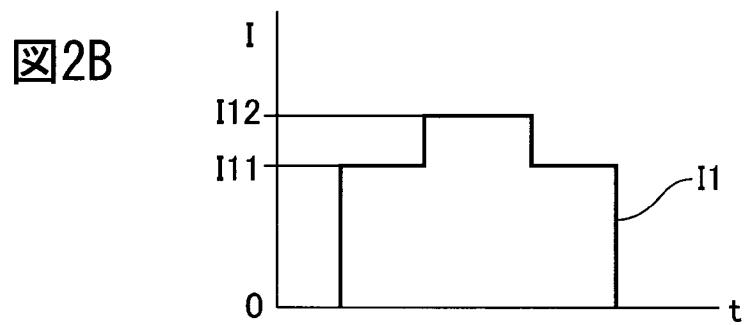
図1



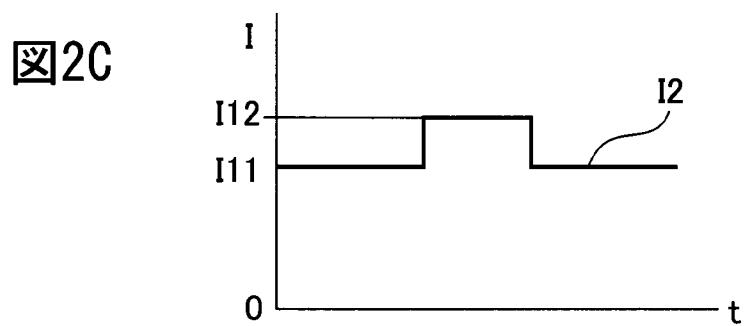
[図2A]



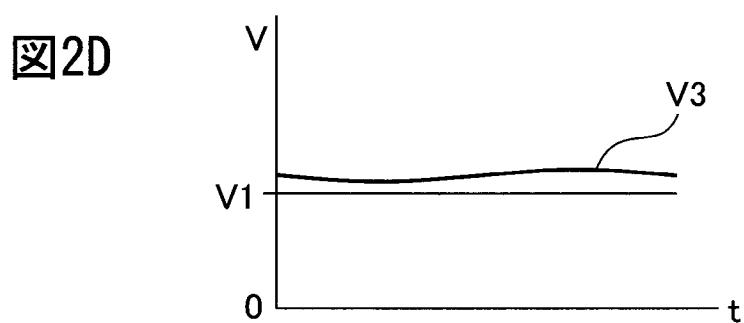
[図2B]



[図2C]



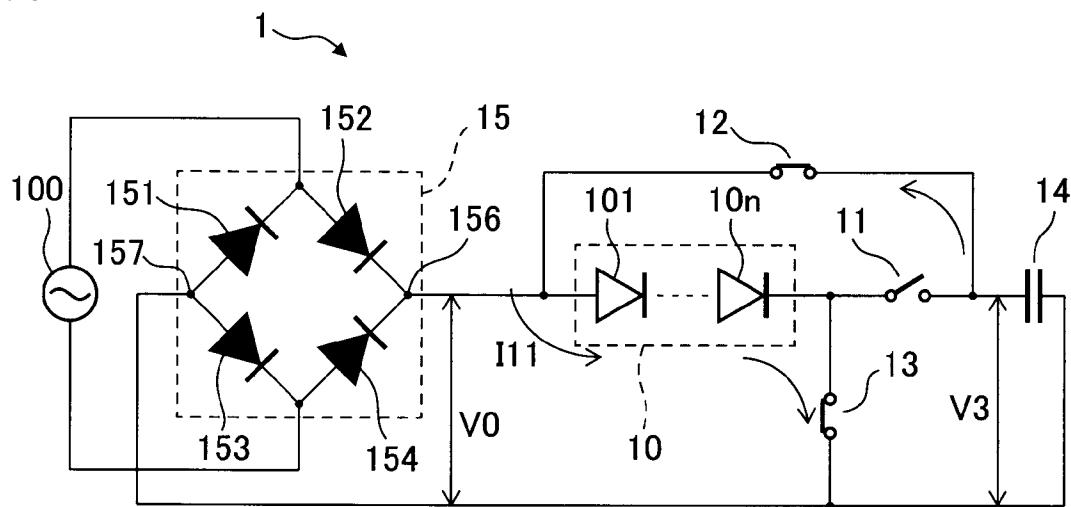
[図2D]



[図3A]

図3A

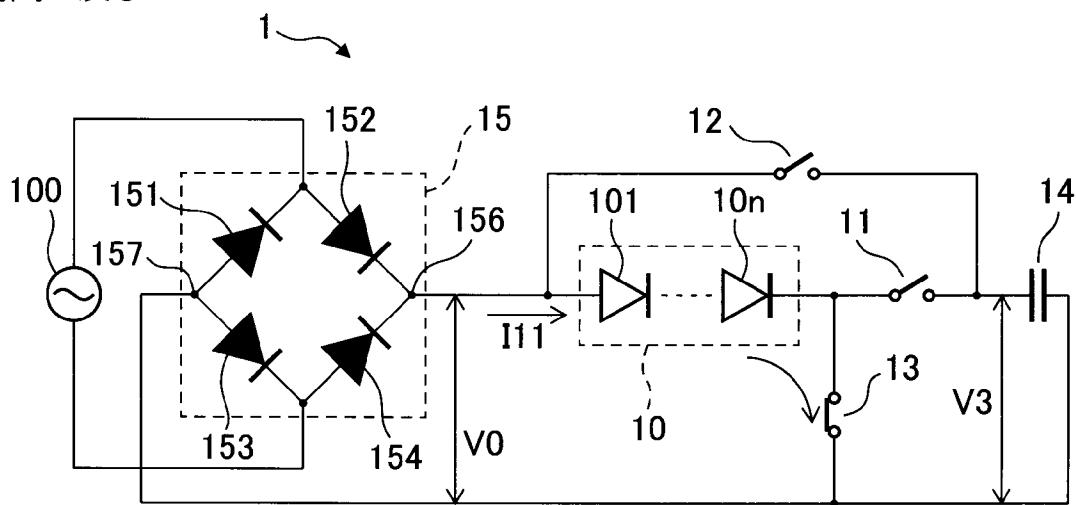
期間t1及びt5



[図3B]

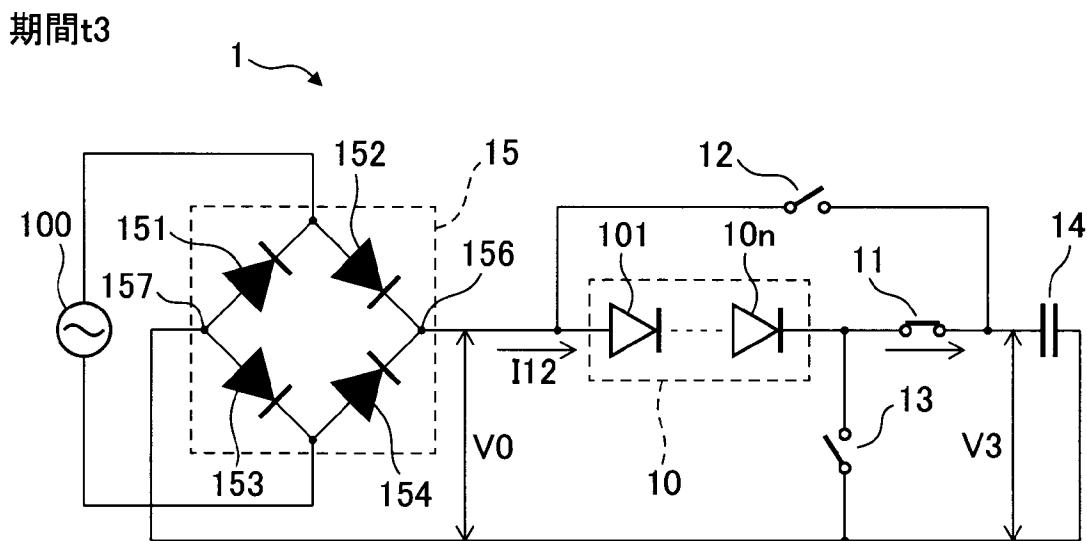
図3B

期間t2及びt4



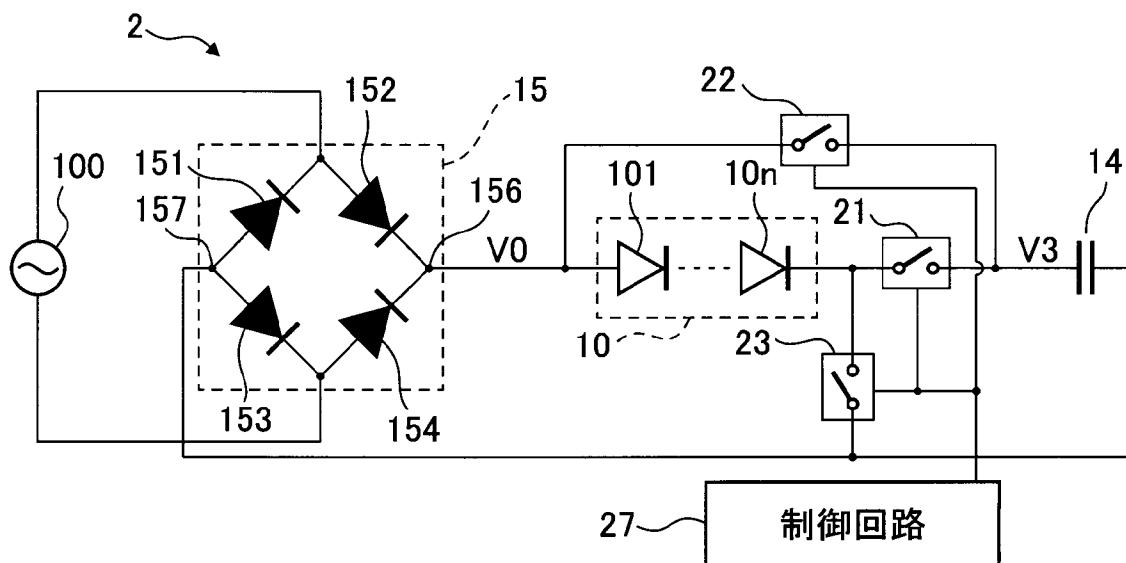
[図3C]

図3C



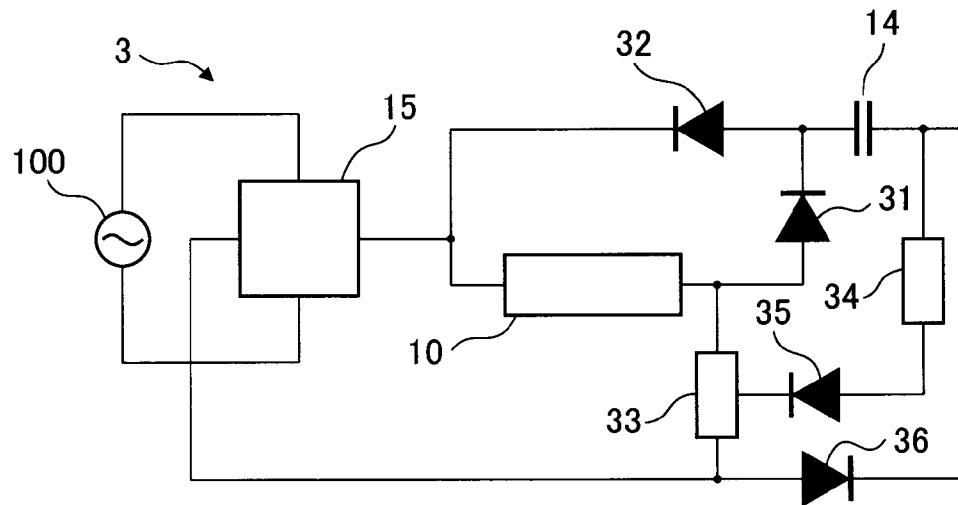
[図4]

図4



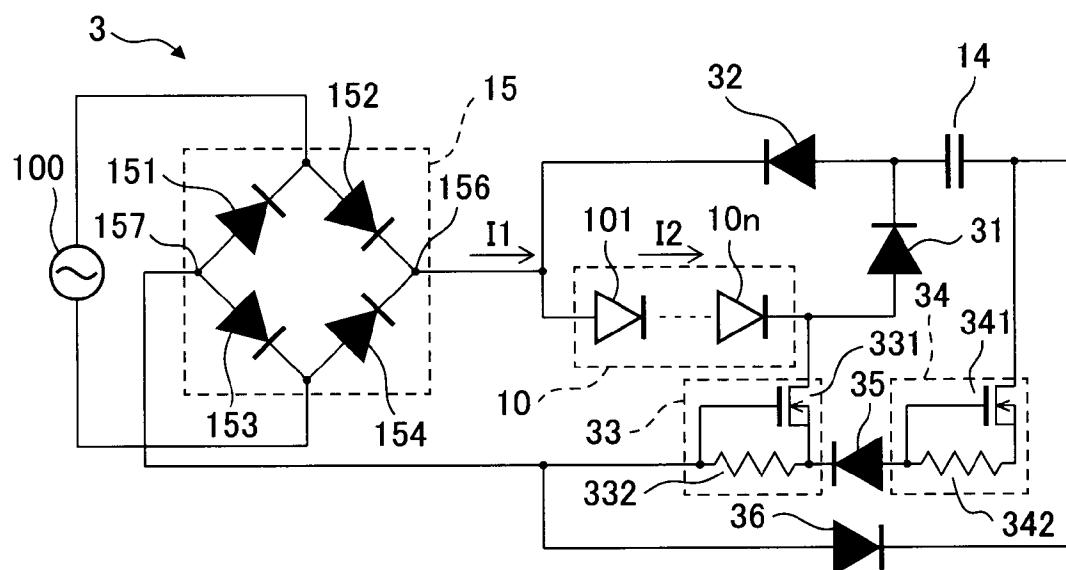
[义5A]

図5A



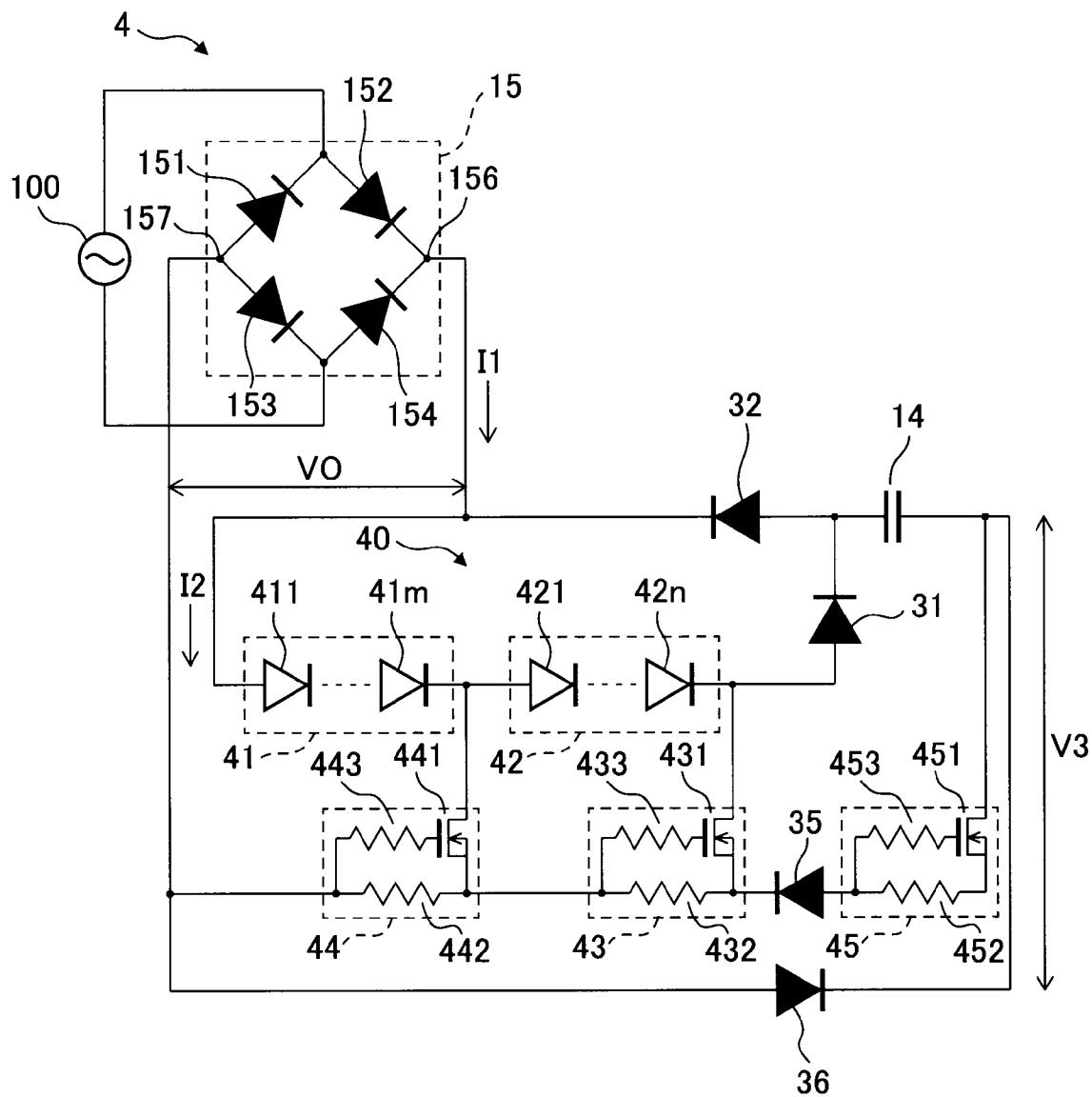
[圖5B]

义 5B



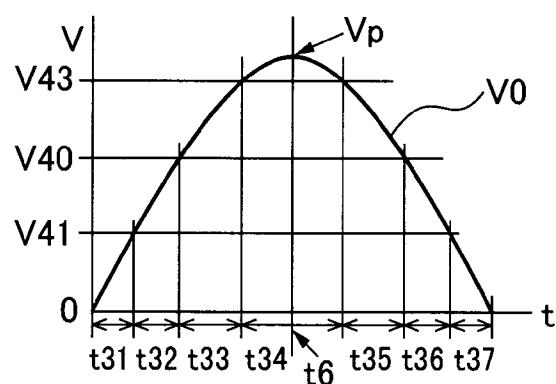
[図6]

図6



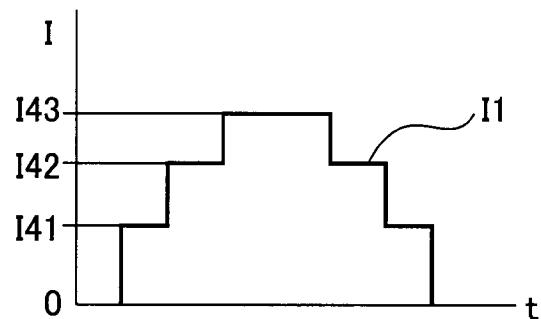
[図7A]

図7A



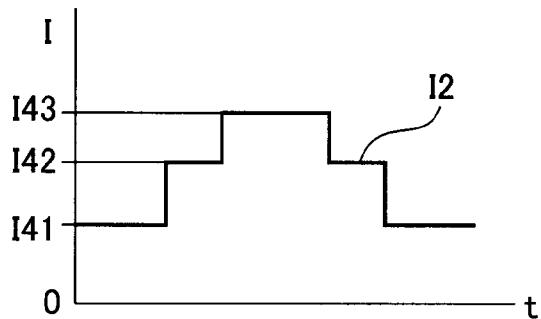
[図7B]

図7B



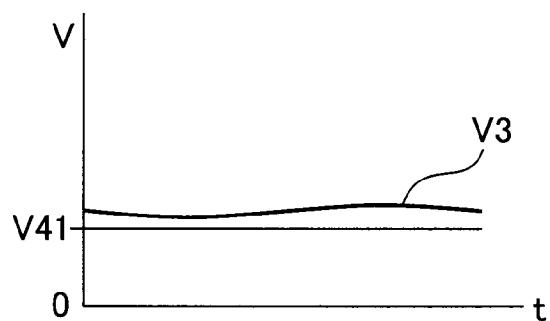
[図7C]

図7C

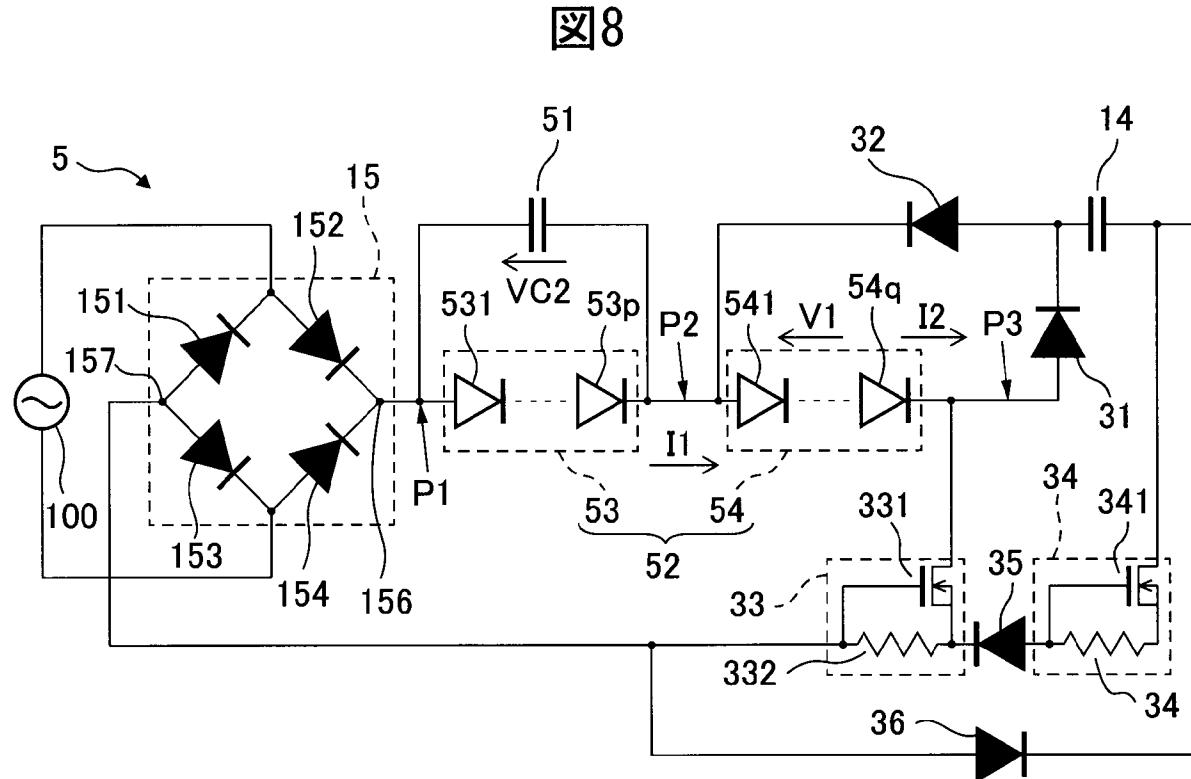


[図7D]

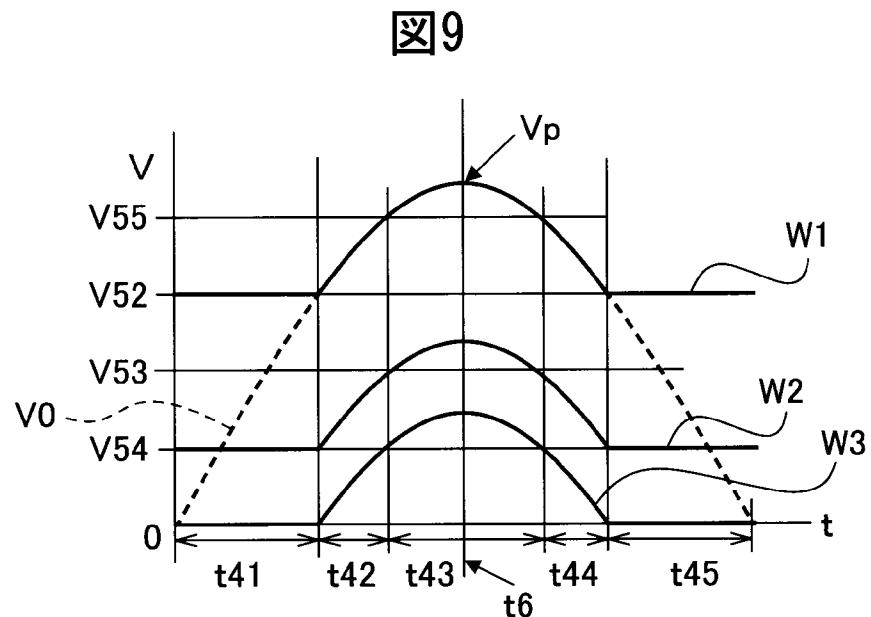
図7D



[図8]

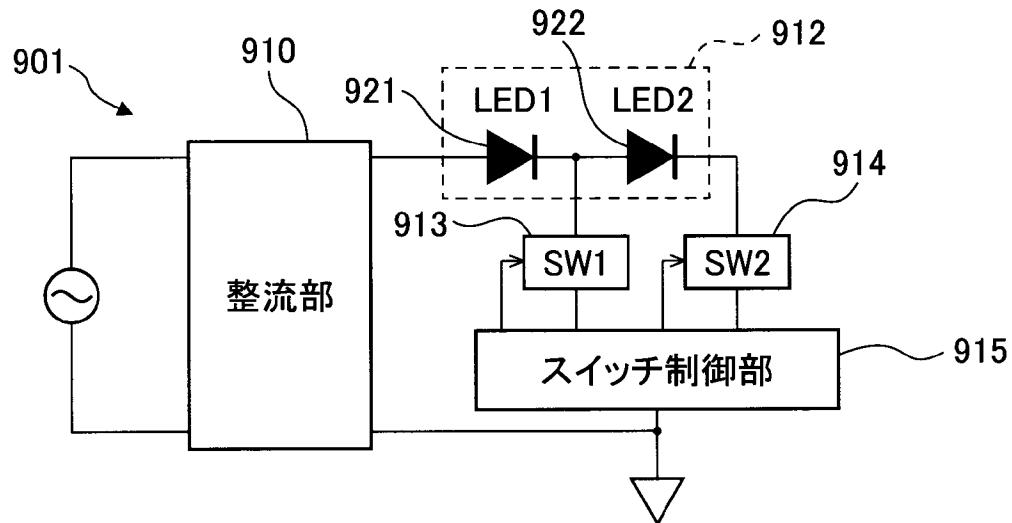


[図9]



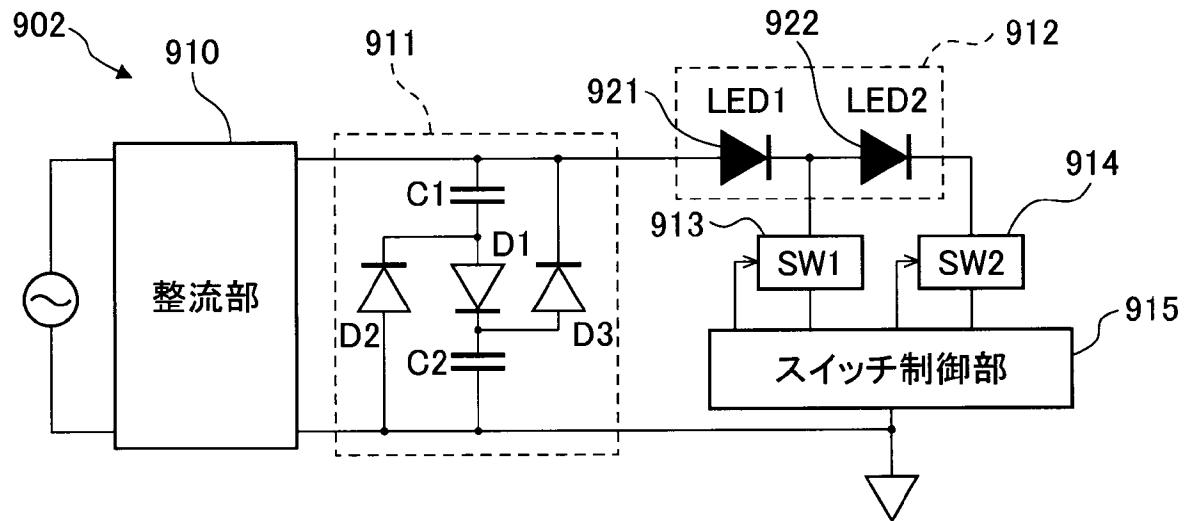
[図10A]

図10A



[図10B]

図10B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/061603

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/00(2010.01)i, H02M7/06(2006.01)i, H05B37/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64, H02M7/06, H05B37/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2012-084580 A (Citizen Holdings Co., Ltd.), 26 April 2012 (26.04.2012), paragraphs [0020] to [0030]; fig. 1, 2 (Family: none)	1 2-6
A	JP 2013-118267 A (Shindengen Electric Mfg. Co., Ltd.), 13 June 2013 (13.06.2013), entire text; all drawings (Family: none)	1-6

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search
23 June 2016 (23.06.16)

Date of mailing of the international search report
05 July 2016 (05.07.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer
Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/061603

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-509792 A (Koninklijke Philips N.V.), 21 April 2014 (21.04.2014), entire text; all drawings & US 2014/0049174 A1 the whole document & WO 2012/131592 A1 & EP 2692207 A & CN 103460800 A & RU 2013147809 A	1-6
A	JP 2012-244137 A (Nichia Chemical Industries, Ltd.), 10 December 2012 (10.12.2012), entire text; all drawings & US 2012/0299495 A1 the whole document & CN 102802303 A & TW 201301944 A	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L33/00(2010.01)i, H02M7/06(2006.01)i, H05B37/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L 33/00 - 33/64, H02M7/06, H05B37/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2012-084580 A (シチズンホールディングス株式会社) 2012.04.26, 段落 0020-0030, 図 1, 2 (ファミリーなし)	1 2-6
A	JP 2013-118267 A (新電元工業株式会社) 2013.06.13, 全文、全図 (ファミリーなし)	1-6

※ C欄の続きにも文献が列挙されている。

□ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23. 06. 2016

国際調査報告の発送日

05. 07. 2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐藤 俊彦

2K 4753

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-509792 A (コーニングクレッカ フィリップス エヌ ヴェ) 2014.04.21, 全文、全図 & US 2014/0049174 A1, the whole document & WO 2012/131592 A1 & EP 2692207 A & CN 103460800 A & RU 2013147809 A	1-6
A	JP 2012-244137 A (日亜化学工業株式会社) 2012.12.10, 全文、全図 & US 2012/0299495 A1, the whole document & CN 102802303 A & TW 201301944 A	1-6