

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织

国 际 局

(43) 国际公布日

2019 年 11 月 7 日 (07.11.2019)



WIPO | PCT



(10) 国际公布号

WO 2019/210584 A1

(51) 国际专利分类号:

H03M 1/12 (2006.01)

(21) 国际申请号:

PCT/CN2018/096090

(22) 国际申请日: 2018 年 7 月 18 日 (18.07.2018)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201810420910.3 2018年5月4日 (04.05.2018) CN

(71) 申请人: 中国电子科技集团公司第二十四研究所 (NO.24 RESEARCH INSTITUTE OF CHINA ELECTRONICS TECHNOLOGY GROUP CORPORATION) [CN/CN]; 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。

(72) 发明人: 徐代果(XU, Daiguo); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。胡刚毅(HU, Gangyi); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。徐学良(XU, Xueliang); 中国重庆市南岸区南坪花园14号, Chongqing

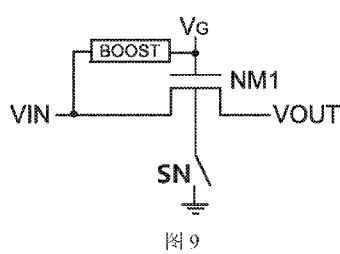
400060 (CN)。王健安(WANG, Jian'an); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。陈光炳(CHEN, Guangbing); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。付东兵(FU, Dongbing); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。王育新(WANG, Yuxin); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。徐世六(XU, Shiliu); 中国重庆市南岸区南坪花园14号, Chongqing 400060 (CN)。

(74) 代理人: 上海光华专利事务所(普通合伙) (J.Z.M.C. PATENT AND TRADEMARK LAW OFFICE (GENERAL PARTNERSHIP)); 中国上海市杨浦区国定路335号5022室余明伟, Shanghai 200433 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: SAMPLING SWITCH BASED ON P-WELL FLOATING TECHNOLOGY, AND CONTROL METHOD

(54) 发明名称: 一种基于P阱浮空技术的采样开关及控制方法



(57) Abstract: Provided are a sampling switch based on P-well floating technology, and a control method. The sampling switch comprises a boosting circuit, a sampling switch NMOS transistor (NM1) and a switch (SN), wherein one end of the sampling switch is used as an input end (VIN), and the other end of the sampling switch is used as an output end (OUT); the input end (VIN) is respectively connected to an input end of the boosting circuit and an input end of the sampling switch NMOS transistor (NM1); the output end (OUT) is connected to an output end of the sampling switch NMOS transistor (NM1); an output end of the boosting circuit is connected to a gate electrode of the sampling switch NMOS transistor (NM1); and the switch (SN) is connected between a substrate of the sampling switch NMOS transistor (NM1) and the ground. The structure shown in the present invention is very simple, and only one additional switch is introduced, which reduces the extra parasitic capacitance of a sampling tube to the greatest extent. Moreover, compared with traditional technology, circuit implementation is simpler.

(57) 摘要: 本发明提供一种基于P阱浮空技术的采样开关及控制方法, 该采样开关包括升压电路、采样开关NMOS管NM1和开关SN, 所述采样开关的一端作为输入端VIN, 采样开关的另一端作为输出端OUT, 输入端VIN分别连接升压电路的输入端、采样开关NMOS管NM1的输入端, 输出端OUT连接采样开关NMOS管NM1的输出端, 升压电路的输出端与采样开关NMOS管NM1的栅极连接; 所述开关SN连接于采样开关NMOS管NM1的衬底与地之间。本发明所示结构非常简单, 只引入了一个额外的开关, 最大程度减小了采样管的额外寄生电容, 和传统技术相比, 电路实现也更为简单。



JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

一种基于 P 阵浮空技术的采样开关及控制方法

技术领域

本发明属于模拟或数模混合集成电路技术领域，涉及一种基于 P 阵浮空（floating pwell）技术的采样开关及控制方法。

背景技术

近年来，随着模数转换器性能指标的进一步提高，特别是随着集成电路工艺技术的不断发展，对高精度模数转换器的研究也越来越深入。高精度模数转换器对采样开关提出了更高的要求，通常采用 NMOS 管作为采样开关，传统的电压自举采样开关结构，虽然在输入电压变化时，能保证采样开关源极和栅极的电压之差保持不变，从而使得采样开关能保持一定的线性度。但是，采样 NMOS 管的源极和漏极分别和衬底之间会形成一个 PN+二极管，由于衬底接地，而输入信号通常大于零，从而造成上述 PN+二极管处于反偏状态，这会使得上述寄生电容随着输入信号的变化而变化，在高精度应用时，上述效应会严重影响采样开关的线性度，传统的采样开关不能胜任更高精度下的工作需求。

为了更详细的描述上述问题，先来分析 PN 结的电容特性，由晶体管原理的知识可知，PN 结存在两种电容，第一种是势垒电容 C_T ，在 PN 结反偏和正偏情况下，这种电容均存在，第二种是扩散电容 C_D ，只存在于 PN 结正偏情况下，由于本发明所涉及的 PN 结都工作在反偏状态，所以这里只讨论 PN 结的势垒电容 C_T 。PN 结的空间电荷区示意图如图 1 所示，势垒电容可表示为：

$$C_T = \lim_{\Delta V \rightarrow 0} \left| \frac{\Delta Q}{\Delta V} \right| = \left| \frac{dQ}{dV} \right| \quad (1)$$

对于 PN+二极管而言，经过化简，势垒电容可以表示为：

$$C_T = A_1 \left[\frac{\varepsilon_s q N_A}{2V} \right]^{1/2} \quad (2)$$

其中， A_1 为 PN+结面积， ε_s 为材料介电常数， q 为单位电荷电量， N_A 为 P 区掺杂浓度， V 为阴极相对于阳极的电压差。

传统采样开关的原理图如图 2 所示，其中用于采样的 NMOS 管 MN1 的栅极接电压自举电路 BOOST 的输出端，电压自举电路 BOOST 的输入端接用于采样的 NMOS 管 MN1 的源极，

同时接输入信号 VIN , 用于采样的 NMOS 管 MN1 的漏极作为采样信号的输出端。为了更方便说明寄生效应, 给出传统采样开关的剖面图, 如图 3 所示。其中 DNW 表示深 N 阵, 和深 N 阵 DNW 相连的 NW 表示 N 阵, N 阵 NW 中的 N+表示 N+注入区, 用来引出 NW 的电位, 深 N 阵 DNW 和 N 阵 NW 包围的区域为 P 阵 P-WELL, P-WELL 作为深 N 阵管 NM1 的衬底, P 阵 P-WELL 中的 P+表示 P+注入区, 用来引出 P-WELL 的电位, P 阵 P-WELL 中的 N+表示 N+注入区, 是深 N 阵管 NM1 的源漏区, G 表示深 N 阵管 NM1 的栅极。用于采样的 NMOS 管 MN1 采用深 N 阵管, 除了图 2 中原理图的描述之外, 可以看到, NM1 管的衬底通过 P+接地, 而深 N 阵电位通过 NW 中的 N+接电源 VDD, NM1 管的源极 N+和漏极 N+与衬底 P-WELL 之间分别有一个寄生 PN+二极管 D1。

现在来分析 PN+寄生二极管 D1 在反向偏压下的势垒电容状态。前文中, 式 (2) 中的 V 即是图 3 中的输入信号 VIN , 现结合图 3 的结构, 其势垒电容为:

$$C_T = A_l \left[\frac{\varepsilon_s q N_A}{2VIN} \right]^{1/2} \quad (3)$$

其中, A_l 为 PN+结面积, ε_s 为材料介电常数, q 为单位电荷电量, N_A 为 P 区掺杂浓度, VIN 为输入电压。除了输入电压 VIN 之外, 其余的物理量都是根据具体工艺来确定的, 也就是说, 其余物理量是电路设计人员无法改变的。根据式 (3) 可知, PN+二极管 D1 的势垒电容 C_T 在反偏状态下随输入信号 VIN 的 C-V 曲线如图 4 所示, 此时 VIN 为输入信号, 同时也是 PN+二极管阴极电压, PN+二极管的阳极接地。从图 4 中可以看到, 随着阴极电压 VIN 的增加, PN+二极管 D1 的势垒电容 C_T 逐渐减小。正是由于图 4 中的这种 PN+二极管势垒电容随输入信号变化而变化的特点, 导致了采样开关的非线性问题。

基于上述问题, 现对目前提出的两种解决方案的优缺点进行分析。采用非浮空阱 (non-floating well) 技术解决上述问题的方案如图 5、6 所示, 当采样开关 NM1 处于关断状态时, 开关 S 关断, 开关 SN 导通, 采样开关 NM1 的衬底电位被下拉到 0; 当采样开关处于采样状态时, 开关 S 导通, 开关 SN 关断, 采样管输入端和衬底直接相连, 这种方法消除了图 3 所示传统技术中寄生二极管 D1 引入的寄生电容。但这种方法的缺点在于, 又引入了一个新的寄生二极管, 如图 5、6 所示, 这种方法引入了采样开关 NM1 的衬底到 DNW 之间的寄生二极管 D1, 在采样过程中, 二极管 D1 的寄生电容会随着输入信号的变化而变化, 同样会导致采样开关线性度的下降。采用浮空 N 阵 (floating nwell) 技术解决上述问题的方案如图 7、8 所示, 当采样开关 NM1 处于关断状态时, 开关 S 关断, 开关 SN 导通, 采样开关 NM1 的衬底电位被下拉到 0, 深 N 阵的电位被上拉到 VDD; 当采样开关 NM1 处于采样状态时, 开关 S 导通,

开关 SN 关断，此时深 N 阵 DNW 处于浮空状态，此时，存在两个寄生二极管，一个是 P-WELL 和 DNW 之间的寄生二极管 D1，另一个是 P-SUB 和 DNW 之间的寄生二极管 D2，D1 和 D2 的阴极相连，并且都处于反偏状态，并且两个二极管处于串联状态。也就是说 D1 和 D2 所产生的寄生电容都只有势垒电容，并且两个势垒电容处于串联状态。当采样管 NM1 处于采样状态时，二极管 D1 阳极和阴极之间的电压差变化和二极管 D2 阳极和阴极之间的电压差变化确实相反，这说明此时 D1 和 D2 所产生的寄生电容的容值变化趋势相反，从而使得采样管 NM1 处于采样状态时，输入端的寄生电容不随输入信号的变化而变化。但这种方案的缺点在于，使用了三个开关管来实现，在实现过程中会带来较大的寄生电容，特别是开关 S 的存在，会使得采样管 NM1 输入端存在较大的寄生电容，从而增加采样管的非线性。

发明内容

鉴于以上所述现有技术的缺点，本发明的目的在于提供一种基于 P 阵浮空技术的采样开关及控制方法，以解决现有技术增加采样管的非线性的技术问题。

为实现上述目的及其他相关目的，本发明提供一种基于 P 阵浮空技术的采样开关，该采集开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间。

优选地，所述升压电路为自举结构 BOOST 电路。

优选地，当采样开关 NMOS 管 NM1 处于关断状态时，开关 SN 导通，采样开关 NMOS 管 NM1 的衬底 P 阵电位被开关 SN 锯位为 0。

优选地，当采样开关 NMOS 管 NM1 处于采样状态时，开关 SN 断开，采样开关 NMOS 管 NM1 的衬底 P 阵处于浮空状态。

为实现上述目的及其他相关目的，本发明还提供一种基于 P 阵浮空技术的采样开关的控制方法，该采样开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间；当采样开关 NMOS 管 NM1 处于关断状态时，开关 SN 导通，

采样开关 NMOS 管 NM1 的衬底 P 阵电位被开关 SN 锯位为 0。

为实现上述目的及其他相关目的，本发明还提供一种基于 P 阵浮空技术的采样开关的控制方法，该采样开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间；当采样开关 NMOS 管 NM1 处于采样状态时，开关 SN 断开，采样开关 NMOS 管 NM1 的衬底 P 阵处于浮空状态。

如上所述，本发明的一种基于 P 阵浮空技术的采样开关及控制方法，具有以下有益效果：

1、本发明所示结构非常简单，只引入了一个额外的开关，最大程度减小了采样管的额外寄生电容，和传统技术相比，电路实现也更为简单。

2、通过引入 P 阵浮空技术，使得串联的两个寄生电容的容值变化方向相反，从而实现了容值的相互补偿，使得输入管的寄生电容容值不随输入信号幅度的变化而变化，和传统技术相比，进一步提高了采样开关的线性度。

3、通过引入 P 阵浮空技术，在原有寄生二极管 D1 的基础上，再串联了一个二极管 D2，通过二极管的串联，实现了寄生电容的串联，从而减小了整体寄生电容的大小，和传统技术相比，提高了采样开关的线性度。

附图说明

图 1 为 PN 结的空间电荷区原理图；

图 2 为传统采样开关原理图；

图 3 为传统采样开关剖面图；

图 4 为 PN+二极管反偏状态下势垒电容与 MN1 输入电压的 C-V 曲线；

图 5 为采用非浮空阱（non floating）技术的采样开关的原理图；

图 6 为采用非浮空阱（non floating）技术的采样开关的原理图；

图 7 为采用浮空 N 阵（floating nwell）技术的采样开关的原理图；

图 8 为采用浮空 N 阵（floating nwell）技术的采样开关的原理图；

图 9 为本发明提出的一种基于 P 阵浮空（floating pwell）技术的采样开关的原理图；

图 10 为本发明提出的一种基于 P 阵浮空（floating pwell）技术的采样开关的剖面图；

图 11 为三种技术的线性度变化随输入频率的变化对比图；

图 12 为三种技术的线性度变化随输入信号幅度的变化对比图。

具体实施方式

以下通过特定的具体实例说明本发明的实施方式，本领域技术人员可由本说明书所揭露的内容轻易地了解本发明的其他优点与功效。本发明还可以通过另外不同的具体实施方式加以实施或应用，本说明书中的各项细节也可以基于不同观点与应用，在没有背离本发明的精神下进行各种修饰或改变。需说明的是，在不冲突的情况下，以下实施例及实施例中的特征可以相互组合。

需要说明的是，以下实施例中所提供的图示仅以示意方式说明本发明的基本构想，遂图式中仅显示与本发明中有关的组件而非按照实际实施时的组件数目、形状及尺寸绘制，其实际实施时各组件的型态、数量及比例可为一种随意的改变，且其组件布局型态也可能更为复杂。

如图 9 所示，本实施例提供一种基于 P 阵浮空技术的采样开关，该采集开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间。所述升压电路为自举结构 BOOST 电路。

当采样开关 NMOS 管 NM1 处于关断状态时，开关 SN 导通，采样开关 NMOS 管 NM1 的衬底 P 阵电位被开关 SN 锯位为 0。当采样开关 NM1 处于采样状态时，开关 SN 断开，采样开关 NMOS 管 NM1 的衬底 P 阵处于浮空状态，实现采样开关 NMOS 管 NM1 的输入端寄生电容不随输入信号变化而变化的目的，从而提高采样开关的线性度。

为了进一步说明本实施例的优点，采样开关 NMOS 管 NM1 的剖面图如图 10 所示。其中 P-SUB 表示芯片的 P 衬底，DNW 表示深 N 阵，P-WELL 表示作为采样开关 NMOS 管 NM1 的衬底，P+表示 P+注入区，N+表示 N+注入区。由图 10 可知，在 P-WELL 和采样开关 NMOS 管 NM1 的输入端的 N+注入区之间，存在一个寄生二极管 D1；同时，在 P-WELL 和 DNW 之间也存在一个寄生二极管 D2。二极管 D1 的阴极为采样开关 NMOS 管 NM1 的输入端 VIN，二极管 D1 的阳极为采样开关 NMOS 管 NM1 的衬底 P-WELL；二极管 D2 的阴极为 DNW，二极管 D2 的阳极为采样开关 NMOS 管 NM1 的衬底 P-WELL，由此，二极管 D1 和 D2 的阳极相连。由晶体管原理知识可知，二极管存在两种寄生电容，一种是势垒电容，这种电容只在二极管处于反偏状态下存在；另一种是扩散电容，这种在二极管处于反偏和正偏情况下都存在。当

采样开关 NMOS 管 NM1 处于采样状态时，二极管 D1 和 D2 都处于反偏状态，而处于反偏状态的二极管只存在势垒电容。由于采样开关 NMOS 管 NM1 处于采样状态时，其衬底 P-WELL 处于浮空状态，因此，可以将信号输入端看到的寄生电容等效为二极管 D1 的寄生势垒电容 C1 和二极管 D2 的寄生势垒电容 C2 串联后所得到的总电容。由于电容串联之后容值会明显减小，所以本发明和传统技术相比，采样开关输入端的寄生电容明显减小，提升了采样开关的线性度。进一步，由于两个电容串联后，会产生一个分压的效果，所以，当输入信号 VIN 增加时，两个二极管 D1 和 D2 阳极的电压 V_A 会有所增加，从而，二极管 D1 阴极和阳极之间的电压差会增加，由晶体管原理相关知识可知，这会使得势垒电容 C1 的容值减小；由于 V_A 电压的增加，二极管 D2 阴极和阳极之间的电压差会减小，由晶体管原理相关知识可知，这会使得势垒电容 C2 的容值增加。如果合理设置 C1 和 C2 的值，会使得电容 C1 和电容 C2 的值相互补偿，从而，使得采样开关输入端的寄生电容不随输入信号幅度的变化而变化，因此本发明所示采样开关的线性度得到了进一步提升。最后，本发明所示结构只引入了一个额外的开关 SN，使得本发明所示结构非常简单，和目前现有相关技术相比，电路结构明显简化，降低了电路的制造成本。

为了进一步验证本发明的上述优点，在 65nmCMOS 工艺下，对图 5~10 所述的三种结构进行了仔细的设计，对于图 5~10 所述的三种结构采用相同的采样管尺寸，采样电容容值都取 120fF。在输入信号 V_{p-p}=1V，采样频率 F_{sample}=320MHz 情况下，三种技术的线性度变化随输入频率的变化如图 11 所示。在输入信号频率 F_{in}=85MHz，采样频率 F_{sample}=320MHz 情况下，三种技术的线性度变化随输入信号幅度的变化如图 12 所示。由图 11 和图 12 可知，采用本技术（floating pwell）后，采样开关的线性度得到了提升，随着输入信号频率和幅度的增加，本发明的优势更为明显。

上述实施例仅例示性说明本发明的原理及其功效，而非用于限制本发明。任何熟悉此技术的人士皆可在不违背本发明的精神及范畴下，对上述实施例进行修饰或改变。因此，举凡所属技术领域中具有通常知识者在未脱离本发明所揭示的精神与技术思想下所完成的一切等效修饰或改变，仍应由本发明的权利要求所涵盖。

权 利 要 求 书

- 1、一种基于 P 阵浮空技术的采样开关，其特征在于，该采集开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间。
- 2、根据权利要求 1 所述的一种基于 P 阵浮空技术的采样开关，其特征在于，所述升压电路为自举结构 BOOST 电路。
- 3、根据权利要求 1 所述的一种基于 P 阵浮空技术的采样开关，其特征在于，当采样开关 NMOS 管 NM1 处于关断状态时，开关 SN 导通，采样开关 NMOS 管 NM1 的衬底 P 阵电位被开关 SN 锯位为 0。
- 4、根据权利要求 1 或 3 所述的一种基于 P 阵浮空技术的采样开关，其特征在于，当采样开关 NMOS 管 NM1 处于采样状态时，开关 SN 断开，采样开关 NMOS 管 NM1 的衬底 P 阵处于浮空状态。
- 5、一种基于 P 阵浮空技术的采样开关的控制方法，其特征在于，该采样开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间；当采样开关 NMOS 管 NM1 处于关断状态时，开关 SN 导通，采样开关 NMOS 管 NM1 的衬底 P 阵电位被开关 SN 锯位为 0。
- 6、一种基于 P 阵浮空技术的采样开关的控制方法，其特征在于，该采样开关包括升压电路、采样开关 NMOS 管 NM1 和开关 SN，所述采样开关的一端作为输入端 VIN，采样开关的另一端作为输出端 OUT，输入端 VIN 分别连接升压电路的输入端、采样开关 NMOS 管 NM1 的输入端，输出端 OUT 连接采样开关 NMOS 管 NM1 的输出端，升压电路的输出端与采样开关 NMOS 管 NM1 的栅极连接；所述开关 SN 连接于采样开关 NMOS 管 NM1 的衬底与地之间；当采样开关 NMOS 管 NM1 处于采样状态时，开关 SN 断开，采样开关 NMOS 管 NM1 的衬底 P 阵处于浮空状态。

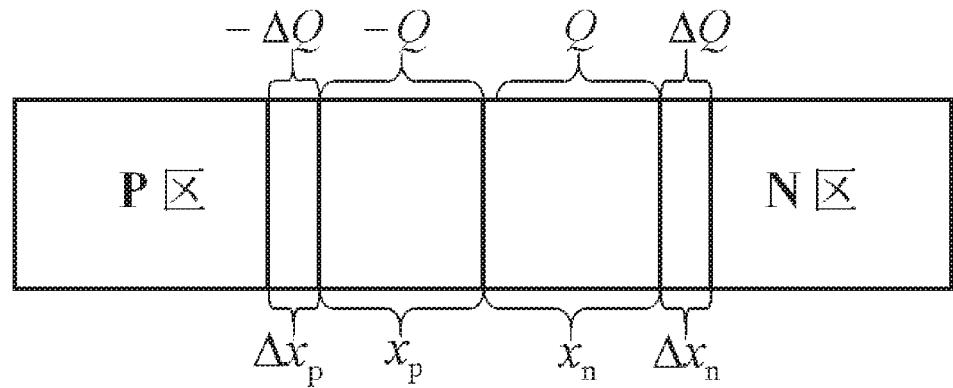


图 1

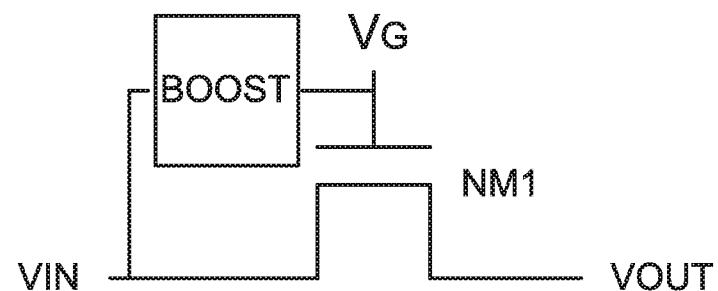


图 2

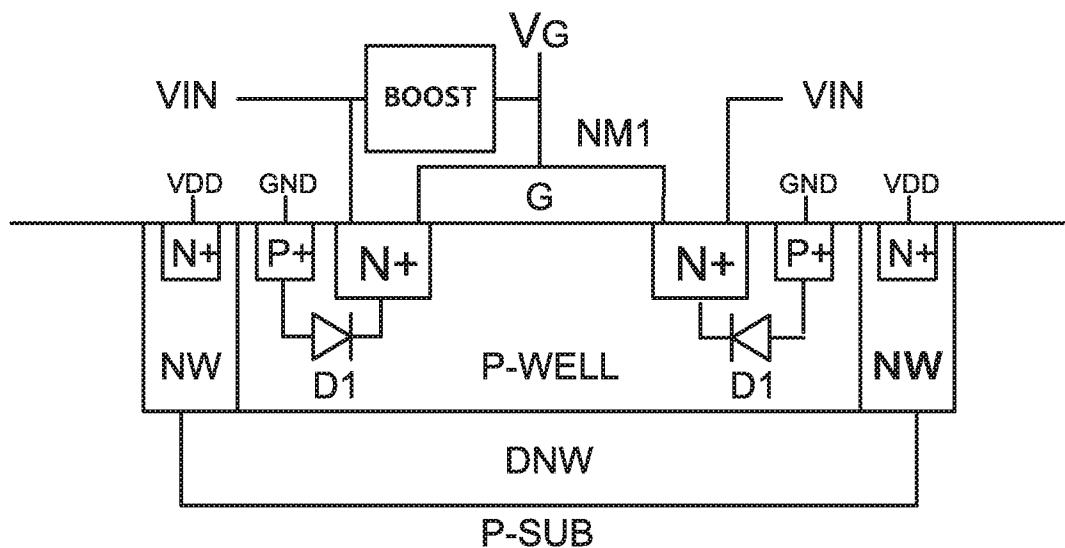


图 3

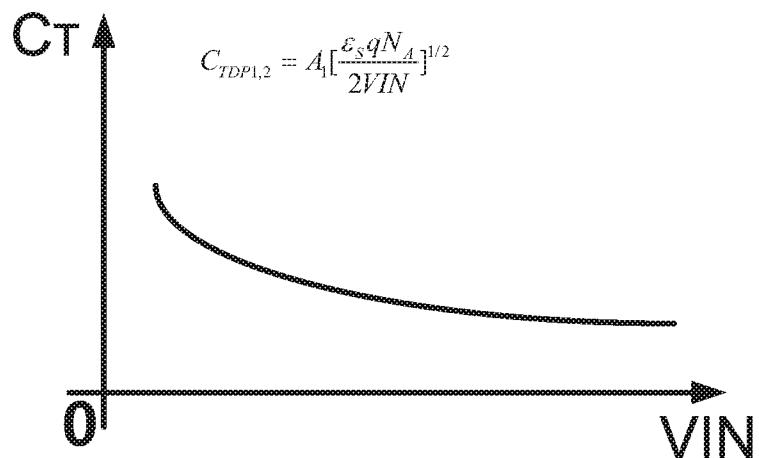


图 4

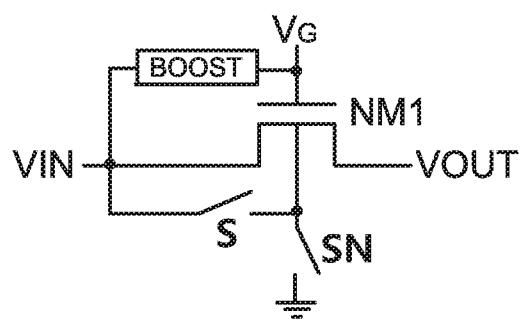


图 5

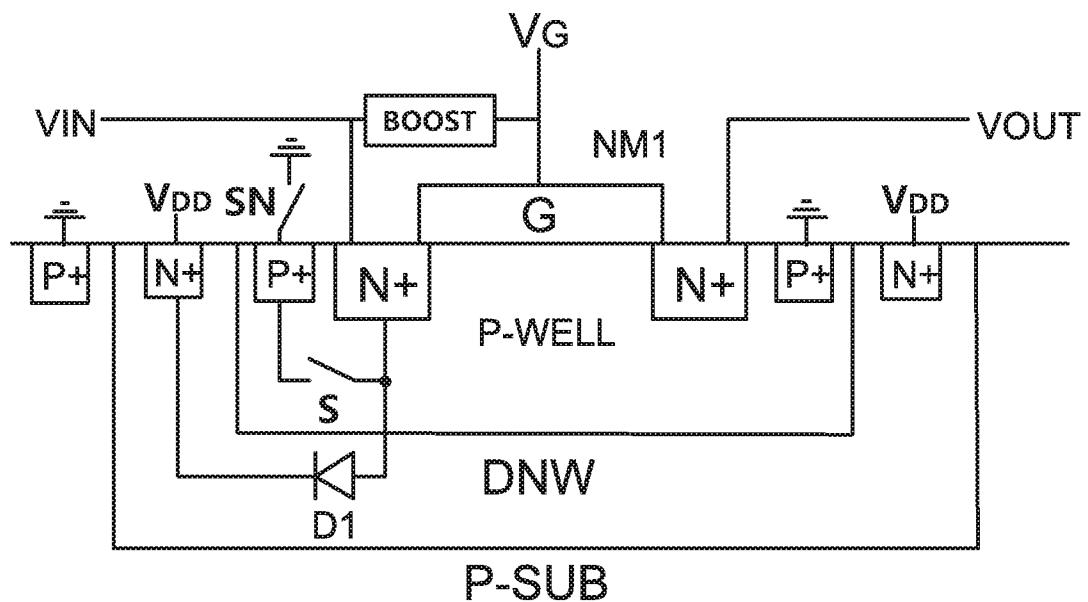


图 6

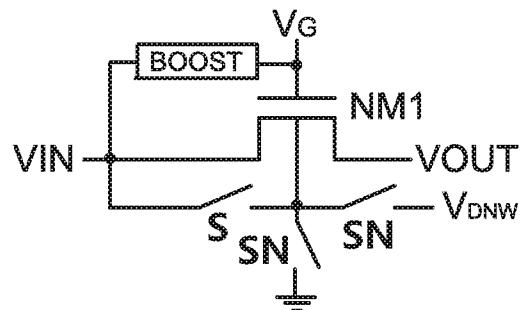


图 7

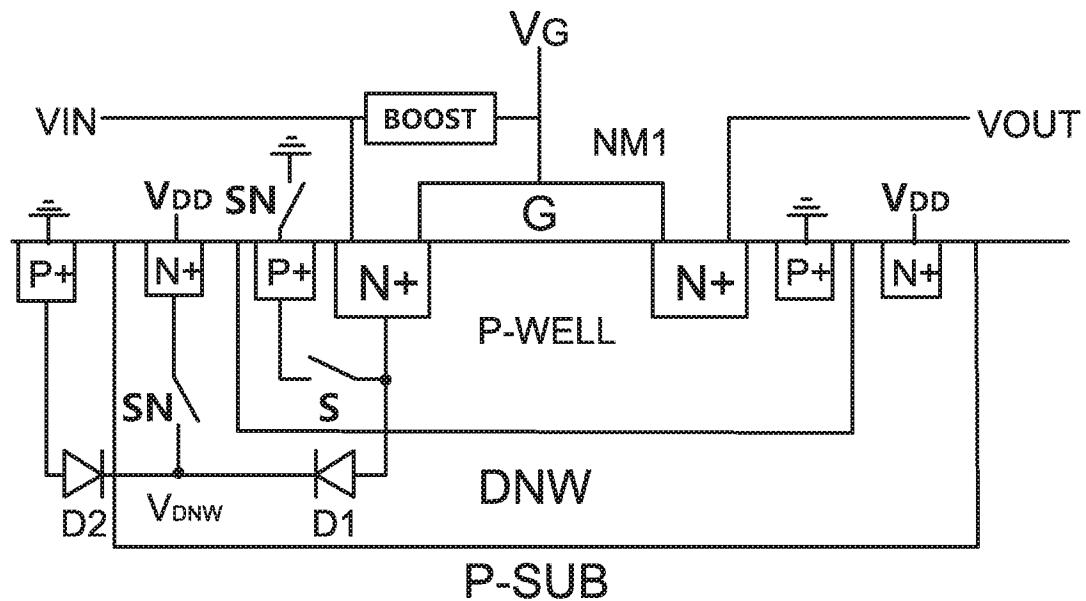


图 8

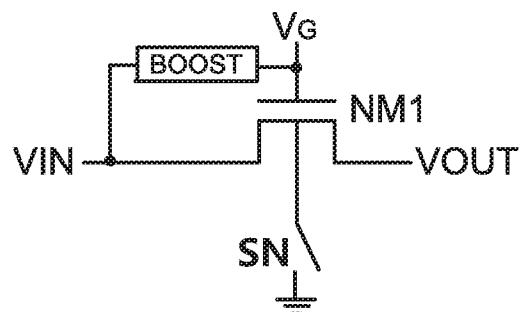


图 9

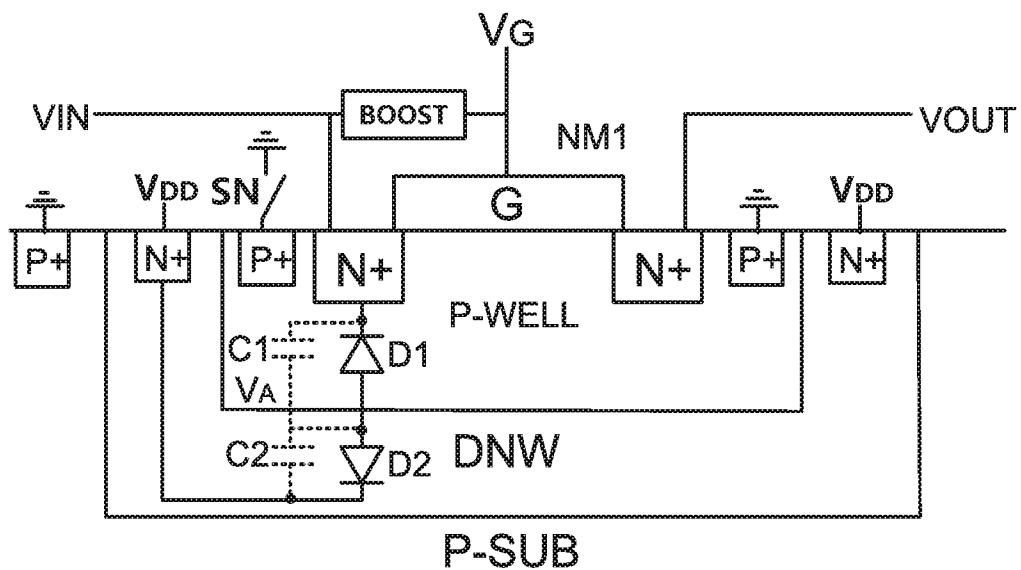


图 10

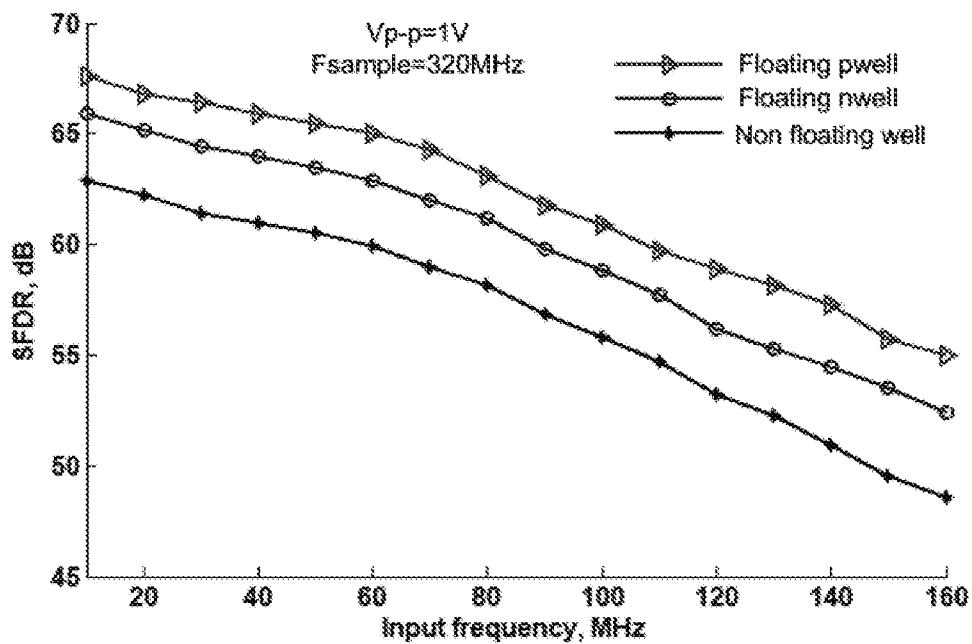


图 11

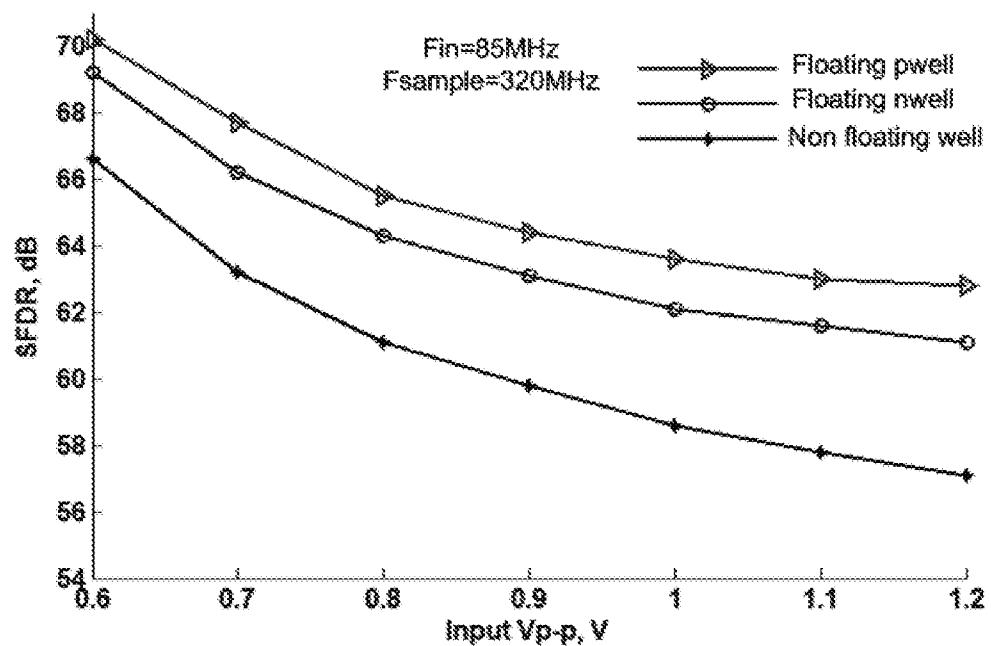


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/096090

A. CLASSIFICATION OF SUBJECT MATTER

H03M 1/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN, USTXT, EPTXT, WOTXT, CNKI: P阱, 浮空, 采样, 保持, 线性, 自举, 升压, 衬底, 补偿, 开关, 输入, 输出, pwell, floating, sample, hold, linearity, bootstrap, boost, substrate, compensate, switch, input, output

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107370487 A (NO. 24 RESEARCH INSTITUTE OF CETC) 21 November 2017 (2017-11-21) description, paragraphs 13-20 and 31-34, and figures 4-6	1-6
X	CN 107852168 A (TEXAS INSTRUMENTS INC.) 27 March 2018 (2018-03-27) description, paragraphs 12-30, and figures 3-4	1-6
A	CN 102084489 A (ANALOG DEVICES, INC.) 01 June 2011 (2011-06-01) entire document	1-6
A	CN 105049048 A (NO. 24 RESEARCH INSTITUTE OF CETC) 11 November 2015 (2015-11-11) entire document	1-6
A	US 2009102517 A1 (AGILENT TECHNOLOGIES INC.) 23 April 2009 (2009-04-23) entire document	1-6

Further documents are listed in the continuation of Box C.

See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

27 December 2018

Date of mailing of the international search report

30 January 2019

Name and mailing address of the ISA/CN

**State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China**

Authorized officer

Facsimile No. **(86-10)62019451**

Telephone No.

INTERNATIONAL SEARCH REPORT**Information on patent family members**

International application No.

PCT/CN2018/096090

Patent document cited in search report		Publication date (day/month/year)		Patent family member(s)			Publication date (day/month/year)
CN	107370487	A	21 November 2017		None		
CN	107852168	A	27 March 2018	US	2017076823	A1	16 March 2017
				US	10037814	B2	31 July 2018
				WO	2017044954	A1	16 March 2017
CN	102084489	A	01 June 2011	WO	2010002559	A1	07 January 2010
				US	2011025407	A1	03 February 2011
				US	7830199	B2	09 November 2010
				US	9397651	B2	19 July 2016
				US	2010001787	A1	07 January 2010
				CN	102084489	B	25 June 2014
CN	105049048	A	11 November 2015	CN	105049048	B	20 July 2018
US	2009102517	A1	23 April 2009	US	7834665	B2	16 November 2010

国际检索报告

国际申请号

PCT/CN2018/096090

A. 主题的分类

H03M 1/12 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03M1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CNTXT, VEN, USTXT, EPTXT, WOTXT, CNKI: P阱, 浮空, 采样, 保持, 线性, 自举, 升压, 衬底, 补偿, 开关, 输入, 输出, pwell, floating, sample, hold, linearity, bootstrap, substrate, compensate, switch, input, output

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 107370487 A (中国电子科技集团公司第二十四研究所) 2017年 11月 21日 (2017 - 11 - 21) 说明书第13-20、31-34段, 附图4-6	1-6
X	CN 107852168 A (德克萨斯仪器股份有限公司) 2018年 3月 27日 (2018 - 03 - 27) 说明书第12-30段, 附图3-4	1-6
A	CN 102084489 A (美国亚德诺半导体公司) 2011年 6月 1日 (2011 - 06 - 01) 全文	1-6
A	CN 105049048 A (中国电子科技集团公司第二十四研究所) 2015年 11月 11日 (2015 - 11 - 11) 全文	1-6
A	US 2009102517 A1 (AGILENT TECHNOLOGIES INC) 2009年 4月 23日 (2009 - 04 - 23) 全文	1-6

 其余文件在C栏的续页中列出。 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 12月 27日

国际检索报告邮寄日期

2019年 9月 20日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

伍春燕

传真号 (86-10)62019451

电话号码 86-(20)-28950725

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/096090

检索报告引用的专利文件			公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	107370487	A	2017年 11月 21日		无			
CN	107852168	A	2018年 3月 27日	US	2017076823	A1	2017年 3月 16日	
				US	10037814	B2	2018年 7月 31日	
				WO	2017044954	A1	2017年 3月 16日	
CN	102084489	A	2011年 6月 1日	WO	2010002559	A1	2010年 1月 7日	
				US	2011025407	A1	2011年 2月 3日	
				US	7830199	B2	2010年 11月 9日	
				US	9397651	B2	2016年 7月 19日	
				US	2010001787	A1	2010年 1月 7日	
				CN	102084489	B	2014年 6月 25日	
CN	105049048	A	2015年 11月 11日	CN	105049048	B	2018年 7月 20日	
US	2009102517	A1	2009年 4月 23日	US	7834665	B2	2010年 11月 16日	

表 PCT/ISA/210 (同族专利附件) (2015年1月)