



(12) 发明专利

(10) 授权公告号 CN 109155238 B

(45) 授权公告日 2023.04.21

(21) 申请号 201780032238.4

尼哈尔·莫汉蒂

(22) 申请日 2017.05.17

(74) 专利代理机构 北京集佳知识产权代理有限公司

(65) 同一申请的已公布的文献号

公司 11227

申请公布号 CN 109155238 A

专利代理师 蔡胜有 苏虹

(43) 申请公布日 2019.01.04

(51) Int.Cl.

(30) 优先权数据

H01L 21/027 (2006.01)

62/340,279 2016.05.23 US

H01L 21/3065 (2006.01)

H01L 21/768 (2006.01)

(85) PCT国际申请进入国家阶段日

2018.11.23

(56) 对比文件

US 2008113511 A1, 2008.05.15

(86) PCT国际申请的申请数据

PCT/US2017/033051 2017.05.17

JP 2011165933 A, 2011.08.25

(87) PCT国际申请的公布数据

W02017/205136 EN 2017.11.30

CN 1941322 A, 2007.04.04

CN 101030532 A, 2007.09.05

US 2008146002 A1, 2008.06.19

JP 2014093450 A, 2014.05.19

(73) 专利权人 东京毅力科创株式会社

地址 日本东京都

审查员 杨呈祥

(72) 发明人 安东·J·德维利耶

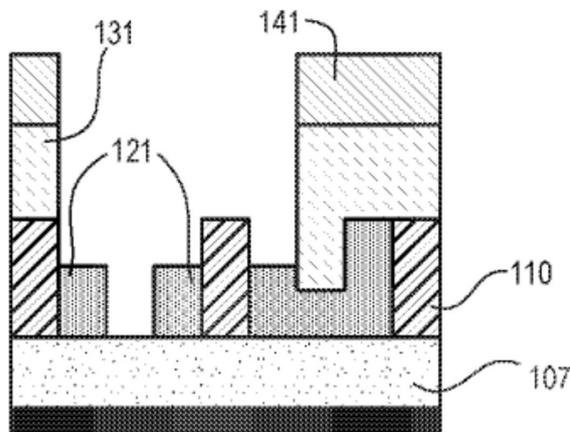
权利要求书3页 说明书7页 附图27页

(54) 发明名称

使用具有多种材料的层对基底进行图案化的方法

(57) 摘要

本文的技术使得能够集成堆叠材料和多种颜色的材料并且不需要腐蚀性气体来进行蚀刻。该技术能够实现用于自对准图案缩小的多线层,其中所有层或颜色或材料可以限于含硅材料和有机材料。这样的技术能够利用用于自对准阻挡的完全非腐蚀性蚀刻相容堆叠实现5nm后段制程沟槽图案化的自对准阻挡集成。实施方案包括使用材料相同但高度不同的线,以基于材料的种类和/或材料高度和蚀刻速率提供对数条线中的一者的蚀刻选择性。



1. 一种对基底进行图案化的方法,所述方法包括:

在基底的目标层上形成芯轴,所述芯轴包括第一材料,所述目标层包括第三材料;

在所述芯轴的侧壁上形成侧壁间隔物,包括在所述基底上沉积共形膜,并除去所述共形膜的在所述芯轴的顶表面上的部分而留下所述芯轴的顶表面下方的所述共形膜,使得所述侧壁间隔物形成在所述芯轴的垂直侧壁上,以及使得所述共形膜覆盖相邻侧壁间隔物之间的所述目标层,所述共形膜包括第二材料;

在所述基底上形成第一蚀刻掩模,所述第一蚀刻掩模限定开口,所述开口露出所述第一材料和所述第二材料二者的区域,所述第一材料和所述第二材料具有不同的抗蚀刻性;以及

执行第一蚀刻工艺,所述第一蚀刻工艺对所述第二材料的露出部分进行选择性地蚀刻,直到覆盖位于相邻侧壁间隔物之间的所述目标层的所述共形膜被除去,而所述侧壁间隔物保留在所述基底上,

在所述基底上形成第二蚀刻掩模,所述第二蚀刻掩模限定开口,所述开口露出所述第一材料和所述第二材料二者的区域;以及

执行第二蚀刻工艺,所述第二蚀刻工艺对所述第一材料的露出部分进行选择性地蚀刻直到露出的芯轴被除去。

2. 根据权利要求1所述的方法,其中形成所述侧壁间隔物包括:在所述基底上沉积第二填料材料,所述第二填料材料填充由所述共形膜限定的沟槽;以及

执行化学机械抛光步骤,所述化学机械抛光步骤除去所述芯轴的顶表面上方的共形膜材料和第二填料材料。

3. 根据权利要求2所述的方法,还包括从由所述共形膜限定的所述沟槽除去所述第二填料材料。

4. 根据权利要求1所述的方法,其中形成所述侧壁间隔物包括:在所述基底上沉积第二填料材料,所述第二填料材料填充由所述共形膜限定的沟槽;

执行第三蚀刻工艺,所述第三蚀刻工艺对所述第二填料材料进行蚀刻直到露出所述共形膜的顶表面;

执行第四蚀刻工艺,所述第四蚀刻工艺对所述共形膜进行蚀刻直到露出所述芯轴的顶表面。

5. 根据权利要求4所述的方法,还包括从所述基底除去所述第二填料材料。

6. 根据权利要求1所述的方法,还包括:

在执行所述第一蚀刻工艺之后且在形成所述第二蚀刻掩模之前除去所述第一蚀刻掩模;以及

在执行所述第二蚀刻工艺之后除去所述第二蚀刻掩模,覆盖相邻侧壁间隔物之间的所述目标层的所述共形膜、所述侧壁间隔物和所述芯轴的剩余部分,一起形成组合的凹凸图案。

7. 根据权利要求6所述的方法,还包括执行第五蚀刻工艺,所述第五蚀刻工艺使用所述组合的凹凸图案作为蚀刻掩模并将对应的图案转移到所述目标层中。

8. 根据权利要求1所述的方法,其中形成所述第一蚀刻掩模包括:在所述基底上沉积第一填料材料,使所述基底平坦化,其中所述第一蚀刻掩模形成在所述第一填料材料上,所述

第一填料材料包括第四材料,所述第一材料和所述第二材料和所述第三材料和所述第四材料相对于彼此具有不同的抗蚀刻性。

9. 根据权利要求2所述的方法,其中形成所述第二蚀刻掩模包括:在所述基底上沉积第二填料材料,使所述基底平坦化,其中所述第二蚀刻掩模形成在所述第二填料材料上,所述第二填料材料包括第四材料,所述第一材料和所述第二材料和所述第三材料和所述第四材料相对于彼此具有不同的抗蚀刻性。

10. 一种对基底进行图案化的方法,所述方法包括:

在基底的目标层上形成芯轴,所述芯轴包括第一材料,所述目标层包括第三材料,其中所述第一材料的膜覆盖所述芯轴之间的所述目标层,使得所述芯轴的顶表面与所述第一材料的膜的顶表面相比在高度上更高;

在所述芯轴的侧壁上形成侧壁间隔物,所述侧壁间隔物包括第二材料,所述侧壁间隔物限定彼此之间的开放空间,所述开放空间使得所述第一材料的膜露出;

在所述基底上沉积填充材料,所述填充材料至少部分地填充在所述侧壁间隔物之间限定的所述开放空间,所述填充材料包括第四材料,其中所述第一材料、所述第三材料和所述第四材料在化学上均彼此不同;以及

执行第一蚀刻工艺,所述第一蚀刻工艺对所述填充材料的露出部分进行蚀刻并且对所述芯轴的顶层的露出部分进行蚀刻,

在所述基底上形成第二蚀刻掩模,所述第二蚀刻掩模限定开口,所述开口露出所述第一材料和所述第二材料二者的区域;以及

执行第二蚀刻工艺,所述第二蚀刻工艺对所述第一材料的露出部分进行选择性地蚀刻直到目标层被露出。

11. 一种对基底进行图案化的方法,所述方法包括:

在目标层上形成三层堆叠体,所述三层堆叠体包括底层、中间层和上层,每个层被沉积为水平且均匀的层,所述上层包括第一材料,所述中间层包括第五材料,所述底层包括第六材料,所述目标层包括第三材料;

通过使用第一蚀刻掩模并且执行将芯轴图案蚀刻到所述上层中直到露出所述中间层的第一蚀刻工艺来形成包括所述第一材料的芯轴,所述中间层与所述上层相比具有不同的抗蚀刻性,使得所述中间层为所述第一蚀刻工艺提供蚀刻停止层;

在所述芯轴的侧壁上形成侧壁间隔物,所述侧壁间隔物包括第二材料,所述侧壁间隔物限定彼此之间的开放空间,所述开放空间使得所述底层露出;

在所述基底上形成第二蚀刻掩模,所述第二蚀刻掩模限定开口,所述开口露出所述第一材料和所述第二材料二者的区域,所述第一材料和所述第二材料具有不同的抗蚀刻性;以及

执行第二蚀刻工艺,所述第二蚀刻工艺对所述第六材料的露出部分进行选择性地蚀刻,直到覆盖位于相邻侧壁间隔物之间的所述目标层的所述底层被除去,而所述侧壁间隔物保留在所述基底上。

12. 根据权利要求11所述的方法,还包括:

在所述基底上形成第三蚀刻掩模,所述第三蚀刻掩模限定开口,所述开口露出所述第一材料和所述第二材料二者的区域,所述第一材料和所述第二材料具有不同的抗蚀刻性;

以及

执行第三蚀刻工艺,所述第三蚀刻工艺对所述芯轴的露出部分进行选择性地蚀刻直到露出所述中间层,然后对所述中间层的露出部分进行蚀刻,然后对所述底层的露出部分进行蚀刻直到露出所述目标层。

13.根据权利要求11所述的方法,其中所述第一材料和所述第六材料具有相同的抗蚀刻性。

14.根据权利要求11所述的方法,其中所述第五材料和所述第二材料具有相同的抗蚀刻性。

15.根据权利要求11所述的方法,其中所述蚀刻停止层和所述侧壁间隔物包括相同的材料。

使用具有多种材料的层对基底进行图案化的方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年5月23日提交的题为“使用具有多种材料的层对基底进行图案化的方法 (Method for Patterning a Substrate Using a Layer with Multiple Materials)”的美国临时专利申请第62/340,279号的权益,其全部内容通过引用并入本文。

背景技术

[0003] 本公开内容涉及基底处理,并且更具体地涉及用于对基底进行图案化包括对半导体晶片进行图案化的技术。

[0004] 在光刻工艺中收缩线宽的方法历来涉及使用较大NA的光学器件 (numerical aperture, 数值孔径)、较短的曝光波长或除空气以外的界面介质 (例如,水浸)。随着常规光刻工艺的分辨率接近理论极限,制造商已开始转向双重图案化 (DP) 方法以克服光学限制。

[0005] 在材料处理方法学 (例如,光刻) 中,产生图案化的层包括将辐射敏感性材料 (例如,光致抗蚀剂) 的薄层施加到基底的上表面。该辐射敏感材料被转换成凹凸图案 (relief pattern), 该凹凸图案可以用作将图案转移至基底上的下层中的蚀刻掩模。辐射敏感材料的图案化通常涉及使用例如光刻系统通过中间掩模 (reticle) (和相关联的光学器件) 将光化辐射暴露到辐射敏感材料上。然后,可以在该曝光之后使用显影溶剂移除辐射敏感材料的被辐射区域 (如在正性光致抗蚀剂的情况下) 或未被辐射区域 (如在负性抗蚀剂的情况下)。该掩模层可以包括多个子层。

[0006] 用于将辐射或光的图案暴露到基底上的常规光刻技术具有以下多种挑战:限制暴露的特征的尺寸以及限制暴露的特征之间的节距 (pitch) 或间隔。减轻暴露限制的一种常规技术是使用双重图案化方法以允许以比目前用常规光刻技术可能的节距更小的节距对更小特征进行图案化。

发明内容

[0007] 半导体技术不断发展到更小的特征尺寸,包括14纳米、7nm、5nm和更小的特征尺寸。各种元件所制造的特征尺寸的该持续减小对于形成特征的技术提出了越来越高的要求。可以使用“节距”的概念来描述这些特征的尺寸。节距是两个相邻重复特征中的两个相同点之间的距离。半节距则是阵列的相同特征之间距离的一半。

[0008] 节距减小技术 (通常有些错误但常规上被称为“节距倍增”,如通过“节距加倍”等所例示的) 可以将光刻能力扩展到超越特征尺寸限制 (光学分辨率限制)。也就是说,常规的使节距倍增 (更准确地,节距减小或者节距密度的倍增) 特定因数涉及将目标节距减小指定因数。通常认为193nm浸没式光刻所使用的双重图案化技术是图案化22nm节点及更小尺寸的最有前途的技术之一。值得注意的是,自对准间隔物双重图案化 (SADP) 已经被建立为节距密度加倍工艺,并且已经适用于NAND闪存装置的大批量制造。此外,重复SADP步骤两次以使节距成四倍可以获得超精细分辨率。

[0009] 虽然存在增加图案密度或节距密度的若干图案化技术,但是常规图案化技术遭受

蚀刻特征的不良分辨率或粗糙表面的问题。因此,常规技术无法提供非常小的尺寸(20nm和更小)所需的均匀性和保真度的水平。可靠的光刻技术可以产生具有约80nm节距的特征。然而,常规的和新兴的设计规范期望制造具有小于约20nm或10nm的临界尺寸的特征。此外,利用节距密度加倍和四倍技术,可以创建亚分辨率线,但是在这些线之间进行切割或连接具有挑战性,尤其是因为这种切割所需的节距和尺寸远低于常规光刻系统的能力。

[0010] 为了保持节距缩放,节点7和更大处的后段制程(back-end-of-line,BEOL)沟槽图案化需要亚36nm节距。虽然对这种小节距进行图案化可能具有挑战性,但可以通过多种不同的方法来实现,包括EUV 13.5nm光刻自对准双重图案化(SADP)、193nm自对准四重图案化(SAQP)或通过定向自组装(DSA)。沟槽图案化工艺中的关键步骤是区域选择性阻挡工艺,其中无限长线被切割成链段或线端切割等,以形成最终所需的沟槽布局。随着节距更小,该阻挡图案的覆盖要求超出了光刻工具的能力,这可以防止BEOL中的持续节距缩放。

[0011] 本文公开的技术提供了用于节距减小(增加节距/特征密度)以用于创建高分辨率特征并且还用于在亚分辨率特征的节距上进行切割的方法。本文的技术使得能够集成堆叠材料和不同“颜色”的材料,并且不需要腐蚀性气体来进行蚀刻。实施方案可以包括:所有层或颜色或材料(不同的抗蚀刻性)可以限于含硅材料和有机材料。这样的技术能够利用用于自对准阻挡的完全非腐蚀性蚀刻相容堆叠实现5nm后段制程沟槽图案化的自对准阻挡集成。自对准阻挡消除了直接光刻/阻挡图案的难以处理的交叠要求,并用蚀刻选择性挑战替代了光刻挑战。具有不同颜色的线(具有不同抗蚀刻性的材料)的多线层用于进一步缩小或减小光刻图案中的开口。在本文中可以使用相同材料的不同高度的线来实现不同颜色的线。

[0012] 当然,为了清楚起见,已经介绍了本文描述的不同步骤的讨论顺序。通常,这些步骤可以以任意合适的顺序执行。另外,虽然本文的不同的特征、技术、配置等中的每一个可以在本公开内容的不同地方论述,但是旨在可以彼此独立地或者彼此组合地执行构思中的每一个。因此,本发明可以以许多不同方式进行实施和观察。

[0013] 注意,该发明内容部分没有详细说明本公开内容或要求保护的发明的每一个实施方案和/或增加的新颖方面。相反,本发明内容仅提供了相比于常规技术的不同实施方案和对应的新颖性的要点的初步讨论。对于本发明和实施方案的另外细节和/或可能的观点,读者参照如下进一步讨论的本公开内容的具体实施方式部分和对应的附图。

附图说明

[0014] 参照结合附图考虑的以下详细描述,本发明的各种实施方案的更完整的理解及其许多随之而来的优点将容易变得明显。附图不一定按比例绘制,而是着重于说明特征、原理和构思。

[0015] 图1A至图18A是示例性基底区段的截面侧视图,示出了根据本文所公开的实施方案的工艺流程。

[0016] 图1B至图18B是根据本文所公开的实施方案来自图1A至图18A的相应示例性基底区段的顶视图。虚线的截面线表示相应截面侧视图的截面。

[0017] 图19A至图32A是示例性基底区段的截面侧视图,示出了根据本文所公开的实施方案的工艺流程。

[0018] 图19B至图32B是根据本文所公开的实施方案来自图19A至图32A的相应示例性基底区段的顶视图。虚线的截面线表示相应截面侧视图的截面。

[0019] 图33A至图46A是示例性基底区段的截面侧视图,示出了根据本文所公开的实施方案的工艺流程。

[0020] 图33B至图46B是根据本文所公开的实施方案来自图33A至图46A的相应示例性基底区段的顶视图。虚线的截面线表示相应截面侧视图的截面。

具体实施方式

[0021] 本文公开的技术提供了用于节距减小(增加节距/特征密度)以用于创建高分辨率特征并且还用于在亚分辨率特征的节距上进行切割的方法。本文的技术使得能够集成堆叠材料和多种颜色的材料并且不需要腐蚀性气体来进行蚀刻。实施方案可以包括所有层或颜色或材料(不同抗蚀刻性的材料)可以限于含硅材料和有机材料。这样的技术能够利用用于自对准阻挡的完全非腐蚀性蚀刻相容堆叠实现5nm后段制程沟槽图案化的自对准阻挡集成。对于一些制造工艺,期望限制腐蚀性蚀刻,因为腐蚀性蚀刻可能导致缺陷。用于蚀刻的示例性非腐蚀性化学品包含不含有氯、溴或碘的元素或化合物。自对准阻挡是指也由发明人发明的使用多条不同材料线来实现亚分辨率图案化的技术。在这样的多线层上或在这样的多线层下形成具有以分辨率(或更大)开口的蚀刻掩模,然后对一个或多个特定的材料线进行选择性地蚀刻以进一步变窄或缩小由蚀刻掩模限定的开口。

[0022] 一个实施方案包括用于对基底进行图案化的方法。图1A至图18A和1B至18B示出了一个示例性流程。现参照图1A和图1B,提供基底105,其具有位于目标层107上的芯轴层115。注意,一个或多个膜可以位于芯轴层115与目标层107之间。光致抗蚀剂芯轴掩模或蚀刻掩模103形成在芯轴层115(将形成芯轴的层)上。注意,光致抗蚀剂芯轴掩模可以包括任何另外的中间层,例如平坦化层、减反射涂层等,因此蚀刻掩模103本身可以不与芯轴层115直接接触。在这些和随后的附图中,附图中带有“A”的附图示出了正在处理的示例性基底区段的截面侧视图,而附图中带有“B”的附图示出了相同基底区段的顶视图,其中虚线切割线示出了相应截面侧视图的位置。注意,为了便于标识材料,即使顶视图不示出截面而是示出顶表面,但顶视图使用与截面图中相似的材料阴影线(hatching line)。

[0023] 使用蚀刻掩模103,例如用定向蚀刻或各向异性蚀刻在基底的目标层上形成芯轴110。芯轴110包括第一材料,而目标层包括第三材料。图2A和图2B示出了示例性结果。

[0024] 接下来,在芯轴110上形成侧壁间隔物121。可以通过在基底105上沉积共形膜120来形成侧壁间隔物。图3A和图3B示出了这样的共形沉积的示例性结果。注意,沉积这样的膜:在水平表面和垂直表面二者上都具有大致相同的厚度。除去共形膜在芯轴110的顶表面上的部分,而留下在芯轴110的顶表面下的共形膜,使得在芯轴110的垂直侧壁上形成侧壁间隔物121,并且使得共形膜覆盖相邻侧壁间隔物之间的目标层107。该共形膜包括第二材料。

[0025] 存在各种技术以除去共形膜的顶表面。在一个替代方案中,在基底上沉积填充材料130。填充材料填充由共形膜限定的沟槽,并且通常具有材料的覆盖层(over burden)。图4A和图4B示出了示例性结果。然后,可以执行化学机械抛光(CMP)步骤,其除去芯轴110的顶表面上的共形膜材料和填充材料130。图5A和图5B示出了示例性结果。注意,使基底平坦化

至芯轴110的顶表面,而留下填充材料130在由侧壁间隔物121限定的沟槽中的插入部。

[0026] 用于除去共形膜的顶表面的替代技术是基于蚀刻的。可以执行填充材料130的部分蚀刻以露出共形膜120的顶表面。示例性结果示于图6A和图6B中。例如,可以基于时间或结束点检测来执行基于等离子体的干式蚀刻。另一种选择是湿式蚀刻,填充材料130的顶部具有受扩散限制的溶解度转变,只要填充材料130能够溶解度转变(solubility shift)(可显影)。在露出共形膜120的顶表面之后,可以执行间隔物开口蚀刻以将共形膜部分蚀刻直到露出芯轴110的顶表面。这在芯轴110上留下侧壁间隔物121。共形膜材料仍然覆盖侧壁间隔物121之间的目标层107,因为填充材料130的插入部阻止了该底层部分被蚀刻。示例性结果示于图7A和图7B中。在完成该间隔物开口蚀刻之后,可以除去剩余的填充材料130,如图8A和图8B所示。然后已经创建了多线层,但是间隔物材料的一部分覆盖目标层107而不是露出或被不同的材料覆盖。

[0027] 现参照图9A和图9B,在基底上形成第一蚀刻掩模141。在形成蚀刻掩模作为平坦化层之前,可以在基底上沉积填充材料131。第一蚀刻掩模141限定开口,其露出第一材料(芯轴110)和第二材料(侧壁间隔物121)二者的区域。第一材料和第二材料相对于彼此具有不同的抗蚀刻性。这意味着对于一种或更多种特定的蚀刻化学品,这些材料中的一种可以被选择性地蚀刻而另一种材料不会被蚀刻,这意指,或者不发生蚀刻或者与另一种材料相比例如通过具有慢四倍或更多倍的蚀刻速率蚀刻掉非显著量的一种材料。尽管通过蚀刻掩模从顶视图仅看到两种材料,但是由于侧壁间隔物和侧壁间隔物之间的共形膜的高度不同,该高度偏差有效地提供了三条材料线,使得可以通过三条交替的材料线使蚀刻掩模141进一步变窄用于蚀刻位置选择,但是仅需要两种基于蚀刻化学品的材料。可以选择这两种材料中的二者以能够使用非腐蚀性蚀刻化学品蚀刻。

[0028] 在蚀刻掩模141处于基底上适当的位置的情况下,可以除去填充材料131的未覆盖部分,例如通过定向蚀刻。除去该部分填充材料131露出芯轴110和侧壁间隔物121。图10A和图10B示出了该步骤之后的基底。

[0029] 执行第一蚀刻工艺,其对第二材料的未覆盖部分进行选择性地蚀刻,直到覆盖相邻侧壁间隔物121之间的目标层107的共形膜被除去,而侧壁间隔物121保留在基底上。示例性结果在图11A和图11B中示出。注意,目标层107的部分现在从上方可见,这意指这些部分现在露出。还要注意,该第一蚀刻工艺缩短了侧壁间隔物121的高度。然后可以除去填充材料131和蚀刻掩模141,如图12A和图12B所示。

[0030] 现参照图13A和图13B,在基底上形成第二蚀刻掩模142。在形成该蚀刻掩模之前,可以在基底上沉积填充材料132。第二蚀刻掩模142限定开口,该开口露出第一材料(芯轴110)和第二材料(侧壁间隔物121)二者的区域。第一材料和第二材料相对于彼此具有不同的抗蚀刻性。

[0031] 在蚀刻掩模142处于基底上适当位置的情况下,可以除去填充材料132的未覆盖部分,例如通过定向蚀刻。除去该部分填充材料132露出芯轴110和侧壁间隔物121。图14A和图14B示出了该步骤之后的基底。

[0032] 执行第二蚀刻工艺,其对第一材料的未覆盖部分进行选择性地蚀刻直到未覆盖的芯轴110被除去。示例性结果在图15A和图15B中示出。注意,目标层107的部分现在从上方可见,这意味着这些部分现在露出。然后可以除去填充材料132和蚀刻掩模142,如图16A和图

16B所示。

[0033] 覆盖相邻侧壁间隔物之间的目标层的共形膜、侧壁间隔物、和芯轴的剩余部分，一起形成组合的凹凸图案，其可以用作蚀刻掩模以转移到目标层107或其他记忆层中。图17A和图17B示出了对目标层107的未覆盖部分进行蚀刻的结果。图18A和图18B然后示出了在完成图案转移之后图案化的目标层107。因此，可以创建为亚分辨率的并且在没有腐蚀性蚀刻的情况下形成的特征。

[0034] 图19A至图32A和图19B至图32B示出了另一个示例性实施方案。现参照图19A和图19B，提供基底105，其具有位于在目标层107上的芯轴层115。注意，一个或更多个膜可以位于芯轴层115与目标层107之间。光致抗蚀剂芯轴掩模或蚀刻掩模103形成在芯轴层上。

[0035] 然后在基底的目标层107上形成芯轴110。芯轴包括第一材料，而目标层包括第三材料。第一材料的膜116覆盖芯轴之间的目标层，使得芯轴110的顶表面相比于第一材料的膜的顶表面在高度上更高。该高度差是第一材料的膜116的厚度的至少两倍。这在图20A和图20B中示出。可以通过部分蚀刻穿过第一材料的层，而不完全蚀刻穿过第一材料的层形成这样的芯轴。作为形成芯轴110的工艺的一部分，该部分蚀刻基本上在目标层上留下相对小厚度的第一材料。

[0036] 然后可以在该基底上沉积共形膜120，如图21A和图21B所示。可以进行间隔物开口蚀刻以形成侧壁间隔物121，如图22A和图22B所示。侧壁间隔物121包括第二材料。侧壁间隔物121限定彼此之间的开放空间，该开放空间使得第一材料的膜116露出。

[0037] 可以用填充材料131使基底平坦化，然后使得在其上形成第一蚀刻掩模141，如图23A和图23B所示。可以蚀刻未覆盖的填充材料131以露出多线层，如图24A和图24B所示。接下来，任选地，可以蚀刻未覆盖的第一材料的膜116直到目标层107露出。注意，未覆盖的芯轴也将以与第一材料的膜相同的量/速率被蚀刻，因此这些未覆盖的芯轴的高度将减小，但仍具有足够的高度以覆盖基底。图25A和图25B示出了示例性结果。可以除去剩余的填充材料132和蚀刻掩模材料，如图26A和图26B所示。

[0038] 可以用填充材料132使基底平坦化，然后使得在其上形成第二蚀刻掩模142，如图27A和图27B所示。可以蚀刻未覆盖的填充材料132以露出多线层，如图28A和图28B所示。接下来，任选地，可以蚀刻未覆盖的芯轴110直到目标层107露出。图29A和图29B示出了示例性结果。可以除去剩余的填充材料132和蚀刻掩模材料，如图30A和图30B所示。

[0039] 第一材料的膜、侧壁间隔物、和芯轴的剩余部分一起形成组合的凹凸图案，其可以用作蚀刻掩模以转移到目标层107或其他记忆层中。图31A和图31B示出了对目标层107的未覆盖部分进行蚀刻的结果。图32A和图32B然后示出了在完成图案转移之后图案化的目标层107。

[0040] 图33A至图46A和图33B至图46B示出了另一个示例性实施方案。现参照图33A和图33B，提供基底105，其具有位于在目标层107上的芯轴层115。光致抗蚀剂芯轴掩模或蚀刻掩模103形成在芯轴层上。芯轴层115可以形成为目标层107上的三层堆叠体。三层堆叠体包括底层111、中间层112和上层113，每个层被沉积为水平且均匀的层。上层113包括第一材料，中间层112包括第五材料，底层111包括第六材料，目标层107包括第三材料。

[0041] 然后通过使用蚀刻掩模103并且执行将芯轴图案蚀刻到上层113中直到露出中间层112的第一蚀刻工艺在基底的目标层107上形成芯轴110，并且芯轴110包括第一材料。中

间层与上层相比具有不同的抗蚀刻性,使得中间层为蚀刻工艺提供蚀刻停止层以形成芯轴。图34A和图34B示出了示例性结果。

[0042] 然后可以在基底上沉积共形膜120,如图35A和图35B所示。可以进行间隔物开口蚀刻以形成侧壁间隔物121,如图36A和图36B所示。侧壁间隔物121包括第二材料。侧壁间隔物限定彼此之间的开放空间,该开放空间使得底层111露出。注意,可以使用不同的蚀刻化学品对共形膜120和中间层112进行蚀刻。或者,共形膜120和中间层112可以为相同的材料或者具有相同的抗蚀刻性,以能够用相同的蚀刻化学品对这两种材料进行蚀刻。

[0043] 可以用填充材料131使基底平坦化,然后使得在其上形成第一蚀刻掩模141,如图37A和图37B所示。可以蚀刻未覆盖的填充材料131以露出多线层,如图38A和图38B所示。接下来,任选地,可以对底层111的未覆盖部分进行蚀刻,直到覆盖相邻侧壁间隔物之间的目标层的底层111被除去,而侧壁间隔物保留在基底上。结果在图39A和图39B中示出。注意,如果两种材料具有相同的抗蚀刻性,则未覆盖的芯轴也可以以与底层相同的量被蚀刻掉。可以除去剩余的填充材料132和蚀刻掩模材料,如图40A和图40B所示。

[0044] 可以用填充材料132使基底平坦化,然后使得在其上形成第二蚀刻掩模142,如图41A和图41B所示。可以对未覆盖的填充材料132进行蚀刻以露出多线层,如图42A和图42B所示。接下来,任选地,可以对未覆盖的芯轴110进行蚀刻直到露出中间层112,然后对中间层的未覆盖部分进行蚀刻,然后对底层111的未覆盖部分进行蚀刻直到目标层107露出。图43A和图43B示出了示例性结果。可以除去剩余的填充材料132和蚀刻掩模材料,如图44A和图44B所示。

[0045] 第一材料的膜、侧壁间隔物、和芯轴的剩余部分一起形成组合的凹凸图案,其可以用作蚀刻掩模以转移到目标层107或其他记忆层中。图45A和图45B示出了对目标层107的未覆盖部分进行蚀刻的结果。图46A和图46B然后示出了在完成图案转移之后图案化的目标层107。

[0046] 在前面的描述中,已经陈述了具体细节,例如处理系统的特定几何形状以及对其使用的各种部件和处理的描述。然而,应当理解,本文中的技术可以在脱离这些具体细节的其他实施方案中实行,并且这些细节是为了说明而不是限制的目的。已经参照附图描述了本文公开的实施方案。类似地,出于说明的目的,已经陈述了具体的数字、材料和配置,以便提供透彻的理解。然而,可以在没有这样的具体细节的情况下实行实施方案。具有基本上相同的功能构造的部件由相同的附图标记表示,因而可以省略任何多余的描述。

[0047] 已经将各种技术描述为多个单独操作,以帮助理解各种实施方案。描述的顺序不应被解释为意指这些操作必须依赖于该顺序。实际上,这些操作不需要按照呈现的顺序执行。可以以与所描述的实施方案不同的顺序来执行所描述的操作。在另外的实施方案中,可以执行各种另外操作和/或可以省略所描述的操作。

[0048] 如本文中使用的“基底”或“目标基底”一般是指根据本发明正在处理的对象。基底可以包括器件(特别是半导体或其他电子器件)的任何材料部分或结构,并且可以例如是基础基底结构(例如半导体晶片、中间掩模)或者在基础基底结构上或覆盖基础基底结构的层(例如薄膜)。因此,基底不限于任何特定的基础结构、下层或覆层、图案化或未图案化,而是预期包括任何这样的层或基础结构以及层和/或基础结构的任何组合。描述可能参照特定类型的基底,但这仅仅是为了说明的目的。

[0049] 本领域技术人员还将理解,可以对以上说明的技术的操作进行许多变型,同时仍然实现本发明的相同目的。这些变化旨在被本公开内容的范围所涵盖。如此,本发明的实施方案的前述描述并非旨在限制。相反,在所附权利要求中呈现了对本发明的实施方案的任何限制。

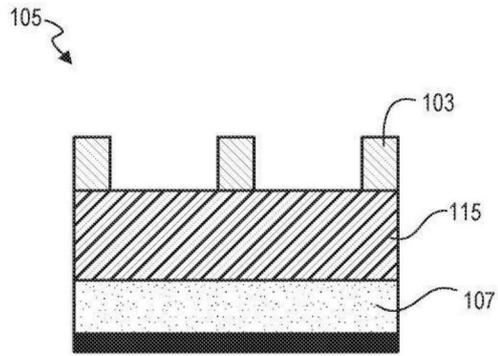


图1A

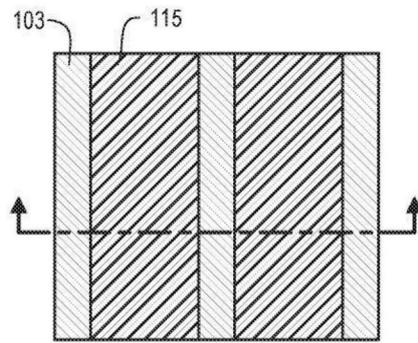


图1B

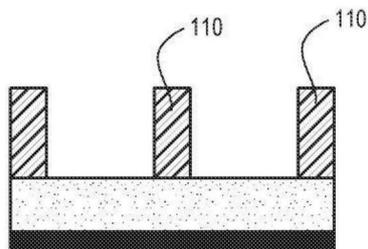


图2A

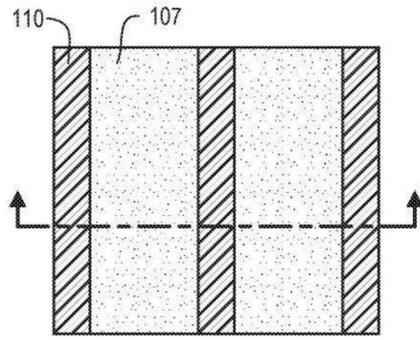


图2B

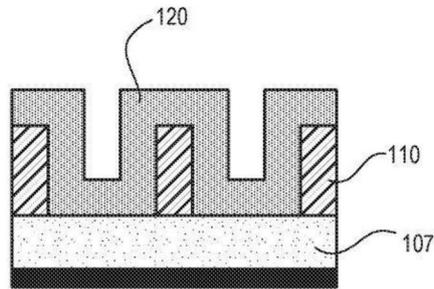


图3A

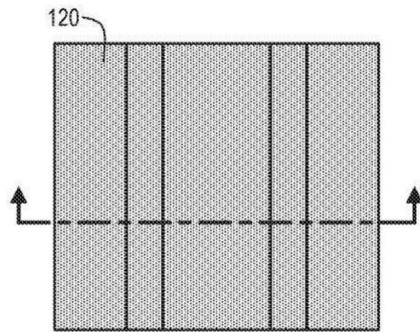


图3B

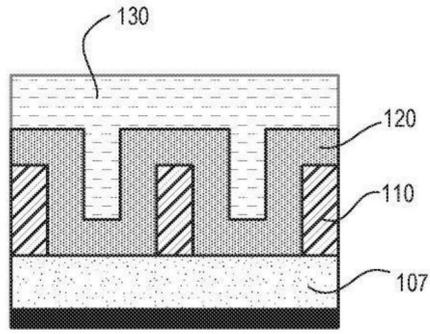


图4A

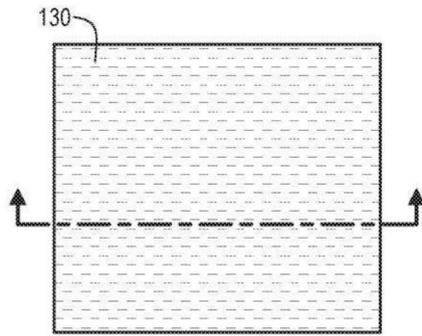


图4B

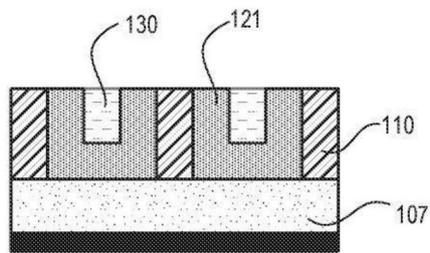


图5A

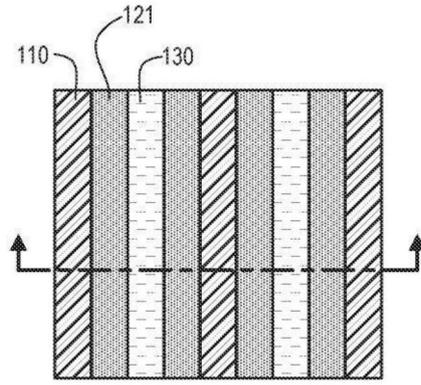


图5B

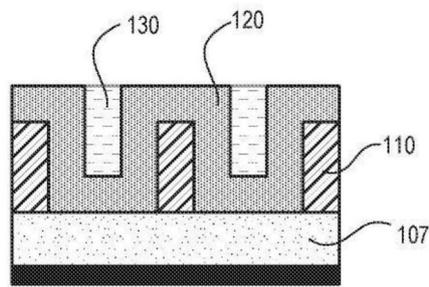


图6A

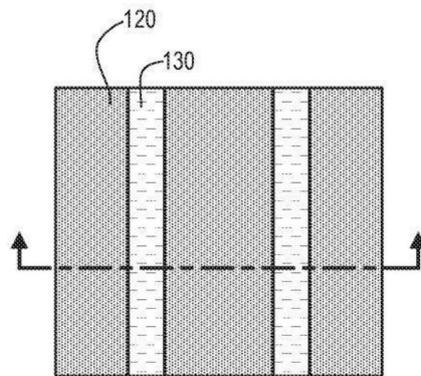


图6B

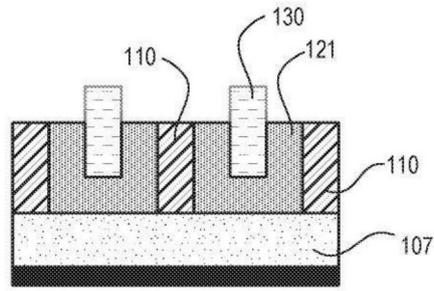


图7A

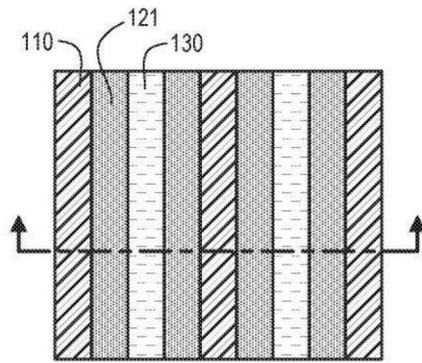


图7B

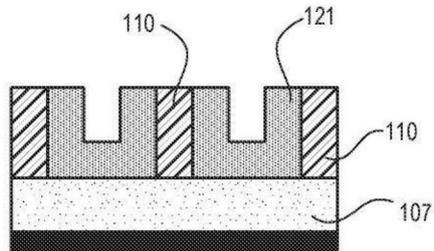


图8A

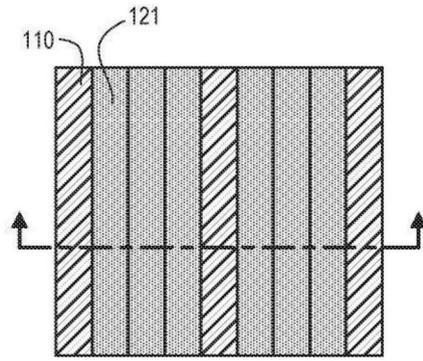


图8B

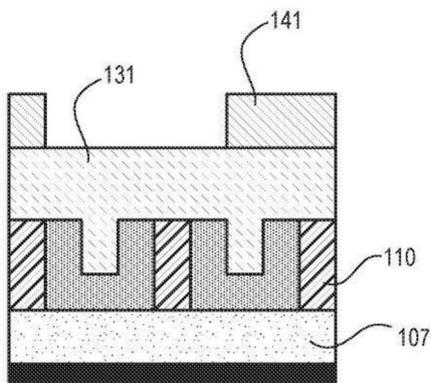


图9A

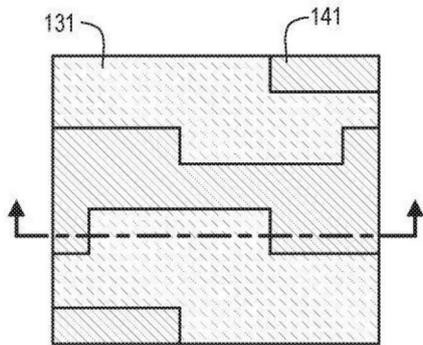


图9B

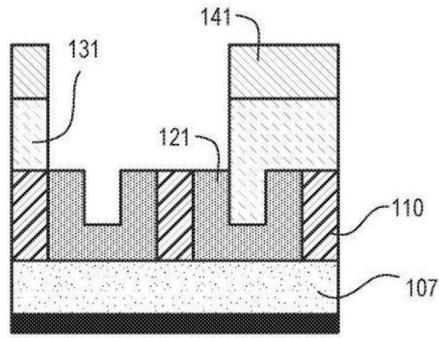


图10A

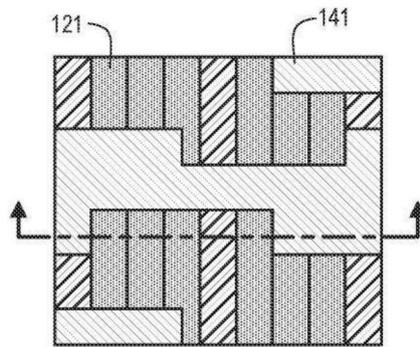


图10B

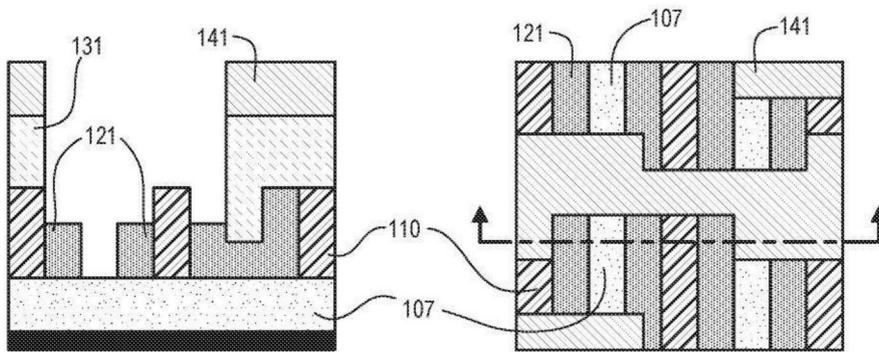


图11A

图11B

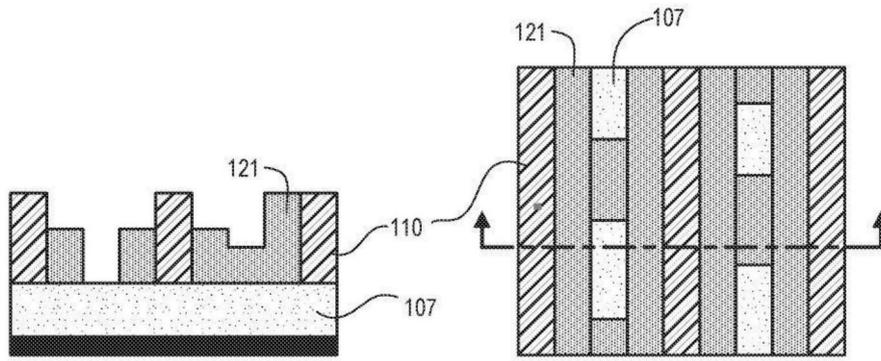


图12A

图12B

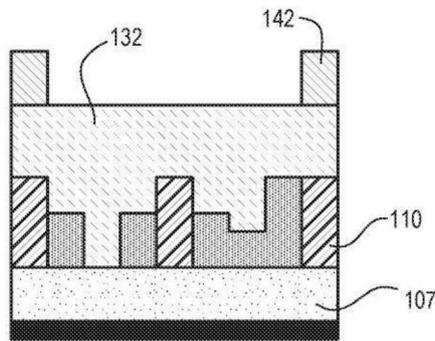


图13A

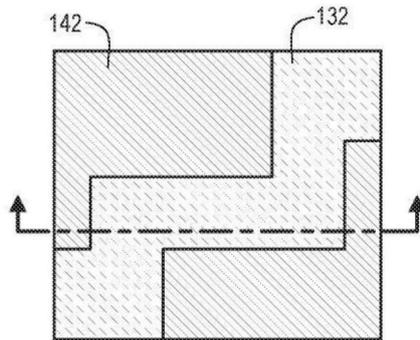


图13B

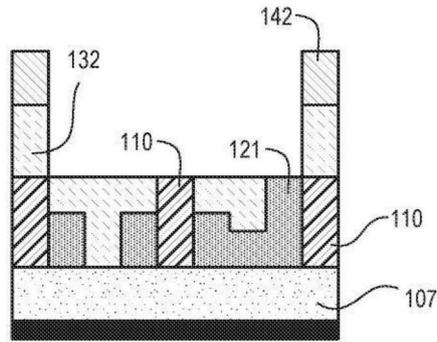


图14A

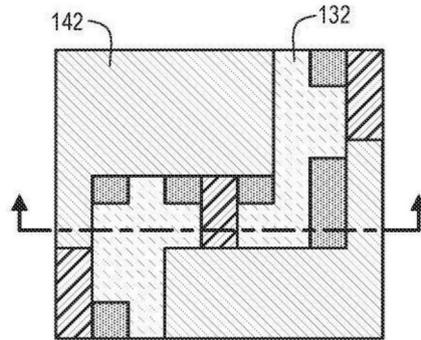


图14B

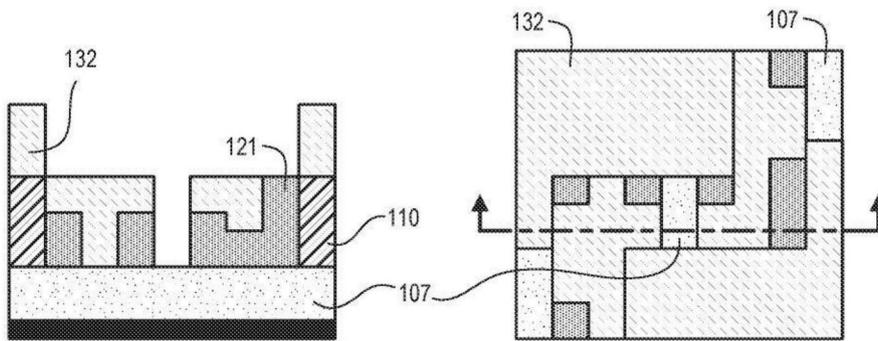


图15A

图15B

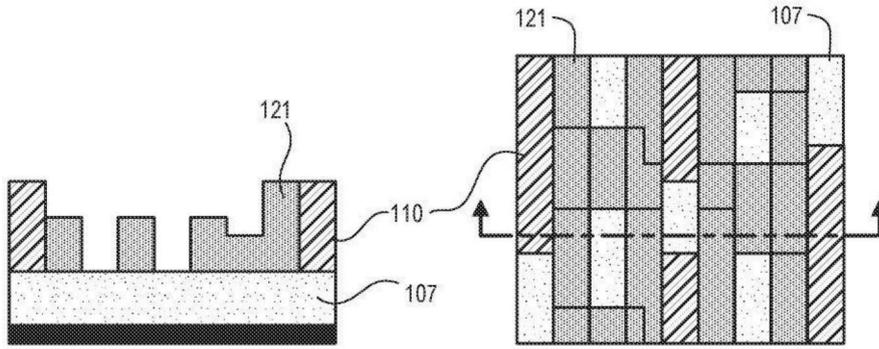


图16A

图16B

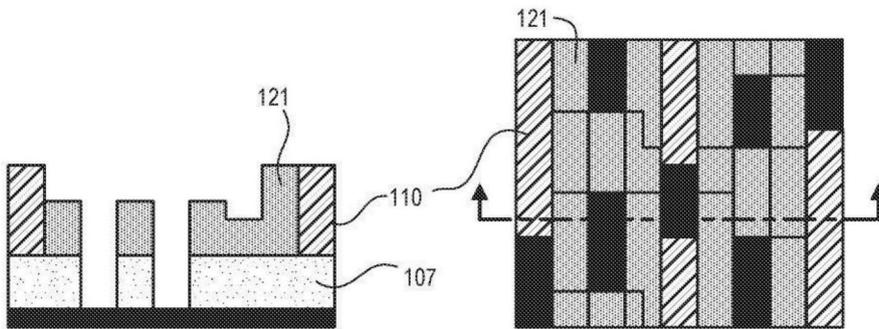


图17A

图17B

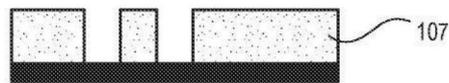


图18A

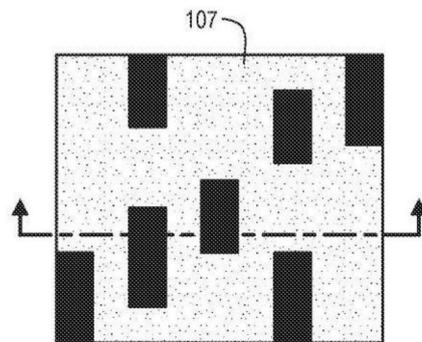


图18B

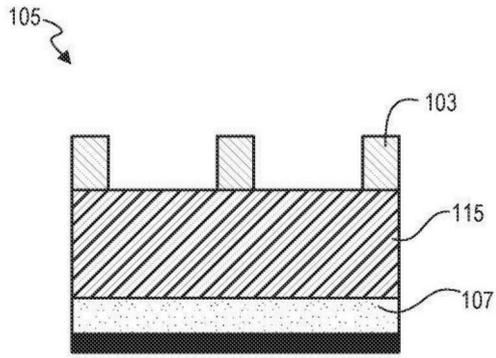


图19A

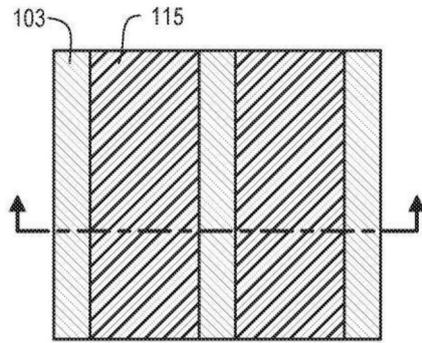


图19B

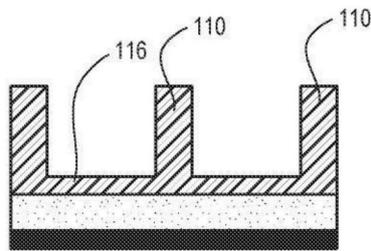


图20A

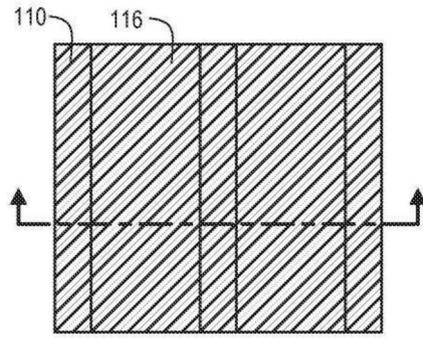


图20B

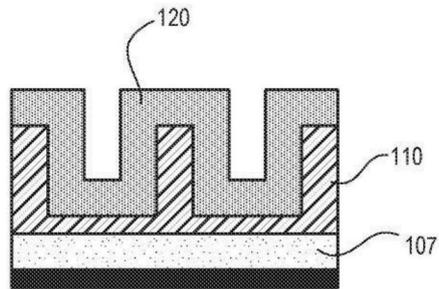


图21A

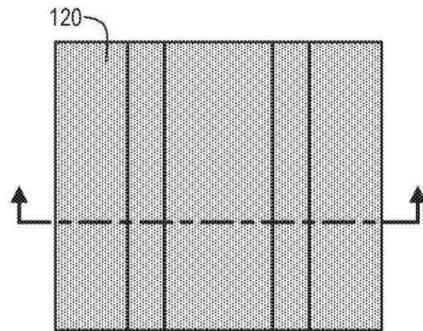


图21B

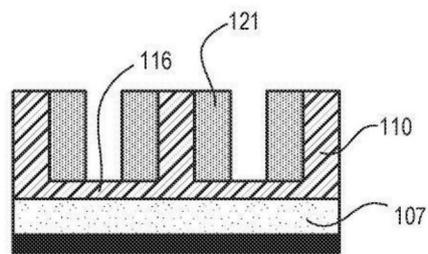


图22A

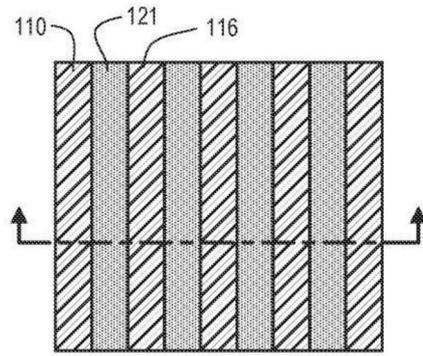


图22B

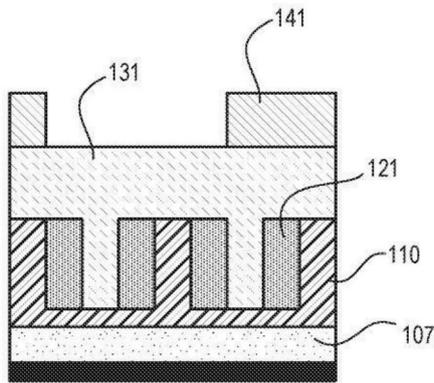


图23A

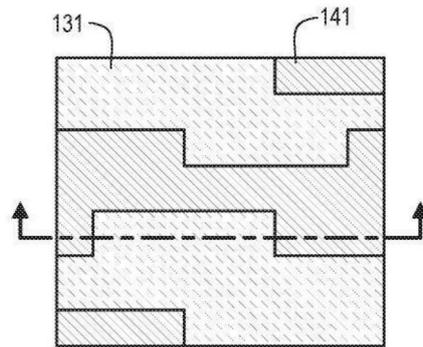


图23B

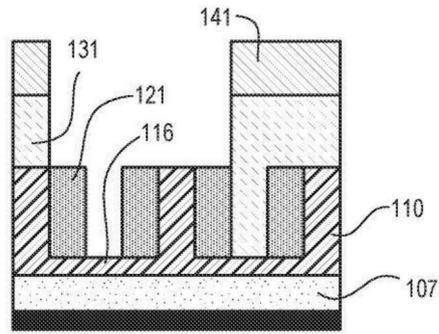


图24A

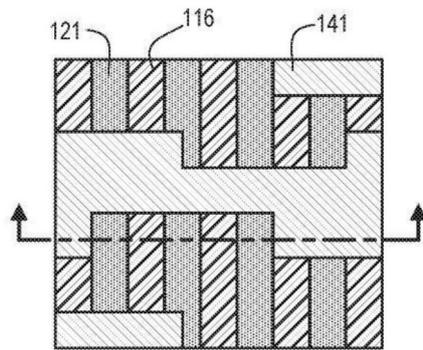


图24B

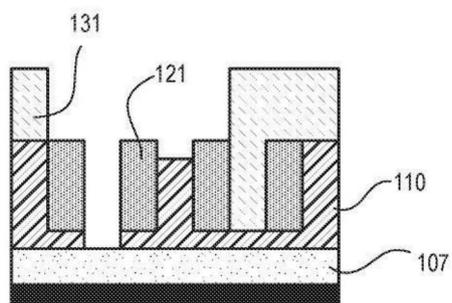


图25A

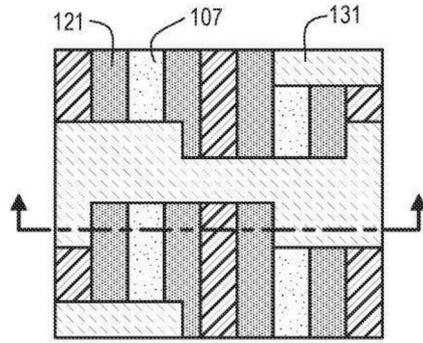


图25B

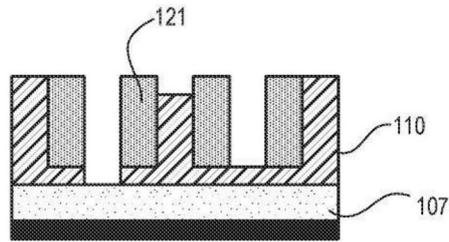


图26A

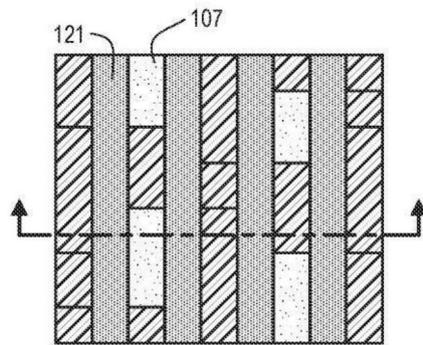


图26B

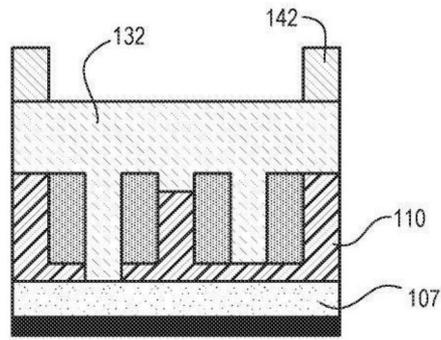


图27A

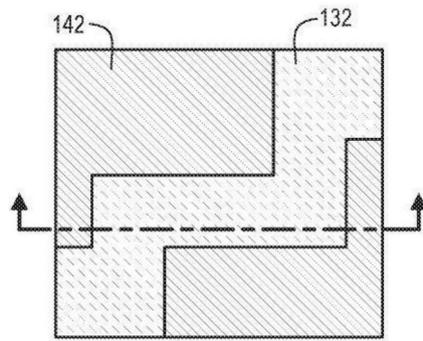


图27B

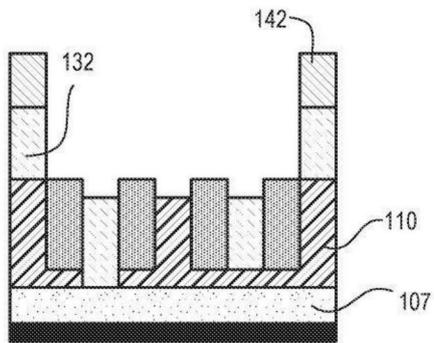


图28A

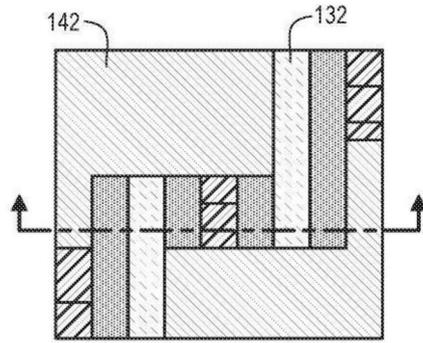


图28B

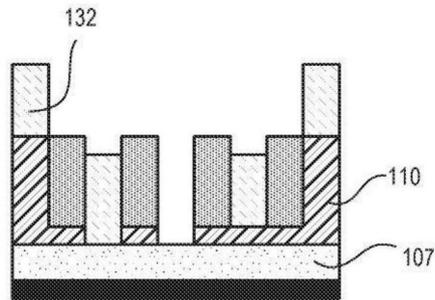


图29A

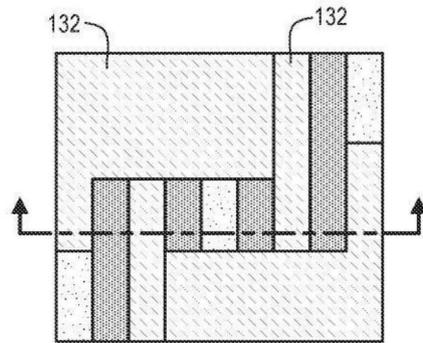


图29B

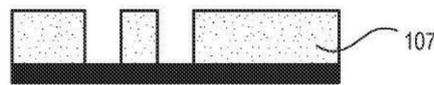
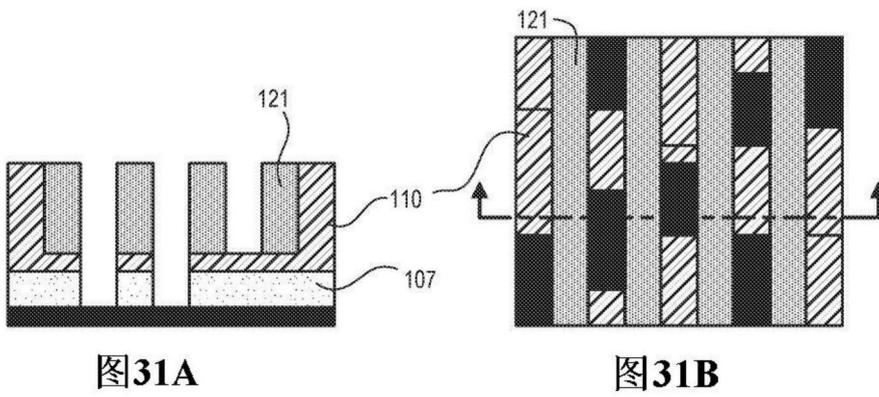
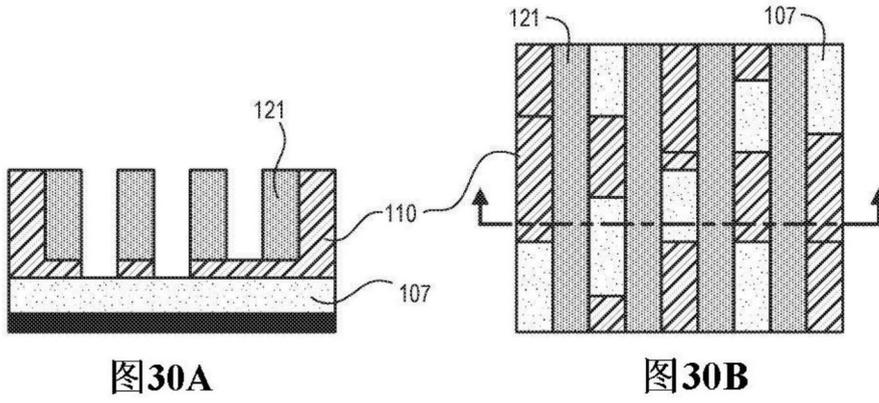


图32A

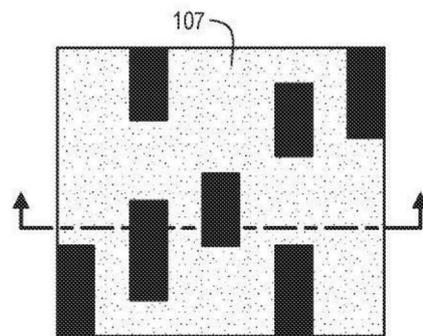


图32B

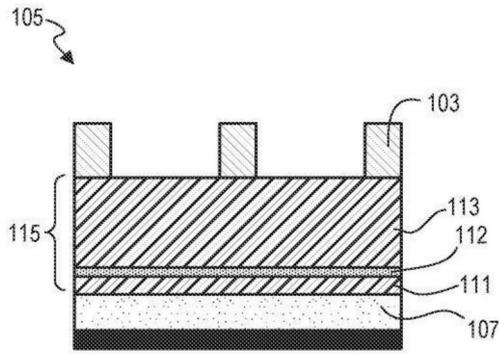


图33A

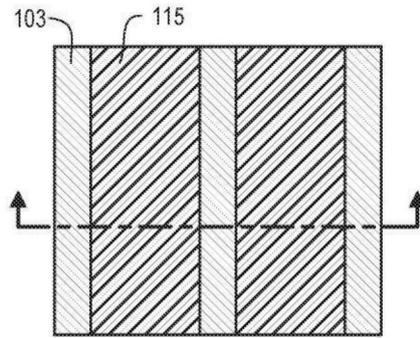


图33B

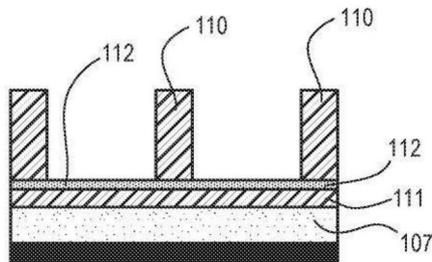


图34A

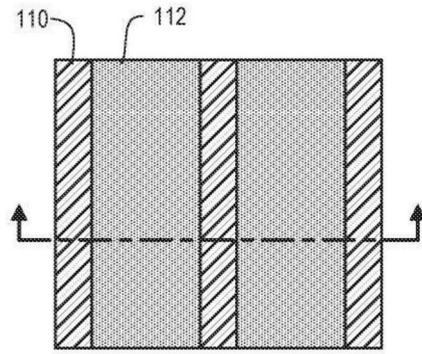


图34B

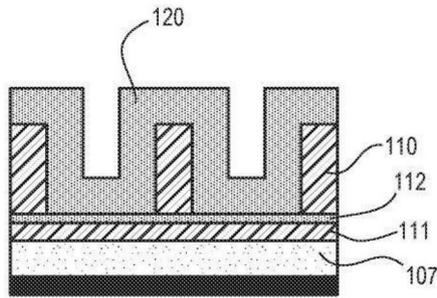


图35A

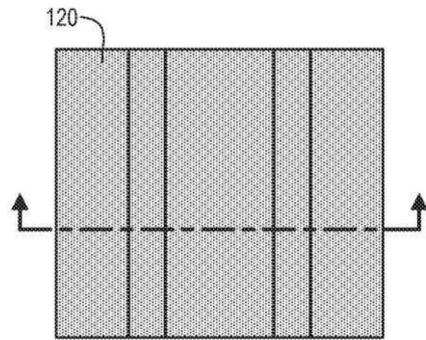


图35B

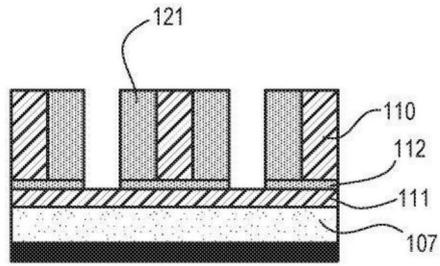


图36A

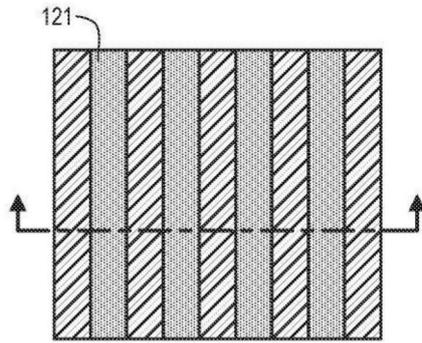


图36B

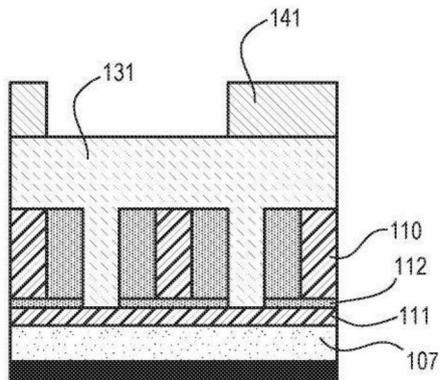


图37A

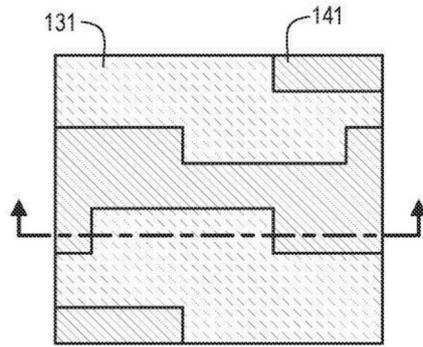


图37B

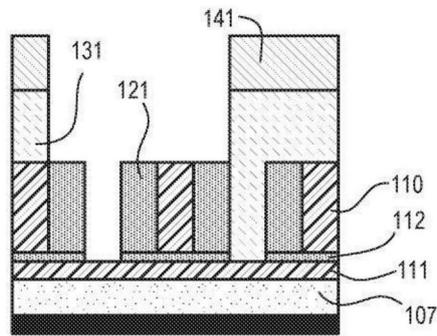


图38A

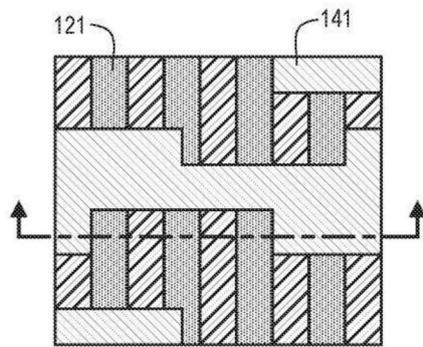


图38B

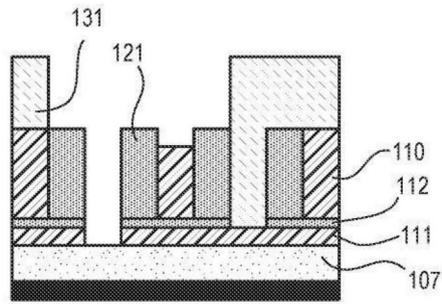


图39A

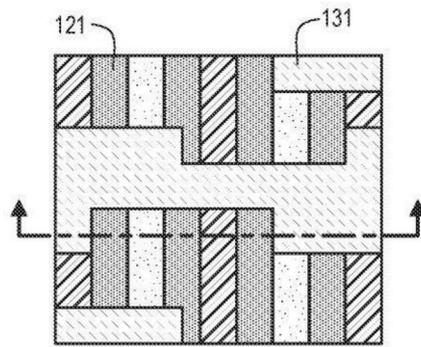


图39B

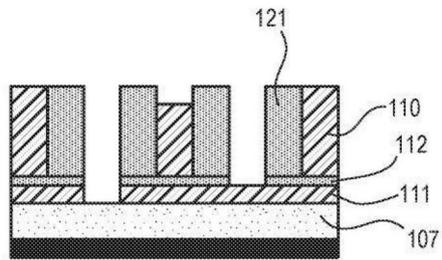


图40A

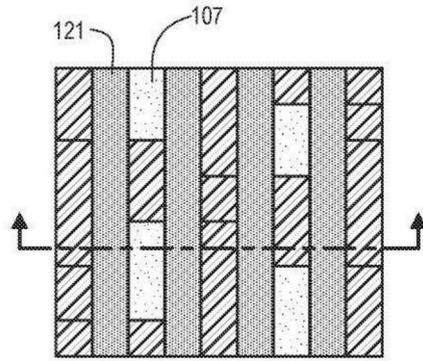


图40B

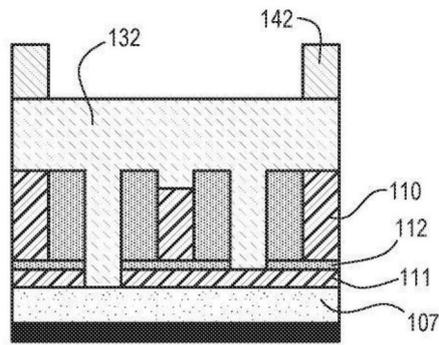


图41A

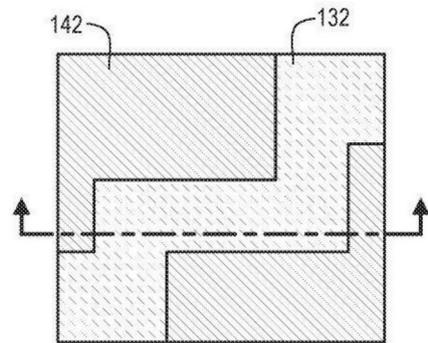


图41B

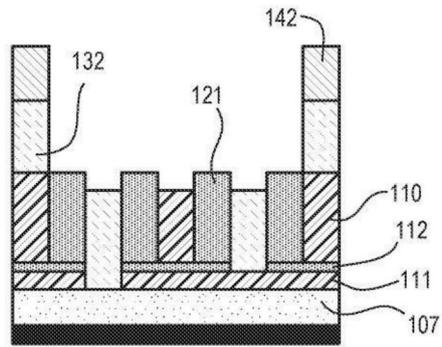


图42A

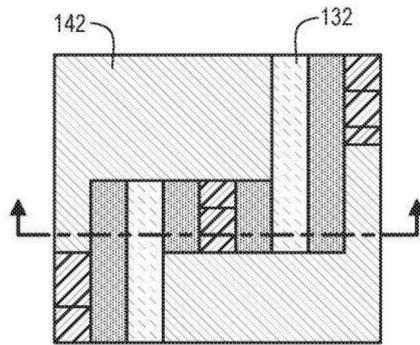


图42B

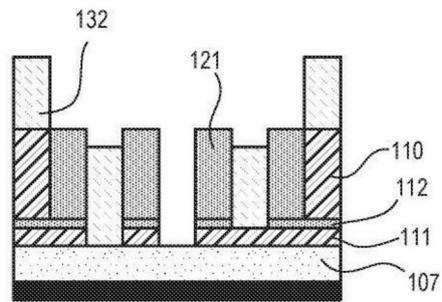


图43A

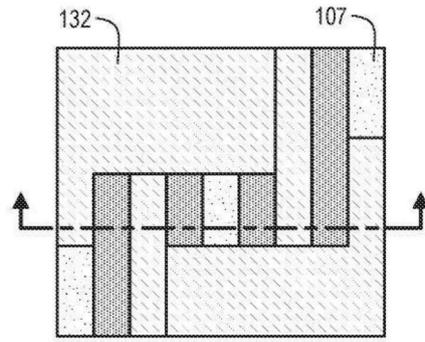


图43B

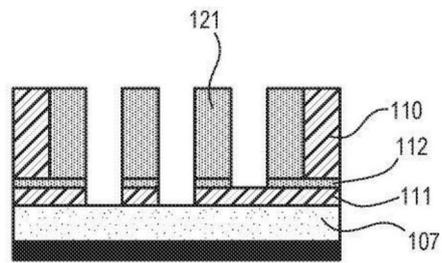


图44A

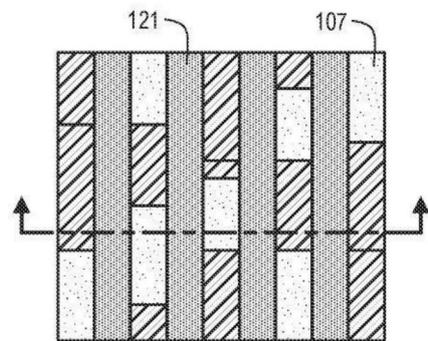


图44B

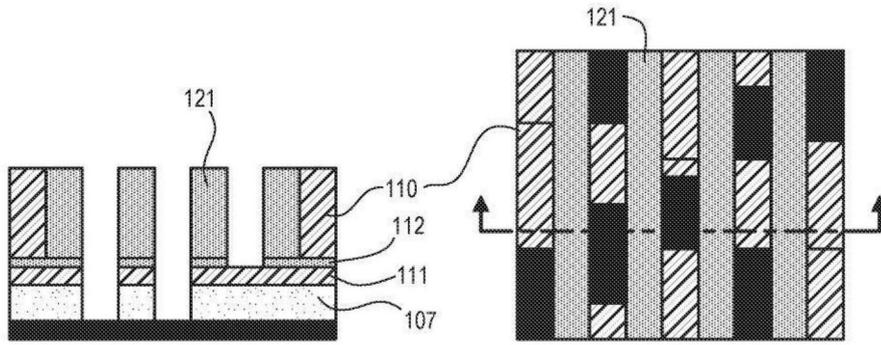


图45A

图45B

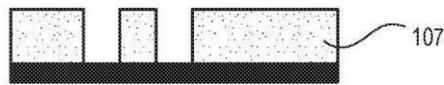


图46A

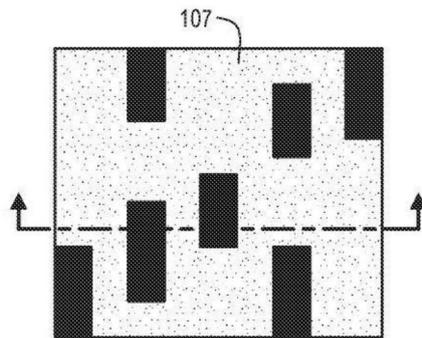


图46B