9	(19) 대힌 (12) 등록	·민국특허청(KR) ·특허공보(B1)	(45) (11) (24)	공고일자 등록번호 등록일자	2019년02월08일 10-1918737 2018년11월08일	! !	
(51) 국제특 <i>H01L 3</i> (21) 출원번 (22) 출원일	허분류(Int. C 1/042 (2014.0 호 10-2 자 2012	1.) 01) <i>H01L 31/06</i> (2006.0) 012-0027678 1년03월19일	(73)	특허권자 <b>엘지전자 주</b> 서울특별시 발명자	<b>식회사</b> 영등포구 여의대로	르 128 (여의도	동)
심사정 (65) 공개번 (43) 공개일 (56) 선행기	구일자 2016 호 10-2 자 2013 술조사문헌	년11월11일 013-0106063 년09월27일		<b>심승환</b> 서울 서초구 LG종합기술위 <b>김기수</b>	· 바우뫼로 38, 전 원)	자기술원 (우	면동,
JP11008 (뒷면어	8400 A* ] 계속)		(74)	서울 서초구 LG종합기술위 ( <i>뒷면에 계</i> = 대리인	· 바우뫼로 38, 전 원) 속 <i>)</i>	자기술원 (우대	면동,
전체 청구항 (54) 발명의	수 : 총 15 명칭 <b>태양 전</b>	<u>हे</u>		특허법인로옃	<u> </u>	심사관 :	방기인

#### (57) 요 약

본 발명은 태양 전지에 관한 것이다. 이러한 태양 전지는 제1 도전성 타입을 갖는 반도체 기관, 상기 제1 도전 성 타입과 다른 제2 도전성 타입을 갖고 상기 반도체 기관의 제1 면에 위치하는 에미터부, 상기 반도체 기관의 제1 면의 반대편에 위치하는 상기 반도체 기관의 제2 면 위에 바로 위치하여 상기 반도체 기관의 상기 제2 면 쪽

(뒷면에 계속)

*대 표 도* - 도3



에 전하 축적층을 형성하고, 상기 제1 도전성 타입을 갖는 불순물을 함유한 반도체층, 상기 반도체 기관의 상기 제1 면에 위치하고 상기 에미터부와 연결된 제1 전극, 그리고 상기 반도체 기판의 상기 제2 면에 위치하고 상기 반도체 기판과 연결된 제2 전극을 포함한다. 이로 인해, 반도체 기판 내의 불순물 도핑 농도를 증가시키지 않고 반도체 기판 위에 반도체 기판과 동일한 도전성 타입의 불순물을 함유한 반도체층이 위치하므로, 기판과 반도체 층 사이의 에너지 밴드 벤딩(energy band bending)에 의해 반도체 기판에서 제2 전극으로의 전하 이동이 용이하 게 이루어진다. 이로 인해, 태양 전지의 효율이 향상된다.

(72)	발명자	(56)	선행기술조사문헌
	윤은애		JP2006319335 A*
	서울 서초구 바우뫼로 38, 전자기술원 (우면동, L		US05589008 A*
	G종합기술원)		JP2010263222 A
	황유주		JP2011159782 A
	서울 서초구 바우뫼로 38, 전자기술원 (우면동, L		US20090250108 A1
	G종합기술원)		US20100059117 A1
	이영현		*는 심사관에 의하여 인용된 문허
	서울 서초구 바우뫼로 38, 전자기술원 (우면동, L		
	G종합기술원)		
	박상욱		
	서울 서초구 바우뫼로 38, 전자기술원 (우면동, L		
	G종합기술원)		

## 명세서

#### 청구범위

청구항 1

제1 도전성 타입을 갖는 반도체 기판,

상기 제1 도전성 타입과 다른 제2 도전성 타입을 갖고 상기 반도체 기판의 제1 면에 위치하는 에미터부,

상기 에미터부 위에 위치하는 반사 방지부,

상기 반도체 기판의 제1 면의 반대편에 위치하는 상기 반도체 기판의 제2 면 위에 바로 위치하여 상기 반도체 기판의 상기 제2 면 쪽에 전하 축적층을 형성하고, 상기 제1 도전성 타입을 갖는 불순물을 함유한 반도체층,

상기 반도체 기판의 상기 제1 면에 위치하고 상기 에미터부와 연결된 제1 전극, 그리고

상기 반도체 기관의 상기 제2 면에 위치하고 상기 반도체 기관과 연결된 제2 전극을 포함하고,

포함하고,

상기 제1 도전성 타입을 n형이고, 상기 제2 도전성 타입은 p형이며,

상기 반사 방지부는 상기 에미터부 위에 위치하고, 5nm 내지 10nm의 두께를 갖는 알루미늄 산화물로 이루어진 제1 반사 방지막과 상기 제1 반사 방지막 위에 위치하고, 70nm 내지 80nm의 두께를 갖는 실리콘 질화물로 이루 어진 제2 반사 방지막을 포함하는 태양 전지.

### 청구항 2

제1항에서,

상기 반도체층에 함유된 상기 불순물의 함량은 1×10<sup>18</sup>/cm<sup>3</sup> 내지 5×10<sup>20</sup>/cm<sup>3</sup>인 태양 전지.

### 청구항 3

제2항에서,

상기 반도체층은 탄화 규소(SiC)로 이루어져 있는 태양 전지.

## 청구항 4

제1항에서,

상기 제2 전극과 접해 있는 상기 기판의 상기 제2 면에 위치하고 상기 제1 도전성 타입을 갖는 전계부를 더 포 함하는 태양 전지.

## 청구항 5

제1항에서,

상기 반도체 기판은 결정질 반도체로 이루어져 있고, 상기 에미터부는 결정질 반도체로 이루어져 있는 태양 전 지.

## 청구항 6

제1항에서,

상기 반도체 기판은 결정질 반도체로 이루어져 있고, 상기 에미터부는 비정질 실리콘으로 이루어져 있는 태양 전지.

## 청구항 7

제1항에서,

상기 에미터부는 탄화 규소로 이루어져 있는 태양 전지.

## 청구항 8

삭제

#### 청구항 9

제1항에서,

상기 에미터부는 비정질 실리콘으로 이루어져 있는 태양 전지.

#### 청구항 10

제9항에서,

상기 제1 전극이 접하는 상기 기판의 상기 제1 면에 상기 에미터부보다 높은 농도로 상기 제2 도전성 타입의 불 순물을 함유한 고농도 도핑부를 더 포함하는 태양 전지.

#### 청구항 11

제7항에서,

상기 에미터부와 상기 반도체 기판 사이에 보호부를 더 포함하는 태양 전지.

#### 청구항 12

삭제

- 청구항 13
- 삭제

#### 청구항 14

삭제

#### 청구항 15

제1 도전성 타입을 갖는 반도체 기판,

상기 제1 도전성 타입과 다른 제2 도전성 타입을 갖고, 상기 반도체 기판의 제1 면에 위치하여 상기 반도체 기 판의 상기 제1 면 쪽에 전하 축적층을 형성하는 에미터부,

상기 에미터부 위에 위치하는 반사 방지부,

상기 반도체 기판의 상기 제1 면에 위치하여 상기 에미터부와 연결된 제1 전극, 그리고

상기 반도체 기판의 상기 제1 면의 반대편에 위치한 제2 면에 위치하고 상기 반도체 기판과 연결된 제2 전극을 포함하고,

상기 제1 도전성 타입을 n형이고, 상기 제2 도전성 타입은 p형이며,

상기 반사 방지부는 상기 에미터부 위에 위치하고, 5nm 내지 10nm의 두께를 갖는 알루미늄 산화물로 이루어진 제1 반사 방지막과 상기 제1 반사 방지막 위에 위치하고, 70nm 내지 80nm의 두께를 갖는 실리콘 질화물로 이루 어진 제2 반사 방지막을 포함하는 태양 전지.

#### 청구항 16

제15항에서,

상기 에미터부는 탄화 규소로 이루어져 있는 태양 전지.

#### 청구항 17

삭제

### 청구항 18

제15항에서,

상기 에미터부는 비정질 탄화 규소로 이루어져 있는 태양 전지.

#### 청구항 19

제18항에서,

상기 제1 전극이 접하는 상기 기판의 상기 제1 면에 상기 에미터부보다 높은 농도로 상기 제2 도전성 타입의 불 순물을 함유한 고농도 도핑부를 더 포함하는 태양 전지.

### 청구항 20

제16항 또는 제18항에서,

상기 에미터부와 상기 반도체 기판 사이에 보호부를 더 포함하는 태양 전지.

#### 발명의 설명

## 기 술 분 야

[0001] 본 발명은 태양 전지에 관한 것이다.

## 배경기술

- [0002] 최근 석유나 석탄과 같은 기존 에너지 자원의 고갈이 예측되면서 이들을 대체할 대체 에너지에 대한 관심이 높 아지고, 이에 따라 태양 에너지로부터 전기 에너지를 생산하는 태양 전지가 주목 받고 있다.
- [0003] 일반적인 태양 전지는 p형과 n형처럼 서로 다른 도전성 타입(conductivity type)에 의해 p-n 접합을 형성하는 반도체부, 그리고 서로 다른 도전성 타입의 반도체부에 각각 연결된 전극을 구비한다.
- [0004] 이러한 태양 전지에 빛이 입사되면 반도체에서 전자와 정공이 생성되고 생성된 전하는 p-n 접합에 의해 n형과 p 형 반도체로 각각 이동하므로, 전자는 n형의 반도체부 쪽으로 이동하고 정공은 p형 반도체부 쪽으로 이동한다. 이동한 전자와 정공은 각각 p형의 반도체부와 n형의 반도체부에 연결된 서로 다른 전극에 의해 수집되고 이 전 극들을 전선으로 연결하여 전력을 얻는다.

#### 발명의 내용

#### 해결하려는 과제

[0005] 본 발명이 이루고자 하는 기술적 과제는 태양 전지의 효율을 향상시키기 위한 것이다.

#### 과제의 해결 수단

- [0006] 본 발명의 한 특징에 따른 태양 전지는 제1 도전성 타입을 갖는 반도체 기판, 상기 제1 도전성 타입과 다른 제2 도전성 타입을 갖고 상기 반도체 기판의 제1 면에 위치하는 에미터부, 상기 반도체 기판의 제1 면의 반대편에 위치하는 상기 반도체 기판의 제2 면 위에 바로 위치하여 상기 반도체 기판의 상기 제2 면 쪽에 전하 축적층을 형성하고, 상기 제1 도전성 타입을 갖는 불순물을 함유한 반도체층, 상기 반도체 기판의 상기 제1 면에 위치하 고 상기 에미터부와 연결된 제1 전극, 그리고 상기 반도체 기판의 상기 제2 면에 위치하고 상기 반도체 기판과 연결된 제2 전극을 포함한다
- [0007] 상기 반도체층에 함유된 상기 불순물의 함량은 1×10<sup>18</sup>/cm<sup>3</sup> 내지 5×10<sup>20</sup>/cm<sup>3</sup>일 수 있다.
- [0008] 상기 반도체층은 탄화 규소(SiC)로 이루어지는 것이 좋다.

- [0009] 상기 특징에 따른 태양 전지는 상기 제2 전극과 접해 있는 상기 기관의 상기 제2 면에 위치하고 상기 제1 도전 성 타입을 갖는 전계부를 더 포함할 수 있다.
- [0010] 상기 반도체 기판은 결정질 반도체로 이루어져 있고, 상기 에미터부는 결정질 반도체로 이루어질 수 있다.
- [0011] 상기 반도체 기판은 결정질 반도체로 이루어져 있고, 상기 에미터부는 비정질 실리콘으로 이루어질 수 있다.
- [0012] 상기 특징에 따른 태양 전지는 상기 에미터부 위에 위치하는 반사 방지부를 더 포함할 수 있다.
- [0013] 상기 제1 도전성 타입을 n형이고, 상기 제2 도전성 타입은 p형일 수 있다.
- [0014] 상기 반사 방지부는 알루미늄 산화물로 이루어진 제1 반사 방지막과 실리콘 질화물로 이루어진 제2 반사 방지막 을 포함할 수 있다.
- [0015] 본 발명의 다른 특징에 따른 태양 전지는 제1 도전성 타입을 갖는 반도체 기판, 상기 제1 도전성 타입과 다른 제2 도전성 타입을 갖고, 상기 반도체 기판의 제1 면에 위치하여 상기 반도체 기판의 상기 제1 면 쪽에 전하 축 적층을 형성하는 에미터부, 상기 반도체 기판의 상기 제1 면에 위치하여 상기 에미터부와 연결된 제1 전극, 그 리고 상기 반도체 기판의 상기 제2 면에 위치하고 상기 반도체 기판과 연결된 제2 전극을 포함한다.
- [0016] 상기 에미터부는 탄화 규소로 이루어질 수 있다.
- [0017] 상기 특징에 따른 태양 전지는 상기 에미터부와 상기 제1 전극 사이에 투명한 도전성 물질로 이루어져 있는 반 사 방지부를 더 포함할 수 있다.
- [0018] 상기 에미터부는 비정질 탄화 규소로 이루어질 수 있다.
- [0019] 상기 특징에 따른 태양 전지는 상기 제1 전극이 접하는 상기 기판의 상기 제1 면에 상기 에미터부보다 높은 농 도로 상기 제2 도전성 타입의 불순물을 함유한 고농도 도핑부를 더 포함할 수 있다.
- [0020] 상기 특징에 따른 태양 전지는 상기 에미터부와 상기 반도체 기판 사이에 보호부를 더 포함할 수 있다.

#### 발명의 효과

[0021] 이러한 특징에 따르면, 반도체 기판 내의 불순물 도핑 농도를 증가시키지 않고 반도체 기판 위에 반도체 기판과 동일한 도전성 타입의 불순물을 함유한 반도체층이 위치하므로, 반도체 기판과 반도체층 사이의 에너지 밴드 벤 딩(energy band bending)에 의해 반도체 기판에서 제2 전극으로의 전하 이동이 용이하게 이루어진다. 이로 인 해, 태양 전지의 효율이 향상된다.

#### 도면의 간단한 설명

[0022] 도 1은 본 발명의 한 실시예에 따른 태양 전지의 한 예에 대한 일부 사시도이다.

도 2는 도 1에 도시한 태양 전지를 II-II선을 따라 잘라 도시한 단면도이다.

도 3은 본 발명의 한 실시예에 따라 기판의 후면에서 기판과 탄화 규소층의 접합에 따른 에너지밴드 갭 다이어 그램을 도시한 도면이다.

도 4는 기판 내의 불순물 도핑 농도에 따른 소수 캐리어의 수명 감소율을 도시한 그래프들이다.

도 5는 본 발명의 한 실시예에 따른 태양 전지에서 개방 전압, 단락 전류, 필 팩터 및 효율의 상승율을 도시한 그래프이다.

도 6 내지 도 8 각각은 본 발명의 한 실시예에 따라 이종 접합을 갖는 태양전지의 다양한 예를 일부 도시한 단 면도이다.

도 9는 본 발명의 한 실시예에 따라 기관의 전면에서 기관과 탄화 규소층의 접합에 따른 에너지밴드 갭 다이어 그램을 도시한 도면이다.

## 발명을 실시하기 위한 구체적인 내용

[0023] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지 식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현 될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위 해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

- [0024] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 다른 부분 이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한 어떤 부분이 다른 부분 위에 "전체적"으로 형성되어 있다고 할 때에는 다른 부분의 전 체 면에 형성되어 있는 것뿐만 아니라 가장 자리 일부에는 형성되지 않은 것을 뜻한다.
- [0025] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 태양 전지에 대하여 설명한다.
- [0026] 먼저, 도 1 및 도 2를 참고로 하여 본 발명의 한 실시예에 따른 태양 전지에 대하여 설명한다. 도 1 및 도 2를 참고로 하면, 본 발명의 한 실시예에 따른 태양 전지의 한 예는 기판(110), 기판(110)의 제1 면인 전면 쪽에 위치한 에미터부(emitter region)(121), 에미터부(121) 위에 위치하는 반사 방지부(130), 기판(110)의 제1 면의 반대편에 위치한 기판(110)의 제2 면인 후면 쪽에 존재하는 전계부(surface field region)(172), 기판(110)의 후면 위에 위치하고 광대역 갭(wideband gap)을 갖는 반도체 물질로 이루어진 반도체층(semiconductor region)(175), 기판(110)의 전면에 위치하고 반사 방지부(130)를 관통하여 에미터부(121)와 연결되어 있고 복수 의 전면 전극(복수의 제1 전극)(141)과 복수의 전면 버스바(복수의 제1 버스바)(142)를 구비한 전면 전극부(제1 전극)(151)과 복수의 후면 버스바(복수의 제2 버스바)(152)를 구비한 후면 전극부(제2 전극부)(150)를 구비한다.
- [0027] 기판(110)은 제1 도전성 타입, 예를 들어 n형 도전성 타입의 실리콘(silicon)과 같은 반도체로 이루어진 반도체 기판이다. 이때, 반도체는 다결정 실리콘 또는 단결정 실리콘과 같은 결정질 반도체이다.
- [0028] 기판(110)이 n형의 도전성 타입을 가질 경우, 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소의 불순물이 기 판(110)에 도핑(doping)된다. 하지만, 이와는 달리, 기판(110)은 p형 도전성 타입일 수 있다. 기판(110)이 p 형의 도전성 타입을 가질 경우, 붕소(B), 갈륨, 인듐 등과 같은 3가 원소의 불순물이 기판(110)에 도핑될 수 있다.
- [0029] 도 1 및 3에서, 평탄면인 기판(110)의 전면에 별도의 텍스처링 처리 공정이 행해져, 기판(110)의 전면은 복수의 돌출부와 복수의 오목부를 구비한 요철면인 텍스처링 표면(textured surface)을 가진다. 이 경우, 기판(110)의 전면 위에 위치한 에미터부(121)와 반사 방지부(130) 역시 요철면을 갖는다.
- [0030] 이와 같이, 기판(110)의 전면이 텍스처링되어 있으므로, 기판(110)의 입사 면적이 증가하고 돌출부와 오목부에 의한 복수 번의 반사 동작으로 빛 반사도가 감소하여, 기판(110)으로 입사되는 빛의 양이 증가하므로 태양 전지 의 효율이 향상된다.
- [0031] 편의상, 도 1 및 도 2에서 텍스처링 표면의 각 돌출부는 모두 동일한 지름과 돌출 높이를 갖고 있지만, 실제로 텍스처링 표면의 각 돌출부의 지름의 크기와 돌출 높이의 크기는 랜덤(random)하게 정해지므로, 서로 다른 지름 과 돌출 높이를 갖는 복수의 돌출부가 형성된다.
- [0032] 기판(110)에 위치한 에미터부(121)는 기판(110)의 도전성 타입과 반대인 제2 도전성 타입, 예를 들어, p형의 도 전성 타입을 구비하고 있는 불순물 도핑부이다. 따라서 기판(110)의 제1 도전성 타입 부분과 p-n 접합을 이룬 다.
- [0033] 기판(110)과 에미터부(121)와의 p-n 접합에 인한 내부 전위차(built-in potential difference)에 의해, 기판 (110)에 입사된 빛에 의해 생성된 전하인 전자와 정공 중 전자는 n형 쪽으로 이동하고 정공은 p형 쪽으로 이동 한다. 따라서, 기판(110)이 n형이고 에미터부(121)가 p형일 경우, 전자는 기판(110) 후면 쪽으로 이동하고 정 공은 에미터부(121) 쪽으로 이동한다.
- [0034] 반사 방지부(130)는 전면 전극부(140)가 위치한 부분을 제외한 기판(110)의 전면 위인 에미터부(121) 위에 위치 한다.
- [0035] 이러한 반사 방지부(130)는 빛의 반사를 방지하여 빛을 투과시키는 재료로 이루어져 있고 정해진 크기의 굴절률 을 갖고 있어, 태양 전지로 입사되는 빛의 반사도를 줄이고 특정한 파장 영역의 선택성을 증가시켜, 태양 전지 의 효율을 높인다. 이러한 반사 방지부(130)는 또한 투명한 재료로 이루어질 수 있다.

- [0036] 도 1 및 도 2에 도시한 것처럼, 반사 방지부(130)는 에미터부(121)에 위치하고 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)로 이루어 진 제1 반사 방지막(131)과 제1 반사 방지막(131) 위에 위치하고 수소화된 실리콘 질화물(SiNx:H)로 이루어진 제2 반사 방지막(132)으로 이루어져 있다.
- [0037] 본 예에서, 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)로 이루어진 제1 반사 방지막(131)의 두께는 약 5nm 내지 10nm이고 굴절률은 약 1.1 내지 1.6이며, 실리콘 질화물(SiNx:H)로 이루어진 제2 반사 방지막(132)의 두께는 약 70nm 내지 80nm이 며 굴절률은 약 2.0 내지 2.2이다.
- [0038] 알루미늄 산화막(Al<sub>2</sub>O<sub>3</sub>)인 제1 반사 방지막(131)은 전면 전극부(140)가 위치한 부분을 제외한 기판(110)의 전면 위, 즉 기판(110)의 전면에 위치한 에미터부(121) 위에 위치한다.
- [0039] 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)은 일반적으로 음(-)의 고정 전하(fixed charge)를 갖고 있다.
- [0040] 따라서, p형의 에미터부(121) 위에 위치한 음(-) 고정 전하를 갖는 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)의 제1 반사 방지막 (131)에 의해 양(+) 전하인 정공은 에미터부(121) 쪽으로 당겨지고, 에미터부(121) 쪽으로 이동하는 전자는 기 판(110)의 후면 쪽으로 밀려나게 된다.
- [0041] 이로 인해, 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)로 이루어진 제1 반사 방지막(131)으로 인해, 에미터부(121) 쪽으로 이동하는 정공의 양은 더욱 증가하고, 에미터부(121)에서 전자와 정공의 재결합량은 감소한다.
- [0042] 또한, 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>)에 함유된 산소(0)에 의해 기판(110)의 전면 및 그 근처에 존재하는 결함을 안정한 결합으로 바꾼다. 즉, 제1 반사 방지막(131)에 함유된 산소는 기판(110)의 전면 쪽으로 이동하여 기판(110)의 표면 및 그 근처에 존재하는 결함과 결합하여 이들 결함을 안정한 결합으로 바꾸는 패시베이션 기능을 실행한다.
- [0043] 또한, 제1 반사 방지막(131) 위에 위치하고 수소화된 실리콘 질화물(SiNx:H)로 이루어진 제2 반사 방지막(132) 역시 그 안에 함유된 수소(H)를 이용하여 패시베이션 기능을 수행한다. 따라서, 제2 반사 방지막(132)에 함유 된 수소(H)가 제1 반사 방지막(131) 쪽을 이동하여 기판(110)의 표면 및 그 근처에 존재하는 결함과 결합하여 이들 결함을 안정한 결합으로 바꾸는 패시베이션 기능을 실행한다.
- [0044] 이로 인해, 제1 및 제2 반사 방지막(131, 132)으로 이루어진 반사 방지부(130)의 패시베이션 기능에 의해, 기판 (110)의 표면에서 결함에 의해 손실되는 전하의 양이 감소한다.
- [0045] 알루미늄 산화물인 제1 반사 방지막(131)의 두께가 약 5nm 이상일 경우, 알루미늄 산화막이 좀더 균일하게 형성 되고 제1 반사 방지막(131)의 고정 전하를 이용한 전계 패시베이션 효과와 산소를 이용한 패시베이션 효과가 좀 더 안정적으로 얻어지고, 제1 반사 방지막(131)의 두께가 약 10nm 이하일 경우, 제1 반사 방지막(131)의 제조 시간과 제조 비용이 절감된다.
- [0046] 또한, 실리콘 질화물인 제2 반사 방지막(132)의 두께가 약 70nm 이상일 경우, 제2 반사 방지막(132)을 좀더 균 일하게 형성하고 수소(H)를 이용한 패시베이션 효과가 좀더 안정적으로 얻어지며, 제2 반사 방지막(132)의 두께 가 약 80nm 이하일 경우, 제2 반사 방지막(132)의 제조 시간과 제조 비용이 절감된다.
- [0047] 기판(110)의 후면에 위치한 전계부(172)는 기판(110)과 동일한 도전성 타입의 불순물이 기판(110)보다 고농도로 도핑된 불순물 도핑부로서, 예를 들면, n+ 영역이다.
- [0048] 따라서 기판(110), 즉, 기판(110)의 제1 도전성 영역과 전계부(172)간의 불순물 농도 차이로 인해 전위 장벽이 형성되고, 이로 인해, 전자의 이동 방향인 전계부(172) 쪽으로 정공 이동은 방해되는 반면, 전계부(172) 쪽으로 의 전자 이동은 좀더 용이해진다. 따라서, 전계부(172)는 기판(110)의 후면 및 그 부근에서 전자와 정공의 재 결합으로 손실되는 전하의 양을 감소시키고 원하는 전하(예, 전자)의 이동을 가속화시켜 후면 전극부(150)로의 전하 이동량을 증가시킨다.
- [0049] 또한, 전계부(172)의 불순물의 도핑 농도가 기판(110)보다 높기 때문에, 전계부(172)의 전도도는 향상된다.
- [0050] 기판(110)의 후면 위에 위치한 반도체층(175)은 이미 설명한 것처럼 광대역갭을 갖는 반도체 물질로 이루어져 있고, 예를 들어, 반도체층(175)은 밴드갭(band gap, Eg)이 약 2.36eV인 탄화 규소(silicon carbide, SiC)로 이루어질 수 있다.

- [0051] 이러한 반도체층(175)은 기판(110)과 동일한 도전성 타입인 제1 도전성 타입(예, n형)의 불순물이 도핑(함유)되어 있다.
- [0052] 이때, 반도체층(175)은 후면 전극부(150)이 위치하는 기판(110)의 후면 부분을 제외하면, 기판(110)의 후면 전 체에 위치한다. 따라서 반도체층(175)은 인접한 후면 전극(151) 사이, 인접한 후면 전극(151)과 후면 버스바 (152) 사이, 인접한 후면 버스바(152) 사이의 기판(110)의 후면 위에 위치한다. 하지만, 대안적인 예에서, 반 도체층(175)은 후면 전극부(150)가 위치하는 기판(110)의 후면 부분뿐만 아니라 기판(110)의 후면 가장자리 부 분에도 위치하지 않을 수 있다.
- [0053] 이러한 반도체층(175)에 함유된 제1 도전성 타입(예, n형)의 불순물[예, 인(P)] 의 함량은 약 1×10<sup>18</sup>/cm<sup>3</sup> 내지 약 5×10<sup>20</sup>/cm<sup>3</sup> 일 수 있고, 반도체층(175)의 두께는 약 10nm 내지 100nm일 수 있다.
- [0054] 본 예에서, 반도체층(175)은 플라즈마 기상 증착법(plasma enhanced chemical deposition, PECVD)으로 형성되 며 이때, 반도체층(175)을 형성하는 공정실 내로 제1 도전성 타입을 갖는 불순물[예, 인(P)]을 함유한 도핑 가 스(doping gas)를 주입하여 반도체층(175) 내에 제1 도전성 타입의 불순물을 주입할 수 있다.
- [0055] 이와 같이, 반도체층(175) 내에 기판(110)과 동일한 도전성 타입의 불순물이 함유됨에 따라, 기판(110)과 반도 체층(175) 사이에 에너지 밴드 벤딩(energy band bending) 현상이 발생한다.
- [0056] 따라서, 도 3에 도시한 것처럼, 이러한 기판(110)의 에너지 밴드(energy band)와 반도체층(175)의 에너지 밴드 의 벤딩 현상에 의해, 실리콘(Si)으로 이루어진 기판(110)의 에너지 밴드와 탄화 규소(SiC)로 이루어진 반도체 층(175)의 에너지 밴드가 평형 상태로 변환된다.
- [0057] 즉, 기판(110)의 에너지 밴드의 페르미 준위(Fermi level, Ef)와 반도체층(175)의 페르미 준위(Ef)가 동일한 준 위로 조절되고, 그에 따라 기판(110)과 반도체층(175)의 전도대(conduction band, CB) 및 가전대(valence band, VB)의 벤딩이 이루어진다.
- [0058] 따라서 전도대(conduction band)에서의 에너지 장벽의 높이는 줄어들고, 가전대(valence band)에서의 에너지 장 벽의 높이는 증가하여 가전대에서의 밴드오프셋(band-offset)(Boffset)의 크기가 증가하다.
- [0059] 예를 들어, 기판(110)과 전계부(172)의 접합에 의해 생성된 에너지 밴드 다이어그램(energy band diagram)에서 가전대의 밴드 오프셋의 크기는 약 -0.18eV인 반면, 본 예에 따라 기판(110)과 반도체층(175)의 접합에 의해 생 성된 에너지 밴드 다이어그램에서 가전대의 밴드 오프셋의 크기는 약 -1.2eV이다. 따라서, 기판(110)과 전계부 (172)의 접합면의 경우에 비해, 기판(110)과 반도체층(175)의 접합면에서 생성된 밴드 오프셋의 절대값의 크기 는 약 1.02eV 증가하였다.
- [0060] 일반적으로 전자는 전도대를 통해 이동하고, 정공은 가전대를 통해 이동하므로, 반도체층(175)에 의한 에너지 밴드 벤딩에 의해 n형의 기판(110)에서 기판(110)의 후면 쪽, 즉 반도체층(175)으로 이동하는 전자는 에너지 장 벽이 낮아진 전도대(CB)를 용이하게 통과하여 기판(110)의 후면에서 반도체층(175)으로 용이하게 이동한다.
- [0061] 반면, n형 기판(110)에 존재하는 정공은 가전대(VB)에서의 증가한 밴드 오프셋으로 인해 기판(110)의 후면에서 반도체층(175)으로의 이동에 악영향을 받게 되어, 기판(110)에서 반도체층(175) 쪽으로 이동한 정공은 밴드오프 셋에 의한 에너지 장벽에 막혀 반도체층(175) 쪽으로 이동하지 못하고 다시 기판(110) 쪽으로 되돌아가게 된다.
- [0062] 따라서, 이러한 기판(110)과 반도체층(175) 간의 에너지 밴드 벤딩에 의해, 기판(110)의 후면 쪽으로의 전자 이 동과 정공 이동이 제어되므로, 기판(110)의 후면에서 발생하는 전자와 정공의 재결합량이 감소한다.
- [0063] 또한, 도 3에 도시한 것처럼, 기판(110)과 반도체층(175) 사이의 접합된 전도대에서 기판(110)의 에너지 준위보 다 반도체층(175)의 에너지 준위가 높은 부분(예, 준위 돌출부)(A)가 반도체층(175)에 존재하여 기판(110)과 탄 화 규소(175) 사이의 접합면에는 골짜기 부분(B)이 형성된다.
- [0064] 따라서, 기판(110)의 전도대의 에너지 준위는 기판(110)과 반도체층(175)의 접합면 쪽으로 갈수록 감소하고, 반 도체층(175)의 전도대의 에너지 준위는 기판(110)과 반도체층(175)의 접합면 쪽으로 갈수록 증가한 후 접합면에 서 기판(110)의 에너지 준위와 같은 준위가 된다.
- [0065] 이와 같이, 기판(110)과 반도체층(175)의 접합면에 준위 돌출부(A)에 의해 형성된 골짜기 부분(B)이 존재하므로, 전도대를 따라서 기판(110)에서 반도체층(175)으로 이동하는 전자는 골짜기 부분(B)에 축적되고, 이로 인해, 전자가 축전된 전하 축적층(179)이 골짜기 부분(B)에 형성된다.

- [0066] 따라서 이 전하 축적층(179)을 따라 전자의 이동은 가속화되므로, 기판(110)에서 반도체층(175) 쪽으로 이동한 전자는 반도체층(175)을 따라서 신속하게 이동한 후 인접한 전계부(172)를 통해 후면 전극부(150)로 이동하게 된다.
- [0067] 이와 같이, 기판(110)과 동일한 도전성 타입의 불순물을 함유하여 기판(110)의 에너지 밴드 벤딩을 유발해 전자 와 정공의 이동을 제어하는 반도체층(175)은 실리콘(Si)이나 비정질 실리콘(a-Si)보다 큰 에너지 밴드갭(energy band gap)을 갖고 있으므로, 반도체층(175) 자체에서 흡수되는 빛의 양이 감소한다. 따라서, 반도체층(175) 내 에서 흡수되는 빛(예를 들어, 장파장대의 빛)의 양이 많지 않기 때문에 기판(110)으로 입사되는 빛의 손실량, 좀더 구체적으로는 장파장대의 빛의 손실량이 감소한다. 이로 인해, 기판(110) 내로 입사되는 빛의 양이 증가 하여 태양 전지에서 출력되는 단락 전류(Isc)의 양이 증가한다.
- [0068] 또한, 반도체층(175)은 제1 도전성 타입의 불순물의 도핑이 용이하므로, 제1 도전성 타입을 갖는 반도체층(17 5)의 제조가 용이하다.
- [0069] 이미 설명한 것처럼, 제1 도전성 타입의 불순물[예, 인(P)]을 함유한 반도체층(175)은 열확산법이나 이온 주입 법 등을 통해 기판(110) 속으로 불순물을 확산시켜 전계부(172)와 같이 기판(110) 내에 형성되는 대신, 플라즈 마 기상 증착법(PECVD)을 이용하여 기판(110)의 후면 위에 위치한다.
- [0070] 이로 인해, 반도체층(175)으로 인해 기판(110) 내에 확산(또는 주입)되는 불순물은 존재하지 않아, 반도체층 (175)에 의해 기판(110)의 불순물 도핑 농도는 증가하지 않게 된다.
- [0071] 이미 설명한 것처럼, 태양 전지를 제작할 때, n형의 기관(110)일 경우 p-n 접합을 위한 에미터부(121)를 형성하 기 위해 3가인 붕소(B)를 기관(110) 내에 주입하고 전계부(172)를 위해 5가인 인(P)을 기관(110) 내에 주입한다.
- [0072] 이와 같이 기판(110) 내에 주입된 불순물들은 정상적으로 p-n 접합을 형성하거나 전계부에 의한 전계 효과 등이 얻어지지만, 기판(110) 내에 주입된 불순물의 양이 과도하게 많아지게 되어 결함으로 작용하게 된다. 따라서, 기판(110) 내에 불순물의 도핑 농도가 증가할수록 소수 캐리어(minority carrier)의 수명(lifetime)이 급격하게 감소하게 된다.
- [0073] 따라서, 전계부(172)를 형성하기 위해 기판(110) 내에 해당하는 도전성 타입(예, n형)의 불순물을 기판(110) 내 에 주입할 경우, 기판(110) 내에 도핑된 불순물이 증가하여 전하의 손실량이 증가한다.
- [0074] 하지만, 반도체층(175)로 인해 기판(110) 내에 불순물(예, n형의 불순물) 도핑 농도가 증가하지 않으므로, 반도 체층기판(110)에서 반도체층(175)의 불순물로 인한 전하 손실은 발생하지 않는다.
- [0075] 반도체층(175)에 함유된 불순물(예, n형 불순물)의 도핑 농도가 약 1×10<sup>18</sup>/cm<sup>3</sup>이상일 경우, 기판(110)과 반도체 층(175) 간의 접합면에서의 밴드 벤딩이 좀더 안정적으로 발생하여 전하 축적층(179)의 형성이 좀더 원활하게 이루어지고, 반도체층(175)에 함유된 불순물의 도핑 농도가 약 5×10<sup>20</sup>/cm<sup>3</sup> 이하일 경우, 반도체층(175)의 불순 물 도핑 동작이 용이하게 이루어진다.
- [0076] 또한, 반도체층(175)의 두께는 약 10nm 이상일 경우, 반도체층(175)이 좀더 균일하게 기판(110)의 후면에 형성 되며, 반도체층(175)의 두께가 약 100nm이하일 경우, 반도체층(175)의 제조 시간과 제조 비용이 좀더 절감된다.
- [0077] 또한 반도체층(175)은 열에 강하기 때문에 태양 전지의 제조 공정 중에 인가되는 열에 의한 손상이 적거나 발생 하지 않으므로, 태양 전지의 열화 현상이 감소한다.
- [0078] 다음, 도 4를 참고로 하여, 기관(110) 내의 불순물 농도 변화에 따라 캐리어의 수명 변화를 살펴본다.
- [0079] 도 4는 비교예에 따라 반도체층이 존재하지 않을 때 기관 내에 존재하는 전계부에서 기관의 두께 변화에 따른 소수 캐리어의 수명 변화와 본 예에 따른 반도체층(175)에서 기판(110)의 두께 변화에 따른 소수 캐리어의 수명 변화를 도시한 것이다.
- [0080] 도 4에서 가로축의 깊이는 약 180µm의 두께를 갖는 기판의 깊이를 나타내므로, 깊이가 180µm에 가까울수록 전계 부나 반도체층(175)이 위치하는 기판의 후면에 가깝다는 것을 의미하고 깊이가 180µm에서 멀어질수록 전면 전극 부(140)가 위치한 기판의 전면, 즉 에미터부(121)의 전면에 가깝다는 것을 의미한다. 또한, 도 4에서, 세로축 은 소수 캐리어의 수명 단축율을 나타낸다.
- [0081] 도 4에서, 그래프 'G1'과 'G2'는 비교예에 따른 그래프로서, 약 120요/sq.의 면저항값을 갖는 전계부에서 소수

캐리어의 수명 변화도이고, 그래프 'G2'은 약 300요/sq.의 면저항값을 갖는 전계부에서 소수 캐리어의 수명 변 화도이다. 그래프 'G3'은 본 예에 따른 그래프로서, 본 예에 따른 반도체층이 위치한 기판에서 소수 캐리어의 수명 변화도이다.

- [0082] 불순물의 도핑 농도가 증가할수록 면 저항값이 낮아지므로, 120요/sq.의 면저항값을 갖는 전계부가 300요/sq.의 면저항값을 갖는 전계부보다 불순물의 도핑 농도는 많다.
- [0083] 도 4에 도시한 것처럼, 캐리어의 수명은 기판의 전면에서 후면으로 갈수록 감소하는데, 수명이 급격히 감소하는 시점은 불순물의 도핑 농도에 따라 달라짐을 알 수 있다.
- [0084] 즉, 세 개의 그래프(G1-G3)에서 불순물의 도핑 농도가 가장 높은 경우인 면저항값이 120Ω/sq.인 전계부가 위치 한 기판일 경우(G1), 기판의 깊이가 약 179.6μm 시점일 때 소수 캐리어의 수명이 급격히 감소하였고, 불순물의 도핑 농도가 두 번째로 높은 경우인 면저항값이 300Ω/sq.인 전계부가 위치한 기판일 경우(G2), 기판의 깊이가 약 179.8μm일 때 소수 캐리어의 수명이 급격히 감소하였다.
- [0085] 하지만, 본 실시예에 따라 기관의 후면 위에 반도체층이 위치한 기판에서는(G3) 기판의 깊이가 약 179.9µm 일 때 소수 캐리어의 수명이 급격히 감소하였다. 따라서 반도체층이 위치한 기판의 경우, 소수 캐리어의 이동 거 리는 기판의 두께와 거의 동일한 180µm에 근접함을 알 수 있다.
- [0086] 따라서, 불순물을 함유한 반도체층이 기관 위에 위치하더라고 반도체층(175)에 함유된 불순물로 인한 소수 캐리 어의 수명에 악영향을 미치지 않음을 알 수 있다.
- [0087] 따라서, 이러한 반도체층)으로 인해, 캐리어의 수명 단축 없이 기판에서 기판의 후면 쪽으로 원하는 전하(예, 전자)는 손실 없이 신속하게 이동한다.
- [0088] 기판(110)의 전면에 위치하는 전면 전극부(140)는, 이미 설명한 것처럼, 에미터부(121)와 접해 있는 복수의 전 면 전극(141)과 에미터부(121)와 접해 있고 복수의 전면 전극(141)과 연결되어 있는 복수의 전면 버스바(142)를 구비한다.
- [0089] 복수의 전면 전극(141)은 에미터부(121)와 전기적 및 물리적으로 연결되어 있고, 서로 이격되어 정해진 방향으 로 나란히 뻗어있다. 복수의 전면 전극(141)은 에미터부(121) 쪽으로 이동한 전하, 예를 들면, 정공을 수집한 다.
- [0090] 복수의 전면 버스바(142)는 에미터부(121)와 전기적 및 물리적으로 연결되어 있고, 복수의 전면 전극(141)과 교 차하는 방향으로 나란하게 뻗어 있다.
- [0091] 각 전면 버스바(142)는 에미터부(121)로부터 이동하는 전하, 즉 캐리어(예, 정공)뿐만 아니라 교차하는 복수의 전면 전극(141)에 의해 수집된 전하를 모아서 원하는 방향으로 이동시켜야 되므로, 각 전면 버스바(142)의 폭은 각 전면 전극(141)의 폭보다 크다.
- [0092] 본 예에서, 복수의 전면 버스바(142)는 복수의 전면 전극(141)과 동일 층에 위치하며 각 전면 전극(141)과 교차 하는 지점에서 해당 전면 전극(141)과 전기적 및 물리적으로 연결되어 있다
- [0093] 따라서, 도 1에 도시한 것처럼, 복수의 전면 전극(141)은 가로 또는 세로 방향으로 뻗어 있는 스트라이프 (stripe) 형상을 갖고, 복수의 전면 버스바(142)는 세로 또는 가로 방향으로 뻗어 있는 스트라이프 형상을 갖고 있어, 전면 전극부(140)는 기판(110)의 전면에 격자 형태로 위치한다.
- [0094] 복수의 전면 버스바(142)는 외부 장치와 연결되어, 수집된 전하를 외부 장치로 출력한다.
- [0095] 복수의 전면 전극(141)과 복수의 전면 버스바(142)를 구비한 전면 전극부(140)는 은(Ag)과 같은 적어도 하나의 도전 물질로 이루어져 있다.
- [0096] 도 1에서, 기판(110)에 위치하는 전면 전극(141)과 전면 버스바(142)의 개수는 한 예에 불과하고, 경우에 따라 변경 가능하다.
- [0097] 기판(110)의 후면에 위치하는 후면 전극부(150)는 반도체층(175)을 관통하여 전계부(172)와 접해 있고, 복수의 후면 전극(151)과 후면 전극(151)에 연결되어 있는 복수의 후면 버스바(152)를 구비한다.
- [0098] 복수의 후면 전극(151)은 기판(110)의 후면에 위치한 전계부(172)와 접촉하고 있고, 서로 이격되어 정해진 방향으로 나란히 뻗어 있다. 이때, 복수의 후면 전극(151)은 기판(110)의 전면에 위치한 복수의 전면 전극(141)과

동일한 방향으로 뻗어 있다.

- [0099] 복수의 후면 전극(151)은 알루미늄(Al), 은(Ag), 또는 알루미늄(Al)과 은(Ag)의 합금 등과 같은 도전성 물질로 이루어져 있다.
- [0100] 이러한 후면 전극(151)은 전계부(172)쪽으로부터 이동하는 전하, 예를 들어, 전자를 수집한다.
- [0101] 본 예에서, 후면 전극(151)은 약 25µm의 폭을 갖고 있고, 약 0.05 내지 0.01mm의 간격을 갖고 있다. 이러한 조 건의 후면 전극(151)이 설계될 때, 태양 전지의 전력 손실이 가장 적었고, 필 팩터(fill factor, FF)가 크게 향 상되었다.
- [0102] 복수의 후면 버스바(152)는 복수의 후면 전극(151)과 교차하는 방향으로 서로 이격되어 뻗어 있고, 복수의 전면 버스바(142)와 마주보게 위치한다. 이로 인해, 각 후면 버스바(152)는 교차 부분에서 복수의 후면 전극(151)과 연결되어 있다.
- [0103] 이러한 후면 버스바(152) 역시 기판(110) 내에 위치한 전계부(172)와 접해 있다. 이로 인해, 전계부(172)는 복 수의 후면 전극(151)과 복수의 후면 버스바(152)를 구비한 후면 전극부(150)와 접하는 기판(110)의 후면 내에 위치하여, 인접한 후면 전극(151) 사이, 인접한 후면 전극(151)과 후면 버스바(152) 사이, 그리고 인접한 후면 버스바(152) 사이의 기판(110) 후면 쪽에는 전계부(172)가 존재하지 않는다. 따라서, 전계부(172)는 후면 전극 부(150)의 형성과 같은 격자 형상을 갖고 있어, 기판(110)의 후면 전체 또는 기판(110)의 후면의 가장자리 부분 을 제외한 후면 전체에 형성되는 것에 비해 전계부(172)의 형성 면적이 감소한다. 복수의 후면 버스바(152)는 복수의 전면 버스바(142)와 유사하게, 후면 전극(151)으로부터 전달되는 전하를 수집한다.
- [0104] 복수의 후면 버스바(152) 역시 외부 장치와 연결되어, 복수의 후면 버스바(152)에 의해 수집된 전하(예, 전자) 를 외부 장치로 출력된다.
- [0105] 이러한 복수의 후면 버스바(152)는 후면 전극(151)보다 양호한 전도도를 갖는 물질로 이루어질 수 있고, 예를 들어, 은(Ag)과 같은 적어도 하나의 도전성 물질을 함유한다.
- [0106] 위에 설명한 것처럼, 복수의 후면 전극(151)과 복수의 후면 버스바(152)를 구비한 후면 전극부(150)가 기판 (110)보다 높은 불순물 도핑 농도는 갖는 전계부(172)와 접촉하고 있으므로, 기판(110), 즉 전계부(172)와 후면 전극부(150) 간의 접촉 저항이 감소하여 기판(110)으로부터 후면 전극부(150)로의 전하 전송 효율이 향상된다.
- [0107] 이러한 구조를 갖는 태양 전지는 기판(110)의 전면 및 후면 중 적어도 한 면으로 빛이 입사되는 양면 수광형 태양 전지로서, 동작은 다음과 같다.
- [0108] 태양 전지로 빛이 조사되어 반사 방지부(130)를 통해 반도체부인 에미터부(121)와 기판(110)으로 입사되면 빛 에너지에 의해 반도체부에서 전자-정공 쌍이 발생한다. 이때, 기판(110)의 텍스처링 표면과 반사 방지부(130) 에 의해 기판(110)으로 입사되는 빛의 반사 손실이 줄어들어 기판(110)으로 입사되는 빛의 양이 증가한다.
- [0109] 이들 전자와 정공은 기관(110)과 에미터부(121)의 p-n 접합에 의해, n형의 도전성 타입을 갖는 기관(110)과 p형 의 도전성 타입을 갖는 에미터부(121) 쪽으로 각각 이동한다. 에미터부(121) 쪽으로 이동한 정공은 복수의 전 면 전극(141)과 복수의 전면 버스바(142)에 의해 수집되어 복수의 전면 버스바(142)를 따라 이동하고, 기관 (110) 쪽으로 이동한 전자는 복수의 후면 전극(151)에 의해 수집되어 복수의 후면 버스바(152)를 따라 이동한다. 이러한 전면 버스바(142)와 후면 버스바(152)를 도선으로 연결하면 전류가 흐르게 되고, 이를 외부 에서 전력으로 이용하게 된다.
- [0110] 이러한 태양 전지에서, 기판(110)과 동일한 도전성 타입의 불순물 함유한 반도체층(175)이 기판(110)의 후면 위 에 위치한다.
- [0111] 이로 인해, 기판(110)과 반도체층(175)과의 접합에 의해 기판(110)의 에너지 밴드와 반도체층(175)의 에너지 밴 드의 벤딩 현상이 발생하여, 기판(110)에서 반도체층(175)으로 이동하는 정공의 이동을 방해되고 기판(110)에서 반도체층(175)으로 이동하는 전자의 이동은 좀더 용이하게 행해진다.
- [0112] 이로 인해, 후면 전극(151)에 의해 수집되는 전자의 양은 더욱 증가하며, 기판(110)의 후면 쪽으로 이동하는 정 공의 양은 감소하므로 기판(110)의 후면에서 발생하는 전자와 정공의 재결합 손실량이 감소한다.
- [0113] 또한, 반도체층(175)은 기판(110)의 내부에 위치하지 않고 기판(110)의 후면 위에 위치하므로, 반도체층(175)으 로 인한 기판(110) 내부의 불순물 도핑 농도는 증가하지 않는다. 따라서, 기판(110) 내에 불순물 증가로 인한

전하의 수명 단축과 불순물로 인한 전하의 손실 없이 기판(110)의 후면으로 전하 이동을 향상시킨다.

- [0114] 추가로, 후면 전극부(150)와 접하는 기판(110)의 부분 또는 이 기판(110)의 부분 및 그 주변에만 전계부(172)가 위치하여 전계부(172)의 형성 면적이 감소하여, 불순물로 인한 전하의 수명 단축 및 전하 손실이 감소한다.
- [0115] 이러한 구조를 갖는 태양 전지일 경우, 도 5에 도시한 것과 같이, 개방 전압(Voc), 단락 전류(Isc), 필팩터 (fill factor, FF) 및 효율(Eff)이 증가함을 알 수 있다. 이때, 도 5의 그래프에서, 기준이 되는 비교예의 태 양 전지는 기판의 전면의 전체면에 에미터부가 위치하고 기판의 후면의 전체면에 전계부가 존재하고, 전계부와 접하는 복수의 후면 전극과 복수의 후면 버스바(152)를 구비한 양면 수광형 태양전지(bifacial solar cell)이다. 따라서, 비교예의 태양 전지에서 전계부는 인접한 후면 전극 사이, 인접한 후면 전극과 후면 버스 바 사이, 그리고 인접한 후면 버스바 사이의 기판 후면 쪽에 전계부가 존재한다.
- [0116] 도 5에 도시한 것처럼, 비교예와 비교할 때, 본 예의 단락 전압(Voc)은 약 4.5% 증가하였고, 본 예의 단락 전류 (Isc)는 약 1.5% 증가하였으며, 본 예의 효율은 약 6.5% 증가함을 알 수 있었다. 본 예의 필팩터 역시 비교예 의 경우보다 증가하였다.
- [0117] 이때, 개방 전압(Voc)과 단락 전류(Isc)는 에너지 밴드 벤딩에 의한 불순물이 없는 전자/정공 수집층인 반도체 층(175)을 형성함으로써 패시베이션 특성이 향상되어 도출된 결과이다.
- [0118] 즉, 태양 전지를 제조하기 위한 반도체 기판에 인위적으로 제1 도전성 타입(예, n형)의 불순물을 주입하여 기판 의 후면 전체에 형성된 고농도 도핑층을 이용하여 전류를 수집하는 비교예의 경우, 기판에 고농도로 도핑된 불 순물에 의해 전하(예, 전자)가 손실되어 전하의 생존 시간(lifetime)이 감소하는 문제가 발생한다.
- [0119] 하지만, 본 실시예의 예와 같이, 태양 전지를 제조하기 위한 반도체 기판(110)에 제1 도전성 타입(예, n형)의 불순물을 별도로 주입하지 않고도 반도체층(175)을 이용하여 기판(110)의 표면을 패시베이션하고 기판(110)과의 밴드갭 에너지 차이를 이용하여 전하가 이동할 수 있는 이동층인 전하 축적층(179)을 형성하는 경우, 기판(11 0)에 함유된 불순물에 의한 전하의 생존 시간 감소 없이 전하의 수집이 행해진다. 따라서, 전하의 수집량이 증 가하여, 본 실시예에 따른 태양 전지의 개방 전압(Voc)과 단락전류(Isc)가 증가한다.
- [0120] 도 1 내지 도 3에 도시한 태양 전지에서, 에미터부(121)는 기판(110) 속에 해당하는 도전성 타입을 갖는 불순물을 도핑(주입)하여 기판(110)의 일부를 에미터부(121)로 형성한 것이므로, 기판(110)과 에미터부(121)는 모두 기판(110)의 반도체 물질인 모두 동일한 반도체 물질, 예를 들어, 결정질 반도체로 이루어져 있어, 기판(110)과 에미터부(121)는 동종 접합을 형성하는 태양전지이다.
- [0121] 하지만, 반도체층(175)은 기판과 에미터부가 서로 다른 반도체 물질로 이루어진 경우, 예를 들어, 기판은 단결 정 실리콘이나 다결정 실리콘과 같은 결정질 반도체로 이루어지고 에미터부는 비정질 실리콘과 같은 비결정질 반도체로 이루어져, 기판과 에미터부는 이종 접합을 형성하는 경우에도 적용될 수 있다.
- [0122] 이종 접합을 형성하는 태양 전지의 예를 도 6 내지 도 9를 참고로 하여 설명한다.
- [0123] 도 1 내지 도 2에 도시한 태양 전지와 비교할 때, 동일한 구조를 갖고 같은 기능을 수행하는 구성요소에 대해서 는 같은 도면 보호를 부여하고 그에 대한 자세한 설명은 생략한다.
- [0124] 먼저, 도 6에 도시한 이종 접합 구조를 갖는 태양 전지는, 결정질 반도체로 이루어진 기판(110) 위에 제2 도전 성 타입을 갖는 비결정질 반도체(예를 들어, p형의 비정질 실리콘)로 이루어진 에미터부(121a)가 위치한다.
- [0125] 이때, 기판(110)의 전면 및 그 부근에 존재하는 결함을 제거하는 패시베이션 기능을 수행하여 결함에 의한 전하 손실을 줄이기 위해, 기판(110)과 에미터부(121a) 사이에는 보호부(191)가 위치한다.
- [0126] 보호부(191)는 비정질 실리콘(amorphous silicon), 특히, 진성 비정질 실리콘(intrinsic amorphous silicon)으로 이루어질 수 있다. 이때, 기판(110)에서 생성된 전하(예, 정공)은 보호부(191)를 통과하여 에미터부(121 a)로 이동할 수 있는 두께를 갖는다. 예를 들어, 보호부(191)의 두께는 약 1nm 내지 10nm일 수 있다. 이러한 보호부(191)는 생략 가능하다.
- [0127] 이때, 에미터부(121a)와 보호부(191)는 플라즈마 기상 증착법과 같은 막 적층법에 의해 형성될 수 있다.
- [0128] 기판(110)의 후면에는 도 1 및 도 2에 도시한 태양 전지와 동일하게, 기판(110)의 후면 위에 위치한 복수의 후 면 전극(151)과 복수의 후면 버스바(152)로 이루어진 후면 전극부(150)와 후면 전극부(150)가 위치하지 않은 기 판(110)의 후면 위에 위치하고 전하 축적층(179)을 기판(110) 내에 형성하는 반도체층(175), 그리고 후면 전극

부(150) 하부의 기판(110) 내에 위치한 전계부(72)를 구비하고 있다.

- [0129] 이러한 이종 접합 태양 전지의 경우, 결정질 반도체의 기관(110)과 비결정질 반도체의 에미터부(121a)간의 에너 지 밴드갭 차이가 동종 접합일 경우의 에너지 밴드갭 차이보다 증가하여 태양 전지의 개방 전압(Voc)이 증가하 므로, 태양 전지의 효율이 좀더 향상된다.
- [0130] 또한, 이미 도 1 내지 도 5를 참고로 하여 설명한 것처럼, 기판(110)의 후면에 위치한 반도체층(175)에 의한 에 너지 밴드 벤딩 현상과 전하 축적층(179)에 의해, 후면 전극부(150)로 수집되는 전하(예, 전자)의 양이 증가하 며 전하의 재결합 손실량이 감소한다. 추가로, 전계부(172)가 후면 전극부(150) 하부에 주로 형성되는 격자 형 상을 갖고 있어 전계부(172)의 형성 면적이 감소하므로, 전계부(172)의 불순물로 인한 전하 손실량 역시 감소한 다.
- [0131] 또한, 대안적인 예에서, 도 7에 도시한 것처럼, 기판(110)의 전면에 위치한 에미터부(121b)가 광대역 갭을 갖는 반도체 물질인 탄화 규소(SiC)로 이루어질 수 있다. 따라서, 이 경우, 에미터부(121b)는 제2 도전성 타입의 불 순물이 도핑되고 광대역 갭을 갖는 반도체 물질로 이루어진 반도체층이 된다.
- [0132] 따라서, 도 7에 도시한 것처럼, 기판(110)이 n형일 경우, 에미터부(121b)는 p형의 탄화 규소(SiC)(p-SiC)로 이 루어진다.
- [0133] 이때, p-SiC의 에미터부(121b)는 플라즈마 기상 증착법과 같은 막 적층법을 이용하여 기판(110) 위에 형성될 수 있으며, 에미터부(121b)를 형성할 때 원하는 도전성 타입(예, p형)을 갖는 불순물을 함유한 도핑 가스를 이용하 여 에미터부(121b)는 기판(110)과 다른 제2 도전성 타입을 가질 수 있다.
- [0134] 또한, 도 7에 도시한 것처럼, 본 예에 따른 태양 전지는 에미터부(121b) 위에 형성된 ITO(indium tin oxide) 등 의 투명한 도전성 산화막(transparent conductive oxide, TCO)과 같은 투명한 도전성 물질로 이루어진 반사 방 지부(130a)가 위치한다. 이때 반사 방지부(130a)는 기판(110)의 전면 전체 또는 기판(110)의 전면의 가장 자리 부를 제외한 기판(110)의 전면 전체에 위치한다.
- [0135] 그런 다음, 반사 방지부(130a) 위에 이미 도 1 및 도 2를 참고로 설명한 것과 같이 복수의 전면 전극(141)과 복 수의 전면 전극(141)과 연결된 복수의 전면 버스바(142)로 이루어진 전면 전극부(140)가 위치한다.
- [0136] 기판(110)의 후면 쪽 구조는 이미 도 1 및 도 2를 참고로 하여 설명한 것과 동일하므로 생략한다.
- [0137] 이와 같이 제2 도전성 타입의 불순물이 도핑된 에미터부(121b)가 광대역 갭을 갖는 갖는 반도체 물질인 탄화 규 소(SiC)로 이루어질 경우, 반도체층(175)을 참고로 하여 설명한 도 3과 유사하게, 기판(110)과 에미터부(121c)
  사이에 에너지 밴드의 벤딩 현상이 발생하고, 이러한 에너지 밴드의 벤딩 현상에 의해, 기판(110)과 반도체층 (175)의 전도대(CB)와 가전대(VB)의 벤딩이 이루어진다.
- [0138] 하지만, 이 경우, 도 9에 도시한 것처럼, 도 3의 경우와는 반대로, 전도대 및 가전대에서의 에너지 준위의 높이 가 증가함으로써 전도대에서의 에너지 장벽(즉, 전도대에서의 밴드 오프셋)의 크기가 증가한다.
- [0139] 이로 인해, 전도대를 통해 이동하는 전자의 이동은 증가된 전도대에서의 에너지 장벽으로 인해, n형의 기판 (110)에서, p형의 에미터부(121b)로의 전자 이동에 악영향을 받게 되어 기판(110)에서 에미터부(121b) 쪽으로 이동하는 전자의 양이 감소하게 된다.
- [0140] 또한, 반도체 기판(110)과 에미터부(121b)간의 에너지 벤딩에 의해 높아진 가전대에서의 에너지 준위에 의해 발 생한 에너지 장벽을 통과[터널링(tunneling)]하여 기판(110) 쪽에서 에미터부(121b) 쪽으로 이동한다.
- [0141] 이때, 반도체 기판(110)과 에미터부(121b) 사이의 계면에는, 도 9에 도시한 것처럼, 반도체 기판(110)과 에미터 부(121b)간의 에너지 벤딩에 의해 골짜기 부분(129)이 형성되어, 기판(110)으로부터 이동한 정공은 이 골짜기 부분(129)에 축적되고, 이로 인해, 골짜기 부분(129)은 전하 축적층으로 기능한다.
- [0142] 이때, 이미 설명한 것처럼, 전면 전극부(140)와 에미터부(121b) 사이에 위치한 반사 방지부(130a)는 소정의 일 함수(work function)를 갖고 있는 전도도가 양호한 투명한 도전성 산화물로 이루어져 있다.
- [0143] 따라서, 에미터부(121b) 쪽으로 이동하여 전하 축적층(129)에 위치한 전하(예, 정공)는 반사 방지부(130a)의 일 함수에 의해 반사 방지부(130a)로 좀더 용이하게 이동한 후 전면 전극부(140) 쪽으로의 움직인다. 이때, 투명 한 도전성 산화물(TCO)로 이루어진 반사 방지부(130a)는 약 5eV 이상의 일함수를 갖고 있는 것이 좋다. 이 경 우, 에미터부(121b) 쪽으로 이동한 전하는 좀더 용이하게 반사 방지부(130b) 쪽으로 이동하게 된다.

- [0144] 또한, 전면 전극부(140)와 에미터부(121b) 사이에 위치한 반사 방지부(130a)에 의해, 금속으로 이루어진 전면 전극부(140)와 에미터부(121b)간의 접촉 특성이 향상되어 에미터부(121b)에서 전면 전극부(140)로의 이동하는 전하의 이동량이 증가한다.
- [0145] 하지만, 대안적인 예에서, 반사 방지부(130a)는 도 1 및 도 2에 도시한 것과 같은 반사 방지부(130)와 같이 실 리콘 질화물이나 알루미늄 산화물 등과 같이 반사 방지 기능을 갖는 절연 물질로 이루어질 수 있다. 이때, 전 면 전극부(140)는 반사 방지부를 관통하여 에미터부(121b)와 접해 있다.
- [0146] 다른 예로서, 태양 전지는 도 8에 도시한 것과 같은 구조를 갖는다.
- [0147] 도 7과 비교할 때, 도 8에 도시한 태양 전지는 기판(110)의 전면 쪽에 위치한 에미터부(121c)의 구조를 제외하 면 동일한 구조를 갖는다.
- [0148] 즉, 도 7에 도시한 것처럼, 기판(110)의 전면 위에는 복수의 전면 전극(141)과 복수의 전면 전극(141)과 연결된 복수의 전면 버스바(142)가 위치하고, 전면 전극부(140)가 위치하지 않은 기판(110)의 전면 위에는 에미터부 (121c)가 위치한다.
- [0149] 또한, 도 8에 도시한 태양 전지는 전면 전극부(140) 하부 및 그 주변에 위치한 기판(110) 속에 위치하고 기판 (110)과 에미터부(121c)보다 높은 농도로 제2 도전성 타입의 불순물이 함유된(도핑된) 제2 도전성 타입의 고농 도 도핑부(123)를 더 포함한다. 따라서, 높은 불순물 도핑 농도로 인하 고농도 도핑부(123)의 전도도는 증가하 고 면저항값은 감소하므로, 고농도 도핑부(123)와 전면 전극부(140) 간의 접촉 저항이 감소한다.
- [0150] 따라서, 인접한 전면 전극(141) 사이, 인접한 전면 전극(141)과 전면 버스바(142) 사이, 그리고 인접한 전면 버 스바(142) 사이에 위치한 기판(110)의 전면 쪽에는 고농도 도핑부(123)가 위치하지 않는다.
- [0151] 본 예에서, 에미터부(121c)는 기판(110)의 도전성 타입과 다른 제2 도전성 타입(예, p형)의 불순물이 도핑된 비 정질 탄화 규소(p-a-SiC)로 이루어져 있다.
- [0152] 따라서, 기판(110)과의 p-n 접합을 형성하는 부분은 에미터부(121c)과 고농도 도핑부(123)이 된다.
- [0153] 이러한 구조를 갖는 태양 전지에서, 에미터부(121c)의 역할은 기판(110)과의 p-n 접합뿐만 아니라, 기판(110)의 후면에 위치한 반도체층(175)과 동일한 역할을 한다.
- [0154] 따라서, 이미 도 7를 참고로 하여 설명한 것처럼 기판(110)에서 에미터부(121c) 쪽으로 정공이 이동이 이루어져 전하 축적층(129)에 전하(정공)이 축적되면, 도 1 및 도 2의 경우와 유사하게 골짜기 부분에 축적된 전하는 전 하 축적층(129)에 의해 형성된 경로(path)를 따라 이동하여 인접한 고농도 도핑부(123)를 통해 전면 전극부 (140) 쪽으로 용이하게 이동한다.
- [0155] 기판(110)의 후면 쪽에 위한 전계부(172)에 연결된 후면 전극부(150)와 같이, 높은 불순물 도핑 농도에 의해 전 도도가 증가된 고농도 도핑부(123)에 전면 전극부(140)와 접해 있으므로, 에미터부(121c)를 따라 이동한 전하는 고농도 도핑부(123)를 통해 전면 전극부(140)로 좀더 용이하게 이동하게 된다.
- [0156] 도 7 및 도 8에 도시한 태양 전지에서, 기판(110)의 전면 및 그 주변에 존재하는 결함으로 인한 전하 손실을 줄 이기 위해, 기판(110) 바로 위에 도 6에 도시한 보호부(191)가 존재할 수 있다. 이때, 보호부(191)는 기판 (110)과 에미터부(121b, 121c) 사이에 위치할 수 있다. 이럴 경우, 결함에 의해 손실되는 전하의 양이 감소하 므로, 태양 전지의 효율이 향상된다.
- [0157] 도 7 및 도 8에 도시한 태양 전지에서, 기판(110)의 후면에 전계부(172)는 도 7 및 도 8과는 달리 기판(110)과 다르게 제1 도전성 타입의 불순물이 기판(110)보다 높은 농도로 함유된 비정절 실리콘으로 이루어져 기판(110) 의 후면 위에 위치할 수 있다. 이때, 기판(110)의 후면에 위치한 반도체층(175)은 생략될 수 있다. 또한, 이 경우, 후면 전극부(150)는 기판(110)의 후면 위에 위치한 제1 도전성 타입의 비정질 실리콘으로 이루어진 전계 부 위에 위치하고 도 7 및 도 8에 도시한 것과 달리, 복수의 후면 전극(151)은 복수의 후면 버스바(152)가 위치 한 부분을 제외한 전계부 또는 복수의 후면 버스바(152)가 위치한 부분과 후면의 가장 자리 부분을 제외한 후면 전체에 위치한 하나의 후면 전극으로 이루어질 수 있다.
- [0158] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

## 등록특허 10-1918737

# 부호의 설명

[0159]	110: 기판	121, 121a-121c: 에미터부
	130, 130a: 반사 방지부	131: 제1 반사 방지막
	132: 제2 반사 방지막	140: 전면 전극부
	141: 전면 전극	142: 전면 버스바
	150: 후면 전극부	151: 후면 전극
	152: 후면 버스바	172: 전계부
	175: 반도체층	129, 179: 전하 축적층

# 도면



도면2























