

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3840214号

(P3840214)

(45) 発行日 平成18年11月1日(2006.11.1)

(24) 登録日 平成18年8月11日(2006.8.11)

(51) Int. Cl.		F I		
	HO 1 L 27/146 (2006.01)		HO 1 L 27/14	A
	HO 1 L 27/14 (2006.01)		HO 1 L 27/14	D

請求項の数 10 (全 17 頁)

(21) 出願番号	特願2003-319911 (P2003-319911)	(73) 特許権者	000001007
(22) 出願日	平成15年9月11日(2003.9.11)		キヤノン株式会社
(65) 公開番号	特開2004-235609 (P2004-235609A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成16年8月19日(2004.8.19)	(74) 代理人	100090538
審査請求日	平成15年11月26日(2003.11.26)		弁理士 西山 恵三
(31) 優先権主張番号	特願2003-390 (P2003-390)	(74) 代理人	100096965
(32) 優先日	平成15年1月6日(2003.1.6)		弁理士 内尾 裕一
(33) 優先権主張国	日本国(JP)	(72) 発明者	譚原 浩
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		(72) 発明者	井上 俊輔
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 光電変換装置及び光電変換装置の製造方法及び同光電変換装置を用いたカメラ

## (57) 【特許請求の範囲】

## 【請求項1】

光を信号電荷に変換する受光領域と、前記受光領域の表面に形成されたシリコン酸化膜よりなる絶縁膜と、前記信号電荷を増幅して出力する増幅トランジスタを含むトランジスタと、を有する画素がアレイ状に配置され、該画素アレイよりも光の入射側に形成された配線層と、を含む光電変換装置において、

前記トランジスタのゲート電極と配線層との間に該ゲート電極と配線層を電氣的に絶縁するためのシリコン酸化膜よりなる層間絶縁膜が形成され、

前記受光領域表面に形成されたシリコン酸化膜と前記トランジスタのゲート絶縁膜の膜厚が異なり、

前記受光領域の表面に形成されたシリコン酸化膜及び層間絶縁膜として形成されたシリコン酸化膜より屈折率が高い複数層からなる反射防止膜が、前記受光領域上に前記絶縁膜を介して配され、

前記複数層からなる反射防止膜のうち、前記受光領域側に配された第一の反射防止膜がシリコン窒化膜よりなり、該第一の反射防止膜上に形成された第二の反射防止膜がシリコン酸窒化膜よりなり、該シリコン酸窒化膜上に、前記層間絶縁膜が配されていることを特徴とする光電変換装置。

## 【請求項2】

前記反射防止膜が、前記増幅トランジスタの側面及びノ又は上部に配されていることを特徴とする請求項1に記載の光電変換装置。

10

20

## 【請求項 3】

前記トランジスタのゲート電極の側壁にシリコン酸化膜が形成されていることを特徴とする請求項 2 に記載の光電変換装置。

## 【請求項 4】

前記反射防止膜は隣接画素の反射防止膜とは切り離されて配されていることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の光電変換装置。

## 【請求項 5】

前記反射防止膜はプラズマ CVD 法で形成されたシリコン窒化膜であることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の光電変換装置。

## 【請求項 6】

前記受光領域の表面に形成された絶縁膜と前記ゲート絶縁膜の材料が異なることを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載の光電変換装置。

10

## 【請求項 7】

光を信号電荷に変換する受光領域と、前記受光領域の表面に形成された絶縁膜と、トランジスタと、を含む画素がアレイ状に配置された光電変換装置において、

前記絶縁膜より屈折率が高い反射防止膜が、前記受光領域上に前記絶縁膜を介して配され、

前記反射防止膜がシリコン窒化膜からなり、該シリコン窒化膜が前記トランジスタのゲート電極の側壁に配置されるサイドスペースを兼ねており、

更に、前記反射防止膜と前記ゲート電極の間及び前記サイドスペースと前記ゲート電極の間にシリコン酸化膜が配されていることを特徴とする光電変換装置。

20

## 【請求項 8】

前記トランジスタは受光領域の信号電荷を転送するための転送トランジスタを含んでおり、前記反射防止膜が、前記転送トランジスタのゲート電極上に配置されていることを特徴とする請求項 7 に記載の光電変換装置。

## 【請求項 9】

前記トランジスタは、前記信号電荷を増幅して出力する増幅トランジスタを含んでおり、前記反射防止膜が、前記増幅トランジスタのゲート上に配置されていることを特徴とする請求項 7 または 8 に記載の光電変換装置。

## 【請求項 10】

請求項 1 ~ 9 のいずれか 1 項に記載の光電変換装置を有することを特徴とするカメラシステム。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、固体撮像装置、より具体的には MOS 型固体撮像装置およびその製造方法に関する。

## 【背景技術】

## 【0002】

光電変換装置は近年デジタルスチルカメラ、ビデオカムコーダーを中心とする 2 次元画像入力装置の撮像装置として、あるいはファクシミリ、スキャナーを中心とする 1 次元画像読み取り装置として、急速に需要が高まっている。

40

## 【0003】

これらの光電変換装置として CCD (Charge Coupled Device : 電荷結合素子) や MOS 型センサが用いられている。MOS 型光電変換装置の代表としては CMOS 光電変換装置が実用化されている。図 14 は、CMOS センサを搭載した画素の一般的な回路構成図である。図 14 において、1 はフォトダイオード、2 はフォトダイオードで発生した信号電荷を転送する転送 MOS トランジスタ、3 は転送された信号電荷を一時的に蓄えておく浮遊拡散領域 (以下フローティングディフュージョンと称す)、4 はフローティングディフュージョン 3 およびフォトダイオード 1 をリセットするためのリ

50

セットMOSトランジスタ、5はアレイ中の任意の1行を選択するための選択MOSトランジスタ、6はフローティングディフュージョン3の信号電荷を電圧の変換してソースフォロワー型増幅器で増幅するソースフォロワーMOSトランジスタ、7は1つの列で共通化され画素電圧信号を読み出す読み出し線、8は読み出し線7を定電流とするための定電流源である。

【0004】

本画素回路構成を本発明に適用することももちろん可能である。

【0005】

図15は従来のCMOSセンサを搭載した画素の模式的断面図であって、特に図14におけるフォトダイオード1と転送MOSトランジスタ2の部分を表わした図である。11はn型シリコン基板、12はP型ウエル、13aはMOSトランジスタのゲート酸化膜、13bは受光部上の薄い酸化膜、14は転送MOSトランジスタ2のゲート電極、15はフォトダイオード1のN型カソード、16はフォトダイオード1を埋め込み構造とするための表面P型領域、17は素子分離のための選択酸化膜、18はフローティングディフュージョン3を形成し転送MOSトランジスタ2のドレイン領域ともなっているN型高濃度領域、19はゲート電極14とメタル第一層21を絶縁するシリコン酸化膜、20はコンタクトプラグ、21はメタル第一層、22はメタル第一層とメタル第二層を絶縁する層間絶縁膜、23はメタル第二層、24はメタル第二層とメタル第三層を絶縁する層間絶縁膜、25はメタル第三層、26はパッシベーション膜である。カラー用光電変換装置では、パッシベーション膜26の上層に更に不図示のカラーフィルター層、さらに感度向上のためのマイクロレンズを形成する。表面から入射した光はメタル第三層25のない開口部を通して、フォトダイオードに入る。光はフォトダイオードのN型アノード15或いはP型ウエル12内で吸収され、電子・ホール対を生成する。このうち電子はN型アノード15に蓄積されてゆく。

【0006】

また、受光部及び受光部から信号電荷を転送する拡散領域を有する画素が半導体基板内に複数形成された固体撮像装置において、反射防止膜が該受光部においては該半導体基板の上方に絶縁膜を介して形成され、該拡散領域の少なくとも一部の上方は避けて形成されている固体撮像装置が開示されている。

(例えば特許文献1等参照)

【特許文献1】特開2000-12822号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、表面P型層16とフォトダイオード上の薄い酸化膜13bの界面での光学的な反射により、入射光の一部はフォトダイオードに入射しない。反射による損失は、以下の式で表わされる。

$$(N_{Si}(\lambda) - N_{SiO_2}(\lambda))^2 / (N_{Si}(\lambda) + N_{SiO_2}(\lambda))^2 \quad \text{--- 式(1)}$$

ただし  $N_{Si}(\lambda)$  : 波長  $\lambda$  におけるシリコンの屈折率

$N_{SiO_2}(\lambda)$  : 波長  $\lambda$  におけるシリコン酸化膜の屈折率

式(1)のように反射する割合は相接する2枚の膜の屈折率差が大きいほど大となる。図2の断面構造で層間絶縁膜19、22、24、26はいずれもシリコン酸化膜であり、パッシベーション膜26の上層にはカラーフィルターを形成する前にシリコン酸化膜の屈折率に近い屈折率を有する平坦化樹脂が形成されるので、最大の損失はシリコン ( $N_{Si} = 4 \sim 5$ ) とシリコン酸化膜 ( $N_{SiO_2} = 1.4 \sim 1.5$ ) の界面で生じる。CMOS型光電変換装置はフォトダイオードのシリコン表面はシリコン酸化膜と接しており、反射による感度低下を生じていた。

【0008】

つぎにノイズが大きい理由を説明する。

## 【 0 0 0 9 】

C M O S 型センサで発生するノイズ成分には、固定パターンノイズとランダムノイズがある。ここではこのうちランダムノイズに着目している。ランダムノイズ成分のうち、ソースフォロワーM O S トランジスタ6で発生する成分は、M O S トランジスタの駆動周波数  $f$  に対して  $1/f$  に比例する出力を有することから、 $1/f$  ノイズと呼ばれる。 $1/f$  ノイズは、M O S トランジスタのシリコンと酸化膜界面のトラップ準位にキャリアがランダムに充放電することに生じているといわれている(図16)。図16は $1/f$ ノイズを説明するためのM O S トランジスタの断面図である。N M O S トランジスタの例であるが、P型基板31上にゲート酸化膜36を介して、ゲート電極35があり、表面にN+型ソース32、ドレイン33がある。ゲート電極35、ドレイン33に電圧を印加して流れるチャネル電子34は、ゲート酸化膜36のトラップ37での電荷の充放電の影響をうけるため、ドレイン電流は動作するたびにランダムにゆらぐ。この揺らぎが $1/f$ ノイズの原因である。また、ノイズの大きさはM O S トランジスタのサイズに半比例するので、微細な画素ほど大きくなる。他のランダムノイズや固定パターンノイズが回路・デバイス上の工夫などの設計的な改善によって低減するなか、 $1/f$ はランダムノイズ成分全体の多くを占めるようになってきている。

10

## 【課題を解決するための手段】

## 【 0 0 1 0 】

上記課題に鑑みて、本発明は、光を信号電荷に変換する受光領域と、前記受光領域の表面に形成されたシリコン酸化膜よりなる絶縁膜と、前記信号電荷を増幅して出力する増幅トランジスタを含むトランジスタと、を有する画素がアレイ状に配置され、該画素アレイよりも光の入射側に形成された配線層と、を含む光電変換装置において、前記トランジスタのゲート電極と配線層との間に該ゲート電極と配線層を電気的に絶縁するためのシリコン酸化膜よりなる層間絶縁膜が形成され、前記受光領域表面に形成されたシリコン酸化膜と前記トランジスタのゲート絶縁膜の膜厚が異なり、前記受光領域の表面に形成されたシリコン酸化膜及び層間絶縁膜として形成されたシリコン酸化膜より屈折率が高い複数層からなる反射防止膜が、前記受光領域上に前記絶縁膜を介して配され、前記複数層からなる反射防止膜のうち、前記受光領域側に配された第一の反射防止膜がシリコン窒化膜よりなり、該第一の反射防止膜上に形成された第二の反射防止膜がシリコン酸窒化膜よりなり、該シリコン酸窒化膜上に、前記層間絶縁膜が配されていることを特徴とする。

20

30

## 【 0 0 1 1 】

また、上記課題に鑑みて、本発明の別の態様として、光を信号電荷に変換する受光領域と、前記受光領域の表面に形成された絶縁膜と、トランジスタと、を含む画素がアレイ状に配置された光電変換装置において、前記絶縁膜より屈折率が高い反射防止膜が、前記受光領域上に前記絶縁膜を介して配され、前記反射防止膜がシリコン窒化膜からなり、該シリコン窒化膜が前記トランジスタのゲート電極の側壁に配置されるサイドスペースを兼ねており、更に、前記反射防止膜と前記ゲート電極の間及び前記サイドスペースと前記ゲート電極の間にシリコン酸化膜が配されていることを特徴とする。

## 【発明の効果】

## 【 0 0 1 3 】

本発明によれば、トランジスタの特性を所望のものにしつつ、受光領域と該受光領域上における入射光の反射を低減することが可能になる。

40

## 【 0 0 1 4 】

また本発明の別の効果としては、反射防止膜とサイドスペースとしてのシリコン窒化膜がゲート電極側部に存在することによる応力に起因するトランジスタの特性劣化を低減することが可能になるものである。

## 【発明を実施するための最良の形態】

## 【 0 0 2 6 】

以下、本発明の実施の形態について図面を用いて詳細に説明する。

## 【 0 0 2 7 】

50

## (第1の実施形態)

図1は、本発明の実施形態1の光電変換装置の1画素の構成を示す模式図である。図1において、401は入射光により電荷を発生・蓄積する受光領域であるフォトダイオード、402aは発生した信号電荷をフローティングディフュージョンに転送する転送MOSトランジスタのゲート電極ある。ゲート電極402aは例えばポリシリコンを用いる。402bは転送ゲートをアレイ状に接続するメタルの転送線、402cは転送ゲート402aと転送線402bを接続するコンタクト部である。403は転送された電荷を一時的に蓄積しておく浮遊拡散領域(以下フローティングディフュージョン)、404aは電荷蓄積前にフローティングディフュージョンあるいはフォトダイオード401をリセットするためのリセットMOSトランジスタゲート、404bはリセットMOSトランジスタゲート402aをアレイ状に接続するリセット線、404cはリセットMOSトランジスタゲート402aとリセット線402bを接続するコンタクト部、405aは読み出しを行う画素を選択するための選択MOSトランジスタゲート、405bは選択MOSトランジスタを相互に接続する選択線、405cは選択MOSトランジスタゲート405aと選択線405bを接続するコンタクト部、406aはフローティングディフュージョン403の電位を検出・増幅するソースフォロワーMOSトランジスタゲート、406bはソースフォロワーMOSトランジスタゲート406aとフローティングディフュージョン403を接続するメタル配線、406cはメタル配線406bとソースフォロワーMOSトランジスタゲート406aを接続するコンタクト部、407aはソースフォロワーMOSトランジスタで読み出された信号を画素領域の外にとり出す読み出し線、407bは読み出し線407aとソースフォロワーMOSトランジスタのソースを接続するコンタクト部、408aは読み出し線の電源あるいはリセット電源となるVDD電源線、408bは上記電源線とリセットMOSトランジスタのドレインを接続するコンタクト部である。

10

20

## 【0028】

フォトダイオード401を覆うように破線で示した領域410が、本発明のシリコン窒化膜が反射防止膜として存在する領域である。本実施例では図のように反射防止が必要なフォトダイオード部だけにシリコン窒化膜を残した。従って、MOSトランジスタ上には窒化膜は存在せず、また隣接画素の反射防止膜とはつながっていない。

## 【0029】

本実施例の反射防止膜410は減圧下で550～650でシランガスとアンモニアガスを反応させて気相成長させたシリコン窒化膜を使用しており、屈折率は波長550nmで2.0である。このシリコン窒化膜410は水素分子を透過しにくいことがわかっているので、水素シッター工程で素子表面から拡散する水素は反射防止部の下には入りにくい。画素中の4個のMOSトランジスタのトラップ準位を低減するために、MOSトランジスタ上のシリコン窒化膜はすべて除去することで、特にソースフォロワーMOSトランジスタの1/fノイズが大きくなるようにしている。フォトダイオードの界面にも水素が入り込むことが望ましいので、本実施例のようにフォトダイオードをすべて覆わずに、一部の窒化膜を除去することも効果的である。その場合は、入射光密度の低い領域を除去するのが望ましい。

30

## 【0030】

減圧CVD法で成膜したシリコン窒化膜410はシリコンに対して大きな引っ張り応力を有する。窒化膜の引っ張り応力により、シリコン基板が反りが生じ、甚だしい場合には、以降の工程でのウエハチャッキングに支障が出ることもある。このようなシリコン窒化膜の応力を緩和するためにも、本実施例のように、窒化膜を隣接画素間で切り離しておくことが有効である。

40

## 【0031】

図2は図1の線A-A'における模式的断面図である。

## 【0032】

511はn型シリコン基板、512はP型ウエル、513aはMOSトランジスタのゲート酸化膜、513bは受光部上の薄い酸化膜、514は転送MOSトランジスタのゲート

50

ト電極（図4で402aに相当）、515はフォトダイオード1のN型カソード、516はフォトダイオードを埋め込み構造とするための表面P型領域、517は素子分離のためのメサ型酸化膜である。メサ型酸化膜による画素分離はLOCOS法による分離のような応力発生がほとんどないため、酸化膜端においてフォトダイオードのリーク電流が小さいという長所があり、微細な画素の構造に適した素子分離方法である。リーク電流に問題がなければ、通常のLOCOS酸化膜による分離構造を採用することは本発明の趣旨には矛盾しない。また、素子分離方法としてSTI(Shallow Trench Isolation)を用いても本発明の趣旨には矛盾しない。518は浮遊拡散領域(フローティングディフュージョン)のN型高濃度領域、519はゲート電極とメタル第一層を絶縁するシリコン酸化膜、520はコンタクトプラグ、521はメタル第一層、522はメタル第一層とメタル第二層を絶縁する層間絶縁膜である。発明の趣旨には関係のない上部の構造は省略した。また、523はメサ型酸化膜517下のチャンネルストップ層である。531は図4で410に対応するシリコン窒化膜である。

10

#### 【0033】

図3は本発明の反射防止構造を示す模式図である。図3に示すとおり、シリコン窒化膜はフォトダイオード上の薄い酸化膜513bと層間絶縁膜519の間に存在し、多重干渉効果により反射する光の割合小さくしている。表1は本実施例の構造でシリコン窒化膜531とシリコン酸化膜513bの厚さをいくつか変化させたときの、主波長(450nm, 550nm, 620nm)での反射率を評価したものである。T2=0nm即ち従来構成では大きい反射率が全ての主波長で低減していることが確認された。T2, T3の組み合わせにより、どの主波長で反射防止効果が大きいかが変わってくるのがわかるが、実験の範囲ではどの組み合わせでも有効であることがわかる。

20

#### 【0034】

評価結果より、全波長にわたりバランスよく反射防止効果をもたせるには、T2=34-40nm, T3=18-20nmが適当であることがわかる。T2の有効な範囲は10~60nm程度、T3の有効範囲は5~30nm程度である。

#### 【0035】

##### 【表1】

図6の反射防止構造の評価値				
サンプル膜厚		反射率(%)	反射率(%)	反射率(%)
T2(nm)	T3(nm)	@450nm	@550nm	@620nm
0	15	36	25	22
40.5	17.8	7.5	7.5	7.8
50.0	9.0	10.0	6.5	7.0
40.4	19.9	8.9	6.0	6.0
34.5	17.8	8.0	8.2	8.5
50.2	17.8	11.5	5.0	4.0

30

40

#### 【0036】

(第2の実施形態)

図4は本発明の実施形態2の光電変換装置の1画素の構成を示す模式図である。

#### 【0037】

実施形態1と異なる点は、反射防止のために高屈折率膜は、フォトダイオード以外の領域にも存在することである。破線で囲われた領域710は1画素内でシリコン窒化膜の存在する領域であるが、破線は便宜的なものであり、シリコン窒化膜は隣接する画素まで連続的に存在する。その他の部分は全て実施形態1と同じであるので、説明を省略する。

50

## 【0038】

図5は図4の線B-B'における模式的断面図である。図5に示されているように、シリコン窒化膜831は全領域に存在する。図5ではMOSをLDD(Lightly Doped Drain)構造の場合を図示している。その結果、転送MOSトランジスタのドレイン領域818aのチャンネル側に、818aよりも低濃度のn型ドレイン電界緩和層818bが存在する。LDD構造を得るためにポリシリコンゲート電極814の側面に所謂サイドスペーサ(サイドウォール)832が形成される。このサイドスペーサ832の側面方向の厚さは電界緩和層818bの寸法を決定する。本実施例のように全面にシリコン窒化膜を残す場合、シリコン窒化膜の厚さを加味してサイドスペーサ832の厚さを決定する必要がある。

10

## 【0039】

なお、LDD構造を用いない場合にも、本実施例は適用できることは言うまでも無い。

## 【0040】

図5の上記以外の断面図は実施形態1と同じであるので説明を省略する。

## 【0041】

尚、実施形態1と異なり、本実施形態で用いたシリコン窒化膜はプラズマ気相成長法(P-CVD: Plasma Chemical Vapor Deposition)により成膜したものをを用いた。即ち、アンモニアガスとシランガスをプラズマ放電中で混合し、シリコン窒化膜をウエハ上に堆積される。

## 【0042】

成膜して得られた窒化膜は屈折率が $N = 2.0$ となつてが、ガス組成比を変えることで、 $n = 1.9 \sim 2.1$ の範囲の屈折率が得られる。屈折率により、最適な膜厚は変わる。

20

## 【0043】

P-CVDで成膜したシリコン窒化膜はシリコンに対し応力が小さく、 $100\text{nm}$ 以下の膜厚では、ウエハ全面に膜が存在してもシリコンウエハがそる心配はない。従って、膜を画素毎に分離する必要はない。

## 【0044】

また、P-CVDで成膜したシリコン窒化膜は水素が数%含まれており、この水素は $350$ 以上の熱を加えると膜外に拡散することは良く知られている。拡散した水素分子の一部はシリコンとシリコン酸化膜の界面に到達し、酸化膜中のトラップ準位を埋め。その結果、本実施例の構造でP-CVDシリコン窒化膜を成膜後に熱処理を行うことで、ソースフォロワーMOSの $1/f$ ノイズを大幅に低減することができた。膜の厚さが $20\text{nm}$ でも十分に $1/f$ ノイズ低減の効果は得られる。

30

## 【0045】

もちろん、光学的には実施例1と同じ反射防止効果が得られるので、CMOSセンサの感度も向上している。

## 【0046】

その結果、センサのSN比は大幅に向上した。

## 【0047】

尚、本実施形態ではシリコン窒化膜を全面に残存させたが、この限りではない。まず、 $1/f$ ノイズ低減の観点から述べると、ソースフォロワーアのトラップ準位を減少させることが重要であるので、平面図7のMOSトランジスタゲート706a直上、ないし、その近傍にシリコン窒化膜が存在すれば十分な効果が得られる。また、製造の観点から述べると、膜が全面に存在すると、層間絶縁膜819にコンタクト孔を開口する際に、窒化膜が存在すると、エッチングが二段階、あるいは三段階となり、プロセスが複雑になり、加工寸法精度が低下する。従って、コンタクト位置のシリコン窒化膜は予め除去しておくことが有効である。

40

## 【0048】

以上の様に、シリコン窒化膜の残存位置に関しては、さまざま可能性が有り、すべて、本発明が除外するものではない。

50

## 【 0 0 4 9 】

( 第 3 の 実 施 形 態 )

図 6 は 本 発 明 の 実 施 形 態 3 の 光 電 変 換 装 置 の 1 画 素 の 構 成 を 示 す 模 式 図 で 是 。

## 【 0 0 5 0 】

図 7 は 図 6 の 線 C - C ' に お け る 模 式 的 断 面 図 で 是 。 実 施 形 態 1 ま た は 実 施 形 態 2 と 異 な る 点 は 、 反 射 防 止 の た め の 高 屈 折 率 膜 で 是 シ リ コ ン 窒 化 膜 と シ リ コ ン 基 板 と の 間 の シ リ コ ン 酸 化 膜 の 厚 さ と ゲ ー ト 酸 化 膜 の 厚 さ を そ れ ぞ れ 最 適 に し て い る 点 で 是 。 そ の た め に 、 ポ リ シ リ コ ン ゲ ー ト 電 極 を 形 成 し た 後 、 酸 化 処 理 を 行 っ て い る 。

## 【 0 0 5 1 】

9 1 3 a は M O S ト ラ ン ジ ス タ の ゲ ー ト 酸 化 膜 、 9 1 4 は ポ リ シ リ コ ン 電 極 、 9 1 3 b は フ ォ ト ダ イ オ ー ド 上 の シ リ コ ン 酸 化 膜 で 是 、 ポ リ シ リ コ ン ゲ ー ト 電 極 形 成 後 に 酸 化 を 行 い 、 膜 厚 を 調 整 し た 状 態 を 示 す 。 9 3 1 は 反 射 防 止 の た め の シ リ コ ン 窒 化 膜 、 9 3 2 b は M O S ト ラ ン ジ ス タ の ポ リ シ リ コ ン ゲ ー ト 電 極 の 側 壁 に 成 長 し た シ リ コ ン 酸 化 膜 、 9 3 2 a は シ リ コ ン 窒 化 膜 の サ イ ド ス ペ ー サ で 是 。

## 【 0 0 5 2 】

図 6 で 太 線 4 2 0 で 示 し た 領 域 が 、 本 実 施 形 態 の シ リ コ ン 窒 化 膜 が 反 射 防 止 膜 と し て 存 在 す る 領 域 で 是 。 図 6 の 上 記 以 外 の 構 造 は 実 施 形 態 1 と 同 じ で 是 の で 説 明 を 省 略 す る 。 尚 、 シ リ コ ン 窒 化 膜 が 存 在 す る 領 域 は 図 6 で は フ ォ ト ダ イ オ ー ド を 全 て 覆 っ て い る が 、 フ ォ ト ダ イ オ ー ド の 一 部 に つ い て 除 去 し て も 本 発 明 の 主 旨 に は 矛 盾 し な い 。

## 【 0 0 5 3 】

表 1 で 示 し た よ う に 反 射 防 止 の 効 果 を 上 げ る た め に は シ リ コ ン 酸 化 膜 と シ リ コ ン 窒 化 膜 の 厚 さ を 最 適 に す る 必 要 が 是 。 シ リ コ ン 酸 化 膜 は ゲ ー ト 酸 化 膜 を 兼 ね る こ と も で き る が 、 M O S ト ラ ン ジ ス タ の 性 能 か ら の 要 求 か ら 、 前 記 反 射 防 止 に 最 適 な 膜 厚 と は 異 な る こ と が 是 。

## 【 0 0 5 4 】

ま た 、 図 7 で 示 す よ う に 、 反 射 防 止 の た め の シ リ コ ン 窒 化 膜 を L D D 構 造 の サ イ ド ス ペ ー サ と 兼 ね る こ と も で き る が 、 そ の 場 合 、 ポ リ シ リ コ ン ゲ ー ト 電 極 と シ リ コ ン 窒 化 膜 を 接 触 さ せ る と シ リ コ ン 窒 化 膜 の 応 力 に よ り 、 M O S ト ラ ン ジ ス タ の 特 性 に 影 響 を 及 ぼ す 場 合 が 是 。 そ の た め 、 ポ リ シ リ コ ン ゲ ー ト 電 極 を 酸 化 し 、 シ リ コ ン 窒 化 膜 と の 間 に シ リ コ ン 酸 化 膜 を 挟 む こ と に よ り 応 力 を 緩 和 す る こ と が で き る 。

## 【 0 0 5 5 】

本 実 施 形 態 の 光 電 変 換 装 置 に お い て は 、 フ ォ ト ダ イ オ ー ド 上 の シ リ コ ン 酸 化 膜 の 厚 さ を 1 6 ~ 3 0 n m 、 シ リ コ ン 窒 化 膜 の 厚 さ を 2 5 ~ 5 0 n m 、 ゲ ー ト 酸 化 膜 の 厚 さ を 7 ~ 1 6 n m 、 ポ リ シ リ コ ン 電 極 の 側 壁 の シ リ コ ン 酸 化 膜 の 厚 さ を 1 0 ~ 5 0 n m の 範 囲 で 有 効 で 是 。 尚 、 ゲ ー ト 酸 化 膜 の 厚 さ や 側 壁 酸 化 膜 の 厚 さ は 光 電 変 換 装 置 の 特 性 に よ り 要 求 さ れ る 値 が 一 義 的 に は 決 ま ら な い の で 、 本 実 施 形 態 の 厚 さ の 範 囲 を 超 え る 場 合 で も 、 本 発 明 の 主 旨 と は 矛 盾 し な い 。

## 【 0 0 5 6 】

ま た 、 本 実 施 形 態 の 製 造 方 法 に つ い て は 、 ポ リ シ リ コ ン ゲ ー ト 電 極 形 成 後 に 追 酸 化 を 行 っ て も よ い し 、 一 旦 、 フ ォ ト ダ イ オ ー ド 上 の シ リ コ ン 酸 化 膜 を 除 去 し た 後 、 所 望 の 膜 厚 に な る よ う に 再 度 酸 化 を 行 っ て も よ い 。 ま た 、 M O S ト ラ ン ジ ス タ の ゲ ー ト 絶 縁 膜 と フ ォ ト ダ イ オ ー ド 上 の 絶 縁 膜 の 膜 種 が 異 な っ て も よ い 。

## 【 0 0 5 7 】

( 第 4 の 実 施 形 態 )

図 8 は 、 本 発 明 の 実 施 形 態 4 の 光 電 変 換 装 置 に お け る 、 単 位 画 素 の 等 価 回 路 図 で 是 。 図 9 は 、 図 8 の 等 価 回 路 図 で 示 さ れ る 光 電 変 換 装 置 の 単 位 画 素 の 内 、 反 射 防 止 膜 に 関 連 す る 領 域 を 示 し た 模 式 的 断 面 図 で 是 。

## 【 0 0 5 8 】

図 8 に お い て 、 光 電 変 換 部 1 は 転 送 M O S ト ラ ン ジ ス タ 2 を 介 し て ソ ー ス フ ォ ロ ア 入 力 M O S ト ラ ン ジ ス タ 6 の ゲ ー ト に 接 続 さ れ 、 ソ ー ス フ ォ ロ ア 入 力 M O S ト ラ ン ジ ス タ の

10

20

30

40

50

ースは選択MOSトランジスタ5を介して垂直信号線7へと接続されている。また、ソースフォロア入力MOSトランジスタのゲートを所定電位にリセットするリセットMOSトランジスタ4が設けられている。また一般的に、駆動時の過渡的なGND電位の変動を抑制するために画素毎にGNDに接続されるGND配線が設けられている(本図では省略)。

#### 【0059】

本実施形態では、反射防止膜と層間絶縁膜との屈折率差を一層低減することにより、更なる反射率の低減を達成するものである。本実施形態では、光電変換部を含む画素が複数設けられた光電変換装置であって、少なくとも前記光電変換部の一部の上方に絶縁膜を介して2層以上の反射防止用の膜が積層されていることを特徴とし、特に層間絶縁膜の屈折率よりも前記第二反射防止膜の屈折率が大きく、前記第二の反射防止膜の屈折率よりも前記第一の反射防止膜の屈折率が大きいことを特徴とする。これは反射防止膜と層間絶縁膜との屈折率差を小さくすることによって界面反射を十分に抑えることを目的としている。

10

#### 【0060】

図9において、シリコン上にはシリコン酸化物を介してシリコン窒化物より成る反射防止膜1031が形成され、その上にシリコン酸窒化物より成る第2の反射防止膜1032が形成され、その上にシリコン酸化物からなる層間絶縁膜919が形成される。シリコン窒化物の屈折率はおよそ2.0、シリコン酸窒化物の屈折率は1.7程度、シリコン酸化物の屈折率はおよそ1.46である。更にシリコン窒化物、シリコン酸窒化物の膜厚はそれぞれ20nm~80nm、5nm~30nmであることが望ましく、特にそれぞれ40nm程度、20nm程度であることが最も望ましい。この場合の反射率は図10に示すとおり反射防止膜が1層の場合に対して低減されており、およそ可視光全域にわたって感度向上が達成されている。

20

#### 【0061】

更に反射防止膜の膜厚と反射率との関係について詳細に説明する。例えば、光電変換部直上のシリコン酸化物の膜厚を8nm程度、シリコン上のシリコン酸化物を介して形成されるシリコン窒化物より成る第一の反射防止膜の膜厚を40nmとした場合、第一の反射防止膜の直上に形成されるシリコン酸窒化物より成る第二の反射防止膜の膜厚に対する各波長の反射率は、図11で示されるような値となる。即ち、第二の反射防止膜の膜厚を20nm程度以下とすることにより、可視光全領域において反射率を低減することが可能となる。また、第二の反射防止用の膜の膜厚を20nm程度以上である場合、波長600nm、或いは700nm程度の可視長波長領域では反射率が更に下がる。但し、波長500nm程度以下の可視短波長領域においては反射率が最低となるピークを過ぎており反射率増大の方向にあるため、20nm以下がもっとも望ましい。しかしながら、30nm以下であれば感度配分を設計事項として膜厚を決定することが可能である。

30

#### 【0062】

また本実施形態は、CCD固体撮像装置に適用することも可能である。図12はCCD固体撮像装置の単位画素の断面構造のうち、反射防止膜に関連する領域を示した模式的断面図である。本構造においてもCMOSセンサと同様に感度向上の効果が得られるものである。

40

#### 【0063】

(第5の実施形態)

図13は本発明による光電変換装置をカメラに応用する場合の回路ブロックの例を示したものである。撮影レンズ1302の手前にはシャッター1301があり、露出を制御する。絞り1303により必要に応じ光量を制御し、光電変換装置1304に結像させる。光電変換装置1304から出力された信号は信号処理回路1305で処理され、A/D変換器1306によりアナログ信号からデジタル信号に変換される。出力されるデジタル信号はさらに信号処理部1307で演算処理される。処理されたデジタル信号はメモリー1310に蓄えられたり、外部I/F1313を通して外部の機器に送られる。光電変換装置1304、撮像信号処理回路1305、A/D変換器1306、信号処理部13

50

07はタイミング発生部1308により制御される他、システム全体は全体制御部・演算部1309で制御される。記録媒体1312に画像を記録するために、出力デジタル信号は全体制御部・演算部で制御される記録媒体制御I/F部1311を通して、記録される。

【産業上の利用可能性】

【0064】

本発明は、絶縁膜より屈折率が高い反射防止膜が、受光領域上に前記絶縁膜を介して配された光電変換装置およびその製造方法に関するもので、特に増幅型MOS固体撮像装置に好適に用いられるものである。

【0065】

本発明による光電変換装置およびその製造方法は、デジタルスチルカメラ、デジタルビデオカメラ、イメージスキャナ、更にはデジタルカメラ付きの携帯電話等のデジタルイメージング機器において好適に用いられるものである。

【図面の簡単な説明】

【0066】

【図1】本発明第一実施例のCMOSセンサ画素平面図である。

【図2】本発明第一実施例のCMOSセンサ画素断面図である。

【図3】本発明の反射防止構造を示す模式図である。

【図4】本発明第二実施例のCMOSセンサ画素平面図である。

【図5】本発明第二実施例のCMOSセンサ画素断面図である。

【図6】本発明第三実施例のCMOSセンサ画素平面図である。

【図7】本発明第三実施例のCMOSセンサ画素断面図である。

【図8】本発明第四実施例のCMOSセンサ画素等価回路図である。

【図9】本発明第四実施例のCMOSセンサ画素断面図である。

【図10】本発明第四実施例の効果を示すグラフである。

【図11】本発明第四実施例の第二の反射防止膜の膜厚に対する各波長の反射率を示すグラフである。

【図12】本発明第四実施例の変形例を示す模式的断面図である。

【図13】本発明による光電変換装置を用いたカメラシステムのブロック図である。

【図14】CMOSセンサを搭載した画素の一般的な回路構成図である。

【図15】従来のCMOSセンサを搭載した画素の模式的断面図である。

【図16】MOSトランジスタの1/fノイズを説明する図である。

【符号の説明】

【0067】

- 1、401, 701 フォトダイオード、光電変換部
- 2 転送MOSトランジスタ
- 3、403, 703 フローティングディフュージョン
- 4 リセットMOSトランジスタ
- 5 選択MOSトランジスタ
- 6 ソースフォロワーMOSトランジスタ
- 7 読み出し線、垂直信号線
- 8 定電流源
- 11 n型シリコン基板
- 12 p型ウエル
- 13a ゲート酸化膜
- 13b 薄い酸化膜
- 14、402a, 702a 転送MOSトランジスタゲート電極
- 15 フォトダイオードn型カソード
- 16 表面p型領域
- 17 LOCOS酸化膜

10

20

30

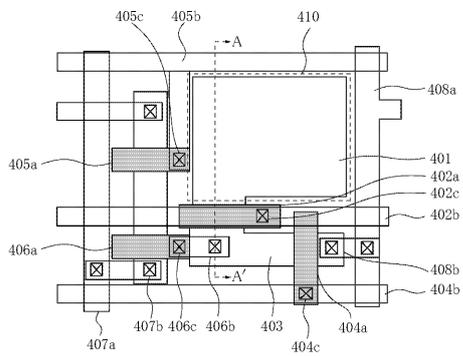
40

50

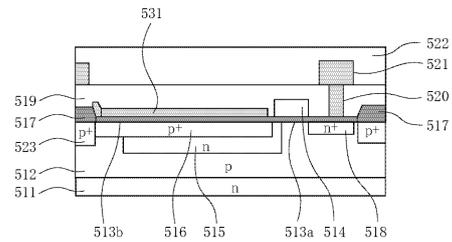
1 8	ドレイン n 型高濃度領域	
1 9	シリコン酸化膜	
2 0	コンタクトプラグ	
2 1	メタル第一層	
2 2	メタル第一層とメタル第二層層間絶縁膜	
2 3	メタル第二層	
2 4	メタル第二層とメタル第三層層間絶縁膜	
2 5	メタル第三層	
2 6	パッシベーション膜	
3 1	p 型シリコン基板	10
3 2	ソース	
3 3	ドレイン	
3 4	チャネル電子	
3 5	ゲート電極	
3 6	ゲート酸化膜	
3 7	トラップ	
4 0 2 b、7 0 2 b	メタル転送線	
4 0 2 c、7 0 2 c	転送線コンタクト	
4 0 4 a、7 0 4 a	リセット MOS トランジスタゲート	
4 0 4 b、7 0 4 b	リセット線	20
4 0 4 c、7 0 4 c	リセット線コンタクト	
4 0 5 a、7 0 5 a	選択 MOS トランジスタゲート	
4 0 5 b、7 0 5 b	選択線	
4 0 5 c、7 0 5 c	選択線コンタクト	
4 0 6 a、7 0 6 a	ソースフォロワー MOS トランジスタゲート	
4 0 6 b、7 0 6 b	メタル配線	
4 0 6 c、7 0 6 c	ソースフォロワー MOS コンタクト	
4 0 7 a、7 0 7 a	読み出し線	
4 0 7 b、7 0 7 b	読み出し線コンタクト	
4 0 8 a、7 0 8 a	VDD 電源線	30
4 0 8 b、7 0 8 b	VDD 電源線コンタクト	
4 1 0、4 2 0、7 1 0	シリコン窒化膜残存領域	
5 1 1、8 1 1、9 1 1	n 型シリコン基板	
5 1 2、8 1 2、9 1 2、1 0 1 2	P 型ウエル	
5 1 3 a、8 1 3 a、9 1 3 a	ゲート酸化膜	
5 1 3 b、8 1 3 b、9 1 3 b	受光部上の薄い酸化膜	
5 1 4、8 1 4、9 1 4	転送 MOS トランジスタゲート電極	
5 1 5、8 1 5、9 1 5、1 0 1 5	フォトダイオード n 型カソード	
5 1 6、8 1 6、9 1 6、1 0 1 6	表面 p 型領域	
5 1 7、8 1 7、9 1 7	メサ型酸化膜	40
5 1 8、8 1 8 a、9 1 8 a	フローティングディフュージョン N 型高濃度領域	
8 1 8 b、9 1 8 b	フローティングディフュージョン N 型電界緩和領域	
5 1 9、8 1 9、9 1 9、1 0 1 9	ゲート電極とメタル第一層層間絶縁膜	
5 2 0、8 2 0、9 2 0	コンタクトプラグ	
5 2 1、8 2 1、9 2 1、1 0 2 1	メタル第一層	
5 2 2、8 2 2、9 2 2	メタル第一層とメタル第二層層間絶縁膜	
5 2 3、8 2 3、9 2 3、1 0 2 3	チャネルストップ層	
5 3 1、8 3 1、9 3 1、1 0 3 1	反射防止シリコン窒化膜	
8 3 2	サイドスペーサ	
9 3 2 a	シリコン窒化膜のサイドスペーサ	50

- 9 3 2 b シリコン酸化膜のサイドスペーサ
- 1 0 1 7 LOCOS
- 1 0 3 2 第二反射防止膜
- 1 1 0 0 電荷転送領域
- 1 1 0 4 シリコン酸化膜
- 1 1 0 5 ゲート電極
- 1 1 0 7 遮光膜
- 1 1 0 8 絶縁膜

【図1】



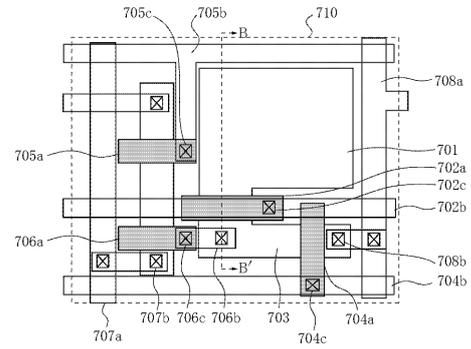
【図2】



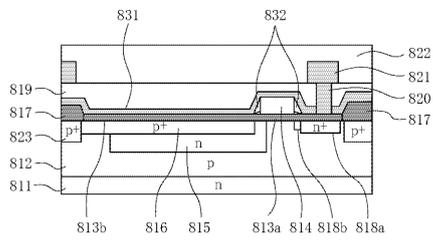
【 図 3 】



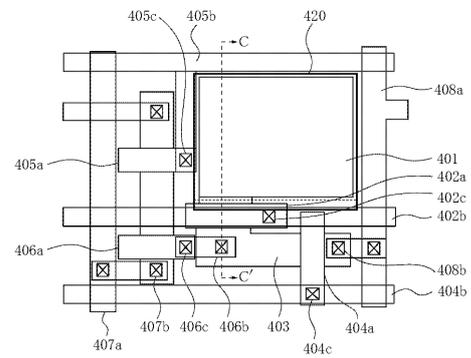
【 図 4 】



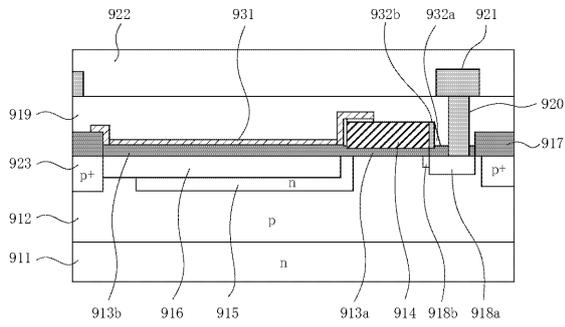
【 図 5 】



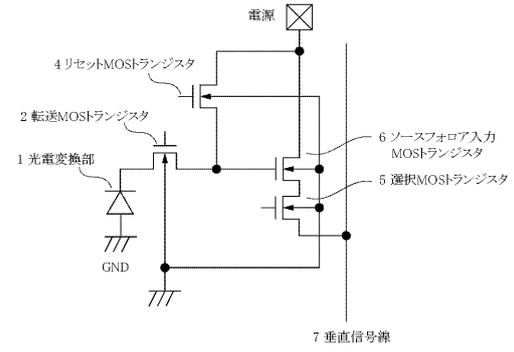
【 図 6 】



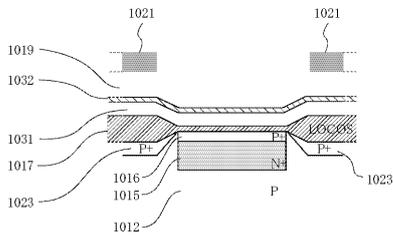
【 図 7 】



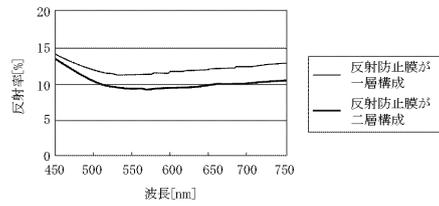
【 図 8 】



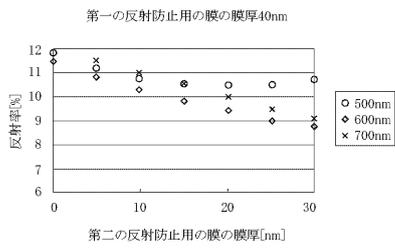
【 図 9 】



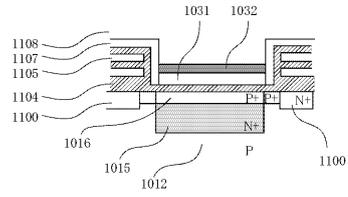
【 図 10 】



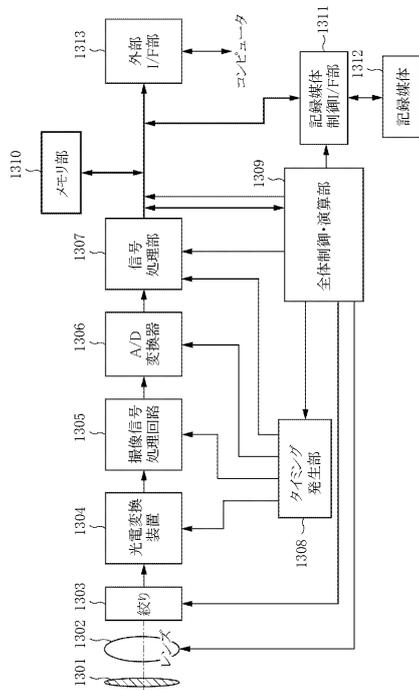
【 図 1 1 】



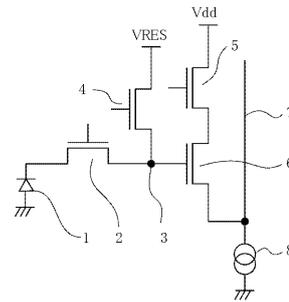
【 図 1 2 】



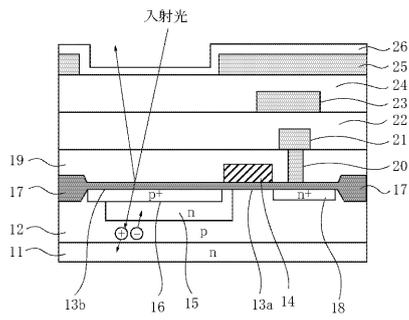
【 図 1 3 】



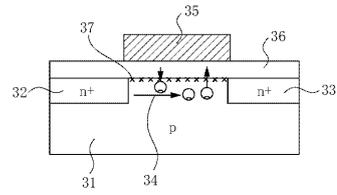
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



---

フロントページの続き

(72)発明者 板野 哲也  
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 栗野 正明

(56)参考文献 特開2001-111022(JP,A)  
特開2002-083949(JP,A)  
特開昭63-044761(JP,A)  
特開2000-012822(JP,A)  
特開2001-291857(JP,A)  
特開平11-233750(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 27/146  
H01L 27/14