



[12] 实用新型专利说明书

专利号 ZL 200720128577.6

[45] 授权公告日 2008 年 9 月 10 日

[11] 授权公告号 CN 201111933Y

[22] 申请日 2007.8.17

[21] 申请号 200720128577.6

[73] 专利权人 永采科技资讯股份有限公司

地址 中国台湾台北县中和市连城路 268 号 7 楼之 3

[72] 发明人 蔡宜修

[74] 专利代理机构 长沙正奇专利事务所有限责任
公司

代理人 何 为

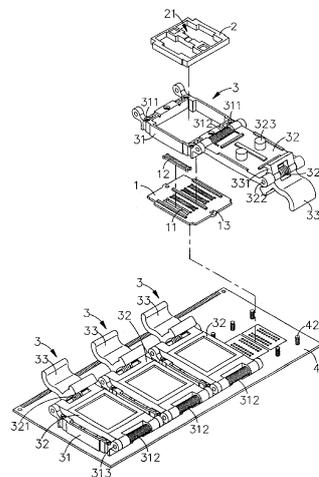
权利要求书 2 页 说明书 5 页 附图 8 页

[54] 实用新型名称

高效能内存测试模块

[57] 摘要

一种高效能内存测试模块，用在测试球栅数组封装组件，其至少包括一载板，该载板上设置至少一个以上的导电橡皮，并固定在一电路板上；一盒体搭设在载板上方，且固定在该电路板上；一定位框容置在一盒体内，该定位框内有至少一个以上的容置空间，可容置球栅数组封装组件，此组件上多数个球形接脚利用载板上的多数个导电橡皮(或多数个弹簧导体)与电路板上多数个球形接脚相对连结导通，达成降低成本、提升测试效率的球栅数组封装组件测试结构。



1. 一种高效能内存测试模块，包括一定位框、一盒体、及一电路板，该定位框可容置球栅数组封装组件，且容置在该盒体内，该盒体固设于该电路板上，其特征在于：还包括一载板，所述盒体搭设在该载板上方，该载板上容设至少一个以上的导电橡皮，该导电橡皮使球栅数组封装组件与电路板相互导通。

2. 如权利要求 1 所述的高效能内存测试模块，其特征在于：所述电路板两侧对应设置有载板、定位框、及盒体。

3. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述载板设置至少一个以上的嵌合孔，所述导电橡皮容置于该嵌合孔，该载板上另设有至少一个以上的固定孔，该载板通过该固定孔以固定螺丝固定在电路板上。

4. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述定位框具有至少一个以上的容置空间，该球栅数组封装组件容置于该容置空间内。

5. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述盒体的框部一侧缘设有一槽部，该框部另设置至少一个以上的贯穿孔，该盒体通过该贯穿孔以固定螺丝固定于电路板上，另一侧套设一枢轴，该枢轴套设一弹簧后枢结在上盖的一侧，该上盖的另一侧以枢轴与一弹簧连结一按压开关，且上盖设有至少一个以上的压合部，该按压开关设有一钩部可与该槽部对应卡合。

6. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述导电橡皮的两端分别与球栅数组封装组件上的多数个球形接脚及电路板上的多数个球形接脚接触，使球栅数组封装组件与电路板相互导通。

7. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述导电橡皮具有高阻抗特性。

8. 如权利要求 1 或 2 所述的高效能内存测试模块，其特征在于：所述导电橡皮具有低阻抗特性。

9. 一种高效能内存测试模块，包括一定位框、一盒体、及一电路板；

该定位框容置在盒体内，该盒体固定在电路板上，其特征在于：还包括一载板，该载板上容设至少一个以上的弹簧导体，并设置在电路板的至少一侧；该盒体搭设在载板上方。

高效能内存测试模块

技术领域

本实用新型涉及一种内存测试模块，特别是指一种可替换导电介质的高效能内存测试模块。

背景技术

球栅数组封装芯片 BGA (Ball grid array packed IC) 是目前半导体封装组件的主流，因其具有较高的 I/O 密度 (high density)、以及可利用表面黏着技术 (SMT) 直接设置在电路板上。通常半导体封装芯片皆需经过一特定的封装测试程序，然而球栅数组封装芯片由于具有较高 I/O 密度、及特殊的球形接脚，因此在测试方法上与其它半导体封装组件不同且较为困难。球栅数组封装芯片 (Ball grid array test socket assembly) 主要用在连接球栅数组封装组件的球形接脚 (ball contact) 至电路板的接触区域，使球栅数组封装组件的球形接脚不用直接焊接于电路板的接触区域，即可达到测试的目的。

请参阅图 1、图 2 所示，是常见的传统 BGA 测试模块的立体示意图、及连接球栅数组封装组件的球形接脚与电路板导孔的剖面示图；常见的传统 BGA 测试模块 100 具有一箱体 101、一夹具 102、一定位框 103、及多数个导电端子 104 所组成，其中箱体 101 内具有一导体底座 105，且定位框 103 容置在箱体 101 导体底座 105 上方，并形成一容置空间 106，此导体底座 105 具有多数个通孔 107，可以容置多数个导电端子 104；前述容置空间 106 可以容置球栅数组封装组件 200，且球栅数组封装组件 200 在置入容置空间 106 后，利用设置在箱体 101 两侧的夹具 102 夹持固定，使其球形接脚 201 可以与对应的导电端子 104 的一接触端 104a 接触，而另一接触端 104b 延伸出箱体 101 并穿设固焊在进行测试用的电路板 300 上的多数个导孔 301，利用前述的组件进行球栅数组封装组件 200 的测试。

如图 3、图 4 所示，是另一常见的 BGA 测试模块结构立体示意图、及连接球栅数组封装组件的球形接脚与电路板导孔的剖示图；如图所示，所述测试模块 1000 是由一承载座 1001、至少一个以上的定位座 2000、

多数个弹簧导体 3000、及一上盖 4000 所组成；其中一承载座 1001 固定在电路板 6000 一侧，承载座 1001 贯设有多数个导孔 1002；至少一个以上的定位座 2000 锁固在承载座 1001 上方，形成一容置空间 2001，每个容置空间 2001 可容置一球栅数组封装组件 5000；多数个弹簧导体 3000 贯穿设置在承载座 1001 的导孔 1002 内，弹簧导体 3000 的一接触端 3000a 与球栅数组封装组件 5000 的球形接脚 5001 接触，另一接触端 3000b 与电路板 6000 上的球形接脚 6001 接触；一上盖 4000 穿设一套有弹簧 4001 的枢轴 4002，并设置在承载座一侧，该上盖 4000 可压合容置在容置空间 2001 内的球栅数组封装组件 5000，使其球形接脚 5001 确实与弹簧导体 3000 接触，且防止球栅数组封装组件 5000 脱离测试模块 1000；而进行球栅数组封装组件 5000 的测试。

然而，随着连接球栅数组封装组件趋向于微小化及高积集度发展，连接球栅数组封装组件的球形接脚密度越来越高，且由于电子组件的传输速度越来越快，前述两款常见的测试模块其在使用时不免有下列缺点：

1、由于连接球栅数组封装组件的球形接脚密度越来越高，而接脚间的间距越来越小，其中插植在电路板上的导电端子，因密度提高，易于插植过程中导致端子损坏；另外，若将导电端子改为弹簧导体，其虽不需插植在电路板上，但弹簧导体在长期使用的情况下，容易弹性疲乏，且导电端子、弹簧导体用在制造测试模块时，因为制造工时过长，是其主要缺失。

2、另由于电子组件的传输速度越来越快，导电端子、及弹簧导体因材料、构造的限制，常因其导通阻抗过大而无法运用在高速测试环境中，是其次一缺失。

3、常见的测试模块，其中的定位框通常为不可置换，并为固定，且导电端子、弹簧导体其插设位置，皆需对应连接球栅数组封装组件上的球形接脚、及电路板上的布局，但电子组件为因应标准与需求而改变其尺寸大小，需重新开模制造一组新的测试模块，而增加制造成本，是其另一缺失。

4、常见的测试模块设置在电路板的一侧，该测试模组的导电端子，需两端贯设并焊设在电路板上，使电路板另一侧无法设置另一测试模块，

而无法提升测试数量及效率，是其再一缺失。

实用新型内容

本实用新型所要解决的技术问题是：针对上述现有技术的不足，提供一种高效能内存测试模块，其利用容设在载板上的多数个导电橡皮(或弹簧导体)，作为连接球栅数组封装组件上的球形接脚、及电路板上布局的导电介质，达成便于制作测试模块以及降低制造工时。

为了解决上述技术问题，本实用新型所采用的技术方案是：一种高效能内存测试模块，包括一定位框、一盒体、及一电路板，该定位框可容置球栅数组封装组件，且容置在该盒体内，该盒体固设于该电路板上，其特点是：还包括一载板，所述盒体搭设在该载板上方，该载板上容设至少一个以上的导电橡皮，该导电橡皮使球栅数组封装组件与电路板相互导通。

本实用新型所采用的另一种技术方案是：一种高效能内存测试模块，包括一定位框、一盒体、及一电路板；该定位框容置在盒体内，该盒体固定在电路板上，其特点是：还包括一载板，该载板上容设至少一个以上的弹簧导体，并设置在电路板的至少一侧；该盒体搭设在载板上方。

依本实用新型的此种高效能内存测试模块，制作所述导电橡皮(或弹簧导体)的材质，可依电子组件的传输速度选择高阻抗、低阻抗的材料制作，使本实用新型的高效能内存测试模块能运用在各种频率电子组件测试。

依本实用新型的此种高效能内存测试模块，所述载板、导电橡皮(或弹簧导体)、及定位框为可替换式组件，可依不同规格的电子组件替换为符合电子组件尺寸大小的组件即可测试，无需重新开模制作整组测试模具，可减少制造成本。

依本实用新型的此种高效能内存测试模块，可同时设置在电路板的两侧，使电子组件同时进行测试，达到加倍提升测试效率，并使电子组件可以在真实系统的电路板上进行测试。

如此，该高效能内存测试模块用多数个导电橡皮(或弹簧导体)取代传统 BGA 测试座的导电端子、弹簧导体，简化测试座制造程序、降低制造工时，且制作导电橡皮的材质可依电子组件的传输速率不同，选择符

合的材质制作，使高效能内存测试模块能广泛运用到各种频率电子组件测试；另，本实用新型高效能内存测试模块，其载板、多数个导电橡皮(或弹簧导体)、及定位框为可替换式组件，可随时依不同规格的电子组件进行替换，且所述高效能内存测试模块盒体框部上贯设有至少一个以上的贯穿孔，使盒体可同时设置在电路板对应的两侧，产生加倍测试数量降低制造成本，并使电子组件在真实系统的电路板上进行测试的功效。

至于本实用新型的详细构造，运用原理与产生的功效则参照下列依图标说明，即可达到完全的了解：

附图说明

图 1 为常见传统 BGA 测试模块的立体示意图。

图 2 为常见传统 BGA 测试模块的实施样态剖面示意图。

图 3 为另一常见传统 BGA 测试模块的立体示意图。

图 4 为另一常见传统 BGA 测试模块的实施样态剖面示意图。

图 5 为本实用新型一较佳实施例的分解立体示意图。

图 6 为图 5 的剖面示意图。

图 7 为本实用新型的另一较佳实施例示意图。

图 8 为图 7 的剖面示意图。

具体实施方式

参见图 5 及图 6，分别为本实用新型一较佳实施例的立体分解示意图及剖面示意图，由图中可看出本实用新型包括：一载板 1、一定位框 2、一盒体 3、及一电路板 4 组成；其中，所述载板 1 设置至少一个以上的嵌合孔 11，此嵌合孔 11 可容置一导电橡皮(或弹簧导体)12，且另设有至少一个以上的固定孔 13；所述定位框 2 设有至少一个以上的容置空间 21；所述盒体 3 的框部 31 一侧缘设有一槽部 310，此框部 31 另设置至少一个以上的贯穿孔 311，另一侧套设一枢轴 313，该枢轴 313 套设一弹簧 312 后枢结在上盖 32 的一侧，此上盖 32 的另一侧利用枢轴 322 与一弹簧 321 连结一按压开关 33，且上盖 32 设有至少一个以上的压合部 323，前述按压开关 33 设有一钩部 331 可与盒体 3 框部 31 上的槽部 310 对应卡合；一具有电路布局的电路板 4 一侧设有多数个锁固部 41 配合固定螺丝 42 将载板 1、盒体 3 固定在电路板 4 的一侧，且所述电路板 4 的球形接脚

43 与球栅数组组件 5(即待测试的 IC 组件)的球形接脚 51 相对应。

当组合时,所述载板 1 上的嵌合孔 11 内设置一导电橡皮(或弹簧导体)12,且由载板 1 上的固定孔 13 穿设至少一个以上的固定螺丝 42 将载板 1 固定在电路板 4 上;所述箱体 3 搭设在前述载板 1 上方,且至少一个以上的固定螺丝 42 贯穿电路板 4 的锁固部 41、及箱体 3 框部 31 上的贯穿孔 311,将所述箱体 3 固定在电路板 4 上,此锁固部 41 可防止固定螺丝 42 损坏电路板 4;将所述定位框 2 容置在前述箱体 3 框部 31 内缘,且定位框 2 设有至少一个以上的容置空间 21,可容置球栅数组封装组件 5。

当使用时,将一球栅数组封装组件 5 置入所述箱体 3 框部 31,具有高阻抗、及/或低阻抗特性的导电橡皮(或弹簧导体)12 的一接触端 121 与球栅数组封装组件 5 的球形接脚 51 接触,导电橡皮 12(或弹簧导体)的另一接触端 122 则与电路板 4 上的球形接脚 43 接触,使球栅数组封装组件 5 与电路板 4 相互导通,再将上盖 32 按压开关 33 的钩部 331 使与箱体 3 框部 31 的槽部 310 对应卡合,且所述上盖 32 一软性材质的压合部 323 压合球栅数组封装组件 5,除可防止球栅数组封装组件 5 脱离箱体 3 外,另可确保该组件的球形接脚 51 与电路板 4 的球形接脚 43 及导电橡皮 12 形成相互良好的导通,达到球栅数组封装组件 5 测试的功效。

另参见图 7 及图 8,为本实用新型另一较佳实施例的立体示意图及剖面示意图;由图中可看出:当运用在双面布局的电路板 4 时,由载板 1、定位框 2、箱体 3 组成的高效能内存测试模块,可与另侧另一高效能内存测试模块对应设置,并利用至少一个以上的固定螺丝 42 同时穿设在两侧箱体 3 框部 31 上的贯穿孔 311,将两高效能内存测试模块螺固在电路板 4 的两侧,使容设在两侧高效能内存测试模块内的球栅数组封装组件 5 可完成达到同时测试,且倍数提升测试效率的功效。

综前所述,本实用新型此高效能内存测试模块,确实具有降低成本、提升测试效率,并可运用在测试不同规格的电子组件等功效。

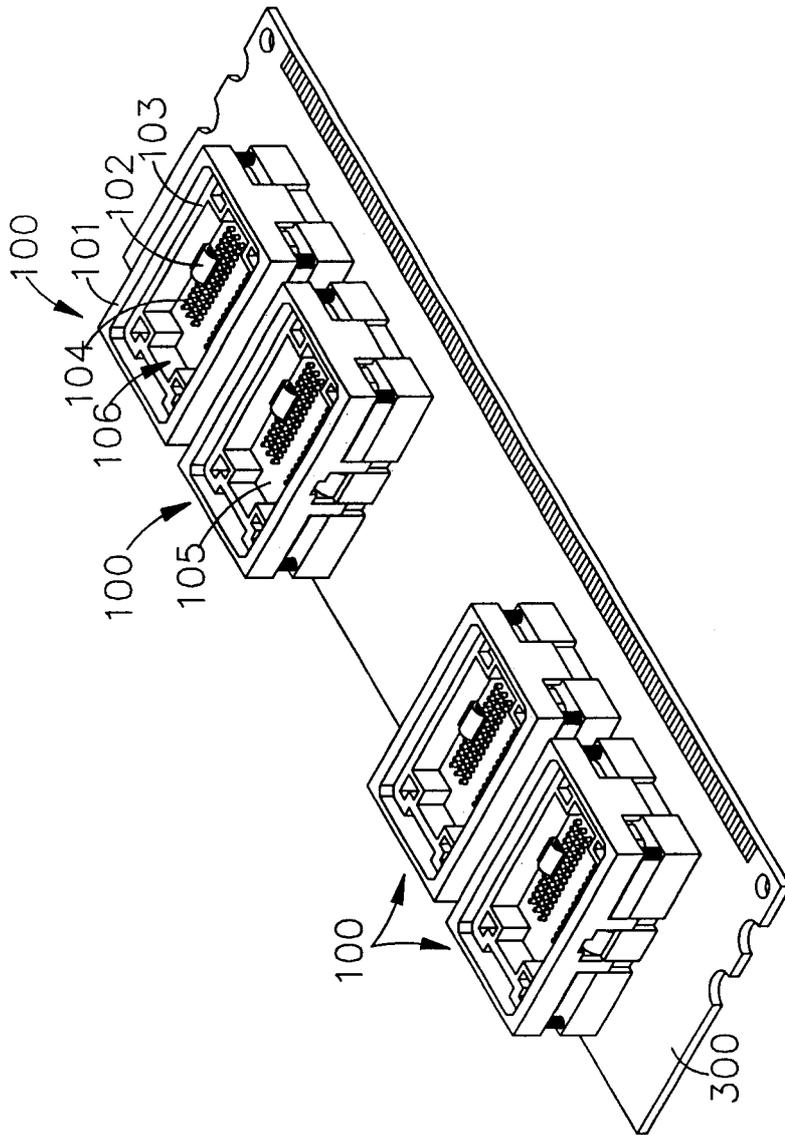


图 1

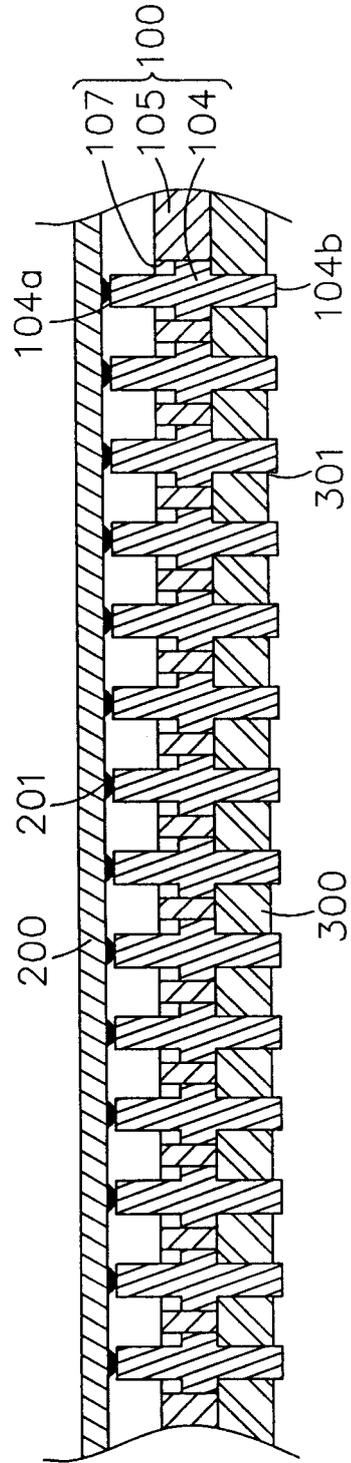


图 2

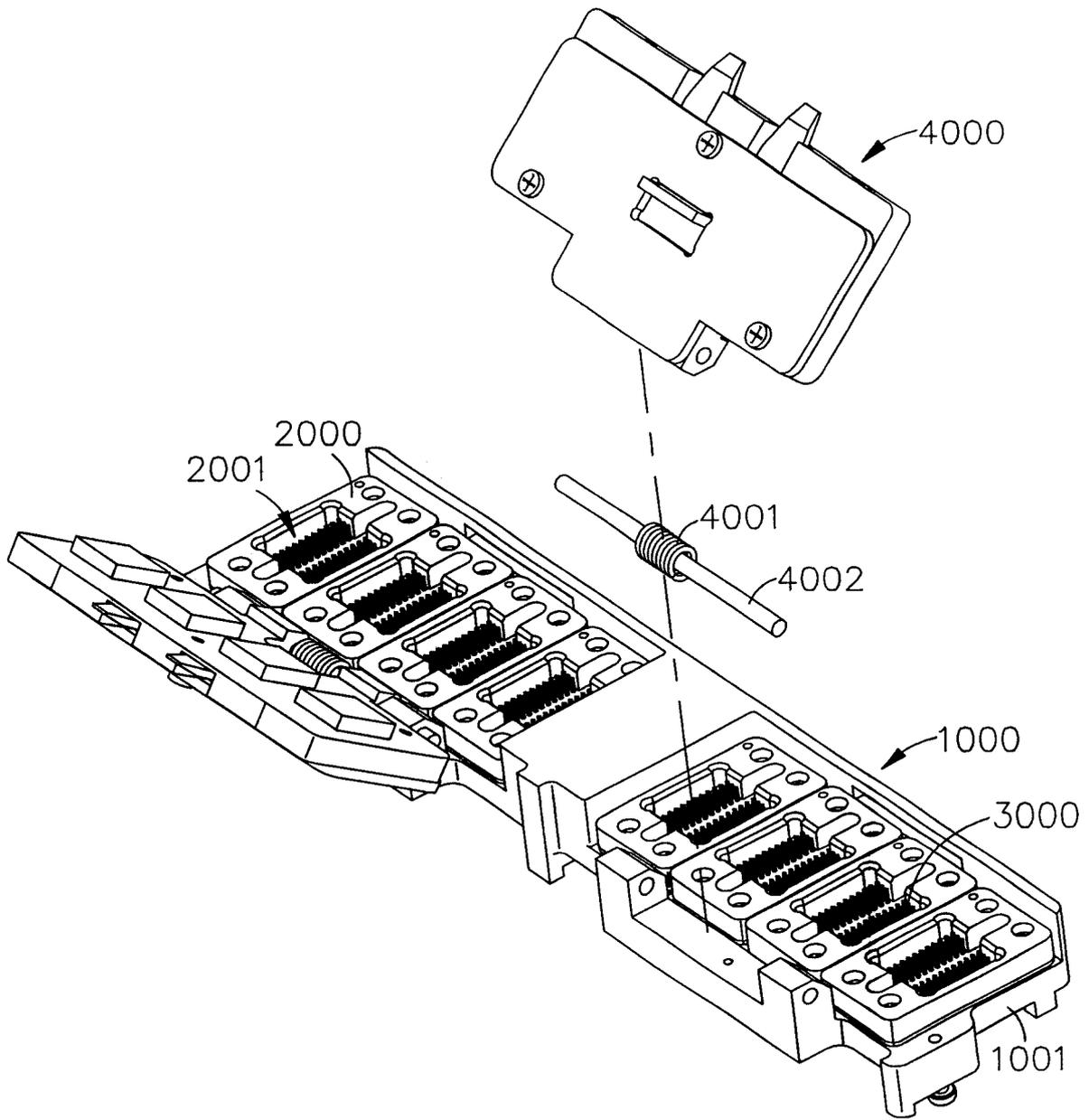


图 3

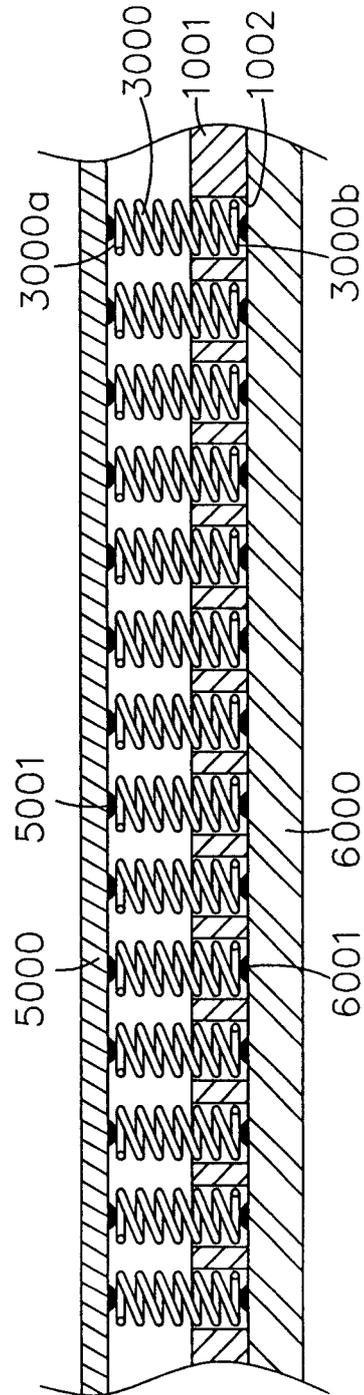


图 4

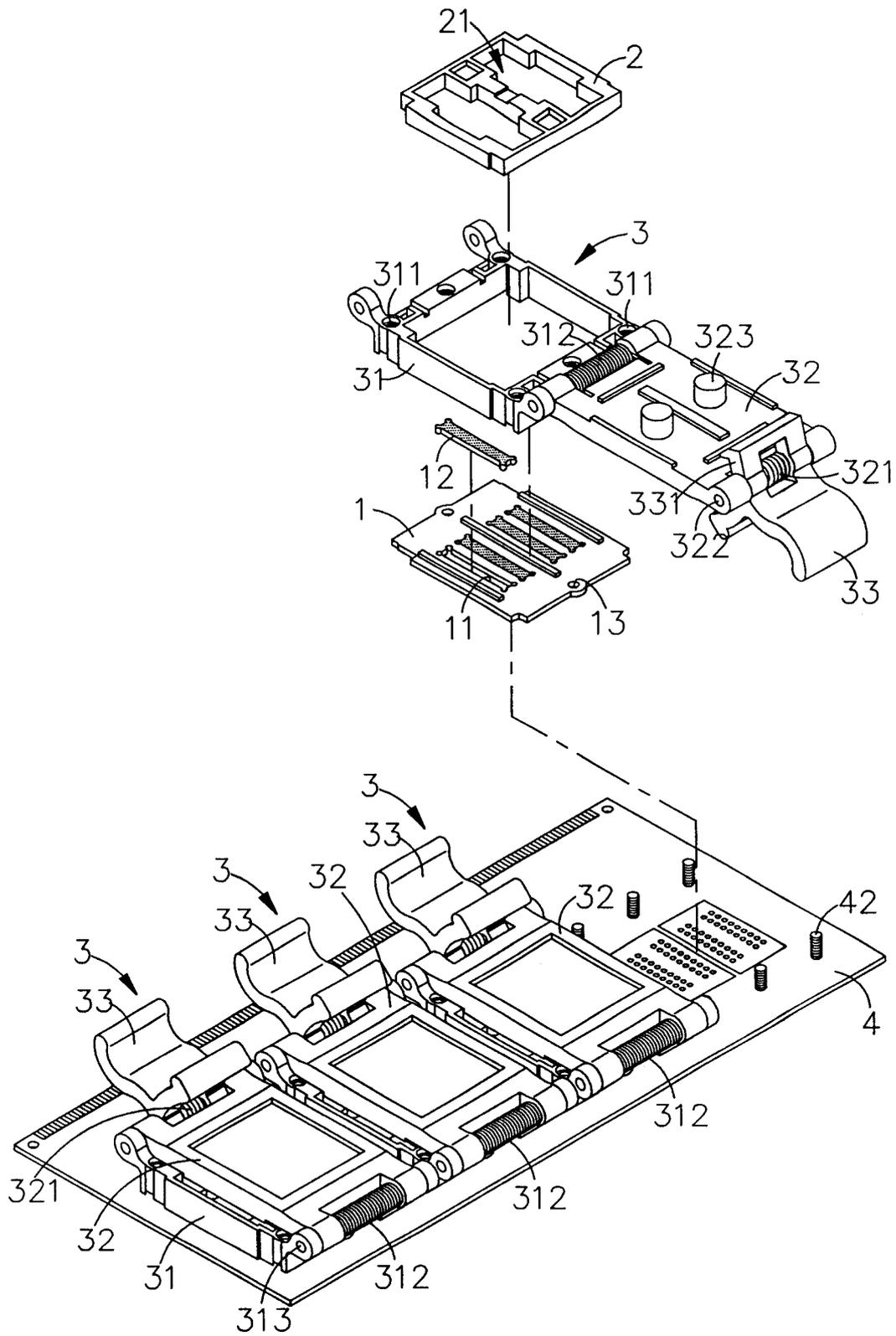


图 5

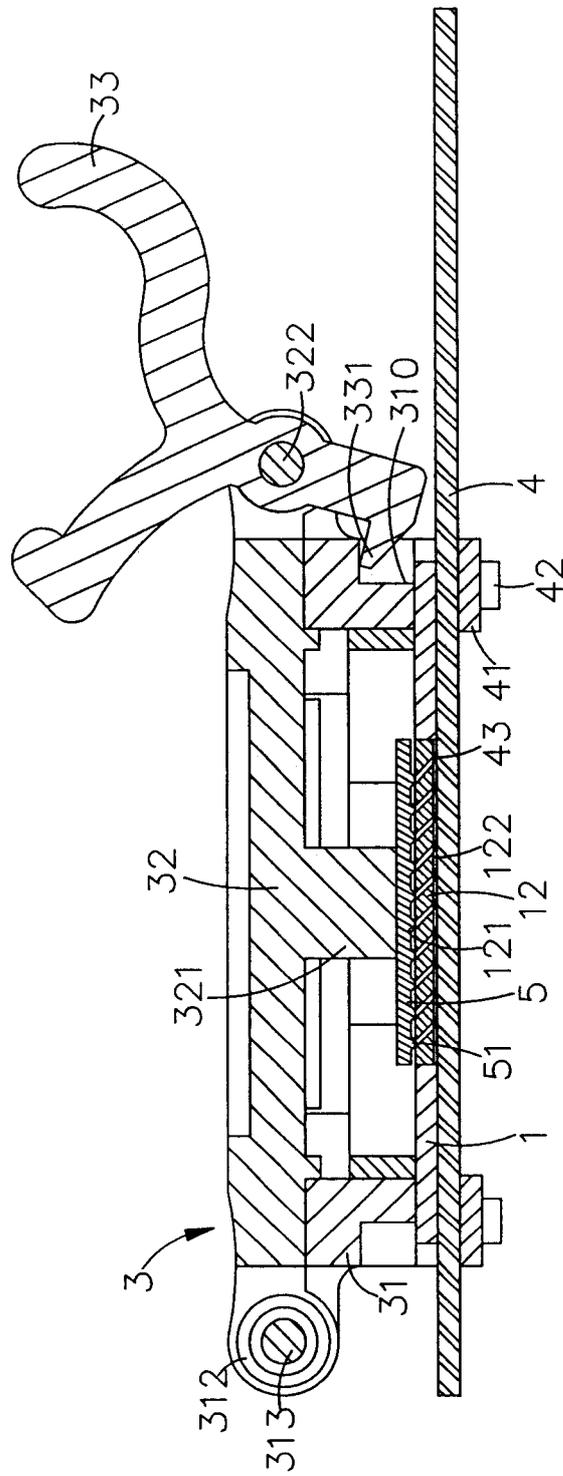


图 6

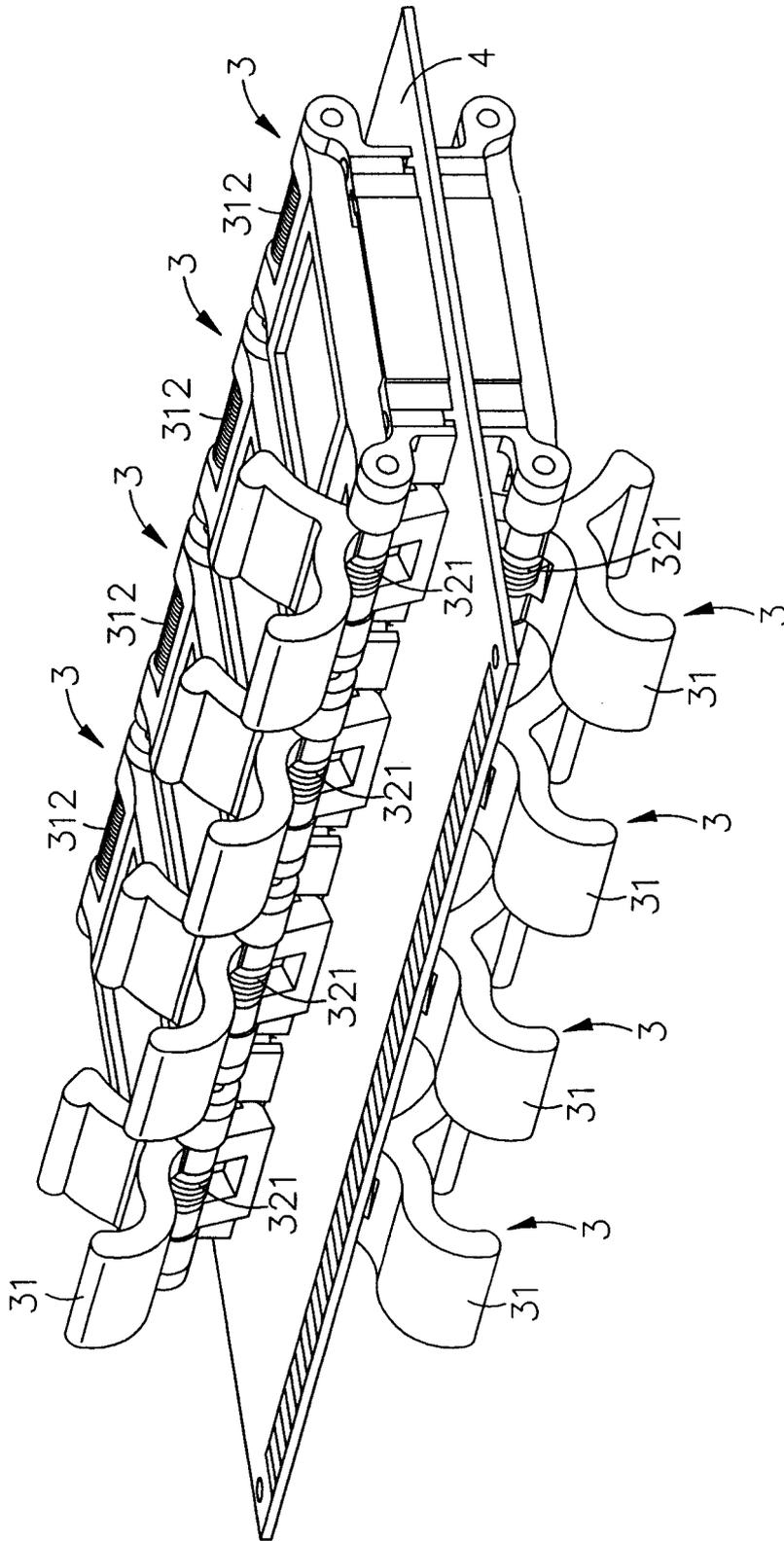


图 7

