

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02013/172205

発行日 平成28年1月12日 (2016. 1. 12)

(43) 国際公開日 平成25年11月21日 (2013. 11. 21)

(51) Int. Cl.	F I	テーマコード (参考)
<b>HO4N 5/347 (2011.01)</b>	HO4N 5/335 470	5C024
<b>HO4N 5/345 (2011.01)</b>	HO4N 5/335 450	5C065
<b>HO4N 9/07 (2006.01)</b>	HO4N 9/07 A	
<b>HO4N 5/374 (2011.01)</b>	HO4N 5/335 740	
<b>HO4N 101/00 (2006.01)</b>	HO4N 101:00	

審査請求 未請求 予備審査請求 未請求 (全 29 頁)

出願番号 特願2014-515570 (P2014-515570)	(71) 出願人 000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(21) 国際出願番号 PCT/JP2013/062720	
(22) 国際出願日 平成25年5月1日 (2013. 5. 1)	
(31) 優先権主張番号 特願2012-110323 (P2012-110323)	(74) 代理人 100121131 弁理士 西川 孝
(32) 優先日 平成24年5月14日 (2012. 5. 14)	(74) 代理人 100082131 弁理士 稲本 義雄
(33) 優先権主張国 日本国 (JP)	(72) 発明者 川口 俊次 東京都港区港南1丁目7番1号 ソニー株式会社内
	(72) 発明者 広田 功 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

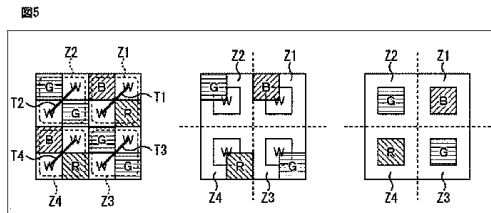
(54) 【発明の名称】 撮像装置および撮像方法、電子機器、並びにプログラム

(57) 【要約】

本技術は、間引き読み出しによる信号処理と類似した信号処理により加算読み出しと間引き読み出しとを組み合わせることでS/Nを向上させることができるようにする撮像装置および撮像方法、電子機器、並びにプログラムに関する。

図中左部のように、最初に領域Z1, Z2の最上行の副色であるG画素およびB画素が間引き読み出しされる。次に、領域Z1, Z2の市松状の主色であるW画素が図中の直線で結ばれた2画素間の画素信号が同一音タイミングで加算読み出しされる。さらに、領域Z3, Z4の市松状の主色であるW画素が図中の直線で結ばれた2画素間の画素信号が同一音タイミングで加算読み出しされる。また、領域Z3, Z4の下段の副色であるR画素およびG画素が読み出される。

そして、図中の中央部のように、領域Z1乃至Z4の主色と副色との相対関係から図中の右部のペイヤ配列が求められる。本技術は、撮像装置に適用することができる。



**【特許請求の範囲】****【請求項 1】**

2次元の行列上に配列された画素と、  
前記画素に対して輝度信号の所定の色成分の色フィルタと、  
前記画素に対して輝度信号の前記所定の色成分と異なる他の色成分の色フィルタと、  
前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部と  
を含む撮像装置。

**【請求項 2】**

前記信号処理部は、前記加算して出力した前記所定の色成分の色フィルタが設けられた画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成する  
請求項 1 に記載の撮像装置。

10

**【請求項 3】**

前記所定の色成分は、白色であり、前記その他の色成分は、赤色、緑色、および青色である  
請求項 1 に記載の撮像装置。

**【請求項 4】**

前記所定の色成分は、緑色であり、前記その他の色成分は、赤色、および青色である  
請求項 1 に記載の撮像装置。

20

**【請求項 5】**

前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第 1 の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力し、前記第 1 の期間と異なる第 2 の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力する  
請求項 1 に記載の撮像装置。

**【請求項 6】**

前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第 1 の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力し、前記第 1 の期間と異なる第 2 の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力することで、前記加算して出力する処理がない、間引きして読み出すだけの信号処理における場合と同様の順序で信号を出力する  
請求項 1 に記載の撮像装置。

30

**【請求項 7】**

前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第 1 の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを 2 倍にして間引きして出力し、前記第 1 の期間と異なる第 2 の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが 1 倍のものを加算して出力する  
請求項 1 に記載の撮像装置。

40

**【請求項 8】**

前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第 1 の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを 2 倍にして間引きして出力し、前記第 1 の期間と異なる第 2 の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と

50

異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが1倍のものを加算して出力することにより、前記画素の信号をAD (Analogue Digital) 変換する際のレンジを適切に変更するように画素信号を出力する請求項1に記載の撮像装置。

【請求項9】

前記信号処理部は、前記所定の色成分の色フィルタが設けられた画素の信号をFD (Floating Diffusion) 加算して出力する

請求項1に記載の撮像装置。

【請求項10】

前記信号処理部は、前記所定の色成分の色フィルタが設けられた画素の信号をソースフォロア加算して出力する

請求項1に記載の撮像装置。

【請求項11】

前記信号処理部は、前記加算して出力した前記所定の色成分の色フィルタが設けられた画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成することで、間引きして出力した画素の信号のSN比 (Signal to Noise ratio) を低減するようにする

請求項1に記載の撮像装置。

【請求項12】

2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタを含む撮像装置の撮像方法であって、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理をするステップを含む

撮像方法。

【請求項13】

2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色成分と異なる他の色成分の色フィルタを含む撮像装置を制御するコンピュータに、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理ステップを含む処理を実行させるためのプログラム。

【請求項14】

2次元の行列上に配列された画素と、

前記画素に対して輝度信号の所定の色成分の色フィルタと、

前記画素に対して輝度信号の前記所定の色成分と異なる他の色成分の色フィルタと、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部と

を含む電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、撮像装置および撮像方法、電子機器、並びにプログラムに関し、特に、信号対雑音比の低減を抑制しつつ、解像度の低下を小さくし、高速な処理で画素信号の感度を向上できるようにした撮像装置および撮像方法、電子機器、並びにプログラムに関する。

【背景技術】

【0002】

本発明は、デジタルスチルカメラ、デジタルビデオカメラ等の撮像装置、信号処理に関

10

20

30

40

50

する。

【0003】

多画素化が進むCMOS (Complementary Metal Oxide Semiconductor) イメージセンサなどの固体撮像装置において、高フレームレートでの読み出しを行う技術として、従来から加算読み出しあるいは間引き読み出しが利用されている。

【0004】

これらの中で、加算読み出し方式は、信号対雑音比(以下、SN比とも称する)を比較的高くすることができるという利点から良く利用されている。

【0005】

しかしながら、当然ではあるが、加算読み出し方式を利用すると、全受光画素を個別に読み出す方式と比べて解像度が低下する。

10

【0006】

一方、加算読み出し方式と比べて間引き読み出し方式により得られた画像データには折り返し歪みが多く発生するが、その分、超解像技術等による解像度向上効果は大きくなる。

【0007】

しかしながら、加算読み出し方式よりも間引き読み出し方式の利用時の方がSN比は低くなり、特に低照度時にはSN比の劣化が目立ちすぎることもある。

【0008】

そこで、必要に応じて間引き読み出し及び加算読み出し間の切り替えを行って、結果、解像度とSN比のバランスをとるといった提案がなされている(特許文献1参照)。

20

【0009】

また、これとは別のアプローチで、解像度を極力落とさずに、感度を上げることができる新規な色配列の色フィルタアレイを有する撮像装置も提案されている(特許文献2, 3参照)。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-097568号公報

【特許文献2】特許4626706号公報

30

【特許文献3】特開2006-033454号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、この特許文献2の技術における加算処理には、特許文献3で提案されている、カウンタを利用してAD(Analogue Digital)変換の際に画素加算を行う技術が利用されているため、AD変換の処理時間が加算を行わない場合の2倍近くかかる。結果として、特許文献2の技術を用いても、高フレームレートを実現する障害となっていた。

【0012】

本技術はこのような状況に鑑みてなされたものであり、特に、SN比の低減を抑制しつつ、解像度の低下を小さくし、高速な処理で画素信号の感度を向上させるものである。

40

【課題を解決するための手段】

【0013】

本技術の第1の側面の撮像装置は、2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタと、前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部とを含む。

【0014】

前記信号処理部には、前記加算して出力した前記所定の色成分の色フィルタが設けられ

50

た画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成させるようにすることができる。

【0015】

前記所定の色成分は、白色とすることができ、前記その他の色成分は、赤色、緑色、および青色とすることができ。

【0016】

前記所定の色成分は、緑色とすることができ、前記その他の色成分は、赤色、および青色とすることができ。

【0017】

前記信号処理部には、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力させ、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力させるようにすることができる。

10

【0018】

前記信号処理部には、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力させ、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力させるようにすることで、前記加算して出力する処理がない、間引きして読み出すだけの信号処理における場合と同様の順序で信号を出力させるようにすることができる。

20

【0019】

前記信号処理部には、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを2倍にして間引きして出力させ、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが1倍のものを加算して出力させるようにすることができる。

30

【0020】

前記信号処理部には、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを2倍にして間引きして出力させ、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが1倍のものを加算して出力させるようにことにより、前記画素の信号をAD (Analogue Digital) 変換する際のレンジを適切に変更するように画素信号を出力させる。

40

【0021】

前記信号処理部には、前記所定の色成分の色フィルタが設けられた画素の信号をFD (Floating Diffusion) 加算して出力させるようにすることができる。

【0022】

前記信号処理部には、前記所定の色成分の色フィルタが設けられた画素の信号をソースフォロア加算して出力させるようにすることができる。

【0023】

前記信号処理部には、前記加算して出力した前記所定の色成分の色フィルタが設けられた画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素

50

の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成させるようにすることで、間引きして出力した画素の信号の S N 比 (Signal to Noise ratio) を低減するようにすることができる。

【 0 0 2 4 】

本技術の第 1 の側面の撮像方法は、2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタを含む撮像装置の撮像方法であって、前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理をするステップを含む。

【 0 0 2 5 】

本技術の第 1 の側面のプログラムは、2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタを含む撮像装置を制御するコンピュータに、前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理ステップを含む処理を実行させる。

【 0 0 2 6 】

本技術の第 2 の側面の電子機器は、2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタと、前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部とを含む。

【 0 0 2 7 】

本技術の第 1 および第 2 の側面においては、2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタとを含む撮像装置または電子機器において、前記所定の色成分の色フィルタが設けられた画素の信号が加算されて出力され、前記他の色成分の色フィルタが設けられた画素の信号が間引きされて出力される。

【 0 0 2 8 】

本技術の撮像装置および電子機器は、独立した装置または機器であっても良いし、撮像処理を行うブロックであっても良い。

【 発明の効果 】

【 0 0 2 9 】

本技術の一側面によれば、S N 比の低減を抑制しつつ、解像度の低下を小さくし、高速な処理で画素信号の感度を向上させることが可能となる。

【 図面の簡単な説明 】

【 0 0 3 0 】

【 図 1 】 本技術を適用した撮像装置の一実施の形態の構成例を示すブロック図である。

【 図 2 】 図 1 の撮像部の構成例を説明する図である。

【 図 3 】 図 2 の単位画素の構成例を説明する図である。

【 図 4 】 共有画素構成を説明する図である。

【 図 5 】 共有画素構成を利用した画素信号の読み出し方法を説明する図である。

【 図 6 】 画素信号読出処理を説明するフローチャートである。

【 図 7 】 画素信号読出処理を説明する図である。

【 図 8 】 通常の画素信号読出処理を説明する図である。

【 図 9 】 副色のゲインを主色のゲインの 2 倍にする例を説明する図である。

【 図 1 0 】 主色を緑色にした場合の画素配列例を説明する図である。

【 図 1 1 】 図 1 0 の画素配列例における画素信号の読み出し方法を説明する図である。

【 図 1 2 】 いわゆる白市松状の画素配列例を説明する図である。

【 図 1 3 】 図 1 2 の画素配列例における画素信号の読み出し方法を説明する図である。

10

20

30

40

50

【図14】汎用のパーソナルコンピュータの構成例を説明する図である。

【発明を実施するための最良の形態】

【0031】

以下、発明を実施するための形態（以下、実施の形態という）について説明する。なお、説明は以下の順序で行う。

1. 第1の実施の形態（白色を主色とし、赤色、緑色、および青色を副色とする場合の画素配列を用いた一例）

2. 第1の変形例（緑色を主色とし、赤色、および青色を副色とする場合の一例）

3. 第2の変形例（白色を主色とし、赤色、緑色、および青色を副色とする場合であって、緑色の画素を水平垂直方向に1画素毎に配列する画素配列を用いたときの一例）

10

【0032】

<第1の実施の形態>

[撮像装置の実施の形態の構成例]

図1は、本技術を適用した撮像装置の第1の実施の形態の構成例を示している。図1の撮像装置は、画像を撮像し、デジタル信号からなる画像信号として出力し、リムーバブルメディア等に記録する。

【0033】

図1の撮像装置13は、可視光からなるカラー画像を撮像して画像信号として出力する撮像部21、並びに撮像部21からの画像信号に信号処理を施してリムーバブルメディア101に記録すると共に、撮像部21の動作を制御する信号処理部22より構成される。

20

【0034】

より具体的には、撮像部21は、いわゆるCMOS（Complementary Metal Oxide Semiconductor）イメージセンサであり、撮像レンズ31、光学ローパスフィルタ32、赤外光カットフィルタ33、色フィルタ群34、画素アレイ部35、カラム処理部36、撮像信号処理部37、および駆動制御部38を備えている。

【0035】

撮像レンズ31は、太陽光や蛍光灯などの光源11の下にある被写体12の像を担持する光Lを撮像装置13側に導光して結像させる画像情報を取り込むための光学系を構成する。光学ローパスフィルタ32は、撮像レンズ31からの入射光を画素単位で平滑化し、赤外光カットフィルタ33に向けて出射させる。赤外光カットフィルタ33は、光学ローパスフィルタ32からの入射光のうち、赤外光の成分を遮断して色フィルタ群34に向けて出射させる。

30

【0036】

色フィルタ群34は、2次元配列された、RGB（Red Green Blue：赤色、緑色、青色）、または、RGBに加えて白色（W：White）を含む各色の色フィルタ群であり、各種の色が付加するように光を透過させて、画素アレイ部35に出射させる。尚、白色については、ここでは、透明のフィルタを、白色用の色フィルタとして設けているものとするが、当然のことながら、フィルタそのものを設けないことにより、白色用のフィルタが機能しているものとした構成とするようにしてもよい。

【0037】

40

画素アレイ部35は、入射する可視光をその光量に応じた電荷量に光電変換する光電変換素子を含む、図3、図4を参照して後述する単位画素（以下、単に画素とも称する）151が行列状に2次元配置されている。画素アレイ部35は、図2で示されるように、行列表の画素配列に対して行ごとに画素駆動線121が図の左右方向（画素行の画素配列方向/水平方向）に沿って配線され、列ごとに垂直信号線122が図の上下方向（画素列の画素配列方向/垂直方向）に沿って形成されている。尚、図2では、画素駆動線121については、1本として示されているが、1本に限られるものではない。画素アレイ部35は、光電変換素子により電荷として蓄積された画素信号をカラム処理部36に出力する。尚、単位画素の具体的な構成については図3、図4を参照して詳細を後述する。

【0038】

50

撮像信号処理部 37 は、図 4 を参照して後述するように、4 画素の画素群を共有画素構成として機能させて、間引き読み出し、および、加算読み出しを組み合わせる画素信号を読み出させる。撮像信号処理部 37 は、このように読み出した画素信号に基づいて、低解像度化させながら、間引き読み出しされた画素の画素信号を再現し、S/N 比を向上させて信号処理部 22 に出力する。

【0039】

駆動制御部 38 は、画素アレイ部 35 の動作を制御している。より詳細には、駆動制御部 38 は、図 2 で示されるように、システム制御部 131、垂直駆動部 132、および水平駆動部 133 を備えている。

【0040】

垂直駆動部 132 は、シフトレジスタやアドレスデコーダなどによって構成されている。ここでは、具体的な構成については図示を省略するが、垂直駆動部 132 は、読出し走査系と掃出し走査系とを有する構成となっている。読出し走査系は、信号を読み出す単位画素について行単位で順に選択走査を行う。一方、掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対し、その読出し走査よりもシャッタスピードの時間分だけ先行して当該読出し行の単位画素の光電変換素子から不要な電荷を掃き出す（リセットする）掃出し走査を行う。この掃出し走査系による不要電荷の掃き出し（リセット）により、いわゆる電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換素子の光電荷を捨てて、新たに露光を開始する（光電荷の蓄積を開始する）動作のことを言う。

【0041】

読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作または電子シャッタ動作以降に入射した光量に対応するものである。そして、直前の読出し動作による読出しタイミングまたは電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミングまでの期間が、単位画素における光電荷の蓄積時間（露光時間）となる。

【0042】

垂直駆動部 132 によって選択走査された画素行の各単位画素から出力される信号は、垂直信号線 122 の各々を通してカラム処理部 36 に供給される。カラム処理部 36 は、画素アレイ部 35 の画素列ごとに、選択行の各画素から出力されるアナログの画素信号に対してあらかじめ定められた信号処理を行う。カラム処理部 36 は、CDS(Correlated Double Sampling; 相関二重サンプリング)処理により、選択行の各画素から出力されるリセットレベルと信号レベルとを取り込み、これらのレベル差を取ることによって 1 行分の画素信号を得るとともに、画素の固定パターンノイズを除去する。カラム処理部 36 は、必要に応じて、アナログの画素信号をデジタル信号に変換する AD (Analogue to Digital) 変換機能を持たせる場合もある。尚、以降において、図 1 のカラム処理部 36 は、AD 変換機能を持たせているものとする。

【0043】

水平駆動部 133 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部 36 の画素列に対応した回路部分を順番に選択走査する。この水平駆動部 133 による選択走査により、カラム処理部 36 で画素列ごとに信号処理された画素信号が順番に出力される。

【0044】

撮像信号処理部 37 は、画素アレイ部 35 の各画素から出力される、色フィルタ群 34 の色配列、例えば、ベイヤ配列に対応した信号処理を行う。撮像信号処理部 37 での具体的な信号処理については、図 5 を参照して詳細を後述する。

【0045】

また、ここで、ベイヤ配列とは、高解像度が必要な輝度信号の主成分となる色、すなわち、主色を市松状に配置し、残りの部分に比較的解像度が要求されない色成分となる 2 種類、または 3 種類の色、すなわち、副色を配列した色配列を言う。ベイヤ配列の基本形と

10

20

30

40

50



しては、輝度信号に寄与する割合の大きい緑色の画素（G画素）を主色として市松状に配置し、残りの部分に副色である赤色の画素（R画素）、および青色の画素（B画素）を市松状に配列した色配列のカラーコーディングが挙げられる。また、その他にも、例えば、主成分となる主色を白色として市松状に配置し、残りの部分に赤色の画素（R画素）、緑色の画素（G画素）、および青色の画素（B画素）を市松状に配列した色配列のカラーコーディングも挙げられる。

【0046】

システム制御部131は、外部から与えられるクロック信号や、動作モードを指令するデータなどを受け取り、また、CMOSイメージセンサからなる撮像部21の内部情報などのデータを出力する。システム制御部131は、さらに、各種のタイミング信号を生成するタイミングジェネレータを備えており、タイミングジェネレータで生成された各種のタイミング信号に基づいて垂直駆動部132、水平駆動部133、カラム処理部36、および撮像信号処理部37の駆動を制御する。

10

【0047】

信号処理部22は、画像信号処理部51と、撮像装置13の全体の動作を制御する主制御部として機能する制御部52とを備えている。画像信号処理部51は、信号分離部71、色信号処理部72、輝度信号処理部73、およびエンコーダ部74を備えている。

【0048】

信号処理部71は、色フィルタ群34として原色フィルタ以外のものが使用されているときにカラム処理部36のAD変換回路から供給されるデジタル撮像信号をR画素信号（赤色の画素信号）、G画素信号（緑色の画素信号）、B画素信号（青色の画素信号）の原色信号に分離する原色分離機能を備えている。色信号処理部72は、信号分離部71によって分離された原色信号であるR、G、B画素信号に基づいて色信号に関する信号処理を実行する。輝度信号処理部73は、信号分離部71によって分離された原色信号であるR、G、B画素信号に基づいて輝度信号Yに関する信号処理を実行する。エンコーダ部74は、輝度信号/色信号に基づいて画像信号を生成する。

20

【0049】

制御部52は、撮像装置13の動作の全体を制御するものである。より詳細には、制御部52は、バス91に接続された、コンピュータが行なう演算と制御の機能を超小型の集積回路に集約させたCPU（Central Processing Unit）を代表例とする電子計算機の中核をなすマイクロプロセッサ（microprocessor）92、ROM（Read Only Memory）93、RAM（Random Access Memory）94、通信I/F（Interface）95、および読出部96を備えている。

30

【0050】

マイクロプロセッサ92は、不揮発性の記憶部であるROM93に記録されているプログラムやデータを適宜読みだすとともに、揮発性の記憶部であるRAM94に展開して、各種の制御パルスのオン/オフタイミングを設定するプログラムや、露光を制御するためのプログラムを実行し、制御部52の動作の全体を制御している。

【0051】

ここで、マイクロプロセッサ92における、露光条件を制御する露光条件制御部として機能するときの露光制御用のプログラムは、輝度信号処理部73からの輝度系信号に基づく測光データの計算（たとえば所定サイズおよび所定位置の測光エリアの平均値の計算）と、その計算結果に基づく輝度レベル判定（中間レベルよりも高いか低いかなど）などためのものを含む。

40

【0052】

なお、上記において“揮発性の記憶部”とは、装置の電源がオフにされた場合、記憶内容を消滅してしまう形態の記憶部を意味する。一方、“不揮発性の記憶部”とは、装置のメイン電源がオフされた場合でも、記憶内容を保持し続ける形態の記憶部を意味する。記憶部は、記憶内容を保持し続けることができるものであればよく、半導体製のメモリ素子自体が不揮発性を有するものに限らず、バックアップ電源を備えることで、揮発性のメモ

50

リ素子を“不揮発性”を呈するように構成するものであってもよい。

【0053】

ドライブ23に装着されたリムーバブルメディア101は、たとえば、マイクロプロセッサ92にソフトウェア処理をさせるためのプログラムデータや、輝度信号処理部73からの輝度系信号に基づく測光データの収束範囲や露光制御処理（電子シャッタ制御を含む）のための各種の制御パルスのオン/オフタイミングなど、様々な設定値などのデータを登録するなどのために利用される。

【0054】

読出部96は、ドライブ23に装着されたリムーバブルメディア101から読み出したデータをRAM93に格納（インストール）する。通信I/F95は、インターネットなどの通信網との間の通信データの受け渡しを仲介する。

【0055】

なお、このような撮像装置13は、駆動制御部38およびカラム処理部36を、画素アレイ部35と別体にしてモジュール状のもので示しているが、これらが画素アレイ部35と同一の半導体基板上に一体的に形成されたワンチップものを利用してよいのは言うまでもない。

【0056】

また、図1、図2では、画素アレイ部35、駆動制御部38、カラム処理部36、および信号処理部22の他に、撮影レンズ31、光学ローパスフィルタ32、または赤外光カットフィルタ33などの光学系をも含む状態で、撮像装置13を示しており、この態様は、これらを纏めてパッケージングされた撮像機能を有するモジュール状の形態とする場合に好適である。

【0057】

ここで、固体撮像装置におけるモジュールとの関係においては、図示のように、画素アレイ部35と、AD変換機能や差分（CDS）処理機能を具備したカラム処理部36などの画素アレイ部35側と密接に関連した信号処理部（カラム処理部36の後段の信号処理部22は除く）が纏めてパッケージングされた状態で撮像機能を有するモジュール状の形態で固体撮像装置を提供するようにし、そのモジュール状の形態で提供された固体撮像装置の後段に、残りの信号処理部である信号処理部22を設けて撮像装置13の全体を構成するようにしてもよい。

【0058】

または、図示を割愛するが、画素アレイ部35と撮影レンズ31などの光学系とが纏めてパッケージングされた状態で撮像機能を有するモジュール状の形態で固体撮像装置を提供するようにし、そのモジュール状の形態で提供された固体撮像装置に加えて、信号処理部22をもモジュール内に設けて、撮像装置13の全体を構成するようにしてもよい。

【0059】

さらに、固体撮像装置におけるモジュールの形態として、信号処理部22に相当する構成を含めてもよく、この場合には、事実上、固体撮像装置と撮像装置13とが同一のものと見なすこともできる。

【0060】

このような撮像装置13は、「撮像」を行なうための、たとえば、カメラや撮像機能を有する携帯機器として提供される。なお、「撮像」は、通常のカメラ撮影時の像の撮り込みだけでなく、広義の意味として、指紋検出なども含むものである。

【0061】

このような構成の撮像装置13においては、前述の固体撮像装置の全ての機能を包含して構成されており、前述の固体撮像装置の基本的な構成および動作と同様とすることができる。

【0062】

[単位画素の構成例]

次に、図3を参照して、単位画素を構成する回路構成について説明する。

10

20

30

40

50

## 【 0 0 6 3 】

図 3 の単位画素 1 5 1 は、光電変換素子であるフォトダイオード 1 6 1、並びに、転送トランジスタ 1 6 2、リセットトランジスタ 1 6 3、増幅トランジスタ 1 6 4 および選択トランジスタ 1 6 5 の 4 つのトランジスタを備えている。

## 【 0 0 6 4 】

ここでは、4 つの転送トランジスタ 1 6 2、リセットトランジスタ 1 6 3、増幅トランジスタ 1 6 4 および選択トランジスタ 1 6 5 として、Nチャネルの MOS トランジスタを用いた例について説明するが、トランジスタの構成は、その他の構成でもよい。すなわち、ここで例示した転送トランジスタ 1 6 2、リセットトランジスタ 1 6 3、増幅トランジスタ 1 6 4 および選択トランジスタ 1 6 5 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

10

## 【 0 0 6 5 】

この単位画素 1 5 1 に対して、画素駆動線 1 2 1 として、例えば、転送線 1 8 1、リセット線 1 8 2 および選択線 1 8 3 の 3 本の駆動配線が同一画素行の各画素について共通に設けられている。これら転送線 1 8 1、リセット線 1 8 2 および選択線 1 8 3 の各一端は、垂直駆動部 1 3 2 の各画素行に対応した出力端に、画素行単位で接続されている。

## 【 0 0 6 6 】

フォトダイオード 1 6 1 は、アノード電極が負側電源（例えば、グランド）に接続されており、受光した光をその光量に応じた電荷量の光電荷（ここでは、光電子）に光電変換する。フォトダイオード 1 6 1 のカソード電極は、転送トランジスタ 1 6 2 を介して増幅トランジスタ 1 6 4 のゲート電極と電気的に接続されている。増幅トランジスタ 1 6 4 のゲート電極と電気的に繋がったノードを F D（フローティングディフュージョン）部 1 6 6 と称する。

20

## 【 0 0 6 7 】

転送トランジスタ 1 6 2 は、フォトダイオード 1 6 1 のカソード電極と F D 部 1 6 6 との間に接続されている。転送トランジスタ 1 6 2 のゲート電極には、高レベル（例えば、画素電源 S V D レベル）がアクティブ（以下、「H i g h アクティブ」と記述する）の転送パルス T R G が転送線 1 8 1 を介して与えられる。転送パルス T R G が与えられることで、転送トランジスタ 1 6 2 はオン状態となってフォトダイオード 1 6 1 で光電変換された光電荷を F D 部 1 6 6 に転送する。

30

## 【 0 0 6 8 】

リセットトランジスタ 1 6 3 は、ドレイン電極が画素電源 S V D に、ソース電極が F D 部 1 6 6 にそれぞれ接続されている。リセットトランジスタ 1 6 3 のゲート電極には、フォトダイオード 1 6 1 から F D 部 1 6 6 への信号電荷の転送に先立って、H i g h アクティブのリセットパルス R S T がリセット線 1 8 2 を介して与えられる。リセットパルス R S T が与えられることで、リセットトランジスタ 1 6 3 はオン状態となり、F D 部 1 6 6 の電荷を画素電源 S V D に捨てることによって当該 F D 部 1 6 6 をリセットする。

## 【 0 0 6 9 】

増幅トランジスタ 1 6 4 は、ゲート電極が F D 部 1 6 6 に、ドレイン電極が画素電源 S V D にそれぞれ接続されている。そして、増幅トランジスタ 1 6 4 は、リセットトランジスタ 1 6 3 によってリセットした後の F D 部 1 6 6 の電位をリセット信号（リセットレベル）V r e s e t として出力する。増幅トランジスタ 1 6 4 はさらに、転送トランジスタ 1 6 2 によって信号電荷を転送した後の F D 部 1 6 6 の電位を光蓄積信号（信号レベル）V s i g として出力する。

40

## 【 0 0 7 0 】

選択トランジスタ 1 6 5 は、例えば、ドレイン電極が増幅トランジスタ 1 6 4 のソース電極に、ソース電極が垂直信号線 1 2 2 にそれぞれ接続されている。選択トランジスタ 1 6 5 のゲート電極には、H i g h アクティブの選択パルス S E L が選択線 1 8 3 を介して与えられる。選択パルス S E L が与えられることで、選択トランジスタ 1 6 5 はオン状態となって単位画素 1 5 1 が選択状態とされ、増幅トランジスタ 1 6 4 から出力される信号

50

が垂直信号線 1 2 2 に中継される。

【 0 0 7 1 】

なお、選択トランジスタ 1 6 5 については、画素電源 S V D と増幅トランジスタ 1 6 4 のドレインとの間に接続した回路構成を採ることも可能である。

【 0 0 7 2 】

また、単位画素 1 5 1 としては、上記構成の 4 つのトランジスタからなる画素構成のものに限られるものではない。例えば、増幅トランジスタ 1 6 4 と選択トランジスタ 1 6 5 とを兼用した 3 つのトランジスタからなる画素構成のものなどであっても良く、その画素回路の構成は問わない。

【 0 0 7 3 】

[ 共有画素構成 ]

ところで、一般的に、動画撮像のときにはフレームレートを上げるために、隣接する複数の画素の信号を加算して読み出す画素加算が行われる。この画素加算は、画素内、信号線上、カラム処理部 3 6、および後段の信号処理部 2 2 で行うことができる。そこで、次に、図 4 を参照して、一例として、上下左右に隣接する 4 画素の信号を画素内で加算する共有画素構成について説明する。

【 0 0 7 4 】

図 4 は、画素内で隣接する 4 画素の画素値を画素加算により読み出す場合の回路構成、すなわち、共有画素構成の一例を示している。尚、図 4 において、図 3 と同一の機能を備えた構成については同一の名称、および同一の符号を付しており、その説明は適宜省略するものとする。ここで 4 画素の画素配列は、例えば、図 4 の右下部における画素 P 1 乃至 P 4 である。

【 0 0 7 5 】

すなわち、図 4 において、上下左右に隣接する 4 画素のフォトダイオード 1 6 1 を、フォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 と称するものとする。これらフォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 に対して、4 個の転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 がそれぞれ設けられている。また、リセットトランジスタ 1 6 3、増幅トランジスタ 1 6 4 および選択トランジスタ 1 6 5 は、4 個のフォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 および転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 に対して共有するように 1 個ずつ設けられている。

【 0 0 7 6 】

すなわち、転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 は、各一方の電極がフォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 の各カソード電極に接続され、各他方の電極が増幅トランジスタ 1 6 4 のゲート電極に共通に接続されている。この増幅トランジスタ 1 6 4 のゲート電極には、フォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 に対して共通の F D 部 1 6 6 が電氣的に接続されている。リセットトランジスタ 1 6 3 は、ドレイン電極が画素電源 S V D に、ソース電極が F D 部 1 6 6 にそれぞれ接続されている。これらが、図 4 の右下部で示される画素 P 1 乃至 P 4 に対応する 4 画素の共有画素構成となる。尚、画素 P 1 乃至 P 4 が、それぞれフォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 および転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 に対応する。

【 0 0 7 7 】

図 4 で示される隣接した 4 画素の共有画素構成において、4 個の転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 に対して同じタイミングで転送パルス T R G [ 1 ] 乃至 T R G [ 4 ] が与えられることで、隣接する 4 画素間での画素加算が実現される。

【 0 0 7 8 】

すなわち、フォトダイオード 1 6 1 - 1 乃至 1 6 1 - 4 から転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 によって F D 部 1 6 6 に転送された信号電荷は、F D 部 1 6 6 において加算されることになる。

【 0 0 7 9 】

一方、転送トランジスタ 1 6 2 - 1 乃至 1 6 2 - 4 に対して異なるタイミングで転送パ

10

20

30

40

50

ルスTRG[1]乃至TRG[4]が与えられることで、画素単位での信号出力も実現できる。すなわち、動画撮像時には画素加算を行うことによってフレームレートの向上を図ることができるに対して、静止画撮像時には全画素の信号を独立して読み出すことで、解像度の向上を図ることができる。

【0080】

[4画素の共有画素構成による信号の読み出し]

次に、図5を参照して、図4を参照して説明した4画素の共有画素構成を利用した画素信号の読み出し手順について説明する。

【0081】

尚、図5においては、色フィルタ群34のうち、白色、赤色、緑色、および青色からなる4色の色フィルタを使用するものとし、図中においては、それぞれW, R, G, Bと表記するものとする。また、以降においては、白色、赤色、緑色、および青色のそれぞれの色フィルタが付された画素をW画素、R画素、G画素、およびB画素とも称するものとする。さらに、以降の図面の記載においては、特に断りのない限り、W画素は、背景が白色であり、R画素は、背景が右下がり斜線であり、G画素は、背景が横縞状であり、B画素は、背景が右上がり斜線であるものとする。このとき、各色の配色は、図5の左部における縦4画素×横4画素の合計16画素で示されるように、W画素が市松状に配置され、左上から右下に向けて対角線状にG画素が配置される。

10

【0082】

また、最上段の右から2番目の画素および最左列の下から2段目の画素はB画素が配置される。さらに、最右列の上から2段目の画素および最下段の左から2番目の画素には、R画素が配置される。このとき、16画素の右上部の領域Z1の4画素が共有画素構成となっており、その他の領域Z2乃至Z4についてもそれぞれが共有画素構成となっている。従って、図4における画素P1乃至P4に対応して、領域Z1においては、W画素、B画素、R画素、およびW画素が配置されている。同様に、画素P1乃至P4に対応して、領域Z2においては、W画素、G画素、G画素、およびW画素が配置されており、領域Z3においては、W画素、G画素、G画素、およびW画素が配置されており、領域Z4においては、W画素、B画素、R画素、およびW画素が配置されている。

20

【0083】

このとき、第1の処理として、縦4画素×横4画素の計16画素において、最上段のB画素、およびG画素が、画素加算無しの間引き読み出しされる。この最上段のB画素、およびG画素については、図4に示す画素構成において、領域Z1, Z2それぞれのB画素、およびG画素の転送トランジスタ162-2に対して同時に転送パルスTRG[2]が与えられることで、それぞれの画素の信号が読み出される。

30

【0084】

次に、第2の処理として、W画素について、左右斜め方向に位置する2つの画素間で加算を行うことによって領域Z1乃至Z4のそれぞれにおける重心位置におけるW画素の信号として読み出される。具体的には、W画素については、図5の左部で示されるように、それぞれ直線T1乃至T4のそれぞれで結ばれている画素間で画素加算されて読み出される。

40

【0085】

このW画素の加算については、図4に示す画素構成において、加算を行う2つの画素の転送トランジスタ162-1, 162-4に対して同時に転送パルスTRG[1], TRG[4]それぞれが与えられることで、FD部166において2画素分が画素加算される。以降において、このような画素加算をFD加算と称するものとする。

【0086】

さらに、第3の処理として、縦4画素×横4画素の計16画素において、最下段のR画素およびG画素が、画素加算無しの間引き読み出しされる。この最下段のR画素、およびG画素については、図4に示す画素構成において、領域Z3, Z4それぞれのR画素、およびG画素の転送トランジスタ162-3に対して同時に転送パルスTRG[3]が与え

50

られることで、それぞれの画素の信号が読み出される。

【 0 0 8 7 】

すなわち、ここまでの処理により、領域 Z 1 の R 画素、領域 Z 2 の下段の G 画素、領域 Z 3 の下段の G 画素、および領域 Z 4 の R 画素のそれぞれの信号については読み出されていない。すなわち、領域 Z 1 乃至 Z 4 のそれぞれの 4 画素の共有画素構成においては、それぞれ 1 画素分の画素信号が未使用とされる。したがって、W 画素を画素加算して読み出した場合に比べて、R 画素、B 画素、および G 画素の感度は低くなるために S N 比が低減した状態となる。

【 0 0 8 8 】

次に、第 4 の処理として、図 5 の中央部で示されるように、領域 Z 1 乃至 Z 4 のそれぞれについて、その重心位置の画素信号として読み出された W 画素と、R 画素、B 画素、および G 画素のそれぞれの画素位置および画素値からその相関が求められ、求められた相関に応じた領域 Z 1 乃至 Z 4 のそれぞれの重心位置の画素信号がフィッティングされて、図 5 の右部で示されるような、R G B からなるベイヤ配列の 4 画素の信号が生成される。

【 0 0 8 9 】

このように画素加算処理を用いることで、W 画素が市松状に配置された色配列に対応した信号を、R G B ベイヤ配列に対応した信号に変換して出力することが可能となる。

【 0 0 9 0 】

[ 画素信号読出処理 ]

次に、図 6 のフローチャートを参照して、画素信号読出処理について説明する。尚、この処理は、図 5 の左部で示される縦 4 画素 × 横 4 画素の合計 1 6 画素からなる画素配列である場合の画素信号の読出処理を説明するものである。従って、図 2 の画素アレイ部 3 5 における他の画素についても、縦 4 画素 × 横 4 画素の合計 1 6 画素単位で同様に処理されることを前提として説明する。

【 0 0 9 1 】

また、以降においては、図 5 の左部で示される画素配列において市松状に配置されている白色を主色とも称するものとし、それ以外の赤色、緑色、および青色については副色とも称するものとする。さらに、図 5 の領域 Z 1 , Z 2 は、縦 4 画素 × 横 4 画素の合計 1 6 画素の領域における上段と称するものとし、同様に、領域 Z 3 , Z 4 については、下段と称するものとする。また、領域 Z 1 乃至 Z 4 のそれぞれについて、対応する図 4 の右下部で示される画素 P 1 , P 2 を領域 Z 1 乃至 Z 4 のそれぞれにおける上行と称するものとし、画素 P 3 , P 4 を下行と称するものとする。

【 0 0 9 2 】

ステップ S 1 1 において、駆動制御部 3 8 の垂直駆動部 1 3 2 は、画素駆動線 1 2 1 のうち、転送線 1 8 1 を介して、図 7 の最左部で示されるように、上段に対応する領域 Z 1 , Z 2 の転送パルス T R G [ 2 ] を発生することにより、上行における副色の画素信号を読出させる。すなわち、図 7 の最左部においては、各画素の配列は、図 5 の左部で示される 1 6 画素と同様である。また、各画素上に丸印で示されるのは、4 画素の共有画素配列における各画素 P 1 乃至 P 4 のそれぞれの転送線 1 8 1 に供給される転送パルス T R G [ 1 ] 乃至 T R G [ 4 ] が供給される画素を示している。

【 0 0 9 3 】

すなわち、図 7 においては、転送パルス T R G [ 1 ] は、図 5 の左部で示される領域 Z 1 乃至 Z 4 のそれぞれにおける画素 P 1 の画素信号を転送するときに供給されるものであることが示されている。従って、図 7 の最左部においては、転送パルス T R G [ 1 ] により図 5 における領域 Z 1 乃至 Z 4 のそれぞれに対応する W 画素の画素信号が読み出される。同様に、転送パルス T R G [ 2 ] は、領域 Z 1 乃至 Z 4 の画素 P 2 に対応する B 画素、G 画素、G 画素、B 画素がそれぞれ読み出される。また、転送パルス T R G [ 3 ] は、領域 Z 1 乃至 Z 4 の画素 P 3 に対応する R 画素、G 画素、G 画素、R 画素がそれぞれ読み出される。さらに、転送パルス T R G [ 4 ] は、領域 Z 1 乃至 Z 4 の画素 P 4 に対応する W 画素がそれぞれ読み出される。また、C M は、それぞれの共有画素構成における増幅トラ

10

20

30

40

50

ンジスタ 164 を示しており、CN は、垂直信号線 122 を示している。

【0094】

従って、ステップ S11 においては、上段である領域 Z1, Z2 の上行に対する、転送パルス TRG [2] が発生されることにより、図 4 における画素 P2 に対応する、副色である G 画素、および B 画素が読み出される。さらに、読み出された副色である G 画素、および B 画素は、垂直信号線 122 を介してカラム処理部 36 に供給され、順次、撮像信号処理部 37 に供給される。尚、図 7 においては、太線で囲まれた画素の画素信号が読み出されることが示されている。

【0095】

ステップ S12 において、駆動制御部 38 の垂直駆動部 132 は、画素駆動線 121 のうち、転送線 181 を介して、図 7 の左から 2 番目で示されるように、上段に対応する領域 Z1, Z2 の転送パルス TRG [1], TRG [4] を発生することにより、画素 P1, P4 に対応し、主色である 2 画素の W 画素の画素信号を加算読出させる。すなわち、この場合、2 画素の画素信号が同時に読み出されることにより FD 加算されて、撮像信号処理部 37 に転送される。

10

【0096】

ステップ S13 において、駆動制御部 38 の垂直駆動部 132 は、画素駆動線 121 のうち、転送線 181 を介して、図 7 の右から 2 番目で示されるように、下段に対応する領域 Z3, Z4 の転送パルス TRG [1], TRG [4] を発生する。これにより、画素 P1, P4 に対応する、主色である 2 画素の W 画素の画素信号を加算読出させる。すなわち、この場合、2 画素の画素信号が同時に読み出されることにより FD 加算されて、撮像信号処理部 37 に転送される。

20

【0097】

ステップ S14 において、駆動制御部 38 の垂直駆動部 132 は、画素駆動線 121 のうち、転送線 181 を介して、図 7 の最右部で示されるように、下段に対応する領域 Z3, Z4 の転送パルス TRG [3] を発生することにより、下行における副色の画素信号である R 画素および G 画素の画素信号が読み出されて、撮像信号処理部 37 に転送される。

【0098】

ステップ S15 において、撮像信号処理部 37 は、図 5 の中央部で示されるように、領域 Z1 乃至 Z4 毎に、主色として求められた W 画素と、それぞれの領域で求められた副色との相関を求めて、図 5 の右部で示されるように各領域の色をフィッティングさせる。すなわち、図 5 の右部で示されるように、W 画素の成分を他の全ての色の画素に展開するに当たって、撮像信号処理部 37 は、方向性相関を利用して、領域毎の画素信号を算出する。尚、この方向性相関を利用した画素信号を算出する技術としては、例えば、特許第 4683121 号公報で開示されている、特定の画素に対応する複数の色信号を得て、特定の画素に対応する位置での垂直方向および / または水平方向の相関値を得る技術が挙げられる。

30

【0099】

すなわち、図 5 の中央部、および右部で示されるように、撮像信号処理部 37 は、W 画素および G 画素との相関から W 画素を G 画素に置換する。図 5 の左部で示す色の画素配列から明らかのように、W 画素と G 画素とは隣接している。ある領域で W 画素と G 画素との相関をみると、どちらも輝度信号の主成分となる色であるためにかなり強い相関をもっており、相関値 (相関係数) が 1 に近い。そこで、撮像信号処理部 37 は、この色相関を用いて解像度の方向性を判断し、W 画素の出力レベルを G 画素相当のレベルに変換することで、W 画素を G 画素に置き換える。

40

【0100】

また、W 画素および R 画素、並びに W 画素および B 画素の相関から、図 5 の右部で示されるベイヤ配列用の R 画素、および B 画素を生成する。すなわち、W 画素は、R 画素、G 画素、および B 画素の各色成分を含んでいるため、W 画素および R 画素、並びに W 画素および B 画素の各画素との相関をとることができる。この信号処理には、4 色の色配列にお

50

いてG画素に代替される輝度信号を全画素に補間する技術としては、例えば、特開2005-160044号公報で開示された技術を用いることができる。

【0101】

ステップS16において、撮像信号処理部37は、以上のように求められたR画素、G画素、およびB画素からなるベイア配列を完成させ、画素信号として信号処理部22に出力する。

【0102】

以上の処理により、共有画素構成をなす4画素からなる領域が水平方向に2領域配列された領域から、画素加算なしの間引き読み出しと、画素加算ありの加算読み出しとにより、間引き読み出しのみを行う場合とほぼ同一の読出手順で、SN比を向上させることが可能となる。すなわち、通常の間引き読出のみを行う処理においては、図8で示されるように、図6のフローチャートにおけるステップS11、S14の処理に対応する最左部および最右部については、図7における場合と同様の処理となる。

10

【0103】

しかしながら、図6のフローチャートにおけるステップS12、S13の処理に対応する図8の左から2番目、および3番目で示されるように、領域Z1乃至Z4の各領域からはそれぞれ画素P1に対応する画素信号だけが間引き読み出しされるのみであり、画素P4の信号は間引かれて読み出されることがなかった。これに対して、上述した処理により、同一のタイミングで、領域Z1乃至Z4の各領域からはそれぞれ主色であるW画素の画素P1、P4がFD加算により画素加算された状態で読み出される。さらに、FD加算により画素加算された主色の画素信号と、領域Z1乃至Z4のそれぞれにおける副色であるR画素、G画素、およびB画素の信号との相関から、領域Z1乃至Z4に対応してベイア配列の画素信号が求められることにより、間引き読み出しを行う場合とほぼ同一の読出手順で、SN比を向上させることが可能となる。

20

【0104】

尚、主色であるW画素については、図9の左部で示されるように、FD加算により2画素分の画素信号が読み出されるのに対して、副色である、例えば、G画素については、図9の右部で示されるように1画素分の画素信号が読み出されるのみである。このため、主色の画素信号は、副色の画素信号に対して、2倍の信号レベルとなっているが、副色の画素信号を2倍にすることで、相互の信号レベルを対等にするので、相互の相関をより高い精度で求めることが可能となるので、さらに、SN比を向上させることが可能となる。

30

【0105】

<第1の変形例>

[緑色を主色とし、赤色、および青色を副色とする場合の一例]

以上においては、色フィルタ群34の構成により、W画素、R画素、G画素、およびB画素の4画素からなる画素配列である場合の例について説明してきたが、色フィルタ群34の構成により、R画素、G画素、およびB画素の3画素からなる画素配列の場合でも同様の効果を得ることができる。

【0106】

図10、図11は、主色であるG画素、並びに副色であるR画素、およびB画素の3色の画素からなる画素配列である場合の画素信号の読み出し手順を説明する図である。

40

【0107】

すなわち、この例においては、図10の左部で示されるように、主色となるG画素が市松状に配置され、領域Z1乃至Z4の画素P1、P4に配置される。そして、領域Z1乃至Z4の画素P2にR画素が配置され、画素P3にB画素が配置されている。

【0108】

そして、図6のフローチャートにおけるステップS11の処理により、図11の最左部で示されるように、領域Z1、Z2の画素P2におけるR画素が間引き読み出しされる。また、ステップS12の処理により、図11の左から2番目で示されるように、領域Z1、Z2のそれぞれの画素P1、P4のG画素がFD加算された状態で読み出される。さら

50



に、ステップS 1 3の処理により、図1 1の右から2番目で示されるように、領域Z 3，Z 4のそれぞれの画素P 1，P 4のG画素がFD加算された状態で読み出される。そして、ステップS 1 4の処理により、図1 1の最右部で示されるように、領域Z 3，Z 4のそれぞれの画素P 3のB画素が間引き読み出しされる。

【0 1 0 9】

そして、ステップS 1 5の処理により、図1 0の中央部で示されるように、領域Z 2のFD加算された状態で読み出されたG画素の画素信号と、画素P 2より間引き読み出されたR画素との相関から、図1 0の右部で示されるように領域Z 2のR画素が置換されて求められる。同様に、領域Z 3のFD加算された状態で読み出されたG画素の画素信号と、画素P 4より間引き読み出されたB画素との相関から、図1 0の右部で示されるように領域Z 3のB画素が置換されて求められる。このとき、領域Z 1，Z 4は、主色であるG画素そのものであるため、読み出された画素信号がそのまま利用される。

10

【0 1 1 0】

このような一連の処理により、図1 0の右部で示されるようなベイヤ配列が求められる。この処理においても、上述した処理と同様に、従来の間引き読み出し処理と同様の処理手順でも、主色となるG画素をFD加算して読み出すことにより、SN比を向上させることが可能となる。

【0 1 1 1】

< 第2の変形例 >

[ 白色を主色とし、赤色、緑色、および青色を副色とする場合であって、緑色の画素が水平垂直に1画素毎に配列される画素配列ときの一例 ]

20

以上においては、色フィルタ群3 4の構成により、R画素、G画素、およびB画素の3画素からなる画素配列である場合の例について説明してきたが、色フィルタ群3 4の構成により、主色をW画素とし、副色をR画素、G画素、およびB画素の3画素とし、W画素を市松状に配置し、G画素を水平方向および垂直方向に対して1画素毎に配置し、さらに、R画素、およびB画素を斜め方向にG画素を挟むように配置する、いわゆる白市松と呼ばれる画素配列の場合でも同様の効果を得ることができる。

【0 1 1 2】

図1 2，図1 3は、W画素を主色とし、R画素、G画素、およびB画素の3画素を副色とする画素配列である場合の画素信号の読み出し手順を説明する図である。

30

【0 1 1 3】

すなわち、この例においては、図1 2の左部で示されるように、主色となるW画素が市松状に配置され、領域Z 1乃至Z 4の画素P 1，P 4に配置される。そして、領域Z 1，Z 4の画素P 2にB画素が配置され、画素P 3にG画素が配置され、領域Z 2，Z 3の画素P 2にR画素が配置され、画素P 3にG画素が配置されている。

【0 1 1 4】

そして、図6のフローチャートにおけるステップS 1 1の処理により、図1 3の最左部で示されるように、領域Z 1，Z 2の画素P 2におけるR画素およびB画素が間引き読み出しされる。また、ステップS 1 2の処理により、図1 3の左から2番目で示されるように、領域Z 1，Z 2のそれぞれの画素P 1，P 4のW画素がFD加算された状態で読み出される。さらに、ステップS 1 3の処理により、図1 3の右から2番目で示されるように、領域Z 3，Z 4のそれぞれの画素P 1，P 4のW画素がFD加算された状態で読み出される。そして、ステップS 1 4の処理により、図1 3の最右部で示されるように、領域Z 3，Z 4のそれぞれの画素P 3のG画素が間引き読み出しされる。

40

【0 1 1 5】

そして、ステップS 1 5の処理により、図1 2の中央部で示されるように、領域Z 1のFD加算された状態で読み出されたW画素の画素信号と、画素P 2より間引き読み出されたB画素との相関から、図1 2の右部で示されるように領域Z 1のB画素が置換されて求められる。また、領域Z 2のFD加算された状態で読み出されたW画素の画素信号と、画素P 2より間引き読み出されたR画素との相関から、図1 2の右部で示されるように領域

50

Z 2 の R 画素が置換されて求められる。同様に、領域 Z 3 , Z 4 の F D 加算された状態で読み出された W 画素の画素信号と、それぞれの画素 P 3 より間引き読み出された G 画素との相関から、図 1 2 の右部で示されるように領域 Z 3 , Z 4 の G 画素が置換されて求められる。

【 0 1 1 6 】

このような一連の処理により、図 1 2 の右部で示されるようなベイア配列が求められる。この処理においても、上述した処理と同様に、従来の間引き読み出し処理と同様の処理手順でも、S N 比を向上させることが可能となる。

【 0 1 1 7 】

尚、以上においては、画素加算に当たり、F D 加算を用いる例について説明してきたが、画素値が加算できれば他の加算方法でもよく、例えば、ソースフォロア加算でもよい。

10

【 0 1 1 8 】

以上の如く、従来の間引き読み出し処理と同様の手順で、その一部の信号を加算読出するようにしたことで、画素信号の S N 比を向上させることが可能となる。

【 0 1 1 9 】

ところで、上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

20

【 0 1 2 0 】

図 1 4 は、汎用のパーソナルコンピュータの構成例を示している。このパーソナルコンピュータは、CPU(Central Processing Unit) 1 0 0 1 を内蔵している。CPU 1 0 0 1 にはバス 1 0 0 4 を介して、入出インタフェース 1 0 0 5 が接続されている。バス 1 0 0 4 には、ROM(Read Only Memory) 1 0 0 2 および RAM(Random Access Memory) 1 0 0 3 が接続されている。

【 0 1 2 1 】

入出インタフェース 1 0 0 5 には、ユーザが操作コマンドを入力するキーボード、マウスなどの入力デバイスよりなる入力部 1 0 0 6、処理操作画面や処理結果の画像を表示デバイスに出力する出力部 1 0 0 7、プログラムや各種データを格納するハードディスクドライブなどよりなる記憶部 1 0 0 8、LAN(Local Area Network)アダプタなどよりなり、インターネットに代表されるネットワークを介した通信処理を実行する通信部 1 0 0 9 が接続されている。また、磁気ディスク(フレキシブルディスクを含む)、光ディスク(CD-ROM(Compact Disc-Read Only Memory)、DVD(Digital Versatile Disc)を含む)、光磁気ディスク(MD(Mini Disc)を含む)、もしくは半導体メモリなどのリムーバブルメディア 1 0 1 1 に対してデータを読み書きするドライブ 1 0 1 0 が接続されている。

30

【 0 1 2 2 】

CPU 1 0 0 1 は、ROM 1 0 0 2 に記憶されているプログラム、または磁気ディスク、光ディスク、光磁気ディスク、もしくは半導体メモリ等のリムーバブルメディア 1 0 1 1 から読み出されて記憶部 1 0 0 8 にインストールされ、記憶部 1 0 0 8 から RAM 1 0 0 3 にロードされたプログラムに従って各種の処理を実行する。RAM 1 0 0 3 にはまた、CPU 1 0 0 1 が各種の処理を実行する上において必要なデータなども適宜記憶される。

40

【 0 1 2 3 】

以上のように構成されるコンピュータでは、CPU 1 0 0 1 が、例えば、記憶部 1 0 0 8 に記憶されているプログラムを、入出インタフェース 1 0 0 5 及びバス 1 0 0 4 を介して、RAM 1 0 0 3 にロードして実行することにより、上述した一連の処理が行われる。

【 0 1 2 4 】

コンピュータ(CPU 1 0 0 1)が実行するプログラムは、例えば、パッケージメディア等としてのリムーバブルメディア 1 0 1 1 に記録して提供することができる。また、プロ

50

グラムは、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線または無線の伝送媒体を介して提供することができる。

【0125】

コンピュータでは、プログラムは、リムーバブルメディア1011をドライブ1010に装着することにより、入出力インタフェース1005を介して、記憶部1008にインストールすることができる。また、プログラムは、有線または無線の伝送媒体を介して、通信部1009で受信し、記憶部1008にインストールすることができる。その他、プログラムは、ROM1002や記憶部1008に、あらかじめインストールしておくことができる。

【0126】

なお、コンピュータが実行するプログラムは、本明細書で説明する順序に沿って時系列に処理が行われるプログラムであっても良いし、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで処理が行われるプログラムであっても良い。

【0127】

また、本明細書において、システムとは、複数の構成要素（装置、モジュール（部品）等）の集合を意味し、すべての構成要素が同一筐体中にあるか否かは問わない。したがって、別個の筐体に収納され、ネットワークを介して接続されている複数の装置、及び、1つの筐体の中に複数のモジュールが収納されている1つの装置は、いずれも、システムである。

【0128】

なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

【0129】

例えば、本技術は、1つの機能をネットワークを介して複数の装置で分担、共同して処理するクラウドコンピューティングの構成をとることができる。

【0130】

また、上述のフローチャートで説明した各ステップは、1つの装置で実行する他、複数の装置で分担して実行することができる。

【0131】

さらに、1つのステップに複数の処理が含まれる場合には、その1つのステップに含まれる複数の処理は、1つの装置で実行する他、複数の装置で分担して実行することができる。

【0132】

尚、本技術は、以下のような構成も取ることができる。

(1) 2次元の行列上に配列された画素と、

前記画素に対して輝度信号の所定の色成分の色フィルタと、

前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタと、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部と

を含む撮像装置。

(2) 前記信号処理部は、前記加算して出力した前記所定の色成分の色フィルタが設けられた画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成する

(1)に記載の撮像装置。

(3) 前記所定の色成分は、白色であり、前記その他の色成分は、赤色、緑色、および青色である

(1)または(2)に記載の撮像装置。

(4) 前記所定の色成分は、緑色であり、前記その他の色成分は、赤色、および青色である

10

20

30

40

50

(1) または (2) に記載の撮像装置。

(5) 前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力し、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力する

(1) 乃至 (4) のいずれかに記載の撮像装置。

(6) 前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力し、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号とを加算して出力することで、前記加算して出力する処理がない、間引きして読み出すだけの信号処理における場合と同様の順序で信号を出力する

10

(1) 乃至 (5) のいずれかに記載の撮像装置。

(7) 前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを2倍にして間引きして出力し、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが1倍のものを加算して出力する

20

(1) 乃至 (6) のいずれかに記載の撮像装置。

(8) 前記信号処理部は、同一の行の画素の信号を出力する期間のうち、前半の期間、または後半の期間のいずれかの第1の期間において、前記他の色成分の色フィルタが設けられた画素の信号を、ゲインを2倍にして間引きして出力し、前記第1の期間と異なる第2の期間において、前記所定の色成分の色フィルタが設けられた画素の信号と、前記同一の行と異なる他の行であって、隣接する前記所定の色成分の色フィルタが設けられた画素の信号との、それぞれのゲインが1倍のものを加算して出力することにより、前記画素の信号をAD (Analogue Digital) 変換する際のレンジを適切に変更するように画素信号を出力する

30

(1) 乃至 (7) のいずれかに記載の撮像装置。

(9) 前記信号処理部は、前記所定の色成分の色フィルタが設けられた画素の信号をFD (Floating Diffusion) 加算して出力する

(1) 乃至 (8) のいずれかに記載の撮像装置。

(10) 前記信号処理部は、前記所定の色成分の色フィルタが設けられた画素の信号をソースフォロア加算して出力する

(1) 乃至 (8) のいずれかに記載の撮像装置。

(11) 前記信号処理部は、前記加算して出力した前記所定の色成分の色フィルタが設けられた画素の信号と、前記間引きして出力した前記他の色成分の色フィルタが設けられた画素の信号との相関を利用して、前記間引きして出力した前記その他の色成分の色フィルタが設けられた画素の信号を生成することで、間引きして出力した画素の信号のSN比 (Signal to Noise ratio) を低減するようにする

40

(1) 乃至 (10) のいずれかに記載の撮像装置。

(12) 2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタを含む撮像装置の撮像方法であって、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理をするステップを含む

50

撮像方法。

(13) 2次元の行列上に配列された画素と、前記画素に対して輝度信号の所定の色成分の色フィルタと、前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタを含む撮像装置を制御するコンピュータに、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理ステップを含む処理を実行させるためのプログラム。

(14) 2次元の行列上に配列された画素と、

前記画素に対して輝度信号の所定の色成分の色フィルタと、

前記画素に対して輝度信号の前記所定の色と異なる他の色成分の色フィルタと、

前記所定の色成分の色フィルタが設けられた画素の信号を加算して出力し、前記他の色成分の色フィルタが設けられた画素の信号を間引きして出力する信号処理部とを含む電子機器。

10

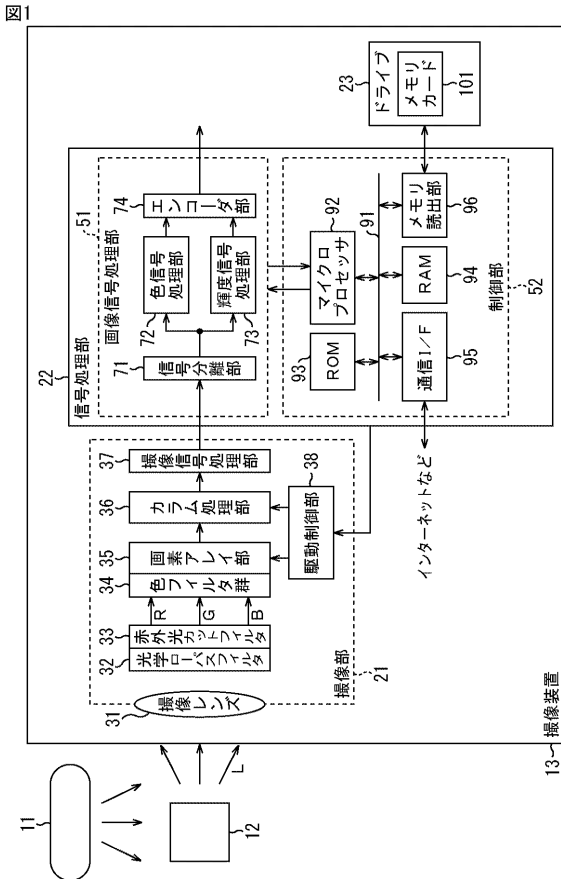
【符号の説明】

【0133】

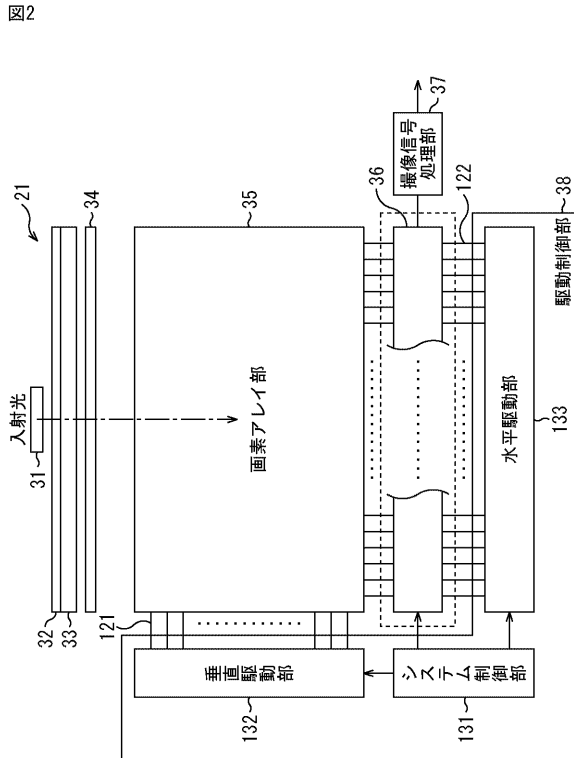
21 撮像部, 34 色フィルタ群, 35 画素アレイ部, 36 カラム処理部, 37 撮像信号処理部, 38 駆動制御部, 121 画素駆動線, 122 垂直信号線, 131 システム制御部, 132 垂直駆動部, 133 水平駆動部, 161, 161-1乃至161-4 PD, 162, 162-1乃至162-4 転送トランジスタ, 163 リセットトランジスタ, 164 増幅トランジスタ, 165 選択トランジスタ, 166 FD

20

【図1】

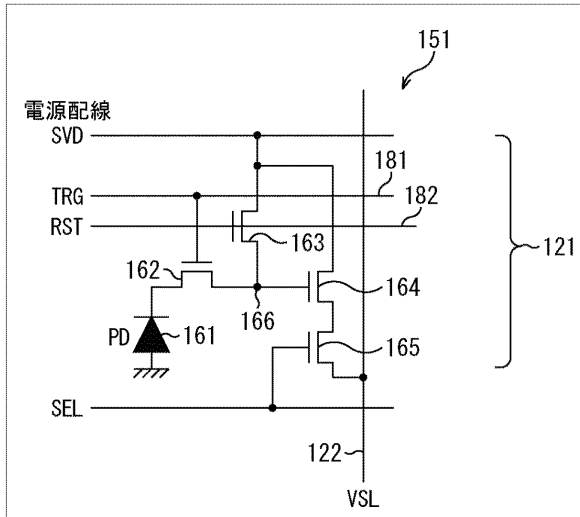


【図2】



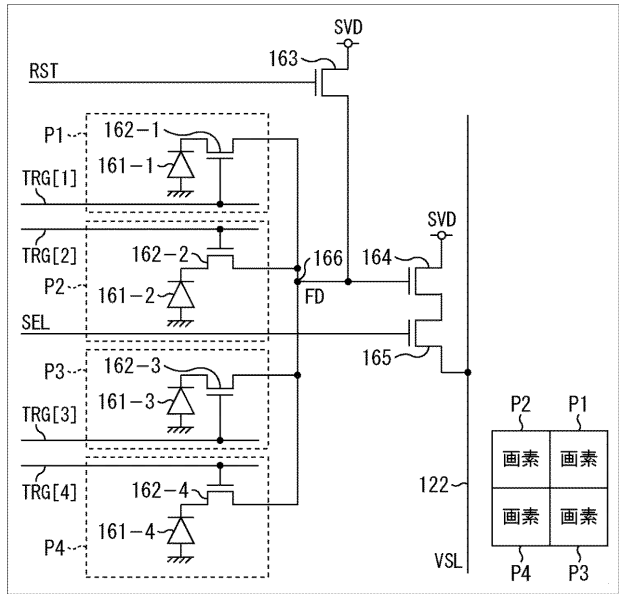
【 図 3 】

図3



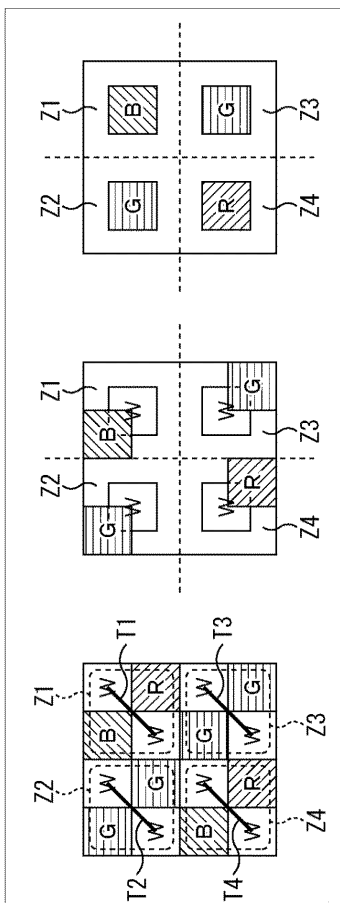
【 図 4 】

図4



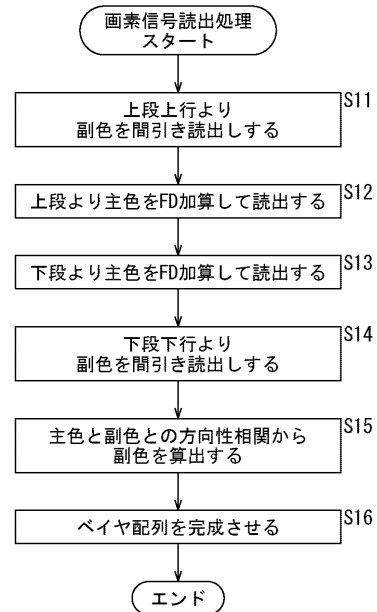
【 図 5 】

図5



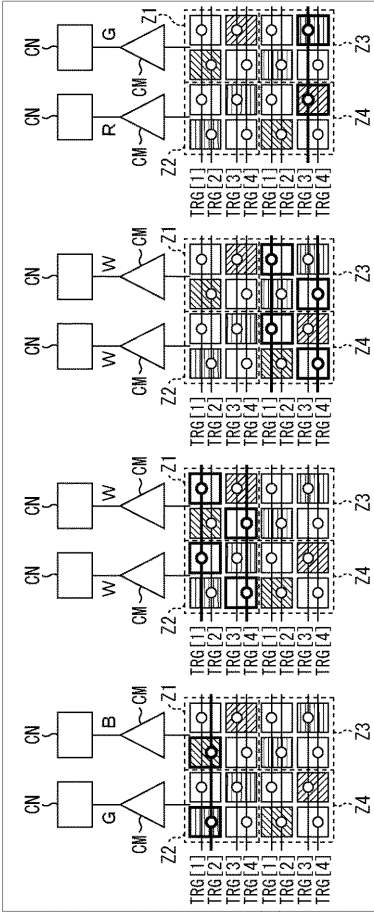
【 図 6 】

図6



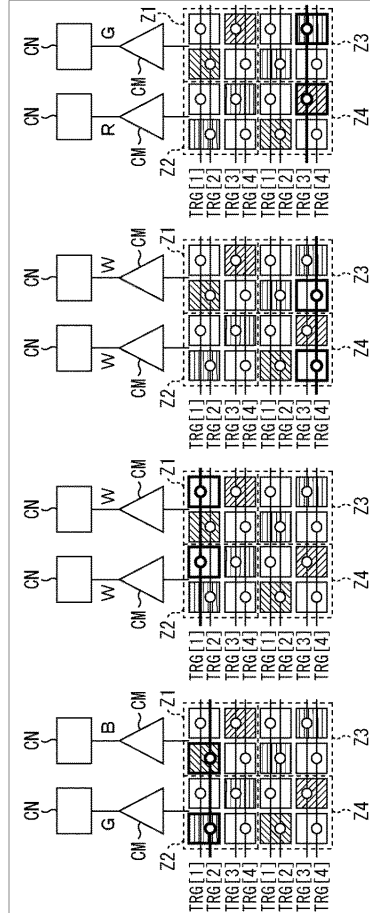
【 図 7 】

図7



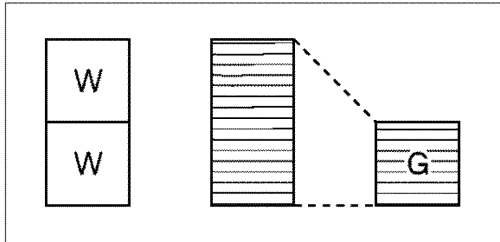
【 図 8 】

図8



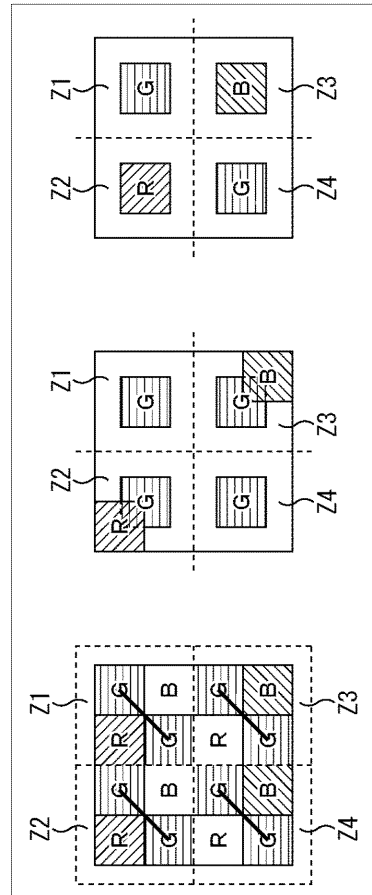
【 図 9 】

図9



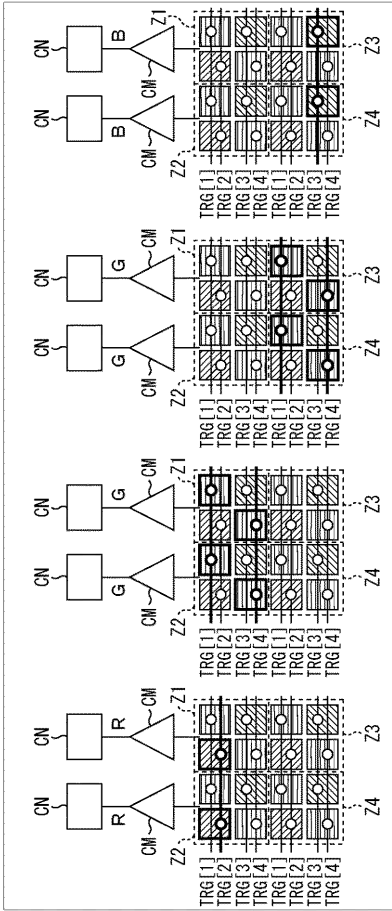
【 図 10 】

図10



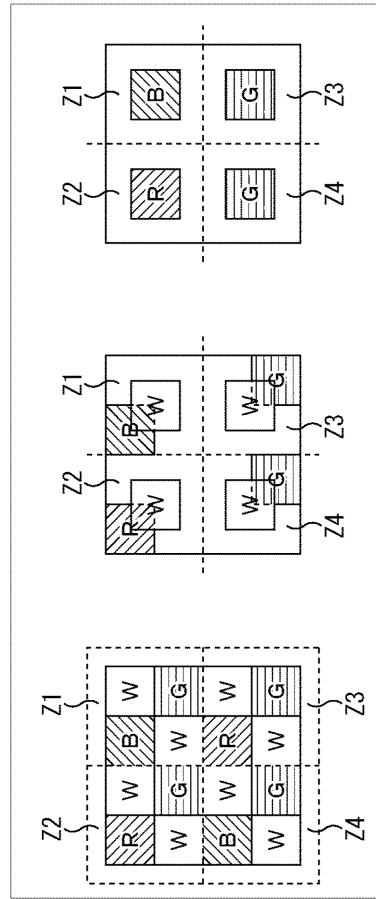
【図 1 1】

図 11



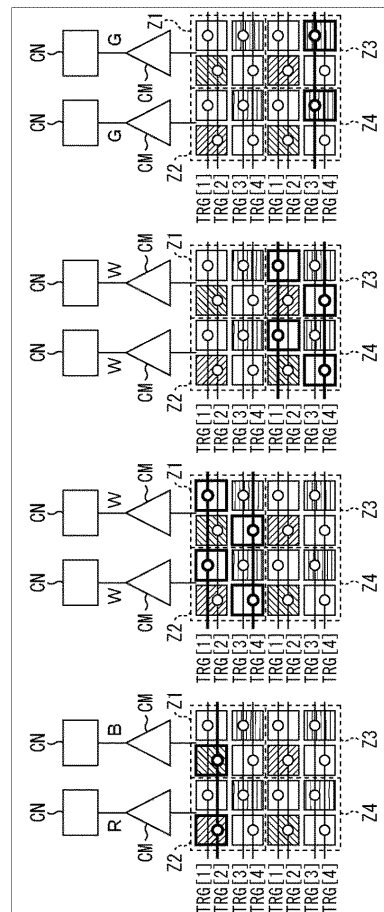
【図 1 2】

図 12



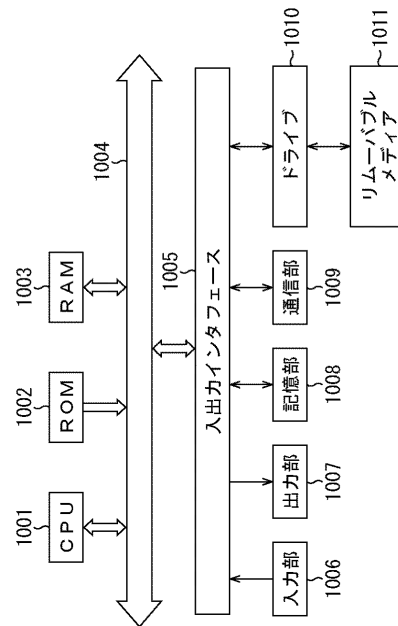
【図 1 3】

図 13



【図 1 4】

図 14





## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2013/062720
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> H04N9/07(2006.01)i, H04N5/347(2011.01)i, H04N5/357(2011.01)i, H04N5/374(2011.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H04N9/07, H04N5/347, H04N5/357, H04N5/374  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013 Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2010-136225 A (Sony Corp.), 17 June 2010 (17.06.2010), paragraphs [0013] to [0024], [0036] to [0041], [0050] to [0052], [0080] to [0105], [0131] to [0138]; fig. 1, 3, 4, 21, 22, 45 & US 2010/0141812 A1 & EP 2194721 A2 & KR 10-2010-0066396 A & CN 101753863 A & BRA PI0904888 & RU 2009145220 A & TW 201027729 A	1, 2, 4-6, 9, 11-14 7, 8, 10 3
Y A	JP 2007-166600 A (Canon Inc.), 28 June 2007 (28.06.2007), paragraphs [0010] to [0012], [0018]; fig. 1 & US 2007/0115377 A1 & US 2009/0256937 A1 & EP 1788797 A2 & KR 10-2007-0053117 A & RU 2006140751 A & CN 1968360 A	7, 8 1-6, 9-14
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 29 May, 2013 (29.05.13)		Date of mailing of the international search report 11 June, 2013 (11.06.13)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer  Telephone No.
Facsimile No.		

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2013/062720

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2011-054911 A (Sony Corp.), 17 March 2011 (17.03.2011), paragraph [0007] & US 2011/0058075 A1	10 1-9, 11-14

国際調査報告		国際出願番号 PCT/JP2013/062720									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04N9/07(2006.01)i, H04N5/347(2011.01)i, H04N5/357(2011.01)i, H04N5/374(2011.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04N9/07, H04N5/347, H04N5/357, H04N5/374											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2013年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2013年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2013年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2013年	日本国実用新案登録公報	1996-2013年	日本国登録実用新案公報	1994-2013年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2013年										
日本国実用新案登録公報	1996-2013年										
日本国登録実用新案公報	1994-2013年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y A	JP 2010-136225 A (ソニー株式会社) 2010.06.17, 段落【0013】 ～【0024】、【0036】～【0041】、【0050】～【0052】、 【0080】～【0105】、【0131】～【0138】、図1、 図3、図4、図21、図22、図45 & US 2010/0141812 A1 & EP 2194721 A2 & KR 10-2010-0066396 A & CN 101753863 A & BRA PI0904888 & RU 2009145220 A & TW 201027729 A	1, 2, 4-6, 9, 11-14 7, 8, 10 3									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 29.05.2013		国際調査報告の発送日 11.06.2013									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 内田 勝久 電話番号 03-3581-1101 内線 3571	<table border="1"> <tr> <td>5V</td> <td>3799</td> </tr> </table>	5V	3799						
5V	3799										

国際調査報告

国際出願番号 PCT/JP2013/062720

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2007-166600 A (キヤノン株式会社) 2007.06.28, 段落【0010】～【0012】、【0018】、図1 & US 2007/0115377 A1 & US 2009/0256937 A1 & EP 1788797 A2 & KR 10-2007-0053117 A & RU 2006140751 A & CN 1968360 A	7,8 1-6,9-14
Y A	JP 2011-054911 A (ソニー株式会社) 2011.03.17, 段落【0007】 & US 2011/0058075 A1	10 1-9,11-14

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(72)発明者 庄山 英樹

神奈川県横浜市保土ヶ谷区神戸町134番地 ソニーL S I デザイン株式会社内

Fターム(参考) 5C024 AX01 BX01 CX37 CX41 EX52 GX14 GY31 GY39 GZ28 JX09

5C065 AA03 BB48 CC01 DD15 EE06 EE09 GG21

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。