

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4179492号
(P4179492)

(45) 発行日 平成20年11月12日(2008.11.12)

(24) 登録日 平成20年9月5日(2008.9.5)

(51) Int.Cl.	F I	
HO 1 L 21/28 (2006.01)	HO 1 L 21/28	3 O 1 B
HO 1 L 21/331 (2006.01)	HO 1 L 29/72	
HO 1 L 29/73 (2006.01)	HO 1 L 29/74	C
HO 1 L 29/744 (2006.01)	HO 1 L 29/78	3 O 1 B
HO 1 L 29/78 (2006.01)	HO 1 L 29/78	6 5 8 F
請求項の数 6 (全 36 頁) 最終頁に続く		

(21) 出願番号 特願2000-265873 (P2000-265873)
 (22) 出願日 平成12年9月1日(2000.9.1)
 (65) 公開番号 特開2002-75909 (P2002-75909A)
 (43) 公開日 平成14年3月15日(2002.3.15)
 審査請求日 平成15年2月12日(2003.2.12)

(出願人による申告) 国等の委託研究の成果に係わる特許出願(平成12年度新エネルギー・産業技術総合開発機構「超低損失電力素子技術開発 基盤技術開発」に係わる委託研究、産業再生特別措置法第30条の適用を受けるもの)

前置審査

(73) 特許権者 000003997
 日産自動車株式会社
 神奈川県横浜市神奈川区宝町2番地
 (73) 特許権者 301021533
 独立行政法人産業技術総合研究所
 東京都千代田区霞が関1-3-1
 (74) 代理人 100083806
 弁理士 三好 秀和
 (72) 発明者 大串 秀世
 茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内
 (72) 発明者 谷本 智
 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社内

最終頁に続く

(54) 【発明の名称】 オーミック電極構造体、その製造方法、及びオーミック電極を用いた半導体装置

(57) 【特許請求の範囲】

【請求項1】

炭化珪素(SiC)基板の表面の少なくとも一部に高不純物密度を有するp型SiC領域を形成する工程と、

前記SiC基板の表面を洗浄する工程と、

前記SiC基板の表面をフィールド絶縁膜で被覆する工程と、

前記p型SiC領域の少なくとも一部を露出するように、前記フィールド絶縁膜に開口部を形成する工程と、

前記開口部の内部にAl-Ti系電極膜を配設する工程と、

酸素(O₂)及び水(H₂O)の分圧が共に1×10⁻³Pa~1×10⁻¹⁰Paの非酸化性雰囲気中において、前記SiC基板を熱処理し、前記Al-Ti系電極膜と前記SiC基板との加熱反応層を生成する工程

とを有し、前記Al-Ti系電極膜を配設する工程は、アルミニウム(Al)層の上にチタン(Ti)層を堆積する工程、又はTi層の上にAl層を堆積する工程、のいずれかであり、

前記フィールド絶縁膜で被覆する工程は、

熱酸化以外の方法で、前記SiC基板の表面に酸素透過性絶縁膜を堆積する工程と、

該酸素透過性絶縁膜の堆積後に、熱酸化により、前記SiC基板の表面と前記酸素透過性絶縁膜との界面に、熱酸化膜を成長する工程

とからなることを特徴とするオーミック電極構造体の製造方法。

【請求項 2】

炭化珪素 (S i C) 基板の表面の少なくとも一部に高不純物密度を有する p 型 S i C 領域を形成する工程と、

前記 S i C 基板の表面を洗浄する工程と、

熱酸化以外の方法で、前記 S i C 基板の表面に酸素透過性絶縁膜を堆積する工程と、

前記 p 型 S i C 領域の一部を選択的に露出するように、前記酸素透過性絶縁膜に開口部を形成する工程と、

該開口部を形成する工程後に、熱酸化により、該開口部に露出した前記 S i C 基板の表面、及び前記 S i C 基板の表面と前記酸素透過性絶縁膜との界面に、熱酸化膜を成長する工程と、

10

前記開口部に成長した前記熱酸化膜を除去する工程と、

前記熱酸化膜が除去された前記開口部の内部に、アルミニウム・チタン (A l - T i) 系電極膜を配設する工程と、

非酸化性雰囲気中において、前記 S i C 基板を熱処理し前記 A l - T i 系電極膜と前記 S i C 基板との加熱反応層を生成する工程

とを有することを特徴とするオーミック電極構造体の製造方法。

【請求項 3】

前記加熱反応層を生成する工程は、酸素 (O₂) 及び水 (H₂O) の分圧が共に $1 \times 10^{-3} \text{ Pa} \sim 1 \times 10^{-10} \text{ Pa}$ である雰囲気中で実施されることを特徴とする請求項 2 記載のオーミック電極構造体の製造方法。

20

【請求項 4】

前記開口部を形成する工程は、

フォトリソグラフィ法により、前記フィールド絶縁膜の上部にエッチングマスクを形成する工程と、

該エッチングマスクを用いて、前記 p 型 S i C 領域の少なくとも一部の上部に前記フィールド絶縁膜が残留するように、前記フィールド絶縁膜の一部をドライ・エッチングで除去する工程と、

残留した前記フィールド絶縁膜をウェット・エッチングで除去し、前記 p 型 S i C 領域の少なくとも一部を露出する工程と、

超純水によるリンスで、露出した前記 p 型 S i C 領域を清浄化する工程

とからなることを特徴とする請求項 1 記載のオーミック電極構造体の製造方法。

30

【請求項 5】

前記 A l - T i 系電極膜を配設する工程は、

前記エッチングマスクが、前記フィールド絶縁膜の上部に残留した状態で、前記 A l - T i 系電極膜を前記エッチングマスクの上部及び前記開口部を含む全面に堆積する工程と、

該全面に堆積する工程の後、前記エッチングマスクを除去することにより、前記 A l - T i 系電極膜を前記開口部の内部にのみ選択的に残留させる工程

とからなることを特徴とする請求項 4 記載のオーミック電極構造体の製造方法。

40

【請求項 6】

前記開口部を形成する工程は、

フォトリソグラフィ法により、前記酸素透過性絶縁膜の上部にエッチングマスクを形成する工程と、

該エッチングマスクを用いて、前記 p 型 S i C 領域の少なくとも一部の上部に前記酸素透過性絶縁膜が残留するように、前記酸素透過性絶縁膜の一部を除去する工程と、

残留した前記酸素透過性絶縁膜をウェット・エッチングで除去し、前記 p 型 S i C 領域の少なくとも一部を露出する工程と、

超純水によるリンスで、露出した前記 p 型 S i C 領域を清浄化する工程

とからなることを特徴とする請求項 2 又は 3 記載のオーミック電極構造体の製造方法。

【発明の詳細な説明】

50

【0001】

【発明の属する技術分野】

本発明は、炭化珪素（SiC）基板を使用した半導体装置に係り、更には、このSiC半導体装置に利用されるp型SiC領域に対するオーミック電極構造体及びその製造方法に関するものである。

【0002】

【従来の技術】

SiCは、pn接合の形成が可能で、珪素（Si）や砒化ガリウム（GaAs）等の他の現在広く実用化されている半導体材料に比べて禁制帯幅Egが広く3C-SiCで2.23eV、6H-SiCで2.93eV、4H-SiCで3.26eV程度の値が報告されている。また、SiCは、熱的、化学的、機械的に安定で、耐放射線性にも優れているので、発光素子や高周波デバイスは勿論のこと、高温、大電力、放射線照射等の過酷な条件で、高い信頼性と安定性を示す電力用半導体装置（パワーデバイス）として様々な産業分野での適用が期待されている。

10

【0003】

特に、SiCを用いた高耐圧のMOSFETは、Siを用いたパワーデバイスよりもオン抵抗が低いことが報告されている。また、ショットキーダイオードの順方向降下電圧が低くなることが報告されている。良く知られているように、パワーデバイスのオン抵抗とスイッチング速度とは、トレード・オフ関係にある。しかし、SiCを用いたパワーデバイスによれば、低オン抵抗化と高速スイッチング速度化が同時に達成できる可能性がある。

20

【0004】

このSiCを用いたパワーデバイスの低オン抵抗化には、オーミック・コンタクトに対するコンタクト抵抗 r_c の低減が重要な要素である。特に、低オン抵抗化のためには、パワーデバイスの主電極領域を細分化し、高密度にSiC基板上に配列する方法も採用される。このような、微細寸法化されたパワーデバイスの低オン抵抗化には、微細な開口部（コンタクト・ウインドウ）の内部において、低いコンタクト抵抗 r_c を得ることが極めて重要となってくる。また、パワーデバイスの高速スイッチング速度化のためにも、p型SiC領域に対するオーミック・コンタクトのコンタクト抵抗 r_c は大きな問題である。

【0005】

SiC青色発光素子がすでに実用化され量産されているのとは対称的に、パワーデバイス、高周波デバイスとしてのSiCの応用は甚だ遅れている。この原因の一つは、これらデバイスの構造及び作製プロセスに適合した実用的な低抵抗のオーミック・コンタクトを形成する技術がいまだに確立されていないからである。SiCチップのほぼ全面に形成されたオーミック・コンタクト面に対して均一に電流が流れるSiC青色発光素子に対して、電導チャネルに近接する微細なコンタクト・ウインドウ中のオーミック・コンタクトを介して主電流が流れる半導体電子デバイス（半導体装置）では、コンタクト抵抗 r_c の低減が極めて重要である。即ち、オーミック・コンタクトが形成された局所的な領域に集中して主電流が流れるパワーデバイスや高周波デバイスでは、桁違いに低いコンタクト抵抗 r_c が、デバイス特性の高性能化に対して求められているからである。

30

40

【0006】

具体例を挙げて説明すると、SiC青色発光素子のp型SiCエピタキシャル層に低抵抗オーミック・コンタクトを形成する方法として利用されている従来技術として特許第2911122号公報に記載された方法がある（以下において「第1の従来技術」という。）。この第1の従来技術は、ウェット・エッチングにより表面処理したp型SiC表面上に、SiCよりも強く酸素と反応する金属、例えばTi薄膜電極を、真空蒸着法を用いて50nm程度成膜し、続いて、この上にAl-Ti系電極膜を成膜した後、斯かる積層基板を、800～1000℃、例えば950℃で5分程度熱処理するもので、SiC表面の自然酸化膜に妨げられることなく基板のどの地点でも均一なオーミック・コンタクトを形成することが出来る。

50

【 0 0 0 7 】

しかしながら、第1の従来技術は、電極層のオーミック性が完全なものではなかった。例えば、電極層間の電流 - 電圧特性を厳密に測定すると、電流 - 電圧特性を示す線は曲線となり、そのオーミック性は不完全なものであることが、特開平7 - 161658号公報の中で指摘されている。このような構成のオーミック・コンタクトは電流密度が高くなると大きな寄生抵抗を生むことになるので、パワーデバイスや高周波デバイスなどの半導体電子デバイスへの使用には適さない。

【 0 0 0 8 】

半導体電子デバイス用として広範囲に検討されている従来技術はp型SiC領域の表面にAlを含む金属膜を高温で熱処理して、オーミック・コンタクトとする方法（以下において「第2の従来技術」という。）である。中でも、クロフトンら（アプライド・フィジックス・レターズ：Applied Physics Letters, 第62巻、第384頁(1998年)）は、6H-SiC基板の表面にエピタキシャル成長により、高不純物密度にドーブしたp型SiC層の上に、Al-Ti合金膜を堆積し、その後、熱処理を施す方法で、 $c = 1.5 \times 10^{-5} \text{ cm}^2$ のオーミック・コンタクトが得られることを報告している。クロフトンらは、Al-Ti合金膜のパターニングにリフトオフ法を用いている。クロフトンらの方法は、概略以下のような工程である。即ち、

(イ) 先ず、フォトリソグラフィ法に形成した第1のフォトレジストをマスクとして、フィールド絶縁膜としての酸化膜を緩衝フッ酸（BHF）溶液でエッチングし、開口部（コンタクト・ウインドウ）を形成する。フィールド絶縁膜のエッチング後、第1のフォトレジストを除去する。

【 0 0 0 9 】

(ロ) その後、第2のフォトレジストをコンタクト・ウインドウを含む前面に塗布している。そして、フォトリソグラフィ法により、第2のフォトレジストをパターニングし、p型SiC層の表面を露出するように開口部を形成する。

【 0 0 1 0 】

(ハ) その後、p型SiC層の表面を洗浄した後、全面に厚さ300nm～500nmのAl-Ti合金膜をスパッタリング法で成膜する。続いて、第2のフォトレジストをアセトンで溶解することによって、不要なAl-Ti合金膜を第2のフォトレジストと共に除去して、Al-Ti合金膜をパターニングする。

【 0 0 1 1 】

(ニ) そして、熱処理温度1000℃において、アルゴン雰囲気中で5分間熱処理する。

【 0 0 1 2 】

【 発明が解決しようとする課題 】

しかしながら、上記の第1の従来技術のオーミック・コンタクトの構造ならびに作製プロセスは、平坦なSiC基板の表面にp型SiCオーミック・コンタクトを形成するという極めて単純化された構成をしている。このため、フィールド絶縁膜やゲート電極などその他の構造物が周辺に置かれる現実のデバイスの製作に適用するには具体性に欠けるといえる問題がある。そもそも第1の従来技術では電極パターニングの具体的方法がなんら開示されていないから、適用は困難である。

【 0 0 1 3 】

また、第2の従来技術に開示されたオーミック・コンタクトを、トランジスタやダイオード等の実際の半導体電子デバイスに適用する場合は、クロフトンの得た c でも十分とは言えず、より一層の低抵抗化が希求されている。そもそも、クロフトンが提示したリフトオフ法は、現像した時にフィールド絶縁膜の開口部にフォトレジストが残りやすく、これが低抵抗化の妨げになる。また、フォトレジストの残滓等は、コンタクト抵抗 c のばらつきの原因となる。

【 0 0 1 4 】

本発明は第1及び第2の従来技術のp型SiCへのオーミック・コンタクトの問題を同時に解決するためになされたものであり、半導体電子デバイスに要求される 10^{-6} cm

10

20

30

40

50

²台或いはこれ以下のコンタクト抵抗 c を有するオーミック電極構造体を提供することである。

【0015】

本発明の他の目的は、現実のデバイス構造に採用可能な微細な開口部（コンタクト・ウインドウ）の内部において、低いコンタクト抵抗 c を得ることが出来る単純化な構造のオーミック電極構造体を提供することである。

【0016】

本発明の更に他の目的は、高耐圧が要求される各種パワーデバイスに採用可能なフィールド絶縁膜の構造を維持しつつ、低いコンタクト抵抗 c を得ることが出来るオーミック電極構造体を提供することである。

10

【0017】

本発明の更に他の目的は、半導体電子デバイスに要求される 10^{-6} cm^2 台或いはこれ以下のコンタクト抵抗 c を有するオーミック電極構造体の製造方法を提供することである。

【0018】

本発明の更に他の目的は、現実のデバイス構造に採用可能な微細な開口部の内部において、低いコンタクト抵抗 c を簡単に得ることが出来るオーミック電極構造体の製造方法を提供することである。

【0019】

本発明の更に他の目的は、高耐圧が要求される各種パワーデバイスに採用可能なフィールド絶縁膜を形成すると共に、低いコンタクト抵抗 c が得られるオーミック電極構造体の製造方法を提供することである。

20

【0020】

本発明の更に他の目的は、微細な開口部の内部において、低いコンタクト抵抗 c を有し、高速・高周波動作可能な半導体装置を提供することである。

【0021】

本発明の更に他の目的は、オン電圧が低く、高速動作可能で、しかも動作電圧を高くすることが可能な半導体装置を提供することである。

【0022】

【課題を解決するための手段】

30

発明者らが鋭意、検討・考察した結果によれば、Al-Ti系電極膜とp型SiC領域との間のオーミック・コンタクトにおいて、コンタクト抵抗 c を増大させる原因は

- 1) 加熱反応層とp型SiCその接触によって必然的に出来るショットキー障壁の存在；
- 2) 面内で不均一、不均質な加熱反応層の形成；
- 3) 加熱反応層形成に際してAl-Ti系電極膜表面に形成される金属酸化物

である。

【0023】

上述した第1の従来技術が実用性に乏しかったのは、実際のデバイス構造とかけ離れて、平坦なSiC基板の表面にコンタクトを形成する構成になっていたためである。しかし実際の半導体電子デバイスでは、微細な開口部の内部においてショットキー障壁を低減化し、均一且つ均質な加熱反応層を生成する必要がある。以下に述べる本発明は、実際のデバイス構造の多くに適用されているフィールド絶縁膜の開口部に設けたp型SiCオーミック電極構造体において、上記コンタクト抵抗 c を高くしている3原因を解消するための手段を提供するものである。

40

【0024】

上記課題を解決するために、請求項1記載に係る発明は、(イ)SiC基板と、(ロ)このSiC基板の表面に選択的に形成されたp型SiC領域と、(ハ)このp型SiC領域の表面の一部から内部に進入し、且つこのp型SiC領域の表面から上方に突出して形成された加熱反応層と、(ニ)この加熱反応層が貫通する第1の開口部を有し、SiC基

50

板とp型SiC領域の表面に接して配置された熱酸化膜と、(ホ)この熱酸化膜とは組成若しくは密度の異なる絶縁膜であって、第1の開口部に連続した第2の開口部を有し、且つ熱酸化膜の表面に配置された上部絶縁膜と、(ヘ)この上部絶縁膜の第2の開口部において、加熱反応層の上部に配置されたAl及びTiの少なくとも一方を含む金属からなる電極膜とからなるオーミック電極構造体であることを要旨とする。後述するオーミック電極構造体の製造方法とも関連する事項であるが、このような、オーミック電極構造体の構造を採用することにより、清浄な金属/半導体接合界面が得られる。このため、金属/半導体接合におけるショットキー障壁が低く、且つ、界面のモホロロジーが良好となる。

【0025】

なお、請求項1に規定する「SiC基板の表面に選択的に形成されたp型SiC領域」は、SiC基板の表面に、直接p型SiC領域が形成される場合のみに限定されないことは勿論である。例えば、SiC基板1の表面の一部に、p型SiC領域よりも平面上の面積の大きい他の半導体領域をウェル形状に配置し、そのウェル形状の半導体領域の内部の位置において、p型SiC領域が形成されていても良い。或いは、SiC基板の表面の全面に他の半導体領域をエピタキシャル成長し、そのエピタキシャル成長した他の半導体領域の表面の一部において、p型SiC領域を形成するような場合も許容される。このように、請求項1記載に係る発明においては、p型SiC領域が他の半導体領域を介して、間接的に形成される場合を許容することに留意すべきである。更に請求項1記載に係るオーミック電極構造体において、電極膜は、(i)下部のTi-Si合金膜と上部のTi膜とからなる積層膜、又は(ii)下部のAl-Si合金膜と上部のAl膜とからなる積層膜のいずれかであることを要旨とする。後述するように、本発明は、(i)Al層の上にTi層を堆積したAl/Ti積層膜、又は(ii)Ti層の上にAl層を堆積したTi/Al積層膜をp型SiC領域との反応させ、加熱反応層を形成することにより、ショットキー障壁を極めて低く、且つ障壁の厚さを薄く出来る。また、加熱反応層が均一に生成される。請求項1記載に規定する電極膜の構造は、この加熱反応層の生成後の、未反応の金属層及び加熱反応層を拡散してきた金属Siとの化合物からなる積層構造である。即ち、

(i) Al層の上にTi層を堆積したAl/Ti積層膜においては、主に熱処理前の下層のAl層が熱処理により加熱反応層となる。このとき、熱処理前の上層のTi層の下部には、加熱反応層を拡散してきた金属Siとの反応により、Ti-Si合金膜が生成される。この生成されたTi-Si合金膜と上部の未反応のTi膜とからなる積層膜で請求項1記載に係る構造の電極膜を構成することになる。

【0026】

(ii) Ti層の上にAl層を堆積したTi/Al積層膜においては、主に熱処理前のTi層が熱処理により加熱反応層となり、熱処理前の上層のAl層が、請求項1記載に係る構造の電極膜になる。この場合、電極膜は下部に、加熱反応層を拡散してきた金属Siとの反応によりAl-Si合金膜が生成され、上部に未反応のAl膜が残留し、請求項1記載に係る構造の電極膜を構成することになる。

【0027】

請求項2記載に係る発明は、請求項1記載に係るオーミック電極構造体において加熱反応層は、金属の炭化物と金属シリコンとを含む固溶体であることを要旨とする。上述したAl/Ti積層膜、Ti/Al積層膜、Al-Ti合金膜等のAl-Ti系の金属とSiCとは、種々の珪素化合物(シリサイド)や炭化物(カーバイド)を含む合金を生成することが可能である。しかし、本発明者らの多くの実験結果によれば、これらの内、金属の炭化物と金属シリコンとを含む固溶体からなる加熱反応層が、金属/半導体接合におけるショットキー障壁が極めて低くなり、且つ、界面のモホロロジーが良好で、加熱反応層が均一に生成されることが見いだされたのである。

【0028】

請求項3記載に係る発明は、請求項1又は2項記載に係るオーミック電極構造体において、上部絶縁膜の絶縁破壊電界強度は、熱酸化膜の絶縁破壊電界強よりも低いことを要旨とする。

10

20

30

40

50

【0029】

請求項4記載に係る発明は、請求項1～3のいずれか1項記載に係るオーミック電極構造体において、上部絶縁膜のBHF溶液によるエッチング速度が、熱酸化膜のBHF溶液によるエッチング速度よりも速いことを要旨とする。「BHF溶液」とは、周知のように、フッ化アンモニウム(NH₄F)：フッ酸(HF)＝7：1の溶液からなるシリコン酸化膜(SiO₂膜)のエッチング液(エッチャント)である。

【0030】

請求項5記載に係る発明は、請求項1～4のいずれか1項記載に係るオーミック電極構造体において、p型SiC領域の表面キャリア密度は、 $1 \times 10^{18} / \text{cm}^3 \sim 5 \times 10^{21} / \text{cm}^3$ であることを要旨とする。

10

【0031】

請求項6記載に係る発明は、請求項1～5のいずれか1項記載に係るオーミック電極構造体において、熱酸化膜の厚さは2～50nmであることを要旨とする。

【0032】

請求項7記載に係る発明は、請求項1～6のいずれか1項記載に係るオーミック電極構造体において、熱酸化膜の厚さと上部絶縁膜の厚さとを合計した値は、100nm～3μmであることを要旨とする。

【0033】

請求項8記載に係る発明は、請求項1～7のいずれか1項記載に係るオーミック電極構造体において、電極膜の最上部の位置が、第2の開口部の内部に存在することを要旨とする。

20

【0034】

請求項9記載に係る発明は、(イ)SiC基板の表面の少なくとも一部に高不純物密度を有するp型SiC領域を形成する工程と、(ロ)SiC基板の表面を洗浄する工程と、(ハ)SiC基板の表面をフィールド絶縁膜で被覆する工程と、(ニ)p型SiC領域の少なくとも一部を露出するように、フィールド絶縁膜に開口部を形成する工程と、(ホ)開口部の内部にAl-Ti系電極膜を配設する工程と、(ヘ)酸素及び水の分圧が共に $1 \times 10^{-3} \text{ Pa} \sim 1 \times 10^{-10} \text{ Pa}$ の非酸化性雰囲気中において、SiC基板を熱処理しAl-Ti系電極膜とSiC基板との加熱反応層を生成する工程とを有するオーミック電極構造体の製造方法であることを要旨とする。

30

【0035】

なお、請求項1と同様に、請求項9に規定する「SiC基板の表面の少なくとも一部に高不純物密度を有するp型SiC領域を形成する工程」は、SiC基板の表面に、直接p型SiC領域を形成する場合のみに限定されないことは勿論である。例えば、SiC基板1の表面の一部に、p型SiC領域よりも平面上の面積の大きい他の半導体領域をウェル形状に配置し、そのウェル形状の半導体領域の内部の位置において、p型SiC領域を形成しても良い。或いは、SiC基板の表面の全面に他の半導体領域をエピタキシャル成長し、そのエピタキシャル成長した他の半導体領域の表面の一部において、p型SiC領域を形成するような場合も許容される。このように、請求項9記載に係る発明においては、p型SiC領域を、他の半導体領域を介して、間接的に形成する場合をも許容することに留意すべきである。更に、請求項9記載に係るオーミック電極構造体の製造方法において、Al-Ti系電極膜を配設する工程は、(i)Al層の上にTi層を堆積する工程、又は(ii)Ti層の上にAl層を堆積する工程のいずれか一つの工程を含むことを要旨とする。

40

【0036】

請求項10記載に係る発明は、請求項9記載に係るオーミック電極構造体の製造方法においてフィールド絶縁膜で被覆する工程は、熱酸化により、SiC基板の表面に熱酸化膜を成長する工程と、この熱酸化膜の上部に、熱酸化以外の方法で、絶縁膜を堆積する工程とからなることを要旨とする。

【0037】

50

請求項 1 1 記載に係る発明は、請求項 9 記載に係るオーミック電極構造体の製造方法において、フィールド絶縁膜で被覆する工程は、熱酸化以外の方法で、SiC基板の表面に酸素透過性絶縁膜を堆積する工程と、この酸素透過性絶縁膜の堆積後に、熱酸化により、SiC基板の表面と酸素透過性絶縁膜との界面に、熱酸化膜を成長する工程とからなることを要旨とする。即ち、酸素透過性絶縁膜を介して、雰囲気中の酸素が、SiC基板の表面に到達し、SiC基板の表面と酸素透過性絶縁膜との界面にSiO₂膜を形成し、フィールド絶縁膜を実現することが出来る。

【0038】

請求項 1 2 記載に係る発明は、(イ) SiC基板の表面の少なくとも一部に高不純物密度を有するp型SiC領域を形成する工程と、(ロ) SiC基板の表面を洗浄する工程と、(ハ) 熱酸化以外の方法で、SiC基板の表面に酸素透過性絶縁膜を堆積する工程と、(ニ) p型SiC領域の一部を選択的に露出するように、酸素透過性絶縁膜に開口部を形成する工程と、(ホ) この開口部を形成する工程後に、熱酸化により、この開口部に露出したSiC基板の表面、及びSiC基板の表面と酸素透過性絶縁膜との界面に、熱酸化膜を成長する工程と、(ヘ) 開口部に成長した熱酸化膜を除去する工程と、(ト) 熱酸化膜が除去された開口部の内部に、Al-Ti系電極膜を配設する工程と、(チ) 非酸化性雰囲気中において、SiC基板を熱処理しAl-Ti系電極膜とSiC基板との加熱反応層を生成する工程とを有するオーミック電極構造体の製造方法であることを要旨とする。

10

【0039】

請求項 1 3 記載に係る発明は、請求項 1 2 記載に係るオーミック電極構造体の製造方法において、加熱反応層を生成する工程は、酸素及び水の分圧が共に $1 \times 10^{-3} \text{ Pa} \sim 1 \times 10^{-10} \text{ Pa}$ である雰囲気中で実施されることを要旨とする。

20

【0040】

請求項 1 4 記載に係る発明は、請求項 9 ~ 1 1 記載に係るオーミック電極構造体の製造方法において、開口部を形成する工程は(a) フォトリソグラフィ法により、フィールド絶縁膜の上部にエッチングマスクを形成する工程と、(b) このエッチングマスクを用いて、p型SiC領域の少なくとも一部の上部にフィールド絶縁膜が残留するように、フィールド絶縁膜の一部をドライ・エッチングで除去する工程と、(c) 残留したフィールド絶縁膜をウェット・エッチングで除去し、p型SiC領域の少なくとも一部を露出する工程と、(d) 超純水によるリンスで、露出したp型SiC領域を清浄化する工程とからなることを要旨とする。

30

【0041】

請求項 1 5 記載に係る発明は、請求項 1 4 記載に係るオーミック電極構造体の製造方法において、Al-Ti系電極膜を配設する工程は、エッチングマスクが、フィールド絶縁膜の上部に残留した状態で、Al-Ti系電極膜をエッチングマスクの上部及び開口部を含む全面に堆積する工程と、この全面に堆積する工程の後、エッチングマスクを除去することにより、Al-Ti系電極膜を開口部の内部にのみ選択的に残留させる工程とからなることを要旨とする。

【0042】

請求項 1 6 記載に係る発明は、請求項 1 2 又は 1 3 記載に係るオーミック電極構造体の製造方法において開口部を形成する工程は、(a) フォトリソグラフィ法により、酸素透過性絶縁膜の上部にエッチングマスクを形成する工程と、(b) このエッチングマスクを用いて、p型SiC領域の少なくとも一部の上部に酸素透過性絶縁膜が残留するように、酸素透過性絶縁膜の一部を除去する工程と、(c) 残留した酸素透過性絶縁膜をウェット・エッチングで除去し、p型SiC領域の少なくとも一部を露出する工程と、(d) 超純水によるリンスで、露出したp型SiC領域を清浄化する工程とからなることを要旨とする。

40

【0043】

請求項 1 7 記載に係る発明は、(イ) SiC基板と、(ロ) このSiC基板の表面に選択的に形成された主電極領域として機能するp型SiC領域と、(ハ) このp型SiC領

50

域の表面の一部から内部に進入し、且つこの p 型 SiC 領域の表面から上方に突出して形成された加熱反応層と、(二)この加熱反応層が貫通する第 1 の開口部を有し、SiC 基板と p 型 SiC 領域の表面に接して配置された熱酸化膜と、(ホ)この熱酸化膜とは組成若しくは密度の異なる絶縁膜であって、第 1 の開口部に連続した第 2 の開口部を有し、且つ熱酸化膜の表面に配置された上部絶縁膜と、(ヘ)この上部絶縁膜の第 2 の開口部において、加熱反応層の上部に配置された Al 及び Ti の少なくとも一方を含む金属からなる電極膜と、(ト)この電極膜に接続される主電極配線とからなる半導体装置であることを要旨とする。

【0044】

ここで、「SiC 基板の表面に選択的に形成された主電極領域として機能する p 型 SiC 領域」は、SiC 基板の表面に、直接 p 型 SiC 領域が形成される場合のみに限定されないことは勿論である。例えば、SiC 基板 1 の表面の一部に、主電極領域 (p 型 SiC 領域) よりも面積の大きい他の半導体領域をウェル形状に配置し、そのウェル形状の半導体領域の内部の位置において、主電極領域 (p 型 SiC 領域) が形成されていても良い。例えば、バイポーラトランジスタのベース領域や、パワー MOSFET 等のボディ領域中に形成された主電極領域 (p 型 SiC 領域) でも構わない。或いは、SiC 基板の表面の全面に他の半導体領域をエピタキシャル成長し、そのエピタキシャル成長した他の半導体領域の表面の一部において、主電極領域 (p 型 SiC 領域) を形成するような場合も許容される。このように、請求項 17 記載に係る発明においては、主電極領域 (p 型 SiC 領域) が他の半導体領域を介して、間接的に、SiC 基板の表面に形成される場合を許容することに留意すべきである。更に、請求項 17 に係る半導体装置において、電極膜が、下部のチタン・シリコン (Ti-Si) 合金膜と上部のチタン (Ti) 膜とからなる積層膜、下部のアルミニウム・シリコン (Al-Si) 合金膜と上部のアルミニウム (Al) 膜とからなる積層膜、及び下部のアルミニウム・チタン・シリコン (Al-Ti-Si) 合金膜と上部のアルミニウム・チタン (Al-Ti) 合金膜とからなる積層膜からなるグループの内の少なくとも一つの積層膜を含む金属膜であることを要旨とする。

【0045】

請求項 18 記載に係る発明は、請求項 17 記載に係る半導体装置において、加熱反応層が、金属の炭化物と金属シリコン (Si) とを含む固溶体であることを要旨とする。

【0046】

【発明の効果】

請求項 1 記載に係る発明によれば、SiC 基板の表面を熱酸化して形成された熱酸化膜と熱酸化膜とは組成若しくは密度の異なる絶縁膜との積層構造で、比較的厚いフィールド絶縁膜が形成出来る。このため、高耐圧が要求される各種パワーデバイスにおいて、従来知られていたコンタクト抵抗 c よりも 1 桁程度低い 10^{-6} c m^2 台、或いはこれ以下のコンタクト抵抗 c が実現され、表面配線が p 型 SiC 領域に接続される種々の半導体電子デバイスの高周波化、高性能化が可能となる。特に、実際のデバイス構造に採用可能な微細な開口部 (コンタクト・ウインドウ) の内部において、低いコンタクト抵抗 c を得ることが出来る。更に、請求項 1 記載に規定する材料を金属膜として用いることにより、ショットキー障壁が低く、且つその障壁の厚さが薄い金属 / 半導体接合出来る。また、加熱反応層が均一に生成される。このため、請求項 1 記載に係る発明によれば、p 型 SiC 領域に対するコンタクト抵抗 c が極めて低いオーミック電極構造体が得られる。

【0047】

請求項 2 記載に係る発明によれば、金属の炭化物と金属シリコンとを含む固溶体からなる加熱反応層を選択しているため、金属 / 半導体接合におけるショットキー障壁が極めて低く、且つ、界面のモホロロジーが良好で、加熱反応層が均一に形成出来る。このため、p 型 SiC 領域に対するコンタクト抵抗 c が極めて低いオーミック電極構造体が得られる。

【0048】

SiC の熱酸化膜は、Si 熱酸化膜よりは劣るが、Si 熱酸化膜に近いシリコン酸化膜

(SiO_2 膜)である。従って、 SiC の熱酸化膜の絶縁破壊電界強度は、厚さ 10nm で $14\text{MV}/\text{cm}$ 程度である。熱酸化以外の方法で形成した SiO_2 膜の絶縁破壊電界強度は、この値よりも小さい。即ち、請求項3記載に係る発明によれば、 SiC の熱酸化膜以外の種々の絶縁膜を、 SiC の熱酸化膜の上部に形成して、半導体装置の仕様として要求される耐圧を確保しつつ、 SiC の表面モホロジを良好に維持出来る。

【0049】

上記のように、 SiC の熱酸化膜は、 Si 熱酸化膜に近い SiO_2 膜であるので、 BHF 溶液に対するエッチング速度は $100\text{nm}/\text{分}$ 程度である。これに比し、 CVD で堆積した SiO_2 膜に対するエッチング速度は 11.5 倍から 3 倍位高い。即ち、請求項4記載に係る発明によれば、 SiC の熱酸化膜以外の種々の SiO_2 膜を、 SiC の熱酸化膜の上部に形成して、半導体装置の仕様として要求される耐圧や表面の安定性を確保しつつ、 SiC の表面モホロジを良好に維持出来る。また、 BHF 溶液に対するエッチング速度の相違を利用して、種々の半導体プロセスを採用出来る。

10

【0050】

請求項5記載に係る発明によれば、 p 型 SiC 領域の表面キャリア密度が、 $1 \times 10^{18}/\text{cm}^3 \sim 5 \times 10^{21}/\text{cm}^3$ の高不純物密度であるので、 p 型 SiC 領域と加熱反応層との間に生じるショットキー障壁の厚さが薄くなり、トンネル効果によって伝導正孔が容易に流れるようになる。このため、低いコンタクト抵抗 c が得られる。

【0051】

請求項6記載の発明によれば、熱酸化膜の厚さを $2 \sim 50\text{nm}$ の値に最適化しているので、 p 型 SiC 領域の表面に生成されやすい炭化水素化合物及び自然酸化膜を可能な限り除く効果を維持しつつ、過剰な熱酸化による基板粗面化を防止することが出来る。このため、 p 型 SiC 領域と加熱反応層の界面が平坦である。また、加熱反応層が均一且つ均質であるので、ショットキー障壁の高さが低減され、コンタクト抵抗 c が低くなる。

20

【0052】

請求項7記載に係る発明によれば、熱酸化膜の厚さと上部絶縁膜の厚さとを合計した値を、 $100\text{nm} \sim 3\mu\text{m}$ としたため、熱酸化膜の下部の SiC 基板と上部絶縁膜の上部の配線とで形成される寄生 MOS トランジスタによるリーク電流が抑制され、高い耐圧を有した電力用半導体デバイスが提供出来る。

【0053】

請求項8記載に係る発明によれば、電極膜の最上部の位置が、第2の開口部の内部に存在し、第2の開口部周辺の上部絶縁膜を重畳することが無い。このため、加熱反応層を形成する時、 Al が溶融しても、 Al は第2の開口部の窪地に閉じこめられるので、融解 Al が周辺の上部絶縁膜の表面に流れ出し、配線ショートを起こす心配が無い。この結果、製造歩留まりが向上する。

30

【0054】

請求項9記載に係る発明によれば、フィールド絶縁膜を形成する直前から、開口部の内部に Al-Ti 系電極膜を配設するまでの工程は、開口部の SiC 露出表面にフォトレジストを一度も塗布することなく進行出来る。従って、加熱反応層を形成する前の Al-Ti 系電極膜と SiC との界面へのフォトレジストに起因するハイドロ・カーボンの付着が完全に回避出来、清浄な界面が容易に得られる。このため、加熱反応層と SiC との界面のショットキー障壁が極めて低く、且つ、薄くなる。また、界面のモホロジが良好で、加熱反応層が均一に生成される。更に、酸素及び水の分圧が共に $1 \times 10^{-3}\text{Pa} \sim 1 \times 10^{-10}\text{Pa}$ の非酸化性雰囲気中で熱処理し、加熱反応層を生成しているので、熱処理中に Al-Ti 系電極膜の表面に生成される酸化アルミニウム(Al_2O_3)や酸化チタン(TiO_2)等の金属酸化膜が、顕著に抑制され、表面の金属酸化膜によるコンタクト抵抗 c の増大が大きく低減出来る。この結果、従来のコンタクト抵抗 c よりも1桁程度低い 10^{-6}cm^2 台、若しくはこれ以下のコンタクト抵抗 c が得られる。しかも、このオーミック電極構造体は、フィールド絶縁膜中の開口部に設けられるので、現実の半導体電子デバイスに適した構造である。特に、(i) Al 層の上に Ti 層を堆積した $\text{Al}/$

40

50

Ti積層膜、又は(ii)Ti層の上にAl層を堆積したTi/Al積層膜は、いずれもp型SiC領域との反応により、p型SiC領域との界面のモホロジーが良好でかつショットキー障壁が極めて低い加熱反応層が形成出来る。従って、請求項9記載に係る発明によれば、従来のコンタクト抵抗 c よりも1桁程度低い $10^{-6} c \text{ m}^2$ 台、若しくはこれ以下のコンタクト抵抗 c が得られる。

【0055】

請求項10記載に係る発明によれば、SiC基板の表面にフィールド絶縁膜を形成する工程は、熱酸化膜を成長する工程と、この熱酸化膜の上部に熱酸化以外の方法で絶縁膜を堆積する工程とから構成しているため、過度の熱酸化によるSiC基板の表面モホロジーの劣化を抑制することが出来る。また、熱酸化以外の方法は、CVD法やスパッタリング法等の周知の物理的或いは化学的手段が採用可能であるが、これらの、熱酸化以外の方法に固有な自然酸化膜やヒドロ・カーボンの生成を熱酸化膜により効果的に除去、若しくは抑制出来る。このため、加熱反応層とp型SiC領域との界面のモホロジーが良好となり、均一且つ均質な加熱反応層を生成出来る。従って、上述した $10^{-6} c \text{ m}^2$ 台、若しくはこれ以下のコンタクト抵抗 c を簡単に得ることが出来る。

10

【0056】

請求項11記載に係る発明によれば、熱酸化以外の方法でSiC基板の表面に酸素透過性絶縁膜を堆積する工程を先に行い、この酸素透過性絶縁膜の堆積後に、熱酸化によりSiC基板の表面と酸素透過性絶縁膜との界面に熱酸化膜を成長して、フィールド絶縁膜を形成している。この場合も、請求項10記載に係る発明と同様に、過度の熱酸化によるSiC基板の表面モホロジーの劣化を抑制することが出来る。また、CVD法やスパッタリング法等の周知の物理的或いは化学的手段に固有な自然酸化膜やヒドロ・カーボンの生成を、熱酸化膜の生成により効果的に除去、若しくは抑制出来る。このため、加熱反応層とp型SiC領域との界面のモホロジーが良好となり、均一且つ均質な加熱反応層を生成出来る。従って、 $10^{-6} c \text{ m}^2$ 台、若しくはこれ以下の低いコンタクト抵抗 c を簡単に得ることが出来る。

20

【0057】

請求項12記載に係る発明においては、先に、熱酸化以外の方法でSiC基板の表面に酸素透過性絶縁膜からなる「暫定フィールド絶縁膜」を形成し、この暫定フィールド絶縁膜に開口部(いわゆるコンタクト・ウインドウ)を形成し、この開口部に露出したSiC基板の表面に熱酸化膜を成長し、その後、この熱酸化膜を除去しているため、p型SiC領域の表面を清浄化出来る。更に、請求項10及び11記載に係る発明と同様に、暫定フィールド絶縁膜を形成する直前から、開口部の内部にAl-Ti系電極膜を配設するまでの工程は、開口部のSiC露出表面にフォトレジストを一度も塗布することなく進行出来る。従って、加熱反応層を形成する前のAl-Ti系電極膜とSiCとの界面へのフォトレジストに起因するヒドロ・カーボンの付着が完全に回避出来、清浄な界面が容易に得られる。このため、加熱反応層とSiCとの界面のショットキー障壁が極めて低く、且つ、薄くなる。更に、後からの熱酸化により、SiC基板の表面と酸素透過性絶縁膜との界面に、薄い熱酸化膜が形成されるため、請求項10及び11記載に係る発明と同様に、高耐圧化が可能になると同時に過度の熱酸化によるSiC基板の表面モホロジーの劣化を抑制することが出来る。また、熱酸化以外の物理的或いは化学的手段に固有な自然酸化膜やヒドロ・カーボンの生成を、熱酸化膜の生成により効果的に除去出来る。このため、加熱反応層とp型SiC領域との界面のモホロジーが良好となり、均一且つ均質な加熱反応層を生成出来る。従って、 $10^{-6} c \text{ m}^2$ 台、若しくはこれ以下の低いコンタクト抵抗 c を簡単に得ることが出来る。

30

40

【0058】

請求項13記載に係る発明によれば、酸素及び水の分圧が共に $1 \times 10^{-3} \text{ Pa} \sim 1 \times 10^{-10} \text{ Pa}$ の非酸化性雰囲気中で熱処理し、加熱反応層を生成しているため、熱処理中にAl-Ti系電極膜の表面に生成される Al_2O_3 や TiO_2 等の金属酸化膜が、顕著に抑制され、表面の金属酸化膜によるコンタクト抵抗 c の増大が大きく低減出来る。

50

【 0 0 5 9 】

請求項 1 4 記載に係る発明によれば、開口部が p 型 S i C 領域に到達する最終ステップが、ウェット・エッチングと超純水によるリンスで完結されるので、ドライ・エッチングの反応生成物であるハイドロ・カーボンの p 型 S i C 基板の表面への再付着や、過剰なプラズマエネルギーによるエッチング損傷が防止出来る。このため、p 型 S i C 基板の表面の汚染や基板表面の粗面化が有効に防止出来る。加えて、ドライ・エッチングが使用出来るため、微細なオーミック・コンタクトが形成出来るので、半導体集積回路の高集積密度化や、電力用半導体装置のオン抵抗の低減等の高性能化が可能になる。

【 0 0 6 0 】

請求項 1 5 記載に係る発明によれば、開口部（コンタクト・ウインドウ）を開口に用いたエッチングマスクを、A l - T i 系電極膜をパターンニングするためのリフトオフ工程用のマスクとして兼用出来る。即ち、コンタクト・ウインドウ開口工程と A l - T i 系電極膜のパターンニング工程用のフォトリソグラフィ工程を一度で行え、半導体装置の製造プロセスが簡略化される。このため、半導体装置の製造歩留まりの向上、生産性の向上、更には製造コストの低減化が容易になる。

【 0 0 6 1 】

請求項 1 6 記載に係る発明によれば、酸素透過性絶縁膜に p 型 S i C 領域に到達する開口部を設ける最終ステップが、ウェット・エッチングと超純水によるリンスで完結されるので、ドライ・エッチングの反応生成物であるハイドロ・カーボンの p 型 S i C 基板の表面への再付着や、過剰なプラズマエネルギーによるエッチング損傷が防止出来る。このため、請求項 1 4 記載に係る発明と同様に、p 型 S i C 基板の表面の汚染や基板表面の粗面化が有効に防止出来る。加えて、ドライ・エッチングが使用出来るため、微細なオーミック・コンタクトが形成出来、半導体集積回路の高集積密度化や、電力用半導体装置のオン抵抗の低減等の高性能化が可能になる。

【 0 0 6 2 】

請求項 1 7 記載に係る発明によれば、S i C 基板の表面を熱酸化して形成された熱酸化膜と熱酸化膜とは組成若しくは密度の異なる絶縁膜との積層構造で、安定性に優れた比較的厚いフィールド絶縁膜が形成出来る。このため、定格動作電圧の高い各種パワーデバイスにおいて、従来知られていたコンタクト抵抗 c よりも 1 桁程度低いコンタクト抵抗 c が実現される。このため、半導体電子デバイスの高周波化、高性能化が可能となる。特に、実際のデバイス構造に採用可能な微細な開口部（コンタクト・ウインドウ）の内部において、主電極領域に対する低いコンタクト抵抗 c を得ることが出来る。従って、微細なコンタクト・ウインドウを多数・高密度に配置することにより、低オン電圧・高速動作可能な半導体パワーデバイスが実現出来る。請求項 1 7 記載に規定する材料を金属膜として用いることにより、ショットキー障壁が低く、且つその障壁の厚さが薄い金属/半導体接合出来る。また、加熱反応層が均一に生成される。このため、請求項 1 7 記載に係る発明によれば、p 型 S i C 領域からなる主電極領域に対するコンタクト抵抗 c が極めて低くなり、種々の半導体電子デバイスの高周波化、高性能化が可能となる。

【 0 0 6 3 】

請求項 1 8 記載に係る発明によれば、金属の炭化物と金属シリコンとを含む固溶体からなる加熱反応層を選択しているため、金属/半導体接合におけるショットキー障壁が極めて低くなる。しかも、界面のモホロジーが良好で、加熱反応層が均一に形成出来る。このため、主電極領域に対するコンタクト抵抗 c が極めて低くなり、種々の半導体電子デバイスの高周波化、高性能化が可能となる。

【 0 0 6 4 】

【発明の実施の形態】

次に、図面を参照して、本発明の第 1 乃至第 3 の実施の形態を説明する。以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。但し、図面は模式的なものであり、厚さと平面寸法との関係、各層の厚さの比率等は現実のものとは異なることに留意すべきである。従って、具体的な厚さや寸法は以下の説明を参酌して判断

10

20

30

40

50

すべきものである。また図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。

【0065】

(第1の実施の形態)

図1に示すように、本発明の第1の実施の形態に係るオーミック電極構造体は、SiC基板1、SiC基板1の表面に選択的に形成されたp型SiC領域2、このp型SiC領域2の表面の一部に形成された加熱反応層8、SiC基板1とp型SiC領域2との界面を覆う熱酸化膜3、熱酸化膜3の表面に配置された上部絶縁膜4、加熱反応層8の上部に配置された電極膜7とを少なくとも有する。p型SiC領域2は、半導体装置、特に半導体電子デバイスの主電極領域として機能する。

10

【0066】

一般に半導体電子デバイスは、第1主電極領域、第2主電極領域及び制御電極を有する。「第1主電極領域」とは、IGBTにおいてエミッタ領域又はコレクタ領域のいずれか一方、パワーMOSFETやパワーMOSSET等の電力用絶縁ゲート型トランジスタ(パワーIGT)においては、ソース領域又はドレイン領域のいずれか一方を意味する。「第2主電極領域」とは、IGBTにおいては上記第1主電極領域とはならないエミッタ領域又はコレクタ領域のいずれか一方、パワーIGTにおいては上記第1主電極領域とはならないソース領域又はドレイン領域のいずれか一方を意味する。即ち、第1主電極領域が、エミッタ領域であれば、第2主電極領域はコレクタ領域であり、第1主電極領域がソース領域であれば、第2主電極領域はドレイン領域である。また、「制御電極」とはIGBT及びパワーIGTのゲート電極を意味することは勿論である。本発明においては、第1主電極領域及び第2主電極領域のいずれか一方を、単に「主電極領域」と呼ぶ。また、ダイオード等の制御電極を有しないSiC半導体装置でも、同様に、第1主電極領域及び第2主電極領域が定義される。本発明においては、この場合も、第1主電極領域及び第2主電極領域のいずれか一方を、単に「主電極領域」と呼ぶ。更に、パワーIC等の半導体集積回路においては、3つ以上の主電極領域が定義可能であるが、これらの複数の少なくとも一つは、本発明の「主電極領域」である。

20

【0067】

熱酸化膜3と、上部絶縁膜4との積層構造により、フィールド絶縁膜5を構成している。更に、電極膜7に電気的に接続するように、フィールド絶縁膜5の上には、配線導体素片9が形成されている。配線導体素片9は図1に示すオーミック・コンタクトを他の部位と結線する配線部材であり、半導体装置の主電極配線として機能する。パワーデバイスにおいては、複数のユニットセルを多数SiC基板1の上に、蜂の巣状や、マトリクス状等にして配置し電流量を確保している。また、オン電圧を低くするための設計仕様により、各主電極領域を細分化し、SiC基板1の上に高密度に配列する場合もある。従って、このような場合は、複数に分割されたユニットセルの各主電極領域を統合する配線として配線導体素片9が機能する。この配線導体素片9には、周知のアルミニウム(Al)、アルミニウム・シリコン(Al-Si)共晶、アルミニウム・銅・シリコン(Al-Cu-Si)共晶、銅(Cu)、チタン・タングステン(Ti-W)合金などが用いられる。

30

【0068】

SiC基板1の導電型や不純物密度は、本発明のオーミック電極構造体を利用する半導体装置によって異なる。更に、SiC基板1の表面の一部に、p型SiC領域2よりも平面上の面積の大きい他の半導体領域をウェル形状に配置し、そのウェル形状の他の半導体領域の平面上の内部の位置において、エピタキシャル成長した高不純物密度のp型SiC領域2を凸部として形成し、このp型SiC領域2を主電極領域として用いても良い。或いは、SiC基板1の表面の全面に他の半導体領域をエピタキシャル成長し、そのエピタキシャル成長した他の半導体領域の表面の一部において、更に連続エピタキシャル成長した高不純物密度のp型SiC領域2をメサエッチング等により凸部として形成し、このp型SiC領域2を主電極領域として用いても良い。

40

【0069】

50

例えば、 pnp 型バイポーラトランジスタであれば、コレクタ領域となる低不純物密度の p 型（若しくは型） SiC 基板1の表面に、 n 型 SiC 領域からなるベース領域をウェル形状に形成し、このベース領域の平面上の内部の位置において、主電極領域（エミッタ領域）としての高不純物密度の p 型 SiC 領域2を凸部として形成しても良い。この場合、コレクタ領域となる低不純物密度の p 型 SiC 基板1の代わりに真性半導体（ i 型）の SiC 基板1を用い、 i 型 SiC 基板1の裏面（若しくは表面の一部）に、高不純物密度の p 型 SiC 領域からなるコレクタ領域を形成しても良い。

【0070】

GTO サイリスタ等のサイリスタであれば、 p ベース領域となる p 型 SiC 基板1の表面の一部又は全面に、 n 型 SiC 領域からなる n ベース領域を形成し、この n ベース領域の内部に、アノード領域（主電極領域）としての高不純物密度の p 型 SiC 領域2をエピタキシャル成長により、凸部形状に形成することが可能である。この場合、 p ベース領域となる p 型 SiC 基板1の裏面には、カソード領域としての n 型 SiC 領域が形成される。

10

【0071】

一方、 n チャネルの接合型 FET や接合型 SIT では、チャネル領域として機能する n 型 SiC 基板（或いは型 SiC 基板若しくは i 型 SiC 基板）1の表面に、ソース領域（主電極領域）としての高不純物密度の p 型 SiC 領域2を凸部形状に形成可能である。また、 n チャネルの SI サイリスタでは、チャネル領域として機能する n 型 SiC 基板（或いは型 SiC 基板若しくは i 型 SiC 基板）1の表面に、アノード領域としての高不純物密度の p 型 SiC 領域2を凸部形状に形成可能である。

20

【0072】

p チャネルの $Power\ IGT$ では、 n 型チャネル領域として機能する n 型 SiC 基板（或いは型 SiC 基板）1の表面に、ドレイン領域（主電極領域）としての高不純物密度の p 型 SiC 領域2を凸部形状に形成可能である。この場合、 n 型 SiC 基板（或いは型 SiC 基板）1の表面の他の場所に、ドレイン領域2に対向して、ソース領域（他の主電極領域）としての高不純物密度の p 型 SiC 領域が凸部形状に形成される。そして、ソース領域とドレイン領域2の間の n 型 SiC 基板（或いは型 SiC 基板）1の表面にゲート酸化膜が形成され、このゲート酸化膜の上に、ゲート電極が形成される。ゲート電極としては、タングステン（ W ）、チタン（ Ti ）、モリブデン（ Mo ）等の高融点金属、これらのシリサイド（ WSi_2 、 $TiSi_2$ 、 $MoSi_2$ ）等が使用可能である。或いは、2重拡散構造の p チャネルの $Power\ IGT$ では、ドリフト領域として機能する p 型 SiC 基板（或いは型 SiC 基板若しくは i 型 SiC 基板）1の表面に、ドレイン領域（主電極領域）としての高不純物密度の p 型 SiC 領域2を凸部形状に形成可能である。この場合、ソース領域としての他の p 型 SiC 領域が、 p 型 SiC 基板1の表面に形成された n ボディ領域に形成される。同様に、 n 型 SiC 基板（或いは型 SiC 基板）1の表面にドレイン領域としての p 型 SiC 領域2と、ソース領域としての p 型 SiC 領域を凸部形状に形成し、ソース領域とドレイン領域2の間の n 型 SiC 基板（或いは型 SiC 基板）1の表面に、ショットキー電極を構成すれば、 $MESFET$ が実現出来る。

30

【0073】

n チャネルの $IGBT$ では、ドリフト領域として機能する n 型 SiC 基板（或いは型 SiC 基板）1の表面に、コレクタ領域としての高不純物密度の p 型 SiC 領域2を凸部形状に形成可能である。この場合、エミッタ領域としての他の n 型 SiC 領域が、 n 型（或いは型） SiC 基板1の表面に形成された p ボディ領域に形成される。本発明の第1の実施の形態に係るオーミック電極構造体は、これら種々の半導体電子デバイスの主電極領域としての高不純物密度の p 型 SiC 領域2に適用可能である。

40

【0074】

加熱反応層8は、 p 型 SiC 領域2の表面の一部から内部に進入すると同時に、 p 型 SiC 領域2の表面から上方に突出して形成されている。熱酸化膜3は、加熱反応層8が貫通する第1の開口部を有し、且つ SiC 基板1と p 型 SiC 領域2との界面を覆うように

50

、SiC基板1とp型SiC領域2の表面に接して配置されている。上部絶縁膜4は、熱酸化膜3とは組成若しくは密度の異なる絶縁膜であって、第1の開口部に連続した第2の開口部を有している。図1に示すように、電極膜7の最上部の位置は、第2の開口部の内部に存在する。第1及び第2の開口部は共通の開口部6を構成している。

【0075】

本発明の第1の実施の形態に係るオーミック電極構造体において、「熱酸化膜3とは組成の異なる絶縁膜」とは、PSG（りん珪酸ガラス）膜、BSG（硼珪酸ガラス）、BPSG（硼りん珪酸ガラス）或いは Si_3N_4 膜等の絶縁膜の意である。また、「熱酸化膜3とは密度の異なる絶縁膜」とは、熱酸化膜以外の方法で堆積した SiO_2 膜等の絶縁膜の意である。例えば、CVD法、スパッタリング法、真空蒸着法等の、化学的若しくは物理的堆積方法による SiO_2 膜が該当する。図1に示すSiCの熱酸化膜3は、Si熱酸化膜よりは劣るが、Si熱酸化膜に近い SiO_2 膜である。熱酸化膜とその他の方法で堆積した SiO_2 膜とでは密度が違うので断面を高分解能SEM観察すると境界が見える。

10

【0076】

そして、Si熱酸化膜に近いSiCの熱酸化膜3の絶縁破壊電界強度は、厚さ10nmで14MV/cm程度である。一方、熱酸化以外の方法で形成した SiO_2 膜の絶縁破壊電界強度は、この値よりも小さい。例えば、CVDで堆積した SiO_2 膜の絶縁破壊電界強度は、同じ厚さ10nmで6MV/cm程度であるので、絶縁破壊電界強度を測定すれば、明瞭にSiCの熱酸化膜3と上部絶縁膜4とは識別可能である。

【0077】

また、SiCの熱酸化膜3は、Si熱酸化膜に近い SiO_2 膜であるので、BHF溶液に対するエッチング速度は100nm/分程度である。これに比し、CVDで堆積した SiO_2 膜に対するエッチング速度は1.5倍から3倍位高い。従って、BHF溶液に対するエッチング速度を測定すれば、明瞭にSiCの熱酸化膜3と上部絶縁膜4とは識別可能である。

20

【0078】

マイクロには、CVDで堆積した SiO_2 膜中には、SiCの熱酸化膜3より水素やカーボン結合が多く、Si-O-Si結合距離がSiCの熱酸化膜3より長いので、赤外線吸収スペクトルやラマン分光によっても、明瞭にSiCの熱酸化膜3と上部絶縁膜4とは識別可能である。

30

【0079】

図1に示すようなSiCの熱酸化膜以外の種々の SiO_2 膜等の上部絶縁膜4を、SiCの熱酸化膜3の上部に形成した積層構造を採用すれば、半導体装置の仕様として要求される耐圧や表面の安定性を確保しつつ、SiCの表面モホロジーを良好に維持出来る。

【0080】

熱酸化膜3の厚さは2~50nmであることが望ましい。特に、5~20nmの範囲の熱酸化膜3の厚さが望ましい。熱酸化膜3の厚さが、5nmより薄い場合は表面研磨やイオン注入法で生じたSiC基板1表面の損傷領域を除去する効果ならびに表面の異物を除去する効果が乏しくなる。一方、熱酸化膜3の厚さが、50nmより厚い場合は過度な熱酸化によりSiC基板1表面が次第に荒れ、表面モホロジーが低下するという問題がある。このため、コンタクト抵抗 c の低減には上記範囲の熱酸化膜3の厚さが有益な効果をもたらす。

40

【0081】

熱酸化膜3の厚さと上部絶縁膜4の厚さとを合計したフィールド絶縁膜5の総厚は、100nm~3 μ mであることが望ましい。特に、300nm以上であることが望ましい。また、高耐圧の電力用半導体装置であれば、800nm以上にすれば良い。但し、フィールド絶縁膜5があまり厚くなると、クラック等が発生するので、3 μ m以上は好ましくない。

【0082】

図1に示す電極膜7は、上部絶縁膜4の第2の開口部において、加熱反応層8の上部に

50

配置された Al 及び Ti の少なくとも一方を含む金属から構成されている。この「Al 及び Ti の少なくとも一方を含む金属からなる電極膜 7」は、

- (i) 下部の Ti - Si 合金膜と上部の Ti 膜とからなる積層膜、
- (ii) 下部の Al - Si 合金膜と上部の Al 膜とからなる積層膜、及び
- (iii) 下部の Al - Ti - Si 合金膜と上部の Al - Ti 合金膜とからなる積層膜のいずれかであることが好ましい。

【0083】

後述するように、本発明は、

- (i) Al 層の上に Ti 層を堆積した Al / Ti 積層膜、
- (ii) Ti 層の上に Al 層を堆積した Ti / Al 積層膜、
- (iii) Al - Ti 合金膜

を p 型 SiC 領域 2 との反応させ、加熱反応層 8 を形成することにより、ショットキー障壁を極めて低く、且つ障壁の厚さを薄くしている。このことに由来して、図 1 に示す電極膜 7 は、この加熱反応層 8 の生成後の、未反応の金属層及び加熱反応層 8 を拡散してきた金属 Si との化合物からなる積層構造である。即ち、

(i) Al 層の上に Ti 層を堆積した Al / Ti 積層膜においては、熱処理前の下層の Al 層が熱処理により加熱反応層 8 となる。このとき、熱処理前の上層の Ti 層においては、加熱反応層を拡散してきた金属 Si との反応により下部に Ti - Si 合金膜が生成される。この下部の Ti - Si 合金膜と上部の未反応の Ti 膜とからなる積層膜で、電極膜 7 を構成することになる。

【0084】

(ii) Ti 層の上に Al 層を堆積した Ti / Al 積層膜においては、熱処理前の Ti 層が熱処理により加熱反応層 8 となる。一方、熱処理前の Al 層においては、加熱反応層を拡散してきた金属 Si との反応により下部に Al - Si 合金膜が生成され、上部に未反応の Al 膜が残留する。

【0085】

(ii) Al - Ti 合金膜においては、熱処理前の下部の Al - Ti 合金膜が熱処理により加熱反応層 8 となり、熱処理前の最上部には未反応の Al - Ti 合金膜が残る。そして、加熱反応層 8 との境界部には、加熱反応層を拡散してきた金属 Si との反応により Al - Ti - Si 合金膜が生成される。

【0086】

図 2 は、Ti 層の上に Al 層を堆積した Ti / Al 積層膜を、1000 で 2 分間熱処理した後において、オージェ電子分光 (AES) 法を用いて、オーミック電極構造体の深さ方向の組成を分析した結果を示す図である。AES 測定時のスパッタリングによるエッチング速度は、SiO₂ 換算で 13 nm / 分である。図 2 に示すように、最も表面側には、配線導体素片 9 としての Al が存在する。配線導体素片 9 の下には、酸素 (O) を含む Al と、その下の Si を含む Al とからなる電極膜 7 が存在する。電極膜 7 の厚さは、スパッタリングによるエッチング速度を考慮すると 312 nm である。電極膜 7 の下には、厚さ 367 nm の加熱反応層 8 が存在する。加熱反応層 8 は、炭素 (C) 及び Si を含む Ti 層である。加熱反応層 8 の下が、SiC 基板 1 である。

【0087】

C_{KLL}, Al_{KLL}, Si_{LVV} を用いたターゲット・ファクター・アナリシス (TF A) により、各元素の化学状態を判断すると、C については、化学状態が 2 成分に分けられ、表面側の成分は Ti の分布と重なる。図示を省略したピーク形状からも、これは、加熱反応層 8 における Ti の炭化物 (TiC) であると推定される。一方、深い方の成分は SiC 基板 1 の SiC に起因した成分であると推定される。

【0088】

Al についても化学状態は、2 成分に分けられ、図示を省略したピーク形状からも金属成分と酸化物成分の存在が推定される。それぞれの成分のプロファイルで、酸化物のプロファイルは、O のプロファイルと良く一致している。

【0089】

Siについては、2成分乃至3成分に分けられる。プロファイルの分割時は、2成分のフィッティングの方が良好なので、ここで2成分系で考察する。図示を省略したピーク形状からは、金属成分と炭化物成分の存在が推定される。金属成分のプロファイルについては、表面側は、 Al_{KL} のAl金属成分のプロファイルと良く一致する。TiC層に対応する内部領域では、Al金属成分のプロファイルとの間に乖離が認められる。そこで、図示を省略したスペクトルの形状から化学状態を判断すると、Al金属成分と対応するスペクトルとの差が認められない。従って、金属成分であると判断される。このことから、加熱反応層8のTiC層では、Siが金属状態で存在すると推定される。

【0090】

また、Ti層以降で認められる成分は、C(SiC)のプロファイルと良く一致し、ピーク形状からもSiC基板1のSiCであると推定される。

【0091】

このように、AES測定によれば、Ti/Al積層膜を、1000で2分間熱処理した場合には、加熱反応層8は、金属の炭化物(TiC)と金属シリコンとを含む固溶体であることが推定出来る。Al/Ti積層膜を、熱処理した場合には、加熱反応層8は、AlCと金属シリコンとを含む固溶体となっていると推定される。この金属の炭化物と金属シリコンとを含む固溶体からなる加熱反応層8が、金属/半導体接合におけるショットキー障壁を極めて低くし、且つ、界面のモホロジーを良好にし、結果として、加熱反応層8を均一に生成出来ると判断される。

【0092】

Ti/Al積層膜或いはAl/Ti積層膜の一要素のAl膜はSi半導体電子デバイスの配線で多用されているAl-Si共晶膜に替えることも出来る。

【0093】

図1に示すように、SiC基板1の表面に、高い表面キャリア(ホール)密度を有するp型SiC領域2が形成されている。p型SiC領域2は、p型エピタキシャル膜をメサ状に残した領域2である。p型SiC領域2の表面キャリア密度は $1 \times 10^{18} / \text{cm}^3 \sim 5 \times 10^{21} / \text{cm}^3$ であることが望ましい。より、好ましくは $1 \times 10^{18} / \text{cm}^3$ 以上の表面キャリア密度が望ましい。

【0094】

なお、半導体装置の設計により、各主電極領域及び制御電極に配線導体素片(主電極配線)9を介して接続される複数のボンディングパッドを、フィールド絶縁膜5の上に形成しても良い。そしてこの配線導体素片(主電極配線)9及びボンディングパッドの上には、酸化膜(SiO_2)、PSG膜、BPSG膜、窒化膜(Si_3N_4)、或いはポリイミド膜等からなるパッシベーション膜を形成しても良い。そして、パッシベーション膜の一部に複数の電極層を露出するように複数の開口部(窓部)を設け、ボンディングを可能にすることが出来る。

【0095】

次に図3~図5に示す工程断面図(その1~その3)を参照しながら、本発明の第1の実施の形態に係るオーミック電極構造体の製造工程を説明する。

【0096】

(イ) 先ず図3(a)に示すように、 8° オフの4H-SiC基板1のSi面表面に、 $1 \times 10^{19} / \text{cm}^3$ 以上の高不純物密度のp型不純物(Al)を添加した厚さ数100nmのp型エピタキシャル成長層(p型SiC領域)20をエピタキシャル成長する。続いて、このp型エピタキシャル成長層(p型SiC領域)20の上に、厚さ1.2 μm のシリコン酸化膜(SiO_2 膜)をCVD法で堆積し、周知のフォトリソグラフィ法と反応性イオンエッチング(RIE)法等のエッチング技術で、p型SiC領域2に対応するエッチングマスク21を形成する。

【0097】

(ロ) 次に、 SiO_2 膜からなるエッチングマスク21を使用し、 SF_6 と O_2 をエッチ

10

20

30

40

50

ャントガスとしたR I E法で、図3 (b) に示すように、不要なエピタキシャル層を除く。更に、その後、S i O₂膜からなるエッチングマスク2 1をフッ酸 (H F) で全面除去して、素子分離されたメサ構造のp型S i C領域2 2を形成する。なお、p型S i C領域2 2が、パワーI G Tのドレイン領域として機能する場合は、S i C基板1の表面の他の場所に、同様な手法で (ドレイン領域2の形成と同時に) 、ドレイン領域2に対向して、ソース領域としてのp型S i C領域が凸部形状に形成される。この場合、S i C基板1としては、n型S i C基板、或いは型S i C基板を選べば良い。

【 0 0 9 8 】

(八) そして、シリコン (S i) プロセスで周知のR C A洗浄法等の所定の洗浄法を用いて、S i C基板1を十分清浄化する。R C A洗浄法は、H₂O₂ + N H₄O H混合液 (S C - 1) とH₂O₂ + H C l混合液 (S C - 2) による浸漬処理を組み合わせ行う伝統的な半導体S i C基板1の洗浄法である。そして、図3 (c) に示すように、十分清浄化されたS i C基板1の表面を、1 0 0 0 から1 1 5 0 において乾燥酸素雰囲気中で熱酸化し、表面に厚さ5 ~ 4 0 n m熱酸化膜3を成長する。なお、乾燥酸素雰囲気中の代わりに、水蒸気を用いてもかまわない。乾燥酸素中、雰囲気1 1 5 0 で3時間熱酸化すれば、3 5 ~ 4 0 n mの熱酸化膜3が得られる。水蒸気を用いたウェット雰囲気中、1 1 5 0 で2時間熱酸化すれば、3 0 ~ 3 5 n mの熱酸化膜3が得られる。水蒸気を用いたウェット雰囲気の熱酸化の場合は、その後アルゴン (A r) 中で1 1 5 0 、3 0分程度アニールすることが好ましい。熱酸化膜3を2 0 n m以下にするためには、酸化温度を下げる若しくは、酸化時間を短縮すれば良い。パワーI G Tの製造工程として考えるならば、ソース領域とドレイン領域2の間のS i C基板1の表面に形成される熱酸化膜3をゲート酸化膜として使用することも可能である。

【 0 0 9 9 】

(二) 次に、図4 (d) に示すように、熱酸化膜3の上に、常圧C V D法でS i O₂膜からなる上部絶縁膜4を堆積し、2層構造からなるフィールド絶縁膜5を形成する。熱酸化膜3の厚さと上部絶縁膜4の厚さとを合計したフィールド絶縁膜5の総厚を、6 0 0 n m ~ 1 . 5 μ m程度にすることが望ましい。仮に、パワーI G Tの製造工程として考えるならば、上部絶縁膜4の堆積前に、ゲート電極の形成をしておけば良い。即ち、熱酸化膜3の形成後、W、T i、M o等の高融点金属、或いは、これらのシリサイド (W S i₂, T i S i₂, M o S i₂) 等のゲート電極材料を、熱酸化膜3の上に、スパッタリング法、真空蒸着法、C V D法等で堆積する。そして、フォトリソグラフィ法とR I E法とを用いて、ゲート電極材料をパターンニングし、ソース領域とドレイン領域2の間のゲート酸化膜3の上にゲート電極を形成すれば良い。そして、ゲート電極形成後、R C A洗浄法等でS i C基板1を清浄化する。十分清浄化されたゲート電極及び熱酸化膜3の上に、常圧C V D法でS i O₂膜からなる上部絶縁膜4を堆積し、2層構造からなるフィールド絶縁膜5を形成する。

【 0 1 0 0 】

(ホ) 次にフィールド絶縁膜5の表面に厚さ1 ~ 2 μ mのフォトレジスト2 2をスピンナーを用いて塗布する。そして、所定のフォトマスク (レティクル) を用い、フォトレジスト2 2を選択的に露光し、現像することによって開口部6に対応する部分のフォトレジスト2 2を除去する。続いて、このフォトレジスト2 2のパターンをエッチングマスクとして用い、S i C基板1をB H F溶液に浸漬し、ウェット・エッチングすることで、図4 (e) に示すように、フィールド絶縁膜5に開口部6を形成する。微細な開口部6を形成する時は、ガスプラズマを用いたドライ・エッチングが好ましい。例えば、C H F₃やC₂F₆などをエッチャントとしたR I E法や電子サイクロトロン共鳴イオンエッチング (E C Rイオンエッチング) 等の種々のドライ・エッチングを使用することが出来る。この場合、最初にドライ・エッチングを行い、フィールド絶縁膜5を数1 0 n m残したところで、ウェット・エッチングに切り換えるようにする。開口部6をドライ・エッチングで、最後まで貫通させると、

1) S i C基板1の表面が過剰なプラズマエネルギーによるプラズマ損傷で荒れる、

2) エッチング反応で生成した反応生成物であるハイドロ・カーボンがSiC基板1の表面に再付着し、表面を汚染するという弊害が起こり、後述の加熱反応層の均一生成に大きな障害になる。更には、コンタクト抵抗 c を劇的に増加させる結果となるので好ましくない。

【0101】

(ハ) その後、エッチングマスクとしてのフォトレジスト22を残存した状態で、BF₃溶液を超純水で完全に濯ぎ落としした(リンスした)後、乾燥する。そして、レジストマスク22が被着した状態のSiC基板1を、真空蒸着装置のチャンパー中に速やかに据え付け、直ちに真空排気する。コンタクト・ウインドウ開口エッチングから真空排気までの大気中放置時間は、コンタクト抵抗 c の大小をする極めて重要な因子である。大気中放置時間が長いと、開口部のSiC基板1の表面に自然酸化膜が生成されたり、望まぬ異物が付着する。このため、後述の加熱反応層の均一生成に大きな障害となり、ひいてはコンタクト抵抗 c を劇的に増加させるので、5分以内の短時間で行う。そして、真空蒸着装置のチャンパーをターボ分子ポンプ、クライオポンプ等で、 1.3×10^{-5} Pa未満の圧力まで真空排気し、図4(f)に示すように、SiC基板1の表面にAl-Ti系電極膜17を蒸着する。図4(f)に示すように、開口部の側壁にAl-Ti系電極膜17が付着しないようにするためには、オリフィス等を用いて、蒸着ビームの指向性を向上させて行えば良い。

【0102】

(ト) Al-Ti系電極膜17の真空蒸着後、SiC基板1を真空蒸着装置のチャンパーから取り出す。続いて、リフトオフ法を用いて、図5(g)に示すように、開口部のみにAl-Ti系電極膜7が選択的に埋設された基板構造を得る。即ち、SiC基板1をアセトンなどの有機溶剤或いは専用のフォトレジスト剥離液に浸漬させ、SiC基板1表面に残されているフォトレジスト22を完全に除去すると、フォトレジスト22の上に被着したAl-Ti系電極膜17もフォトレジスト22とともに除かれるので、図5(g)に示すように、開口部のみにAl-Ti系電極膜27が選択的に残存する。

【0103】

(チ) しかる後、SiC基板1を700 ~ 1050 の非酸化性雰囲気中で、短時間(数分程度)の熱処理を施すと、図5(g)に示すように、Al-Ti系電極膜27とSiC基板1が相互に反応して、両者の界面領域に加熱反応層8が生成され、加熱反応層とp型SiCとの間で優れたオーミック特性が実現される。数分程度の短時間の熱処理を行うためには、赤外線(IR)ランプ加熱を用いれば良い。ここで「非酸化性雰囲気」とは酸素(O₂)や水(H₂O)等の酸素を含む化合物の気体を含まない雰囲気のことである。具体的には、超高純度アルゴン(Ar)や超高純度窒素(N₂)などの超高純度不活性ガス雰囲気、或いは、高真空等が、「非酸化性雰囲気」として好適である。これら熱処理雰囲気に酸素が僅かでも含まれると、熱処理で表面にAlやTiの酸化物(=絶縁物)が生じたり、加熱反応層の形成が阻害されたりするので、酸素及び水の分圧の制御に関しては、嚴重なる管理が必要である。具体的には、熱処理雰囲気に含まれる酸素及び水の分圧は少なくとも、 1×10^{-3} Pa ~ 1×10^{-10} Pa程度、望ましくは、 1×10^{-5} Pa ~ 1×10^{-10} Pa程度であることが望ましい。超高純度不活性ガス雰囲気中で熱処理する場合は、ガス配管のベーキングやリークの点検の他に、脱酸素装置やガス純化装置の採用等の嚴重なる管理が必要である。また、高真空中で熱処理する場合は、AlやTiはゲッター作用があり、厳密には 1×10^{-8} Pa程度の真空中でも表面が酸化するので、クライオパネル等を併用して、酸素及び水の分圧を 1×10^{-8} Pa ~ 1×10^{-10} Pa程度に制御して、超高真空下で熱処理をすることが好ましい。Al-Ti系電極膜27として、Al層の上にTi層を堆積したAl/Ti積層膜においては、熱処理前の下層のAl層が熱処理により加熱反応層8となる。このとき、熱処理前のTi層は、下部にTi-Si合金膜が生成され、このTi-Si合金膜と上部の未反応のTi膜との積層膜からなる電極膜7が加熱反応層8の上に生成される。Al-Ti系電極膜27として、Ti層の上にAl層を堆積したTi/Al積層膜においては、熱処理前のTi層が熱処理によ

10

20

30

40

50

り加熱反応層 8 となり、熱処理前の Al 層は、下部に Al - Si 合金膜が生成され上部に未反応の Al 膜が残留するので、Al - Si / Al 層からなる電極膜 7 が加熱反応層 8 の上に生成される。Al - Ti 系電極膜 27 として Al - Ti 合金膜を用いた場合には、熱処理前の下部の Al - Ti 合金膜が熱処理により加熱反応層 8 となり、熱処理前の最上部には未反応の Al - Ti 合金膜が残る。また、加熱反応層 8 との境界部には、Al - Ti - Si 合金膜が生成されるので、Al - Ti - Si / Al - Ti 層からなる電極膜 7 が加熱反応層 8 の上に生成される。熱反応層 8 としては、金属の炭化物と金属シリコンとを含む固溶体が形成される。

【0104】

(リ) 加熱反応層 8 の形成後に、図 5 (i) に示すように、SiC 基板 11 全面に Al 等の導体膜 19 を蒸着する。そして、フォトリソグラフィ法と RIE 等のエッチング技術でパターニングして、図 1 に示すような配線導体素片 9 を形成すれば、本発明の第 1 の実施の形態に係るオーミック電極構造体が完成する。この配線導体素片 9 が、ドレイン電極配線 (主電極配線) であれば、同様に、ドレイン領域 2 に対向して配置されたソース領域に対しても、ソース電極配線 (主電極配線が接続され、パワー IGT が完成する (ソース電極側のオーミック電極も、ドレイン電極側と全く同一工程で、同時に形成可能である。))。なお、パターニングの際のエッチャント (= エッチング液或いはエッチングガス) が Al - Ti 系電極膜 7 を侵す時は、Al 等の導体膜 19 は必ず Al - Ti 系電極膜 7 を覆うように配設する構成とすれば良い。

【0105】

本発明の第 1 の実施の形態に係るオーミック電極構造体の効果を厳密に評価するために、線型伝送線路モデル (リニア TLM) 評価法を用いて、コンタクト抵抗 c を測定した。リニア TLM 評価法においては、先ず、長方形の素子分離領域 (ここでは n 型領域) の長辺方向に、コンタクト間隔を変化させながら、方形のコンタクトを横一列に並べた構造のリニア TLM コンタクト群を用意する。そして、隣接する 2 つのコンタクト間の電流 - 電圧特性から抵抗を求める。リニア TLM 評価法では、この抵抗をコンタクト間隔の関数として整理し、これを直線近似して数式処理を行い、最終的に厳密なコンタクト抵抗 c を求める。

【0106】

評価した試料の構成は次の通りである。p 型エピタキシャル層の厚さと不純物密度はそれぞれ 800 nm、 $1.2 \times 10^{19} / \text{cm}^3$ (Al ドープ) である。Al - Ti 系電極膜 7 は Ti (50 nm 厚) / Al (300 nm 厚) 積層膜で構成されている。フィールド絶縁膜 5 を構成する熱酸化膜 3 は、1100 度ドライ酸化膜 (10 nm 厚) で、その上の上部絶縁膜 4 は、常圧 CVD で成膜した SiO₂ 膜 (400 nm 厚) である。加熱反応層 8 を形成するための熱処理温度及び熱処理時間、熱処理雰囲気はそれぞれ 1000 度、5 分、純 Ar 雰囲気である。TLM パターンを構成するコンタクト群のコンタクト幅及び長さはそれぞれ 200 μm 、100 μm 、コンタクト間隔 $L = 6, 10, 15, 20, 25, 30 \mu\text{m}$ である。

【0107】

図 6 はコンタクト間隔をパラメータにして、隣接するコンタクト電極間の電流 - 電圧特性を示している。原点を通る直線が得られていることから、TLM パターンを構成するすべての電極でオーミック・コンタクトが得られているのが判る。図 6 の直線の傾きから求めたコンタクト電極間の抵抗と距離の関係をプロットすると図 7 のようになる。データはバラツキの少ない 1 直線近似され、TLM 法によりコンタクト抵抗 $c = 9.5 \times 10^{-7} \text{ cm}^2$ が得られる。他の条件を同じにして、Ti / Al 積層電極膜の替わりに、Al (150 nm 厚) / Ti (15 nm 厚) 積層電極膜を用いた場合には $c = 7.0 \times 10^{-6} \text{ cm}^2$ が得られる。また、Al - Ti 合金を用いた場合は、 $c = 9.0 \times 10^{-6} \text{ cm}^2$ が得られる。

【0108】

本発明の第 1 の実施の形態に係るオーミック電極構造体の製造方法において、熱処理温

10

20

30

40

50

度は、900以上が好ましい。上記のTi/Al積層電極膜からなるTLMパターンを用いたコンタクト抵抗 c の測定によれば、熱処理温度700では、 $c = 1.2 \times 10^{-2} \text{ cm}^2$ 、熱処理温度800では、 $c = 1.3 \times 10^{-3} \text{ cm}^2$ 、熱処理温度900では、 $c = 4.3 \times 10^{-6} \text{ cm}^2$ であり、熱処理温度1000では、上述したように、 $c = 9.5 \times 10^{-7} \text{ cm}^2$ が得られたからである。

【0109】

また、上記のTi/Al積層電極膜を用いたコンタクト抵抗 c の測定において、Alの膜厚を300nmと一定にして、Tiを10nm、20nm、50nm、100nmと振ってみたときのコンタクト抵抗 c は100nmが最も低く、50nmで一桁上昇(悪化)し、20nm、10nmと緩やかに高くなる。従って、Tiの膜厚は、50nm以上

10

【0110】

このように本発明の第1の実施の形態に係るオーミック電極構造体は、 10^{-6} cm^2 台或いはこれ以下の実用的なコンタクト抵抗 c を達成している。この結果、p型SiCに対するオーミック・コンタクトにおけるコンタクト抵抗 c が高い、或いは単純化された構成で現実のSiC電子デバイスの製造に適用出来ない、というSiC電子デバイスの従来技術における問題点を解決している。

【0111】

(第2の実施の形態)

図8に示す本発明の第2の実施の形態に係るオーミック電極構造体の特徴は、SiC基板1に選択的なイオン注入法でp型SiC領域32を構成した点である。即ち、本発明の第2の実施の形態に係るオーミック電極構造体は、SiC基板1、SiC基板1の表面に選択的に形成されたp型SiC領域32、このp型SiC領域32の表面の一部に形成された加熱反応層8、SiC基板1とp型SiC領域32との界面を覆う熱酸化膜3、熱酸化膜3の表面に配置された上部絶縁膜4、加熱反応層8の上部に配置された電極膜7とを少なくとも有する。p型SiC領域32は、半導体装置、特に半導体電子デバイスの主電極領域として機能する。

20

【0112】

熱酸化膜3と、上部絶縁膜4との積層構造により、フィールド絶縁膜5を構成している。更に、電極膜7に電氣的に接続するように、フィールド絶縁膜5の上には、配線導体素片9が形成されている。配線導体素片9は図8に示すオーミック・コンタクトを他の部位と結線する配線部材であり、半導体装置の主電極配線として機能する。従って、設計にもよるが、配線導体素片9は所定のボンディングパッドにまで接続される主電極配線でも良い。この配線導体素片9には、周知のAl、Al-Si共晶、Al-Cu-Si共晶、Cu、Ti-W合金などが用いられる。

30

【0113】

加熱反応層8は、p型SiC領域32の表面の一部から内部に進入すると同時に、p型SiC領域32の表面から上方に突出して形成されている。熱酸化膜3は、加熱反応層8が貫通する第1の開口部を有し、且つSiC基板1とp型SiC領域32との界面を覆うように、SiC基板1とp型SiC領域32の表面に接して配置されている。上部絶縁膜4は、熱酸化膜3とは組成若しくは密度の異なる絶縁膜であって、第1の開口部に連続した第2の開口部を有している。図8に示すように、電極膜7の最上部の位置は、第2の開口部の内部に存在する。第1及び第2の開口部は共通の開口部6を構成している。

40

【0114】

本発明の第1の実施の形態で定義したように、第2の実施の形態に係るオーミック電極構造体において、「熱酸化膜3とは組成の異なる絶縁膜」とは、PSG膜、BSG、BPSG或いは Si_3N_4 膜等の絶縁膜の意である。また、「熱酸化膜3とは密度の異なる絶縁膜」とは、熱酸化膜以外の方法、例えば、CVD法、スパッタリング法、真空蒸着法等で堆積した SiO_2 膜等の絶縁膜が該当する。図8に示すSiCの熱酸化膜3は、Si熱酸化膜よりは劣るが、Si熱酸化膜に近い SiO_2 膜である。熱酸化膜とその他の方法で堆

50

積したSiO₂膜とでは密度が違うので断面を高分解能SEM観察すると境界が見える。また、SiCの熱酸化膜3と上部絶縁膜4とは、絶縁破壊電界強度、BHF溶液に対するエッチング速度、赤外線吸収スペクトルやラマン分光スペクトルを測定すれば、明瞭に識別可能である。

【0115】

熱酸化膜3の厚さは2～50nmであることが望ましい。特に、5～20nmの範囲の熱酸化膜3の厚さが望ましい。第1の実施の形態で説明したように熱酸化膜3の厚さが、5nmより薄い場合は表面研磨やイオン注入法で生じたSiC基板1表面の損傷領域を除去する効果ならびに表面の異物を除去する効果が乏しくなる。一方、熱酸化膜3の厚さが、50nmより厚い場合は過度な熱酸化によりSiC基板1表面が次第に荒れ、表面モロロジーが低下するからである。

10

【0116】

熱酸化膜3の厚さと上部絶縁膜4の厚さとを合計したフィールド絶縁膜5の総厚は、100nm～3μmであることが望ましい。特に、300nm以上であることが望ましい。また、高耐圧の電力用半導体装置であれば、800nm以上にすれば良い。但し、フィールド絶縁膜5があまり厚くなると、クラック等が発生するので、3μm以上は好ましくない。

【0117】

図8に示すようなSiCの熱酸化膜以外の種々のSiO₂膜等の上部絶縁膜4を、SiCの熱酸化膜3の上部に形成した積層構造を採用すれば、半導体装置の仕様として要求される耐圧や表面の安定性を確保しつつ、SiCの表面モロロジーを良好に維持出来る。

20

【0118】

図8に示す電極膜7は、上部絶縁膜4の第2の開口部において、加熱反応層8の上部に配置されたAl及びTiの少なくとも一方を含む金属から構成されている。第1の実施の形態で説明したように、この「Al及びTiの少なくとも一方を含む金属からなる電極膜7」は、下部のTi-Si合金膜と上部のTi膜とからなる積層膜、下部のAl-Si合金膜と上部のAl膜とからなる積層膜、及び下部のAl-Ti-Si合金膜と上部のAl-Ti合金膜とからなる積層膜のいずれかであることが好ましい。また、熱反応層8は、金属の炭化物と金属シリコンとを含む固溶体であることが好ましい。この金属の炭化物と金属シリコンとを含む固溶体からなる加熱反応層8が、金属/半導体接合におけるショットキー障壁を極めて低くし、且つ、界面のモロロジーを良好にし、結果として、加熱反応層8を均一に生成出来ると判断される。Ti/Al積層膜或いはAl/Ti積層膜の一要素のAl膜はSi半導体電子デバイスの配線で多用されているAl-Si共晶膜等に替えることも出来る。

30

【0119】

図8に示すように、SiC基板1の表面に、高い表面キャリア(ホール)密度を有するp型SiC領域32が形成されている。イオン注入法は、第1の実施の形態に係るエピタキシャルp型SiC領域2の場合よりも高不純物密度のp型SiC領域32が形成出来るのが利点である。p型SiC領域32の表面キャリア密度(表面正孔密度)は少なくとも $1 \times 10^{17} / \text{cm}^3$ 以上、好ましくは $1 \times 10^{18} / \text{cm}^3$ 以上であることが望ましい。

40

【0120】

SiC基板1の導電型や不純物密度は、本発明の第2の実施の形態に係るオーミック電極構造体を利用する半導体装置の設計仕様によって異なる。更に、SiC基板1の表面に、p型SiC領域32よりも平面面積の大きく、拡散深さの深い他の半導体領域をウェル形状に配置し、その内部の表面にp型SiC領域32を形成しても良い。例えば、pnp型バイポーラトランジスタであれば、コレクタ領域となるp型SiC基板1の表面に、n型SiC領域からなるベース領域を形成し、このベース領域の内部に、エミッタ領域としてのp型SiC領域32を形成しても良い。この場合、コレクタ領域となる低不純物密度のp型SiC基板1の代わりに真性半導体(i型)のSiC基板1を用い、i型SiC基板1の裏面(若しくは表面の一部)に高不純物密度のp型SiC領域からなるコレクタ領

50

域を形成しても良い。

【0121】

GTOサイリスタ等のサイリスタであれば、pベース領域となるp型SiC基板1の表面に、n型SiC領域からなるnベース領域を形成し、このnベース領域の内部に、アノード領域としてのp型SiC領域32を形成可能である。この場合、pベース領域となるp型SiC基板1の裏面には、カソード領域としてのn型SiC領域が形成される。一方、nチャンネルの接合型FETや接合型SITでは、チャンネル領域として機能するn型SiC基板1の表面に、ソース領域としてのp型SiC領域32を形成可能である。また、nチャンネルのSIサイリスタでは、チャンネル領域として機能するn型SiC基板1の表面に、アノード領域としてのp型SiC領域32を形成可能である。

10

【0122】

pチャンネルのパワーIGTでは、ドリフト領域として機能するp型SiC基板1の表面に、ドレイン領域としてのp型SiC領域32を形成可能である。この場合、ソース領域としてのp型SiC領域32が、p型SiC基板1の表面に形成されたnボディ領域に形成される。nチャンネルのIGBTでは、ドリフト領域として機能するn型SiC基板(或いは型SiC基板)1の表面に、コレクタ領域としての高不純物密度のp型SiC領域32を形成可能である。この場合、エミッタ領域としての他のn型SiC領域が、n型(或いは型)SiC基板1の表面に形成されたpボディ領域に形成される。本発明の第2の実施の形態に係るオーミック電極構造体は、これら種々の半導体電子デバイスの主電極領域として機能するp型SiC領域32に適用可能である。

20

【0123】

次に、図9～図11に示す工程断面図(その1～その3)を参照しながら本発明の第2の実施の形態に係るオーミック電極構造体の製造工程を説明する。

【0124】

(イ) 先ず、厚さ約 $1.5\mu\text{m}$ の SiO_2 膜33を、CVD法で4H-SiC基板1の表面全面に堆積し、その上にフォトレジスト34をスピコートする。そして、図9(a)に示すように、p型SiC領域形成予定領域の上に堆積した SiO_2 膜33を周知のフォトリソグラフィ法とウェット・エッチング技術で選択的に除去し、イオン注入マスク膜33を形成する。

【0125】

(ロ) そして、図9(b)に示すように、イオン注入マスク膜33の上に、再びCVD法で薄い SiO_2 膜からなるイオン注入スルー膜35を全面に堆積する。イオン注入スルー膜35は、後述のイオン注入時の射影飛程(深さ) R_p を調節するための膜である。イオン注入スルー膜35を堆積した後、SiC基板1全面に $^{27}\text{Al}^+$ や $^{11}\text{B}^+$ (ホウ素)などのp型不純物イオンを、少なくともSiC基板1の表面の不純物密度が $1 \times 10^{20}/\text{cm}^3$ 以上になり、且つ、SiC基板1の結晶性を損なわないようにイオン注入する。p型不純物イオンとしての $^{27}\text{Al}^+$ を、SiC基板1にイオン注入する場合の条件の一例を示すと、750℃に加熱したSiC基板1に、次のようにドーズ量/加速エネルギー E_{AC} を変えながら多段注入する：

- 第1イオン注入 = $0.9 \times 10^{15} \text{cm}^{-2} / E_{AC} = 30 \text{KeV}$;
- 第2イオン注入 = $51.2 \times 10^{15} \text{cm}^{-2} / E_{AC} = 60 \text{KeV}$;
- 第3イオン注入 = $1.5 \times 10^{15} \text{cm}^{-2} / E_{AC} = 100 \text{KeV}$;
- 第4イオン注入 = $2.4 \times 10^{15} \text{cm}^{-2} / E_{AC} = 150 \text{KeV}$;
- 第5イオン注入 = $3.0 \times 10^{15} \text{cm}^{-2} / E_{AC} = 190 \text{KeV}$.

40

【0126】

(ハ) 5段の多段イオン注入が終了したところで、イオン注入マスク膜33とイオン注入スルー膜35をフッ酸(HF)で全面除去する。そして、常圧Ar雰囲気中で1700℃1分の急速加熱処理を行うと、イオン注入された $^{27}\text{Al}^+$ が活性化されて、図9(c)に示すように、高不純物密度を有するp型SiC領域32が選択的に形成される。

【0127】

50

(二)ここから後の工程は、第1の実施の形態の製造工程で説明した図3(c)以下の工程とほぼ同様である。即ち、RCA洗浄法等のSiC基板1洗浄法を用いて、SiC基板1を十分清浄化する。そして、図10(d)に示すように、十分清浄化されたSiC基板1の表面を、乾燥酸素雰囲気中で熱酸化し、表面に、厚さ5~20nmの熱酸化膜3を成長する。

【0128】

(ホ)次に、図10(e)に示すように、熱酸化膜3の上に、常圧CVD法でSiO₂膜からなる上部絶縁膜4を堆積し、2層構造からなるフィールド絶縁膜5を形成する。

【0129】

(ヘ)次にフィールド絶縁膜5の表面に厚さ1~2μmのフォトレジスト22をスピナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト22を選択的に露光し、現像することによって開口部6に対応する部分のフォトレジスト22を除去する。続いて、このフォトレジスト22のパターンをエッチングマスクとして用い、SiC基板1をBHF溶液に浸漬しウェット・エッチングすることで、図10(f)に示すように、フィールド絶縁膜5に開口部6を形成する。

【0130】

(ト)その後、エッチングマスクとしてのフォトレジスト22を残存した状態で、超純水で完全にリンスした後、乾燥する。そして、レジストマスク22が被着した状態のSiC基板1を、真空蒸着装置のチャンバー中に据え付け、直ちに真空排気する。そして、真空蒸着装置のチャンバーをターボ分子ポンプ、クライオポンプ等で、 1.3×10^{-5} Pa未滿の圧力まで真空排気し、図11(g)に示すように、SiC基板1の表面にAl-Ti系電極膜17を蒸着する。

【0131】

(チ)Al-Ti系電極膜17の真空蒸着後、SiC基板1を真空蒸着装置のチャンバーから取り出す。続いて、リフトオフ法を用いて、図11(h)に示すように、開口部のみにAl-Ti系電極膜7が選択的に埋設された基板構造を得る。即ち、フォトレジスト22を完全に除去すると、図11(h)に示すように、開口部のみにAl-Ti系電極膜7が選択的に残存する。

【0132】

(リ)しかる後、SiC基板1を700~1050の非酸化性雰囲気中で短時間(数分程度)の熱処理を施すと、図11(i)に示すように、Al-Ti系電極膜とSiC基板1が相互に反応して、両者の界面領域に加熱反応層8が生成される。この際、熱処理雰囲気に含まれる酸素及び水の分圧は少なくとも、 1×10^{-3} Pa~ 1×10^{-10} Pa程度に制御する。この結果、加熱反応層8とp型SiC領域32との間で優れたオーミック特性が実現される。Al-Ti系電極膜27として、Al層の上にTi層を堆積したAl/Ti積層膜においては、熱処理前の下層のAl層が熱処理により加熱反応層8となる。このとき、熱処理前のTi層は、下部にTi-Si合金膜が生成され、このTi-Si合金膜と上部の未反応のTi膜との積層膜からなる電極膜7が加熱反応層8の上に生成される。Al-Ti系電極膜27として、Ti層の上にAl層を堆積したTi/Al積層膜においては、熱処理前のTi層が熱処理により加熱反応層8となり、熱処理前のAl層は、下部にAl-Si合金膜が生成され、上部に未反応のAl膜が残留するので、Al-Si/Al層からなる電極膜7が加熱反応層8の上に生成される。Al-Ti系電極膜27としてAl-Ti合金膜を用いた場合には、熱処理前の下部のAl-Ti合金膜が熱処理により加熱反応層8となり、熱処理前の最上部には未反応のAl-Ti合金膜が残る。また、加熱反応層8との境界部には、Al-Ti-Si合金膜が生成されるので、Al-Ti-Si/Al-Ti層からなる電極膜7が加熱反応層8の上に生成される。熱反応層8としては、金属の炭化物と金属シリコンとを含む固溶体が形成される。加熱反応層8の形成後に、第1の実施の形態で説明した図5(i)と同様に、SiC基板11全面にAl等の導体膜19を蒸着する。そして、フォトリソグラフィ法とRIE等のエッチング技術でパターンニングして、図8に示すような配線導体素片9を形成すれば、本発明の第2の実施の

10

20

30

40

50

形態に係るオーミック電極構造体が完成する。

【0133】

本発明の第2の実施の形態に係るオーミック電極構造体の効果を精密に評価するために、第1の実施の形態と同様なりニアTLMコンタクト群を作製した。評価した試料の構成は次の通りである。p型SiC領域32(=イオン注入層)の不純物Alのドーピング密度は加熱反応層8と接する付近で $3 \times 10^{20} / \text{cm}^3$ である。他の条件は、第1の実施の形態に係るオーミック電極構造体と同じである。即ち、Al-Ti系電極膜7はTi(50nm厚)/Al(300nm厚)積層膜とし、フィールド絶縁膜5の熱酸化膜3は1100ドライ酸化膜(10nm厚)、上部絶縁膜4は常圧CVDで成膜したSiO₂膜(400nm厚)である。加熱反応層8を形成するための熱処理温度及び熱処理時間、熱処理雰囲気はそれぞれ1000、5分、純Ar雰囲気であった。

10

【0134】

TLM法により得られたコンタクト抵抗 c は $c = 4.3 \times 10^{-7} \text{ cm}^2$ であった。第1の実施の形態より低い値が得られたのは、高ドーズ量のイオン注入と効果的な活性化アニールで、高不純物密度が得られたためと考えられる。つまり、高不純物密度p型SiC領域32の存在により、加熱反応層8とp型SiC領域32界面のショットキー障壁がより薄くなったためと考えられる。他の条件を同じにして、このTi/Al積層電極膜の代わりに、Al-Ti合金膜(400nm厚、Ti:10%含有)でp型オーミック・コンタクトを形成するとTi/Al積層電極膜より数倍高いものの、従来技術に比べれば低い $c = 1.2 \times 10^{-6} \text{ cm}^2$ が得られる。

20

【0135】

このように本発明の第2の実施の形態に係るオーミック電極構造体によれば、 10^{-6} cm^2 台或いはこれ以下の実用的なコンタクト抵抗 c を達成出来る。この結果、実際のデバイス構造に採用可能な微細な開口部(コンタクト・ウインドウ)の内部において、低いコンタクト抵抗 c を得ることが出来、単純化された構成で、高性能なSiC電子デバイスを簡単に製造出来る。

【0136】

(第3の実施の形態)

図12に示す本発明の第3の実施の形態に係るオーミック電極構造体は、電極膜47の平面寸法が開口部より大きく、フィールド絶縁膜5に重畳するように配設している点が、第1及び第2の実施の形態に係るオーミック電極構造体とは異なる。

30

【0137】

p型SiC領域32は第1の実施の形態のような高不純物密度のp型エピタキシャル成長層からなるSiC領域で構成してもいいし、第2の実施の形態のような選択イオン注入領域で構成しても良い。ここではイオン注入法で形成する例で説明する。第1及び第2の実施の形態と同様に、p型SiC領域32は、半導体装置、特に半導体電子デバイスの主電極領域として機能する。

【0138】

図12に示すように、本発明の第3の実施の形態に係るオーミック電極構造体は、SiC基板1、SiC基板1の表面に選択的に形成されたp型SiC領域32、このp型SiC領域32の表面の一部に形成された加熱反応層8、SiC基板1とp型SiC領域32との界面を覆う熱酸化膜3、熱酸化膜3の表面に配置された上部絶縁膜4、加熱反応層8の上部に配置された電極膜47とを少なくとも有する。熱酸化膜3と、上部絶縁膜4との積層構造により、フィールド絶縁膜5を構成している。熱酸化膜3は、加熱反応層8が貫通する第1の開口部を有し、且つSiC基板1とp型SiC領域32との界面を覆うように、SiC基板1とp型SiC領域32の表面に接して配置されている。上部絶縁膜4は、熱酸化膜3とは組成若しくは密度の異なる絶縁膜であって、第1の開口部に連続した第2の開口部を有している。

40

【0139】

加熱反応層8は、p型SiC領域32の表面の一部から内部に進入すると同時に、p型

50

SiC領域32の表面から上方に突出して形成されている。そして、加熱反応層8の上部に配設された電極膜47が、第2の開口部から伸延し、第2の開口部の周辺に位置するフィールド絶縁膜5の上部に重畳している。つまり、A電極膜47は、第2の開口部を完全に封じるように、第2の開口部よりも大きな平面パターンで形成されている。更に、第2の開口部を完全に封じた電極膜47に電氣的に接続するように、配線導体素片9が形成されている。配線導体素片9は、半導体装置の主電極配線として機能する。従って、設計にもよるが、配線導体素片9は所定のボンディングパッドにまで接続される主電極配線でも良い。この配線導体素片9は、フィールド絶縁膜5の上にAl、Al-Si共晶、Al-Cu-Si共晶、Cu、Ti-W合金等の導電性材料で形成されている。

【0140】

図12に示す電極膜47は、下部のAl-Si合金膜と上部の未反応のAl膜とからなる積層膜である。AES測定によれば、Ti/Al積層膜を、1000で2分間熱処理した場合には、加熱反応層8は、TiCと金属シリコンとを含む固溶体であることが推定出来る。このTiCと金属シリコンとを含む固溶体からなる加熱反応層8が、金属/半導体接合におけるショットキー障壁を極めて低くし、且つ、界面のモホロジを良好にし、結果として、加熱反応層8を均一に生成出来ると判断される。熱処理前に堆積されるTi/Al積層膜の上層のAl膜を、Si半導体電子デバイスの配線で多用されているAl-Si共晶膜に替えることも出来る。この場合は、電極膜47は、下部のAl-Si合金膜と上部の未反応のAl-Si合金膜とからなり、Siの組成に分布を有した合金膜となる。

【0141】

なお、Alは660以上の高温にすると融解し、フィールド絶縁膜5との密着性及び濡れ性が著しく低下するので、第3の実施の形態において、フィールド絶縁膜5の周縁部に、直接Al層が接触するAl/Ti積層電極は、加熱反応層8形成用の原料となる電極材料としては適さない。

【0142】

本発明の第1の実施の形態で定義したように、第3の実施の形態に係るオーミック電極構造体において、「熱酸化膜3とは組成の異なる絶縁膜」とは、PSG膜、BSG、BPSG或いはSi₃N₄膜等の絶縁膜の意である。また、「熱酸化膜3とは密度の異なる絶縁膜」とは、熱酸化膜以外の方法、例えば、CVD法、スパッタリング法、真空蒸着法等で堆積したSiO₂膜等の絶縁膜が該当する。熱酸化膜3の厚みは2~50nmであることが望ましい。特に、5~20nmの範囲の熱酸化膜3の厚みが望ましい。第1の実施の形態で説明したように熱酸化膜3の厚みが、5nmより薄い場合は表面研磨やイオン注入法で生じたSiC基板1表面の損傷領域を除去する効果ならびに表面の異物を除去する効果が乏しくなる。一方、熱酸化膜3の厚みが、50nmより厚い場合は過度な熱酸化によりSiC基板1表面が次第に荒れ、表面モホロジが低下するからである。熱酸化膜3の厚みと上部絶縁膜4の厚みとを合計したフィールド絶縁膜5の総厚は、100nm~3μmであることが望ましい。特に、300nm以上であることが望ましい。また、高耐压の電力用半導体装置であれば、800nm以上にすれば良い。但し、フィールド絶縁膜5があまり厚くなると、クラック等が発生するので、3μm以上は好ましくない。

【0143】

図12に示すようなSiCの熱酸化膜以外の種々のSiO₂膜等の上部絶縁膜4を、SiCの熱酸化膜3の上部に形成した積層構造を採用すれば、半導体装置の仕様として要求される耐压や表面の安定性を確保しつつ、SiCの表面モホロジを良好に維持出来る。

【0144】

p型SiC領域32の表面正孔密度は、少なくとも $1 \times 10^{17} / \text{cm}^3$ 以上、好ましくは $1 \times 10^{18} / \text{cm}^3$ 以上であることが望ましい。SiC基板1の導電型や不純物密度は第3の実施の形態に係るオーミック電極構造体を利用する半導体装置によって異なる。例えば、第2の実施の形態に係るオーミック電極構造体の適用例と同様に、種々の半導体電子デバイスの主電極領域として機能するp型SiC領域32を、その設計に適合して選ば

10

20

30

40

50

れた導電型及び不純物密度を有するSiC基板1の上に(直接若しくは他の半導体領域を介して)形成可能である。従って、SiC基板1の導電型や不純物密度は、ここでは規定しない。

【0145】

次に図13及び図14に示す工程断面図(その1及びその2)を参照しながら本発明の第3の実施の形態に係るオーミック電極構造体の製造工程を説明する。

【0146】

(イ)第2の実施の形態で説明した方法と全く同様に、フォトリソグラフィ法及びイオン注入法等を用いて、p型SiC領域32を、4H-SiC基板1の表面に選択的に形成する。即ち、SiC基板1の表面に、Alイオン又はBイオンなどのp型不純物イオンを注入して、熱処理により活性化し、p型SiC領域32を形成する。そして、第2の実施の形態の製造工程で説明した図10(d)以下の工程とほぼ同様に、十分清浄化されたSiC基板1の表面を、乾燥酸素雰囲気中で熱酸化し、表面に熱酸化膜3を成長する。次に、図13(a)に示すように、熱酸化膜3の上に、常圧CVD法でSiO₂膜からなる上部絶縁膜4を堆積し、2層構造からなるフィールド絶縁膜5を形成する。

10

【0147】

(ロ)次にフィールド絶縁膜5の表面に厚さ1~2µmのフォトレジスト22をスピンナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト22を選択的に露光し、現像することによって開口部6に対応する部分のフォトレジスト22を除去する。続いて、このフォトレジスト22のパターンをエッチングマスクとして用い、SiC基板1をBHF溶液に浸漬しウェット・エッチングすることで、図13(b)に示すように、フィールド絶縁膜5に開口部6を形成する。

20

【0148】

(ハ)その後、アセトン又は専用のフォトレジスト剥離液を用いてエッチングに使用したフォトレジスト22を剥離する。続いて、SiC基板1をBHF溶液に約10秒浸漬し、フィールド絶縁膜5を僅かにエッチングすることによって、フィールド絶縁膜5に付着したフォトレジスト22の残滓を完全に除去する。フィールド絶縁膜5に残ったフォトレジスト22の残滓は、フィールド絶縁膜5に重畳するように配設する電極膜47(又は17,57)のフィールド絶縁膜5に対する付着力を著しく低下させるので、この工程は欠かせない。BHF溶液を超純水で完全に濯ぎ落とし、乾燥したSiC基板1を速やかに、蒸着装置のチャンバーの中に据え付け、直ちに真空排気する。所定の到達圧力が得られたら、開口部6の内部及びフィールド絶縁膜5の表面全面に、図13(c)に示すように、Al-Ti系電極膜17として、50nm厚のTi層、及びこの上の300nm厚のAl層からなるTi/Al積層膜を蒸着する。開口部6におけるステップカバレッジを向上させるため、第1及び第2の実施の形態とは異なり、斜め蒸着法を採用することが好ましい。

30

【0149】

(ニ)Al-Ti系電極膜17としてのTi/Al積層膜の真空蒸着後、SiC基板1を真空蒸着装置のチャンバーから取り出す。続いて、Al-Ti系電極膜(Ti/Al積層膜)17の表面に、厚さ1~2µmのフォトレジスト23をスピンナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト23を選択的に露光し、現像することによって、図14(d)に示すように、開口部とその周縁部のフィールド絶縁膜5の一部の上部にのみ、選択的にフォトレジスト23を残存させる。

40

【0150】

(ホ)続いて、このフォトレジスト23のパターンをエッチングマスクとして図14(e)に示すように、開口部とその周縁部のフィールド絶縁膜5の一部にのみ、Al-Ti系電極膜57を残して、他の部分のAl-Ti系電極膜17は除去する。エッチングはウェット・エッチングでもドライ・エッチングでも構わない。ウェット・エッチングのエッチャントとして燐酸(H₃PO₄):硝酸(HNO₃):酢酸(CH₃COOH)混合液を用いることが出来る。ドライ・エッチングのエッチャント・ガスとしては塩素(Cl

50

2) : 3 臭化ホウ素 (BBr_3) 混合ガスを用いることが出来る。エッチングが終了したら専用のフォトレジスト剥離液に浸漬させ、濯いで乾燥させる。乾燥後、酸素プラズマ灰化装置にかけ、続いて、Arスパッタエッチャにかけ、フォトレジストの灰化で生じたAl-Ti系電極膜57の表面の酸化膜を完全に除去する。

【0151】

(ハ)しかる後、SiC基板1を700 ~ 1050 の非酸化性雰囲気中で短時間(数分程度)の熱処理を施すと、図14(f)に示すように、Al-Ti系電極膜57とp型SiC領域32が相互に反応して、両者の界面領域に加熱反応層8が生成される。この際、熱処理雰囲気に含まれる酸素及び水の分圧は少なくとも、 $1 \times 10^{-3} Pa \sim 1 \times 10^{-10} Pa$ 程度に制御する。この結果、加熱反応層8とp型SiC領域32との間で優れたオーミック特性が実現される。Al-Ti系電極膜57として、Ti層の上にAl層を堆積したTi/Al積層膜においては、主に、熱処理前のTi層が熱処理により加熱反応層8となる。一方、熱処理前のAl層は、下部にAl-Si合金膜が生成され、上部に未反応のAl膜が残留するので、Al-Si/Al層からなる電極膜7が加熱反応層8の上に生成される。熱反応層8としては、金属の炭化物と金属シリコンとを含む固溶体が形成される。

10

【0152】

(ト)最後に、第1及び第2の実施の形と同様に、SiC基板1の全面にAl等の導体膜を蒸着して、フォトリソグラフィ法とエッチング法でパターンングして配線導体素片9を形成し、図12に示すp型SiC領域32に対するオーミック電極構造体が完成する。なお、配線パターンングのエッチャント(=エッチング液或いはエッチングガス)が電極膜47を侵す時は、配線導体素片9は必ず電極膜47を覆うように配設する構成とする。

20

【0153】

本発明の第3の実施の形態に係るオーミック電極構造体の効果を精密に評価するために、リニアTLMコンタクト群を作製した。p型SiC領域32(=イオン注入層)の不純物Alのドーピング密度は加熱反応層8と接する付近で $3 \times 10^{20} / cm^3$ である。フィールド絶縁膜5を構成している熱酸化膜3は1100 ドライ酸化膜(10nm厚)、上部絶縁膜4は常圧CVDで成膜したSiO₂膜(400nm厚)である。加熱反応層8を形成するための熱処理温度及び熱処理時間、熱処理雰囲気はそれぞれ1000、5分、純Ar雰囲気であった。

30

【0154】

TLM法により得られたコンタクト抵抗 c は $c = 6.4 \times 10^{-7} cm^2$ と第2の実施の形態のTi/Al積層電極の場合とほぼ同じ値が得られた。

【0155】

(その他の実施の形態)

上記のように、本発明は第1乃至第3の実施の形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなろう。

【0156】

上記の第1乃至第3の実施の形態の製造プロセスにおいては、フィールド絶縁膜5の要素である熱酸化膜3は上部絶縁膜4形成の直前に形成する構成となっているが、図15の工程断面図に示すように、熱酸化膜の形成を上部絶縁膜4形成の直後にする構成としても、ほぼ同様な効果が得られる。

40

【0157】

(イ)例えば、第2の実施の形態で説明した方法と全く同様の方法で、SiC基板1の表面にp型SiC領域32を形成する。そして、RCA洗浄法等のSiC基板1洗浄法を用いて、SiC基板1を十分清浄化する。この後、SiC基板1の上に、図15(a)に示すように、常圧CVD法でSiO₂膜等の酸素透過性絶縁膜44を堆積する。

【0158】

(ロ)酸素透過性絶縁膜44を堆積後、図15(b)に示すように、乾燥酸素雰囲気中で

50

熱処理し、S i C基板1の表面を熱酸化し、酸素透過性絶縁膜44とS i C基板1との界面に熱酸化膜3を成長する。第1の実施の形態と同様に、熱酸化膜3の厚さは50nm未満、好ましくは5~20nmが望ましい。この結果、熱酸化膜3の上に、酸素透過性絶縁膜(S i O₂膜)44からなる上部絶縁膜4が位置し、2層構造からなるフィールド絶縁膜5が形成される。

【0159】

(ハ)この後は、第2の実施の形態で説明した図10(f)以下に示す方法と全く同様の工程を進めることが可能である。即ち、図15(c)に示すように、フィールド酸絶縁膜5の表面に厚さ1~2μmのフォトレジスト22をスピナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト22を選択的に露光し、現像することによって開口部6に対応する部分のフォトレジスト22を除去する。続いて、このフォトレジスト22のパターンをエッチングマスクとして用い、ウェット・エッチングすることで、図15(c)に示すように、フィールド絶縁膜5に開口部6を形成する。この後の説明は、重複するので省略する。

10

【0160】

図15に示す方法を用いても、10⁻⁶ cm²台或いはこれ以下の実用的なコンタクト抵抗cを達成することが可能である。

【0161】

更に、図16及び図17の工程断面図(その1及びその2)に示すように、熱酸化膜の形成を開口部形成の直後に実施しても良い。

20

【0162】

(イ)例えば、第2の実施の形態で説明した方法と全く同様の方法で、S i C基板1の表面にp型S i C領域32を形成する。そして、S i C基板1を十分清浄化後、S i C基板1の上に、図16(a)に示すように、常圧CVD法でS i O₂膜等の酸素透過性絶縁膜44を堆積する。

【0163】

(ロ)次に酸素透過性絶縁膜44の表面に厚さ1~2μmのフォトレジスト22をスピナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト22を選択的に露光し、現像することによって開口部6に対応する部分のフォトレジスト22を除去する。続いて、このフォトレジスト22のパターンをエッチングマスクとして用い、酸素透過性絶縁膜44をウェット・エッチングすることで、図16(b)に示すように、酸素透過性絶縁膜44に開口部6を形成する。

30

【0164】

(ハ)開口部6の形成後、アセトン又は専用のフォトレジスト剥離液を用いて、酸素透過性絶縁膜44のエッチングに使用したフォトレジスト22を剥離する。続いて、S i C基板1をBHF溶液に約10秒浸漬し、酸素透過性絶縁膜44を僅かにエッチングすることによって、酸素透過性絶縁膜44に付着したフォトレジスト22の残滓を完全に除去する。更に、RCA洗浄法等のS i C基板1洗浄法を用いて、開口部6の内部に露出したS i C基板1の表面を十分清浄化する。そして、図16(c)に示すように、乾燥酸素雰囲気中で熱酸化し、開口部6の内部に露出したS i C基板1の表面、及び酸素透過性絶縁膜44とS i C基板1との界面に熱酸化膜3を成長する。開口部6の内部に露出したS i C基板1の表面の酸化速度は、酸素透過性絶縁膜44とS i C基板1との界面における酸化速度よりも速いので、開口部6の内部に露出したS i C基板1の表面の方が厚い熱酸化膜が形成される。酸素透過性絶縁膜44とS i C基板1との界面における熱酸化膜3の厚さは50nm未満、好ましくは5~20nmが望ましい。5nmより薄い場合は表面研磨やイオン注入法で生じたS i C基板1表面の損傷領域を除去する効果ならびに表面の異物を除去する効果が乏しく、50nmより厚い場合は過度な熱酸化によりS i C基板1表面が次第に荒れるからである。

40

【0165】

(ニ)その後、BHF溶液で全面エッチングして、図17(d)に示すように、開口部

50

6の内部に露出したSiC基板1の表面の熱酸化膜3を、自己整合的に除く。

【0166】

(ホ)乾燥させたSiC基板1を速やかに、蒸着装置のチャンバーの中に据え付け、直ちに真空排気する。所定の到達圧力が得られたら、開口部6の内部及びフィールド絶縁膜5の表面全面に、図17(e)に示すように、斜め蒸着法でAl-Ti系電極膜17を蒸着する。

【0167】

(ヘ)Al-Ti系電極膜17の真空蒸着後、SiC基板1を真空蒸着装置のチャンバーから取り出す。続いて、Al-Ti系電極膜17の表面に厚さ1~2μmのフォトレジスト23をスピンナーを用いて塗布する。そして、所定のフォトマスク(レティクル)を用い、フォトレジスト23を選択的に露光し、現像することによって、開口部とその周縁部のフィールド絶縁膜5に重畳する一部にのみ、選択的にフォトレジスト23を残存させる。続いて、このフォトレジスト23のパターンをエッチングマスクとして図17(f)に示すように、開口部とその周縁部のフィールド絶縁膜5の上部の一部にのみ、Al-Ti系電極膜57を残して、他の部分のAl-Ti系電極膜17は除去する。

10

【0168】

(ト)しかる後、第3の実施の形態で説明した、図14(f)以下の方法と全く同様に、SiC基板1を700~1050の非酸化性雰囲気中で短時間(数分程度)の熱処理を施し、Al-Ti系電極膜57とp型SiC領域32が相互に反応して、両者の界面領域に加熱反応層8を生成する。この後の工程の説明は、第3の実施の形態の説明と重複するので省略する。

20

【0169】

図16及び図17に示す方法を用いても、 10^{-6} cm²台或いはこれ以下の実用的なコンタクト抵抗cを達成することが可能である。

【0170】

また、以上において、パワーデバイス等の半導体電子デバイスに付いて主に記載したが、本発明は発光ダイオードや半導体レーザ等の半導体発光デバイスやこれを用いた光集積回路等に適用可能なことは勿論である。

【0171】

このように、本発明はここでは記載していない様々な実施の形態等を含むことは勿論である。従って、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

30

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態に係るオーミック電極構造体の構成を示す要部断面図である。

【図2】 オージェ電子分光(AES)法を用いて、本発明の第1の実施の形態に係るオーミック電極構造体の深さ方向の組成を分析した結果を示す図である。

【図3】 本発明の第1の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図(その1)である。

【図4】 本発明の第1の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図(その2)である。

40

【図5】 本発明の第1の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図(その3)である。

【図6】 本発明の第1の実施の形態に係るオーミック電極構造体に基づくTLMコンタクト群の電流-電圧特性を示す図である。

【図7】 本発明の第1の実施の形態に係るオーミック電極構造体に基づくTLMコンタクト群のTLM特性を示す図である。

【図8】 本発明の第2の実施の形態に係るオーミック電極構造体の構成を示す要部断面図である。

【図9】 本発明の第2の実施の形態に係るオーミック電極構造体の製造工程を示す工程

50

断面図（その１）である。

【図１０】 本発明の第２の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その２）である。

【図１１】 本発明の第２の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その３）である。

【図１２】 本発明の第３の実施の形態に係るオーミック電極構造体の構成を示す要部断面図である。

【図１３】 本発明の第３の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その１）である。

【図１４】 本発明の第３の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その２）である。

10

【図１５】 本発明の他の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図である。

【図１６】 本発明の更に他の実施の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その１）である。

【図１７】 本発明の更に他の形態に係るオーミック電極構造体の製造工程を示す工程断面図（その２）である。

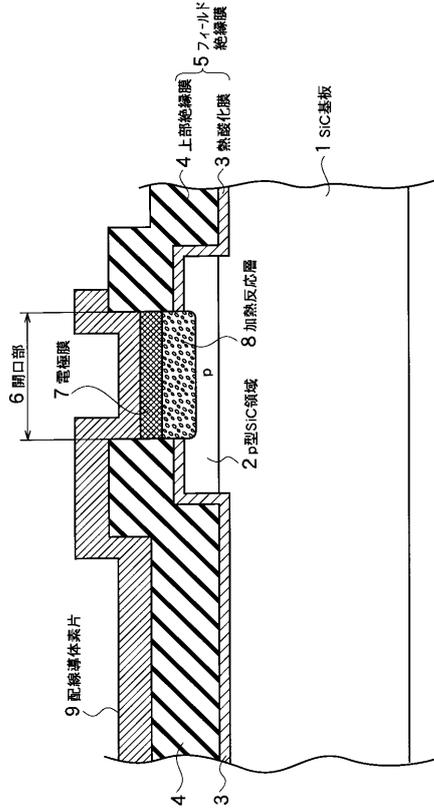
【符号の説明】

- 1 SiC基板1
- 2, 32 p型SiC領域
- 3 熱酸化膜
- 4 上部絶縁膜
- 5 フィールド絶縁膜
- 6 フィールド絶縁膜の開口部
- 7, 47 電極膜
- 8 加熱反応層8
- 9 配線導体素片
- 17, 27, 57 Al-Ti系電極膜
- 19 Al膜
- 20 エピタキシャル成長層
- 21 エッチングマスク
- 22, 23, 34 フォトレジスト
- 33 イオン注入マスク
- 35 イオン注入スルー膜
- 44 酸素透過性絶縁膜

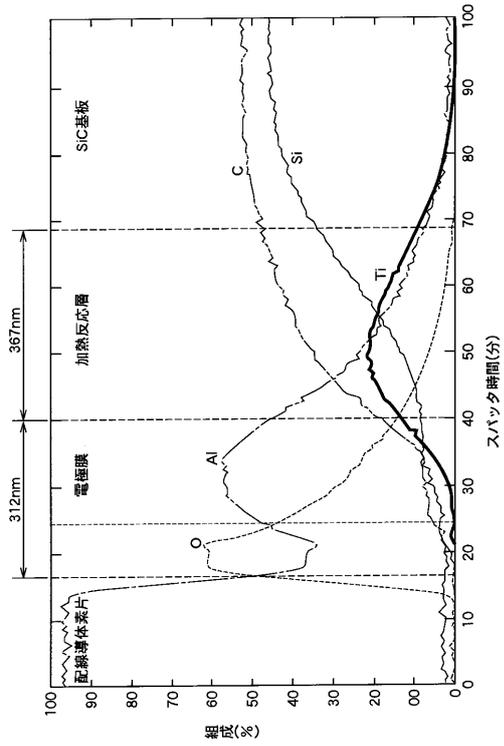
20

30

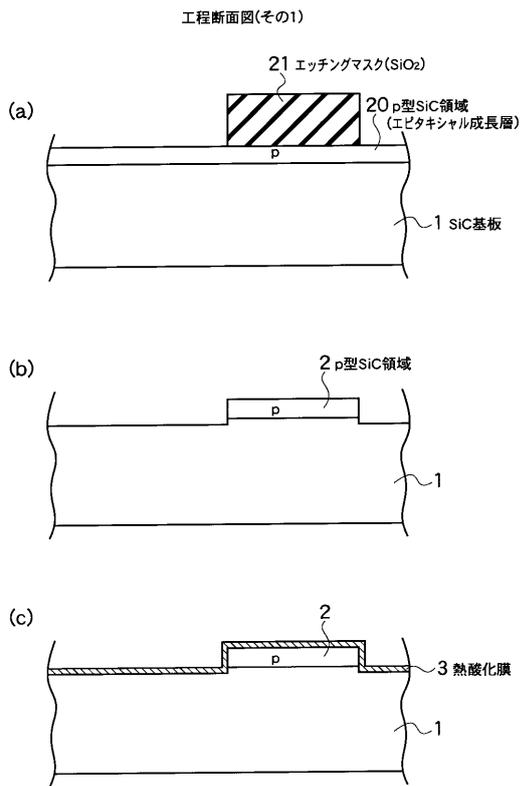
【図1】



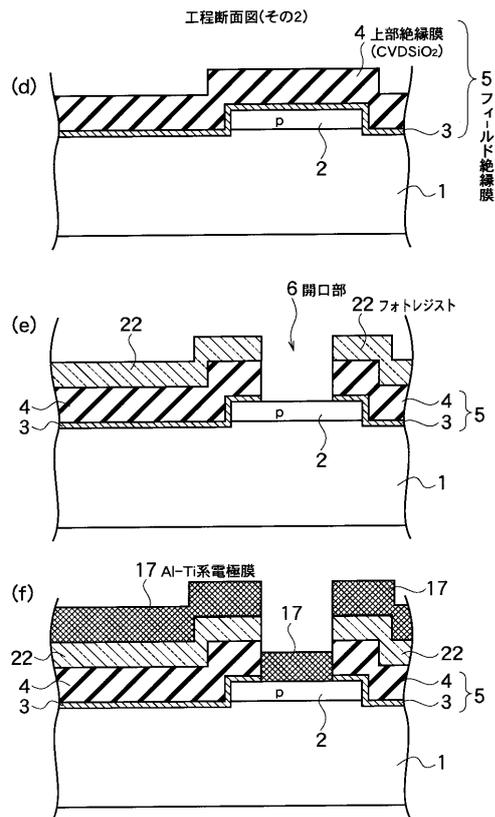
【図2】



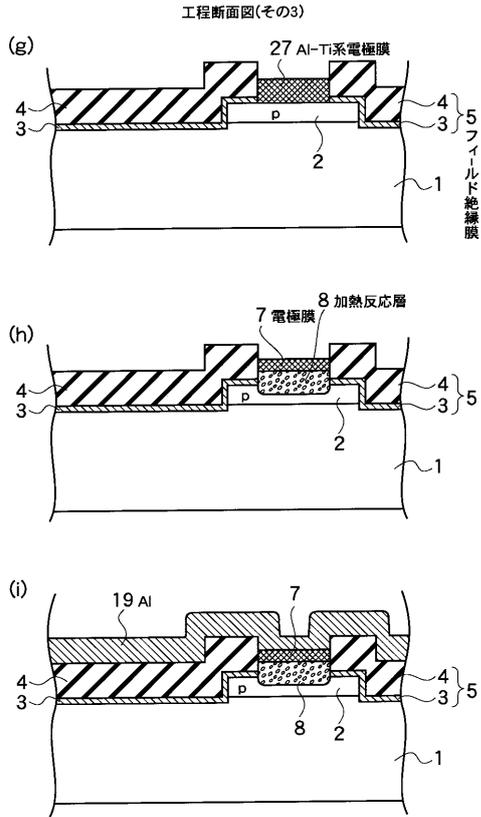
【図3】



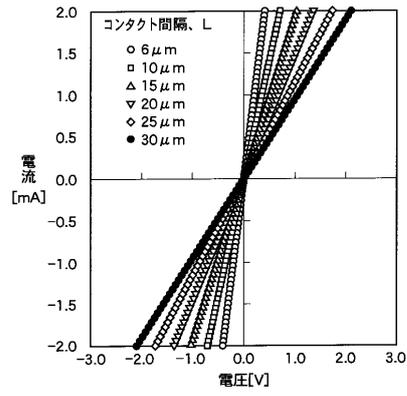
【図4】



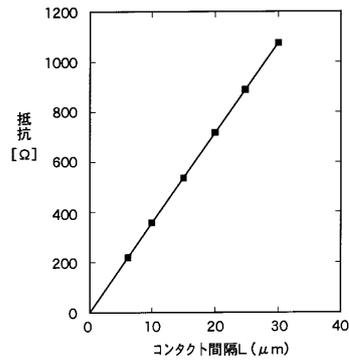
【図5】



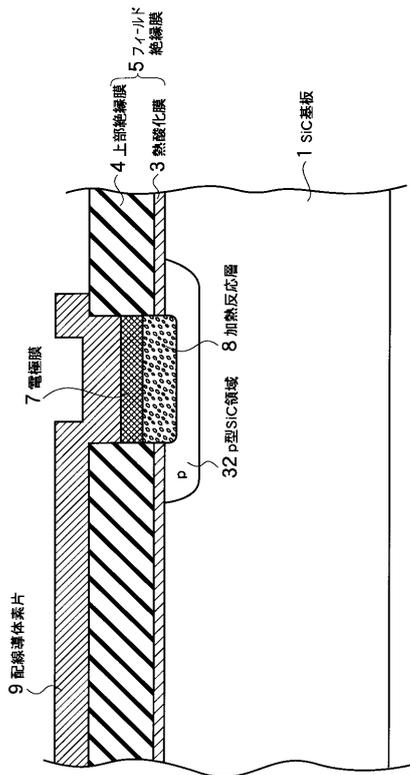
【図6】



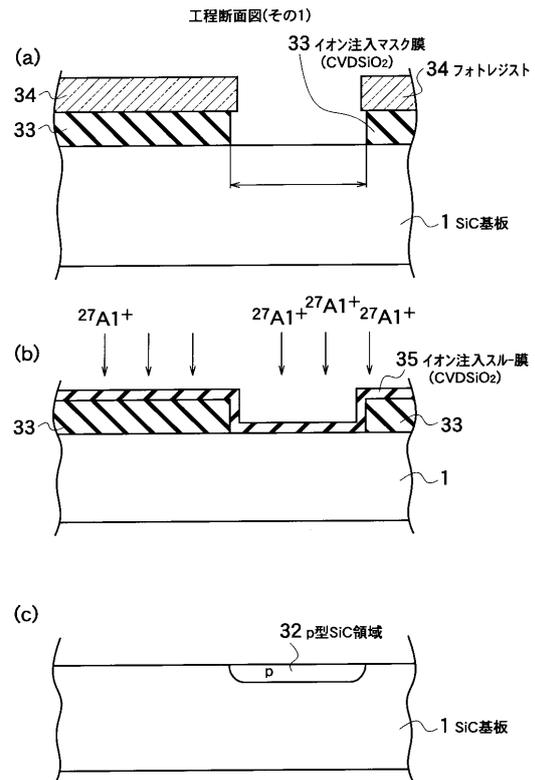
【図7】



【図8】

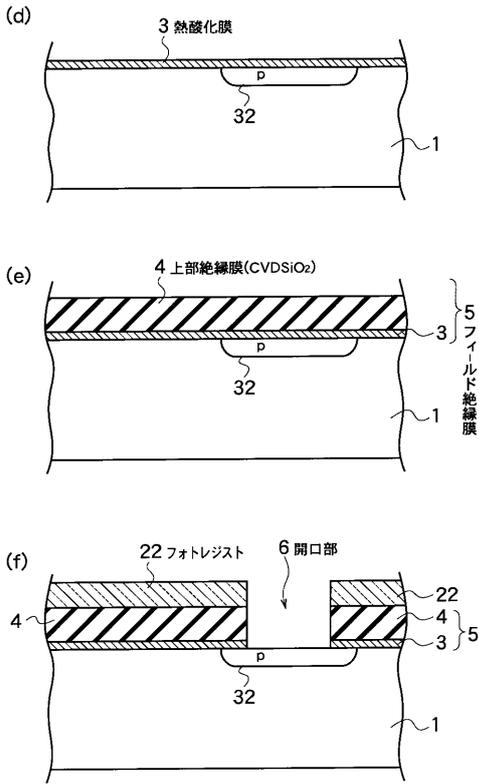


【図9】



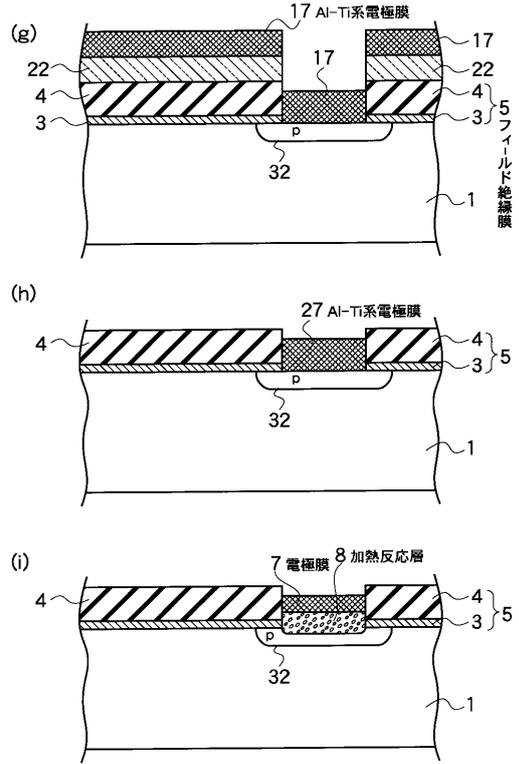
【図10】

工程断面図(その2)

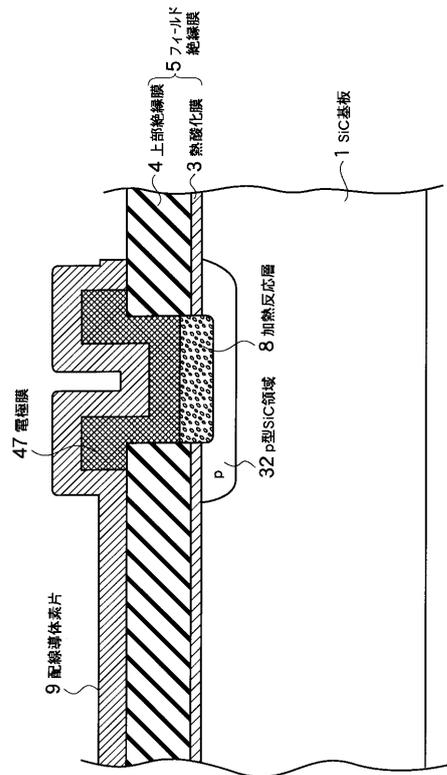


【図11】

工程断面図(その3)

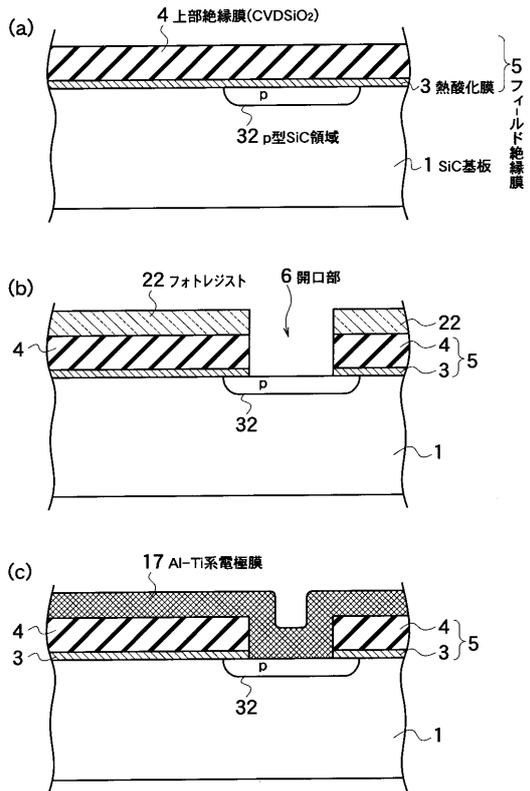


【図12】

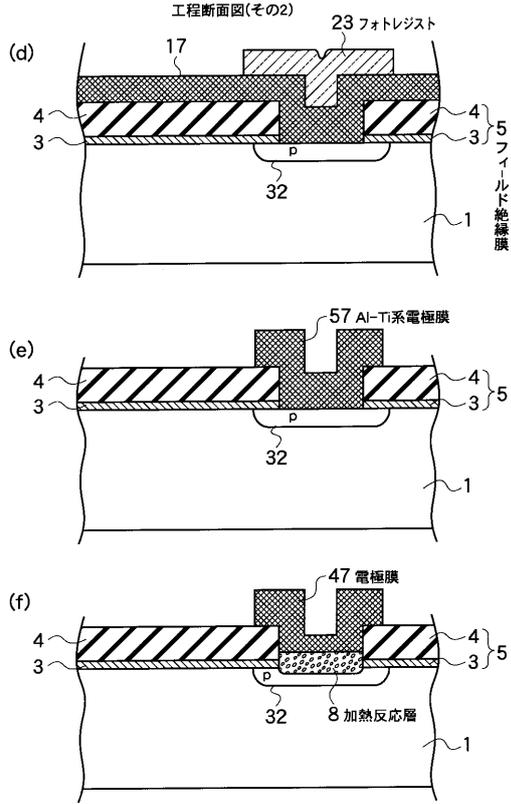


【図13】

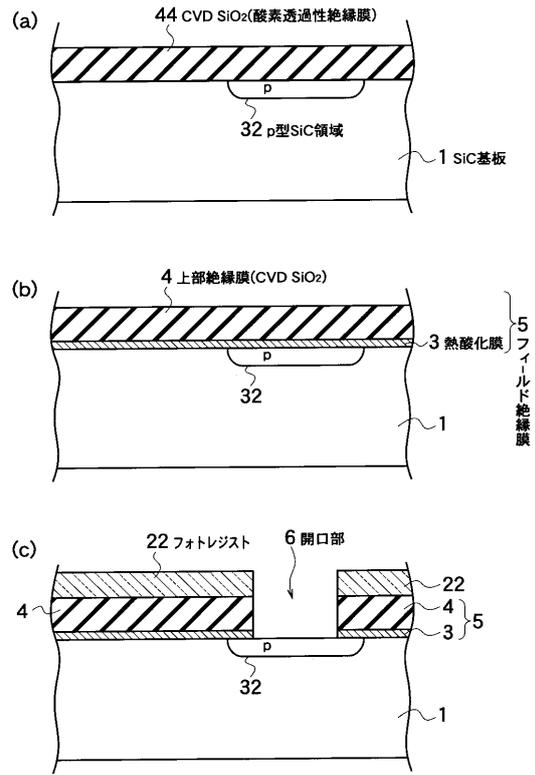
工程断面図(その1)



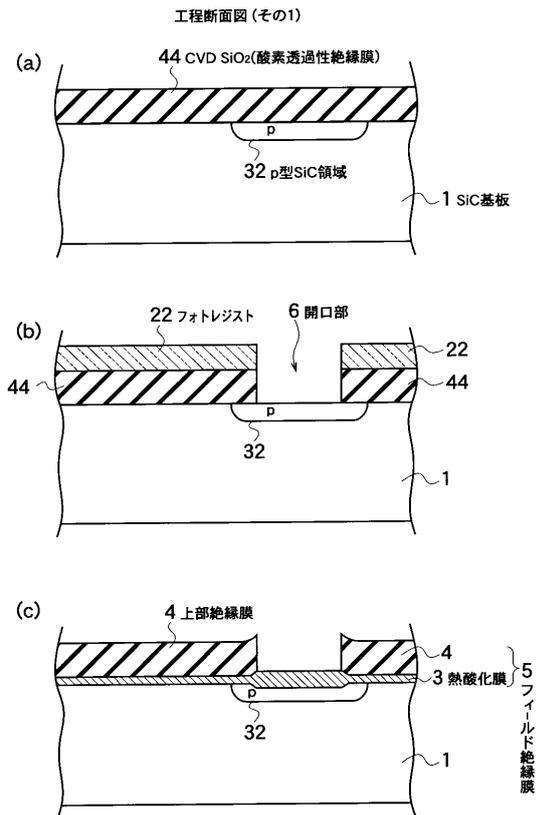
【 図 1 4 】



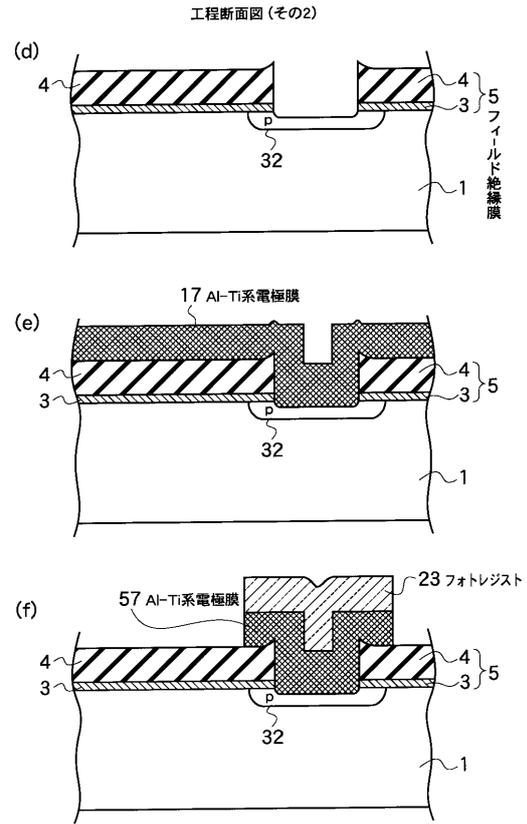
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



フロントページの続き

(51)Int.Cl.		F I
<i>H 0 1 L 21/336 (2006.01)</i>		H 0 1 L 29/78 6 5 2 T
<i>H 0 1 L 29/12 (2006.01)</i>		H 0 1 L 29/78 6 5 2 M
<i>H 0 1 L 21/337 (2006.01)</i>		H 0 1 L 29/80 C
<i>H 0 1 L 29/808 (2006.01)</i>		H 0 1 L 29/91 F
<i>H 0 1 L 29/861 (2006.01)</i>		H 0 1 L 33/00 E
<i>H 0 1 L 33/00 (2006.01)</i>		

審査官 辻 弘輔

- (56)参考文献 特開平 0 4 - 3 1 7 3 7 4 (J P , A)
 特開平 0 2 - 1 9 6 4 2 1 (J P , A)
 特開平 0 2 - 0 4 5 9 7 6 (J P , A)
 特開平 0 8 - 0 6 4 8 0 2 (J P , A)
 特開平 1 0 - 1 2 5 6 2 0 (J P , A)
 特開平 0 6 - 1 6 8 9 0 6 (J P , A)
 特開平 0 5 - 0 5 5 5 6 9 (J P , A)
 特開平 0 8 - 1 1 5 8 8 9 (J P , A)

J. Crofton, P. A. Barnes, J. R. Williams, J. A. Edmond, Contact resistance measurement
 s on p-type 6H-SiC, Applied Physics Letters, 1 9 9 3 年 1 月 2 5 日, Volume 62, Issue
 4, pp. 384-386

(58)調査した分野(Int.Cl., D B 名)

H01L 21/28
 H01L 21/331
 H01L 21/336
 H01L 21/337
 H01L 29/12
 H01L 29/73
 H01L 29/744
 H01L 29/78
 H01L 29/808
 H01L 29/861
 H01L 33/00