(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.7
H01L 23/36

(11) 공개번호 특2003-0096461
(43) 공개일자 2003년12월31일

(21) 출원번호 10-2002-0032972
(22) 출원일자 2002년06월12일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 권홍규
경기도성남시분당구구미동(무지개마을)LG아파트210동1204호

조태제
경기도용인시수지읍풍덕천리삼성5차아파트

김민하
충청남도천안시쌍용동1914번지주공아파트402동907호

(74) 대리인 이영필
정상빈

심사청구 : 있음

(54) 고전압용 B G A 패키지와 그에 사용되는 히트 스프레더및 제조방법

요약

본 발명은 고전압용 BGA 패키지 및 그의 제조방법에 관한 것이다. 본 발명의 고전압용 BGA 패키지는, 중앙에 소정의 관통구를 가진 판 상의 인쇄회로기판과, 상기 인쇄회로기판과 동일한 형태의 관통구를 가지고 상부에 형성된 금속막과, 인쇄회로기판의 하부면에 형성된 연결패드와, 인쇄회로기판의 하부면에 관통구를 둘러싸고 연결패드와 인접하여 소정의 매트릭스 형태로 배열된 솔더볼과, 금속막의 상부에 형성되고 고열전도율의 전기적 절연체막을 포함하는 히트 스프레더와, 이 히트 스프레더의 하부면에 관통구를 통하여 하향하도록 부착되고 연결패드와 골드 와어링(wiring)된 복수의 접착패드를 가진 반도체 칩 및 관통구를 충진하면서 반도체 칩의 하부면에 형성된 패시브막을 포함한다.

이렇게 히트 스프레더로서 절연성의 세라믹 재료를 개재하여 사용함으로써, 반도체 칩과 히트 스프레더 사이에 필연적으로 발생하는 정전하를 현저히 감소시켜 ESD 검사시 및 셋업 상에 본 발명의 패키지를 실장할 때 발생하는 정전하 방전에 의한 ESD 불량을 감소시킬 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 고전압용 BGA 패키지의 단면도이다.

도 2는 본 발명의 고전압용 BGA 패키지에 장착되는 히트 스프레더의 단면이다.

도 3 내지 도 7은 본 발명의 고전압용 BGA 패캐지용 히트 스프레더의 제조공정 흐름도를 순차적으로 나타낸 단면도들이다.

도 8 내지 도 11은 본 발명의 고전압용 BGA 패키지의 제조방법을 순차적으로 나타낸 단면도들이다.

도 12는 종래의 고전압용 BGA 패키지를 나타낸 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 고전압용 BGA 패키지(Ball grid array Package)에 관한 것으로서, 특히, BGA 패캐지의 히트 스프레더(heat spreader) 구성 및 그의 형성방법과 이를 적용한 BGA PCB 및 그의 제조방법에 관한 것이다.

소자가 고집적화 됨에 따라서 반도체 메모리 장치가 형성된 반도체 칩(semiconductor chip)의 연결패드가 증가하고, 이에 따라 인쇄회로기판(printed circuit board)에 실장되는 패키지의 리드(lead)선 수도 크게 증가하게 되었다. 리드선의 수가 증가함에 따라서 기존의 리드 프레임(lead frame)을 적용한 패키지 기술로는 400 핀 이상의 고집적 반도체 칩은 수용할 수 없게 되었고, 패키지 판 면 하부에 넓은 면적을 이용하여 패키지 출력단자(output terminal)들을 배치할 수 있는 새로운 개념의 BGA 패키지(Ball grid array package)가 도입되었다.

BGA 패키지는, 사각 판 상의 패키지 지지본체에 상부 면에는 반도체 칩이 장착되고 인쇄회로기판과 접촉되는 하부면에는 매트릭스(matrix) 형태의 배열된 솔더볼들을 포함하고 있어, 인쇄회로기판 상에 형성된 패드 상에 정렬 한 후 리플로우 공정을 이용하여 실장할 수 있는 패키지이다.

그런데, 이러한 형태의 BGA 패키지는 반도체 칩이 작동시에 발생하는 열의 양이 많을 경우 패키지(package) 외부로 열을 방출할 수 있도록 반도체 칩의 상부에 열방출체(heat spreader)가 마련되어야 하는데, 반도체 칩과 패키지 지지본체 상에 형성된 패드 사이를 연결하기 위해서 연결된 골드 와이어(gold wire)가 상부로 향하고 있기 때문에 충분히 열을 방출시킬 수 있는 히트 스프레더(heat spreader)를 부착하기가 어려워 고전압용의 BGA 패키지에는 부적합하다.

도 12는, 상기와 같은 BGA 패키지 열방출 구조상의 단점을 극복하기 위해서, 도입된 새로운 형태의 고전압용 BGA는, 중앙에 소정의 관통부(1120a)를 가진 패키지 인쇄회로기판(1200)과, 이 인쇄회로기판(1200)의 하부면에 형성된 본딩용 패드(미도시)들과, 인쇄회로기판(1200)의 상부에 연결된 히트 스프레더(1110)과, 이 히트 스프레더(1110)의 상부로 연결된 칩지지체(1130)와, 관통부(1120a)를 통해서 칩지지체(1130)의 하부면에 장착되며 표면에 복수의 금속패드(1101a)가 형성되어 본당용 패드(미도시)와 골드와이어(1101b)로 연결된 반도체 칩(101)을 포함한다. 이러한 고전압용 BGA 패키지는 상부에 안정적으로 설치된 히트 스프레더(1110)에 의해서 반도체 칩(101)으로부터 열이 발생한다 할지라도 상부에 연결된 히트 스프레더(1110)를 통해서 용이하게 열을 방출시켜 냉각시킬 수 있다.

그런데, 이러한 종래의 고전압용 BGA 패키지는, 상부에 형성된 히트 스프레더(1110)가 전도성의 구리 및 표면처리된 니켈(Ni-plating)로 구성되어 있어, 반도체 칩(101)의 작동 시에 반도체 칩(101)과 히트 스프레더(1110) 사이에 정전압이 발생하여 반도체 칩(101)이 손상되는 경우가 많다. 따라서, 반도체 장치의 패키지 생산수율이 낮아지고, 반도체를 세트에 실장시 제품의 신뢰성을 보장할 수 없는 단점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 반도체 칩에서 발생하는 열을 방출하기 위해 장착된 히트 스프레더와 반도체 칩 사이에 정전용량을 감소시켜, 정전기에 의한 반도체 칩의 손상을 방지하는 고전압용 BGA 패키지와 그에 사용되는 히트 스프레더 및 그의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여, 본 발명의 고전압용 BGA 패키지는, 중 앙에 소정의 관통구를 가진 판 상의 인쇄회로기판과, 이 인쇄회로기판의 하부면에 형성된 연결패드와, 역시 인쇄회로기판의 하부면에 관통구를 둘러싸고 연결패드와 인접하여 소정의 매트릭스 형태로 배열된 솔더볼과, 인쇄회로기판의 상부면에 형성되어 고열전도율의 전기적 절연체막을 포함하는 히트 스프레드와, 이 히트 스프레드의 하부면에 관통구를 통하여 하향하도록 부착되고, 연결패드와 골드 와어링(gold wiring)된 복수의 접착패드를 가진 반도체 칩 및 관통구를 충진하여 반도체 칩의 하부면에 형성된 패시브막을 포함한다.

여기서, 인쇄회로기판은 합성수지로 형성되어 있으며, 히트 스프레더는,

하부면에 반도체 칩을 접착할 수 있는 공간을 제공하는 칩지지부와, 이 칩지지부의 상부로 형성된 세라믹막과, 이 세라믹막의 상부에 형성된 금속막 및 금속막의 표면에 형성되어 금속막을 보호하는 보호막을 포함하는 것이 금속막 사이의 전하 축적을 방지할 수 있어 바람직하다. 여기서, 세라믹막은 비교적 열전도율이 높은 AlN과, BeO 및 Al_2O_3 등의 세라믹 재료 중 어느 하나로 형성될 수 있다.

금속막은 구리(Cu) 또는 구리합금을 포함하고, 보호막은 니켈(Ni) 또는 니켈 합금인 것이 열전도성이나 전기 전도성을 고려할 때 바람직하다. 니켈(Ni)은 무전해 도금으로 형성되는 것이 형성이 용이하고 비용이 적게 들어 바람직하다.

그리고, 인쇄회로기판의 관통구 주변에는 패시브막을 둘러싸고 판 면으로부터 돌출 형성된 댐(dam)을 더 포함하면, 패시브막을 형성하기 위해서 합성수지로 형성된 액상의 충진재를 형성할 때, 충진재가 인쇄회로기판 상의 측방으로 흘러 솔 더볼로 확장되는 것을 방자할 수 있는 효과가 있다.

이와 같은 본 발명의 고전압용 BGA 패키지에서 적용되는 히트 스프레더는, 판 상의 세라믹 지지본체와 그 상부에 방열 금속막과 보호막이 순차적으로 적층되어 형성된 방열판과, 세라믹 지지본체의 하부에 형성되어 중앙에 소정 공간의 칩장착부를 갖는 하부 금속막과, 세라믹 지지본체의 중앙에 형성되어 반도체 칩을 접착할 수 있는 칩접착부를 포함한다.

세라믹 지지본체는 AlN과 Al_2O_3 및 BeO와 같은 열전도성이 높은 세라믹 재료들로 형성되고, 방열 금속막과 하부 금속막은 구리(Cu)와 구리합금 중 어느 하나로 형성되는 것이 전기 전도성 및 열전도성이 높아 바람직하다. 그리고, 보호막은 금속막의 노출에 의한 외부 환경의 침해로부터 보호하기 위해서 니켈(Ni)로 형성되는 것이 바람직하다. 이러한 보호막은 무전해 도금으로 형성된다.

상기와 같은 구성을 가진 본 발명의 고전압용 BGA 패키지를 제조하는 방법은, 먼저, 판 상의 절연성 판재를 마련한다. 이 세라믹 판재의 양면에 금속막을 형성하고, 세라믹 판재의 어느 일면의 금속막에 소정의 패턴을 하여 반도체 칩이 접착될 수 있는 소정 공간의 칩접착부를 형성한다. 그런 다음, 세라믹 판재의 양면에 형성된 금속막을 소정의 구획으로 분리하여 커팅(cutting)하면서 세라믹 판재의 판면을 소정 깊이로 함몰하고, 세라믹 판재의 양면에 형성된 금속막 표면에 보호막을 형성한다.

여기서, 절연성 판재는 세라믹 재료로 형성되어 있고, 세라믹 재료는 열전도 율이 높은 AlN과 Al_2O_3 및 BeO 과 같은 세라믹 재료 들 중 어느 하나로 형성되는 것이 바람직하다.

절연성 판재에 금속막을 형성하기 위해서는, 절연성 판재의 크기와 동일한 상기 금속막들을 마련하고, 절연성 판재의 양면에 이들 금속막을 직접 접착시키는 것이 제조공정이 간단하고 비용이 적게 들어 바람직하다. 이때, 금속막은 Cu와 그의 합금 중 어느 하나로 형성된 것이 박막의 금속막을 형성하기 용이하고 성형성이 높아 효과적이다. 그리고, 금속막을 절연성 판재에 접착하는 방법은 통상의 기술인 DCB(direct copper bonding)기술을 이용하여 접합하고, Al_2O_3 외의 절연성 판재는 금속합금법(metal brazing)으로 접착될 수 있다.

그런 다음, 절연성 판재의 어느 일면에 형성된 금속막 상에 포토 레지스트를 형성하고, 이 포토 레지스트에 사진공정을 적용하여 반도체 칩이 상기 절연성 판재의 판면에 수용될 수 있는 공간을 형성하는 반도체칩 수용부 패턴을 형성한다. 그리고, 패터닝된 포토 레지스트를 마스크로 이용하여 소정의 식각법으로 노출된 금속막을 제거하여 금속막에 반도체 수용부 패턴을 형성한다. 식각법은 산성용액을 이용한 습식식각법을 이용하는 것이 공정을 단순화하고 비용을 절감할 수 있다.

금속막을 커팅하는 방법은 레이저 광선을 이용하는 것이 하부에 형성된 세라믹을 추가로 함몰할 수 있어 바람직하다.

보호막은 니켈과 니켈 합금 중 어느 하나로 형성되어 있고, 특히, 이러한 보호막은 무전해 도금법으로 형성되는 것이 금속막 표면에 용이하게 니켈막을 형성할 수 있어 효과적이다.

한편, 상기와 같은 공정을 모두 마친 후, 칩수용부가 형성된 면의 금속막 표면에 접착용 산화막을 형성하는 단계를 더 포함하는 것이 추후에 이루어질 인쇄회로 기판에 히트 스프레더를 부착하는 것을 용이하게 할 수 있다. 접착용 산화막은 블랙 산화막을 주로 사용한다.

이렇게 본 발명의 고전압용 BGA 패키지는, 반도체 칩의 상부에 형성된 히트 스프레더가 금속막과 전기적으로 절연되는 전도성이 낮은 세리믹 막을 개재하여 형성함으로써, 반도체 칩과 히트 스프레더 사이에 형성되는 전하발생을 감소시킬 수 있고, 따라서, 외부에서 전압 인가시에 발생할 수 있는 ESD 불량을 크게 개선할 수 있다.

이하, 첨부도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 그러나, 다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당 업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.

도 1은 본 발명에 의한 고전압용 BGA 패키지의 단면도이다.

이를 참조하면, 본 발명의 고전압용 BGA 패키지는, 소정의 금속배선이 함침 형성되며 중앙에 관통부(200a)가 형성되고 이 관통부(200a)를 둘러싸고 주변으로 형성된 연결패드(201)를 가진 사각 판 상의 인쇄회로기판(200)과, 이 인쇄회로기판(200)의 상부에 형성되고 세라믹 재료로 형성된 절연체막(111)을 포 함하는 히트 스프레더(110)와, 히트 스프레더(110)의 하부면 중앙에 위치하여 관통구(120a)를 통해서 하향 장착되어 연결패드(201)와 대응하여 골드 와이어(101b)로 연결된 복수의 금속패드(101a)가 형성된 반도체 칩(101)과, 관통구(200a)를 충진하여 외부에 보호막을 형성하는 패시브막(230) 및 이 패시브막(230)을 외측으로 둘러싸고 인쇄회로기판(200)의 판 면상에 연결패드(201) 외측으로 돌출 형성된 댐(dam,203)을 포함한다.

여기서, 인쇄회로기판(200)은, BGA 패키지의 형상에 맞게 장방형의 사각 판 상으로 형성되어 있으며, 중앙에는 판면을 관통하여 반도체 칩(101)이 하향하여 장착될 수 있도록 사각형의 관통부(200a)가 형성되어 있다. 그리고, 관통부(200a)의 주변에는 인쇄회로기판(200)의 내부에 함침되어 형성된 금속배선을 외부로 인출하여 반도체 칩(101)과 전기적으로 연결할 수 있는 복수의 연결패드(201)가 형성되어 있다.

인쇄회로기판(200)의 하부면에 연결패드(201)와 인접한 영역에는 관통부(200a)의 주변을 둘러싸고 소정의 매트릭스 형태를 형성하면서, 소정 크기의 볼 형태로 형성된 솔더볼(210)들이 배열되어 있다. 이러한 솔더볼(210)은 납(Pb) 또는 주석(Sn) 합금 등을 포함하고 비교적 용융온도가 낮은 공정(eutectic) 금속합금으로 형성되어 있다. 그리하여, 패키지를 실장체(미도시)에 실장할 때, 소정의 열을 가하여 리플로우(reflow) 공정을 진행하면, 용융되어 실장체의 접착패드(미도시)와 합금화되어 용이하게 실장체에 접착된다.

도 2는 도 1의 히트 스프레더(110)를 상세히 설명하기 위해서 별도로 도시한 단면도이다.

이를 참조하면, 본 발명의 고전압용 BGA 패키지의 히트 스프레더(110)는, 인쇄회로 기판(200)의 상부면에 인쇄회로기판(200)과 동일한 크기와 형태의 사각 판 상으로 형성되고, 관통부(200a)의 상부를 닫을 수 있도록 형성되어 있다. 즉, 인쇄회로기판(200)과 접하는 부분에는 인쇄회로기판(200)과 동일한 형태로 관통부가 함몰된 하부 금속막(120)과, 이 하부 금속막(120) 상에 형성된 판 상의 절연체막(111)과, 이 절연체막(111) 상에 형성된 상부 금속막(113)과, 이 상부 금속막(113)의 상부 표면에 형성되어 상부 금속막(113) 표면을 보호하는 보호막(115)이 순차적으로 형성되어 있다.

여기서, 절연체막(111)은 세라믹 재료로서 열전도율이 높은 AlN이나 Al_2O_3 및 BeO 등을 사용한다. 그러면, 세라믹막은 절연체로서 역할뿐만 아니라 열전도체로서 방열효과를 유지할 수 있다. 절연체막(111) 상부에 형성된 상부 금속막(113)과 하부 금속막(120)은 접지전극으로서, 구리(Cu)나 구리 합금(Copper alloy)등으로 형성될 수 있다. 이렇게 접지전극으로서 상부 금속막(113)을 절연체막(111) 상부에 형성하는 것은 열전도성이 높은 재료를 상부에 형성함으로써, 방열효과를 향상시킬 수 있어 바람직하다. 그리고, 이 상부 금속막(113)의 표면에는 외부의 침해환경으로부터 금속막 표면을 보호하기 위해서 보호 피면으로서 내식성 등이 우수한 니켈(Ni) 및 니켈합금(Ni-alloy)등으로 형성된 보호막(115)을 더 형성할 수 있다. 그리하여, 히트 스프레더(110)는, 인쇄회로기판(200)과 접하는 면에는 하부 금속막(120)이 형성되고, 그 위에는 절연체막(111)과 상부 금속막(113) 및 보호막(115)이 형성된 복층의 구조를 가지고 있다.

도 3 내지 도 7은 본 발명의 고전압용 BGA 패키지의 히트 스프레더를 제조하는 공정 흐름도를 나타낸 단면도들이다.

도 3을 참조하면, 먼저, 소정 크기의 판 상의 절연성 판재(111)를 마련한다. (여기서, 절연성 판재는 추후에 히트 스프레더의 절연체막이 될 것이므로, 절연체막과 동일한 참조번호를 부여한다.) 절연성 판재(111)는 사각 판 상으로 형성되는 것이 추후 보다 많은 히트 스프레더(도 1의 110)를 제작할 수 있어 바람직하다. 이러한 절연성 판재(111)는, 열전도성이 높은 AlN이나 Al_2O_3 및 BeO 등의 세라믹 재료로 형성되어 있다. 마련된 절연성 판재의 양면에 박 판의

금속막을 실장하여 하부 금속막(120)과 상부 금속막(113)을 정렬한다. 여기서, 금속막(113,120)은 구리(Cu)나 구리 합금 등의 전기 전도성과 열전도성이 높은 전도율이 높은 금속막을 적용한다. 이들 금속막들(113,120)을 절연성 판재(111) 상에 형성하는 방법은, 미리 준비된 박 판의 금속막을 절연성 판재(111)의 양면에 직접접합 또는 브레이징(brazing) 등의 접착법을 이용하여 접착함으로써, 절연성 판재(111)의 양면에 금속막(120,113)을 형성한다. 이러한 접착법은 제조단가가 다른 방법보다 저렴하여 바람직하다. 그밖에, 금속막 형성방법은, 무전해 도금이나 물리기상 증착법(physical vapor deposition)등을 이용하여 형성할 수 있다.

도 4를 참조하면, 하부 금속막(120)에 소정의 패터닝 공정을 거쳐서 추후에 반도체 칩(도 1의 101)이 장착될 수 있는 칩수용부(120a)를 형성한다. 즉, 하부 금속막(120) 상에 포토 레지스트(300)를 형성하고, 이 포토 레지스트(300)에 칩수용부 패턴을 형성한다. 그런 다음, 이와 같이 패터닝된 포토 레지스트(300)를 마스크로 이용하여 습식식각법으로 황산이나 염산 등의 강산을 이용하여 금속막을 제거함으로써, 하부 금속막에 칩수용부 패턴을 전사한다.

한편, 금속막을 식각시에, 활성이온(RIE)이나 플라즈마(plasma)를 이용한 건식식각법(dry etching)을 이용할 수 도 있다. 그러면, 보다 미세한 패턴도 형성할 수 있다.

도 5를 참조하면, 상부 금속막(113)과 하부 금속막(120)에 일정 단위로 히트 스프레더(110)를 절단할 수 있도록 절단용 패턴(111a)을 형성한다. 이때, 패턴을 형성하는 방법으로는 레이저 광선을 이용한 레이저 커팅법(laser cutting)을 적용한다. 그리하여, 상부 및 하부 금속막(113,120)은 완전히 커팅을 하고, 절연성 판재의 표면에도 소정 깊이로 함몰되도록 절단용 패턴(111a)을 형성한다. 그러면 추후, 각 단위로 히트 스프레더(도 1의 110)를 절단할 때, 절연성 판재(111) 상에 형성된 이들 절단용 패턴(111a)을 따라서 용이하게 커팅할 수 있어 바람직하다.

도 6을 참조하면, 상부 금속막(113)의 표면에 보호막(115)을 형성한다. 이때, 보호막(115)은 니켈이나 니켈합금으로 형성되어 있으며, 무전해 도금 및 스퍼터(sputter)나 금속 증착법(metal evaporation) 등의 물리기상 증착법(Physical vapor deposition)으로 형성된다. 그리하여, 상부 금속막(113) 표면이 외부의 침해환경(부식환경 등)과 접하지 않도록 하여 금속막 표면을 보호한다.

도 7을 참조하면, 이렇게 소정의 제조공정이 완료된 후, 절연성 판재(111) 상에 형성된 히트 스프레더(110)들을 소정의 커팅법을 한 개씩 커팅하여 히트 스프레더(110)를 완성한다. 추후 진행될 BGA 패키지 공정과 연계시켜 대량 생산을 목적으로 할 경우에는, 복수의 히트 스프레더를 한 단위(예를 들어, 8개를 한 단위로)로 하여 제단(cutting)할 수도 있다.

도 8 내지 도 11은 도 7까지의 공정을 거쳐서 소정 단위로 완성된 히트 스프레더를 이용하여 고전압용 BGA 패키지를 제조하는 공정 흐름도를 개략적으로 나타낸 단면도들이다.

이들을 참조하면, 먼저, 통상의 기법으로 제조된 고전압용 BGA 패키지 인쇄회로기판(200)을 히트 스프레더(110)와 접합한다. 이때, 인쇄회로기판(200)은 중앙에 소정 넓이로 형성된 사각형의 관통부(200a)가 형성되어 있다. 그리고, 인쇄회로기판(200)의 일면에는 관통부(200a) 주변으로 연결패드(201)가 형성되어 있고, 타측면에는 히트 스프레더(110)와 접촉할 수 있도록 평탄한 접합면을 가지고 있다. 그리하여, 이 접합면이 히트 스프레더(110)의 하부 금속막(120)과 접하여 소정의 접합법으로 접합된다. 이때, 접하는 면에는 접합재(140)를 더 포함하여 형성하는 것이 바람직하며, 접합재로서는 블랙산화막(Black oxide)를 사용하는 것이 효과적이다. 여기서, 블랙 산화막은 PCB와 히트 스프레더의 접합제인 프리 플레그(pre-pleg)와 히트 스프레더의 접촉금속 표면(Cu 또는 Ni)과의 접합력을 향상시키기 위해서 히트 스프레더 금속에 처리되어진다. 그리고, 인쇄회로기판(200)의 하부 판 면에 연결패드(201) 외측으로 돌출 형성된 댐(dam, 203)이 형성되어 있다. 그리하 여, 추후 패시브막(도 1의 230)을 형성할 때, 패시브막(도 1의 230)의 원료인 유동적인 충진재가 측방으로 흘러가지 못하도록 막는 측벽 역할을 한다.

도 9를 참조하면, 인쇄회로 기판(200)의 관통부(200a)를 통해서 노출된 히트 스프레더(110)의 절연체막(111) 표면에 칩 지지체(130)를 형성하고 반도체 칩(101)을 접착한다. 이때, 반도체 칩(101)은 금속패드(101a)가 형성된 면이 하향하도록 접착된다.

도 10을 참조하면, 반도체 칩(101) 상에 형성된 금속패드(101a)와 인쇄회로기판(200) 상에 형성된 연결패드(201)를 골드 와이어(101b, glod wire)으로 연결한다. 이 때 금속패드(101a)와 연결패드(201a)는 모두 하향면으로 배치되므로, 히트 스프레더(110)의 상면이 하향하도록 하여 골드 와이어(101b)를 연결한다.

도 11을 참조하면, 반도체 칩(101)이 접착된 관통부(200a) 공간을 충진하면서 반도체 칩(101)과 인쇄회로기판(200) 상에 형성된 연결패드들(201)이 형성된 영역이 완전히 덮히도록, 인쇄회로기판(200)의 하부면 상으로 댐(203)을 경계로 하여 내측으로 소정 돌출되게 합성 수지재로 형성된 패시브막(passive film, 230)을 형성한다. 그리고, 인쇄회로기판(200)이 노출된 영역에 관통부(200a)를 둘러싸고 복수의 솔더볼(210)을 형성한다. 이때, 솔더볼(201)은 소정의 규칙적 배열을 가진 매트릭스 형태인 것이 보다 높은 밀도의 솔더볼을 형성할 수 있어 바람직하다. 여기서, 댐(203)은

PCB 제조공정에서 형성할 수도 있고 패키지 어셈블리(Package assembly)공정에서 중에 형성할 수도 있다.

이와 같이, 본 발명의 고전압용 BGA 패키지는, 히트 스프레더(110)와 인쇄회 로기판(200) 사이에 절연체막(111)이 개재되도록 히트 스프레더(110)에 열전도성이 높은 세라믹막을 포함함으로써, 반도체 칩(101)과 접지역할을 하도록 히트 스프레더(110)에 형성된 상부 금속막(113) 사이 발생하는 전하에 의한 정전 불량을 차단할 수 있다. 그리고, 세라믹 재료로서, 열전도율이 높은 재료를 적용함으로써, 종전의 금속막을 이용할 경우와 동일한 방열 효과를 거두면서, 세라믹 재료의 특성을 살려 기계적 강도를 향상시킬 수 있는 장점이 있다.

그리고, 히트 스프레더(110)의 제조시에, 표면에 형성된 성부 및 하부 금속막(113, 120)에 제단용 패턴을 형성할 때, 동시에 히트 스프레더(110)의 절연체막이 될 절연성 판재(111) 상에 소정 단위로 재단용 패턴에 대응하여 소정 깊이의 홈을 형성함으로써, 소정 단위로 히트 스프레더를 커팅시에 커팅이 용이하고 커팅 불량을 감소시킬 수 있다.

발명의 효과

상술한 바와 같이 본 발명의 고전압용 BGA 패키지는, 반도체 칩과 히트 스프레더 사이에 발생하는 정전용량을 감소시킴으로서, ESD 불량을 현저히 감소시킬 수 있다.

그리고, 본 발명의 고전압용 히트 스프레더의 제조방법은, 절연성 판재 상에 형성된 금속막에 소정의 제단용 패턴을 하면서 절연성 판재 상에 소정의 패턴홈을 형성함으로써, 히트 스프레더 제단시 제조공정을 용이하게 할 수 있고, 커팅 공정시에 불량을 감소시킬 수 있다.

(57) 청구의 범위

청구항 1.
중앙에 소정의 관통구를 가진 판 상의 인쇄회로기판;

상기 인쇄회로기판의 하부면에 형성된 연결패드;

상기 인쇄회로기판의 하부면에 상기 관통구를 둘러싸고 상기 연결패드와 인접하여 소정의 매트릭스 형태로 배열된 솔더볼;

상기 인쇄회로기판의 상부면에 형성되고 고열전도율의 전기적 절연체막을 포함하는 히트 스프레드;

상기 히트 스프레드의 하부면에 상기 관통구를 통하여 하향하도록 부착되고, 상기 연결패드와 골드 와어링된 복수의 접착패드를 가진 반도체 칩; 및

상기 관통구를 충진하여 상기 반도체 칩의 하부면에 형성된 패시브막을 포함하는 것을 특징으로 하는 고전압용 BGA 패키지(high voltage Ball grid array package).

청구항 2.
제1항에 있어서, 상기 인쇄회로기판은 합성수지와 세라믹 중 적어도 어느 하나로 형성된 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 3.
제1항에 있어서, 상기 히트 스프레더는,

하부면에 상기 반도체 칩을 접착할 수 있는 칩지지부;

상기 칩지지부의 상부로 형성된 세라믹막;

상기 세라믹막의 상부에 형성된 금속막; 및

상기 금속막의 표면에 형성되어 상기 금속막을 보호하는 보호막을 포함하는 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 4.
제3항에 있어서, 상기 세라믹막은 AlN과, BeO 및 Al_2O_3 중 어느 하나로 형성된 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 5.
제3항에 있어서, 상기 금속막은 구리(Cu) 또는 구리합금을 포함하는 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 6.
제3항에 있어서, 상기 보호막은 니켈(Ni)인 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 7.
제6항에 있어서, 상기 니켈(Ni)은 무전해 도금으로 형성되는 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 8.
제1항에 있어서, 상기 인쇄회로기판의 상기 관통구 주변에는 상기 패시브막을 둘러싸고 판 면으로부터 돌출 형성된 댐(dam)을 더 포함하는 것을 특징으로 하는 고전압용 BGA 패키지.

청구항 9.
a) 판 상의 절연성 판재를 마련하는 단계;

b) 상기 세라믹 판재의 양면에 금속막을 형성하는 단계;

c) 상기 세라믹 판재의 어느 일면의 금속막에 소정의 패턴을 하여 반도체 칩이 접착될 수 있는 소정 공간의 칩접착부를 형성하는 단계;

d) 상기 세라믹 판재의 양면에 형성된 상기 금속막을 소정의 구획으로 분리하여 커팅(cutting)하면서 상기 세라믹 판재의 판면을 소정 깊이로 함몰하는 단계; 및

e) 상기 세라믹 판재의 양면에 형성된 금속막 표면에 보호막을 형성하는 단계를 포함하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 10.
제9항에 있어서, 상기 a) 단계에서 상기 절연성 판재는 세라믹 재료로 형성된 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 11.
제10항에 있어서, 상기 세라믹 재료는 AlN과 Al_2O_3 및 BeO 중 어느 하나를 포함하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 12.
제9항에 있어서, 상기 b)단계는,

상기 절연성 판재의 크기와 동일한 상기 금속막들을 마련하는 단계;

상기 절연성 판재의 양면에 상기 금속막을 접촉하여 접착시키는 단계를 포함 하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 13.
제12항에 있어서, 상기 금속막은 Cu와 그의 합금 중 어느 하나인 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 14.
제12항에 있어서, 상기 금속막의 절연성 판재에 대한 접착은 DCB(direct copper bonding)와 금속합금법(metal brazing) 중 어느 하나로 접착되는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 15.
제9항에 있어서, 상기 c) 단계는,

상기 절연성 판재의 어느 일면에 형성된 금속막 상에 포토 레지스트를 형성하는 단계;

상기 포토 레지스트에 사진공정을 적용하여 상기 반도체 칩이 수용될 수 있는 공장의 반도체칩 수용부 패턴을 형성하는 단계;

상기 패터닝된 포토 레지스트를 마스크로 이용하여 소정의 식각법으로 노출된 상기 금속막을 제거하여 상기 금속막에 반도체 수용부 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 16.

제15항에 있어서, 상기 식각법은 산성용액을 이용한 습식식각법인 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 17.

제9항에 있어서, 상기 d)단계에서, 상기 커팅(cutting)은 레이저 광선을 이용하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 18.

제9항에 있어서, 상기 e)단계에서, 상기 보호막은 니켈과 니켈 합금 중 어느 하나로 형성된 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 19.

제18항에 있어서, 상기 보호막은 무전해 도금법으로 형성되는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 20.

제9항에 있어서, 상기 e)단계는,

상기 칩수용부가 형성된 면의 금속막 표면에 접착용 산화막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 21.

제20항에 있어서, 상기 접착용 산화막은 블랙 산화막인 것을 특징으로 하는 고전압 BGA 패키지용 히트 스프레더 제조방법.

청구항 22.

판 상의 세라믹 지지본체와 상기 세라믹 지지본체의 상부에 방열 금속막과 보호막이 순차적으로 적층되어 형성된 방열판;

상기 세라믹 지지본체의 하부에 형성되어 중앙에 소정 공간의 칩장착부를 갖 는 하부 금속막;

상기 히트 스프레더의 중앙에 형성되어 반도체 칩을 접착할 수 있는 칩접착부를 포함하는 것을 특징으로 하는 고전압용 BGA 히트 스프레더.

청구항 23.

제22항에 있어서, 상기 세라믹 지지본체는 AlN과 Al_2O_3 및 BeO 중 어느 하나로 형성된 것을 특징으로 하는 고전압용 BGA 히트 스프레더.

청구항 24.

제22항에 있어서, 상기 방열 금속막과 상기 하부 금속막은 구리(Cu)와 구리합금 중 어느 하나로 형성된 것을 특징으로 하는 고전압용 BGA 히트 스프레더.

청구항 25.

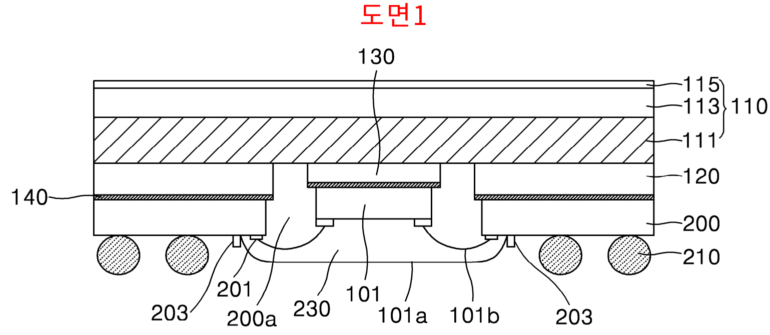
제22항에 있어서, 상기 보호막은 니켈(Ni)과 니켈 합금 중 어느 하나로 형성된 것을 특징으로 하는 고전압용 BGA 히트 스프레더.

청구항 26.

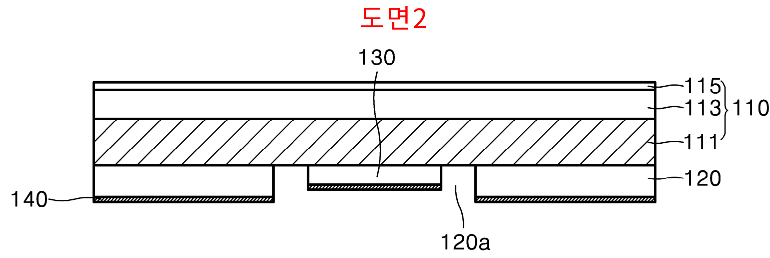
제25항에 있어서, 상기 보호막은 무전해 도금으로 형성된 것을 특징으로 하는 고전압용 BGA 히트 스프레더.

도면

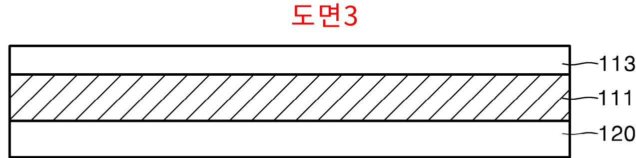
도면1



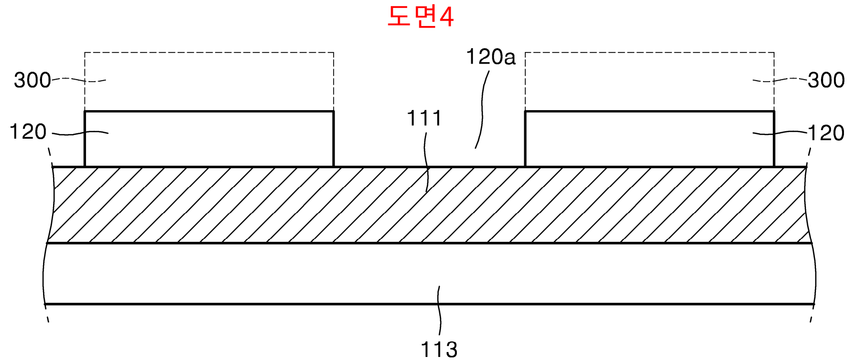
도면2



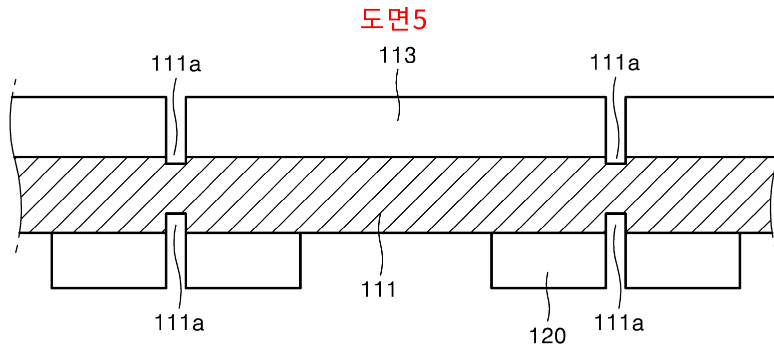
도면3



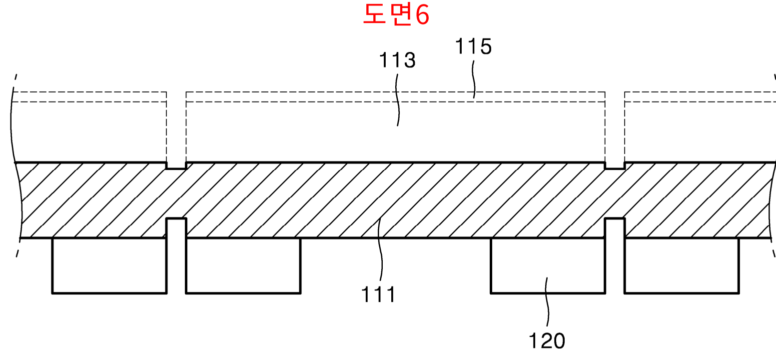
도면4



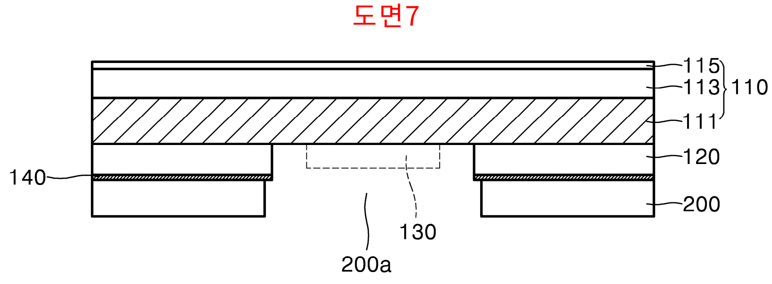
도면5



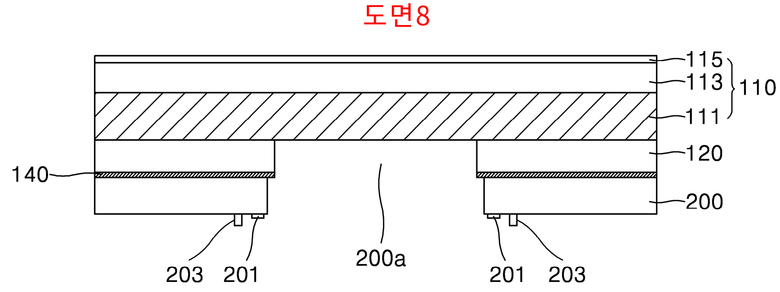
도면6



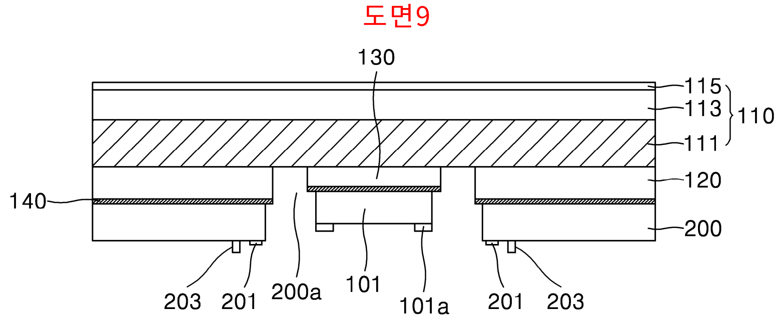
도면7



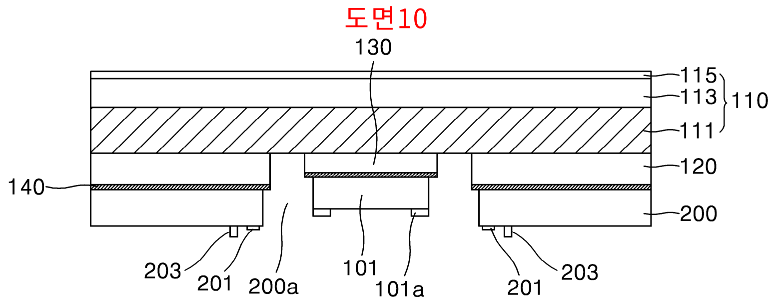
도면8



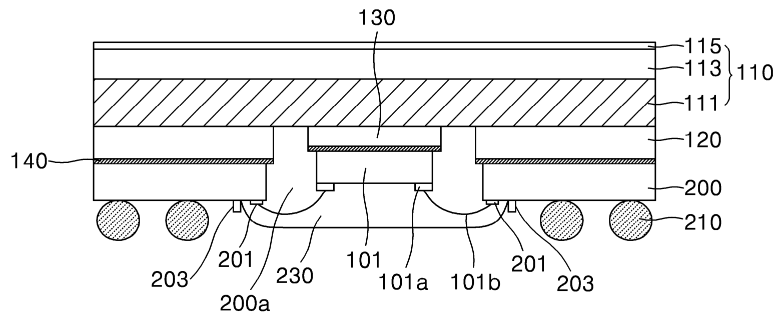
도면9



도면10



도면11



도면12