

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-293264
(P2007-293264A)

(43) 公開日 平成19年11月8日(2007.11.8)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	2H093
G09G 3/20 (2006.01)	G09G 3/20 622D	3K107
G09G 3/36 (2006.01)	G09G 3/20 622Q	5C006
G02F 1/133 (2006.01)	G09G 3/20 641A	5C080
H01L 51/50 (2006.01)	G09G 3/30 J	

審査請求 未請求 請求項の数 22 O L (全 37 頁) 最終頁に続く

(21) 出願番号 特願2006-331760 (P2006-331760)
 (22) 出願日 平成18年12月8日 (2006.12.8)
 (31) 優先権主張番号 特願2006-86812 (P2006-86812)
 (32) 優先日 平成18年3月28日 (2006.3.28)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100107836
 弁理士 西 和哉
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100101465
 弁理士 青山 正和
 (72) 発明者 原 弘幸
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

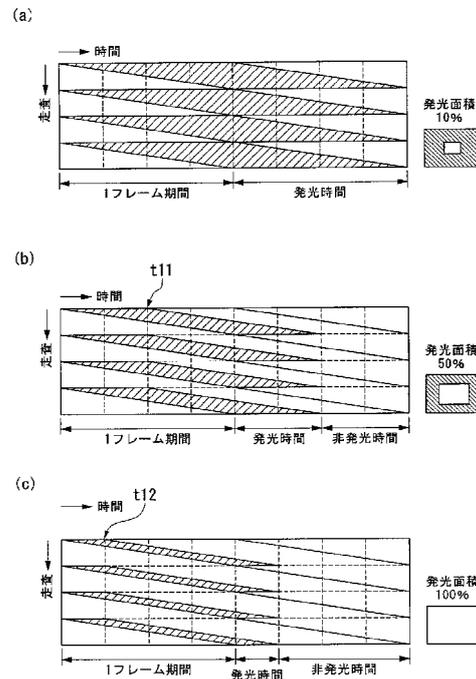
(54) 【発明の名称】 電気光学装置及びその駆動方法並びに電子機器

(57) 【要約】

【課題】 印加する電圧を変化させることなく、全表示領域に占める発光領域の割合に応じた輝度制御を行うことができるとともに、ちらつきの発生を抑えた表示品質の高い電気光学装置及びその駆動方法、並びに当該電気光学装置を備える電子機器を提供する。

【解決手段】 電気光学装置の一種である有機EL装置は、複数の書き込み用走査線、書き込み用走査線に対応して設けられた複数の消去用走査線、これらの走査線に対して交差する方向に延びる複数のデータ線、走査線とデータ線との交点に対応して配設された発光素子、及びその駆動装置を備えている。駆動装置は、上記の複数の走査線を非順次に走査するとともに、表示画像の輝度割合に応じて画素に設けられる前記発光素子の発光時間を調整する。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

複数の画素と、当該複数の画素のうちの所定数の画素を単位として設けられた複数の書込用走査線とを備えた電気光学装置であって、

前記複数の書込用走査線を非順次に走査するとともに、表示画像の輝度割合に応じて前記画素の発光時間を調整する駆動装置を備えることを特徴とする電気光学装置。

【請求項 2】

複数の画素を備えた電気光学装置であって、

表示画像の輝度割合に応じて前記画素の発光時間を調整する駆動装置を備えることを特徴とする電気光学装置。

10

【請求項 3】

前記電気光学装置は、前記画素の各々に発光素子を備える有機 EL 装置であることを特徴とする請求項 1 又は請求項 2 記載の電気光学装置。

【請求項 4】

前記電気光学装置は、前記画素の各々に画素電極を備えており、当該画素電極と対向電極との間に液晶を挟持させた液晶装置であることを特徴とする請求項 1 又は請求項 2 記載の電気光学装置。

【請求項 5】

前記駆動装置は、前記画素を非発光とするタイミングを調整することにより、前記画素の発光時間を調整することを特徴とする請求項 1 から請求項 4 の何れか一項に記載の電気光学装置。

20

【請求項 6】

前記書込用走査線に対応して設けられた複数の消去用走査線と、

前記書込用走査線が設けられる単位の前記所定数の画素毎に設けられ、前記書込用走査線及び前記消去用走査線に対して交差する方向に伸びる複数のデータ線とを備え、

前記駆動装置は、前記書込用走査線を介して前記画素を発光させ、前記消去用走査線を介して前記画素を非発光とすることを特徴とする請求項 1 記載の電気光学装置。

【請求項 7】

前記駆動装置は、前記複数の書込用走査線の走査に対応させて前記消去用走査線を非順次に走査することを特徴とする請求項 6 記載の電気光学装置。

30

【請求項 8】

前記複数の書込用走査線は、その並びの順で所定数を単位として区分されており、

前記駆動装置は、前記区分毎に独立して前記書込用走査線を走査することにより、前記複数の書込用走査線を非順次に走査することを特徴とする請求項 6 又は請求項 7 記載の電気光学装置。

【請求項 9】

前記複数の消去用走査線は、対応する前記書込用走査線の区分毎に区分されており、

前記駆動装置は、前記区分毎に独立して前記消去用走査線を走査することにより、前記複数の消去用走査線を非順次に走査することを特徴とする請求項 8 記載の電気光学装置。

【請求項 10】

前記駆動装置は、前記区分毎に独立した前記書込用走査線及び前記消去用走査線の走査の開始タイミングを、所定の単位期間を前記区分の数で除算して得られる時間だけずらすことを特徴とする請求項 9 記載の電気光学装置。

40

【請求項 11】

前記駆動装置は、所定の単位期間を複数に分割した期間の各々で、前記書込用走査線及び前記消去用走査線の走査を行うことにより、前記所定の単位期間内において前記書込用走査線及び前記消去用走査線の各々の走査を複数回に亘って行うことを特徴とする請求項 9 記載の電気光学装置。

【請求項 12】

前記駆動装置は、前記所定の単位期間を複数に分割した期間の各々で、前記画素の発光

50

時間の調整を行うことを特徴とする請求項 1 1 記載の電気光学装置。

【請求項 1 3】

前記画素の各々は、前記書込用走査線及び前記データ線からの信号に基づいて前記画素をそれぞれ発光させる駆動素子と、

前記駆動素子の特性のばらつきを補償する補償回路と

を備えることを特徴とする請求項 6 から請求項 1 2 の何れか一項に記載の電気光学装置

【請求項 1 4】

前記画素は、赤色を発光する赤色画素、緑色を発光する緑色画素、及び青色を発光する青色画素を有しており、

前記駆動装置は、前記赤色画素、緑色画素、及び青色画素の各々を同一の発光開始タイミングで発光させ、前記赤色画素、前記緑色画素、及び前記青色画素の各々を同一の非発光開始タイミングで非発光とすることを特徴とする請求項 1 から請求項 1 3 の何れか一項に記載の電気光学装置。

【請求項 1 5】

前記駆動装置は、前記表示画像の輝度割合に対して、前記画素の輝度が非線形となるように前記画素の発光時間を調整することを特徴とする請求項 1 から請求項 1 4 の何れか一項に記載の電気光学装置。

【請求項 1 6】

複数の画素と、当該複数の画素のうちの所定数の画素を単位として設けられた複数の書込用走査線とを備えた電気光学装置の駆動方法であって、

前記複数の書込用走査線を非順次に走査するとともに、画像の輝度割合に応じて画素の発光時間を調整することを特徴とする電気光学装置の駆動方法。

【請求項 1 7】

複数の画素を備えた電気光学装置の駆動方法であって、

画像の輝度割合に応じて前記画素の発光時間を調整することを特徴とする電気光学装置の駆動方法。

【請求項 1 8】

前記画素の発光時間の調整は、前記画素を非発光とするタイミングを調整することにより行うことを特徴とする請求項 1 6 又は請求項 1 7 記載の電気光学装置の駆動方法。

【請求項 1 9】

前記電気光学装置は、前記書込用走査線に対応して複数の消去用走査線を備えており、前記複数の書込用走査線の走査に対応させて前記消去用走査線を非順次に走査することを特徴とする請求項 1 6 記載の電気光学装置の駆動方法。

【請求項 2 0】

前記複数の書込用走査線は、その並びの順で所定数を単位として区分されており、

前記区分毎に独立して前記書込用走査線を走査することにより、前記複数の書込用走査線を非順次に走査することを特徴とする請求項 1 9 記載の電気光学装置の駆動方法。

【請求項 2 1】

前記複数の消去用走査線は、対応する前記書込用走査線の区分毎に区分されており、

前記区分毎に独立して前記消去用走査線を走査することにより、前記複数の消去用走査線を非順次に走査することを特徴とする請求項 2 0 記載の電気光学装置の駆動方法。

【請求項 2 2】

請求項 1 から請求項 1 5 の何れか一項に記載の電気光学装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、電気光学装置及びその駆動方法並びに電子機器に関する。

【背景技術】

10

20

30

40

50

【0002】

液晶装置に代表される電気光学装置の一種として、バックライト等を必要とせずに自発光する有機エレクトロルミネッセンス（以下、有機ELという）素子を備えた有機EL装置が注目されている。有機EL素子は、対向する一対の電極間に有機EL層、即ち発光素子を備えて構成されたものであり、フルカラー表示を行う有機EL装置は、赤色（R）、緑色（G）、青色（B）の各色に対応する発光波長帯域を有する発光素子を備えている。対向する一対の電極間に電圧が印加されると、注入された電子と正孔とが発光素子内で再結合し、これより発光素子が発光する。このような有機EL装置に形成される発光素子は、通常1 μ mを下回るほどの薄膜で形成される。また、有機EL装置は、発光素子そのものが発光するため、従来の液晶表示装置に用いられているようなバックライトも必要ない。従って、有機EL装置は、その厚みを極めて薄型化することができるという利点を有する。

10

【0003】

ところで、表示装置として一般的に用いられているCRT（Cathode Ray Tube）においては、全表示領域に占める発光領域の割合が小さい場合には、その表示領域の輝度を高めるピーク輝度表示が行われる。例えば、打ち上げ花火の画像を表示する場合を例に挙げると、花火が輝いている僅かな部分の輝度は、背景の殆どが白表示である場合よりも背景の殆どが黒表示である場合の方が高く設定される。これにより、表示画像にメリハリをつけることができる。以下の特許文献1及び非特許文献1には、有機EL装置において、全表示領域に占める発光領域の割合に応じて有機EL素子に印加する電圧を変化させてピーク輝度表示を実現する技術が開示されている。

20

【特許文献1】特開2002-297097号公報

【非特許文献1】秋本，「インバーター回路を用いた電圧駆動型有機ELディスプレイ」，第138回J O E M講演会要旨集，有機エレクトロニクス材料研究会，2004年1月13日，p.15 - p.21

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、上記の文献に開示されたように、有機EL素子に印加する電圧を変化させることにより確かにピーク輝度表示を実現することができる。しかしながら、ピーク輝度表示を実現するために、有機EL素子に印加する電圧を変化させてしまうと、変化させた電圧に併せて表示画像の階調に応じた電圧を変更する必要があるが生ずる。

30

【0005】

例えば、有機EL素子に印加する最大電圧が10Vであり、表現する階調が10階調であったとすると、有機EL素子に印加する電圧を1V単位で変化させれば10階調の全てを表現することができる。しかしながら、ピーク輝度表示を実現するために、例えば有機EL素子に印加する最大電圧を15Vに変更してしまうと、各階調を表現するためには1.5Vを単位として変化させなければならなくなる。以上から、従来の技術においては、信号処理が複雑になるという問題があった。また、ピーク輝度を表示を実現する場合でも、画面のちらつきを防止することは表示品質の低下を防止する観点からは必須となる。

40

【0006】

本発明は、上記事情に鑑みてなされたものであり、印加する電圧を変化させることなく、全表示領域に占める発光領域の割合に応じた輝度制御を行うことができるとともに、ちらつきの発生を抑えた表示品質の高い電気光学装置及びその駆動方法、並びに当該電気光学装置を備える電子機器を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明の電気光学装置は、複数の画素と、当該複数の画素のうちの所定数の画素を単位として設けられた複数の書込用走査線とを備えた電気光学装置であって、前記複数の書込用走査線を非順次に走査するとともに、表示画像の輝度割合

50

に応じて前記画素の発光時間を調整する駆動装置を備えることを特徴としている。

この発明によると、画素の発光時間を表示画像の輝度割合（全表示領域に占める発光領域の割合）に応じて調整しているため、例えば表示画像の輝度割合が小さい場合には画素の発光時間を長くし、逆に表示画像の輝度割合が大きい場合には画素の発光時間を短くするといった駆動を行うことができる。これにより、印加する電圧を変えなく、表示画像の輝度割合に応じた輝度制御を行うことができ、この結果としてCRTのようなメリハリのある表示を行うことができるという効果がある。また、本発明によると、所定数の画素を単位として設けられた複数の書込用走査線を非順次に走査することにより、画素が設けられている領域（有効表示領域）内において発光している画素の位置を分散させているため、表示画面の輝度割合に応じた輝度制御のために画素の発光時間を調整しても、ちらつきの発生を抑制することができ、品質の高い表示を行うことが可能である。

10

ここで、上記の表示画像の輝度割合とは、電気光学装置の有効表示領域内に設けられる画素の全てを最大輝度で表示させた場合のそれらの輝度の積算値と、表示画像により表示すべき画像のみを表示させた場合のそれらの輝度の積算値との比をいう。つまり、個々の画素の最大輝度を L_{max} とし、表示画像により表示すべき画素のみを表示させた場合の個々の画素の輝度を L_k （ k は表示画像により表示すべき画素の数）とすると、表示画像の輝度割合 L_r は以下の式で表され、 $0 < L_r < 1$ の値を取り得る。

$$L_r = L_k / L_{max}$$

また、上記の書込走査線の「非順次」の走査とは、書込走査線の並び順で順次走査を行う走査以外の走査をいう。具体的には、例えば書込走査線を複数本ずつ空間的に飛ばしての走査、書込走査線を複数本ずつ時間的に飛ばしての走査、書込走査線を複数本ずつ空間的及び時間的に飛ばしての走査等の走査をいう。

20

また、本発明の電気光学装置は、複数の画素を備えた電気光学装置であって、表示画像の輝度割合に応じて前記画素の発光時間を調整する駆動装置を備えることを特徴としている。

この発明によると、画素の発光時間を表示画像の輝度割合に応じて調整しているため、例えば表示画像の輝度割合が小さい場合には画素の発光時間を長くし、逆に表示画像の輝度割合が大きい場合には画素の発光時間を短くするといった駆動を行うことができる。これにより、印加する電圧を変えなく、表示画像の輝度割合に応じた輝度制御を行うことができ、この結果としてCRTのようなメリハリのある表示を行うことができるという効果がある。

30

ここで、本発明の電気光学装置は、前記画素の各々に発光素子を備える有機EL装置であることを特徴としている。

或いは、本発明の電気光学装置は、前記画素の各々に画素電極を備えており、当該画素電極と対向電極との間に液晶を挟持させた液晶装置であることを特徴としている。

これらの発明によると、画素の発光時間を表示画像の輝度割合に応じて調整しているため、CRTのようなメリハリのある表示を行うことが可能な有機EL装置又は液晶装置を提供することができる。

また、本発明の電気光学装置は、前記駆動装置が、前記画素を非発光とするタイミングを調整することにより、前記画素の発光時間を調整することを特徴としている。

40

この発明によると、画素を非発光とするタイミングを調整することによって画素の発光時間を調整しているため、画素の駆動及び装置構成をさほど複雑化することなく表示画像の輝度割合に応じた輝度制御を行うことができる。

また、本発明の電気光学装置は、前記書込用走査線に対応して設けられた複数の消去用走査線と、前記書込用走査線が設けられる単位の前記所定数の画素毎に設けられ、前記書込用走査線及び前記消去用走査線に対して交差する方向に延びる複数のデータ線とを備え、前記駆動装置は、前記書込用走査線を介して前記画素を発光させ、前記消去用走査線を介して前記画素を非発光とすることを特徴としている。

この発明によると、書込用走査線を介して画素が発光されるとともに消去用走査線を介して画素が非発光とされることにより、画素の発光時間の調整が行われる。

50

ここで、本発明の電気光学装置は、前記駆動装置が、前記複数の書込用走査線の走査に対応させて前記消去用走査線を非順次に走査することを特徴としている。

この発明によると、複数の書込用走査線の走査に対応して消去用走査線が非順次に走査されるため、非順次走査を行った場合であっても容易に画素の発光時間を調整することができる。

また、本発明の電気光学装置は、前記複数の書込用走査線が、その並びの順で所定数を単位として区分されており、前記駆動装置は、前記区分毎に独立して前記書込用走査線を走査することにより、前記複数の書込用走査線を非順次に走査することを特徴としている。

この発明によると、並びの順で所定数を単位として区分された書込走査線が、この区分毎に独立して走査される。例えば、書込走査線が第1区分～第4区分の4つに区分されているとすると、第1区分～第4区分の各々において独立に順次走査を行うことにより、書込走査線全体としては非順次に走査することができる。具体的には、第1区分の第1書込走査線、第2区分の第1書込走査線、第3区分の第1書込走査線、及び第4区分の第1書込走査線を走査した後に、第1区分の第2書込走査線、第2区分の第2書込走査線、第3区分の第3書込走査線、及び第4区分の第3書込走査線を走査し、以下同様の走査を行うことにより、各区分内では順次走査が行われているものの、電気光学装置の有効表示領域の全体を見た場合には、書込走査線が非順次に走査されることになる。かかる走査を行うことで、書込走査線の非順次走査を容易に行うことができる。

また、本発明の電気光学装置は、前記複数の消去用走査線が、対応する前記書込用走査線の区分毎に区分されており、前記駆動装置は、前記区分毎に独立して前記消去用走査線を走査することにより、前記複数の消去用走査線を非順次に走査することを特徴としている。

この発明によると、消去用走査線が、対応する書込用走査線の区分毎に区分されているため、書込用走査線の非順次走査と同様に、消去用走査線の非順次走査も容易に行うことができる。

また、本発明の電気光学装置は、前記駆動装置が、前記区分毎に独立した前記書込用走査線及び前記消去用走査線の走査の開始タイミングを、所定の単位期間を前記区分の数で除算して得られる時間だけずらすことを特徴としている。

この発明によると、区分毎に独立した書込用走査線及び消去用走査線の走査の開始タイミングを、ある一定の時間だけずらすことで画素が発光する時間位置を分散させているため、表示画面の輝度割合に応じた輝度制御のために画素の発光時間を調整したときのちらつきの発生を更に抑制することができる。

また、本発明の電気光学装置は、前記駆動装置が、所定の単位期間を複数に分割した期間の各々で、前記書込用走査線及び前記消去用走査線の走査を行うことにより、前記所定の単位期間内において前記書込用走査線及び前記消去用走査線の各々の走査を複数回に亘って行うことを特徴としている。

この発明によると、所定の単位時間を複数に分割し、分割した各々の期間内において書込用走査線及び消去用走査線を走査することにより、所定の単位時間内で書込用走査線及び消去用走査線の各々の走査を複数回に亘って行っているため、有効表示領域内において画素が発光している画素の位置を分散させることができるとともに、その時間位置も分散させることができる。これにより、ちらつきの発生をより効果的に低減させることができる。

また、本発明の電気光学装置は、前記駆動装置が、前記所定の単位期間を複数に分割した期間の各々で、前記画素の発光時間の調整を行うことを特徴としている。

この発明によると、所定の単位期間を複数に分割した期間の各々で、表示画面の輝度割合に応じた輝度制御のための画素の発光時間が調整される。

また、本発明の電気光学装置は、前記画素の各々が、前記書込用走査線及び前記データ線からの信号に基づいて前記画素をそれぞれ発光させる駆動素子と、前記駆動素子の特性のばらつきを補償する補償回路とを備えることを特徴としている。

この発明によると、画素の各々に画素を発光させる駆動素子の特性のばらつきを補償する補償回路が設けられているため、駆動素子の特性ばらつきを補償して良好な画像表示を行うことができる。

また、本発明の電気光学装置は、前記画素が、赤色を発光する赤色画素、緑色を発光する緑色画素、及び青色を発光する青色画素を有しており、前記駆動装置は、前記赤色画素、緑色画素、及び青色画素の各々を同一の発光開始タイミングで発光させ、前記赤色画素、前記緑色画素、及び前記青色画素の各々を同一の非発光開始タイミングで非発光とすることを特徴としている。

この発明によると、赤色画素、緑色画素、及び青色画素の各々を同一の発光開始タイミングで発光させるとともに、同一の非発光開始タイミングで非発光としているため、画素の駆動及び装置構成をさほど複雑化することなく表示画像の輝度割合に応じた輝度制御を行うことができる。

また、本発明の電気光学装置は、前記駆動装置が、前記表示画像の輝度割合に対して、前記画素の輝度が非線形となるように前記画素の発光時間を調整することを特徴としている。

この発明によると、表示画像の輝度割合に対する画素の発光輝度が非線形となるように画素の発光時間が調整されるため、従来から用いられているCRTのようにメリハリのある表示を自然に行うことができる。

上記課題を解決するために、本発明の電気光学装置の駆動方法は、複数の画素と、当該複数の画素のうちの所定数の画素を単位として設けられた複数の書込用走査線とを備えた電気光学装置の駆動方法であって、前記複数の書込用走査線を非順次に走査するとともに、画像の輝度割合に応じて画素の発光時間を調整することを特徴としている。

この発明によると、画素の発光時間を画像の輝度割合（全表示領域に占める発光領域の割合）に応じて調整しているため、例えば画像の輝度割合が小さい場合には画素の発光時間を長くし、逆に画像の輝度割合が大きい場合には画素の発光時間を短くするといった駆動を行うことができる。これにより、印加する電圧を変えずに、画像の輝度割合に応じた輝度制御を行うことができ、この結果としてCRTのようなメリハリのある表示を行うことができるという効果がある。また、本発明によると、所定数の画素を単位として設けられた複数の書込用走査線を非順次に走査することにより、画素が設けられている領域（有効表示領域）内において画素が発光している画素の位置を分散させているため、表示画面の輝度割合に応じた輝度制御のために画素の発光時間を調整しても、ちらつきの発生を抑制することができ、品質の高い表示を行うことが可能である。

また、本発明の電気光学装置の駆動方法は、複数の画素を備えた電気光学装置の駆動方法であって、画像の輝度割合に応じて前記画素の発光時間を調整することを特徴としている。

この発明によると、画素の発光時間を画像の輝度割合に応じて調整しているため、例えば画像の輝度割合が小さい場合には画素の発光時間を長くし、逆に画像の輝度割合が大きい場合には画素の発光時間を短くするといった駆動を行うことができる。これにより、印加する電圧を変えずに、画像の輝度割合に応じた輝度制御を行うことができ、この結果としてCRTのようなメリハリのある表示を行うことができるという効果がある。

また、本発明の電気光学装置の駆動方法は、前記画素の発光時間の調整は、前記画素を非発光とするタイミングを調整することにより行うことを特徴としている。

発明によると、画素を非発光とするタイミングを調整することによって画素の発光時間を調整しているため、画素の駆動及び装置構成をさほど複雑化することなく画像の輝度割合に応じた輝度制御を行うことができる。

また、本発明の電気光学装置の駆動方法は、前記電気光学装置が、前記書込用走査線に対応して複数の消去用走査線を備えており、前記複数の書込用走査線の走査に対応させて前記消去用走査線を非順次に走査することを特徴としている。

この発明によると、複数の書込用走査線の走査に対応して消去用走査線が非順次に走査されるため、非順次走査を行った場合であっても容易に画素の発光時間を調整することが

10

20

30

40

50

できる。

また、本発明の電気光学装置の駆動方法は、前記複数の書込用走査線が、その並びの順で所定数を単位として区分されており、前記区分毎に独立して前記書込用走査線を走査することにより、前記複数の書込用走査線を非順次に走査することを特徴としている。

この発明によると、並びの順で所定数を単位として区分された書込走査線が、この区分毎に独立して走査される。かかる走査を行うことで、例えば各区分内では順次走査を行っているが、電気光学装置の有効表示領域の全体を見た場合には、書込走査線が非順次に走査されているといった具合に、書込走査線の非順次走査を容易に行うことができる。

また、本発明の電気光学装置の駆動方法は、前記複数の消去用走査線が、対応する前記書込用走査線の区分毎に区分されており、前記区分毎に独立して前記消去用走査線を走査することにより、前記複数の消去用走査線を非順次に走査することを特徴としている。

この発明によると、消去用走査線が、対応する書込用走査線の区分毎に区分されているため、書込用走査線の非順次走査と同様に、消去用走査線の非順次走査も容易に行うことができる。

本発明の電子機器は、上記の何れかに記載の電気光学装置を備えたことを特徴としている。

この構成によれば、良好な表示特性を有する電子機器を提供することができる。

【発明を実施するための最良の形態】

【0008】

以下、図面を参照して本発明の実施形態による電気光学装置及びその駆動方法並びに電子機器について詳細に説明する。尚、以下に説明する実施形態は、本発明の一部の態様を示すものであり、本発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。また、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。

【0009】

〔第1実施形態〕

図1は、本発明の第1実施形態による電気光学装置の電氣的構成を示すブロック図である。尚、以下では、電気光学装置として有機EL装置を例に挙げて説明を進める。図1に示す通り、本実施形態の電気光学装置としての有機EL装置1は、周辺駆動装置2と表示パネル部3とを含んで構成される。周辺駆動装置2は、CPU(中央処理装置)4、主記憶部5、グラフィックコントローラ6、ルックアップテーブル(LUT)7、タイミングコントローラ8、及びビデオRAM(VRAM)9を含んで構成される。尚、CPU4に変えてMPU(演算処理装置)を備える構成であっても良い。また、表示パネル部3は、表示パネル11、書き込み用走査ドライバ12、消去用走査ドライバ13、及びデータドライバ14を含んで構成される。

【0010】

周辺駆動装置2が備えるCPU(中央処理装置)は、主記憶部5に記憶された画像データを読み出し、主記憶部5を用いて展開処理等の各種処理を行ってグラフィックコントローラ6に出力する。グラフィックコントローラ6は、CPU4から出力された画像データを元に表示パネル部3に対応した画像データ及び同期信号(垂直同期信号、水平同期信号)を生成する。グラフィックコントローラ6はデータ生成部6aで生成した画像データをVRAM9に転送し、生成した同期信号をタイミングコントローラ8に出力する。

【0011】

また、グラフィックコントローラ6の輝度情報解析部6bはCPU4から出力された画像データを元に画像データの輝度割合を算出する。ここで、画像データの輝度割合とは、表示パネル11に設けられる画素(詳細は後述する)の全てを最大輝度で表示させた場合のそれらの輝度の積算値と、画像データにより表示すべき画素のみを表示させた場合のそれらの輝度の積算値との比をいう。

【0012】

つまり、個々の画素の最大輝度を L_{max} とし、画像データにより表示すべき画素のみ

10

20

30

40

50

を表示させた場合の個々の画素の輝度を L_k (k は画像データにより表示すべき画素の数) とすると、画像データの輝度割合 L_r は以下の式で表され、 $0 \leq L_r \leq 1$ の値を取り得る。

$$L_r = L_k / L_{max}$$

【0013】

尚、表示パネル 11 に設けられる画素の全てを最大輝度で表示させた場合、即ち画像データの輝度割合 L_r が「1」である場合には、表示パネル 11 には最も明るい白色表示がなされる。画像データの輝度割合 L_r が「1」に近づくにつれて発光する画素数が多くなって発光面積が大きくなり、表示パネル 11 の全体が白色表示されることになる。逆に、画像データの輝度割合 L_r が「0」に近づくにつれて発光する画素数が少なくなって発光面積が小さくなり、表示パネル 11 の殆どは黒色表示がなされていることになる。

10

【0014】

また、輝度情報解析部 6b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されている内容とに基づいて、画素の発光している有機 EL 素子 (詳細は後述) の発光時間を調整するための制御信号を生成する。グラフィックコントローラ 6 は輝度情報解析部 6b で生成した制御信号を上記の同期信号とともにタイミングコントローラ 8 に出力する。ルックアップテーブル 7 には、画像データの輝度割合に対する有機 EL 素子の発光時間を規定するデータが格納されている。尚、ルックアップテーブル 7 に格納されたデータに基づいた有機 EL 素子の発光時間の制御についての詳細は後述する。

【0015】

20

VRAM 9 は、グラフィックコントローラ 6 から出力された画像データを表示パネル部 3 のデータドライバ 14 に出力し、タイミングコントローラ 8 は水平同期信号を表示パネル部 3 のデータドライバ 14 に出力するとともに、垂直同期信号を表示パネル部 3 の書き込み用走査ドライバ 12 に出力する。更に、タイミングコントローラ 8 は、表示パネル 11 に設けられた有機 EL 素子を非発光とするための消去用の走査信号を表示パネル部 3 の消去用走査ドライバ 13 に出力する。尚、VRAM 9 からの画像データとタイミングコントローラ 8 からの各種信号とは同期が取られて表示パネル 11 に出力される。

【0016】

[表示パネル部 3]

図 2 は、本発明の第 1 実施形態による電気光学装置が備える表示パネル部の構成を示すブロック図である。図 2 に示す通り、表示パネル部 3 の表示パネル 11 は、行方向に沿って延びる $4n$ 本 (n は自然数) の書き込み用走査線 $YW11 \sim YW1n$, $YW21 \sim YW2n$, $YW31 \sim YW3n$, $YW41 \sim YW4n$ と、これらの書き込み用走査線に対応して設けられており行方向に沿って延びる $4n$ 本の消去用走査線 $YE11 \sim YE1n$, $YE21 \sim YE2n$, $YE31 \sim YE3n$, $YE41 \sim YE4n$ とを備えている。つまり、本実施形態では、 $4n$ 本の書き込み用走査線及び $4n$ 本の消去用走査線が n 本を単位として 4 つに区分されている。これら書き込み用走査線及び消去用走査線を区分するのは、これらの非順次走査を容易にするためである。尚、書き込み用走査線及び消去用走査線の走査方法の詳細については後述する。また、表示パネル 11 は、行方向に交差する列方向に沿って延びる $3m$ 本 (m は自然数) のデータ線 $X1 \sim X3m$ を備えている。

30

40

【0017】

更に、表示パネル 11 には、書き込み用走査線 $YW11 \sim YW1n$, $YW21 \sim YW2n$, $YW31 \sim YW3n$, $YW41 \sim YW4n$ (消去用走査線 $YE11 \sim YE1n$, $YE21 \sim YE2n$, $YE31 \sim YE3n$, $YE41 \sim YE4n$) とデータ線 $X1 \sim X3m$ との交差部に対応する位置に複数の画素 20 を有している。つまり、各画素 20 は、行方向に沿って延びる複数の書き込み用走査線 $YW11 \sim YW1n$, $YW21 \sim YW2n$, $YW31 \sim YW3n$, $YW41 \sim YW4n$ (消去用走査線 $YE11 \sim YE1n$, $YE21 \sim YE2n$, $YE31 \sim YE3n$, $YE41 \sim YE4n$) と、列方向に沿って延びる複数のデータ線 $X1 \sim X3m$ との交点にそれぞれ配置され電氣的に接続されることによりマトリクス状に配列されている。

50

【0018】

図3は、本発明の第1実施形態による電気光学装置が備える表示パネルの左上隅に位置する画素20の構成を示す回路図である。図3に示す通り、表示パネル11の左上隅に位置する画素20は、赤色の光を放射する画素20Rと、発光層から緑色の光を放射する画素20Gと、発光層から青色の光を放射する画素20Bとを有している。尚、表示パネル11に設けられる他の画素も以下に説明する画素20R, 20G, 20Bから構成されている。

【0019】

画素20Rには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TFT21と、このスイッチング用TFT21を介してデータ線X1から供給される画素信号を保持する保持容量22と、保持容量22によって保持された画素信号がゲート電極に供給される駆動用TFT23と、この駆動用TFT23を介して電源線Lrに電氣的に接続したときに電源線Lrから駆動電流が流れ込む画素電極(電極)24と、この画素電極24と共通電極26との間に挟み込まれた有機EL素子25Rとが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給されるスイッチング用TFT27が設けられている。このスイッチング用TFTのソース電極は電源線Lrに接続され、ドレイン電極はスイッチング用TFT21、保持容量22、及び駆動用TFT23の接続点P1に接続されている。

【0020】

画素20Gには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TFT21と、このスイッチング用TFT21を介してデータ線X2から供給される画素信号を保持する保持容量22と、保持容量22によって保持された画素信号がゲート電極に供給される駆動用TFT23と、この駆動用TFT23を介して電源線Lgに電氣的に接続したときに電源線Lgから駆動電流が流れ込む画素電極(電極)24と、この画素電極24と共通電極26との間に挟み込まれた有機EL素子25Gとが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給されるスイッチング用TFT27が設けられている。このスイッチング用TFTのソース電極は電源線Lgに接続され、ドレイン電極はスイッチング用TFT21、保持容量22、及び駆動用TFT23の接続点P1に接続されている。

【0021】

同様に、画素20Bには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TFT21と、このスイッチング用TFT21を介してデータ線X3から供給される画素信号を保持する保持容量22と、保持容量22によって保持された画素信号がゲート電極に供給される駆動用TFT23と、この駆動用TFT23を介して電源線Lbに電氣的に接続したときに電源線Lbから駆動電流が流れ込む画素電極(電極)24と、この画素電極24と共通電極26との間に挟み込まれた有機EL素子25Bとが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給されるスイッチング用TFT27が設けられている。このスイッチング用TFTのソース電極は電源線Lbに接続され、ドレイン電極はスイッチング用TFT21、保持容量22、及び駆動用TFT23の接続点P1に接続されている。

【0022】

上記構成の画素20において、書き込み用走査線YW11が駆動されてスイッチング用TFT21がオン状態になると、そのときのデータ線X1~X3の電位が画素20R, 20G, 20Bの保持容量22にそれぞれ保持される。次いで、各保持容量22の状態に応じて、画素20R, 20G, 20Bに設けられた駆動用TFT23各々のオン・オフ状態が決まる。そして、駆動用TFT23のチャンネルを介して電源線Lr, Lg, Lbの各々から各画素20R, 20G, 20Bの画素電極24にそれぞれ電流が流れ、有機EL素子25R, 25G, 25Bの各々を介して共通電極26に電流が流れる。すると、有機EL素子25R, 25G, 25Bは流れる電流量に応じて発光する。

【0023】

10

20

30

40

50

また、書き込み用走査線 YW 1 1 が駆動されていない状態で、消去用走査線 YE 1 1 が駆動されて画素 2 0 R, 2 0 G, 2 0 B に設けられたスイッチング用 TFT 2 7 の各々がオン状態になると、各画素 2 0 R, 2 0 G, 2 0 B における接続点 P 1 の電位は電源線 L r, L g, L b の電位とそれぞれ同電位になり、保持容量 2 2 の電位差が「0」になるとともに駆動用 TFT 2 3 がオン状態にある場合にはオフ状態となる。これにより、各画素 2 0 R, 2 0 G, 2 0 B に設けられた保持容量 2 2 の各々にデータ線 X 1 ~ X 3 の電位が保持されており、有機 EL 素子 2 5 R, 2 5 G, 2 5 B の各々が発光していたとしても、消去用走査線 YE 1 1 が駆動されると保持容量 2 2 の電位差が「0」になって有機 EL 素子 2 5 R, 2 5 G, 2 5 B は非発光状態（オフ状態）になる。

【0024】

図 2 に戻り、表示パネル 1 1 には、列方向に沿って複数の電源線 L r, L g, L b が画素 2 0 R, 2 0 G, 2 0 B に隣接して配線されている。これらの電源線 L r, L g, L b には、電源供給線 L R, L G, L B をそれぞれ介して駆動電圧 V E R, V E G, V E B が供給される。尚、本実施形態では、有機 EL 素子 2 5 R, 2 5 G, 2 5 B の各々に対して異なる駆動電圧 V E R, V E G, V E B を印加しているが、電源線 L r, L g, L b 及び電源供給線 L R, L G, L B を共通化して有機 EL 素子 2 5 R, 2 5 G, 2 5 B の各々に同一の駆動電圧を印加して駆動しても良い。

【0025】

[周辺駆動装置 2]

次に、周辺駆動装置 2 について説明する。前述した通り、周辺駆動装置 2 は、表示パネル部 3 に対して画像データ及び同期信号を出力する訳であるが、これらを基本クロック信号 CLK に同期させて出力する。図 4 は本発明の第 1 実施形態における表示パネル部 3 のデータドライバ 1 4 に関する信号のタイミングチャートであり、図 5 は同実施形態における書き込み用走査ドライバ 1 2 に関する信号のタイミングチャートである。図 4 に示す通り、周辺駆動装置 2 は、データドライバスタートパルス SPX、データドライバクロック信号 CLX、及びデータドライバクロック反転信号 CBX を生成して表示パネル部 3 に設けられたデータドライバ 1 4 へ出力する。

【0026】

データドライバスタートパルス SPX は、書き込み用走査線 YW 1 1 ~ YW 1 n, YW 2 1 ~ YW 2 n, YW 3 1 ~ YW 3 n, YW 4 1 ~ YW 4 n の一つを選択する毎に出力され、その選択した一つの書き込み用走査線上の各画素 2 0 を図 2 において左から右へ点順次で選択するための信号である。データドライバクロック信号 CLX 及びデータドライバクロック反転信号 CBX は、相補信号であって上記のデータドライバスタートパルス SPX を順番にシフトさせるための信号である。本実施形態では、画素 2 0 は、赤用の画素 2 0 R、緑用の画素 2 0 G、青用の画素 2 0 B を一つの組としている。そして、データドライバクロック信号 CLX、データドライバクロック反転信号 CBX に応答して 1 組を 1 単位としてデータドライバスタートパルス SPX がシフトされて、図 2 において左から右に順番に 1 組の画素 2 0 R, 2 0 G, 2 0 B を選択するようになっている。

【0027】

また、周辺駆動装置 2 は、基本クロック信号 CLK に基づいて、図 5 のタイミングチャートに示す通り、書き込み用走査ドライバスタートパルス SPYW 1 ~ SPYW 4、書き込み用走査ドライバクロック信号 CLYW、及び書き込み用走査ドライバクロック反転信号 CBYW を生成してデータドライバ 1 4 へ出力する。書き込み用走査ドライバスタートパルス SPYW 1 は、書き込み用走査線 YW 1 1 ~ YW 1 n を上から下に線順次で選択する際の最も上の走査線 YW 1 1 を選択する際に出力される信号である。同様に、書き込み用走査ドライバスタートパルス SPYW 2 ~ SPYW 4 は、書き込み用走査線 YW 2 1 ~ YW 2 n, YW 3 1 ~ YW 3 n, YW 4 1 ~ YW 4 n の各々を上から下に線順次で選択する際の最も上の走査線 YW 2 1, YW 3 1, YW 4 1 をそれぞれ選択する際に出力される信号である。書き込み用走査ドライバクロック信号 CLYW 及び書き込み用走査ドライバクロック反転信号 CBYW は、相補信号であって、線順次で書き込み用走査線を選択する

10

20

30

40

50

ために書き込み用走査ドライブスタートパルスSPYW1～SPYW4を順番にシフトさせるための信号である。

【0028】

周辺駆動装置2は、主記憶部5に記憶されている画像データに基づいて、各画素20(20R, 20G, 20B)の赤用アナログ画像信号VAR、緑用アナログ画像信号VAG、及び青用アナログ画像信号VABを生成する。周辺駆動装置2は、生成したこれらアナログ画像信号VAR, VAG, VABを前述したデータドライブクロック信号CLX及びデータドライブクロック反転信号CBXに同期してデータドライブ14に出力する。つまり、周辺駆動装置2は、データドライブクロック信号CLX及びデータドライブクロック反転信号CBXに同期して選択された走査線上の各画素20(20R, 20G, 20B)であって左から右に順番に点順次に選択画素のアナログ画像信号VAR, VAG, VABを出力する。アナログ画像信号VAR, VAG, VABは、所定範囲の値を取り得るアナログ信号であって、対応する画素20の有機EL素子25R, 25G, 25Bの発光輝度を決定する信号である。

10

【0029】

また、周辺駆動装置2は、基本クロック信号CLKに基づいて、図2に示す通り、消去用走査ドライブスタートパルスSPYE1～SPYE4、並びに、消去用書き込み用走査ドライブクロック信号CLYE及び消去用走査ドライブクロック反転信号CBEを生成して消去用走査ドライブ13に出力する。消去用走査ドライブスタートパルスSPYE1は、消去用走査線YE11～YE1nを上から下に線順次で選択する際の最も上の消去用走査線YE11を選択する際に出力される信号である。同様に、消去用走査ドライブスタートパルスSPYE2～SPYE4は、消去用走査線YE21～YE2n, YE31～YE3n, YE41～YE4nの各々を上から下に線順次で選択する際の最も上の走査線YE21, YE31, YE41をそれぞれ選択する際に出力される信号である。消去用書き込み用走査ドライブクロック信号CLYE及び消去用走査ドライブクロック反転信号CBEは、相補信号であって、線順次で消去用走査線を選択するために消去用走査ドライブスタートパルスSPYE1～SPYE4を順番にシフトさせるための信号である。

20

【0030】

更に、周辺駆動装置2は、基本クロックCLKに基づいて、図2に示す通り、書き込み選択信号SELW1, 2を生成して書き込み用走査ドライブ12に出力するとともに、消去選択信号SELE1, 2を生成して消去用走査ドライブ13に出力する。書き込み選択信号SELW1, 2は、4つに区分された書き込み用走査線YW11～YW1n, YW21～YW2n, YW31～YW3n, YW41～YW4nのうち、走査を行う書き込み用走査線が属する区分を選択する信号である。同様に、消去選択信号SELE1, 2は、4つに区分された消去用走査線YE11～YE1n, YE21～YE2n, YE31～YE3n, YE41～YE4nのうち、走査を行う消去用走査線が属する区分を選択する信号である。

30

【0031】

図5に示す通り、書き込み選択信号SELW1は、書き込み用走査ドライブクロック信号CLYW及び書き込み用走査ドライブクロック反転信号CBEWの半周期の信号(2倍の周波数を有する信号)である。また、書き込み選択信号SELW2は、書き込み用走査ドライブクロック信号CLYW及び書き込み用走査ドライブクロック反転信号CBEWの1/4周期の信号(4倍の周波数を有する信号)である。尚、消去選択信号SELE1は書き込み選択信号SELW1の周期と同じ周期を有する信号であり、消去選択信号SELE2は書き込み選択信号SELW2の周期と同じ周期を有する信号である。

40

【0032】

周辺駆動装置2は、フレームの各々において、前述した書き込み用走査ドライブスタートパルスSPYW1～SPYW4を書き込み用走査ドライブ12に出力した後に、消去用走査ドライブスタートパルスSPYE1～SPYE4を所定のタイミングで消去用走査ドライブ13に出力する。これにより、各画素20に設けられた有機EL素子25R, 25

50

G, 25Bを非発光とする(消去する)ことで、有機EL素子25R, 25G, 25B各々の発光時間を調整する。

【0033】

[書き込み用走査ドライバ12及び消去用走査ドライバ13]

次に、書き込み用走査ドライバ12及び消去用走査ドライバ13について説明する。図6は、本発明の第1実施形態による電気光学装置が備える書き込み用走査ドライバ12の構成を示す回路図である。図6に示す通り、書き込み用走査ドライバ12は、周辺駆動装置2からの書き込み用走査ドライバスタートパルスSPYW1~SPYW4、書き込み用走査ドライバクロック信号CLYW及び書き込み用走査ドライバクロック反転信号CBYW、並びに書き込み選択信号SELW1, 2を入力としている。

10

【0034】

書き込み用走査ドライバ12は、シフトレジスタ12a~12d、選択回路12e、及びレベルシフタ12fを含んで構成される。シフトレジスタ12a~12dは内部構成がほぼ同一であり、各々に書き込み用走査ドライバクロック信号CLYW及び書き込み用走査ドライバクロック反転信号CBYWが入力されている。但し、シフトレジスタ12a~12dには、書き込み用走査ドライバスタートパルスSPYW1~SPYW4がそれぞれ入力されている点異なる。以下、シフトレジスタ12aを例に挙げて、その内部構成及び動作を説明する。シフトレジスタ12aは、図6に示す通り、書き込み用走査線YW11~YW1nに対応したn個の保持回路30を備えている。尚、図6においては、図示の都合上、3個の保持回路30のみを図示している。各保持回路30は、インバータ回路31、ラッチ部32、NAND回路33、及びインバータ回路34を含んで構成される。

20

【0035】

奇数段目の保持回路30のインバータ回路31には書き込み用走査ドライバクロック反転信号CBYWが、偶数段目の保持回路30のインバータ回路31には書き込み用走査ドライバクロック信号CLYWが同期信号として入力される。奇数段目の保持回路30のインバータ回路31は、書き込み用走査ドライバクロック反転信号CBYWの立ち上がりに対応して書き込み用走査ドライバスタートパルスSPYW1を入力しラッチ部32に出力する。偶数段目の保持回路30のインバータ回路31は、書き込み用走査ドライバクロック信号CLYWの立ち上がりに対応して書き込み用走査ドライバスタートパルスSPYW1を入力しラッチ部32に出力する。

30

【0036】

各保持回路30のラッチ部32は、2個のインバータ回路からなり、奇数段目の保持回路30のラッチ部32には書き込み用走査ドライバクロック信号CLYWが、偶数段目の保持回路30のラッチ部32には書き込み用走査ドライバクロック反転信号CBYWが同期信号として入力される。奇数段目の保持回路30のラッチ部32は、書き込み用走査ドライバクロック信号CLYWの立ち上がりに対応してインバータ回路31からの書き込み用走査ドライバスタートパルスSPYW1を入力し保持する。偶数段目の保持回路30のラッチ部32は、書き込み用走査ドライバクロック反転信号CBYWの立ち上がりに対応してインバータ回路31からの書き込み用走査ドライバスタートパルスSPYW1を入力し保持する。各ラッチ部32は、保持した書き込み用走査ドライバスタートパルスSPYW1を次段の保持回路30のインバータ回路31に出力する。従って、周辺駆動装置2から出力されたHレベルの書き込み用走査ドライバスタートパルスSPYW1は、書き込み用走査ドライバクロック信号CLYW及び書き込み用走査ドライバクロック反転信号CBYWに同期して、書き込み用走査線YW11の保持回路30から順番に書き込み用走査線YW1nの保持回路30までシフトされていく。

40

【0037】

保持回路30に設けたNAND回路33は、一方の入力端子がラッチ部32の出力端子に接続され、他方の入力端子が次段の保持回路30に設けたラッチ部32の出力端子と接続されている。従って、各保持回路30のNAND回路33は、その保持回路30及び次段の保持回路30のラッチ部32がHレベルの書き込み用走査ドライバスタートパルスS

50

P Y W 1 を保持すると L レベルの信号を出力する。そして、N A N D 回路 3 3 は、その保持回路 3 0 のラッチ部 3 2 がその書き込み用走査ドライバスタートパルス S P Y W 1 をシフトさせると H レベルの信号を出力する。以後、新たな書き込み用走査ドライバスタートパルス S P Y W 1 をラッチ部 3 2 がそれぞれ保持するまで、N A N D 回路 3 3 は H レベルの信号を出力する。N A N D 回路 3 3 から出力される信号はインバータ回路 3 4 で論理が反転される。これにより図 5 に示す信号 U 1 ~ U 3 , ... が生成される。尚、シフトレジスタ 1 2 b ~ 1 2 d は、シフトレジスタ 1 2 a と同様の構成であり、動作も同様であるため、その説明は省略する。

【 0 0 3 8 】

シフトレジスタ 1 2 a ~ 1 2 d が備える各保持回路 3 0 のインバータ回路 3 4 からの信号 U 1 ~ U 3 , ... は、選択回路 1 2 e に出力される。選択回路 1 2 e は、図 6 に示す通り、インバータ回路 3 5 a , 3 5 b と、シフトレジスタ 1 2 a ~ 1 2 d が備える保持回路 3 0 の各々に対応した 4 n 個の切換回路 3 6 とを備えている。インバータ回路 3 5 a は書き込み選択信号 S E L W 1 の論理を反転し、インバータ回路 3 5 b は書き込み選択信号 S E L W 2 の論理を反転するために設けられている。切換回路 3 6 は、N O R 回路 3 6 a と N A N D 回路 3 6 b とから構成される。

【 0 0 3 9 】

選択回路 1 2 e が備える切換回路 3 6 のうち、シフトレジスタ 1 2 a の各保持回路 3 0 に対応して設けられる切換回路 3 6 をなす N O R 回路 3 6 a は、一方の入力端にインバータ回路 3 5 a の出力が入力され、他方の入力端にインバータ回路 3 5 b の出力が入力される。また、シフトレジスタ 1 2 b の各保持回路 3 0 に対応して設けられる切換回路 3 6 をなす N O R 回路 3 6 a は、一方の入力端にインバータ回路 3 5 a の出力が入力され、他方の入力端に書き込み選択信号 S E L W 1 が入力される。また、シフトレジスタ 1 2 c の各保持回路 3 0 に対応して設けられる切換回路 3 6 をなす N O R 回路 3 6 a は、一方の入力端に書き込み選択信号 S E L W 1 が入力され、他方の入力端にインバータ回路 3 5 b の出力が入力される。更に、シフトレジスタ 1 2 d の各保持回路 3 0 に対応して設けられる切換回路 3 6 をなす N O R 回路 3 6 a は、一方の入力端に書き込み選択信号 S E L W 1 が入力され、他方の入力端に書き込み選択信号 S E L W 2 が入力される。

【 0 0 4 0 】

よって、図 5 に示す通り、書き込み選択信号 S E L W 1 , 2 の組み合わせを選択することにより、シフトレジスタ 1 2 a に対応した n 個の切換回路 3 6 が備える N O R 回路 3 6 a の出力 S 1 のみを H レベルにし (選択期間 T 1 1)、シフトレジスタ 1 2 b に対応した n 個の切換回路 3 6 が備える N O R 回路 3 6 a の出力 S 2 のみを H レベルにすることができる (選択期間 T 1 2)。また、シフトレジスタ 1 2 c に対応した n 個の切換回路 3 6 が備える N O R 回路 3 6 a の出力 S 3 のみを H レベルにし (選択期間 T 1 3)、シフトレジスタ 1 2 d に対応した n 個の切換回路 3 6 が備える N O R 回路 3 6 a の出力 S 4 のみを H レベルにすることができる (期間 T 1 4)。これにより、本実施形態では、書き込み用走査ドライバクロック信号 C L Y W 及び書き込み用走査ドライバクロック反転信号 C B Y W の半分の周期 T 1 0 で 4 本の走査線が走査されることになる。N A N D 回路 3 6 b は、一方の入力端が対応する N O R 回路 3 6 a の出力端と接続されており、他方の入力端が対応する保持回路 3 0 が備えるインバータ回路 3 4 の出力端と接続されている。従って、N O R 回路 3 6 a は、N A N D 回路 3 6 b のゲート回路として動作する。各切換回路 3 6 からの出力は、レベルシフト 1 2 f に出力される。

【 0 0 4 1 】

レベルシフト 1 2 f は、図 6 に示す通り、保持回路 3 0 の各々に対応した 4 n 個のバッファ回路 3 7 を備えている。これらのバッファ回路 3 7 は、書き込み用走査線 Y W 1 1 ~ Y W 1 n , Y W 2 1 ~ Y W 2 n , Y W 3 1 ~ Y W 3 n , Y W 4 1 ~ Y W 4 n にそれぞれ接続されている。従って、バッファ回路 3 7 は、対応する保持回路 3 0 から出力される信号を、書き込み用走査信号 S C w 1 1 ~ S C w 1 n , S C w 2 1 ~ S C w 2 n , S C w 3 1 ~ S C w 3 n , S C w 4 1 ~ S C w 4 n として書き込み用走査線 Y W 1 1 ~ Y W 1 n , Y

W 2 1 ~ Y W 2 n , Y W 3 1 ~ Y W 3 n , Y W 4 1 ~ Y W 4 n のそれぞれに出力する。レベルシフト 1 2 f は、書き込み用走査信号 S C w 1 1 ~ S C w 1 n によって書き込み用走査線 Y W 1 1 ~ Y W 1 n を上から順番に下まで線順次で選択し、書き込み用走査信号 S C w 2 1 ~ S C w 2 n によって書き込み用走査線 Y W 2 1 ~ Y W 2 n を上から順番に下まで線順次で選択し、書き込み用走査信号 S C w 3 1 ~ S C w 3 n によって書き込み用走査線 Y W 3 1 ~ Y W 3 n を上から順番に下まで線順次で選択し、書き込み用走査信号 S C w 4 1 ~ S C w 4 n によって書き込み用走査線 Y W 4 1 ~ Y W 4 n を上から順番に下まで線順次で選択する。これにより、画像データに応じたデータ電流 I d 1 ~ I d 3 m が、選択した書き込み用走査線に接続された画素 2 0 にそれぞれ書き込まれる。

【 0 0 4 2 】

消去用走査ドライバ 1 3 は、図 2 に示す通り、周辺駆動装置 2 からの消去用走査ドライバスタートパルス S P Y E 1 ~ S P Y E 4、消去用走査ドライバクロック信号 C L Y E 及び消去用走査ドライバクロック反転信号 C B Y E、並びに消去選択信号 S E L E 1, 2 を入力としている。この消去用走査ドライバ 1 3 は、シフトレジスタ 1 3 a ~ 1 3 d、選択回路 1 3 e、及びレベルシフト 1 3 f を含んで構成される。消去用走査ドライバ 1 3 に設けられるシフトレジスタ 1 3 a ~ 1 3 d は、書き込み用走査ドライバ 1 2 に設けられる図 6 に示すシフトレジスタ 1 2 a ~ 1 2 d と同様の構成である。また、消去用走査ドライバ 1 3 に設けられる選択回路 1 3 e 及びレベルシフト 1 3 f は、書き込み用走査ドライバ 1 2 に設けられる図 6 に示す選択回路 1 2 e 及びレベルシフト 1 2 a とそれぞれ同様の構成である。尚、シフトレジスタ 1 3 a ~ 1 3 d、選択回路 1 3 e、及びレベルシフト 1 3 f の動作は、シフトレジスタ 1 2 a ~ 1 2 d、選択回路 1 2 e、及びレベルシフト 1 2 f と同様であるため説明を省略する。

【 0 0 4 3 】

[データドライバ 1 4]

次に、データドライバ 1 4 について説明する。図 7 は、本発明の第 1 実施形態の電気光学装置が備えるデータドライバ 1 4 の構成を示す回路図である。図 7 に示す通り、データドライバ 1 4 は、周辺駆動装置 2 からのデータドライバスタートパルス S P X、データドライバクロック信号 C L X、及びデータドライバクロック反転信号 C B X を入力する。また、データドライバ 1 4 は、周辺駆動装置 2 から赤用アナログ画像信号 V A R、緑用アナログ画像信号 V A G、及び青用アナログ画像信号 V A B を入力する。そして、データドライバ 1 4 は、これら各信号に基づいて各データ線 X 1 ~ X 3 m に書き込み用走査線 Y W 1 1 ~ Y W 1 n , Y W 2 1 ~ Y W 2 n , Y W 3 1 ~ Y W 3 n , Y W 4 1 ~ Y W 4 n の選択動作に同期してデータ線 X 1 ~ X 3 m の各々を駆動するためのデータ電流 I d 1 ~ I d 3 m を供給する。

【 0 0 4 4 】

図 7 に示す通り、データドライバ 1 4 は、シフトレジスタ 1 4 a 及び複数 (3 m 個) のトランジスタ 1 4 b を含んで構成される。シフトレジスタ 1 4 a は、3 m 本のデータ線 X 1 ~ X 3 m であって 3 本のデータ線を 1 組としその組数に対応した数 (m 個) の保持回路 4 0 を有している。尚、図 7 では、説明の便宜上、3 個の保持回路 4 0 のみを図示している。各保持回路 4 0 は、インバータ回路 4 1、ラッチ部 4 2、N A N D 回路 4 3、及びインバータ回路 4 4 から構成されている。

【 0 0 4 5 】

各保持回路 4 0 のインバータ回路 4 1 は、奇数段目の保持回路 4 0 のインバータ回路 4 1 にはデータドライバクロック信号 C L X が、偶数段目の保持回路 4 0 のインバータ回路 4 1 にはデータドライバクロック反転信号 C B X が同期信号として入力される。奇数段目の保持回路 4 0 のインバータ回路 4 1 は、データドライバクロック信号 C L X の立ち上がりに対応してデータドライバスタートパルス S P X を入力しラッチ部 4 2 に出力する。偶数段目の保持回路 4 0 のインバータ回路 4 1 は、データドライバクロック反転信号 C B X の立ち上がりに対応してデータドライバスタートパルス S P X を入力しラッチ部 4 2 に出力する。

10

20

30

40

50

【 0 0 4 6 】

各保持回路 4 0 のラッチ部 4 2 は、2 個のインバータ回路からなり、奇数段目の保持回路 4 0 のラッチ部 4 2 にはデータドライバクロック反転信号 C B X が、偶数段目の保持回路 4 0 のラッチ部 4 2 にはデータドライバクロック信号 C L X が同期信号として入力される。奇数段目の保持回路 4 0 のラッチ部 4 2 は、データドライバクロック反転信号 C B X の立ち上がりに対応してインバータ回路 4 1 からのデータドライバスタートパルス S P X を入力し保持する。偶数段目の保持回路 4 0 のラッチ部 4 2 は、データドライバクロック信号 C L X の立ち上がりに対応してインバータ回路 4 1 からのデータドライバスタートパルス S P X を入力し保持する。各ラッチ部 4 2 は、保持したデータドライバスタートパルス S P X を次段の保持回路 4 0 のインバータ回路 4 1 に出力する。

10

【 0 0 4 7 】

従って、周辺駆動装置 2 から出力された H レベルのデータドライバスタートパルス S P X は、データドライバクロック信号 C L X 及びデータドライバクロック反転信号 C B X に同期して、3 本のデータ線 X 1 ~ X 3 に対応する保持回路 4 0 から順番にデータ線 X 3 m - 2 ~ X 3 m に対応する保持回路 4 0 までシフトされていく。

【 0 0 4 8 】

保持回路 4 0 の N A N D 回路 4 3 は、その入力端子の一方がラッチ部 4 2 の出力端子に接続され、他方が次段の保持回路 4 0 に設けられたラッチ部 4 2 の出力端子に接続されている。従って、各保持回路 4 0 の N A N D 回路 4 3 は、その保持回路 4 0 のラッチ部 4 2 及び次段の保持回路 4 0 のラッチ部 4 2 が共に H レベルのデータドライバスタートパルス S P X を保持すると、L レベルの信号を出力する。そして、N A N D 回路 4 3 は、その保持回路 4 0 のラッチ部 4 2 がそのデータドライバスタートパルス S P X をシフトさせると H レベルの信号を出力する。以後、新たなデータドライバスタートパルス S P X をラッチ部 4 2 がそれぞれ保持するまで、N A N D 回路 4 3 は H レベルの信号を出力する。

20

【 0 0 4 9 】

尚、保持回路 4 0 (N A N D 回路 4 3) から出力される信号が L レベルに立ち下がってから H レベルに立ち上がるまでの期間は、データドライバクロック信号 C L X (データドライバクロック反転信号 C B X) の 1 / 2 周期となる。各保持回路 4 0 に設けられた N A N D 回路 4 3 の出力信号は、インバータ回路 4 4 を介してレベル反転されて反転出力信号 U B X として出力される。尚、図 4 では、m 個の N A N D 回路 4 3 に基づく反転出力信号 U B X を、図 7 中の左側から順に U B X 1 , U B X 2 , U B X 3 , ... , U B X m - 1 , U B X m と表記している。

30

【 0 0 5 0 】

また、データドライバ 1 4 に設けられる複数のトランジスタ 1 4 b は 3 個が 1 組とされており、各組の 3 つのトランジスタ 1 4 b は、そのゲート電極がシフトレジスタ 1 4 a の 1 つのインバータ回路 4 4 に接続されている。各組における 1 つのトランジスタ 1 4 b は赤用アナログ画像信号 V A R が入力される信号線に接続され、もう 1 つのトランジスタ 1 4 b は緑用アナログ画像信号 V A G が入力される信号線に接続され、残りの 1 つのトランジスタ 1 4 b は青用アナログ画像信号 V A B が入力される信号線に接続されている。また、各トランジスタ 1 4 b は、データ線 X 1 ~ X 3 m にそれぞれ接続されている。

40

【 0 0 5 1 】

従って、シフトレジスタ 1 4 a から反転出力信号 U B X が出力される度に、1 組のトランジスタ 1 4 b が順次オン状態になり、アナログ画像信号 V A R , V A G , V A B が 1 組の 3 本のデータ線に供給される。例えば、図 7 における左側のインバータ回路 4 4 から反転出力信号 U B X が出力されると、そのインバータ回路 4 4 に接続された 3 つのトランジスタ 1 4 b がオン状態になり、これによりデータ線 X 1 ~ X 3 にアナログ画像信号 V A R , V A G , V A B がそれぞれ供給される。

【 0 0 5 2 】

次に、上記構成における有機 E L 装置 1 の動作について説明する。まず、周辺駆動装置 2 が備える C P U (中央処理装置) は、主記憶部 5 に記憶された画像データを読み出し、

50

主記憶部 5 を用いて展開処理等の各種処理を行ってグラフィックコントローラ 6 に出力する。1 フレーム分の画像データがグラフィックコントローラ 6 に入力されると、グラフィックコントローラ 6 は、画素 20 毎に 1 フレームにおけるアナログ画像信号 V A R , V A G , V A B を作成する。

【 0 0 5 3 】

また、グラフィックコントローラ 6 の輝度情報解析部 6 b は、C P U 4 から出力された画像データを元に画像データの輝度割合を算出する。輝度情報解析部 6 b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されているデータとに基づいて、有機 E L 素子 2 5 R , 2 5 G , 2 5 B を非発光とする（消去する）時間を決定する。以上の処理が終了すると、グラフィックコントローラ 6 は、作成したアナログ画像信号 V A R , V A G , V A B を V R A M 9 に出力し、更に、同期信号とともに決定した有機 E L 素子 2 5 R , 2 5 G , 2 5 B を非発光とする（消去する）時間を示す情報をタイミングコントローラ 8 に出力する。

10

【 0 0 5 4 】

そして、アナログ画像信号 V A R , V A G , V A B が、図 4 に示すデータドライバスタートパルス S P X、データドライバクロック信号 C L X、及びデータドライバクロック反転信号 C B X とともにデータドライバ 1 4 へ出力され、書き込み用走査ドライバスタートパルス S P Y W 1 ~ S P Y W 4、書き込み用走査ドライバクロック信号 C L Y W、書き込み用走査ドライバクロック反転信号 C B Y W、及び書き込み選択信号 S E L W 1 , 2 が書き込み用走査ドライバ 1 2 へ出力されて表示パネル 1 1 の表示が行われる。

20

【 0 0 5 5 】

これらの信号が出力されると、まず書き込み用走査線 Y W 1 1 が選択され、この書き込み用走査線 Y W 1 1 に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が同一のタイミングで開始される。次に、書き込み用走査線 Y W 2 1 が選択され、この書き込み用走査線 Y W 2 1 に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が同一のタイミングで開始される。次いで、書き込み用走査線 Y W 3 1 及び書き込み用走査線 Y W 4 1 が順次選択され、書き込み用走査線 Y W 3 1 に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が同一のタイミングで開始され、書き込み用走査線 Y W 4 1 に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が同一のタイミングで開始される。

30

【 0 0 5 6 】

以上の 4 本の書き込み用走査線 Y W 1 1 , Y W 2 1 , Y W 3 1 , Y W 4 1 の走査を終えると、次に、書き込み用走査線 Y W 1 2 が選択され、この書き込み用走査線 Y W 1 2 に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が同一のタイミングで開始される。そして、書き込み用走査線 Y W 2 2 , Y W 3 2 , Y W 4 2 が順次選択され、以下同様に、書き込み用走査線 Y W 1 3 , Y W 2 3 , Y W 3 3 , Y W 4 3、書き込み用走査線 Y W 1 4 , Y W 2 4 , Y W 3 4 , Y W 4 4、... と走査され、書き込み用走査線に接続された画素 20 に設けられた有機 E L 素子 2 5 R , 2 5 G , 2 5 B の発光が順次行われる。

【 0 0 5 7 】

ここで、書き込み用走査線 Y W 1 1 ~ Y W 1 n , Y W 2 1 ~ Y W 2 n , Y W 3 1 ~ Y W 3 n , Y W 4 1 ~ Y W 4 n は、表示パネル 1 1 中において上方から下方へこの順で設けられている。前述した通り、これらの書き込み用走査線は、書き込み用走査線 Y W 1 1 ~ Y W 1 n、書き込み用走査線 Y W 2 1 ~ Y W 2 n、書き込み用走査線 Y W 3 1 ~ Y W 3 n、及び書き込み用走査線 Y W 4 1 ~ Y W 4 n の 4 つに区分されているため、表示パネル 1 1 の表示領域も 4 つの領域に区分されていると考えることができる。1 つの領域に含まれる書き込み用走査線のみに着目すると、その領域内では他の領域から独立して書き込み用走査線が上から下まで順番に走査されているが、表示パネル 1 1 全体に着目すると、書き込み用走査線は表示パネル 1 1 の上方から下方へ n 本だけ飛び越した非順次の走査が行われている。かかる走査を行うことで、書き込み用走査線の非順次走査を容易に行うことがで

40

50

きる。

【0058】

上記の書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n の走査が行われている最中で、上記の書き込み用走査線 YW11 の走査を開始してから所定時間（上記の有機 EL 素子 25R, 25G, 25B を発光させている時間）が経過すると、周辺駆動装置 2 のタイミングコントローラ 8 から消去用走査ドライバ 13 へ、消去用走査ドライバスタートパルス SPYE1 ~ SPYE4 が消去用書き込み用走査ドライバクロック信号 CLYE、消去用走査ドライバクロック反転信号 CBYE、及び消去選択信号 SELE1, 2 とともに出力され、書き込み用走査線の走査に対応した消去用走査線の走査（非順次の走査）が行われる。

10

【0059】

具体的には、上記の各信号が出力されると、まず消去用走査線 YE11 が選択され、この消去用走査線 YE11 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光とされる（消去される）。次に、消去用走査線 YE21 が選択され、この消去用走査線 YE21 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。次いで、消去用走査線 YE31 及び消去用走査線 YE41 が順次選択され、消去用走査線 YE31 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となり（消去され）、消去用走査線 YE41 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。

20

【0060】

以上の 4 本の消去用走査線 YE11, YE21, YE31, YE41 の走査を終えると、次に、消去用走査線 YE12 が選択され、この消去用走査線 YE12 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。そして、消去用走査線 YE22, YE32, YE42 が順次選択され、以下同様に、消去用走査線 YE13, YE23, YE33, YE43、消去用走査線 YE14, YE24, YE34, YE44、... と走査され、消去用走査線に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B の発光が順次非発光とされる（消去される）。

【0061】

上記の書き込み用走査線 YW4n までの走査が完了すると 1 つのフレームについての走査が終了し、次のフレームについての走査が開始される。そして、このフレームについての走査が開始されてから、所定時間（上記の有機 EL 素子 25R, 25G, 25B を発光させている時間）が経過すると、上記と同様に周辺駆動装置 2 のタイミングコントローラ 8 から消去用走査ドライバ 13 へ、消去用走査ドライバスタートパルス SPYE1 ~ SPYE4 が消去用書き込み用走査ドライバクロック信号 CLYE、消去用走査ドライバクロック反転信号 CBYE、及び消去選択信号 SELE1, 2 とともに出力されて消去用走査線 YE11 が選択され、この消去用走査線 YE11 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光とされる（消去される）。そして、消去用走査線 YE21, YE31, YE41、消去用走査線 YE12, YE22, YE32, YE42、消去用走査線 YE13, YE23, YE33, YE43、... の順で順次選択されて各々の消去用走査線に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B の発光が順次非発光とされる（消去される）。

30

40

【0062】

このように、本実施形態では、消去用走査線 YE11 ~ YE1n, YE21 ~ YE2n, YE31 ~ YE3n, YE41 ~ YE4n が書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n の走査に対応させて非順次に走査される。書き込み用走査線と同様に、消去用走査線も、消去用走査線 YE11 ~ YE1n、消去用走査線 YE21 ~ YE2n、消去用走査線 YE31 ~ YE3n、消去用走査線 YE41 ~ YE4n の 4 つに区分されている。このため、消去用走査線に関しても、表示パネル 11 の表示領域が 4 つの領域に区分されていると考えることができる。よって

50

、1つの領域に含まれる消去用走査線のみに着目すると、その領域内では他の領域から独立して消去用走査線が上から下まで順番に走査されているが、表示パネル11全体に着目すると、消去用走査線は表示パネル11の上方から下方へn本だけ飛び越した非順次の走査が行われている。かかる走査を行うことで、消去用走査線についても非順次走査を容易に行うことができる。

【0063】

図8は、本発明の第1実施形態による電気光学装置の駆動方法を説明するための図である。図8に示す図は、横軸に時間を取り、縦軸に走査線の走査方向を取ってある。尚、以下の説明では書き込み用走査線と消去用走査線とを区別しない場合には、単に走査線という。図8(a)~図8(c)は、発光面積が10%、50%、100%のときの有機EL素子25R, 25G, 25Bを発光・非発光とする期間をそれぞれ示す図であり、各々の図においては発光面積が10%、50%、100%のときの画素が設けられている領域(表示パネル11の表示領域)と発光面積との関係をそれぞれ模式的に図示している。

10

【0064】

図8(a)~図8(c)に示す通り、表示パネル11の表示領域の縦方向(走査方向)が4つの領域に区分されており、前述した通り、各領域に含まれる走査線が順次独立して走査されることにより、表示パネル11の表示領域全体としては走査線が非順次走査されている。図8(a)に示す通り発光面積が10%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「0」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成するが、この制御信号は消去用走査ドライバスタートパルスSPYE1~SPYE4を発生させるものではない。このため、イミングコントローラ8から図2に示した消去用走査ドライバ13に対して、消去用走査ドライバスタートパルスSPYE1~SPYE4は供給されない。その結果、発光面積が10%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は1フレーム期間発光し、有機EL素子25R, 25G, 25Bを非発光とする期間はない。

20

【0065】

次に、図8(b)に示す通り発光面積が50%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「0.5」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図1に示すタイミングコントローラ8から図2に示す消去用走査ドライバ13に対して、図8(b)に示す時刻t11のタイミングで消去用走査ドライバスタートパルスSPYE1~SPYE4が供給される。その結果、発光面積が50%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は1フレーム期間の前半分の期間だけ発光し、残りの後半分の期間は有機EL素子25R, 25G, 25Bは非発光となる。

30

【0066】

次いで、図8(c)に示す通り発光面積が100%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「1」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図1に示すタイミングコントローラ8から図2に示す消去用走査ドライバ13に対して、図8(b)に示す時刻t12のタイミングで消去用走査ドライバスタートパルスSPYE1~SPYE4が供給される。その結果、発光面積が100%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は1フレーム期間の先頭の所定の期間だけ発光し、残りの期間は有機EL素子25R, 25G, 25Bは非発光となる。図8(c)に示す例では、有機EL素子25R, 25G, 25Bが発光する時間よりも有機EL素

40

50

子 25R, 25G, 25B が非発光となる時間の方が長く設定される。

【0067】

このように、本実施形態では、発光面積（表示画像の輝度割合）に応じて有機EL素子 25R, 25G, 25B を非発光とするタイミングを調整して有機EL素子 25R, 25G, 25B の発光時間を調整している。電圧（駆動電圧 VER, VEG, VEB）は発光面積に依らず一定であるため、各有機EL素子 25R, 25G, 25B の発光輝度は発光時間に依存する。このため、有機EL素子 25R, 25G, 25B に印加する電圧（駆動電圧 VER, VEG, VEB）を変えなく、表示画像の輝度割合に応じた輝度制御を行うことができ、従来から用いられている CRT のようにメリハリのある表示を行うことができる。また、本実施形態においては、発光面積が大きい場合であっても駆動電圧を 10

【0068】

尚、図 8 に示す例では、発光面積が 10%, 50%, 100% の場合のみを図示しているが、発光面積の各々に応じて有機EL素子 25R, 25G, 25B を非発光とする時間を設定することにより、発光面積に応じた輝度制御を連続的に行うことも可能である。有機EL素子 25R, 25G, 25B を非発光とするタイミングは、図 1 に示すルックアップ 20

【0069】

ここで、発光面積に応じた輝度制御は、従来の CRT の輝度制御に近づけることが望ましい。図 9 は、CRT と LCD（液晶表示装置）の輝度制御の一例を示す図である。図 9 に示すグラフは、横軸に画像データ及び発光面積を取り、縦軸に輝度を取っている。尚、横軸に取った画像データは、その値が「0」のときに黒表示が行われ、その値が「100」のときに白表示が行われる。図 9 に示すグラフは 2 つのグラフに分けられる。つまり、発光面積を 100% に固定して画像データの値を「0」～「100」の範囲で変化させた 30

【0070】

図 9 に示す通り、第 1 グラフ R1 においては、CRT の輝度変化を示すグラフ H1 及び LCD の輝度変化を示すグラフ H2 の何れのグラフも画像データの値が大きくなるにつれて輝度の値が高くなるのが分かる。しかしながら、第 2 グラフ R2 においては、CRT の輝度変化を示すグラフ H1 が発光面積の減少に従って輝度が非線形的に高くなっているのに対し、LCD の輝度変化を示すグラフ H2 は、一定輝度（画像データの値が「100」のときの輝度）を保っていることが分かる。従来の電気光学装置は発光面積に応じた輝度制御が行われていなかったため、LCD の輝度変化を示すグラフ H2 と同様に、発光面積が変化しても一定輝度で発光していた。 40

【0071】

これに対し、本実施形態の電気光学装置 1 は上述した駆動方法により、発光面積に応じた輝度制御を行っているため、CRT のようなメリハリのある表示を行うことができる。ここで、極力 CRT の表示に近づけるために、発光面積に応じた輝度制御は、第 2 グラフにおける CRT の輝度変化を示すグラフ H1 の如く発光面積に応じて輝度が非線形に変化するように制御することが望ましい。

【0072】

また、本実施形態においては、各画素 20R, 20G, 20B に設けられた保持容量 22 の各々にアナログ画像信号 VAR, VAG, VAB に応じた電位を保持させ、この保持容量 22 に保持された電位により駆動用 TFT 23 を制御して有機 EL 素子 25R, 25G, 25B の各々に流れる電流を制御している。このため、各画素 20R, 20G, 20B に設けられる有機 EL 素子 25R, 25G, 25B の特性 (閾値電圧) にばらつきがあると、アナログ画像信号 VAR, VAG, VAB に応じた表示がなされなくなる。

【 0073 】

このため、各画素 20R, 20G, 20B の構成を図 10 に示す構成にするのが望ましい。図 10 は、画素 20R の他の構成例を示す図である。尚、画素 20G, 20B については、画素 20R と同様の構成であるため、ここでは画素 20R についてのみ説明し、画素 20G, 20B の説明は省略する。図 10 に示す通り、画素 20R における接続点 P1 (図 3 参照) には、駆動用 TFT 23 の閾値電圧のばらつきを補償するための補償回路 28 が設けられている。この補償回路 28 を備えることにより、各画素 20R, 20G, 20B に設けられた駆動用 TFT 23 の閾値電圧のばらつきが補償され、良好な画像表示を行うことができる。

10

【 0074 】

更に、上記実施形態では、表示パネル 11 の表示領域の縦方向 (走査方向) を 4 つの領域に区分して走査線を非順次に走査していたが、時間方向についても 1 フレーム期間 (所定の単位時間) を 4 つに区分して走査することも可能である。図 11 は、本発明の第 1 実施形態による電気光学装置の駆動方法の他の例を説明するための図である。尚、図 11 に示す図においては、図 8 と同様に、横軸に時間を取り、縦軸に走査線の走査方向を取っている。また、図 11 (a) ~ 図 11 (c) は、図 8 (a) ~ 図 8 (c) と同様に、発光面積が 10%、50%、100% のときの有機 EL 素子 25R, 25G, 25B を発光・非発光とする期間をそれぞれ示す図である。

20

【 0075 】

図 11 (a) ~ 図 11 (c) に示す通り、本駆動方法においても表示パネル 11 の表示領域の縦方向 (走査方向) が 4 つの領域に区分されており、図 8 を用いて説明した駆動方法と同様に、各領域に含まれる走査線が順次独立して走査されることにより、表示パネル 11 の表示領域全体としては走査線が非順次走査されている。これに加え、本駆動方法においては、区分された各領域の走査開始タイミングが 1 / 4 フレーム期間だけずらされている。かかる走査は、書き込み用走査ドライバ 12 に設けられるシフトレジスタ 12a ~ 12d の各々に入力される書き込み用走査ドライバスタートパルス SPYW1 ~ SPYW4 (図 6 参照) のタイミング、及び消去用走査ドライバ 13 に設けられるシフトレジスタ 13a ~ 13d の各々に入力される消去用走査ドライバスタートパルス SPYE1 ~ SPYE4 (図 6 参照) のタイミングをずらすことにより実現される。

30

【 0076 】

図 11 (a) に示す通り発光面積が 10% の場合には、図 1 に示した輝度情報解析部 6b において算出される画像データの輝度割合 L_r が「0」に近い値になる。ここで、輝度情報解析部 6b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されている内容とに基づいて、画素の発光している有機 EL 素子の発光時間を調整するための制御信号を生成するが、この制御信号は消去用走査ドライバスタートパルス SPYE1 ~ SPYE4 を発生させるものではない。このため、イミングコントローラ 8 から図 2 に示した消去用走査ドライバ 13 に対して、消去用走査ドライバスタートパルス SPYE1 ~ SPYE4 は供給されない。その結果、発光面積が 10% のときには各走査線に接続された画素に設けられる有機 EL 素子 25R, 25G, 25B の各々は 1 フレーム期間発光し、有機 EL 素子 25R, 25G, 25B を非発光とする期間はない。

40

【 0077 】

次に、図 11 (b) に示す通り発光面積が 50% の場合には、図 1 に示した輝度情報解析部 6b において算出される画像データの輝度割合 L_r が「0.5」に近い値になる。ここで、輝度情報解析部 6b は、算出した画像データの輝度割合とルックアップテーブル 7

50

に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図1に示すタイミングコントローラ8から図2に示す消去用走査ドライバ13に対して、消去用走査ドライバスタートパルスSPYE1～SPYE4が供給される。具体的には、消去用走査ドライバスタートパルスSPYE1は図11(b)に示す時刻t21のタイミングで供給され、消去用走査ドライバスタートパルスSPYE2は図11(b)に示す時刻t22のタイミングで供給される。また、消去用走査ドライバスタートパルスSPYE3は図11(b)に示す時刻t23のタイミングで供給され、消去用走査ドライバスタートパルスSPYE24が図11(b)に示す時刻t24のタイミングで供給される。その結果、発光面積が50%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は1フレーム期間の前半分の期間だけ発光し、残りの後半分の期間は有機EL素子25R, 25G, 25Bは非発光となる。

10

【0078】

次いで、図11(c)に示す通り発光面積が100%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「1」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図1に示すタイミングコントローラ8から図2に示す消去用走査ドライバ13に対して、消去用走査ドライバスタートパルスSPYE1～SPYE4が供給される。具体的には、消去用走査ドライバスタートパルスSPYE1は図11(c)に示す時刻t26のタイミングで供給され、消去用走査ドライバスタートパルスSPYE2は図11(c)に示す時刻t27のタイミングで供給される。また、消去用走査ドライバスタートパルスSPYE3は図11(c)に示す時刻t28のタイミングで供給され、消去用走査ドライバスタートパルスSPYE24が図11(c)に示す時刻t29のタイミングで供給される。その結果、発光面積が50%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は1フレーム期間の先頭の所定の期間だけ発光し、残りの期間は有機EL素子25R, 25G, 25Bは非発光となる。図11(c)に示す例では、有機EL素子25R, 25G, 25Bが発光する時間よりも有機EL素子25R, 25G, 25Bが非発光となる時間の方が長く設定される。

20

30

【0079】

以上の走査が行われる本駆動方法においても、図8を用いて説明した駆動方法と同様に、発光面積(表示画像の輝度割合)に応じた有機EL素子25R, 25G, 25Bの発光時間の調整が行われる。つまり、図11(a)に示す通り、発光面積が10%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々を1フレーム期間の間発光させ、有機EL素子25R, 25G, 25Bを非発光とする期間は設けられていない。これに対し、図11(b)に示す通り、発光面積が50%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々を1フレーム期間の前半分の期間だけ発光させ、残りの後半分の期間は有機EL素子25R, 25G, 25Bを非発光としている(消去している)。また、図11(c)に示す通り、発光面積が100%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々を1フレーム期間の先頭の所定の期間だけ発光させ、残りの期間は有機EL素子25R, 25G, 25Bを非発光としている(消去している)。

40

【0080】

以上の駆動を行うことにより、表示パネル11の表示領域内における発光画素の偏りのみならず、発光している画素の時間位置の偏りも分散させることができるため、隣接フレーム間の表示のちらつきを防止でき、これによりちらつきの発生をより効果的に抑制することができる。また、本駆動方法においても、発光面積(表示画像の輝度割合)に応じて有機EL素子25R, 25G, 25Bを非発光とするタイミングを調整して有機EL素子25R, 25G, 25Bの発光時間を調整しているため、従来から用いられているCRT

50

のようにメリハリのある表示を行うことができる。尚、上記実施形態では、表示パネル 11 の表示領域の縦方向（走査方向）が 4 つの領域に区分されていたため、区分された各領域の走査開始タイミングが 1 / 4 フレーム期間だけずらされていたが、走査開始タイミングは 1 フレーム期間を区分の数で除算して得られる時間だけずらせばよい。

【 0 0 8 1 】

[第 2 実施形態]

次に、本発明の第 2 実施形態による電気光学装置について説明する。尚、本実施形態においても、電気光学装置として有機 EL 装置を例に挙げて説明を進める。本実施形態の電気光学装置の全体構成は、図 1 に示した第 1 実施形態による電気光学装置 1 とほぼ同様である。但し、本実施形態の電気光学装置は、書き込み用走査ドライバ 12 及び消去用走査ドライバ 13 に相当するものの内部構成と、タイミングコントローラ 8 から書き込み用走査ドライバ 12 及び消去用走査ドライバ 13 に相当するものに出力される信号とが第 1 実施形態による電気光学装置とは相違する。尚、以下の説明では、第 1 実施形態による電気光学装置 1 が備える構成と同様の構成については同一の符号を付し、第 1 実施形態と相違する部分について説明する。

【 0 0 8 2 】

[表示パネル部 3]

図 12 は、本発明の第 2 実施形態による電気光学装置が備える表示パネル部の構成を示すブロック図である。図 12 に示す通り、本実施形態の表示パネル部 3 は、図 2 に示す書き込み用走査ドライバ 12 に代えて書き込み用走査ドライバ 17 を備えるとともに、図 2 に示す消去用走査ドライバ 13 に代えて消去用走査ドライバ 18 を備えている。図 1 に示すタイミングコントローラ 8 から書き込み用走査ドライバ 17 には、基本クロック信号 CLK に基づいて書き込み用走査ドライバデジタルコード信号 AW00 ~ AW0p が出力され、タイミングコントローラ 8 から消去用走査ドライバ 18 には、基本クロック信号 CLK に基づいて消去用走査ドライバデジタルコード信号 AE00 ~ AE0p が出力される。

【 0 0 8 3 】

書き込み用走査ドライバデジタルコード信号 AW00 ~ AW0p は、書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n のうちの走査すべき書き込み用走査線を指定する信号である。消去用走査ドライバデジタルコード信号 AE00 ~ AE0p は、書き込み用走査線 YE11 ~ YE1n, YE21 ~ YE2n, YE31 ~ YE3n, YE41 ~ YE4n のうちの走査すべき書き込み用走査線を指定する信号である。つまり、書き込み用走査ドライバデジタルコード信号 AW00 ~ AW0p を指定することで任意の書き込み用走査線を走査することができ、消去用走査ドライバデジタルコード信号 AE00 ~ AE0p を指定することで任意の消去用走査線を走査することができる。

【 0 0 8 4 】

尚、図 1 に示すタイミングコントローラ 8 からデータドライバ 14 には、第 1 実施形態と同様に、データドライバクロック信号 CLX 及びデータドライバクロック反転信号 CBX データドライバスタートパルス SPX、並びにアナログ画像信号 VAR, VAG, VAB が出力出力される。

【 0 0 8 5 】

[書き込み用走査ドライバ 17 及び消去用走査ドライバ 18]

図 12 に示す通り、書き込み用走査ドライバ 17 は、デコーダ 17a 及びレベルシフタ 17b を含んで構成される。デコーダ 17a は、タイミングコントローラ 8 からの書き込み用走査ドライバデジタルコード信号 AW00 ~ AW0p をデコードして、書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n の何れかを走査するための信号をレベルシフタ 17b に出力する。レベルシフタ 17b は、図 6 に示すレベルシフタ 12f と同様の構成であり、書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n にそれぞれ接続された 4n 個のバッファ回路を備えている。よって、レベルシフタ 17b は、デコーダ 1

10

20

30

40

50

7 a から出力される信号を、書き込み用走査信号 $SCw11 \sim SCw1n$, $SCw21 \sim SCw2n$, $SCw31 \sim SCw3n$, $SCw41 \sim SCw4n$ として書き込み用走査線 $YW11 \sim YW1n$, $YW21 \sim YW2n$, $YW31 \sim YW3n$, $YW41 \sim YW4n$ のそれぞれに出力する。

【0086】

消去用走査ドライバ18は、図12に示す通り、デコーダ18a及びレベルシフト18bを含んで構成される。デコーダ18aは、タイミングコントローラ8からの消去用走査ドライバデジタルコード信号 $AE00 \sim AE0p$ をデコードして、消去用走査線 $YE11 \sim YE1n$, $YE21 \sim YE2n$, $YE31 \sim YE3n$, $YE41 \sim YE4n$ の何れかを走査するための信号をレベルシフト18bに出力する。レベルシフト18bは、図6に示すレベルシフト12fと同様の構成であり、消去用走査線 $YE11 \sim YE1n$, $YE21 \sim YE2n$, $YE31 \sim YE3n$, $YE41 \sim YE4n$ にそれぞれ接続された4n個のバッファ回路を備えている。尚、消去用走査ドライバ18の動作は、基本的には書き込み用走査ドライバ17の動作と同様であるため、その詳細な説明は省略する。

【0087】

次に、上記構成における本発明の第2実施形態による電気光学装置の動作について説明する。尚、本実施形態では、書き込み用走査線及び消去用走査線の走査速度は、第1実施形態における走査速度の2倍であるとし、1フレーム期間において各々の走査線が2回走査されるとする。まず、第1実施形態と同様に、周辺駆動装置2が備えるCPU(中央処理装置)は、主記憶部5に記憶された画像データを読み出し、主記憶部5を用いて展開処理等の各種処理を行ってグラフィックコントローラ6に出力する。1フレーム分の画像データがグラフィックコントローラ6に入力されると、グラフィックコントローラ6は、画素20毎に1フレームにおけるアナログ画像信号 VAR , VAG , VAB を作成する。

【0088】

また、グラフィックコントローラ6の輝度情報解析部6bは、CPU4から出力された画像データを元に画像データの輝度割合を算出する。輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されているデータとに基づいて、有機EL素子25R, 25G, 25Bを非発光とする(消去する)時間を決定する。以上の処理が終了すると、グラフィックコントローラ6は、作成したアナログ画像信号 VAR , VAG , VAB を $VRAM9$ に出力し、更に、同期信号とともに決定した有機EL素子25R, 25G, 25Bを非発光とする(消去する)時間を示す情報をタイミングコントローラ8に出力する。

【0089】

そして、アナログ画像信号 VAR , VAG , VAB が、データドライバスタートパルス SPX 、データドライバクロック信号 CLX 、及びデータドライバクロック反転信号 CBX とともにデータドライバ17へ出力され、書き込み用走査ドライバデジタルコード信号 $AW00 \sim AW0p$ が書き込み用走査ドライバ17へ出力されて表示パネル11の表示が行われる。

【0090】

これらの信号が出力されると、まず書き込み用走査線 $YW11$ が選択され、この書き込み用走査線 $YW11$ に接続された画素20に設けられた有機EL素子25R, 25G, 25Bの発光が同一のタイミングで開始される。次に、書き込み用走査線 $YW21$ が選択され、この書き込み用走査線 $YW21$ に接続された画素20に設けられた有機EL素子25R, 25G, 25Bの発光が同一のタイミングで開始される。次いで、書き込み用走査線 $YW31$ 及び書き込み用走査線 $YW41$ が順次選択され、書き込み用走査線 $YW31$ に接続された画素20に設けられた有機EL素子25R, 25G, 25Bの発光が同一のタイミングで開始され、書き込み用走査線 $YW41$ に接続された画素20に設けられた有機EL素子25R, 25G, 25Bの発光が同一のタイミングで開始される。

【0091】

以上の4本の書き込み用走査線 $YW11$, $YW21$, $YW31$, $YW41$ の走査を終え

ると、次に、書き込み用走査線 YW12 が選択され、この書き込み用走査線 YW12 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B の発光が同一のタイミングで開始される。そして、書き込み用走査線 YW22, YW32, YW42 が順次選択され、以下同様に、書き込み用走査線 YW13, YW23, YW33, YW43、書き込み用走査線 YW14, YW24, YW34, YW44、... と走査され、書き込み用走査線に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B の発光が順次行われる。

【0092】

尚、書き込み用走査ドライバデジタルコード信号 AW00 ~ AW0p の指定によって任意の書き込み用走査線を走査することができるが、ここでは、第1実施形態の走査順と同様の順序で書き込み用走査線が走査されるものとする。即ち、書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n の区分により区分された表示パネル 11 の4つの領域のうちの1つの領域に含まれる書き込み用走査線のみに着目した場合には、その領域内では他の領域から独立して書き込み用走査線が上から下まで順番に走査され、表示パネル 11 全体に着目すると、書き込み用走査線は表示パネル 11 の上方から下方へ n 本だけ飛び越した非順次の走査が行われるものとする。但し、本実施形態では、走査速度が第1実施形態における走査速度の2倍である場合を考えているため、書き込み用走査線の各々が2倍の速度で走査される点に注意されたい。

【0093】

上記の書き込み用走査線 YW11 ~ YW1n, YW21 ~ YW2n, YW31 ~ YW3n, YW41 ~ YW4n の走査が行われている最中で、上記の書き込み用走査線 YW11 の走査を開始してから所定時間（上記の有機 EL 素子 25R, 25G, 25B を発光させている時間）が経過すると、周辺駆動装置 2 のタイミングコントローラ 8 から消去用走査ドライバ 13 へ、消去用走査ドライバデジタルコード信号 AE00 ~ AE0p が出力され、書き込み用走査線の走査に対応した消去用走査線の走査（非順次の走査）が行われる。

【0094】

具体的には、上記の消去用走査ドライバデジタルコード信号 AE00 ~ AE0p が出力されると、まず消去用走査線 YE11 が選択され、この消去用走査線 YE11 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光とされる（消去される）。次に、消去用走査線 YE21 が選択され、この消去用走査線 YE21 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。次いで、消去用走査線 YE31 及び消去用走査線 YE41 が順次選択され、消去用走査線 YE31 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となり（消去され）、消去用走査線 YE41 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。

【0095】

以上の4本の消去用走査線 YE11, YE21, YE31, YE41 の走査を終えると、次に、消去用走査線 YE12 が選択され、この消去用走査線 YE12 に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B が非発光となる（消去される）。そして、消去用走査線 YE22, YE32, YE42 が順次選択され、以下同様に、消去用走査線 YE13, YE23, YE33, YE43、消去用走査線 YE14, YE24, YE34, YE44、... と走査され、消去用走査線に接続された画素 20 に設けられた有機 EL 素子 25R, 25G, 25B の発光が順次非発光とされる（消去される）。

【0096】

上記の書き込み用走査線 YW4n までの走査が完了すると半フレームについての走査が終了し、残りの半フレームについての走査が開始される。そして、この半フレームについての走査が開始されてから、所定時間（上記の有機 EL 素子 25R, 25G, 25B を発光させている時間）が経過すると、上記と同様に周辺駆動装置 2 のタイミングコントローラ 8 から消去用走査ドライバ 13 へ、消去用走査ドライバデジタルコード信号 AE00 ~ AE0p が出力されて消去用走査線 YE11 が選択され、この消去用走査線 YE11 に接

10

20

30

40

50

続された画素 20 に設けられた有機 EL 素子 25 R , 25 G , 25 B が非発光とされる (消去される) 。

【 0 0 9 7 】

そして、消去用走査線 Y E 2 1 , Y E 3 1 , Y E 4 1、消去用走査線 Y E 1 2 , Y E 2 2 , Y E 3 2 , Y E 4 2、消去用走査線 Y E 1 3 , Y E 2 3 , Y E 3 3 , Y E 4 3、... の順で順次選択されて各々の消去用走査線に接続された画素 20 に設けられた有機 EL 素子 25 R , 25 G , 25 B の発光が順次非発光とされる (消去される) 。このように、本実施形態においても、第 1 実施形態と同様に、消去用走査線 Y E 1 1 ~ Y E 1 n , Y E 2 1 ~ Y E 2 n , Y E 3 1 ~ Y E 3 n , Y E 4 1 ~ Y E 4 n が書き込み用走査線 Y W 1 1 ~ Y W 1 n , Y W 2 1 ~ Y W 2 n , Y W 3 1 ~ Y W 3 n , Y W 4 1 ~ Y W 4 n の走査に対応させて非順次に走査される。よって、第 1 実施形態と同様に、書き込み用走査線及び消去用走査線の非順次走査を容易に行うことができる。

10

【 0 0 9 8 】

図 1 3 は、本発明の第 2 実施形態による電気光学装置の駆動方法を説明するための図である。尚、図 8 と同様に、横軸に時間を取り、縦軸に走査線の走査方向を取ってある。図 1 3 (a) ~ 図 1 3 (c) は、発光面積が 1 0 %、5 0 %、1 0 0 % のときの有機 EL 素子 25 R , 25 G , 25 B を発光・非発光とする期間をそれぞれ示す図であり、各々の図においては発光面積が 1 0 %、5 0 %、1 0 0 % のときの画素が設けられている領域 (表示パネル 1 1 の表示領域) と発光面積との関係をそれぞれ模式的に図示している。

【 0 0 9 9 】

図 1 3 (a) ~ 図 1 3 (c) に示す通り、表示パネル 1 1 の表示領域の縦方向 (走査方向) が 4 つの領域に区分されており、各領域に含まれる走査線が順次独立して走査されることにより、表示パネル 1 1 の表示領域全体としては走査線が非順次走査されている。また、本実施形態においては、走査速度が第 1 実施形態における走査速度の 2 倍であるため、各領域において全ての走査線を走査するのに要する時間は、1 フレーム期間の半分の時間である。

20

【 0 1 0 0 】

図 1 3 (a) に示す通り発光面積が 1 0 % の場合には、図 1 に示した輝度情報解析部 6 b において算出される画像データの輝度割合 L_r が「 0 」に近い値になる。ここで、輝度情報解析部 6 b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されている内容とに基づいて、画素の発光している有機 EL 素子の発光時間を調整するための制御信号を生成するが、この制御信号は消去用走査ドライバデジタルコード信号 A E 0 0 ~ A E 0 p を発生させるものではない。このため、イミングコントローラ 8 から図 1 2 に示した消去用走査ドライバ 1 8 に対して、消去用走査ドライバデジタルコード信号 A E 0 0 ~ A E 0 p は供給されない。その結果、発光面積が 1 0 % のときには各走査線に接続された画素に設けられる有機 EL 素子 25 R , 25 G , 25 B の各々は 1 フレーム期間発光し、有機 EL 素子 25 R , 25 G , 25 B を非発光とする期間はない。

30

【 0 1 0 1 】

次に、図 1 3 (b) に示す通り発光面積が 5 0 % の場合には、図 1 に示した輝度情報解析部 6 b において算出される画像データの輝度割合 L_r が「 0 . 5 」に近い値になる。ここで、輝度情報解析部 6 b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されている内容とに基づいて、画素の発光している有機 EL 素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図 1 に示すタイミングコントローラ 8 から図 1 2 に示す消去用走査ドライバ 1 8 に対して、消去用走査ドライバデジタルコード信号 A E 0 0 ~ A E 0 p が図 1 3 (b) に示す時刻 t 3 1 のタイミングで供給される。

40

【 0 1 0 2 】

また、図 1 3 (b) に示す時刻 t 3 1 のタイミングで消去用走査ドライバデジタルコード信号 A E 0 0 ~ A E 0 p が供給された後に、図 1 に示すタイミングコントローラ 8 から図 1 2 に示す書き込み用走査ドライバ 1 7 に対して、書き込み用走査ドライバデジタルコ

50

ード信号 $AW00 \sim AW0p$ が図 13 (b) に示す時刻 $t32$ のタイミングで出力される。その後、図 1 に示すタイミングコントローラ 8 から図 12 に示す消去用走査ドライバ 18 に対して、消去用走査ドライバデジタルコード信号 $AE00 \sim AE0p$ が図 13 (b) に示す時刻 $t33$ のタイミングで供給される。その結果、発光面積が 50% のときには各走査線に接続された画素に設けられる有機 EL 素子 25R, 25G, 25B の各々は、1 フレームの前半分と後半分とのそれぞれにおいて前半分の期間だけ発光し、残りの後半分の期間は有機 EL 素子 25R, 25G, 25B は非発光となる。つまり、1 フレームの前半分における先頭から 1/4 フレーム期間と、1 フレームの後半分における先頭から 1/4 フレーム期間だけ発光させている。

【0103】

次いで、図 13 (c) に示す通り発光面積が 100% の場合には、図 1 に示した輝度情報解析部 6b において算出される画像データの輝度割合 L_r が「1」に近い値になる。ここで、輝度情報解析部 6b は、算出した画像データの輝度割合とルックアップテーブル 7 に格納されている内容とに基づいて、画素の発光している有機 EL 素子の発光時間を調整するための制御信号を生成する。ここで生成された制御信号に基づいて、図 1 に示すタイミングコントローラ 8 から図 12 に示す消去用走査ドライバ 18 に対して、消去用走査ドライバデジタルコード信号 $AE00 \sim AE0p$ が図 13 (c) に示す時刻 $t36$ のタイミングで供給される。

【0104】

また、図 13 (c) に示す時刻 $t36$ のタイミングで消去用走査ドライバデジタルコード信号 $AE00 \sim AE0p$ が供給された後に、図 1 に示すタイミングコントローラ 8 から図 12 に示す書き込み用走査ドライバ 17 に対して、書き込み用走査ドライバデジタルコード信号 $AW00 \sim AW0p$ が図 13 (c) に示す時刻 $t37$ のタイミングで出力される。その後、図 1 に示すタイミングコントローラ 8 から図 12 に示す消去用走査ドライバ 18 に対して、消去用走査ドライバデジタルコード信号 $AE00 \sim AE0p$ が図 13 (c) に示す時刻 $t38$ のタイミングで供給される。その結果、発光面積が 100% のときには各走査線に接続された画素に設けられる有機 EL 素子 25R, 25G, 25B の各々は、1 フレーム期間の前半分と後半分とのそれぞれにおいて先頭の所定の期間だけ発光し、残りの期間は有機 EL 素子 25R, 25G, 25B は非発光となる。図 13 (c) に示す例では、有機 EL 素子 25R, 25G, 25B が発光する時間よりも有機 EL 素子 25R, 25G, 25B が非発光となる時間の方が長く設定される。

【0105】

このように、本実施形態では、走査線の走査速度を第 1 実施形態における走査速度の 2 倍とし、1 フレーム期間において各走査線を 2 回走査しているが、各走査線の 1 回目の走査と 2 回目の走査とのそれぞれにおいて、第 1 実施形態と同様に非順次走査を行っている。また、第 1 回目の走査及び第 2 回目の走査の各々で、発光面積 (表示画像の輝度割合) に応じて有機 EL 素子 25R, 25G, 25B を非発光とするタイミングを調整して有機 EL 素子 25R, 25G, 25B の発光時間を調整している。よって、有機 EL 素子 25R, 25G, 25B に印加する電圧 (駆動電圧 VER, VEG, VEB) を変えることなく、表示画像の輝度割合に応じた輝度制御を行うことができ、従来から用いられている CRT のようにメリハリのある表示を行うことができる。また、本実施形態においては、発光面積が大きい場合であっても駆動電圧を変化させる必要がないため、高い階調制御性を実現することができる。更に、本実施形態では、表示パネル 11 の表示領域を全体として見た場合に、走査線を非順次に走査しており、更に 1 フレーム期間で走査線を 2 回走査しているため、表示パネル 11 の表示領域内において発光画素をより分散させることができ、これにより更にちらつきの発生を抑えた表示品質の高い表示を行うことができる。

【0106】

尚、図 13 に示す例では、発光面積が 10%, 50%, 100% の場合のみを図示しているが、発光面積の各々に応じて有機 EL 素子 25R, 25G, 25B を非発光とする時間を設定することにより、発光面積に応じた輝度制御を連続的に行うことも可能である。

10

20

30

40

50

有機EL素子25R, 25G, 25Bを非発光とするタイミングは、図1に示すルックアップテーブル7に格納されるデータにより設定されるため、このデータをテーブルの内容を変更するだけで有機EL素子25R, 25G, 25Bを非発光とするタイミングを自在に変えることができるため、装置構成の大幅な変更を招くこともない。また、本実施形態においても、図9に示したCRTの輝度変化を示すグラフH1の如く発光面積に応じて輝度が非線形に変化するよう制御することが望ましい。尚、本実施形態では、1フレーム期間で走査線を2回走査する場合を例に挙げて説明したが、1フレーム期間内における走査回数は任意である。

【0107】

尚、上述した実施形態では、図2及び図12に示す通り、表示パネル11の下端から上端まで延びる電源線Lr, Lg, Lbが表示パネル11に形成されている例について説明したが、表示パネル11に形成される電源線Lr, Lg, Lbはこれ以外の構成であっても良い。例えば、図2及び図12に示す電源線Lr, Lg, Lbを表示パネル11の上下方向の中央において分割し、分割された電源線Lr, Lg, Lbのうちの表示パネル11の上半分に位置するものに接続される電源供給線LR, LG, LBを表示パネル11の上端に形成した構成であっても良い。かかる構成にすることで、電源線Lr, Lg, Lbによる電圧降下を低減することができ、これにより消費電力を低減することができる。

【0108】

以上、本発明の第1、第2実施形態による電気光学装置について説明したが、本発明は上記実施形態に制限されることはなく、本発明の範囲内で自由に変更が可能である。例えば、前述した実施形態では、書き込み用走査線YW11~YW1n, YW21~YW2n, YW31~YW3n, YW41~YW4nを走査してデータ線X1~X3mに供給されるアナログ画像信号VAR, VAG, VABを各画素に書き込むタイミングと、各画素に設けられた有機EL装置25R, 25G, 25Bを発光させるタイミングとが同一であった。

【0109】

しかしながら、アナログ画像信号VAR, VAG, VABを各画素に書き込むタイミングと各画素に設けられた有機EL装置25R, 25G, 25Bを発光させるタイミングとを別々とする構成にして、アナログ画像信号VAR, VAG, VABの書き込み終了後にアナログ画像信号VAR, VAG, VABが書き込まれた画素に設けられた有機EL装置25R, 25G, 25Bを一斉に発光させてもよい。そして、表示画像の輝度割合に応じた輝度制御を行う場合には、発光させた有機EL装置25R, 25G, 25Bを輝度割合に応じて一斉に非発光としてもよい。

【0110】

図14は、本発明の他の実施形態による電気光学装置の駆動方法を説明するための図である。尚、図8と同様に、横軸に時間を取り、縦軸に走査線の走査方向を取ってある。図14(a)~図14(c)は、発光面積が10%、50%、100%のときの有機EL素子25R, 25G, 25Bを発光・非発光とする期間をそれぞれ示す図であり、各々の図においては発光面積が10%、50%、100%のときの画素が設けられている領域(表示パネル11の表示領域)と発光面積との関係をそれぞれ模式的に図示している。

【0111】

図14(a)~図14(c)に示す通り、本実施形態では、書き込み用走査線YW11~YW1n, YW21~YW2n, YW31~YW3n, YW41~YW4nを走査してアナログ画像信号VAR, VAG, VABを各画素に書き込む書き込み期間と、有機EL素子25R, 25G, 25Bの発光・非発光を制御する期間とが設けられている。尚、図14においては、書き込み期間と有機EL素子25R, 25G, 25Bの発光・非発光を制御する期間とを同じ長さに行っているが、ちらつきの発生を防止するため書き込み期間は極力短くするのが望ましい。

【0112】

また、表示パネル11の表示領域の縦方向(走査方向)が4つの領域に区分されており

10

20

30

40

50

、書き込み期間においては各領域に含まれる走査線が順次独立して走査されることにより、表示パネル11の表示領域全体としては走査線が非順次走査されている。書き込み期間が終了すると、有機EL素子25R, 25G, 25Bの発光・非発光を制御する期間が開始され、アナログ画像信号VAR, VAG, VABが書き込まれた画素に設けられた有機EL素子25R, 25G, 25Bの発光が一斉に開始される。図14(a)~図14(c)に示す例では、時刻t40において有機EL素子25R, 25G, 25Bの発光が一斉に開始される。

【0113】

図14(a)に示す通り発光面積が10%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「0」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成するが、この制御信号は有機EL素子25R, 25G, 25Bを非発光にするものではない。その結果、発光面積が10%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は図14(a)に示す発光期間の間発光し、有機EL素子25R, 25G, 25Bを非発光とする期間はない。

10

【0114】

次に、図14(b)に示す通り発光面積が50%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「0.5」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。この制御信号に基づいて有機EL素子25R, 25G, 25Bを非発光とする信号が図14(b)に示す時刻t41のタイミングで供給され、有機EL素子25R, 25G, 25Bが非発光になる。その結果、発光面積が50%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は、図14(b)に示した発光・非発光を制御する期間の前半分の期間だけ発光し、残りの後半分の期間は有機EL素子25R, 25G, 25Bは非発光となる。

20

【0115】

次いで、図14(c)に示す通り発光面積が100%の場合には、図1に示した輝度情報解析部6bにおいて算出される画像データの輝度割合 L_r が「1」に近い値になる。ここで、輝度情報解析部6bは、算出した画像データの輝度割合とルックアップテーブル7に格納されている内容とに基づいて、画素の発光している有機EL素子の発光時間を調整するための制御信号を生成する。この制御信号に基づいて有機EL素子25R, 25G, 25Bを非発光とする信号が図14(c)に示す時刻t42のタイミングで供給され、有機EL素子25R, 25G, 25Bが非発光になる。その結果、発光面積が100%のときには各走査線に接続された画素に設けられる有機EL素子25R, 25G, 25Bの各々は、発光・非発光を制御する期間の先頭の所定の期間だけ発光し、残りの期間は有機EL素子25R, 25G, 25Bは非発光となる。図14(c)に示す例では、有機EL素子25R, 25G, 25Bが発光する発光期間よりも有機EL素子25R, 25G, 25Bが非発光となる非発光期間の方が長く設定される。

30

40

【0116】

また、以上説明した実施形態では、電気光学装置が有機EL装置である場合について説明したが、本発明は電気光学装置が液晶装置である場合にも適用することができる。液晶装置の具体的な構成は、例えば図1, 図2に示す有機EL装置1と同様の構成である。但し、図2に示す表示パネル部3から電源供給線LR, LG, LBを除くとともに各画素20(画素20R, 20G, 20B)を図15に示す構成にすればよい。

【0117】

図15は、本発明の電気光学装置が液晶装置である場合の画素20の構成を示す回路図である。尚、図15においては、図3と同様に表示パネル11の左上隅に位置する画素20を図示しており、図3に示す構成と同一の構成については同一の符号を付してある。図

50

15に示す通り、表示パネル11の左上隅に位置する画素20は、赤色の光を発光する画素20Rと、緑色の光を放射する画素20Gと、青色の光を放射する画素20Bとを有している。ここで、図15に示す画素20R, 20G, 20Bは、赤色の光、青色の光、緑色の光をそれぞれ自発光する訳ではなく、液晶を透過した光が不図示のカラーフィルタを通過することにより、赤色の光、青色の光、緑色の光が発光されるものである。尚、表示パネル11に設けられる他の画素も以下に説明する画素20R, 20G, 20Bから構成されている。

【0118】

画素20Rには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TF T51と、このスイッチング用TF T51を介してデータ線X1から供給される画素信号を保持する保持容量52と、保持容量52によって保持された画素信号の電圧が印加される画素電極53と、画素電極53と対向電極54との間に挟持されて、画素電極53と対向電極54との間に印加される電圧に応じて光の透過量が変化する液晶55とが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給され、ソース電極が画素電極53に接続されるとともにドレイン電極が対向電極54に接続されたスイッチング用TF T56も設けられている。

10

【0119】

画素20Gには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TF T51と、このスイッチング用TF T51を介してデータ線X2から供給される画素信号を保持する保持容量52と、保持容量52によって保持された画素信号の電圧が印加される画素電極53と、画素電極53と対向電極54との間に挟持されて、画素電極53と対向電極54との間に印加される電圧に応じて光の透過量が変化する液晶55とが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給され、ソース電極が画素電極53に接続されるとともにドレイン電極が対向電極54に接続されたスイッチング用TF T56も設けられている。

20

【0120】

同様に、画素20Bには、書き込み用走査線YW11を介して書き込み用の走査信号がゲート電極に供給されるスイッチング用TF T51と、このスイッチング用TF T51を介してデータ線X3から供給される画素信号を保持する保持容量52と、保持容量52によって保持された画素信号の電圧が印加される画素電極53と、画素電極53と対向電極54との間に挟持されて、画素電極53と対向電極54との間に印加される電圧に応じて光の透過量が変化する液晶55とが設けられている。また、消去用走査線YE11を介して消去用の走査信号がゲート電極に供給され、ソース電極が画素電極53に接続されるとともにドレイン電極が対向電極54に接続されたスイッチング用TF T56も設けられている。

30

【0121】

上記構成の画素20において、書き込み用走査線YW11が駆動されてスイッチング用TF T51がオン状態になると、そのときのデータ線X1~X3の電位が画素20R, 20G, 20Bの保持容量52にそれぞれ保持される。次いで、各保持容量52の状態に応じて、画素20R, 20G, 20Bに設けられた液晶55の透過量が変化する。この結果、画素20R, 20G, 20Bからはその透過量に応じた光が発光される。また、書き込み用走査線YW11が駆動されてない状態で、消去用走査線YE11が駆動されて画素20R, 20G, 20Bに設けられたスイッチング用TF T56の各々がオン状態になると、画素電極53と対向電極54とが短絡されて同電位になる。この結果、画素20R, 20G, 20Bの各々に設けられた液晶55の透過率が極めて小さくなり、各画素20R, 20G, 20Bは非発光状態(オフ状態)になる。

40

【0122】

以上説明した構成の液晶装置において、前述した実施形態と同様の方法で発光面積(表示画像の輝度割合)に応じて各画素20(画素20R, 20G, 20B)を非発光とするタイミングを調整することで、表示画像の輝度割合に応じた輝度制御を行うことができ、

50

従来から用いられているCRTのようにメリハリのある表示を行うことができる。また、走査線を非順次に走査することで、表示パネル11の表示領域内における発光画素の偏りが防止でき（発光画素を分散させることができ）、これによりちらつきの発生を抑えた表示品質の高い表示を行うことができる。

【0123】

〔電子機器〕

次に、本発明の電子機器について説明する。本発明の電子機器は、上述した電気光学装置を表示部として備えるものであり、具体的には図16に示すものが挙げられる。図16は、本発明の電子機器の例を示す図である。図16(a)は、携帯電話の一例を示した斜視図である。図16(a)において、携帯電話1000は、上述した電気光学装置を用いた表示部1001を備える。図16(b)は、腕時計型電子機器の一例を示した斜視図である。図16(b)において、時計1100は、上述した電気光学装置を用いた表示部1101を備える。図16(c)は、ワープロ、パソコン等の携帯型情報処理装置の一例を示した斜視図である。図16(c)において、情報処理装置1200は、キーボードなどの入力部1202、上述した電気光学装置を用いた表示部1206、情報処理装置本体（筐体）1204を備える。図16(a)～(c)に示すそれぞれの電子機器は、上述した電気光学装置を有した表示部1001, 1101, 1206を備えているので、良好な表示特性を有する電子機器が提供される。

10

【0124】

尚、本実施形態の電気光学装置は、上記の電子機器以外に、ビューワ、ゲーム機等の携帯情報端末、電子書籍、電子ペーパー等種々の電子機器に適用できる。また、電気光学装置は、ビデオカメラ、デジタルカメラ、カーナビゲーション、カーステレオ、運転操作パネル、パーソナルコンピュータ、プリンタ、スキャナ、テレビ、ビデオプレーヤー等種々の電子機器にも適用できる。

20

【図面の簡単な説明】

【0125】

【図1】本発明の第1実施形態による電気光学装置の電氣的構成を示すブロック図である。

【図2】本発明の第1実施形態による電気光学装置が備える表示パネル部の構成を示すブロック図である。

30

【図3】本発明の第1実施形態による電気光学装置が備える表示パネルの左上隅に位置する画素20の構成を示す回路図である。

【図4】本発明の第1実施形態における表示パネル部3のデータドライバ14に関する信号のタイミングチャートである。

【図5】同実施形態における書き込み用走査ドライバ12に関する信号のタイミングチャートである。

【図6】本発明の第1実施形態による電気光学装置が備える書き込み用走査ドライバ12の構成を示す回路図である。

【図7】本発明の第1実施形態の電気光学装置が備えるデータドライバ14の構成を示す回路図である。

40

【図8】本発明の第1実施形態による電気光学装置の駆動方法を説明するための図である。

【図9】CRTとLCD（液晶表示装置）の輝度制御の一例を示す図である。

【図10】画素20Rの他の構成例を示す図である。

【図11】本発明の第1実施形態による電気光学装置の駆動方法の他の例を説明するための図である。

【図12】本発明の第2実施形態による電気光学装置が備える表示パネル部の構成を示すブロック図である。

【図13】本発明の第2実施形態による電気光学装置の駆動方法を説明するための図である。

50

【図14】本発明の他の実施形態による電気光学装置の駆動方法を説明するための図である。

【図15】本発明の電気光学装置が液晶装置である場合の画素20の構成を示す回路図である。

【図16】本発明の電子機器の例を示す図である。

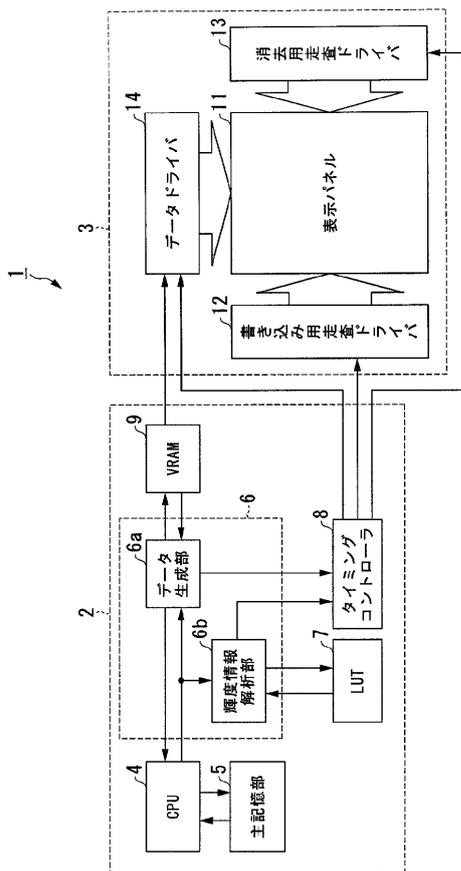
【符号の説明】

【0126】

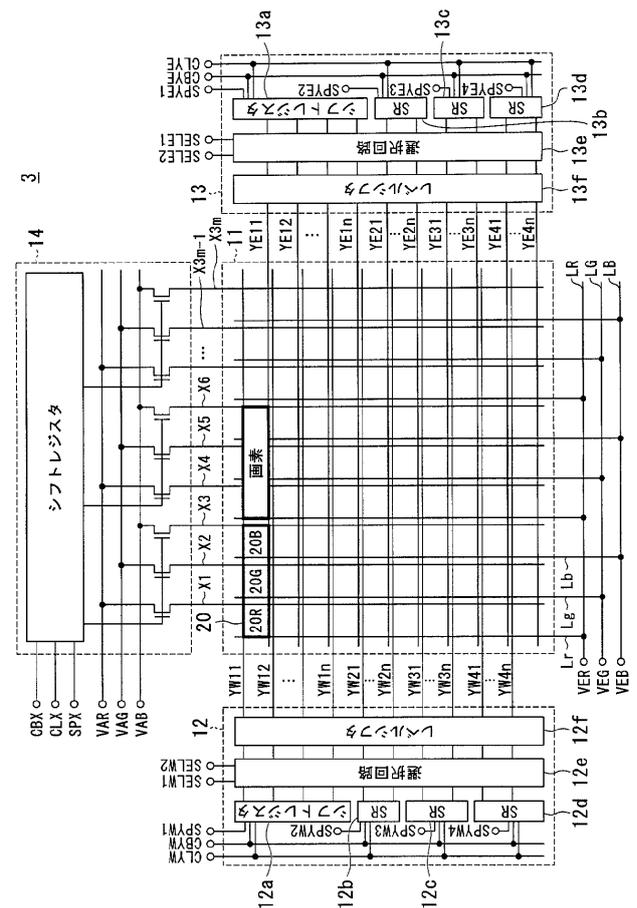
1 ... 有機EL装置、2 ... 周辺駆動装置、12 ... 書き込み用走査ドライバ、13 ... 消去用走査ドライバ、14 ... データドライバ、17 ... 書き込み用走査ドライバ、18 ... 消去用走査ドライバ、20 ... 画素、20R, 20G, 20B ... 画素、23 ... 駆動用TFT、25R, 25G, 25B ... 有機EL素子、28 ... 補償回路、53 ... 画素電極、54 ... 対向電極、55 ... 液晶、X1 ~ X3m ... データ線、Y1 ~ Yn ... 走査線、YE11 ~ YE1n ... 消去用走査線、YE21 ~ YE2n ... 消去用走査線、YE31 ~ YE3n ... 消去用走査線、YE41 ~ YE4n ... 消去用走査線、YW11 ~ YW1n ... 書き込み用走査線、YW21 ~ YW2n ... 書き込み用走査線、YW31 ~ YW3n ... 書き込み用走査線、YW41 ~ YW4n ... 書き込み用走査線

10

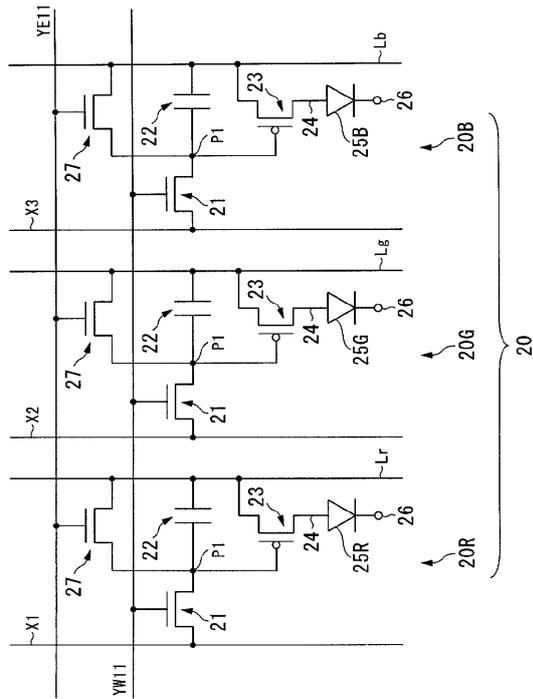
【図1】



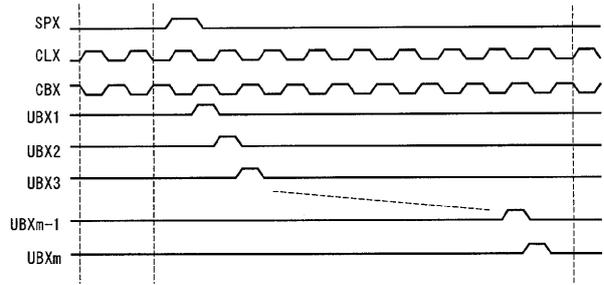
【図2】



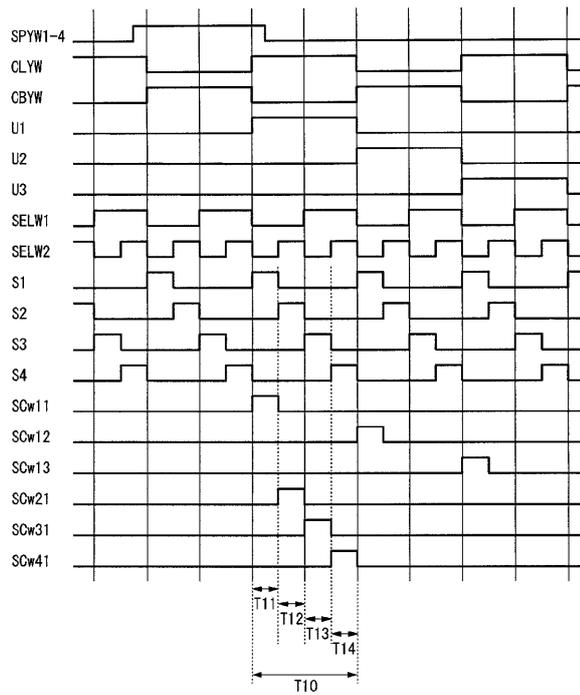
【 図 3 】



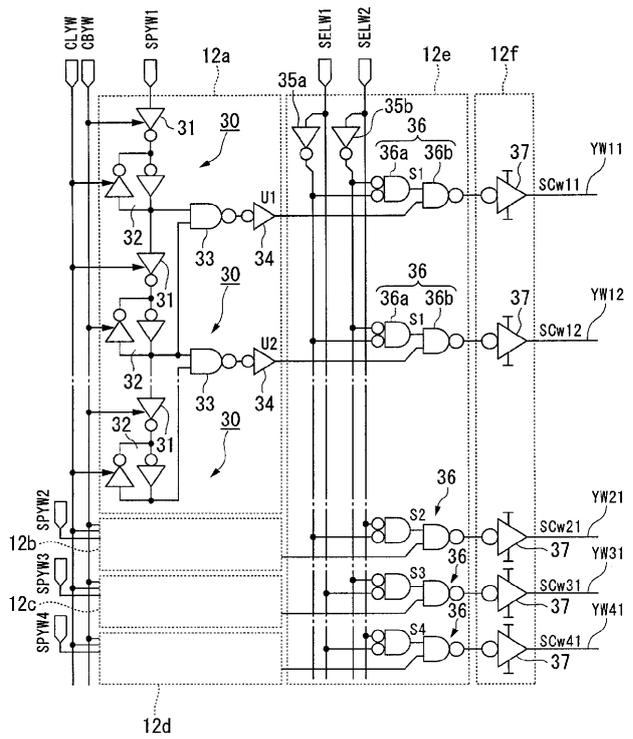
【 図 4 】



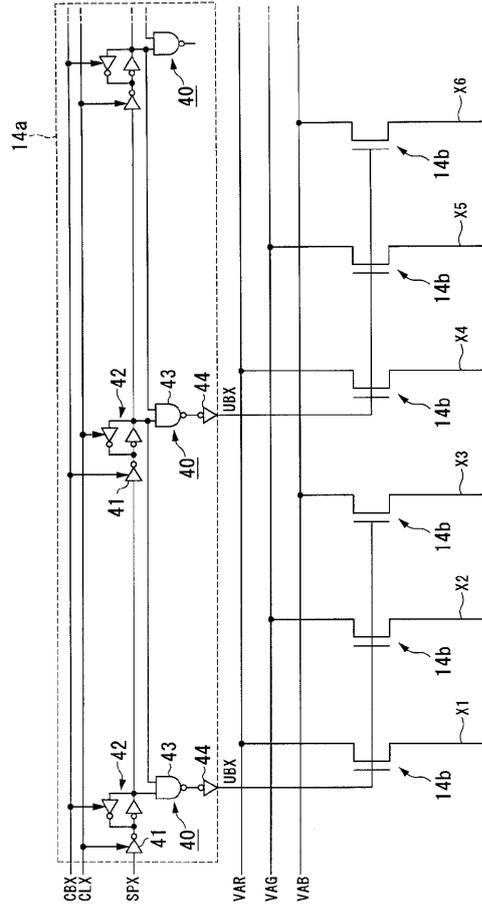
【 図 5 】



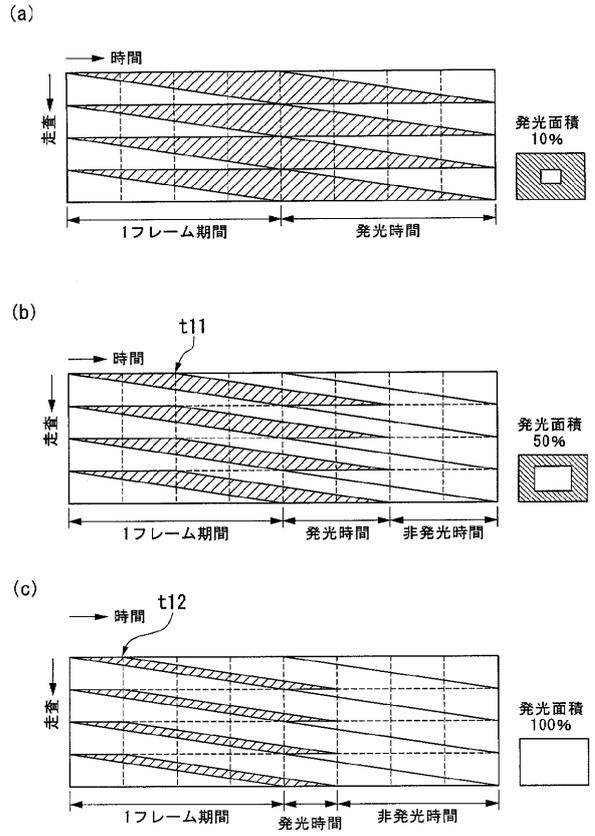
【 図 6 】



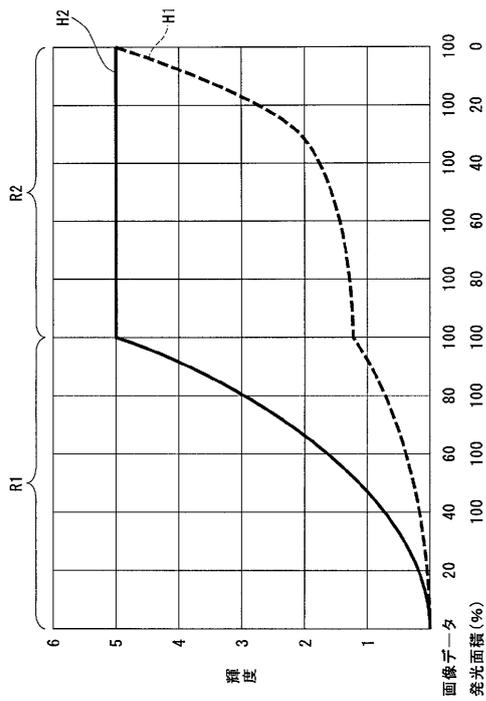
【 図 7 】



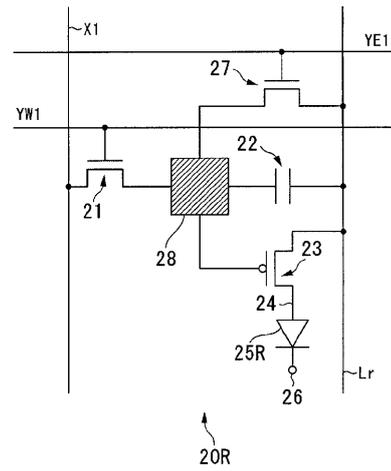
【 図 8 】



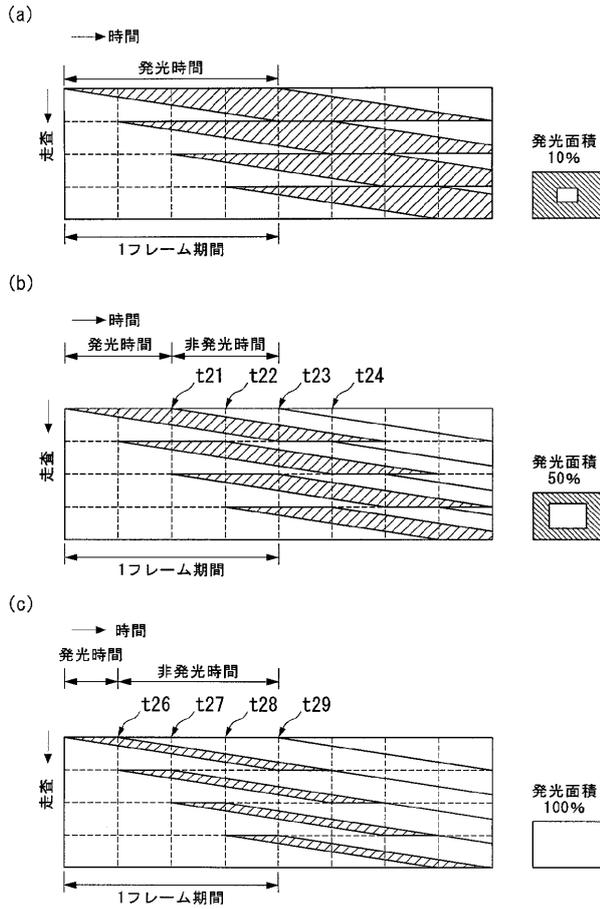
【 図 9 】



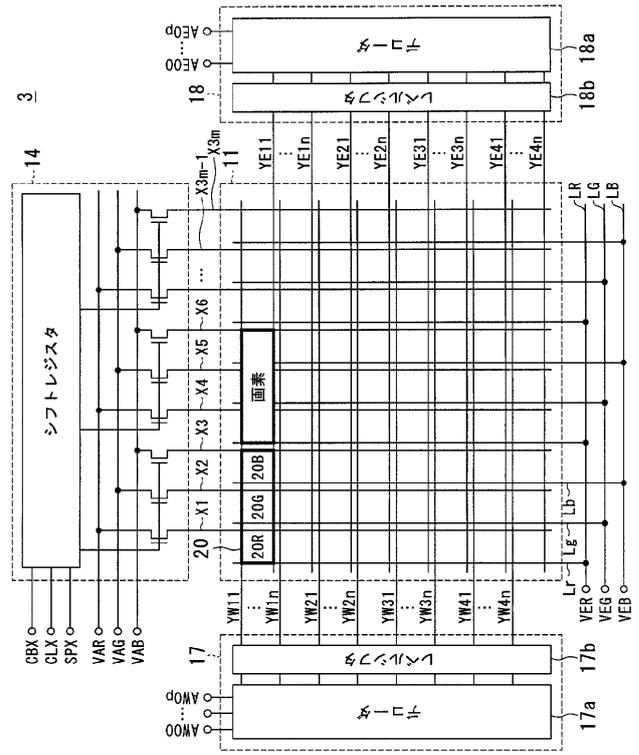
【 図 10 】



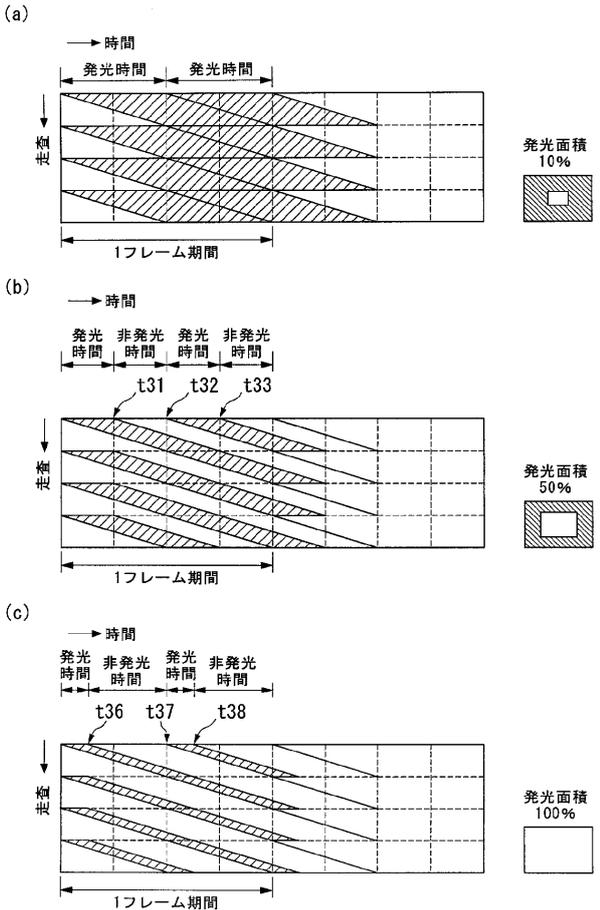
【図 1 1】



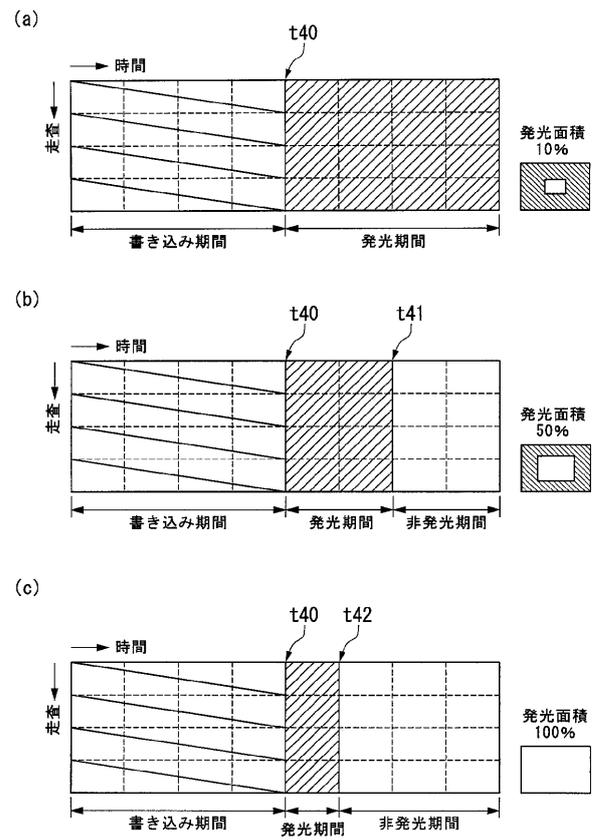
【図 1 2】



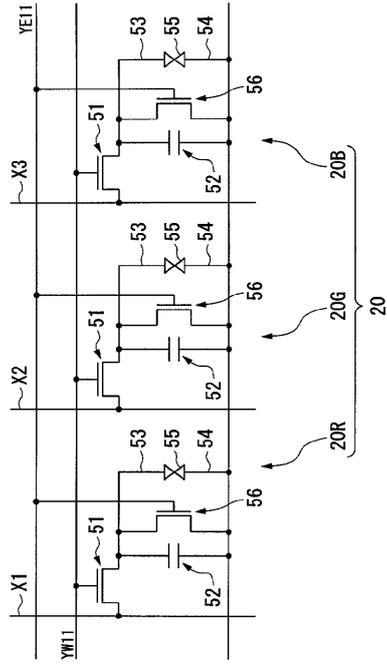
【図 1 3】



【図 1 4】

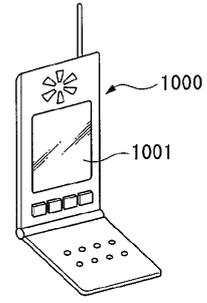


【図 15】

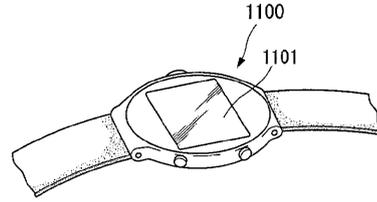


【図 16】

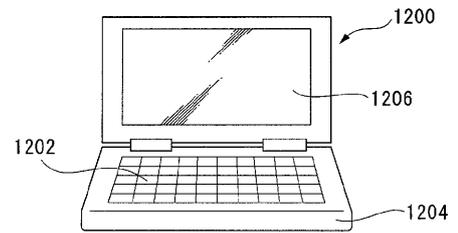
(a)



(b)



(c)



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/36	
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 2 K
G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 4 1 Q
G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 4 2 J
G 0 2 F	1/133	5 3 5
G 0 2 F	1/133	5 5 0
G 0 2 F	1/133	5 1 0
H 0 5 B	33/14	A

Fターム(参考) 2H093 NA16 NA46 NA53 NA56 NA64 NC10 NC12 NC21 NC22 NC23
 NC28 NC34 NC35 NC40 NC44 NC59 NC65 ND04 ND08 ND58
 NE06 NH18
 3K107 AA01 BB01 CC33 EE03 HH02 HH04
 5C006 AA15 AA22 AC11 AC22 AF04 AF11 AF22 AF33 AF42 AF43
 AF45 AF46 AF51 AF52 AF72 BB16 BC03 BC06 BC13 BC22
 BC23 BF03 BF04 BF11 BF23 BF24 BF25 BF26 BF27 BF33
 BF34 BF42 BF46 FA16 FA23 FA25 FA41 FA54
 5C080 AA06 AA10 BB06 CC03 DD03 DD04 DD05 DD06 DD22 EE17
 EE28 EE29 FF11 FF13 GG12 GG13 GG17 HH09 JJ02 JJ03
 JJ04 KK04 KK07 KK49