



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년01월05일
(11) 등록번호 10-2198133
(24) 등록일자 2020년12월28일

- (51) 국제특허분류(Int. Cl.)
H01L 33/64 (2010.01) H01L 27/15 (2006.01)
H01L 33/10 (2010.01) H01L 33/36 (2010.01)
H01L 33/62 (2010.01)
- (52) CPC특허분류
H01L 33/64 (2013.01)
H01L 27/156 (2013.01)
- (21) 출원번호 10-2019-0155521(분할)
- (22) 출원일자 2019년11월28일
심사청구일자 2019년11월28일
- (65) 공개번호 10-2019-0137038
- (43) 공개일자 2019년12월10일
- (62) 원출원 특허 10-2014-0080801
원출원일자 2014년06월30일
심사청구일자 2017년06월28일
- (56) 선행기술조사문헌
US20120074441 A1*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
에피스타 코포레이션
대만 신쥬 시티 사이언스-베이스드 인터스트리얼
파크 리-신 로드 21
- (72) 발명자
첸 차오-싱
대만 300 신쥬 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5
왕 지아-근
대만 300 신쥬 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5
(뒷면에 계속)
- (74) 대리인
유미특허법인

전체 청구항 수 : 총 9 항

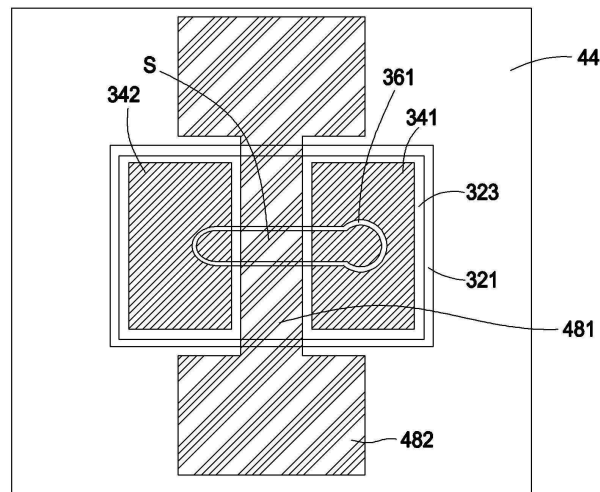
심사관 : 김동우

(54) 발명의 명칭 광전소자

(57) 요약

본 발명의 광전소자는 제1층 및 제1층에 대응하는 제2층, 및 제1 외부 경계를 구비한 기판; 제1층에 형성된 발광 다이오드 유닛; 발광다이오드 유닛에 전기적으로 연결된 제1 전극; 발광다이오드 유닛에 전기적으로 연결된 제2 전극; 및 제1전극과 제2 전극 사이에 형성되고, 상기 발광다이오드 유닛과 전기적으로 절연되는 방열패드를 포함한다.

대표도 - 도7b



(52) CPC특허분류

H01L 33/10 (2013.01)

H01L 33/36 (2013.01)

H01L 33/62 (2013.01)

(72) 발명자

셴 치엔-후

대만 300 신쥬 사이언스-베이스드 인더스트리얼 파
크 리-신 피프쓰 로드 5

거 준-덩

대만 300 신쥬 사이언스-베이스드 인더스트리얼 파
크 리-신 피프쓰 로드 5

명세서

청구범위

청구항 1

기관;

상기 기관 상에 위치한 제1 광전소자 유닛;

상기 기관 상에 위치한 제2 광전소자 유닛;

상기 기관 상에 위치하고, 상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛과 전기적으로 연결되는 제3 광전소자 유닛;

서로 인접한 2개의 상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛 및 상기 제3 광전소자 유닛 사이에 위치하는 트렌치;

상기 제1 광전소자 유닛과 상기 제2 광전소자 유닛에 전기적으로 연결되고, 및 상기 제2 광전소자 유닛과 상기 제3 광전소자 유닛에 전기적으로 연결되는, 서로 완전히 분리된 복수의 도전 배선 구조;

상기 제1 광전소자 유닛의 제1 반도체층 상, 상기 제2 광전소자 유닛의 상기 제1 반도체층 상, 및 상기 제3 광전소자 유닛의 상기 제1 반도체층 상에 각각 형성되는 복수의 제1 전극;

상기 제1 광전소자 유닛의 제2 반도체층 상, 상기 제2 광전소자 유닛의 상기 제2 반도체층 상, 및 상기 제3 광전소자 유닛의 상기 제2 반도체층 상에 각각 형성되는 복수의 제2 전극;

상기 복수의 제1 전극 및 상기 복수의 제2 전극 상에 위치하고 상기 복수의 제1 전극 및 상기 복수의 제2 전극에 직접 접촉하는 제2 절연층;

상기 제3 광전소자 유닛의 상기 제2 전극 상에 형성되어, 상기 제2 절연층에 직접 접촉하고, 상기 제2 절연층에 의해 상기 제3 광전소자 유닛과 전기적으로 절연되는 제1 방열패드;

상기 제1 광전소자 유닛의 상기 제1 반도체층 및 상기 제2 반도체층을 피복하고, 상기 제2 절연층에 직접 접촉하고, 상기 제1 광전소자 유닛과 전기적으로 연결되는 제3 전극; 및

상기 제2 광전소자 유닛의 상기 제1 반도체층 및 상기 제2 반도체층을 피복하고, 상기 제2 절연층에 직접 접촉하고, 상기 제2 광전소자 유닛과 전기적으로 연결되는 제4 전극

을 포함하고,

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛 및 상기 제3 광전소자 유닛은 각각 상기 제1 반도체층, 상기 제1 반도체층의 아래에 적층되는 상기 제2 반도체층 및 상기 제1 반도체층과 상기 제2 반도체층 사이에 위치하는 활성층을 포함하고, 상기 제1 반도체층은 상기 제2 반도체층보다 상기 기관에 더 근접하고,

상기 제1 방열패드는 상기 제1 광전소자 유닛 또는 상기 제2 광전소자 유닛 상에 위치하지 않는,

광전소자.

청구항 2

제1항에 있어서,

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛 및 상기 제3 광전소자 유닛 상에 위치하는 제1 절연층을 더 포함하고, 그중, 상기 제1 절연층 및 상기 제2 절연층은 상기 복수의 도전 배선 구조의 양측(兩側)에 위치하고, 또한 상기 제1 절연층은 상기 제2 절연층보다 상기 기관에 더 근접하고 또한 상기 제2 절연층의 두께는 상기 제1 절연층의 두께보다 큰, 광전소자.

청구항 3

제1항에 있어서,

상기 제2 절연층은 분산 브래그 반사기(Distributed Bragg Reflector) 구조를 포함하는, 광전소자.

청구항 4

제1항에 있어서,

상기 기판 상에 위치한 제4 광전소자 유닛; 및

상기 제4 광전소자 유닛의 상기 제2 전극 상에 형성되고, 상기 제4 광전소자 유닛과 전기적으로 절연되는 제2 방열패드를 더 포함하는 광전소자.

청구항 5

제4항에 있어서,

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛, 상기 제3 광전소자 유닛 및 상기 제4 광전소자 유닛은 매트릭스 배열 또는 직선 배열이고, 그중 상기 매트릭스 배열은 환형 연결 또는 W형 연결을 포함하는, 광전소자.

청구항 6

제5항에 있어서,

상기 제1 광전소자 유닛 및 상기 제2 광전소자 유닛은 상기 매트릭스의 대각선 양단(兩端) 또는 상기 매트릭스의 동일한 변(邊)에 위치하는, 광전소자.

청구항 7

제4항에 있어서,

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛, 상기 제3 광전소자 유닛 및 상기 제4 광전소자 유닛 중의 2개를 피복하는 제5 전극; 및

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛, 상기 제3 광전소자 유닛 및 상기 제4 광전소자 유닛 중의 다른 2개를 피복하는 제6 전극을 포함하는 광전소자.

청구항 8

제7항에 있어서,

상기 제5 전극은 상기 제1 방열패드를 피복하고, 상기 제6 전극은 상기 제2 방열패드를 피복하는, 광전소자.

청구항 9

제4항에 있어서,

상기 제1 광전소자 유닛, 상기 제2 광전소자 유닛, 상기 제3 광전소자 유닛 및 상기 제4 광전소자 유닛은 상이한 형상을 포함하는, 광전소자.

청구항 10

삭제

발명의 설명

기술 분야

[0001] 본 발명은 광전소자에 관한 것으로, 특히 방열패드를 구비한 광전소자에 관한 것이다.

배경 기술

[0002] 발광다이오드(light-emitting diode, LED)의 발광원리는 전자가 n형 반도체와 p형 반도체 사이에 이동하는 에너지 차이를 이용하여 빛의 형태로 에너지를 방출하는 것이다. 이러한 발광원리는 발열에 의한 백열등의 발광원리와 다르므로, 발광다이오드는 냉광원이라 불린다. 그밖에, 발광다이오드는 내구성이 높고, 수명이 길며,

가볍고, 전기 소모량이 낮은 장점을 가지므로, 오늘날 조명시장에서 발광다이오드는 큰 기대를 모으고 있으며, 차세대의 조명수단으로서 종래의 광원을 점차적으로 대체하여 교통신호, 백라이트 모듈, 가로등조명, 의료설비 등 각종 분야에서 응용되고 있다.

[0003] 도 1은 종래의 발광다이오드 구조 개략도이다. 도 1에 도시한 바와 같이, 종래의 발광소자(100)는 투명기판(10), 투명기판(10) 상에 위치하는 반도체적층(12) 및 상기 반도체적층(12) 상에 위치하는 적어도 하나 이상의 전극(14)을 포함하며, 상기 반도체적층(12)은 위에서부터 아래로 제1 도전형 반도체층(120), 활성층(122) 및 제2 도전형 반도체층(124)을 포함한다.

[0004] 또한, 상기 발광소자(100)는 추가적으로 기타 소자와 결합하여 발광장치(light-emitting apparatus)를 형성할 수도 있다. 도 2는 종래의 발광장치 구조 개략도이다. 도 2에서 도시한 바와 같이, 발광장치(200)는 하나 이상의 회로(202)의 서브마운트(20); 상기 서브마운트(20) 상에 위치하고, 상기 발광소자(100)를 서브마운트(20) 상에 분당 고정하며, 발광소자(100)의 기판으로 하여금 서브마운트(20) 상의 회로(202)와 전기적으로 연결하도록 하는 하나 이상의 솔더(22); 및, 발광소자(100)의 전극(14)과 서브마운트(20) 상의 회로(202)를 전기적으로 연결하는 전기 연결구조(24)를 구비하고, 상기 서브마운트(20)는 발광장치(200)의 회로 배치를 간편하게 하고 방열 효과를 향상시키는 리드 프레임(lead frame) 또는 큰 사이즈의 마운팅 기판(mounting substrate)일 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 방열패드를 구비하는 광전소자를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명의 광전소자는 제1측, 제1측에 대응하는 제2측, 및 제1 외부 경계를 구비한 기판; 제1측에 형성된 발광다이오드 유닛; 발광다이오드 유닛에 전기적으로 연결된 제1 전극; 발광다이오드 유닛에 전기적으로 연결된 제2 전극; 및 제1 전극과 제2 전극 사이에 형성되고, 상기 발광다이오드 유닛과 전기적으로 절연되는 방열패드를 포함한다.

도면의 간단한 설명

[0007] 도 1은 종래의 광전소자의 측면 구조도이다.

도 2는 종래의 발광장치 구조 개략도이다.

도 3a는 본 발명의 일 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 3b-도 3c는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 4a-도 4e는 본 발명의 다른 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 5a는 본 발명의 다른 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 5b는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 5c-도 5d는 본 발명의 일 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 5e-도 5f는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 6a는 본 발명의 일 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 6b는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 6c는 본 발명의 일 실시예에 따른 광전소자의 평면 구조도이다.

도 6d는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 6e는 본 발명의 일 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 6f는 본 발명의 일 실시예에 따른 광전소자 유닛의 측면 구조도이다.

도 7a-도 7d는 본 발명의 다른 일 실시예에 따른 광전소자 유닛의 평면 구조도이다.

도 8a-도 8c는 발광모듈을 나타낸 개략도이다.

도 9a-도 9b는 광원 발생 장치를 나타낸 개략도이다.

도 10은 전구를 나타낸 개략도이다.

발명을 실시하기 위한 구체적인 내용

- [0008] 본 발명은 발광소자 및 그 제조방법을 개시하였으며, 본 발명을 더욱 자세하고 완전하게 이해하기 위해서는, 도 3a-도 10을 결합하여 다음의 설명을 참고하길 바란다.
- [0009] 도 3a와 도 3b는 본 발명의 제1 실시예에 따른 광전소자(300)의 측면도와 평면도이다. 광전소자(300)는 하나의 기관(30)을 구비한다. 기관(30)은 단일 재료에 한정되지 않으며, 복수의 서로 다른 재료로 구성된 복합식 기관일 수도 있다. 예를 들면, 기관(30)은 2개의 서로 접합된 제1 기관과 제2 기관을 포함할 수 있다(미도시).
- [0010] 기관(30)에 복수의 연신 배열된 어레이식 광전소자 유닛(U), 하나의 제1 접촉 광전소자 유닛(U1) 및 하나의 제2 접촉 광전소자 유닛(U2)이 형성된다. 어레이식 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 제조방식은 다음과 같다.
- [0011] 먼저, 종래의 에피택시 성장 공정을 통해 기관(30) 상에, 제1 반도체층(321), 활성층(322) 및 제2 반도체층(323)을 포함하는 에피택셜적층을 형성한다.
- [0012] 이어서, 도 3b에 도시한 바와 같이, 포토리소그래피 기술을 이용하여 일부 에피택셜적층을 선택적으로 제거하여 성장기관 상에 이격 배열된 복수의 광전소자 유닛(U), 하나의 제1 접촉 광전소자 유닛(U1) 및 하나의 제2 접촉 광전소자 유닛(U2)을 형성하고 적어도 하나의 트렌치(S)를 형성한다. 일 실시예에서, 상기 트렌치(S)는 후속 도전 배선 구조 형성 플랫폼으로 하기 위해 포토리소그래피 기술을 이용하여 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 제1 반도체층(321)을 식각하여 형성한 노출영역을 포함할 수 있다.
- [0013] 다른 일 실시예에서, 소자의 전체적인 발광효율을 높이기 위하여, 에피택셜적층 전이 또는 기관 접합 기술을 통해, 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 에피택셜적층을 기관(30) 상에 형성할 수도 있다. 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 에피택셜적층은 가열 또는 가압 방식으로 기관(30)에 직접 접합되거나 또는 투명 접착층(미도시)을 통해 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 에피택셜적층을 기관(30)에 접합시킬 수 있다. 투명 접착층은 예를 들면 폴리이미드(polyimide), 벤조시클로부탄(benzocyclobutane, BCB), 플루오로시클로부탄(prefluorocyclobutane, PFCB), 에폭시계 수지(Epoxy), 아크릴계 수지(Acrylic Resin), 폴리에스테르계 수지(PET), 폴리카보네이트계 수지(PC) 등 재료 또는 이들의 조합과 같은 유기 폴리머 투명 접착제거나, 또는 산화인듐주석(ITO), 산화인듐(InO), 산화주석(SnO₂), 산화아연(ZnO), 불소산화주석(FTO), 안티모니주석산화물(ATO), 카드뮴주석산화물(CTO), 산화알루미늄아연(AZO), 갈륨산화아연(GZO) 등 재료 또는 이들의 조합과 같은 투명 도전 산화금속층이거나, 또는 산화알루미늄(Al₂O₃), 질화규소(SiN_x), 산화규소(SiO₂), 질화알루미늄(AIN), 이산화티타늄(TiO₂), 탄탈륨 펜트옥사이드(Tantalum pentoxide, Ta₂O₅) 등 재료 또는 이들의 조합과 같은 무기 절연층일 수 있다. 일 실시예에서, 상기 기관(30)은 파장변환재료를 가질 수 있다.
- [0014] 실제로, 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 에피택셜적층을 기관(30) 상에 설치하는 방법은 이에 한정되지 않음을 통상의 기술자라면 이해할 것이다. 그밖에, 일 실시예에서, 기관(30)의 전이 횟수가 다름에 따라, 제2 반도체층(323)과 기관(30)이 인접하고, 제1 반도체층(321)이 제2 반도체층(323) 상에 있으며, 중간에 활성층(322)이 개재된 구조를 형성할 수 있다.
- [0015] 그리고, 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 에피택셜적층의 일부 표면 및 서로 인접한 광전소자 유닛(U)의 에피택셜적층 사이에 화학기상증착 방식(CVD), 물리기상증착 방식(PVD), 스퍼터링(sputtering) 등 기술을 통해 제1 절연층(361)을 증착 형성하여, 에피택시적층을 보호하고 서로 인접한 광전소자 유닛(U) 사이를 전기적 절연시킨다. 그 후, 증착 또는 스퍼터링 방식을 이용하여 서로 인접한 2개의 광전소자 유닛(U)의 제1 반도체층(321) 표면 및 제2 반도체층(323) 표면에 서로 완전히 분리된 복수의 도전 배선 구조(362)를 각각 형성한다. 이렇게 서로 완전히 분리된 복수의 도전 배선 구조(362)는 일단이 단일 방향으로 분포하는 방식으로 제1 반도체층(321) 상에 배치되며, 제1 반도체층(321)을 통해 도전 배선 구조(362)가 서로 전기적으로 연결되게 한다. 이러한 공간적으로 서로 분리된 도전 배선 구조(362)는 인접한 다른 광전소자 유닛(U)의

제2 반도체층(323)까지 계속 연신되며, 타단이 광전소자 유닛(U)의 제2 반도체층(323)과 전기적으로 연결됨으로써, 2개의 서로 인접한 광전소자 유닛(U)이 전기적 직렬 연결을 형성하게 한다.

- [0016] 서로 인접한 광전소자 유닛(U)을 전기적으로 연결하는 방법은 이에 한정되지 않으며, 통상의 기술자라면 도전 배선 구조 양단을 서로 다른 광전소자 유닛의 서로 같거나 다른 도전극성의 반도체층 상에 각각 배치함으로써 광전소자 유닛 사이에 병렬 연결 또는 직렬 연결의 전기적 연결 구조가 형성되게 할 수 있음을 이해할 수 있다.
- [0017] 도 3a~도 3b를 보면, 광전소자(300)는 회로설계 상에서 직렬 연결 어레이로 배열된다. 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 제1 반도체층(321) 상에 제1 전극(341)을 형성하고, 제2 반도체층(323) 상에 제2 전극(342)을 형성한다. 그 중, 제1 전극(341) 및 제2 전극(342)을 형성하는 공정은 도전 배선 구조(362)를 형성하는 공정과 함께 진행될 수 있으며, 복수의 공정에 의해서 완성될 수도 있다. 제1 전극(341) 및 제2 전극(342)을 형성하는 재질은 각각 도전 배선 구조(362)를 형성하는 재질과 서로 같거나 다를 수 있다. 일 실시예에서, 제2 전극(342)은 다층구조일 수 있고, 및/또는 금속반사층(미도시)을 포함하며, 반사율은 80%보다 크다. 일 실시예에서, 도전 배선 구조(362)는 금속반사층일 수 있으며, 또한 반사율은 80%보다 크다.
- [0018] 그 다음, 도 3b에 도시한 바와 같이, 제2 절연층(363)을 상기 복수의 도전 배선 구조(362), 일부 제1 절연층(361) 및 일부 에피택셜적층의 측벽 상에 형성할 수 있다. 일 실시예에서, 상기 제1 절연층(361), 제2 절연층(363)은 투명 절연층일 수 있다. 또한 상기 제1 절연층(361), 제2 절연층(363)의 재질은 산화물, 질화물 또는 폴리머(polymer)일 수 있으며, 산화물은 산화알루미늄(Al_2O_3), 산화규소(SiO_2), 이산화티타늄(TiO_2), 탄탈륨 펜트옥사이드(Tantalum pentoxide, Ta_2O_5), 또는 산화알루미늄(AlO_x)를 포함할 수 있고, 질화물은 질화알루미늄(AlN), 질화규소(SiN_x)를 포함할 수 있고, 폴리머는 폴리이미드(polyimide) 또는 벤조시클로부탄(BCB) 등 재료 또는 이들의 조합을 포함할 수 있다. 일 실시예에서, 제2 절연층(363)은 분산 브래그 반사경(Distributed Bragg Reflector) 구조일 수 있다. 일 실시예에서, 제2 절연층(363)의 두께는 제1 절연층(361)의 두께보다 두껍다.
- [0019] 마지막으로, 제3 전극(381)을 상기 제1 전극(341) 상에 형성하고, 제4 전극(382)을 상기 제2 전극(342) 상에 형성한다. 또한, 적어도 하나의 제1 방열패드(383)를 광전소자 유닛(U)의 제2 반도체층(323) 상에 형성할 수 있다. 그 중 상기 제1 방열패드(383)는 제2 절연층(363)을 통해 광전소자 유닛(U)의 제2 반도체층(323)과 전기적으로 절연된다. 일 실시예에서, 제1 방열패드(383)의 기판(30) 표면에 수직인 투영은 제1 절연층(361) 상에 형성되지 않는다. 일 실시예에서, 제1 방열패드(383)는 평탄한 표면 상에 형성된다. 도 3a에 도시한 바와 같이, 일 실시예에서, 광전소자(300) 중의 각 광전소자 유닛(U)의 제2 반도체층(323)은 모두 제1 방열패드(383)를 구비하며, 또한 제1 방열패드(383)는 제2 절연층(363)을 통해 광전소자 유닛(U)의 제2 반도체층(323)과 전기적으로 절연된다.
- [0020] 일 실시예에서, 상기 제3 전극(381), 제4 전극(382) 및 제1 방열패드(383)는 동일한 공정에서 함께 형성되거나 또는 서로 다른 공정에서 나뉘어 형성될 수 있다. 일 실시예에서, 상기 제3 전극(381), 제4 전극(382) 및 제1 방열패드(383)는 서로 동일한 적층 구조를 가질 수 있다. 일정한 전도성에 도달하기 위하여, 제1 전극(341), 제2 전극(342), 도전 배선 구조(362), 제3 전극(381), 제4 전극(382) 및 제1 방열패드(383)의 재료는 금속일 수 있으며, 예를 들면 금(Au), 은(Ag), 구리(Cu), 크롬(Cr), 알루미늄(Al), 백금(Pt), 니켈(Ni), 티타늄(Ti), 주석(Sn) 등이거나, 또는 이들의 합금 또는 이들의 적층 조합이다.
- [0021] 일 실시예에서, 제2 반도체층(323)은 상표면 및 제1 표면적을 가지며, 제1 방열패드(383)는 제2 표면적을 가지고, 또한 제2 면적과 제1 면적의 비는 80% ~ 100%이다. 일 실시예에서, 임의의 2개의 제1 방열패드(383)의 경계는 최단거리(D)를 가지며, 및/또는 D는 $100\mu m$ 보다 크다.
- [0022] 일 실시예에서, 도 3c에 도시한 바와 같이, 캐리어 플레이트 또는 회로소자(P)를 제공하여, 본딩 또는 솔더링 등의 방식을 통해 캐리어 플레이트 또는 회로소자(P) 상에 제1 캐리어 플레이트 전극(E1) 및 제2 캐리어 플레이트 전극(E2)을 형성할 수 있다. 제1 캐리어 플레이트 전극(E1) 및 제2 캐리어 플레이트 전극(E2)은 광전소자(300)의 제3 전극(381) 및 제4 전극(382)과 플립칩 타입 구조를 형성할 수 있다.
- [0023] 일 실시예에서, 제1 캐리어 플레이트 전극(E1)은 광전소자(300)의 제3 전극(381) 및 제1 방열패드(383)와 전기적으로 연결되며, 제2 캐리어 플레이트 전극(E2)은 제4 전극(382) 및 다른 제1 방열패드(383)와 전기적으로 연결되어 플립칩 타입 구조를 형성할 수 있다. 이 실시예에서, 상기 제1 방열패드(383)는 제1 캐리어 플레이트 전극(E1) 및 제2 캐리어 플레이트 전극(E2)과 전기적으로 연결되므로 방열을 도울 수 있다. 이 실시예에서, 직렬 연결 어레이로 배열된 광전소자(300) 중의 각 광전소자 유닛(U)은 작동 시 전압 차이를 가지므로, 제1 방열패드

(383)와 광전소자 유닛(U)의 전기적 절연을 통해 작동 시 상기 전압 차이로 인한 개별 광전소자 유닛(U) 사이의 파괴 또는 누전을 방지할 수 있다. 그밖에, 제1 방열패드(383)의 기관(30) 표면에 수직인 투영이 제1 절연층(361) 상에 형성되지 않는 것에 의해서도 제조 공정에서 트렌치(S)의 높이 차이로 인한 단선을 방지하거나 또는 제1 절연층(361)의 불완전 절연으로 인해 발생하는 누전 또는 단락을 방지할 수 있다.

[0024] 도 4a~도 4e는 본 발명의 다른 실시예에 따른 광전소자 유닛의 평면 구조도이다. 도 4a~도 4e는 본 발명의 제1 실시예에 따른 광전소자의 가능한 변화예이며, 그 제조방법, 사용재료 및 부호 등은 상기 제1 실시예와 동일하므로, 더 이상 설명하지 않는다.

[0025] 도 4a에 도시한 바와 같이, 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 및 제2 접촉 광전소자 유닛(U2)은 직선으로 배열된다. 이 실시예에서, 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)의 제1 전극(341) 또는 제2 전극(342)은 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)의 전류 확산을 증가시키기 위해 연신 전극(3421)을 가질 수 있으며, 통상의 기술자라면 연장 전극의 형상은 현 도면의 형상에 한정되지 않고 제품의 설계요구에 따라 조절할 수 있음을 이해할 것이다. 그밖에, 광전소자 유닛(U)에 형성된 제1 방열패드(383) 또한 상기 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고 전기적으로 절연되도록, 연장 전극의 형상에 따라 조절할 수 있다.

[0026] 도 4b는 본 발명의 다른 가능한 변화예이며, 이 실시예에서 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)들은 상술한 실시예와 같이 직선으로 배열되는 것이 아니라, 고리형으로 연결된다. 그 중 제1 접촉 광전소자 유닛(U1)의 적어도 한 측면은 제2 접촉 광전소자 유닛(U2)의 측면과 서로 연결된다. 그밖에, 광전소자 유닛(U)에 형성된 제1 방열패드(383) 또한 상기 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고 전기적으로 절연되도록, 연장 전극의 형태에 따라 조절할 수 있다.

[0027] 도 4c는 본 발명의 다른 가능한 변화예이며, 이 실시예에서 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)들은 고리형으로 연결될 수 있다. 제1 접촉 광전소자 유닛(U1)을 제외하고, 각 광전소자 유닛(U) 및 제2 접촉 광전소자 유닛(U2)의 제1 전극(341)의 폭은 도전 배선 구조(362)보다 좁고 각 유닛 내부로 더 연신됨으로써 전류 확산을 증가시킨다. 그밖에, 광전소자 유닛(U)에 형성된 제1 방열패드(383) 또한 상기 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고 전기적으로 절연되도록, 연장 전극의 형상에 따라 조절할 수 있다.

[0028] 도 4d는 본 발명의 다른 가능한 변화예이며, 이 실시예에서 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)들은 고리형으로 연결될 수 있으며, 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)의 형상은 완전히 같은 것이 아니라, 설계 필요에 따라 변할 수 있다. 이 실시예에서, 3개의 형상이 서로 다른 광전소자 유닛(U)을 포함하며, 통상의 기술자라면 광전소자 유닛(U)의 수량, 형상, 크기 또는 배열 방식은 제품이 요구하는 구동 전압 수치에 맞게 조절하여 설계할 수 있음을 이해할 것이다. 그밖에, 광전소자 유닛(U)에 형성된 제1 방열패드(383) 또한 상기 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고 전기적으로 절연되도록, 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)의 형상에 따라 조절할 수 있다.

[0029] 도 4e는 본 발명의 다른 가능한 변화예이며, 이 실시예에서 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2)들은 W형으로 연결될 수 있다. 즉, 서로 인접한 2행의 광전소자 유닛(U)의 연결 방향은 상이하며, 4행 4열을 가진 매트릭스 배열을 형성한다. 통상의 기술자라면 광전소자 유닛(U)의 수량 또는 배열 방식은 제품이 요구하는 구동 전압 수치에 맞게 조절하여 설계할 수 있음을 이해할 것이다. 본 실시예에서, 상기 나선형 배열을 통해, 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)은 동일한 열에 형성될 수 있으며, 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 위치는 후속 연결되는 외부 회로와 맞출 필요가 있으므로, 다른 실시예에서는 광전소자 유닛(U)의 배열 방식을 조절하는 것을 통해 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)를 매트릭스의 대각선 양단에 위치시킬 수도 있다. 그밖에, 광전소자 유닛(U)에 형성된 제1 방열패드(383) 또한 상기 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고 전기적으로 절연되도록, 도전 배선 구조(362), 제1 전극(341) 또는 제2 전극(342)의 형상에 따라 조절할 수 있다.

[0030] 도 5a~도 5e는 본 발명의 제2 실시예에 따른 광전소자의 제조 공정 흐름을 나타낸 측면도와 평면도이다. 광전소자(300')는 상기 제1 실시예의 변화예이다. 그 중 도 5a~도 5b는 상기 도 3a~도 3b에 이어서 제작된 것이며, 제작방법, 사용재료 및 부호 등은 상기 제1 실시예와 동일하므로, 더 이상 설명하지 않는다. 이 실시예의 평면도에서는 상기 제1 실시예와의 차이점을 명확히 나타내기 위하여, 일부 소자를 생략해 도면의 간결성을 유지하였

으나, 통상의 기술자라면 상술한 실시예와 대조하여 본 실시예의 설명을 충분히 이해할 수 있다.

- [0031] 도 5a~도 5b에 도시한 바와 같이, 지지소자(44)를 기관(30) 상에 형성하여 기관(30)의 측벽을 덮을 수 있다. 일 실시예에서, 지지소자(44)는 투명한 것일 수 있으며, 재료는 실리콘 수지, 에폭시 수지 또는 기타 재료일 수 있다. 일 실시예에서, 상기 지지소자(44) 상에 도광소자(미도시)를 더 형성할 수 있으며, 일 실시예에서 이 도광소자의 재료는 유리일 수 있다.
- [0032] 이어서, 광학층(46)을 상기 광전소자의 제2 절연층(363) 상에 형성하여 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)을 덮을 수 있다. 광학층(46)의 재료는 기질(基質) 및 반사율이 높은 물질의 혼합물을 포함할 수 있으며, 그 중 기질은 실리콘 수지, 에폭시 수지 또는 기타 재료일 수 있으며, 반사율이 높은 물질은 TiO₂일 수 있다.
- [0033] 계속하여, 도 5c에 도시한 바와 같이, 광학층(46) 상에 복수의 개구(461)를 형성하고, 복수의 개구는 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 제3 전극(381) 및 제4 전극(382)의 위치와 서로 대응하고, 제3 전극(381) 및 제4 전극(382)의 일부를 노출시킨다. 일 실시예에서, 상기 개구(461)는 각 광전소자 유닛(U)의 제1 방열패드(383)의 위치와도 대응하며, 제1 방열패드(383)의 일부를 노출시킨다.
- [0034] 이어서, 도 5d~도 5e에 도시한 바와 같이, 제5 전극(40) 및 제6 전극(42)을 형성하여 각각 제3 전극(381) 및 제4 전극(382)과 전기적으로 연결한다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42) 또한 후속 방열에 도움이 되도록 선택적으로 적어도 하나의 제1 방열패드(383)와 전기적으로 연결될 수 있다. 일 실시예에서, 제5 전극(40) 또는 제6 전극(42)은 금속 반사층을 포함한다. 일 실시예에서, 광학층(46)은 제1 전극(341)과 제5 전극(40) 사이 및 제2 전극(342)과 제6 전극(42) 사이에 위치한다. 일 실시예에서, 광학층(46)의 외부 경계는 기관(30)의 외부 경계보다 크다.
- [0035] 마지막으로, 도 5f에 도시한 바와 같이, 캐리어 플레이트 또는 회로소자(P)를 제공하여, 본딩 또는 솔더링 등 방식으로 캐리어 플레이트 또는 회로소자(P) 상에 제1 캐리어 플레이트 전극(E1) 및 제2 캐리어 플레이트 전극(E2)을 형성할 수 있다. 제1 캐리어 플레이트 전극(E1), 및 제2 캐리어 플레이트 전극(E2)은 광전소자(300')의 제5 전극(40) 및 제6 전극(42)과 플립칩 타입 구조를 형성할 수 있다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42)은 기관(30)의 외부 경계를 벗어난다. 일 실시예에서, 제5 전극(40) 및 제6 전극(42)의 기관(30) 표면에 수직인 투영 면적은 기관(30) 면적보다 크다. 이 실시예에서, 제5 전극(40) 및 제6 전극(42)의 면적을 증가시키는 것을 통해, 후속의 캐리어 플레이트 또는 회로소자(P)와의 연결을 더욱 편리하게 하여, 위치를 맞추는 어려움을 줄일 수 있다.
- [0036] 도 6a~도 6f는 본 발명의 제3 실시예에 따른 광전소자의 제조 공정 흐름을 나타낸 측면도와 평면도이다. 광전소자(400)는 상기 제2 실시예의 변화예이다. 그 중 도 6a~도 6b는 상기 도 5a~도 5b에 이어서 제작된 것이며, 제조방법, 사용재료 및 부호 등은 상기 제1 실시예와 동일하므로, 더 이상 설명하지 않는다. 이 실시예의 평면도에서는 상기 실시예와의 차이점을 명확하게 나타내기 위하여, 일부 소자를 생략해 도면의 간결성을 유지하였으나, 통상의 기술자라면 상술한 실시예와 대조하여 본 실시예의 설명을 충분히 이해할 수 있다.
- [0037] 도 6a~도 6b에 도시한 바와 같이, 본 실시예는 상기 광전소자의 기관(30) 상에 형성되어, 기관(30)의 측벽을 덮는 지지소자(44)를 포함한다. 상기 광전소자 및 지지소자(44) 상에 제2 방열패드(48)가 형성된다. 일 실시예에서, 제2 방열패드(48)는 제1 방열패드(383)와 동일한 제조 공정에서 함께 형성되거나 또는 다른 공정에서 나뉘어 형성될 수 있다. 일 실시예에서, 제2 방열패드(48)는 제1 방열패드(383)와 동일한 재료를 가질 수 있다. 일 실시예에서, 제2 방열패드(48)의 재료는 열전도계수>50W/mk인 재료 또는 절연재료일 수 있으며, 예를 들면 금속 또는 다이아몬드상 카본(diamond-like carbon) 등이다.
- [0038] 본 실시예에서, 제2 방열패드(48)는 지지소자(44) 상에 형성된 2개의 제1 부분 및 상기 광전소자 상에 형성된 제2 부분(481)을 포함하고, 제2 부분(482)의 양단에 상기 2개의 제1 부분(481)이 연결되어 아령 형상을 형성한다. 일 실시예에서, 상기 제1 부분(482)의 폭은 제2 부분(481)의 폭보다 크다.
- [0039] 일 실시예에서, 제2 방열패드(48)는 2개의 광전소자 유닛(U) 사이에 형성되고, 상기 제1 방열패드(383)와 직접 접촉되지 않고 제1 방열패드(383)와 전기적으로 연결되지 않는다. 일 실시예에서, 상기 제2 방열패드(48)는 2개의 광전소자 유닛(U) 사이의 제2 절연층(363) 상에 형성된다.
- [0040] 이어서, 도 6c~도 6d에 도시한 바와 같이, 광학층(46)을 상기 광전소자의 제2 절연층(363) 상에 형성하여, 각 광전소자 유닛(U), 제1 접촉 광전소자 유닛(U1), 제2 접촉 광전소자 유닛(U2) 및 상기 제2 방열패드(48)를 덮을

수 있다. 광학층(46)의 재료는 기질 및 반사율이 높은 물질의 혼합물을 포함할 수 있으며, 그 중 기질은 실리콘 수지, 에폭시 수지 또는 기타 재료일 수 있으며, 반사율이 높은 물질은 TiO_2 일 수 있다.

[0041] 계속하여, 광학층(46) 상에 복수의 개구(461)를 형성하고, 복수의 개구는 제1 접촉 광전소자 유닛(U1) 및 제2 접촉 광전소자 유닛(U2)의 제3 전극(381) 및 제4 전극(381)의 위치와 서로 대응하고, 제3 전극(381) 및 제4 전극(382)의 일부를 노출시킨다. 일 실시예에서, 상기 개구(461)는 광전소자 유닛(U)의 제1 방열패드(383)의 위치와도 대응하며, 제1 방열패드(383)의 일부를 노출시킨다.

[0042] 이어서, 도 6e~도 6f에 도시한 바와 같이, 제5 전극(40) 및 제6 전극(42)을 형성하여 각각 제3 전극(381) 및 제4 전극(382)과 전기적으로 연결한다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42) 또한 후속 방열에 도움이 되도록 선택적으로 적어도 하나의 제1 방열패드(383) 및 제2 방열패드(48)와 전기적으로 연결됨으로써, 본 실시예의 광전소자(40)의 제작이 완료된다. 일 실시예에서, 제5 전극(40) 또는 제6 전극(42)은 금속 반사층을 포함한다. 일 실시예에서, 광학층(46)은 제1 전극(341)과 제5 전극(40) 사이 및 제2 전극(342)과 제6 전극(42) 사이에 위치한다. 일 실시예에서, 광학층(46)의 외부 경계는 기판(30)의 외부 경계보다 크다.

[0043] 일 실시예에서, 캐리어 플레이트 또는 회로소자(미도시)를 제공하여, 본딩 또는 솔더링 등 방식을 통해 캐리어 플레이트 또는 회로소자 상에 제1 캐리어 플레이트 전극(미도시) 및 제2 캐리어 플레이트 전극(미도시)을 형성할 수 있다. 제1 캐리어 플레이트 전극 및 제2 캐리어 플레이트 전극은 광전소자(400)의 제5 전극(40) 및 제6 전극(42)과 플립칩 타입 구조를 형성할 수 있다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42)은 기판(30)의 외부 경계를 벗어난다. 일 실시예에서, 제5 전극(40) 및 제6 전극(42)의 기판(30) 표면에 수직인 투영 면적은 기판(30) 면적보다 크다. 이 실시예에서, 제5 전극(40) 및 제6 전극(42)의 면적을 증가시키는 것을 통해, 후속의 캐리어 플레이트 또는 회로소자와의 연결을 더욱 편리하게 하여, 위치를 맞추는 어려움을 줄일 수 있다.

[0044] 도 7a~도 7d는 본 발명의 제4 실시예에 따른 광전소자의 제조 공정 흐름도이다. 도 7a에 도시한 바와 같이, 본 실시예는 기판(미도시)을 포함한다. 기판은 단일 재료에 한정되지 않으며, 복수의 서로 다른 재료로 구성된 복합식 기판일 수도 있다. 예를 들면, 기판은 2개의 서로 접합된 제1 기판과 제2 기판(미도시)을 포함할 수 있다.

[0045] 기판 상에 종래의 에피택시 성장 공정을 통해 제1 반도체층(321), 활성층(미도시) 및 제2 반도체층(323)을 포함하는 에피택시적층을 형성한다. 그 다음, 트렌치(S)를 형성하여 제1 반도체층(321)의 일부를 노출시키고, 상기 트렌치의 측벽에 제1 절연층(361)을 형성하여, 활성층 및 제2 반도체층(323)과 전기적으로 절연되게 한다. 일 실시예에서, 트렌치(S)에 금속층을 형성함으로써 제1 연장 전극(미도시)을 형성할 수 있다. 상기 제1 연장 전극 상에 제1 전극(341)을 형성하고 제2 반도체층(323) 상에 제2 전극(342)을 형성한다. 일 실시예에서, 제1 전극(341) 또는 제2 전극(342)은 다층구조일 수 있고, 및/또는 금속반사층(미도시)을 포함하며, 반사율은 80%보다 크다.

[0046] 도 7b에 도시한 바와 같이, 기판 상에 지지소자(44)를 형성하여 기판의 측벽을 덮을 수 있다. 일 실시예에서, 지지소자(44)는 투명한 것일 수 있으며, 재료는 실리콘 수지, 에폭시 수지 또는 기타 재료일 수 있다. 일 실시예에서, 상기 지지소자(44) 상에 도광소자(미도시)를 더 형성할 수 있으며, 일 실시예에서, 이 도광소자의 재료는 유리일 수 있다. 이어서, 제2 방열패드(48)를 상기 광전소자 및 지지소자(44) 상에 형성한다. 일 실시예에서, 제2 방열패드(48)의 재료는 열전도계수 $>50W/mk$ 인 재료일 수 있으며, 예를 들면 금속이다. 제2 방열패드(48)의 재료는 다이아몬드상 카본(diamond-like carbon), 다이아몬드(diamond) 등과 같은 절연재료일 수도 있다.

[0047] 본 실시예에서, 제2 방열패드(48)는 지지소자(44) 상에 형성된 2개의 제1 부분 및 상기 광전소자 상에 형성된 제2 부분(481)을 포함하고, 제2 부분(482)의 양단에 상기 2개의 제1 부분(481)이 연결되어 아령 형상을 형성한다. 일 실시예에서, 상기 제1 부분(482)의 폭은 제2 부분(481)의 폭보다 크다.

[0048] 일 실시예에서, 제2 방열패드(48)는 제1 전극(341) 및 제2 전극(342) 사이에 형성되고, 또한 상기 제1 전극(341) 또는 제2 전극(342)과 직접 접촉하지 않고, 상기 제1 전극(341) 또는 제2 전극(342)과 전기적으로 연결되지 않는다.

[0049] 이어서, 광학층(46)을 상기 광전소자 상에 형성하여, 상기 제2 방열패드(48), 제1 전극(341) 및 제2 전극(342)을 덮을 수 있다. 광학층(46)의 재료는 기질 및 반사율이 높은 물질의 혼합물을 포함할 수 있으며, 그 중 기질은 실리콘 수지, 에폭시수지 또는 기타 재료일 수 있으며, 반사율이 높은 물질은 TiO_2 일 수 있다.

- [0050] 계속하여, 광학층(46) 상에 복수의 개구(461)를 형성하고, 복수의 개구는 제1 전극(341) 및 제2 전극(342)의 위치와 서로 대응하고, 제1 전극(341) 및 제2 전극(342)의 일부를 노출시킨다.
- [0051] 이어서, 도 7d에 도시한 바와 같이, 제5 전극(40) 및 제6 전극(42)을 형성하여 각각 제1 전극(341) 및 제2 전극(342)과 전기적으로 연결함으로써, 본 실시예에 광전소자(500)의 제작을 완료한다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42)은 또한 후속 방열에 도움이 되도록 선택적으로 제2 방열패드(48)와 연결될 수 있다. 일 실시예에서, 제5 전극(40) 또는 제6 전극(42)은 금속 반사층을 포함한다. 일 실시예에서, 광학층(46)은 제1 전극(341)과 제5 전극(40) 사이 및 제2 전극(342)과 제6 전극(42) 사이에 위치한다. 일 실시예에서, 광학층(46)의 외부 경계는 기판의 외부 경계보다 크다.
- [0052] 일 실시예에서, 기판 또는 회로유닛(미도시)을 제공할 수 있으며, 본딩 또는 솔더링 방식을 통해 캐리어 플레이트 또는 회로소자(미도시)를 제공하여, 본딩 또는 솔더링 등 방식을 통해 캐리어 플레이트 또는 회로소자 상에 제1 캐리어 플레이트 전극(미도시) 및 제2 캐리어 플레이트 전극(미도시)을 형성할 수 있다. 제1 캐리어 플레이트 전극 및 제2 캐리어 플레이트 전극은 광전소자(500)의 제5 전극(40) 및 제6 전극(42)과 플립칩 타입 구조를 형성할 수 있다. 일 실시예에서, 상기 제5 전극(40) 및 제6 전극(42)은 기판의 외부 경계를 벗어난다. 일 실시예에서, 제5 전극(40) 및 제6 전극(42)의 기판 표면에 수직인 투영 면적은 기판 면적보다 크다. 이 실시예에서, 제5 전극(40) 및 제6 전극(42)의 면적을 증가시키는 것을 통해, 후속의 캐리어 플레이트 또는 회로소자와의 연결을 더욱 편리하게 하여, 위치를 맞추는 어려움을 줄일 수 있다.
- [0053] 도 8a~도 8c는 발광모듈을 나타낸 개략도이며, 도 8a는 발광모듈의 외부 투시도이며, 발광모듈(600)은 마운트(502), 광전소자(미도시), 복수의 렌즈(504, 506, 508, 510) 및 2개의 전원 공급 단말(512, 514)을 포함할 수 있다. 발광모듈(600)은 후술하는 상기 발광유닛(540)에 연결될 수 있다.
- [0054] 도 8b~도 8c는 발광모듈(600)을 나타내는 단면도이다. 도 8c는 도 8b의 E영역의 확대도이다. 마운트(502)는 상부 마운트(503) 및 하부 마운트(501)를 포함할 수 있으며, 하부 마운트(501)의 표면은 상부 마운트(503)와 접촉된다. 렌즈(504, 508)는 상부 마운트(503) 상에 형성된다. 상부 마운트(503)는 하나 이상의 통홀(515)을 형성할 수 있으며, 본 발명의 실시예에 따라 형성된 광전소자(300) 또는 기타 실시예의 광전소자(미도시)는 상기 통홀(515)에 형성될 수 있고, 하부 마운트(501)와 접촉하며, 접착재(521)에 의해 뒤덮인다. 접착재(521) 상에 렌즈(508)가 있고, 접착재(521)의 재료는 실리콘수지, 에폭시 수지 또는 기타 재료일 수 있다. 일 실시예에서, 통홀(515)의 양 측벽 상에 반사층(519)을 형성하여 발광 효율을 증가시킬 수 있다. 하부 마운트(501)의 하부 표면에 금속층(517)을 형성하여 방열 효율을 향상시킬 수 있다.
- [0055] 도 9a~도 9b는 광원 발생 장치(700)를 나타내는 개략도이며, 광원 발생 장치(700)는 발광모듈(600), 발광유닛(540), 발광모듈(600)에 전류를 공급하는 전기 공급 시스템(미도시) 및 전기 공급 시스템(미도시)을 제어하는 제어소자(미도시)를 포함할 수 있다. 광원 발생 장치(700)는 가로등, 차등 또는 실내 조명광원과 같은 조명장치일 수 있으며, 또한 교통신호 또는 평면 디스플레이 백라이트 모듈의 백라이트 광원일 수 있다.
- [0056] 도 10은 전구를 나타낸 개략도이다. 전구(800)는 하우스(921), 렌즈(922), 조명모듈(924), 프레임(925), 라디에이터(926), 연결부(927) 및 전기 접속부(928)를 포함한다. 그 중 조명모듈(924)은 마운트(923)를 포함하고, 마운트(923) 상에 상기 실시예 중 적어도 하나의 광전소자(300) 또는 기타 실시예의 광전소자(미도시)를 포함한다.
- [0057] 구체적으로 말하자면, 기판(30)은 성장 및/또는 담지(擔持) 기초이다. 후보 재료로는 도전 기판 또는 비도전 기판, 투명 기판 또는 불투명 기판, 투광 기판 또는 불투광 기판을 포함한다. 그 중 도전 기판 재료는 게르마늄(Ge), 비화갈륨(GaAs), 인화인듐(InP), 탄화규소(SiC), 규소(Si), 산화리튬알루미늄(LiAlO₂), 산화아연(ZnO), 질화갈륨(GaN), 질화알루미늄(AlN), 금속일 수 있다. 투광 기판 재료는 사파이어(Sapphire), 산화리튬알루미늄(LiAlO₂), 산화아연(ZnO), 질화갈륨(GaN), 유리, 다이아몬드, CVD다이아몬드, 다이아몬드상 카본(Diamond Like Carbon, DLC), 첨정석(spinel, MgAl₂O₄), 산화알루미늄(Al₂O₃), 산화규소(SiO_x) 및 산화리튬갈륨(LiGaO₂)일 수 있다.
- [0058] 에피택셜적층(미도시)은 제1 반도체층(321), 활성층(322) 및 제2 반도체층(323)을 포함한다. 제1 반도체층(321) 및 제2 반도체층(323)은 예를 들면 클래딩층(cladding layer) 또는 구속층(confinement layer)이고, 단일 또는 다층 구조이다. 상기 제1 반도체층(321)과 제2 반도체층(323)은 전기적 특성, 극성 또는 도핑물이 상이하며, 그 전기적 특성은 p형, n형 및 i형 중 적어도 임의의 2개의 조합에서 선택할 수 있으며, 각각 전자, 전공(electron

hole)을 제공하여, 전자, 전공으로 하여금 활성층(322)에서 결합되어 발광하게 한다. 제1 반도체층(321), 활성층(322) 및 제2 반도체층(323)의 재료는 III-V족 반도체재료를 포함할 수 있으며, 예를 들면, $Al_xIn_yGa_{(1-x-y)}N$ 또는 $Al_xIn_yGa_{(1-x-y)}P$ 이며, 그 중 $0 \leq x, y \leq 1; (x+y) \leq 1$ 이다. 활성층(322)의 재료에 따르면, 에피택셜적층은 파장이 610nm 및 650nm 사이에 있는 적색광, 파장이 530nm 및 570nm 사이에 있는 녹색광, 파장이 450nm 및 490nm 사이에 있는 청색광 또는 파장이 400nm보다 작은 적외광을 방출할 수 있다.

[0059] 본 발명의 다른 실시예에서, 광전소자(300, 300', 400, 500)는 에피택셜 소자 또는 발광다이오드이며, 그 발광 주파수 스펙트럼은 단일 또는 다중 반도체층의 물리적 또는 화학적 요소를 변화시켜 조절할 수 있다. 단일 또는 다중의 반도체층 재료는 재료는 알루미늄(Al), 갈륨(Ga), 인듐(In), 인(P), 질소(N), 아연(Zn), 및 산소(O)로 이루어진 군에서 선택될 수 있다. 활성층(322)의 구조는 예를 들면 싱글 헤테로구조 (single heterostructure ; SH) , 더블 헤테로구조(double heterostructure ; DH), 더블사이드 헤테로구조 (double-side double heterostructure ; DDH) 또는 다중 양자우물구조 (multi-quantum well ; MQW) 등이다. 그리고, 활성층(322)의 양자우물의 로그(log)를 조절하여 발광 파장을 변화시킬 수 있다.

[0060] 발명의 일 실시예에서, 제1 반도체층(321)과 기판(30) 사이에 버퍼층(buffer layer, 미도시)을 선택적으로 더 포함할 수 있다. 이 버퍼층은 2가지 재료 시스템의 사이에 개재되어, 기판(30)의 재료 시스템을 제1 반도체층(321)으로 “전이” 시키는 재료 시스템이다. 발광다이오드 구조에 있어서, 버퍼층은 두 재료 사이의 격자 부정합을 감소시키는 재료층이다. 다른 한편으로 버퍼층은 2가지 재료 또는 2개로 분리된 구조를 결합시키기 위한 단일 또는 다중 구조로서 버퍼층의 재료는 유기재료, 무기재료, 금속 및 반도체 등에서 선택될 수 있으며, 그 구조는 반사층, 열전도층, 도전층, 저항 접촉층(ohmic contact)층, 변형 저항층, 응력 완화(stress release)층, 응력 조절(stress adjustment)층, 본딩(bonding)층, 파장 변환층 및 기계적 고정 구조 등에서 선택될 수 있다. 일 실시예에서, 버퍼층의 재료는 질화알루미늄 또는 질화갈륨에서 선택할 수 있으며, 또는 버퍼층은 스퍼터링 또는 원자층 증착(Atomic Layer Deposition, ALD)의 방식으로 형성될 수 있다.

[0061] 제2 반도체층(323)은 선택적으로 접촉층(미도시)을 더 형성할 수 있다. 접촉층은 제2 반도체층(323)의 활성층(322)에서 멀리 떨어진 일측에 형성된다. 구체적으로, 접촉층은 광학층, 전기층 또는 이들의 조합일 수 있다. 광학층은 활성층으로부터 방출되거나 활성층으로 진입하는 전자파 방사선 또는 광선을 변화시킬 수 있다. 여기서 "변화"는 전자파 방사선 또는 광선의 적어도 어느 하나의 광학적 특성을 변화시키는 것을 말하며, 상기 특성은 주파수, 파장, 강도, 플럭스량, 효율, 색온, 연색 지수(rendering index), 라이트 필드(light filed) 및 가시각도(angle of view)를 포함하나, 이에 한정되지 않는다. 전기층은 접촉층의 임의의 대향측 사이의 전압, 저항, 전류, 전기용량 중 적어도 하나의 수치, 밀도, 분포에 변화가 발생하거나 변화가 발생할 추세를 갖게 할 수 있다. 접촉층의 구성 재료는 산화물, 도전 산화물, 투명 산화물, 50% 또는 그 이상의 투과율을 가진 산화물, 금속, 상대적으로 투광하는 금속, 50% 또는 그 이상의 투과율을 가진 금속, 유기질, 무기질, 형광체, 인광체, 세라믹스, 반도체, 도핑 반도체 및 무도핑 반도체 중 적어도 하나를 포함한다. 일부 응용에서, 접촉층의 재료는 산화인듐주석, 산화카드뮴주석, 산화안티몬주석, 산화인듐아연, 산화아연알루미늄 및 산화아연주석 중 적어도 하나이다. 상대적으로 투광하는 금속일 경우, 그 두께는 대략 $0.005\mu m \sim 0.6\mu m$ 이다.

[0062] 이상의 각 도면과 설명은 각각 특정 실시예에 대응되나, 각 실시예에서 설명했거나 또는 개시된 소자, 실시방식, 설계원칙 및 기술 원리는 서로 명백하게 충돌, 모순 또는 공동으로 실시하기 어려운 것을 제외하고는 필요에 따라 임의로 참고, 교체, 조합, 조율 또는 병합할 수 있다. 본 발명은 위에서 설명한 바와 같으나, 본 발명의 범위, 실시 순서 또는 사용되는 재료와 제조 공정은 이에 한정되지 않는다. 본 발명에 대한 각종 수정과 변경은 본 발명의 정신과 범위를 벗어나지 않는다.

부호의 설명

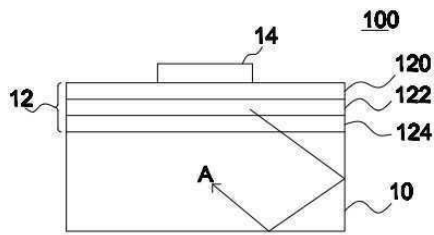
- [0063] 100, 200, 300, 300', 400, 500: 광전소자
- 10: 투명기판
- 12: 반도체적층
- 14, E1, E2: 전극
- 30: 기판
- U: 광전소자 유닛

U1: 제1 접촉 광전소자 유닛
U2: 제2 접촉 광전소자 유닛
321: 제1 반도체층
322: 활성층
323: 제2 반도체층
S: 트렌치
361: 제1 절연층
362: 도전 배선 구조
363: 제2 절연층
341: 제1 전극
342: 제2 전극
381: 제3 전극
382: 제4 전극
383: 제1 방열패드
P: 캐리어 플레이트 또는 회로소자
40: 제5 전극
42: 제6 전극
44: 지지소자
46: 광학층
461: 개구
48: 제2 방열패드
481: 제2 방열패드 제1 부분
481: 제2 방열패드 제2 부분
600: 발광모듈
501: 하부 마운트
502: 마운트
503: 상부 마운트
504, 506, 508, 501: 렌즈
512, 514: 전원 공급 단말
515: 통홀
519: 반사층
521: 접촉재
540: 하우징
700: 광원 발생 장치
800: 전구
921: 하우징

- 922: 렌즈
- 924: 조명모듈
- 925: 프레임
- 926: 라디에이터
- 927: 연결부
- 928: 전기 접속부

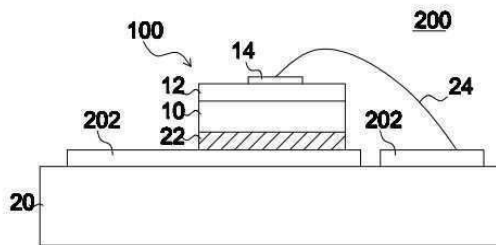
도면

도면1



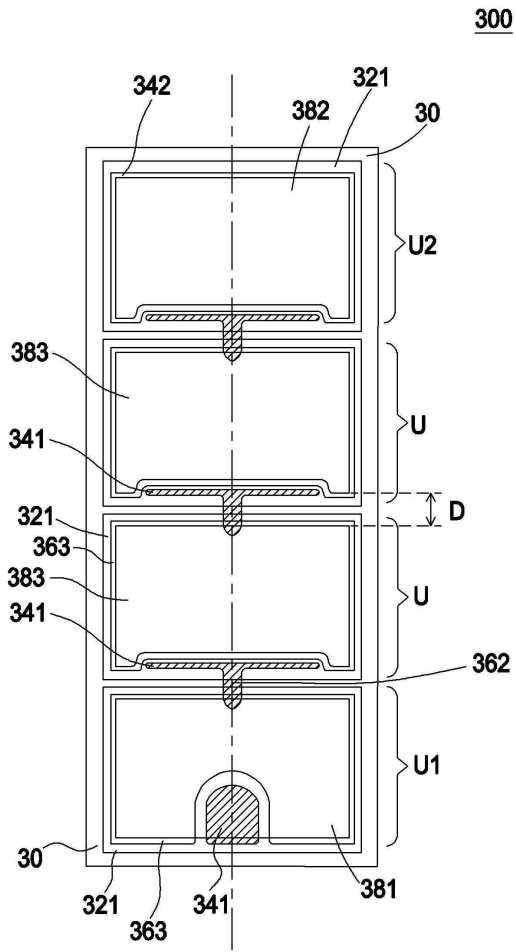
(종래기술)

도면2

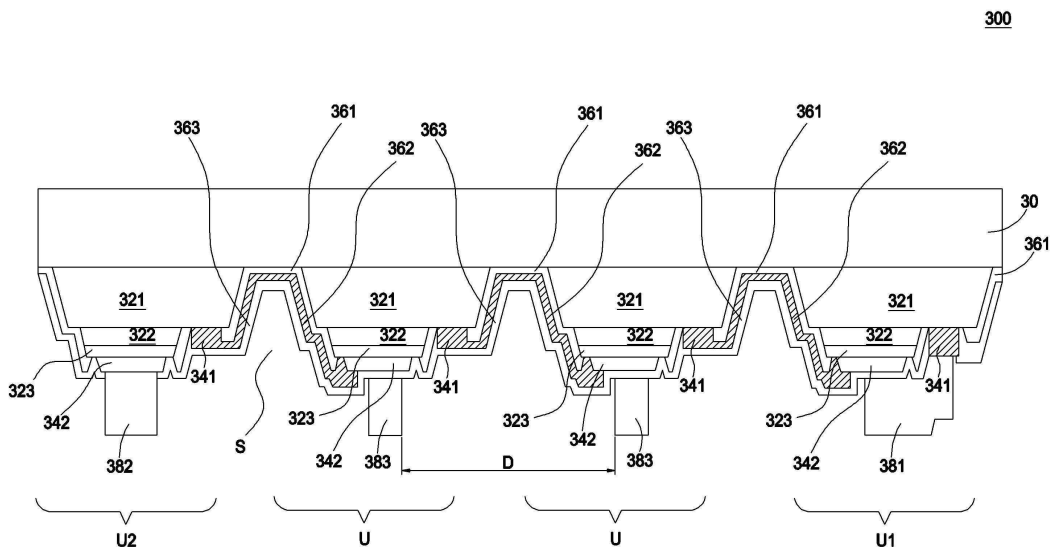


(종래기술)

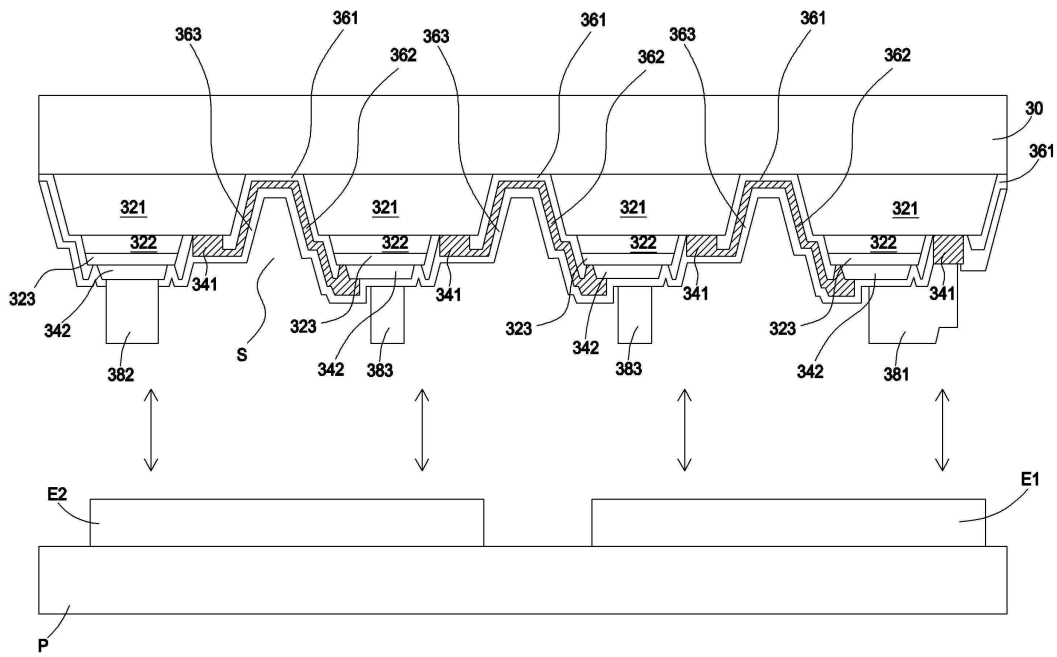
도면3a



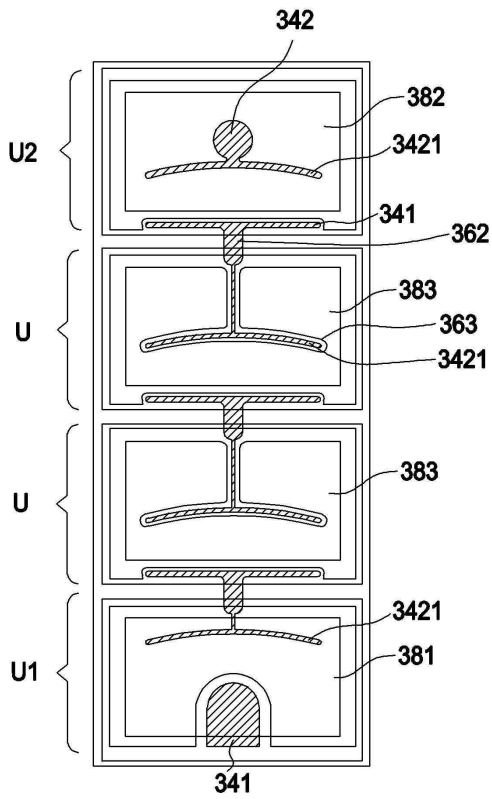
도면3b



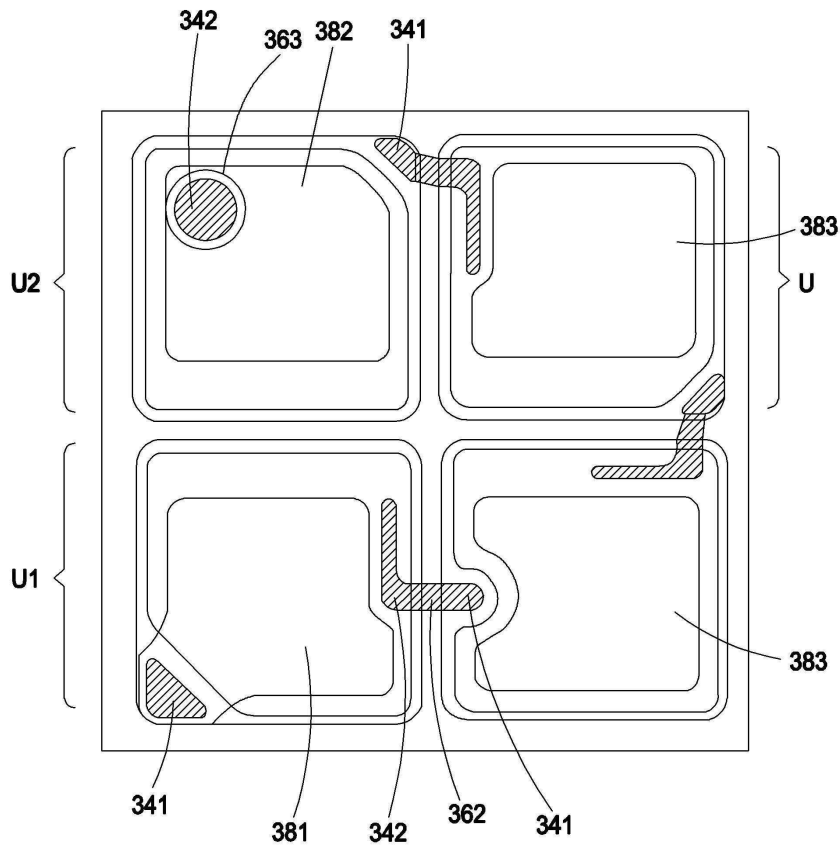
도면3c



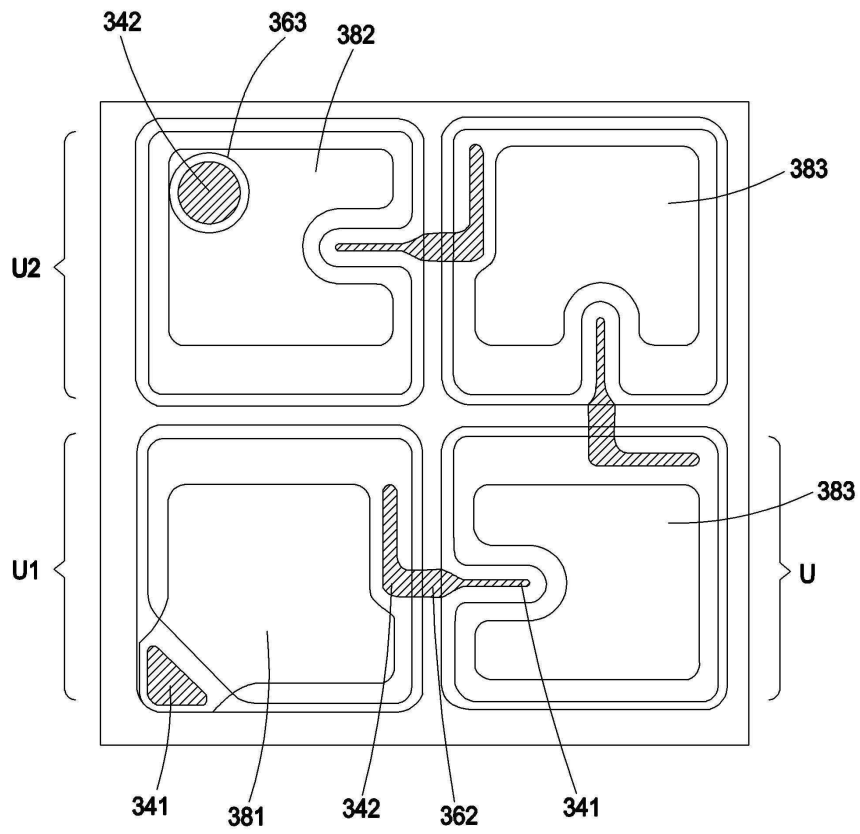
도면4a



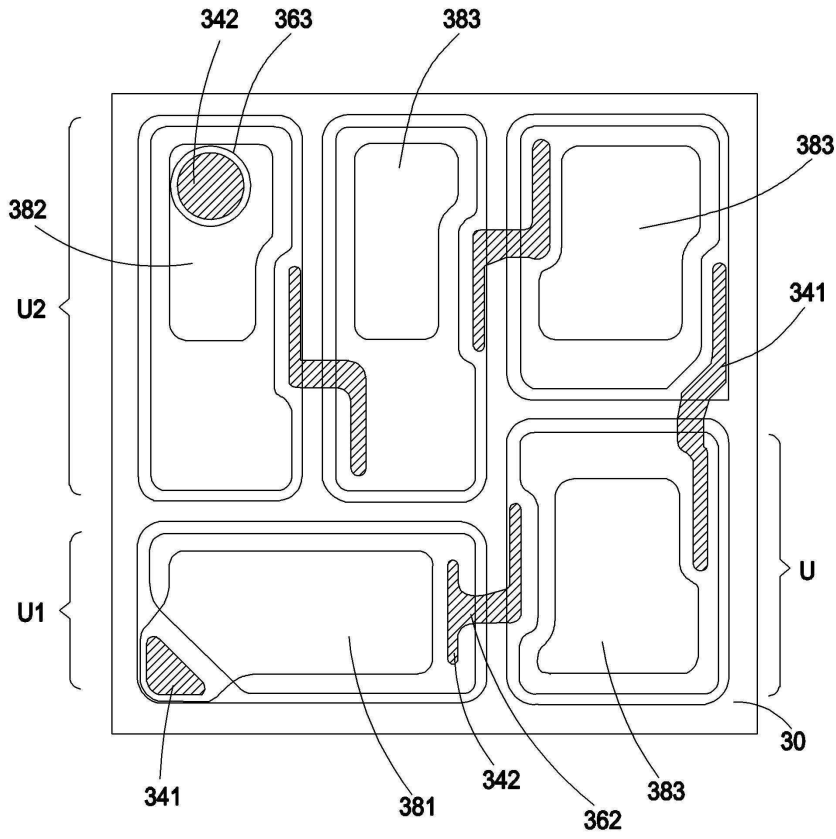
도면4b



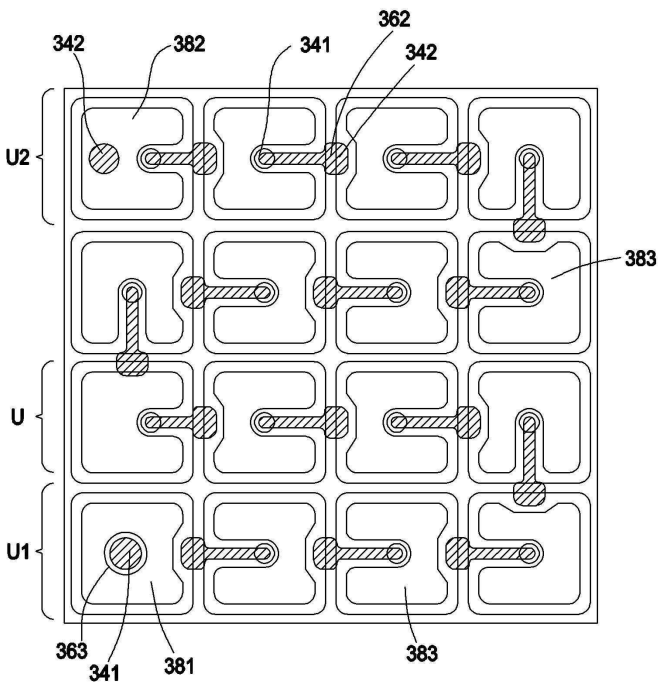
도면4c



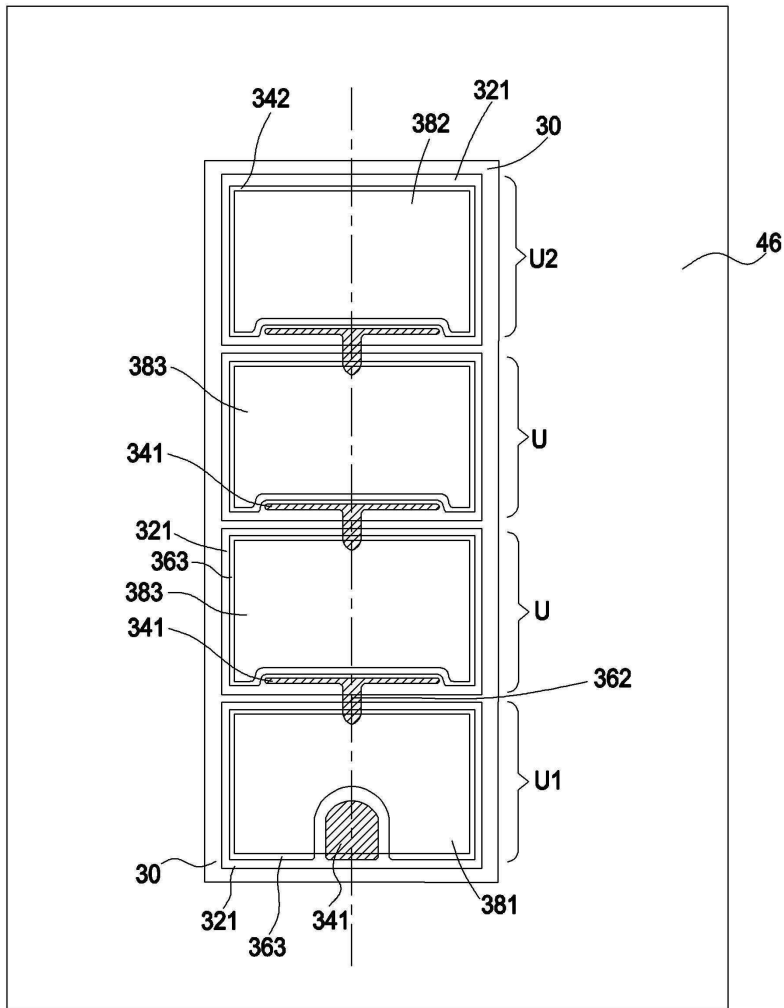
도면4d



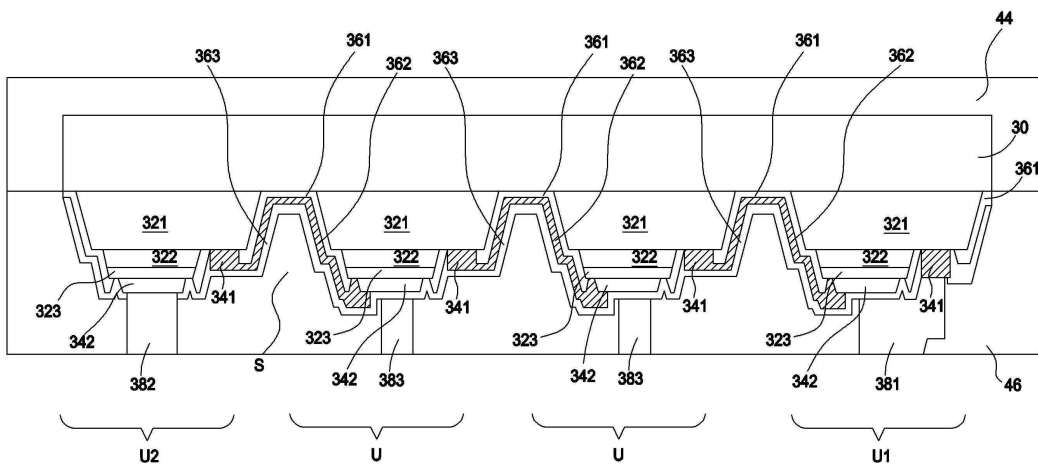
도면4e



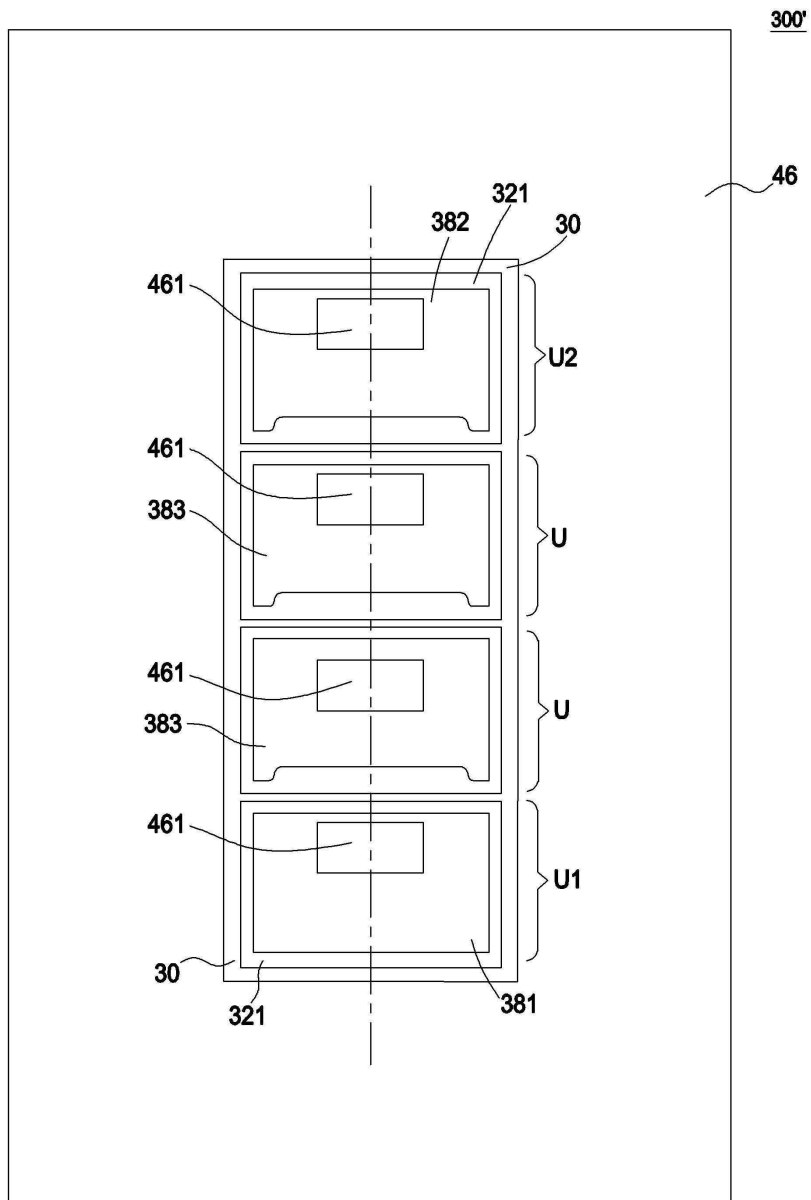
도면5a



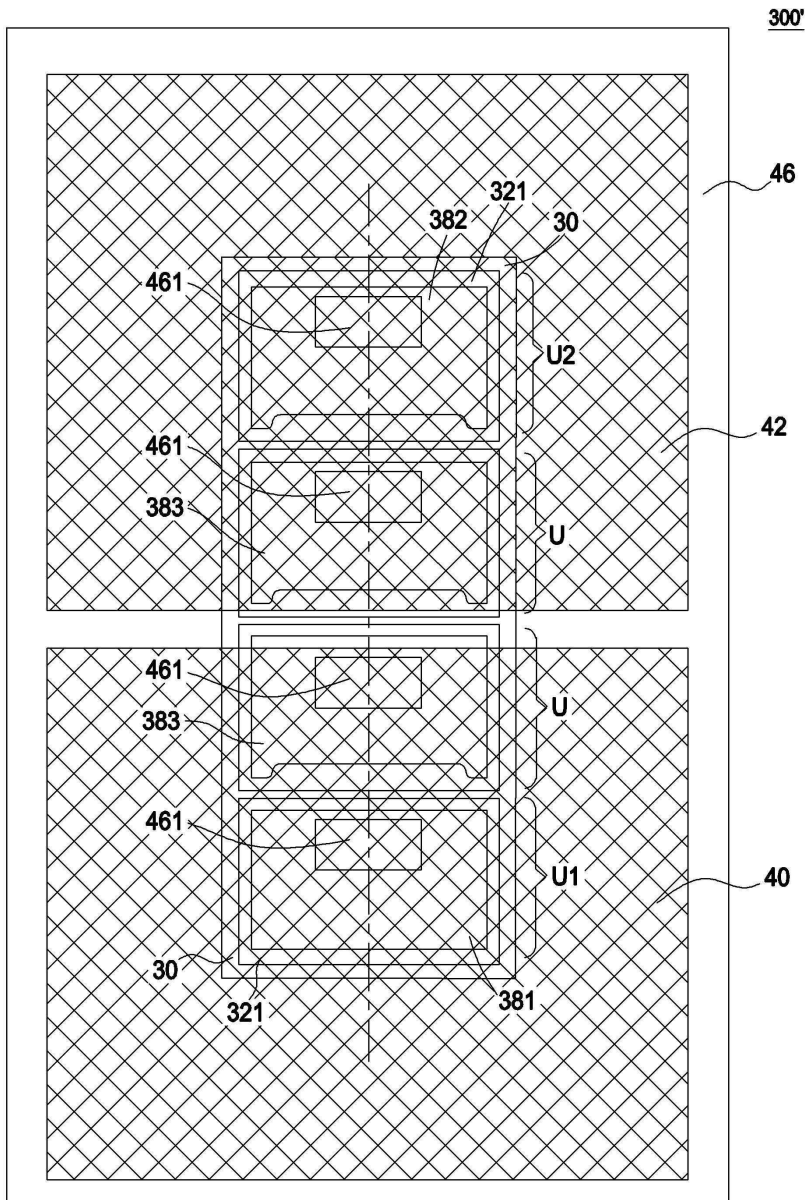
도면5b



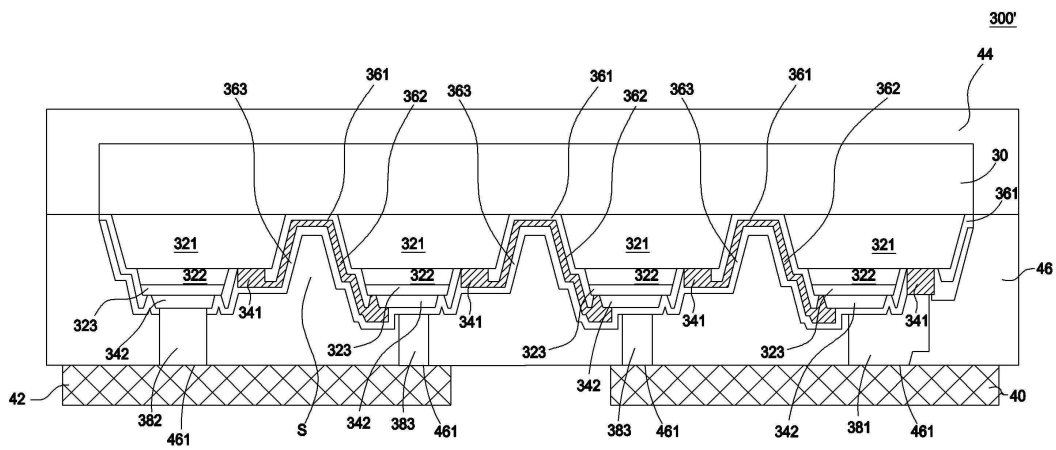
도면5c



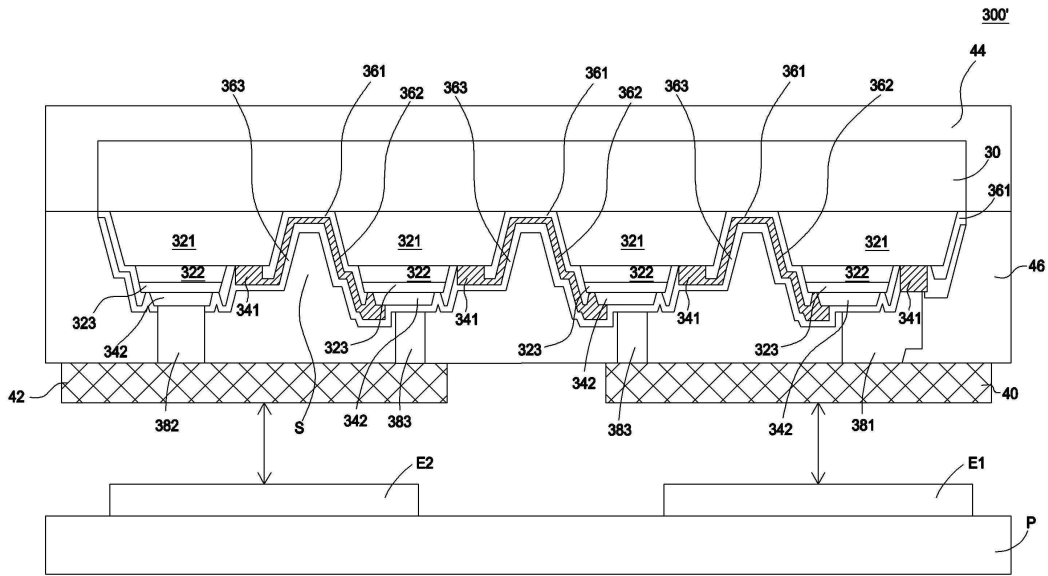
도면5d



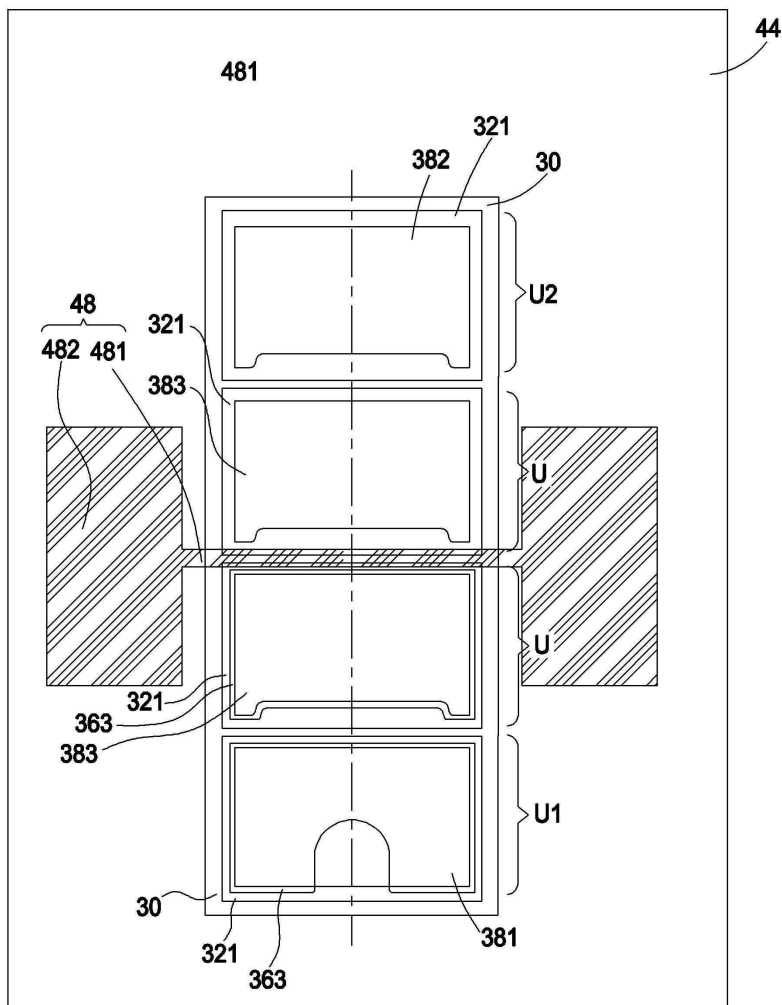
도면5e



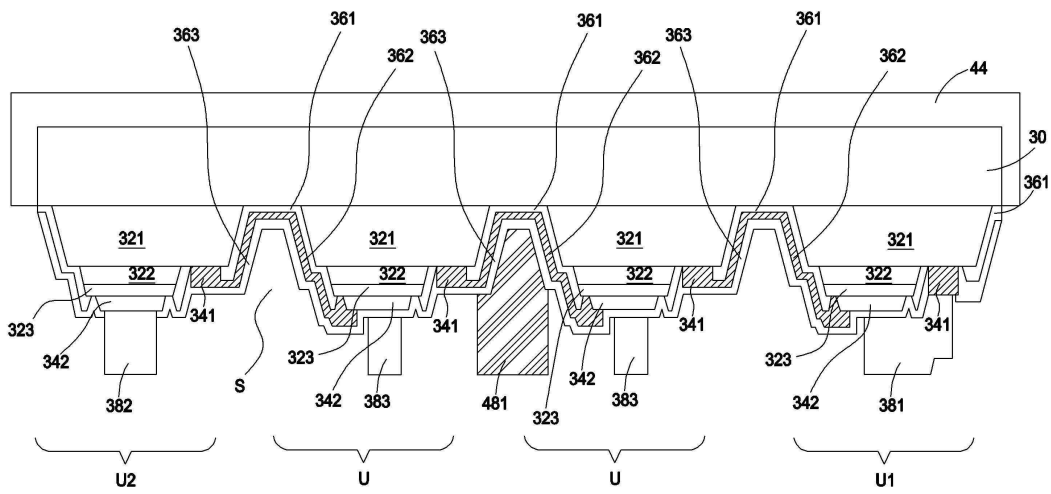
도면5f



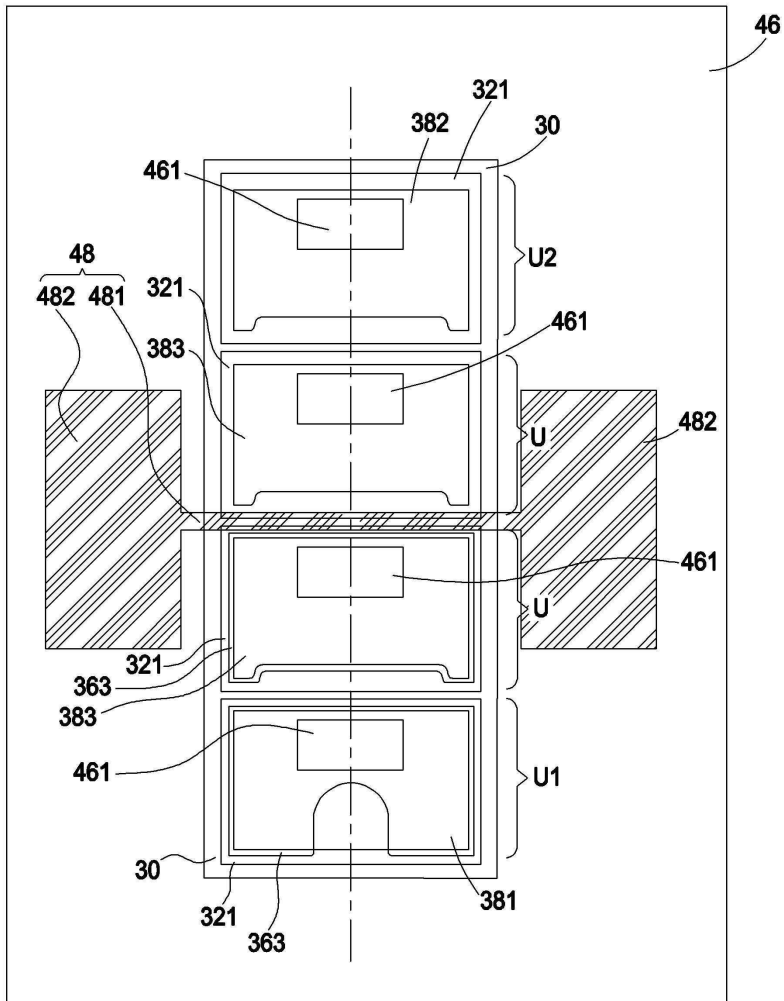
도면6a



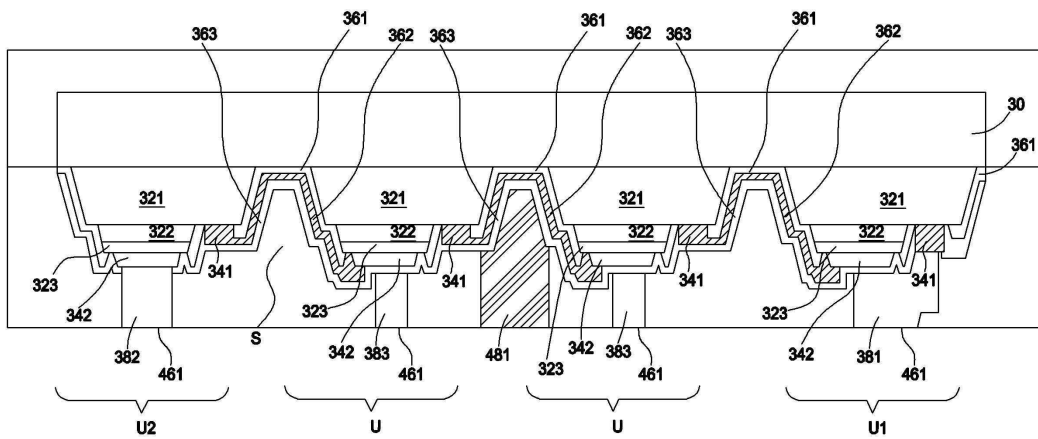
도면6b



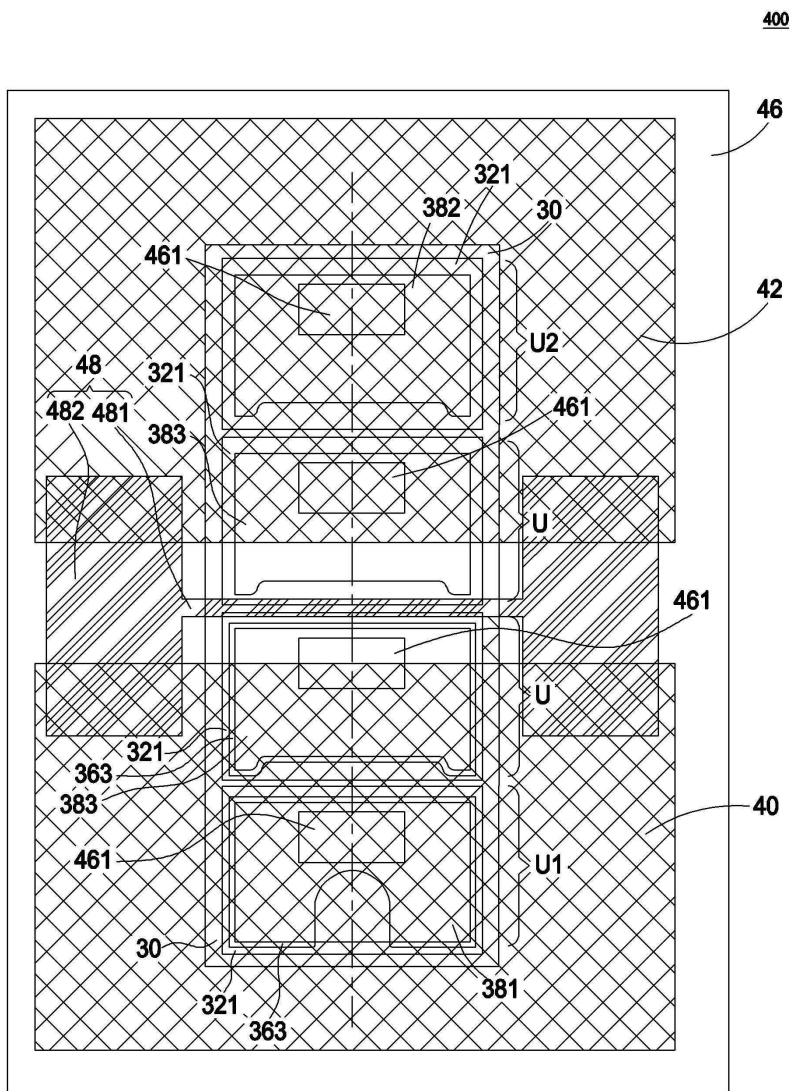
도면6c



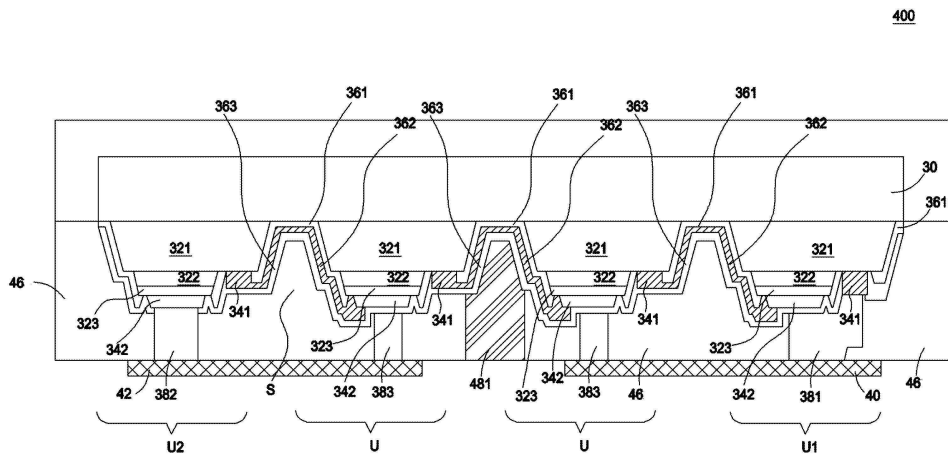
도면6d



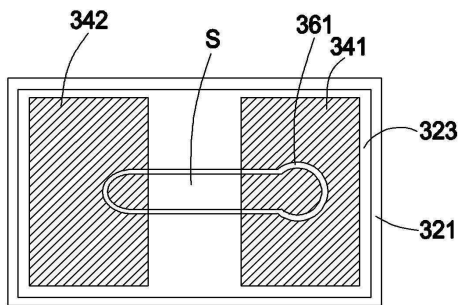
도면6e



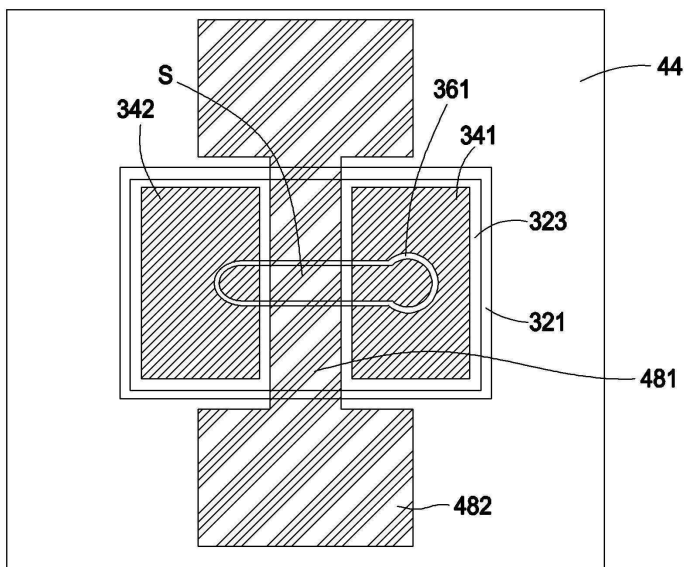
도면6f



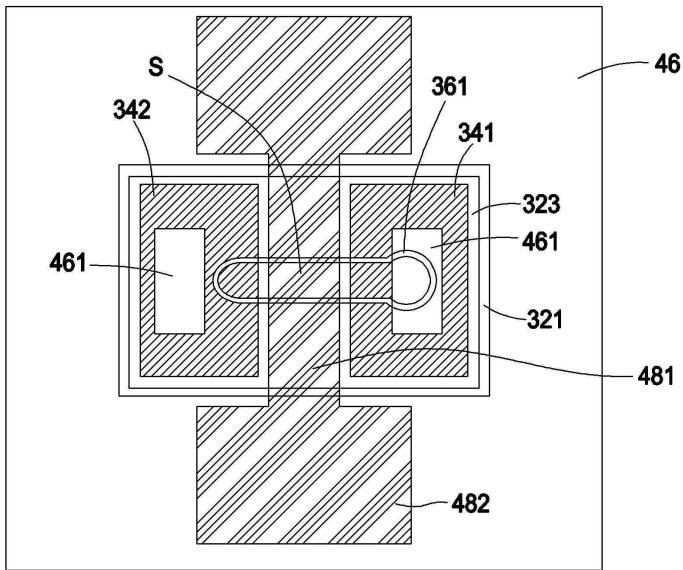
도면7a



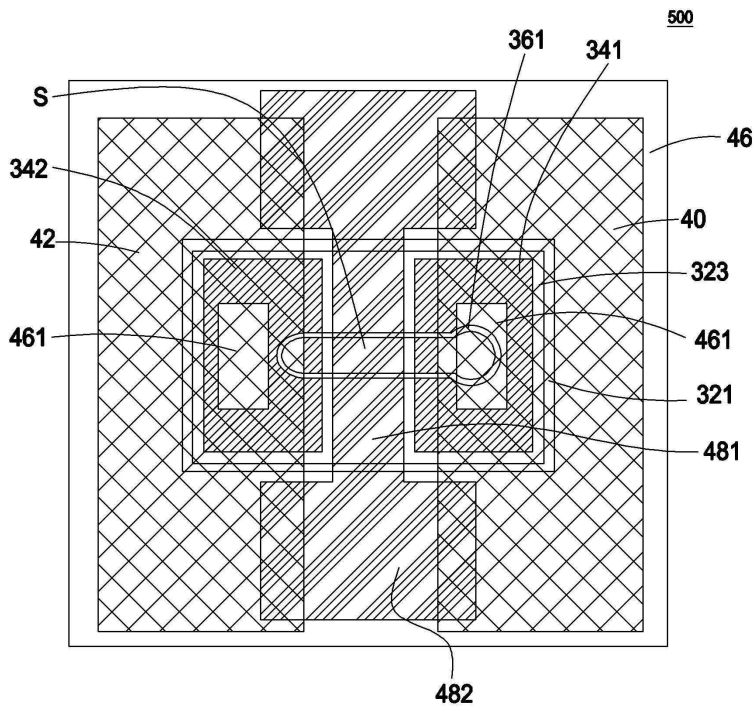
도면7b



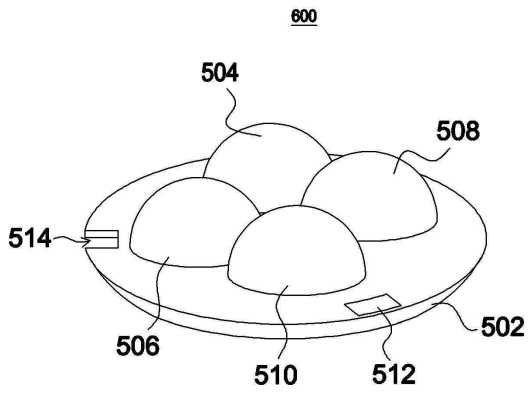
도면7c



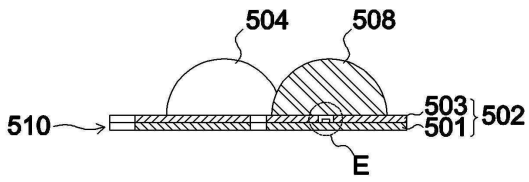
도면7d



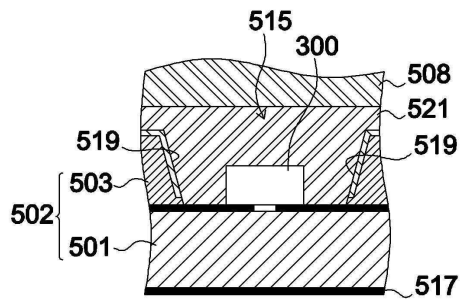
도면8a



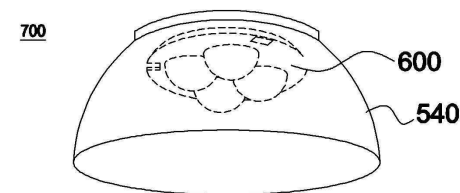
도면8b



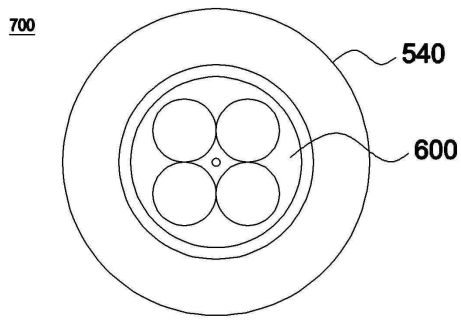
도면8c



도면9a



도면9b



도면10

