

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6015969号  
(P6015969)

(45) 発行日 平成28年10月26日 (2016. 10. 26)

(24) 登録日 平成28年10月7日 (2016. 10. 7)

|                             |              |
|-----------------------------|--------------|
| (51) Int. Cl.               | F I          |
| <b>H05K 3/10 (2006.01)</b>  | H05K 3/10 E  |
| <b>H01L 23/12 (2006.01)</b> | H01L 23/12 Q |
| <b>H01L 23/32 (2006.01)</b> | H01L 23/32 D |

請求項の数 6 (全 8 頁)

|           |                              |           |  |
|-----------|------------------------------|-----------|--|
| (21) 出願番号 | 特願2014-166328 (P2014-166328) | (73) 特許権者 | 390009531  |
| (22) 出願日  | 平成26年8月19日 (2014. 8. 19)     |           | インターナショナル・ビジネス・マシーンズ・コーポレーション                                      |
| (65) 公開番号 | 特開2016-42543 (P2016-42543A)  |           | INTERNATIONAL BUSINESS MACHINES CORPORATION                        |
| (43) 公開日  | 平成28年3月31日 (2016. 3. 31)     |           | アメリカ合衆国10504 ニューヨーク州 アーモンク ニュー オーチャードロード                           |
| 審査請求日     | 平成28年1月12日 (2016. 1. 12)     |           | New Orchard Road, Armonk, New York 10504, United States of America |
| 早期審査対象出願  |                              | (74) 代理人  | 100108501 弁理士 上野 剛史  |
| 前置審査      |                              |           | 最終頁に続く   |

(54) 【発明の名称】 回路基板の形成方法

(57) 【特許請求の範囲】

【請求項 1】

回路基板の形成方法であって、

- (a) 基板上に導体パターンを形成するステップと、
- (b) 導体パターンの形成後の基板上に第1ネガレジストを形成するステップと、
- (c) 導体パターンの表面上の第1ネガレジストを部分的に露光して未露光領域である第1ビア露光部を形成するステップと、
- (d) 第1ビア露光部の形成後の基板上に第2ネガレジストを形成するステップと、
- (e) 第1ビア露光部上の第2ネガレジストを部分的に露光して第1ビア露光部よりも大きな未露光領域である第2ビア露光部を形成するステップと、
- (f) 第2ビア露光部の形成後の第1ネガレジスト及び第2ネガレジストを現像して導体パターンに至るビア開口を形成するステップと、
- (g) ビア開口に導体を充填するステップと、を含み、

前記第1ネガレジスト及び前記第2ネガレジストは、前記回路基板の層間絶縁層として利用される、方法。

【請求項 2】

前記第2ビア露光部を形成するステップ(e)は、同時に前記第1ビア露光部上以外の前記第2ネガレジストを部分的に露光して配線露光部を形成することを含み、

前記導体パターンに至るビア開口を形成するステップ(f)は、同時に前記第2ネガレジストに配線開口を形成することを含み、

前記開口に導体を充填するステップ ( g ) は、同時に前記配線開口に導体を充填することを含む、請求項 1 に記載の方法。

【請求項 3】

前記ビア開口に導体を充填するステップ ( g ) は、  
前記ビア開口内及び前記ビア開口を除く前記基板の表面にシード層を形成するステップと、  
前記シード層上に電解メッキにより導体層を形成するステップと、  
前記基板の表面を研磨して前記ビア開口のみに前記導体を残すステップと、を含む請求項 1 に記載の方法。

【請求項 4】

前記ビア開口に導体を充填するステップ ( g ) は、  
前記ビア開口内、前記配線開口内、及び前記ビア開口と前記配線開口を除く前記基板の表面にシード層を形成するステップと、  
前記シード層上に電解メッキにより導体層を形成するステップと、  
前記基板の表面を研磨して前記ビア開口及び前記配線開口のみに前記導体を残すステップと、を含む請求項 2 に記載の方法。

【請求項 5】

前記第 1 ビア露光部を形成するステップ ( c ) は、前記第 1 ネガレジストをレーザーで直接露光することを含む、請求項 1 ~ 4 のいずれか 1 項に記載の方法

【請求項 6】

前記基板は有機基板であり、前記回路基板はインターポーザとして利用可能である、請求項 1 ~ 5 のいずれか 1 項に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、回路基板の形成方法に関し、より具体的には、導電ビアを含む配線を備える回路基板の形成方法に関する。

【背景技術】

【0002】

3次元チップ積層や、いわゆる2.5次元パッケージ等には、微細な配線を持つインターポーザが要求される。インターポーザは、一般に実装されるICチップ間及びICチップと配線基板との間を電氣的に接続(中継)する役割を果たす。インターポーザでは、また、電気特性の観点から、配線の厚みは現状よりもあまり薄くしないことが求められている。すなわち、アスペクト比の高い配線が求められている。

【0003】

インターポーザは、現在は主にシリコン基板を利用して作られているが、コストが高いせいもあり余り広く利用されていない。インターポーザを有機材料からなる有機基板で作ることができれば、そのコストを安くできる可能性があり、その広い利用により、3次元チップ積層等の普及が進むことが期待できる。

【0004】

しかし、従来の方法を用いて有機基板からなるインターポーザ等を作成する場合には以下のような課題がある。

( i ) 有機材料の性質上、各種パターンの寸法が不安定になりやすい。

( i i ) 露光及び現像の回数が多く、製造工程が複雑である。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開2004-040019号公報

【特許文献 2】特開2003-133313号公報

【発明の概要】

10

20

30

40

50

**【発明が解決しようとする課題】****【0006】**

したがって、本発明の目的は、上記した有機基板を作成する場合の課題を改善し、有機基板を用いた場合でも広く利用可能な回路基板（配線基板、インターポーザ等を含む）の作成方法を提供することである。

**【課題を解決するための手段】****【0007】**

本発明の一態様では、回路基板の作成方法が提供される。その方法は、（a）基板上に導体パターンを形成するステップと、（b）導体パターンの形成後の基板上に第1ネガレジストを形成するステップと、（c）導体パターンの表面上の第1ネガレジストを部分的に露光して第1ビア露光部を形成するステップと、（d）第1ビア露光部の形成後の基板上に第2ネガレジストを形成するステップと、（e）第1ビア露光部上の第2ネガレジストを部分的に露光して第1ビア露光部よりも大きな第2ビア露光部を形成するステップと、（f）第2ビア露光部の形成後の第1ネガレジスト及び第2ネガレジストを現像して導体パターンに至るビア開口を形成するステップと、（g）ビア開口に導体を充填するステップと、を含む。

10

**【0008】**

本発明の一態様によれば、第1及び第2の2つのネガレジストの現像を同時に行うことにより、及びこの2つのネガレジストを除去することなく永久レジスト（層間絶縁層）として用いることにより、導電ビアを含む回路基板の作成工程を大幅に削減することができる。

20

**【0009】**

本発明の一態様では、第2ビア露光部を形成するステップ（e）は、同時に第1ビア露光部上以外の第2ネガレジストを部分的に露光して配線露光部を形成することを含み、導体パターンに至るビア開口を形成するステップ（f）は、同時に第2ネガレジストに配線開口を形成することを含み、開口に導体を充填するステップ（g）は、同時に配線開口に導体を充填することを含む。

**【0010】**

本発明の一態様によれば、導電ビアと配線を同時に形成することにより、導電ビアを含む回路基板の作成工程をさらに減らすことができ、また導電ビアと配線の位置ずれによる短絡を回避することが可能となる。

30

**【図面の簡単な説明】****【0011】**

【図1】本発明の方法のフローを示す図である。

【図2】本発明の方法の各工程の断面図である。

【図3】本発明の方法の利点を説明するための断面図である。

**【発明を実施するための形態】****【0012】**

図面を参照しながら本発明の実施の形態を説明する。図1は、本発明の方法のフローを示す図である。図2は、図1のフローの各工程での回路基板の断面図である。図1及び図2を参照しながら本発明の方法及び当該方法により得られる回路基板について説明する。

40

**【0013】**

図1のステップS11において、基板上に導体パターン形成する。図2（a）に示すように、基板10となる材料（基材）上に導体パターン12を形成する。基材としては、無機材料あるいは有機材料からなる絶縁材料、あるいはシリコン等の半導体材料を用いることができる。導体パターン12は、例えば、基板10上にシード層及びパターン化したレジストを形成し、電解メッキにより銅等の導体層を形成した後に、残っているレジスト及びシード層を剥離することにより得ることができる。

**【0014】**

50

ステップS12において、導体パターン12が形成された基板10上に第1ネガレジストを形成する。図2(b)に示すように、第1ネガレジスト14を、基板10及び導体パターン12の表面を覆うように形成する。第1ネガレジスト14は、いわゆるネガ型フォトリソグレイドであり、露光された部分に変質して残る感光性材料からなる。第1ネガレジスト14は、所定の感光性材料(樹脂、高分子材料)を従来からある塗布技術(スピニング等)を用いて形成することができる。

【0015】

ステップS13において、第1ネガレジスト14に対して第1ビア露光部を形成する。図2(c)に示すように、露光しない(遮光)領域18を含むフォトマスク16を基板10上に設置した後に、露光用の光20を照射して第1ネガレジスト14を露光する。その際、遮光領域18が導体パターン12の真上に位置するようにフォトマスク16を位置合わせする。

10

【0016】

フォトマスク16の遮光領域18の下側の第1ネガレジスト14の領域22が露光されず、後述する後工程(S16)の現像により除去されて第1ビアの領域となる。本発明の方法では、露光後の第1ネガレジスト14を直ぐに現像しないのが1つの特徴である。なお、フォトマスク16を用いずに、レーザー光による直接露光(Laser Direct Image)を利用しても良い。

【0017】

ステップS14において、露光後の第1ネガレジスト14上に第2ネガレジストを形成する。図2(d)に示すように、基板10の全体に渡って露光後の第1ネガレジスト14の表面を覆うように第2ネガレジスト24を形成する。第2ネガレジスト24は、第1ネガレジスト14と同じネガ型フォトリソグレイドを用いて同様な方法により形成することができる。

20

【0018】

ステップS15において、第2ネガレジスト24に対して第2ビア露光部を形成する。図2(e)に示すように、遮光領域28を含むフォトマスク26を基板10上に設置した後に、露光用の光20を照射して第2ネガレジスト24を露光する。その際、遮光領域28が第1ネガレジスト14の露光されていない領域22の真上に位置するようにフォトマスク26を位置合わせする。

30

【0019】

フォトマスク26の遮光領域28の下側の第2ネガレジスト24の領域30が露光されず、後述する後工程(S16)の現像により除去されて、第1ビア領域上の第2ビアの領域となる。フォトマスク26の遮光領域28の大きさ(内径)をフォトマスク16の遮光領域18よりも大きくすることにより第1ビア領域及び第2ビアの領域からなるデュアルダマシン構造を得ることができる。

【0020】

ステップS15において、第2ビア露光部の形成(露光)と同時に配線となる領域(配線パターン)を露光することができる。図2(e)では、フォトマスク26の遮光領域29が第2ネガレジスト24の配線となる領域のための露光されない領域31を形成するために設けられている。本発明の方法では、第2ビア露光と配線露光とを同時に行うことが1つの特徴である。これにより、図3を参照しながら後述するように、露光時の位置合わせずれによる短絡等の不具合の発生を減少させることができる。

40

【0021】

ステップS16において、既に露光された第1ネガレジスト14及び第2ネガレジスト24を所定の現像液を用いて現像する。図2(f)に示すように、この現像により、露光されていない領域22及び30においてビア開口32が形成され、同時に露光されていない領域31において配線開口34が形成される。ビア開口32では導体パターン12の表面に至る開口が形成される。

【0022】

50

本発明の方法では、第1ネガレジスト14及び第2ネガレジスト24が除去されずにそのまま残って、永久レジストとして、言い換えれば層間絶縁層として機能することに1つの特徴がある。これにより、現像工程を減らすことができることに加えてレジスト除去工程を削減することができる。

【0023】

ステップS17において、現像後に形成されたビア開口32及び配線開口34に導電材料(導体)を充填する。図2(g)~(i)にメッキ法を用いた例を示す。図2(g)において、ビア開口32及び配線開口34の表面(内面)を含む第1ネガレジスト14及び第2ネガレジスト24の表面にシード層36を形成する。図2(h)において、シード層36上に電解メッキにより導電材料(導体層)38を形成する。これにより、ビア開口32及び配線開口34が導電材料により充填される。導電材料としては、例えば銅が用いられる。

10

【0024】

図2(i)において、メッキされた導電材料38の表面を研磨してビア開口32の導電ビア40と配線開口34の配線層42のみを残して他の領域の導電材料38を除去して平坦化する。研磨は、例えば化学機械研磨(CMP)を用いて行うことができるが、他の研磨方法を用いてもよい。例えば、図2(h)の導電材料38上に電着レジストを形成し、電着レジストの表面をバフ研磨及び化学エッチングして平坦化した後に、残った電着レジストを剥離することにより同様な平坦化を行うことができる。

【0025】

図1のステップS11~S17により得られた図2(i)の平坦化された構造上に有機材料等の絶縁層を形成した後に、さらにステップS11~S17を繰り返すことにより、複数の図2(i)の構造が積層化された回路基板構造を得ることができる。この単層あるいは積層された回路基板構造は、1つの回路基板として、回路基板間あるいは回路基板と半導体チップの間を中継するいわゆるインターポーザとして利用することができる。

20

【0026】

次に、図3を参照しながら本発明の利点について説明する。図3の(a)~(d)は、従来のビア部分と配線部分とを別々に形成(露光)する場合の工程を示している。図3の(A)~(D)は、本発明のビア部分と配線部分とを同時に形成(露光)する場合の工程を示している。従来の工程(a)は、本発明の工程(A)と同じであり、図2の工程(c)に対応している。すなわち、第1ネガレジスト14の第1ビア露光部(実際には露光されていない領域)22の形成を示している。

30

【0027】

図3の(b)は、(a)で形成された第1ビア露光部22を現像して開口を形成し、その開口に導体層を充填して導電ビア44を形成した後に、第2ネガレジスト24を形成した図である。ここでは、先に導電ビア44を形成した後に第2レジスト24を形成している。一方、本発明の図3(B)では、既に図2(d)を参照しながら説明したように、第1ビア露光部22形成後の現像、すなわち開口の形成は直ぐには行わない。

【0028】

図3(c)において、フォトマスク26を用いて、第2ネガレジスト24に配線部分の露光を行う。フォトマスク26の遮光部28により露光されていない領域30が形成される。ここでは、フォトマスク26の位置合わせが不正確で領域30が導電ビア44の真上に重なってしまっている場合を示している。この状態で、第2ネガレジスト24の現像を行うと、図3(d)に示すように、現像後の配線開口34が導電ビア44の表面を露出させ、同時に導電ビア44が隣の配線開口35に接近してしまう(矢印Aの破線円)。その結果、その後に配線開口35に充填される導体層(配線層)と導電ビア44とが短絡してしまう恐れがある。

40

【0029】

一方、本発明の方法では、図3(C)に示すように、フォトマスク26を用いた第2ネガレジスト24に配線部分の露光において、フォトマスク26の位置合わせが不正確で領域

50

30がビア部の露光領域22の真上に重なってしまっている場合には、第1ネガレジスト14の第1ビア露光部（実際には露光されていない領域）22の右側の一部領域23が露光されてしまうことになる（矢印Bの破線円）。その結果、図3（D）に示すように、第1及び第2のネガレジスト14、24の同時現像時において、ビア開口32の幅が狭くなることはあっても（矢印Cの破線円）、隣の配線開口35に接近することがないので、配線開口35に充填される導体層（配線層）とビア開口32に充填される導電層（導電ビア）とが短絡してしまう恐れは少ない。

【0030】

この場合、開口32に形成される導電ビアはいわゆるランドレスビアの構造となる。なお、ビア開口32の幅（径）が狭くなることを考慮して、言い換えれば導電ビアの電気抵抗が大きくなってしなうことを回避するために、予め第1ビア露光部22の幅（径）を大きくしておいて、所定の導電ビアの幅（径）を確保するようにしてもよい。

10

【0031】

本発明の実施形態について、図を参照しながら説明をした。しかし、本発明はこれらの実施形態に限られるものではない。本発明はその趣旨を逸脱しない範囲で当業者の知識に基づき種々なる改良、修正、変形を加えた態様で実施できるものである。

【符号の説明】

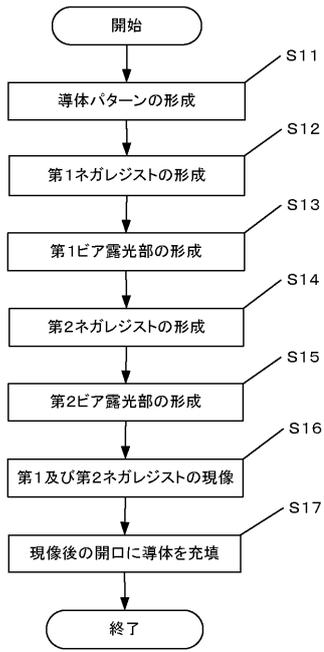
【0032】

- 10 基板（材料、基体）
- 12 導体パターン
- 14、24 ネガレジスト
- 16、26 フォトマスク
- 18、28 遮光領域
- 22、30 露光されていない領域
- 23 露光された領域
- 32、34、35 開口
- 36 シード層
- 38 メッキ層
- 40、44 導電ビア
- 42 配線層

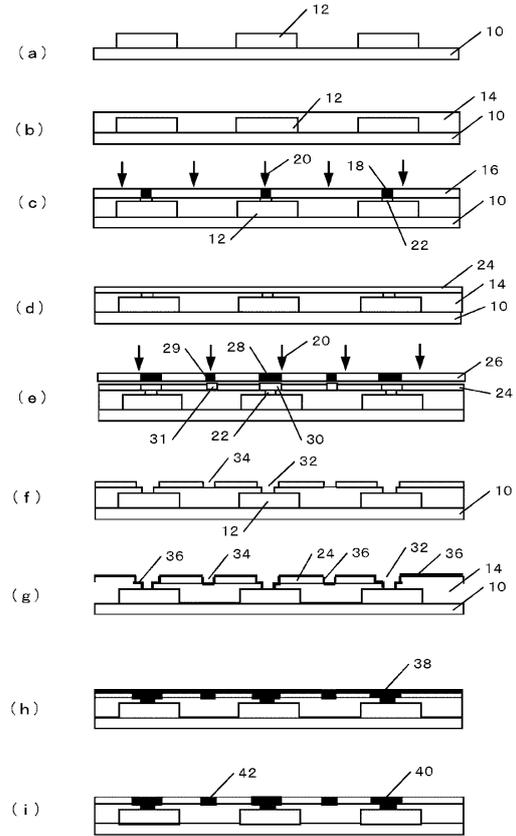
20

30

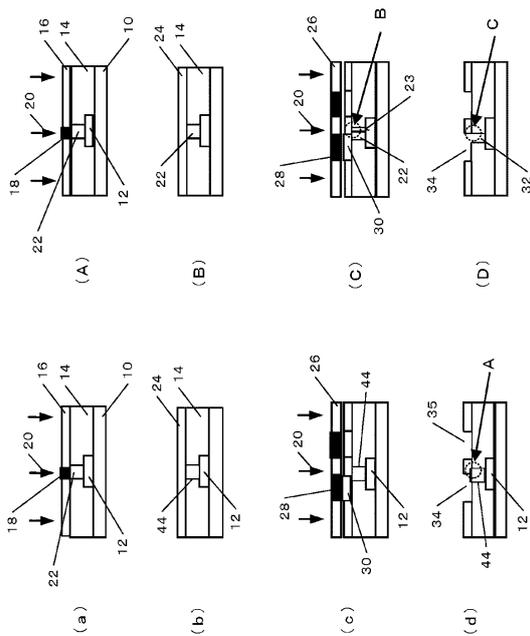
【図1】



【図2】



【図3】



---

フロントページの続き

(74)代理人 100112690

弁理士 太佐 種一

(72)発明者 乃万 裕一

東京都江東区豊洲五丁目6番52号 NBF豊洲チャンネルフロント 日本アイ・ピー・エム株式会社  
社 東京基礎研究所内

(72)発明者 岡本 圭司

東京都江東区豊洲五丁目6番52号 NBF豊洲チャンネルフロント 日本アイ・ピー・エム株式会社  
社 東京基礎研究所内

(72)発明者 森 裕幸

東京都江東区豊洲五丁目6番52号 NBF豊洲チャンネルフロント 日本アイ・ピー・エム株式会社  
社 東京基礎研究所内

審査官 井上 信

(56)参考文献 特開2009-94412(JP,A)

特開2011-3884(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K 3/10

H01L 23/12

H01L 23/32