



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

H01L 31/0203 (2006.01)  
H01L 33/00 (2006.01)

(11) 공개번호 10-2007-0004865  
(43) 공개일자 2007년01월09일

(21) 출원번호 10-2006-7021696

(22) 출원일자 2006년10월19일

심사청구일자 없음

번역문 제출일자 2006년10월19일

(86) 국제출원번호 PCT/DE2005/000411

(87) 국제공개번호 WO 2005/093853

국제출원일자 2005년03월09일

국제공개일자 2005년10월06일

(30) 우선권주장 10 2004 014 207.6 2004년03월23일 독일(DE)

(71) 출원인 오스람 옅토 세미컨덕터스 게엠베하  
독일 테-93049 레겐스부르크 베르너베르크슈트라쎄 2

(72) 발명자 브루너, 헤르베르트  
독일 93161 진칭 에리카슈트라쎄 1  
빈터, 마티아스  
독일 93059 레겐스부르크 홀바흐슈트라쎄 3체  
차일러, 마르쿠스  
독일 93152 니텐도르프 비젠그룬트 14  
보그너, 게오르크  
독일 93138 라페르스도르프 암 잔트휘겔 12  
회퍼, 토마스  
독일 93138 라페르스도르프 암 보테나커 19

(74) 대리인 남상선

전체 청구항 수 : 총 18 항

(54) 여러 부분으로 된 하우징 바디를 포함하는 광전 소자

(57) 요약

본 발명은 하우징 바디(2) 및 상기 하우징 바디 위에 배치된 적어도 하나의 반도체 칩(8)을 포함하는 광전 소자(1)에 관한 것이다. 상기 하우징 바디는, 상부에 전도성 연결 재료(6, 7)가 배치되는 연결 바디(16) 및 상부에 반사체 재료(9)가 배치된 반사체 바디(23)를 가진 반사체 부분(14)을 포함하는 베이스 부분(13)을 포함한다. 연결 바디와 반사체 바디는 서로 별도로 예비 성형되고, 상기 반사체 바디는 반사체 부착물로서 상기 연결 바디 위에 배치된다.

대표도

도 1B

## 특허청구의 범위

### 청구항 1.

하우징 바디(2) 및 상기 하우징 바디 위에 배치된 적어도 하나의 반도체 칩(8)을 포함하는 광전 소자(1)로서,

상기 하우징 바디는, 상부에 전도성 연결 재료(6, 7)가 배치되는 연결 바디(16) 및 상부에 반사체 재료(9)가 배치되는 반사체 바디(23)를 가진 반사체 부분(14)을 포함하는 베이스 부분(13)을 포함하며,

상기 연결 바디와 반사체 바디는 서로 별도로 예비 성형되고, 상기 반사체 바디는 반사체 부착물로서 상기 연결 바디 위에 배치되는,

광전 소자.

### 청구항 2.

제 1항에 있어서,

상기 베이스 부분과 상기 반사체 부분이 서로 별도로 예비 성형되는,

광전 소자.

### 청구항 3.

제 1항 또는 제 2항에 있어서,

상기 하우징 바디가 세라믹을 함유하는,

광전 소자.

### 청구항 4.

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 하우징 바디가 질화알루미늄 또는 산화알루미늄을 함유하는,

광전 소자.

### 청구항 5.

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 전도성 연결 재료가 상기 반사체 재료와 상이한,

광전 소자.

**청구항 6.**

제 1항 내지 제 5항 중 어느 한 항에 있어서,  
상기 전도성 연결 재료가 금속을 함유하는,  
광전 소자.

**청구항 7.**

제 1항 내지 제 6항 중 어느 한 항에 있어서,  
상기 반사체 재료가 금속을 함유하는,  
광전 소자.

**청구항 8.**

제 1항 내지 제 7항 중 어느 한 항에 있어서,  
상기 전도성 연결 재료가 Au를 함유하고, 상기 반사체 재료가 Ag를 함유하는,  
광전 소자.

**청구항 9.**

제 1항 내지 제 8항 중 어느 한 항에 있어서,  
상기 하우징 바디가, 내부에 상기 반도체 칩이 배치되는 리세스(3)를 포함하는,  
광전 소자.

**청구항 10.**

제 1항 내지 제 9항 중 어느 한 항에 있어서,  
상기 반사체 바디가 리세스(30)를 포함하고, 상기 리세스는 상기 하우징 바디의 리세스의 일부분이며, 상기 반사체 재료가  
상기 반사체 리세스의 벽(5)에 배치되는,  
광전 소자.

**청구항 11.**

제 1항 내지 제 10항 중 어느 한 항에 있어서,  
상기 반사체 재료가 상기 전도성 연결 재료와 전기적으로 절연되는,  
광전 소자.

**청구항 12.**

제 1항 내지 제 11항 중 어느 한 항에 있어서,  
상기 베이스 부분과 반사체 부분 사이에 절연부(15)가 배치되는,  
광전 소자.

**청구항 13.**

제 12항에 있어서,  
상기 절연부가 상기 베이스 부분 및 상기 반사체 부분과 별도로 예비 성형되는,  
광전 소자.

**청구항 14.**

제 1항 내지 제 13항 중 어느 한 항에 있어서,  
상기 베이스 부분 위에, 특히 상기 반사체 부분에 후속하여, 접착 매개부(24)가 배치되고, 상기 접착 매개부는 상기 하우징 바디의 리세스의 일부분인 리세스를 포함하는,  
광전 소자.

**청구항 15.**

제 14항에 있어서,  
상기 하우징 바디의 리세스 내에 상기 반도체 칩을 적어도 부분적으로 둘러싸는 커버링(10)이 배치되는,  
광전 소자.

**청구항 16.**

제 1항 내지 제 15항 중 어느 한 항에 있어서,  
상기 커버링이 상기 접착 매개부에 배치되고, 상기 커버링은 상기 반사체 재료보다 상기 접착 매개부에 더 잘 접착되는,  
광전 소자.

**청구항 17.**

제 1항 내지 제 16항 중 어느 한 항에 있어서,  
상기 베이스 부분이 히트 싱크(22)를 포함하는,

광전 소자.

## 청구항 18.

제 17항에 있어서,

상기 히트 싱크가 상기 반도체 칩과 전기적으로 절연되는,

광전 소자.

### 명세서

#### 기술분야

본 발명은 청구항 1의 전제부에 따른 광전 소자에 관한 것이다.

#### 배경기술

그러한 광전 소자는 종종 예비 성형된 하우징 형상으로 형성되는 하우징 바디를 갖도록 구현된다. 이 경우, 하우징 바디는, 예컨대 US 6,459,130에 공지된 것처럼, 플라스틱을 이용한 금속 리드 프레임(lead frame)의 압출 성형(extrusion)에 의해 제조되는데, 이때 리드 프레임 위에 추후 광전 반도체 칩이 배치된다. 상기 플라스틱은 반도체 칩에 의해 발생하는 방사선과 관련하여 방사율을 증가시키는 물질을 함유한다. 광전 소자의 동작시 반도체 칩에서 발생하는 열은 플라스틱의 비교적 낮은 열 전도성으로 인해 대부분 하우징 바디로부터 리드 프레임을 통해 유도된다. 그럼으로써 리드 프레임의 하우징 바디 재료의 층간 분리(delamination) 위험 및 그 결과로 인해 반도체 칩에 유해한 외적 영향이 미칠 가능성이 증가할 수 있다. 또한, 변색으로 인해 예컨대 자외선과 같이 플라스틱에 입사하는 방사선의 반사력이 감소할 수 있고, 그 결과 소자의 효율이 저하될 수 있다.

그 외에도 높은 열전도성을 특징으로 하는 세라믹 재료로 된 하우징 바디가 공지되어 있다. 이러한 유형의 종래의 광전 소자에서는 하우징 바디의 벽이 금속화됨에 따라 상기 금속화 층이 반사체를 형성한다. 또한, 예컨대 JP 09-045965에 공지된 것처럼, 반도체 칩 접촉용 연결 도체가 종종 상기 금속층으로 형성되기도 한다. 이 경우, 금속은 전도성 연결 재료 및 반사체 재료를 형성한다.

### 발명의 상세한 설명

본 발명의 목적은, 바람직하게 높은 효율을 특징으로 하는, 위에 언급한 유형의 광전 소자를 제공하는 것이다.

상기 목적은 청구항 1의 특징들을 갖는 광전 소자에 의해 달성된다. 바람직한 개선예들은 종속 청구항들에 제시된다.

본 발명에 따른 광전 소자는 하우징 바디 및 상기 하우징 바디 위에 배치된 적어도 1개의 반도체 칩을 포함한다. 여기서 하우징 바디는 전도성 연결 재료가 상부에 배치된 연결 바디 및 반사체 재료가 상부에 배치된 반사체 바디를 포함하는 베이스 부분을 포함하는데, 이때 상기 연결 바디와 반사체 바디는 서로 별도로 예비 성형되고, 상기 반사체 바디는 반사체 부착물의 형태로 연결 바디 위에 배치된다. 반사체 바디는 특히 반사체 재료로 코팅될 수 있다.

하우징 바디가 서로 별도로 예비 성형되는 연결 바디 및 반사체 바디를 포함함으로써, 상기 하우징 바디의 형상이 특히 연결 바디 및 반사체 바디의 성형과 관련하여 바람직하게 높은 자유도를 갖는다. 따라서 예컨대 다양하게 형성된 반사체 부착물을 구비할 수 있는 표준 연결 바디가 예비 성형될 수 있다. 다양하게 형성된 연결 바디의 경우에도 동일하게 적용되므로, 예비 성형된 연결 바디 및 반사체 바디를 포함하는 하우징 바디의 형상과 관련하여 전체적으로 매우 높은 자유도가 제공된다. 그러한 유형의 하우징 바디는 매우 다양한 형상으로 저가에 제조될 수 있다. 또한, 반사체 바디는 개개의 요건들, 광전 소자의 방출 특성 또는 수신 특성에 맞게 매칭될 수 있다.

광전 소자는 송신기 또는 수신기로서 형성될 수 있다. 이를 위해 상기 소자는 주로 LED 칩, 레이저 다이오드 칩 또는 포토 다이오드 칩 등으로 구현될 수 있는 적어도 하나의 광전 반도체 칩을 포함한다. 광전 소자는 추가로 다른 반도체 칩, 예컨대 광전 소자의 제어에 사용될 수 있는 IC 칩을 포함할 수도 있다.

방사선 발생 또는 방사선 수신 목적으로 광전 소자는 주로 활성 구역(active zone)을 포함하며, 상기 활성 구역은 예컨대 대략 자외선 스펙트럼 영역에서 적외선 스펙트럼 영역까지의 전자기 방사선을 대상으로 형성될 수 있다. 활성 구역 및/또는 반도체 칩은 바람직하게  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ ,  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$  또는  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$  그리고  $x + y \leq 1$ ) 와 같은 III-V-반도체 재료를 함유한다.

재료계  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 은 예컨대 자외선에서 녹색까지의 스펙트럼 영역 내에 놓이는 방사선에 특히 적합하고, 재료계  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ 는 예컨대 황록색에서 적외선까지의 스펙트럼 영역 내에 놓이는 방사선에 특히 적합하다.

방사선 수신기로는 Si를 함유하거나 Si를 기체로 하는 반도체 칩(예: Si 포토 다이오드 칩)도 적합하다.

바람직하게는 연결 바디 및 반사체 바디의 예비 성형시 전도성 연결 재료 및/또는 반사체 재료가 연결 바디 및 반사체 바디 상에 배치됨으로써, 하우징 바디의 베이스 부분과 반사체 부분도 서로 별도로 예비 성형된다.

베이스 부분과 반사체 부분이 서로 별도로 예비 성형됨에 따라, 반사체 재료와 전도성 연결 재료가 서로 독립적으로 각각의 바람직한 특성- 예컨대 반사성 또는 전도성-에 알맞게 제조 가능한 범위 내에서 원칙적으로 자유롭게 선택될 수 있다.

예비 성형된 반사체 부분이 예비 성형된 베이스 부분과 바람직하게 기계적으로 영구 결합됨에 따라, 하우징 바디가 바람직하게 높은 안정성을 가짐으로써 반도체 칩을 유해한 외부 영향으로부터 보호한다.

하우징 바디 내에서 특히 서로 별도로 예비 성형된 베이스 부분과 반사체 부분 사이에 상기 반사체 부분과 베이스 부분을 기계적으로 안정적으로 연결하는 연결 영역이 형성되는 것이 매우 바람직하다.

반사체 부분과 베이스 부분의 연결은 예컨대 접착제를 이용한 접합 또는 접합 분야에서 유리하게 구현되는 소결(sintering) 접합을 통해 이루어진다. 소결 과정은 바람직하게 반사체 부분과 하우징 부분이 별도로 예비 성형된 이후에 실시된다.

본 발명의 바람직한 제 1 실시예에서는, 전기적으로 서로 절연된 적어도 2개의 부분 영역에서 전도성 연결 재료가 연결 바디 위에 배치되고, 상기 부분 영역들은 주로 적어도 부분적으로 반도체 칩의 전기적 접촉을 위한 연결 도체를 형성하며, 상기 반도체 칩은 상기 전기 접촉을 위해 전도성 연결 재료와 도전 연결된다.

전도성 연결 재료 및/또는 반사체 재료는 바람직하게 금속을 함유하며, 특히 Ag, Al, Pt, Pd, W, Ni Au 또는 상기 금속들 중 적어도 하나와의 합금을 함유하는 것이 바람직하다. 상기 금속들은 바람직하게 높은 전도성을 갖는 것이 특징이다. 발생한 방사선 또는 수신된 방사선의 파장에 따라 상기 재료들이 상기 방사선과 관련하여 바람직하게 높은 반사성을 나타낼 수도 있다. Au는 예컨대 적외선에서 황록색까지의 스펙트럼 영역에서 높은 반사성을 나타내는 반면, 예컨대 Ag와 Al은 녹색, 청색 및 자외선 스펙트럼 영역에서도 높은 반사성을 가질 수 있다.

한 바람직한 개선예에서는, 전도성 연결 재료가 Au를 함유하고 및/또는 Ag는 함유하지 않는데, 그 이유는 Ag 원자가 반도체 칩 내로 이동함으로써 칩의 기능에 유해한 작용을 할 수 있기 때문이다. Au는 바람직한 납땀 특성을 특징으로 하며, 그 때문에 납땀 접합시 전도성 연결 재료의, 적어도 반도체 칩으로부터 먼 쪽의 표면이 Au를 함유하는 것이 바람직하다.

Ag는 특히 자외선에서 적외선까지의 스펙트럼 영역에서 광전 반도체 칩에 의해 발생하거나 수신되는 방사선과 관련하여 바람직하게 높은 반사성을 가지기 때문에, 반사체 재료가 Ag를 함유하는 것이 바람직하다. 특히 이는 청색 또는 자외선 스펙트럼 영역에서 Au가 갖는 반사성보다는 Ag의 반사성에 적용되는데, 그 이유는 상기 스펙트럼 영역에서 Au는 상대적으로 강한 흡수성을 나타내기 때문이다.

연결 바디 재료와 반사체 재료가 상이함에 따라, 한 편으로 각 재료의 바람직한 특성들 -예컨대 높은 반사성 및 높은 전도성-이 이용될 수 있고, 다른 한 편으로 상기 재료들에 기인한, 반도체 칩의 손상 또는 그에 필적하는 낮은 반사도와 같은 소자의 기능이나 효율의 부정적인 영향이 감소할 수 있다.

반사체 재료는 UV 광선의 입사에 대해 반사체 바디를 효과적으로 보호할 수 있다. 따라서 예컨대 균열 형성, 표면 내지는 표면 구조의 변동 또는 변색 등과 같은 하우징 바디의 노후화 현상이 특히 금속 반사체 재료를 함유하지 않는 종래의 예비 성형(premolded) 하우징 구조에 비해 감소할 수 있다.

상기 하우징 바디의 한 바람직한 형상에서는, 상기 하우징 바디가 적어도 하나의 세라믹, 특히 바람직하게는 알루미늄 질화물이나 알루미늄 산화물을 함유하는 세라믹을 포함하며, 상기 세라믹은 바람직하게 높은 열 전도성 및 바람직하게 낮은 열 저항을 갖는 것이 특징이다. 상기 세라믹들 중 하나를 함유하는 하우징 바디의 열 저항은 예컨대 10K/W 이하일 수 있다. 예컨대 AIN 또는  $Al_2O_3$ 를 기재로 하는 세라믹을 함유한 하우징 바디를 포함하는 광전 소자는 특히 예비 성형 하우징 구조에 비해 고온 또는 온도 변화에 대하여 바람직하게 더 높은 안정성을 가질 수 있다.

따라서 리드 프레임의 대부분이 열방산을 수행하는, 압출 성형된 리드 프레임을 구비한 종래의 예비 성형 하우징 구조에 비해, 세라믹의 바람직하게 높은 열 전도성으로 인해 반도체 칩에서 발생하는 열이 증대되어 하우징 바디를 통해 이송될 수 있다.

반도체 칩의 영역에서, 예컨대 고출력 칩으로 형성된 반도체 칩의 작동시 또는 반도체 칩이 땀납 접합을 통해 하우징 바디에 고정되는 경우에 상당량의 열이 발생할 수 있다. 종래의 예비성형 하우징 구조에서는 그러한 열에 의해 리드 프레임의 하우징 재료의 층간 분리 위험이 증가할 수 있고, 이는 다시 소자의 기능에 악영향이 미칠 수 있다.

바람직하게는 적어도 연결 바디가, 전도성 연결 재료를 통해 열이 전도되도록 반도체 칩과 접합되는 세라믹을 함유함으로써, 적어도 반도체 칩이 배치되는 하우징 바디의 부분이 바람직하게 높은 열 전도성을 가지고, 반도체 칩의 열방산도 연결 바디를 통해 바람직하게 이루어질 수 있다.

세라믹을 함유하는 연결 바디와 반사체 바디 또는 베이스 부분과 반사체 부분의 예비성형은 세라믹이 점성 페이스트 형태, 소위 그린 시트(green sheet)의 형태로 존재하는 동안에 바람직하게 이루어진다. 상기 그린 시트는, 매우 바람직하게 연결 바디나 반사체 바디와 같은 하우징 바디의 요소들에 상응하는, 상기 그린 시트 내에 제공된 구조물들과 관련하여 형태 안정성이 우수하다. 그린 시트 내에는 예컨대 천공 공정을 통해 다양한 하우징 바디 부분들을 위한 구조물들이 형성될 수 있다.

또 다른 한 바람직한 형상에서는, 하우징 바디가 바람직하게 적어도 부분적으로 연결 바디에 의해 둘러싸이는 히트 싱크를 포함한다. 바람직하게는 상기 히트 싱크가 연결 바디를 포함하는 베이스 부분의 예비 성형시에 제공될 수 있다. 또한, 상기 히트 싱크는 바람직하게 반도체 칩 및 전도성 연결 재료와 전기적으로 절연된다.

히트 싱크는 열적으로 매우 우수한 전도성이 제공되는 방식으로 반도체 칩과 연결된다. 그로 인해 반도체 칩의 열방산이 바람직하게 개선된다. 연결 바디에 의해 적어도 부분적으로 둘러싸인 히트 싱크에 의해, 반도체 칩으로부터 열이 이동될 때 반도체 칩의 리드 프레임 또는 연결 도체를 통한 열 이동에 비해 열 이동 경로가 바람직하게 단축된다.

본 발명의 한 바람직한 개선예에서는 히트 싱크가 연결 바디의, 반도체 칩 반대편 측면에 의해 매우 우수한 열 전도성이 제공되는 방식으로 외부 냉각 바디와 연결될 수 있기 때문에, 반도체 칩이 납땀 접합을 통해 베이스 부분에 고정될 때와 같이 온도 변화가 큰 경우에 반도체 칩 또는 하우징 바디가 손상될 위험이 감소한다.

본 발명의 또 다른 한 바람직한 형상에서는, 광전 소자가 열 접촉부를 갖는다. 상기 열 접촉부는 소자의 조립시 열 전도성이 제공되는 방식으로 외부 냉각 바디와 연결될 수 있다. 바람직하게는 상기 열 접촉부가 금속을 함유한다. 열 접촉부는 하우징 바디 위에 배치될 수 있다. 바람직하게는 열 접촉부가 하우징 바디, 특히 연결 바디의, 반도체 칩 반대편 측면에 배치된다. 열 접촉부는 바람직하게 전도성 연결 재료로 형성된다. 열 접촉부는 베이스 부분의 예비성형시 형성될 수 있다.

이 경우, 반도체 칩으로부터 열 접촉부로 열방산은 하우징 바디, 특히 연결 바디의 재료에 의해 거의 완전하게 이루어질 수 있다. 특히 하우징 바디는 간단히 히트 싱크로 구현될 수 있다. 특히 연결 바디 내에 별도로 히트 싱크가 제공되지 않아도 되는 것이 바람직하다. 열 접촉부는 하우징 바디의 표면에 배치될 수 있다. 열 접촉부가, 특히 완전히, 하우징 바디의 외부, 특히 연결 바디의 외부에 배치될 수도 있다. 바람직하게는 열 접촉부가 연결 바디 위에 배치된다.

열 접촉부가 별도로 형성된 경우, 하우징 바디, 특히 연결 바디는 매우 우수한 열 전도성을 갖는 세라믹을 함유하는 것이 바람직하다.

또한, 열 접촉부는 전도성 연결 재료로 형성된 전기적 연결 도체와 전기 전도성이 제공되는 방식으로, 특히 정확하게, 연결될 수 있다. 이로써 열 접촉부의 광범위한 형성이 간편해지고, 이때 바람직하게는 넓은 면적에 걸친 열 접촉부의 형성을 위해 하우징 바디, 특히 연결 바디를 확장시킬 필요가 없다. 더 바람직하게는 2개의 연결 도체 사이의 직접적인 전기 전도성 연결 및 그로 인한 단락이 방지되는 방식으로 열 접촉부가 배치된다. 특히 열 접촉부는 연결 도체와 일체로, 특히 정확하게, 형성될 수 있다.

본 발명의 또 다른 한 바람직한 형상에 따르면, 하우징 바디가 적어도 하나의 수용부를 가지며, 상기 수용부 내에 반도체 칩이 배치된다. 상기 수용부는 바람직하게 적어도 부분적으로 리세스의 형태로 반사체 바디 내에 제공되고/되거나 반사체 재료가 바람직하게 적어도 부분적으로 상기 리세스의 벽에 배치된다.

상기 수용부 또는 리세스의 벽에는 바람직하게 반사체 재료의 관통 층이 제공되며, 상기 반사체 재료는 코팅되지 않은 벽에 비해 반사도를 바람직하게 증가시킨다.

광전 소자의 반사체의 형태를 규정할 수 있는, 리세스 내지는 수용부의 형태에 의해 광전 소자의 방출 특성 및/또는 수신 특성이 바람직하게 영향을 받을 수 있다. 반사체 내지는 수용부의 벽은 매우 다양한 형태로 형성될 수 있다. 수용부는 예컨대 포물면(paraboloid), 구체, 원추, 쌍곡면, 타원체 또는 상기 바디 중 적어도 하나로 이루어진 세그먼트의 형태를 가질 수 있다.

특히 바람직하게는 반사체 바디의 리세스가 하우징 바디의 리세스 및 반사체 바디의 형태에 상응하게 형성됨으로써, 예비성형 이후 반사체 부분이 간단하게 베이스 부분 위에 놓일 수 있다. 그럼으로써 하우징 바디의 리세스의 적절한 형태를 형성하기 위한 후속 가공 단계가 바람직하게 생략될 수 있다.

반사체 재료는 전도성 연결 재료와 전기적으로 절연되는 것이 바람직하다. 그럼으로써 반사체 재료를 통해 연결 도체가 단락될 위험이 바람직하게 감소한다.

반사체 재료와 전도성 연결 재료의 전기 절연은 예컨대 또 다른 한 바람직한 형상에 따른 하우징 바디가 포함하는 절연부에 의해 제공된다. 상기 절연부는, 반사체 부분의 반사체 재료가 베이스 부분의 전도성 연결 재료와 도전성 접촉을 이루지 않는 방식으로 상기 베이스 부분과 반사체 부분 사이에 배치되는 것이 특히 바람직하다.

절연부는 바람직하게 베이스 부분 및 반사체 부분과 별도로 예비성형되고, 역시 세라믹을 함유하는 것이 특히 바람직하다.

절연부 내에도 하우징 바디의 리세스에 상응하게 형성될 수 있는 리세스가 제공될 수 있다.

하우징 바디의 또 다른 한 바람직한 형상에 따르면, 베이스 부분 위에 접촉성 매개부가 배치되고, 상기 접촉성 매개부는 바람직하게 반도체 칩에서 볼 때 반사체 부분의 하위에 놓인다.

특히 바람직하게는 상기 접촉성 매개부가 하우징 바디의 리세스에 상응하게 형성될 수 있는 리세스를 포함한다.

접촉성 매개부는 또한, 반도체 칩을 유해한 외부 영향으로부터 보호하기 위해 리세스 내에 배치될 수 있는 커버링 재료 또는 커버링이 반사체 재료보다 접촉성 매개부에 더 잘 접촉되도록 형성되는 것이 바람직하다. 그럼으로써 커버링이 분리될 위험이 적어도 감소한다.

특히 바람직하게는 접촉성 매개부 역시 세라믹을 함유하고/함유하거나 커버링 재료가 아크릴 수지, 에폭시 수지 또는 실리콘 수지와 같은 반응성 수지, 상기 수지들의 혼합물 및/또는 실리콘을 함유한다.

실리콘은 예컨대 자외선 방사 및 고온(예: 200°C 이하의 온도)에 대해 바람직하게 높은 안정성을 나타낼 수 있다. 그로 인해, 방사선 발생시 또는 온도 변동시 커버링에 발생하는 노후화 과정 속도가 바람직하게 늦춰질 수 있기 때문에, 결과적으로 소자의 효율 및/또는 수명이 증가한다.

접촉성 매개부, 절연부, 반사체 부분 또는 반사체 바디 및 베이스 부분 또는 연결 바디와 같이 다양한, 특히 서로 별도로 예비성형된 하우징 바디 부분들은 예컨대 소결 접합을 이용하여 형성되는 전술한 유형의 적절한 접합 영역에서 각각 기계적으로 안정성 있게 영구적으로 결합될 수 있다.



본 발명의 또 다른 특징, 장점 및 유용성은 도면을 참고로 한 하기의 실시예 설명에 제시된다.

## 실시예

도 1에는 본 발명에 따른 광전 소자의 제 1 실시예가 여러 모습으로 도시되어 있고, 상기 광전 소자의 하우징 바디의 부분들이 도 1A, 1B, 1C, 1D 및 1E에 따라 도시되어 있다.

도 1A에는 본 발명에 따른 광전 소자(1)의 개략적 평면도가 도시되어 있다. 광전 소자의 하우징 바디(2)가 바닥(4) 및 벽(5)을 가진 리세스(3)를 포함한다. 리세스의 바닥에는 전기적으로 서로 분리된 또는 절연된 2개의 연결 도체 영역(6, 7)이 형성되어 있다.

바람직하게는 연결 도체 영역들이 Au를 함유한다. 연결 도체 영역 "7"에 광전 반도체 칩(8)이 배치되어, 바람직하게 전도성이 제공되도록 연결 도체 영역(7)과 연결된다. 상기 전도성 연결은 예컨대 땀납 접합 또는 전도성 접촉체를 통해 이루어질 수 있다. 그러나 일반적으로 열적 및 전기적 부하 수용 능력이 상대적으로 높은 땀납 접합이 선호된다. 제 2 연결 도체 영역(6)과는 본딩 와이어(12)를 통해 광전 반도체 칩(8)이 전도성이 제공되도록 연결된다.

특히 반도체 칩과 연결 도체 영역들의 땀납 접합 또는 본딩 접합을 구현하는데 있어서 바람직한 재료 특성을 갖는 Au가 매우 적합하며, 그 때문에 연결 도체 영역의 적어도 반도체 칩 쪽의 표면은 Au로 형성되는 것이 바람직하다. 연결 도체 영역은 연결 바디의 방향으로 다른 금속 또는 금속층을 더 함유할 수 있으며(예컨대 Ni 뒤에 W를 함유), 이때 Ni-함유 층이 W-함유 층과 반도체 칩 사이에 배치되는 것이 바람직하다. 이렇게 하여 화학적 및/또는 전기적 프로세스를 통한 연결 도체 영역의 형성이 바람직하게 간편화되는데, 이때 W-함유 층이 연결 도체 구조물을 규정하고, 상기 구조물이 Ni-함유 층에 의해 보강된 후에 Au가 도포될 수 있다. Au 대신, 땀납 접합 또는 본딩 접합의 구현과 관련하여 Au와 유사하게 바람직한 특성을 갖는 NiPd 합금이 제공될 수도 있다.

연결 도체 영역들(6, 7)은 전도성 연결 재료 내에 있는 절연 갭(insulating gap)(11)에 의해 전기적으로 서로 분리되거나 절연된다.

반도체 칩은 LED 칩 또는 포토 다이오드 칩과 같이 방사선을 방출하거나 수신하는 반도체 칩으로서 형성될 수 있고, 예컨대 자외선에서 녹색까지의 방사선 또는 황록색에서 적외선까지의 방사선에 적합한 재료계  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$  또는  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 을 기재로 한다. 반도체 칩은 Si를 기재로 하는 포토 다이오드 칩으로도 형성될 수 있다.

리세스의 벽(5)에는 예컨대 Ag를 함유하는 반사체 재료가 제공된다. 상기 벽(5)은 상기 벽 위에 배치된 반사체 재료와 함께 광전 반도체 칩에 의해 수신되거나 발생하는 방사선의 반사체(9)를 형성한다. Ag는 높은 파장 범위에 걸쳐서, 특히 청색 및 자외선 파장 범위에서도, 바람직하게 높은 반사성을 나타내는 특징이 있다.

반사체 재료는 바람직하게 전도성 연결 재료와 상이하다. 본 실시예에서는 전도성 연결 재료는 Au를 함유하고, 반사체 재료는 Ag를 함유한다. 그럼으로써, 자외선 또는 청색 스펙트럼 영역에서 비교적 낮은 반사도를 갖는 Au가 반사체 재료로 사용되는 것이 방지될 수 있는 것처럼, 반도체 칩의 손상을 야기할 수 있는, 전도성 연결 재료로부터 반도체 칩 내로의 Ag 원자의 바람직하지 않은 이동도 방지될 수 있다. 또한, 자외선 스펙트럼 영역에서의 Ag의 높은 반사도는 예컨대 세라믹을 함유하는 하우징 바디의 재료가 적어도 반사체 재료의 영역에서 UV 광선으로부터 효과적으로 보호될 수 있도록 한다. 그럼으로써 하우징 바디의 유해한 노후화 현상이 적어도 감소할 수 있다.

하우징 바디(2)의 리세스(3) 내에는 광전 반도체 칩을 바람직하게 유해한 외부 영향(예: 습도)으로부터 바람직하게 보호하는 커버링(10)이 배치된다. 상기 커버링(10)은 예컨대 높은 온도 저항성 및 예컨대 UV 광선에 의한 바람직하지 않은 변색에 대한 저항성을 갖는 것을 특징으로 한다.

상기 커버링이 반도체 칩을 바람직하게 적어도 부분적으로 둘러싸므로써, 반도체 칩의 보호가 더욱 개선된다. 그 결과, 광전 소자의 효율이 바람직하게 증가할 수 있다.

평면도에 도시된 리세스는 도시되어 있는 원형에서 벗어난 형태를 가질 수도 있다. 리세스의 형상, 특히 광전 소자의 방출 특성 또는 수신 특성을 규정하는 반사체의 형상은 여러 용도에 적합한 다양한 형태로 형성될 수 있다.

도 1B에는 도 1A에 따른 광전 소자를 관통하는 라인(A-A)을 따라 잘라낸 단면도가 개략적으로 도시되어 있다.

이 단면도에서는 도 1A의 하우징 바디(2)의 다층 구조 내지는 다중 부품 구조를 명백하게 관찰할 수 있다. 하우징 바디(2)의 베이스 부분(13)을 뒤이어 절연부(15)를 지나 반사체 부분(14)이 배치되어 있다. 하우징 바디의 부분들은 바람직하게 서로 별도로 예비 성형된다. 적어도 반사체 부분과 베이스 부분은 적어도 부분적으로 서로 별도로 예비 성형된다.

베이스 부분은 바람직하게 세라믹을 함유하는 연결 바디(16)를 포함한다. 상기 연결 바디에는 절연 갭(11)에 의해 서로 전기적으로 분리된 2개의 영역으로 나뉘는 연결 도체 영역(6, 7)이 배치된다. 이 연결 도체 영역들은 반도체 칩(8)에서 시작하여 측면 방향으로 바깥쪽을 향해 하우징 바디(2)의 측면들(17, 18)까지 뻗는다. 상기 측면 영역에서는 연결 도체 영역들이 하우징 바디의, 반도체 칩 반대편 표면(21)에 배치된 연결부들(19, 20)과 전도성이 제공되도록 연결된다. 사익 연결부들(20, 19)은 바람직하게 연결 도체 영역(6, 7)과 마찬가지로 하우징 바디의 베이스 부분(13)의 예비 성형시에 미리 형성될 수 있다. 예컨대 연결부(19, 20)도 마찬가지로 Au와 같은 금속을 함유한다. 바람직하게는 연결부(19, 20)와 연결 도체 영역(6, 7)이 동일한 재료로 형성되거나, 서로 동일한 방식으로 형성된다. 따라서 연결부들(19, 20)을 포함한 베이스 부분의 예비 성형이 바람직하게 간편화될 수 있다.

연결부(19, 20)를 통해 광전 소자가 프린트 회로 기판, 예컨대 금속 코어 기판(예: metal core PCB)의 도체 스트립과 전도성이 제공되도록 연결될 수 있다. 광전 소자는 바람직하게 표면 실장이 가능하게 형성된다. Au를 함유하는 연결부(19, 20)는 Ag를 함유하는 연결부에 비해 산화 경향이 더 적다는 특징이 있다. Ag는 통상 Au보다 빠르게 산화되는데, 이는 특히 소자의 보관 기간이 긴 경우에 불리하다. 예를 들면 Ag를 함유하는 연결부들의 납땀력에 불리하게 작용할 수 있다.

반도체 칩은 윗면이 위를 향하도록(upside-up) 또는 윗면이 아래를 향하도록(upside-down) 연결 도체 영역(7) 위에 배치될 수 있다. 업사이드-업(upside-up)이란 용어는, 기판 또는 캐리어가 활성 구역과 연결 영역 사이에 배치되는 것을 의미한다. 반면 업사이드-다운(upside-down) 방식의 구조에서는 반도체 칩의 활성 구역이 기판과 연결 도체 영역 사이에 배치된다. 반도체 칩 내에서 일반적으로 Au 원자가 Ag 원자에 비해 훨씬 더 낮은 이동 경향을 보이기 때문에, Au에 필적하는 낮은 이동 경향을 가진 재료를 사용함으로써 침투되는 원자에 의한 반도체 칩의 손상 위험이 바람직하게 감소한다. 이는 특히 활성 구역과 연결 도체 영역 사이에 보호용 기판 또는 캐리어가 없는 업사이드 다운 방식의 구조에서 유리하다.

연결 바디가 함유할 수 있는 세라믹으로는 질화알루미늄 세라믹이나 산화알루미늄 세라믹이 바람직하다. 상기 두 세라믹 모두 바람직하게 높은 열 전도성을 갖는 것이 특징이며, 이때 질화알루미늄의 열 전도성이 산화알루미늄의 열 전도성보다 조금 더 높다. 물론 질화알루미늄은 통상 산화알루미늄보다 그 구입 비용이 더 높다.

연결 바디(16)는 바람직하게 적어도 부분적으로 히트 싱크(22)를 둘러싼다. 히트 싱크는 예컨대 Au, Ag, Cu 및/또는 W와 같은 금속을 함유하는 것이 바람직하다. 그러한 금속들은 매우 높은 열 전도성을 갖는 것을 특징으로 한다. 예컨대 W는 열 팽창의 관점에서 전술한 세라믹들, 특히 AlN에 잘 매칭되며, 그 결과 바람직하게 하우징 바디의 안정성이 더욱 증가한다. 히트 싱크의 재료는 연결 도체의 재료와 상이할 수 있고, 상기 히트 싱크 재료의 바람직한 특성들에 알맞게 제조 가능한 범위 내에서 바람직하게 자유롭게 선택될 수 있다.

전술한 세라믹들을 함유하는 연결 바디의 본래 상대적으로 높은 열 전도성은 바람직하게 히트 싱크에 의해 더 증가할 수 있다. 히트 싱크는 바람직하게 반도체 칩 하부에 놓인 연결 바디의 영역 내에 배치된다. 그럼으로써 통상 고온에서 실시되는 납땀 접합을 통해 반도체 칩(8)이 연결 도체 영역(7)에 고정될 때, 상기 영역으로부터의 열방산이 바람직하게 개선된다. 그 결과, 온도 변동 또는 고온에 의해 연결 바디의 연결부들 및/또는 절연 바디가 층간 분리될 위험이 감소할 수 있다.

히트 싱크는 또한, 바람직하게 연결 도체 영역(6, 7) 형태의 전도성 연결 재료와 전기적으로 절연된다. 이는 예컨대 전도성 연결 재료와 히트 싱크 사이에 배치된 연결 바디의 재료 영역을 통해 이루어질 수 있다. 상기 전기 절연은 바람직하게 전기적으로 서로 분리된 연결 도체 영역들의 단락을 방지하는 동시에 히트 싱크가 넓은 면적에 형성될 수 있도록 한다. 히트 싱크의 형성도 역시 베이스 부분 또는 연결 바디의 예비 성형시에 미리 이루어지는 것이 바람직하다.

히트 싱크는 베이스 부분의 표면(21) 측에서 연결 바디(16)로부터 연결부들(19, 20)에 상응하는 정도로 돌출되도록 형성되는 것이 바람직하다. 그럼으로써 프린트 회로 기판상에 광전 소자가 배치되는 경우, 예컨대 금속 코어 기판의 금속 코어와 같은 외부 냉각 바디로의 상기 히트 싱크(22)의 열 전도성 접합이 간편화될 수 있다. 또한, 이러한 히트 싱크의 형상은 프린트 회로 기판상에 광전 소자가 배치되는 구조에 기계적 안정성을 부여하는 작용을 할 수 있다.

그러한 방식으로 연결 도체 영역(6, 7), 연결부(19, 20) 및 히트 싱크(22)와 함께 예비 성형되고, 높은 열 전도성을 가진 세라믹을 함유한 연결 바디(16)를 포함하는 베이스 부분(13)은 광전 소자에 있어서 상당한 장점을 제공할 수 있다. 세라믹 및 히트 싱크로 인해, 반도체 칩(8)으로부터의 열 이송에 이용되는 면적이 종래의 예비 성형 하우스징 구조에 비해 크게 확대된다. 특히 히트 싱크는, 예컨대 연결 도체 영역으로 반도체 칩을 납땀하는 과정에 의해 또는 소자의 작동시에 반도체 칩에 발생하는 열이 히트 싱크로 이송되는 경로를 단축한다.

베이스 부분(13)은 도 1B의 실시예의 도시에서 하우스징 바디(2)의 리세스(3)의 바닥(4)을 규정한다.

도 1B의 도면과 달리, 특히 연결 바디가 매우 바람직하게 높은 열 전도성을 갖는, AlN과 같은 세라믹을 함유하는 경우, 히트 싱크가 생략될 수도 있다. 바람직하게는 이러한 경우 하우스징 바디의 표면 위에 도 1B에 도시된 히트 싱크의 영역에 예컨대 전술한 금속들 중 하나의 금속을 함유하는 열 접촉부가 외부 냉각 바디로의 연결을 위해 제공되며, 상기 열 접촉부는 연결부들(19, 20)과 전기적으로 절연되는 것이 특히 바람직하다.

도 1C에는 도 1A 또는 도 1B에 상응하게 예비 성형된 베이스 부분의 한 실시예를 위에서 바라본 평면도가 도시되어 있다. 절연 겹(11)에 의해 서로 전기적으로 분리된 연결 도체 영역들(6, 7)이 도시되어 있다. 반도체 칩은 별도로 예비 성형된 하우스징 부분들이 연결 도체 영역(7)에 접합된 후에 설치된다.

도 1D에는 예컨대 도 1A 또는 도 1B에 도시된 것과 같은, 베이스 부분(13)의 한 실시예를 밑에서 바라본 평면도가 도시되어 있다. 베이스 부분(13)의 표면(21)측에서의 반도체 칩의 전기 접촉에 사용되는 연결부들(19, 20)을 볼 수 있다. 또한, 연결 바디(16)에 의해 적어도 부분적으로 둘러싸인 히트 싱크(22)가 도시되어 있다.

도 1D에서 연결부들은 특히 그 개수 및 구체적인 형성과 관련하여 단지 예시로서 4개의 직사각형 연결부 -반도체 칩의 각 연결 당 2개씩- 로 도시되어 있다. 히트 싱크 역시 본 평면도에서는 단지 예시로서 원형으로 도시되어 있다. 따라서 이것이 상기 방식의 형성을 제한하는 것으로 이해되어서는 안 된다. 더 바람직하게는 히트 싱크가 연결부들과, 특히 상기 연결부들에 횡으로 이격된 구조에 의해, 절연됨에 따라, 상기 연결부들이 히트 싱크에 의해 단락될 위험이 감소한다.

반사체 부분(14)은 본 실시예에서 베이스 부분(13)과 별도로 예비 성형되고, 바람직하게는 질화알루미늄 또는 산화알루미늄과 같은 세라믹을 함유한다. 예비 성형된 반사체 부분의 평면도가 도 1E에 도시되어 있다. 반사체 부분(14)은 리세스(30)를 구비한 반사체 바디(23)를 포함하며, 상기 리세스는 전체 반사체 바디(23)에 걸쳐 있다. 상기 리세스(30)는 완성된 하우스징 바디(2)의 리세스(3)의 일부분이다. 상기 리세스(30)는 바람직하게 예비 성형시 예컨대 Ag를 함유하는 반사체 재료가 제공된 벽(5)을 갖는다. 벽의 형태 또는 리세스의 형태는 상기 리세스의 벽(5)과 상기 벽에 배치된 반사체 재료로 형성되는 반사체(9)의 형태를 규정한다. 상기 리세스(30)의 벽(5)은 바람직하게 적어도 거의 모든 면이 반사체 재료로 덮이기 때문에, 반도체 칩에 의해 발생하거나 수신되는 방사선을 위한 반사체 면적이 최대한 커진다.

도 1B에 도시된 것처럼, 반사체 부분(14)은 하우스징 바디(2) 내에서 베이스 부분의 하위에 놓인다. 반사체 재료를 통한 연결 도체 영역들(6, 7)의 단락을 방지하기 위해, 반사체(9) 내지는 반사체 재료가 절연부(15)에 의해 연결 도체 영역들(6, 7)과 전기적으로 절연된다. 절연부는 바람직하게 예컨대 질화알루미늄이나 산화알루미늄과 같은 세라믹을 함유하며, 이는 하우스징 바디의 예비 성형된 각 부분들의 접합시 유리하게 작용할 수 있다. 성형과 관련하여, 절연부의 경우에는 상기 절연부가 베이스 부분 측에 배치된, 반사체 부분의 리세스의 경계부에 의해 최대한 정확하게 종결되는 점에 주의한다. 상기 절연부는 적어도 측면 방향으로 반사체 부분보다 반도체 칩에 더 가깝게 배치되지 않는 것이 바람직하다. 그럼으로써 예컨대 Au를 함유하는 전도성 연결 재료도 입사하는 방사선의 파장에 따라 비교적 높은 반사성을 가질 수 있기 때문에, 바람직하게 반사 작용을 하는 면적이 축소되지 않게 된다.

커버링(10)은 도 1B에 도시된 것처럼 반도체 칩(8)을 적어도 부분적으로 둘러싸며, 상기 반도체 칩을 유해한 외부 영향으로부터 보호한다. 또한, 상기 커버링은 반사체 바디(23)의 리세스 영역에서는 반사체 재료에 배치되고, 베이스 부분(13)측에서는 적어도 부분적으로 전도성 연결 재료에 배치된다. 상기 커버링은, 위에서 이미 언급한 것처럼 금속들을 함유할 수 있으며, 상기 금속들에는 예컨대 실리콘을 함유한 커버링 재료가 종종 잘 접착되지 않는다.

도 2에는 본 발명에 따른 광전 소자의 제 2 실시예가 개략적인 단면도로 도시되어 있다. 도시된 실시예는 도 1에 도시된 실시예와 거의 유사하다. 도 1과 다른 점은, 베이스 부분(13) 위에 배치된 반도체 칩(8)에서 볼 때 반사체 부분(14)에 접촉 매개부(24)가 배치되는 것이다. 상기 접촉 매개부(24)는 바람직하게 하우스징 바디(2)의 리세스(3) 내에서 커버링(10)의 접촉을 향상시키도록 형성 또는 성형된다. 상기 접촉 매개부는 바람직하게 예컨대 질화알루미늄이나 산화알루미늄과 같은 세라믹을 함유한다. 예컨대 커버링 재료에 함유되는 실리콘은 하우스징 바디의 리세스의 벽(5) 위에 배치되는 반사체 재료 또

는 베이스 부분 위에 배치되는 전도성 연결 재료와 같은 금속 재료보다 전술한 유형의 세라믹 재료에 더 잘 접촉된다. 리세스 내에서의 커버링의 접착력이 향상됨으로써 반도체 칩에 유해한 외부 영향이 미칠 위험이 바람직하게 감소한다. 반사체 부분과 접착 매개부 사이에 단(step)이 형성됨으로써 접착 매개 면적이 바람직하게 확장될 수 있다. 이를 위해, 반사체 부분이 바람직하게 리세스(3)의 바닥(4) 반대편 면에는 반사체 재료를 함유하지 않는다.

도 3에는 본 발명에 따른 광전 소자의 제 3 실시예가 개략적 단면도(도 3A) 및 베이스 부분을 밑에서 바라본 개략적 평면도(도 3B)로 도시되어 있다.

도 3에 도시된 실시예는 전반적으로 도 2에 도시된 것과 유사하다. 도 2와 다른 점은, 도 3에 따른 광전 소자에서는 추가 히트 싱크가 없다는 것이다. 반도체 칩(8)은 하우징 바디(2)의, 반도체 칩 반대편 표면(21) 측에 배치된 열 접촉부(25)를 이용하여 열적으로 연결될 수 있다. 상기 열 접촉부(25)를 통해 열 전도성이 제공되는 방식으로 반도체 칩이 외부 냉각 바디와 연결될 수 있다.

이 경우, 반도체 칩으로부터의 열방산은 실질적으로 열 전도성이 높은 세라믹을 함유한 연결 바디(16)의 재료에 의해 이루어진다. 바람직하게는 접착 매개부(24), 절연부(15) 및/또는 베이스 부(13) 또는 연결 바디(16)와 같은 하우징 바디(2)의 하우징 부분들이 세라믹을 함유한다. 매우 높은 열 전도성을 갖는 질화알루미늄 세라믹이 특히 적합하다.

바람직하게는 열 접촉부(25)와 연결부 19 및/또는 연결부 20이 동일한 재료(들)로 제조된다. 따라서 열 접촉부가 베이스 부분의 예비 성형시 연결 도체 영역들(6, 7) 및/또는 연결부들(19, 20)과 함께 간편하게 형성될 수 있다.

열 접촉부(25)는 하우징 바디의 표면(21)에 배치된 연결부들(19, 20)과 전기적으로 분리될 수 있다. 이는 도 3B의 평면도에서 하우징 바디의 표면(21) 위에 열 접촉부를 나타내는 도면부호 "25"에서 파선 부분으로 표시되어 있으며, 상기 열 접촉부는 파선으로 그려진 원으로 도시되어 있고, 연결부(20) 및 파선으로 도시된 연결부(19)와 전기적으로 절연된다.

대안으로 열 접촉부(25)가 전도성이 제공되는 방식으로 상기 두 연결 도체 중 하나와 연결될 수 있다. 이는 도 3A에서 열 접촉부(25)와 연결부(19) 사이에 파선으로 도시되어 있다. 도 3B의 파선(26)은, 연결부 19와 일체로 구현되어 그에 상응하게 연결부 19와는 도전 연결되고, 연결부 20과는 전기적으로 절연되는 열 접촉부(25)를 나타낸다. 따라서, 열 접촉부를 통한 연결부들(19, 20)의 단락이 방지된다. 도면부호 25에서 실선 부분이 상기 유형의 열 접촉부를 나타낸다. 그 결과, 하우징 바디의 설치 크기를 늘리지 않고도 표면(21) 측에서 반도체 칩의 광범위한 열 접촉이 간단하게 구현된다.

광전 소자(1)의 하우징 바디(2)의 다양한 하우징 바디 부분들은 바람직하게 기계적으로 안정적인 접합 영역(27)에 의해 접합된다. 상기 접합 영역은 인접 배치된 또는 연달아 배치된 2개의 하우징 바디 부분들 사이마다 형성되는 것이 특히 바람직하다.

그 결과, 광전 소자의 하우징 바디가 바람직하게 높은 전체 안정성을 갖는다.

접합 영역들은 특히 적절하게 겹쳐진 개별 하우징 부분들의 공동 소결시 형성될 수 있는 소결 접합부들로 형성될 수 있다.

상기 방식의 접합 영역들(27)은 물론 도 1 또는 도 2에 따른 실시예들에도 제공될 수 있다.

단면도 내에서 반사체(9)가 거의 원뿔대형 형태를 갖는 것은 도 1, 도 2 및 도 3의 실시예들에서 공통적이다. 그러나 반사체 부분(14)의 예비 성형시 리세스(3) 또는 반사체 바디의 리세스(30)의 벽(5)이 매우 다양한 형태로 구현될 수 있다. 반사체 형태의 형상에 따라 광전 소자는 상이한 수신 특성 또는 방출 특성을 갖는다. 바디의 반사체 부분이 1개의 초점 또는 초점 영역을 갖는 경우, 반도체 칩(8)은 상기 초점 또는 초점 영역 내에 배치되는 것이 바람직하다. 예컨대 리세스는 도시된 것과 달리 포물선 형태의 횡단면을 갖도록 형성될 수도 있다.

상기 실시예들에서 베이스 부분, 절연부, 반사체 부분 또는 접착 매개부(24)와 같은 상이한 하우징 부분들도 역시 바람직하게 서로 별도로 예비 성형된다. 상기 부분들이 예비 성형된 후 서로 적절하게 적층식으로 배치됨에 따라, 예컨대 도 1B, 도 2 또는 도 3A에 단면도로 도시된 구조물이 형성된다. 예비 성형된 하우징 바디(2)의 부분들이 적층식으로 배열된 후, 상기 구조물은 예컨대 소결 공정을 통해, 상기 상이한 하우징 부분들 사이의 경계면들에 특히 각각 접합 영역(예: 기계적으로 안정한 소결 접합부)이 형성되는 방식으로 기계적 안정성을 갖도록 접합된다. 하우징 바디의 상이한 부분들은 상기 접합 영역들에 의해 영구적으로 기계적 안정성을 갖도록 접합된다. 그러한 하우징 바디는 바람직하게 높은 기계적 안정성을 가지며, 별도로 예비 성형된 개별 부분들로 인해 다양한 형태로 형성될 수 있다. 이때, 개별 부분들에 세라믹 재료가 사용되는 경우 하우징 바디의 열방산 특성이 바람직하게 높아진다.

또한, 상기 실시예들에서 커버링 내에 발광 물질이 주입될 수 있다. 이 발광 물질은, 반도체 칩으로부터 방출된 방사선을 흡수할 수 있도록 그리고 흡수한 상기 방사선을 상기 반도체 칩으로부터 방사된 방사선보다 파장이 더 긴 광선으로서 재방출하도록 형성된다. 파장들이 혼합됨으로써 광전 소자가 혼색광, 특히 백색광을 방출할 수 있다.

본 특허 출원은 2004년 3월 23일에 제출된 독일 특허 출원 제 10 2004 014207.6호의 우선권을 청구하며, 상기 우선권의 모든 공개 내용은 본 특허 출원서 내에 명백히 인용의 형태로 포함될 것이다.

본 발명이 실시예들에 기초한 상기 설명에 의해 제한되는 것은 아니다. 오히려 본 발명은 각각의 새로운 특징뿐만 아니라 특히 청구항의 특징들의 각각의 조합을 내포하는 각각의 특징 조합을 포함하며, 이는 비록 상기 조합이 청구의 범위에 명시되어 있지 않더라도 마찬가지이다.

### 도면의 간단한 설명

도 1은 본 발명에 따른 광전 소자의 제 1 실시예의 개략도로서, 도 1A는 위에서 바라본 평면도이고, 도 1B는 개략적인 단면도이며, 도 1C는 위에서 바라본 베이스 부분의 평면도이며, 도 1D는 밑에서 바라본 베이스 부분의 평면도이며, 도 1E는 위에서 바라본 반사체 부분의 평면도이다.

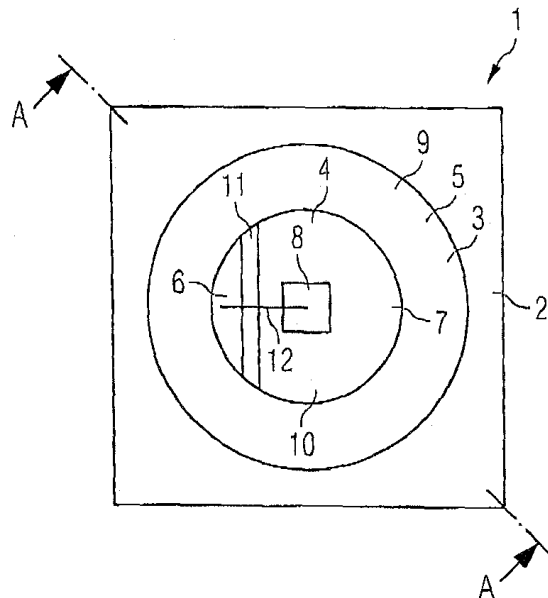
도 2는 본 발명에 따른 광전 소자의 제 2 실시예의 개략적 단면도이다.

도 3은 본 발명에 따른 광전 소자의 제 3 실시예의 개략적 단면도(도 3A) 및 베이스 부분의 밑에서 바라본 개략적 평면도(도 3B)이다.

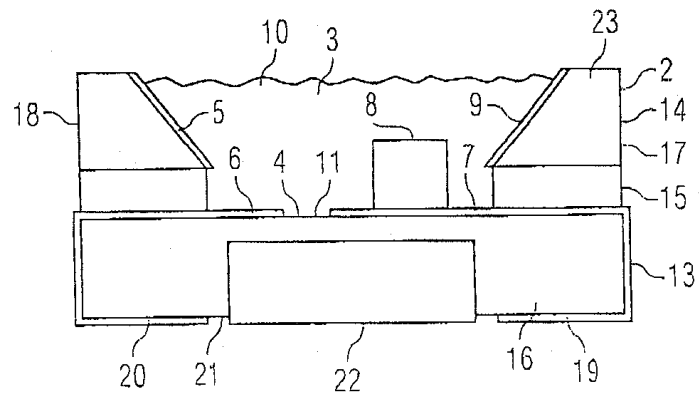
도면들에서 유형이 동일한 또는 동일한 작용을 하는 요소들에는 동일한 도면부호로 표시하였다.

### 도면

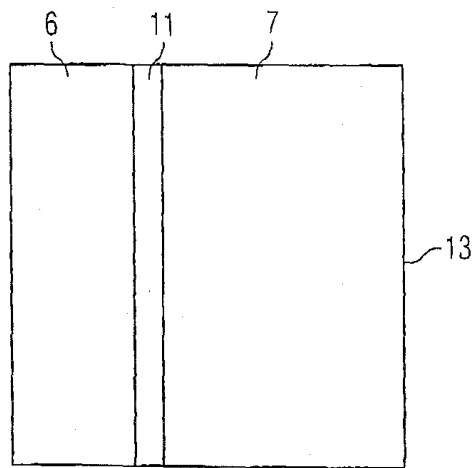
도면1A



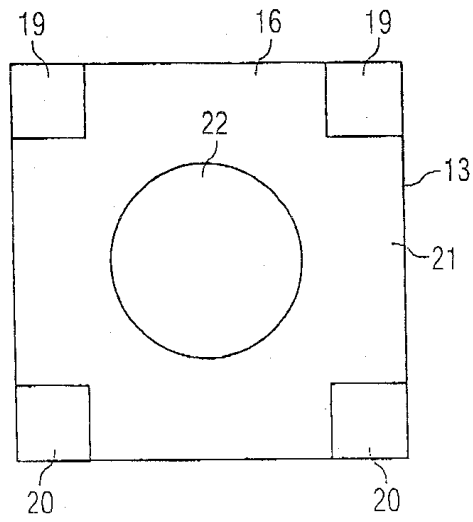
도면1B



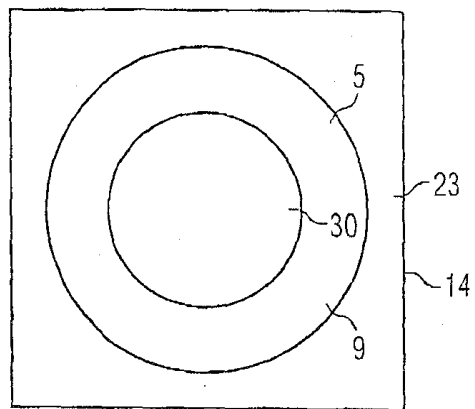
도면1C



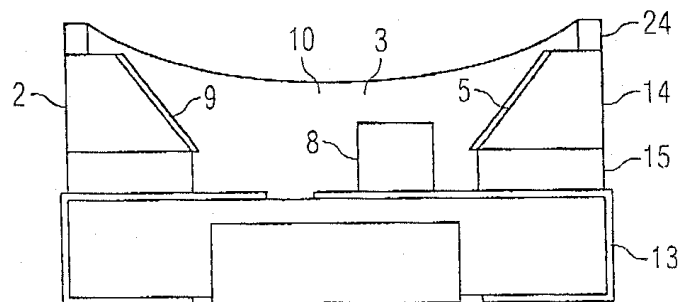
도면1D



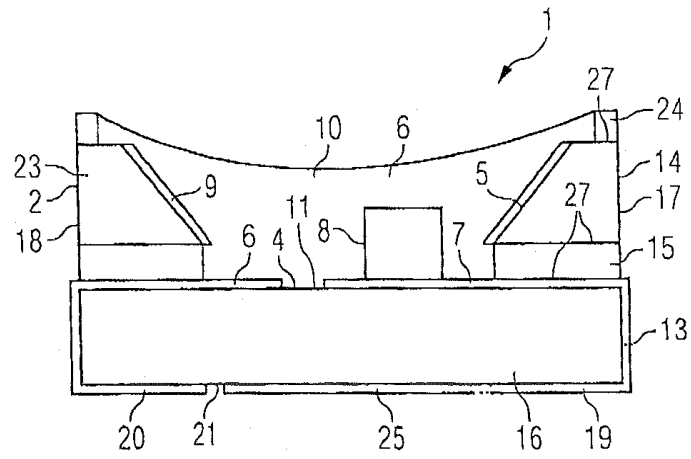
도면1E



도면2



도면3A



도면3B

