

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-510066

(P2006-510066A)

(43) 公表日 平成18年3月23日(2006.3.23)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 338	5C094
<b>G02F 1/163 (2006.01)</b>	G09F 9/30 380	
<b>G02F 1/167 (2006.01)</b>	G02F 1/163	
<b>G09F 9/37 (2006.01)</b>	G02F 1/167	
	G09F 9/37 Z	
審査請求 未請求 予備審査請求 未請求 (全 27 頁)		

(21) 出願番号 特願2004-563695 (P2004-563695)  
 (86) (22) 出願日 平成15年12月16日 (2003.12.16)  
 (85) 翻訳文提出日 平成17年8月9日 (2005.8.9)  
 (86) 国際出願番号 PCT/US2003/040257  
 (87) 国際公開番号 W02004/059378  
 (87) 国際公開日 平成16年7月15日 (2004.7.15)  
 (31) 優先権主張番号 60/319,786  
 (32) 優先日 平成14年12月16日 (2002.12.16)  
 (33) 優先権主張国 米国 (US)

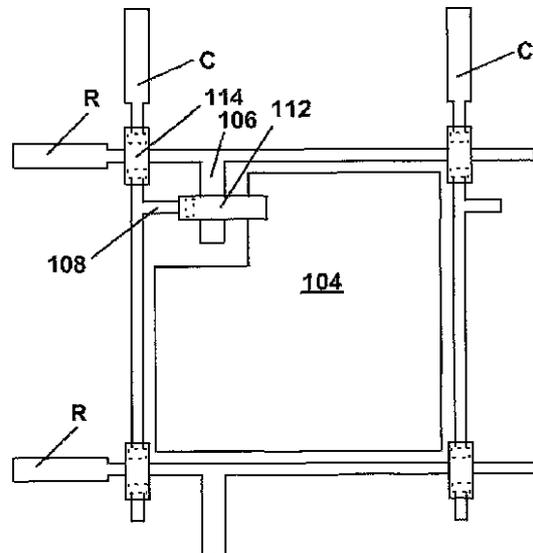
(71) 出願人 500080214  
 イー・インク コーポレーション  
 アメリカ合衆国 マサチューセッツ 02  
 138, ケンブリッジ, コンコード  
 アベニュー 733  
 (74) 代理人 100078282  
 弁理士 山本 秀策  
 (74) 代理人 100062409  
 弁理士 安村 高明  
 (74) 代理人 100113413  
 弁理士 森下 夏樹

最終頁に続く

(54) 【発明の名称】 電気光学表示装置用バックプレーン

(57) 【要約】

電気光学表示装置用バックプレーンは、ピクセル電極(104)と、電圧をピクセル電極(104)に供給するように配列された電圧供給線(C)と、電圧供給線(C)とピクセル電極(104)との間に配置されたマイクロメカニカルスイッチ(106、112)とを備え、マイクロメカニカルスイッチ(106、112)が開状態では電圧供給線(C)はピクセル電極(104)に電氣的に接続せず、閉状態では電圧供給線(C)はピクセル電極(104)に電氣的に接続する。



## 【特許請求の範囲】

## 【請求項 1】

電気光学表示装置用バックプレーンであって、バックプレーンは、ピクセル電極（104）と、電圧をピクセル電極（104）に供給するように配列された電圧供給線（C）とを備え、バックプレーンは、CBで、電圧供給線（C）とピクセル電極（104）との間に配置されたマイクロメカニカルスイッチ（106、112）を備え、マイクロメカニカルスイッチ（106、112）は、開状態では電圧供給線（C）をピクセル電極（104）に電氣的に接続せず、閉状態で電圧供給線（C）をピクセル電極（104）に電氣的に接続する。

## 【請求項 2】

マイクロメカニカルスイッチ（106、112）が、第1の電極（104）と接触するあるいはしないように動作可能な片持ばり（112）と、片持ばり（112）を動作させるように配列された第2の電極（106）とを備える、請求項1に記載のバックプレーン。

10

## 【請求項 3】

キャパシタ電極（114）と第1の電極とがキャパシタを形成するように、第1の電極と隣接して配置されているキャパシタ電極（114）を特徴とする請求項2に記載のバックプレーン。

## 【請求項 4】

封止材料層（116）がマイクロメカニカルスイッチ（106、112）を覆っていることを特徴とする上述の請求項のいずれか1に記載のバックプレーン。

20

## 【請求項 5】

以下を備える、電気光学表示装置。

少なくとも1つの光学的特性が異なる第1および第2の表示装置状態を有する電気光学媒体の層であって、媒体に対する電界の印加によりその第1の表示装置状態から第2の表示装置状態へ変化可能な電気光学媒体と、

電気光学媒体の層と隣接して配置されたバックプレーンであって、電圧を印加することにより、電気光学媒体に電界を印加するように配列されたピクセル電極（104）と、電圧をピクセル電極（104）に供給するように配列された電圧供給線（C）とをさらに備えるバックプレーンとを備え、

電気光学表示装置は、電圧供給線（C）とピクセル電極（104）との間に配置されたマイクロメカニカルスイッチ（106、112）を特徴とし、マイクロメカニカルスイッチ（106、112）は、開状態では電圧供給線（C）をピクセル電極（104）に電氣的に接続せず、閉状態では電圧供給線（C）をピクセル電極（104）に電氣的に接続することを特徴とする。

30

## 【請求項 6】

マイクロメカニカルスイッチ（106、112）が、第1の電極（104）と接触するあるいはしないように動作可能な片持ばり（112）と、片持ばり（112）を動作させるように配列された第2の電極（106）とを備える、請求項5に記載の電気光学表示装置。

## 【請求項 7】

封止材料層（116）がマイクロメカニカルスイッチを覆っていることを特徴とする請求項5または6に記載の電気光学表示装置。

40

## 【請求項 8】

バックプレーンから電気光学媒体層の反対側に設けられている光透過性電極を特徴とする請求項5乃至7のいずれか1に記載の電気光学表示装置。

## 【請求項 9】

電気光学媒体が、回転する2色部材またはエレクトロクロミック媒体である、請求項5乃至8のいずれか1に記載の電気光学表示装置。

## 【請求項 10】

電気光学媒体が、封止電気泳動媒体である、請求項5乃至8のいずれか1に記載の電気光

50

学表示装置。

【請求項 1 1】

電気光学表示装置用バックプレーンを形成するためのプロセスであって、以下を特徴とするプロセス。

第 1 の電極 ( 1 0 8 )、第 2 の電極 ( 1 0 6 ) および第 3 の ( 1 0 4 ) 電極を間隔を置いて基板 ( 1 0 2 ) に形成して、

その後、犠牲層 ( 1 1 0 ) を基板 ( 1 0 2 ) に形成して、犠牲層 ( 1 1 0 ) は第 1 の電極 ( 1 0 8 ) および第 2 の ( 1 0 6 ) 電極を覆うが、少なくとも第 3 の電極 ( 1 0 4 ) の一部を露出したままにして、

その後、第 3 の電極 ( 1 0 4 ) の露出部分と接触する第 1 の部分と、少なくとも第 2 の電極 ( 1 0 6 ) および第 1 の電極 ( 1 0 8 ) それぞれの一部に延長するように犠牲層 ( 1 1 0 ) に延設した第 2 の部分とを有する片持ばり部材 ( 1 1 2 ) を形成するように、導電材料を基板に成膜して、

その後、犠牲層 ( 1 1 0 ) を除去することにより、第 2 の電極 ( 1 0 6 ) に印加する電圧の影響下で、片持ばり部材 ( 1 1 2 ) の第 2 の部分が、自在に第 1 の電極 ( 1 0 8 ) と接触するようになる。

【請求項 1 2】

導電材料を基板 ( 1 0 2 ) に成膜するステップがさらに、片持ばり部材 ( 1 1 2 ) と間隔をおくが、第 1 の電極 ( 1 0 8 ) の重複部分が、キャパシタ電極 ( 1 1 4 ) および第 1 の電極が共に ( 1 0 8 ) キャパシタを形成するように、キャパシタ電極 ( 1 1 4 ) を成膜することを含む、請求項 1 1 に記載のプロセス。

【請求項 1 3】

犠牲層 ( 1 1 0 ) を除去した後、少なくとも片持ばり部材 ( 1 1 2 ) を覆うように、封止材料層 ( 1 1 6 ) を基板 ( 1 0 2 ) に成膜することを特徴とする請求項 1 1 または 1 2 に記載のプロセス。

【請求項 1 4】

電子回路の少なくとも 1 つの電子構成部品を基板 ( 4 0 2 ) に形成するプロセスであって、プロセスは以下を特徴とする。

基板 ( 4 0 2 ) に、少なくとも 1 つの電子構成部品を形成可能な構成部品材料 ( 4 0 4 ) の層を形成して、

エンボス加工可能な材料の層 ( 4 0 6 ) を構成部品材料の層 ( 4 0 4 ) に形成して、

エンボス加工可能な材料の層 ( 4 0 6 ) をイメージ的にエンボス加工して、少なくとも 1 つの第 1 の部分 ( 4 0 6 B ) と、少なくとも 1 つの第 1 の部分 ( 4 0 6 B ) よりも厚みが厚い少なくとも 1 つの第 2 の部分 ( 4 0 6 A ) とを形成して、

エンボス加工可能な材料 ( 4 0 6 ) をエッチングして、その少なくとも 1 つの第 1 の部分 ( 4 0 6 B ) を除去して、その少なくとも 1 つの第 2 の部分 ( 4 0 6 A ) に存在するエンボス加工可能な材料を残すことにより、エンボス加工可能な材料の少なくとも 1 つの第 1 の部分 ( 4 0 6 B ) の下にある構成部品材料 ( 4 0 4 ) を露出して、

その後、構成部品材料の露出部分 ( 4 0 4 ) をエッチングすることにより、構成部品材料の層をパターン形成して、その中に少なくとも 1 つの電子構成部品を形成する。

【請求項 1 5】

構成部品材料の層 ( 4 0 4 ) のパターン形成後に、残余のエンボス加工可能な材料 ( 4 0 6 A ) を基板 ( 4 0 2 ) から除去することを特徴とする請求項 1 4 に記載のプロセス。

【請求項 1 6】

エンボス加工可能な材料 ( 4 0 6 ) が、フォトリジストを含む請求項 1 4 または 1 5 に記載のプロセス。

【請求項 1 7】

エンボス加工可能な材料 ( 4 0 6 ) が、少なくとも 1 つのベース可溶性単量体由来の反復単位を有する共重合体を含む、請求項 1 4 乃至 1 6 のいずれか 1 に記載のプロセス。

【請求項 1 8】

10

20

30

40

50

少なくとも1つのベース可溶性単量体が、酸の存在下で非ブロック化するブロック基を含む、請求項21に記載のプロセス。

【請求項19】

電気光学表示装置用バックプレーンであって、以下を備えるバックプレーン。

基板と、

基板に形成したトランジスタと、

トランジスタを覆うパッシベーション層と、

トランジスタからパッシベーション層の反対側に設けられたピクセル電極と、

パッシベーション層を貫通して、トランジスタをピクセル電極に電氣的に接続する導電性バイアとを備え、

10

バックプレーンは、パッシベーション層が、エポキシ、ポリウレタン、シリコンポリアクリレートおよびポリイミドポリマーからなる基から選択する高分子を含むことを特徴とする。

【請求項20】

基板が、絶縁層で覆われた金属膜を備え、トランジスタが絶縁層上に形成されている、請求項19に記載のバックプレーン。

【請求項21】

基板が、ポリイミド絶縁層で覆われたステンレス箔を備える、請求項20に記載のバックプレーン。

【請求項22】

20

以下を備える、電気光学表示装置。

少なくとも1つの光学的特性が異なる第1および第2の表示装置状態を有する電気光学媒体の層であって、媒体への電界の印加により、その第1の表示装置状態から第2の表示装置状態へ変更可能な電気光学媒体と、

電気光学媒体層に隣接して配置され、電圧をそのピクセル電極に印加することにより、電界を電気光学媒体へ印加するように配置した請求項19乃至21に記載のバックプレーン。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、電気光学表示装置用バックプレーンに関し、そしてこのようなバックプレーンの形成プロセスに関する。本発明のバックプレーンは特に、しかしこれに限定されるわけではないが、粒子ベースの電気泳動表示装置に用いられる。1つ以上の種類の荷電粒子を液体に懸濁して、電界の作用下で液体中を移動して、表示装置を視覚的に変化させる。

【背景技術】

【0002】

“電気光学”という用語は、ここでは、材料または表示装置に適用されるように、画像技術におけるその従来の意味で用いられ、少なくとも1つの光学特性が異なる第1および第2の表示状態を有する材料を言う。この材料は、材料に電界を加えることにより、第1の表示状態から第2の表示状態に変化する。光学特性は通常、人の目が感じ取れる色であるが、例えば光伝送、反射、ルミネセンスといった別の光学特性、あるいは、機械読み取り用表示装置の場合には、可視域外の電磁波長の反射における変化という意味での疑似カラーといったものである。

40

【0003】

“階調状態”という用語は、ここでは、画像技術におけるその従来の意味で用いられ、画素の2つの両極端の光の状態の中間の状態を言う。これは、必ずしもこれらの2つの両極端の状態の間の黑白移行を意味するわけではない。例えば、以下の電気泳動表示装置に関する特許および公開出願のいくつかでは、極端な状態とは白と濃いブルーであり、中間の“階調状態”とは実際には薄いブルーであると述べている。実際に、既に述べた2つの両極端の状態の間の移行は、変色ということではない。

50

## 【0004】

”双安定”および”双安定性”という用語は、ここでは、画像技術におけるその従来の意味で用いられ、少なくとも1つの光学特性が異なる第1および第2の表示状態を有する表示素子を備える表示装置を言い、有限時間のアドレッシングパルスにより任意の所定の素子を第1の表示状態または第2の表示状態のいずれかに駆動した後で、アドレッシングパルスを停止する。この状態を少なくとも数回、例えば少なくとも4回持続させる。アドレッシングパルスの最小持続時間は、表示素子状態を変化させるために必要である。前述の米国特許出願公開第2002/0180,687号では、濃度階調が可能な粒子ベースの電気泳動表示装置は、両極端の黒と白との状態だけでなく、中間の階調状態でも安定して、他の種類の電気光学表示装置のあるものでもこれが当てはまることを示している。 ”双安定”という用語は、便宜上ここでは、双安定表示装置と多安定表示装置との両方を含むものとして用いるが、この種類の表示装置は、正しくは、双安定というよりもむしろ”多安定”と呼ばれる。

10

## 【0005】

数種類の双安定電気光学表示装置が周知である。電気光学表示装置の1つは、回転する2色部材を用いるもので、例えば、米国特許第5,808,783号、第5,777,782号、第5,760,761号、第6,054,071号、第6,055,091号、第6,097,531号、第6,128,124号、第6,137,467号、第6,147,791号に記載されている(この種類の表示装置はしばしば、”回転2色ボール”型表示装置と呼ばれるが、上述の特許の中には回転する部材が球形でないものもあるので、”回転する2色部材”という用語は、より正確なので好ましい)。かかる表示装置は、異なる光の特性を有する2つ以上の断面を持つ多数の小型の物体(典型的には、球形または円筒形)と、内部ダイポールとを用いる。マトリクス内の液体を満たした液胞にこれらの物体を懸濁する。これらの液胞は、物体が自由に回転するように液体で満たされている。電界を加えることで表示装置の見た目を変え、従って、物体が様々な体勢をとるよう回転させて、物体の断面が画面から見えるように変化させる。

20

## 【0006】

別の種類の電気光学媒体は、エレクトロクロミック媒体を用いる。例えば、ナノクロミック薄膜の形態のエレクトロクロミック媒体を用い、これは、少なくとも一部が半導電性の金属酸化物から形成された電極と、電極に付着した可逆性変色をする複数の色素分子とを備える。例えば、B.オリガン(O'Regan)他、ネイチャー(Nature)1991年、353、737、およびD.ウッド(Wood)、情報表示装置(Information Display)、18(3)、24(2002年3月)を参照のこと。また、U.バッハ(Bach)他、Adv. Mater, 2002年、14(11)、845を参照のこと。この種類のナノクロミック薄膜については、例えば、米国特許第6,301,038号、公開国際出願第01/27690号および米国特許出願第2003/0214695号に記載されている。

30

## 【0007】

長年にわたって精力的に研究開発の対象となっている別の種類の電気光学表示装置は、複数の荷電粒子が電界の影響下の懸濁流体を移動する、粒子ベースの電気泳動表示装置である。電気泳動表示装置は、液晶表示装置と比較して、良好な輝度とコントラスト特性、広い視野角、状態の双安定性、低い消費電力を持つ。しかしながら、これらの表示装置は長期間使用すると画質に問題が発生し、これが普及を妨げている。例えば、電気泳動表示装置を構成する粒子は沈殿しやすく、これらの表示装置の耐用年数が短くなってしまふ。

40

## 【0008】

最近、マサチューセッツ工科大学(MIT)およびイー Ink Corporation)の名前で譲渡されている、封止電気泳動媒体について記載している多数の特許および出願が公開されている。かかる封止媒体は、多数の小さなカプセルを備え、各カプセル自体が、液体懸濁媒体に懸濁した電気泳動粒子を含む分散相と、分散相を取り囲むカプセル壁とを有している。典型的には、カプセル自体は高分子バイндаに保持され

50

、2つの電極の間に位置するコヒーレント層を形成している。この種類の封止媒体については、例えば、米国特許第5,930,026号、第5,961,804号、第6,017,584号、第6,067,185号、第6,118,426号、第6,120,588号、第6,120,839号、第6,124,851号、第6,130,773号、第6,130,774号、第6,172,798号、第6,177,921号、第6,232,950号、第6,249,721号、第6,252,564号、第6,262,706号、第6,262,833号、第6,300,932号、第6,312,304号、第6,312,971号、第6,323,989号、第6,327,072号、第6,376,828号、第6,377,387号、第6,392,785号、第6,392,786号、第6,413,790号、第6,422,687号、第6,445,374号、第6,445,489号、第6,459,418号、第6,473,072号、第6,480,182号、第6,498,114号、第6,504,524号、第6,506,438号、第6,512,354号、第6,515,649号、第6,518,949号、第6,521,489号、第6,531,997号、第6,535,197号、第6,538,801号、第6,545,291号、第6,580,545号、第6,639,578号、第6,652,075号、第6,657,772号、米国特許出願公開第2002/0019081号、第2002/0021270号、第2002/0053900号、第2002/0060321号、第2002/0063661号、第2002/0063677号、第2002/0090980号、第2002/0106847号、第2002/0113770号、第2002/0130832号、第2002/0131147号、第2002/0145792号、第2002/0171910号、第2002/0180687号、第2002/0180688号、第2002/0185378号、第2003/0011560号、第2003/0011868号、第2003/0020844号、第2003/0025855号、第2003/0034949号、第2003/0038755号、第2003/0053189号、第2003/0076573号、第2003/0096113号、第2003/0102858号、第2003/0132908号、第2003/0137521号、第2003/0137717号、第2003/0151702号、第2003/0214697号、および国際公開第99/67678号、第00/05704号、第00/38000号、第00/38001号、第00/36560号、第00/67110号、第00/67327号、第01/07961号、第01/08241号に記載されている。

#### 【0009】

前述の特許および出願の多くは、封止電気泳動媒体内の個別のマイクロカプセルを取り囲む壁は、連続相で置き換えることができ、従って、いわゆるポリマー分散電気泳動表示装置を形成できることを認めている。この装置では、電気泳動媒体が、電気泳動流体の複数の個別の液滴と、高分子材料の連続相とを備えている。かかるポリマー分散電気泳動表示装置内の電気泳動流体の個別の液滴は、個別のカプセル膜が個々の液滴それぞれに対応付けられていないが、カプセルまたはマイクロカプセルとして見なされることを認めている。例えば、前述の第2002/0131147号を参照のこと。従って、本出願の目的は、かかるポリマー分散電気泳動媒体を封止電気泳動媒体の亜種として考えることである。

#### 【0010】

封止電気泳動表示装置には、典型的には従来の電気泳動装置が持つクラスタ化および沈殿の障害状態がなく、さらに、例えば、様々な曲げられる基板や硬い基板上に表示装置を印刷したり塗布したりする能力といった利点がある。(“印刷”ということばは、印刷および塗布の全ての形態を含むものとして使用する。これに制限しないが、パッチダイコーティング、スロットまたはエクストルージョンコーティング、スライドまたはカスケードコーティング、カーテンコーティング等のプリメータド(pre-metered)コーティング、ロール式ナイフコーティング、正転反転ロールコーティング等のロールコーティング、グラビアコーティング、浸漬コーティング、スプレーコーティング、メニスカス

コーティング、スピンコーティング、ブラシコーティング、エアナイフコーティング、シルクスクリン印刷プロセス、静電印刷プロセス、感熱印刷プロセス、インクジェット印刷プロセスおよび他の同様な技術を含む。)従って、得られる表示装置には、可ぎょう性を持たせられる。また、(様々な方法を用いて)表示媒体を印刷できるので、表示装置自体を安価に製造できる。

#### 【0011】

関連する種類の電気泳動表示装置は、いわゆる“マイクロセル電気泳動表示装置”である。マイクロセル電気泳動表示装置では、荷電粒子と懸濁流体とをマイクロカプセル内に封止しないが、その代わりに典型的には、高分子薄膜のキャリア媒体に形成した複数のキャピティ内部に保持する。例えば、サイピックスイメージング社(Sipix Imaging Inc.)に譲渡されている国際公開第02/01281号および米国特許出願公開第2002-0075556号を参照のこと。

10

#### 【0012】

液晶表示装置を含む多の種類の電気光学表示装置も、本発明のバックプレーンを使用することもできる。

#### 【0013】

明らかなように、電気光学表示装置を動作するためには、電気光学媒体に制御可能な電界を印加して、その各種の光学的状態で媒体を切り換える必要があるため、媒体の両側に電極を配列する。表示装置の最も簡単な形態では、表示装置の各ピクセルが、それが持つ切り換え可能な接続が各種の電圧レベルに接続している別の電極に対応付けられている。しかしながら、高解像表示装置、例えばVGA(640×480)表示装置では、無数の電気リード線が必要となってしまうのでこのアーキテクチャは実現不可能である。従って、このような表示装置では共通して、アクティブマトリクス表示装置アーキテクチャが用いられている。電気光学層の一方の面に1つの共通透明電極が設けられていて、この共通電極は、表示装置の全ピクセルに渡って延設している。通常、この共通電極は、電気光学層と見る人との間にあつて、見る人がこれを介して表示装置を見る画面を形成する。電気光学層の反対側には、各ピクセル電極を1つの行と1つの列との交差部分で一意に形成するように、行列状のピクセル電極のマトリクスが配置されている。従って、共通前面電極に印加する電圧に対して対応付けられたピクセル電極に印加する電圧を変化させることにより、電気光学層の各ピクセルに印加する電界を制御する。ダイオードも用いることができるが、各ピクセル電極は通常、薄膜トランジスタといった少なくとも非線形装置に対応付けられている。各行のトランジスタのゲートは、1つの延長行電極を介して行ドライバに接続している。各列のトランジスタのソース電極は、1つの延長列電極を介して列ドライバに接続している。各トランジスタのドレイン電極は、ピクセル電極に直接接続している。ゲートを行に割り当て、ソース電極を列に割り当てることは任意に行われ、逆にすることもできることが理解されるであろう。ソースおよびドレイン電極の割り当てもこのように行うことができる。非線形装置アレイおよびそれら装置に対応付けられた行および列電極により、表示装置のバックプレーンを形成する。通常、このバックプレーンは、同じ物理装置内に行ドライバ回路と列ドライバ回路とを含む。多くの電気光学表示装置では、アクティブマトリクスアーキテクチャにより、比較的複雑なバックプレーンを従来の半導体製造技術を用いる残りの表示装置と別々に製造するが可能になる。残りの部分、例えば表示装置の前面部を、電気光学媒体層を高分子フィルムに成膜することにより安価に製造することもできる。このフィルムには、例えばインジウムスズ酸化物(ITO)または有機高分子導体から形成したおおむね透明な導電層を前もって成膜してある。通常、表示装置の前面部を次に、バックプレーンに積層する。

20

30

40

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0014】

すでに述べたように、表示装置のバックプレーンを、半導体製造技術を用いて製造する。しかしながら、このような技術の現在の状態は、バックプレーンの製造に最適なもので

50

はない。半導体製造技術は、コンピュータで中央処理装置（"CPU"）や他の論理演算装置として用いられる大量の複雑な集積回路（"チップ"）を製造する必要によるものであった。このようなCPUでは各装置に何百万ものトランジスタを備える必要があり、CPU内での放熱を最小限にすることと、処理する各半導体ウェハでできるだけ多くのCPUを製造する経済的な必要性（ウェハ処理のコストは、製造するCPUの数と基本的に無関係である）という2つの要件により、トランジスタの集積密度が非常に高くなった。最新型のCPUの製造技術は、それぞれの部品が約 $0.13\mu\text{m}$ と小さく、個々のトランジスタの大きさが約 $1\mu\text{m}$ 四方で、隣接するトランジスタの間隔が同じ大きさである。表示装置のバックプレーンでは、このように小型のトランジスタで高集積密度である必要はなく、通常ではピクセルを有するので、トランジスタまたは他の非線形装置の間隔は約 $0.1\text{mm}$ である。また、バックプレーンは通常、約 $100\text{mm}$ 四方（もっと大きくすることができる）なので、チップよりもサイズがずっと大きくなる。その結果、バックプレーンを製造する単位面積当りのコストを減らす大きな必要性がある。

10

【課題を解決するための手段】

【0015】

本発明は、バックプレーンおよびその製造プロセスにおける各種の改良を提供する。

【0016】

従って、一面では、本発明は、電気光学表示装置用バックプレーンを提供する。バックプレーンは、ピクセル電極と、電圧をピクセル電極に供給するように配列された電圧供給線と、電圧供給線とピクセル電極との間に配置されたマイクロメカニカルスイッチとを備え、マイクロメカニカルスイッチは、開状態では電圧供給線をピクセル電極に電氣的に接続せず、閉状態では電圧供給線をピクセル電極に電氣的に接続する。

20

【0017】

本発明のこの面を、以下では便宜上、本発明の"MEMS"バックプレーンということもある。このようなMEMSバックプレーンの一形態では、マイクロメカニカルスイッチが、第1の電極と接触するあるいはしないように動作可能な片持ばりと、片持ばりを動作させるように配列された第2の電極とを備える。このようなMEMSバックプレーンはさらに、キャパシタ電極と第1の電極とがキャパシタを形成するように、第1の電極と隣接して配置されているキャパシタ電極を備えることもできる。MEMSバックプレーンには、マイクロメカニカルスイッチを覆う封止材料層を備えることもできる。

30

【0018】

本発明は、MEMSバックプレーンを備える電気光学表示装置（"MEMS表示装置"）におよぶ。従って、別の面では、本発明は以下を備える電気光学表示装置を提供する。

【0019】

少なくとも1つの光学的特性が異なる第1および第2の表示装置状態を有する電気光学媒体の層であって、媒体に対する電界の印加によりその第1の表示装置状態から第2の表示装置状態へ変化可能な電気光学媒体と、

電気光学媒体の層と隣接して配置されたバックプレーンであって、電圧を印加することにより、電気光学媒体に電界を印加するように配列されたピクセル電極と、電圧をピクセル電極に供給するように配列された電圧供給線と、電圧供給線とピクセル電極との間に配置されたマイクロメカニカルスイッチとをさらに備え、マイクロメカニカルスイッチは、開状態では電圧供給線をピクセル電極に電氣的に接続せず、閉状態では電圧供給線をピクセル電極に電氣的に接続する。

40

【0020】

このようなMEMS表示装置はさらに、バックプレーンから電気光学媒体層の反対側に設けられている光透過性電極を備えることもできる。MEMS表示装置の電気光学媒体は、上述の任意の種類とすることもできる。従って、例えば電気光学媒体を、回転する2色部材またはエレクトロクロミック媒体とすることもできる。あるいは、電気光学媒体高分子分散型、あるいはマイクロセル型の真のカプセル壁内に電気泳動粒子が封止されているような種類の封止電気泳動媒体とすることもできる。

50

## 【0021】

本発明はまた、電気光学表示装置用バックプレーンを形成するためのプロセスを提供する。プロセスは以下を含む。

## 【0022】

基板を用意して、

第1、第2および第3の電極を間隔をおいて基板に形成して、

その後、犠牲層を基板に形成して、犠牲層は第1の電極および第2の電極を覆うが、少なくとも第3の電極の一部を露出したままにして、

その後、第3の電極の露出部分と接触する第1の部分と、少なくとも第2の電極および第1の電極それぞれの一部に延長するように犠牲層に延設した第2の部分とを有する片持ばり部材を形成するように、導電材料を基板に成膜して、

その後、犠牲層を除去することにより、第2の電極に印加する電圧の影響下で、片持ばり部材の第2の部分が、自在に第1の電極と接触するようになる。

## 【0023】

このプロセスでは、導電材料を基板に成膜するステップが、片持ばり部材と間隔をおくが、第1の電極の重複部分が、キャパシタ電極および第1の電極が共にキャパシタを形成するように、キャパシタ電極を成膜することを含むこともできる。このプロセスはまた、犠牲層を除去した後、少なくとも片持ばり部材を覆うように、封止材料層を基板に成膜することを含むこともできる。

## 【0024】

別の面では、本発明は、電子回路の少なくとも1つの電子構成部品を基板に形成するプロセスを提供する。このプロセスは以下を含む。

## 【0025】

基板に、少なくとも1つの電子構成部品を形成可能な構成部品材料の層を形成して、

エンボス加工可能な材料の層を構成部品材料の層に形成して、

エンボス加工可能な材料の層をイメージ的にエンボス加工して、少なくとも1つの第1の部分と、少なくとも1つの第1の部分よりも厚さが厚い少なくとも1つの第2の部分とを形成して、

エンボス加工可能な材料をエッチングして、その少なくとも1つの第1の部分除去して、その少なくとも1つの第2の部分に存在するエンボス加工可能な材料を残すことにより、エンボス加工可能な材料の少なくとも1つの第1の部分の下にある構成部品材料を露出して、

その後、構成部品材料の露出部分をエッチングすることにより、構成部品材料の層をパターン形成して、その中に少なくとも1つの電子構成部品を形成する。

## 【0026】

本発明のこの面を、以下では便宜上、本発明のエンボス加工プロセスということもある。エンボス加工プロセスは、構成部品材料層のパターン形成後に、残余のエンボス加工可能な材料を基板から除去することを含むこともできる。エンボス加工可能な材料をイメージ的にエンボス加工することは、ローラにより実行することもできる。エンボス加工可能な材料は、フォトレジストを含むこともできる。フォトレジストから溶剤を除去するために、フォトレジストを、イメージ的にエンボス加工する前に加熱する（"ソフトベークする"）こともできる。あるいはまたは、構成部品材料をエッチングする前に、エッチングを行って少なくとも1つの第1の部分除去した後で、フォトレジストを加熱する（"ハードベークする"）こともできる。

## 【0027】

エンボス加工可能な材料は、少なくとも1つのベース可溶性単量体由来の反復単位を有する共重合体を含むこともできる。この少なくとも1つのベース可溶性単量体は、酸の存在下で非ブロック化するブロック基を含むこともできる。この目的のための好ましい共重合体は、4-水酸化スチレンおよびメタクリレート由来の反復単位を有するものを含む。

## 【0028】

10

20

30

40

50

最後に、本発明は、電気光学表示装置用バックプレーンを提供する。このバックプレーンは以下を含む。

【0029】

基板と、  
 基板に形成したトランジスタと、  
 トランジスタを覆うパッシベーション層と、  
 トランジスタからパッシベーション層の反対側に設けられたピクセル電極と、  
 パッシベーション層を貫通して、トランジスタをピクセル電極に電氣的に接続する導電性パイアと、  
 パッシベーション層が、エポキシ、ポリウレタン、シリコンポリアクリレートおよびポリイミドポリマーからなる基から選択する高分子を含む。 10

【0030】

本発明のこの面を、以下では便宜上、本発明の“埋込みトランジスタ”バックプレーンということもある。このような埋込みトランジスタバックプレーンでは、パッシベーション層を熱硬化性ポリマーまたは放射線硬化性ポリマーから形成することもできる。このような埋込みトランジスタバックプレーンから好ましいものは、基板は、絶縁層で覆われた金属膜を備え、トランジスタは絶縁層上に形成されている。基板は例えば、ポリイミド絶縁層で覆われたステンレス箔を備えることもできる。

【0031】

本発明は、埋込みトランジスタバックプレーンを含む電気光学表示装置にわたる。従って、本発明は、以下を備える電気光学表示装置を提供する。 20

【0032】

少なくとも1つの光学的特性が異なる第1および第2の表示装置状態を有する電気光学媒体の層であって、媒体への電界の印加により、その第1の表示装置状態から第2の表示装置状態へ変更可能な電気光学媒体と、  
 電気光学媒体層に隣接して配置され、電圧をそのピクセル電極に印加することにより、電界を電気光学媒体へ印加するように配置した本発明の埋込みトランジスタバックプレーン。

【0033】

この電気光学表示装置は、任意の種類の前記の電気光学媒体を用いることもできる。 30

【0034】

すでに示したように、本発明は異なった面をいくつか有している。それぞれ、電気光学表示装置用バックプレーンにおける改良を提供する。本発明のいくつかの面についても、他の応用例に有益である。以下に、本発明の主要な面について個別に説明するが、本発明の2つ以上の面を、1つのバックプレーンの製造または他の電子構成部品の製造に用いることもできることを理解されたい。例えば、本発明のMEMSバックプレーンを、本発明のエンボス加工方法を用いて製造することもできる。

【0035】

パートA：MEMSバックプレーン

すでに述べたように、従来技術のアクティブマトリクス表示装置は、各ピクセルに非線形（トランジスタまたはダイオード）スイッチ要素を必要とする。現在、非線形トランジスタ要素は、アモルファスシリコン、ポリシリコンおよび有機半導体から製造することができる。ダイオードスイッチ要素は、金属-絶縁体-半導体（MIM）、金属-半導体-絶縁体（MSI）、ショットキーおよびNINダイオードを含む。電気光学表示装置を駆動することができるが、これらのスイッチ要素にはある欠点がある。 40

【0036】

アモルファスおよび多結晶シリコンベースのトランジスタは、安定した装置を製造するには比較的高温（ $> 200$ ）の成膜ステップを必要とする。このような高温処理を必要とすることにより、実際には、製造に用いることができるフレキシブル基板の最大サイズに限度がある。熱膨張係数差により、特定のサイズを超える位置ずれを起こすことになる 50

。(上記のように、ある種類の電気光学表示装置の魅力的な特徴の1つは、フレキシブル基板上に製造できることなので、従来の液晶表示装置では不可能なフレキシブルで、頑丈な表示装置を提供できる。)金属箔等の寸法上安定したフレキシブル基板は、ポリシング、平坦化およびパッシベーション等、さらに処理工程が必要である。有機トランジスタは低温で製造することができるが、動作寿命が短いという傾向があり、酸素および水分に対しデリケートである。いずれの種類のスィッチ要素のオン/オフ比は望ましいものではなく、半導体層のシリコン移動度のために限界がある(アモルファスシリコンでは $< 1.0 \text{ cm}^2 / \text{Vs}$ 、多結晶シリコンでは $< 300 \text{ cm}^2 / \text{Vs}$ である。トランジスタスィッチは比較的大きなゲート対ピクセル浮遊容量を有しているが、電圧結合が生じてしまいピクセルでのDC電圧が不均衡になるので、表示した画像に不要のアーチファクトが生じることもある。

#### 【0037】

ダイオードは、ピクセル寄生容量に対し非常に大きな選択線を有しているので、厳格な設計ルールを必要とする。また、前述の国際公開01/07961号で説明した理由により、ピクセル全体に駆動電圧を維持するためにバックプレーンの各ピクセルにキャパシタを備えることは利点があるが、ダイオードベースのバックプレーンにこのようなキャパシタを設けることは難しい。

#### 【0038】

本発明のMEMSバックプレーンは、従来技術のバックプレーンのこれらの問題を低減したり、解消したりする。このようなMEMS電気光学表示装置用バックプレーンの好ましい形態は、複数のマイクロエレクトロメカニカルシステム(MEMS)スィッチを有し、電気泳動表示装置等のフラットパネル表示装置をアドレッシングするのに役立つ。

#### 【0039】

添付の図面を参照して、このようなMEMSバックプレーンの本発明の好ましい製造プロセスについて説明するが、これは説明のためだけである。図1A~図1Dは、製造プロセスの各種の段階における1つのMEMSスィッチの概略側面図であり、図2は、完成したバックプレーンの一部を示す上面図である。

#### 【0040】

図2からアクティブマトリクス表示装置製造の当業者にとって明らかなように、MEMSスィッチの存在を別にして、図2に示すバックプレーンは、従来のトランジスタベースのアクティブマトリクスバックプレーンに非常によく似ている。バックプレーンは、任意の一時点に行電極Rの1つを選択するように(すなわち、それに印加する動作電圧を有するように)、従来の設計の行ドライバ(図示せず)に接続している複数の並列行電極Rを備え、他の行は通常、図示したバックプレーンから電気光学媒体の反対側に設けられた1つの共通電極と同じ電圧に設定されている。所定の間隔の後、各行電極Rを周期的なやり方で順に選択するように、もともと選択した行電極Rの選択を取り消し、次の行電極Rを選択して、このシーケンスが連続する。バックプレーンはさらに、列電極Cを備える。これらはお互いに並列に延びているが、行電極に、第1の、つまりピクセル電極104に垂直である。このうちの1つだけが図2に図示されている。ピクセル電極104は、各ピクセル電極を、1つの行電極Rと1つの列電極Cとの交差部分に一意に対応付けられるように、矩形のレイアウトに配列されている。ピクセル電極104は、その対応付けられた列電極CにMEMSスィッチを介して接続している。スィッチは、片持ばり112と、アクチュエータ(つまり第2の)電極106(対応付けられた行電極Rが延設した形態を有すると、対応付けられた列電極Cが延設した形態を有するソース(つまり第3の)電極108とを備える。MEMSスィッチに精通している者に明らかなように、アクチュエータ電極106に動作電圧を印加していないと、ソース電極108から間隔をおいた片持ばり112の自由端(図2の左側端)でMEMSスィッチが開いた位置にあるので、このピクセル電極104と対応付けられた列電極Cとの間に電氣的接触はない。しかしながら、行ドライバが特定の行を選択して動作電圧を選択した行電極Rに印加すると、動作電圧がアクチュエータ電極106に現れ、その自由端がソース電極108と接触するように片持ば

り 1 1 2 が下方に引かれるので、このピクセル電極 1 0 4 と対応付けられた列電極 C との間に電氣的接触が行われ、ピクセル電極 1 0 4 が対応付けられた列電極 C と同じ電圧になる。従って、選択する行のピクセル電極（すなわち、選択した行電極 R に対応付けられた電極）だけが、対応付けられた列電極 C と同じ電圧になって、表示装置に隣接して設けられた電気光学媒体の書き込みが、従来のトランジスタベースのバックプレーンの書き込みと全く同様に、ラインごとのやり方で進められる。

#### 【 0 0 4 1 】

図 2 に示すバックプレーンはさらに、各ピクセル電極 1 0 4 に対応付けられたキャパシタ電極 1 1 4 を備え、1 つのキャパシタ電極 1 1 4 は列電極 C の隣接する部分とキャパシタを構成する。

10

#### 【 0 0 4 2 】

図 2 に示すバックプレーンの製造プロセスについて、図 1 A ~ 図 1 D を参照して説明する。図 1 A に示すように、プロセスは、例えば高分子フィルムまたは高分子をコーティングした金属箔の絶縁基板 1 0 2 から開始する。プロセスの第 1 の段階では、任意の都合の良い方法で薄い金属層を基板 1 0 2 に成膜してパターン形成して、3 つの電極、すなわちピクセル電極 1 0 4、"ゲート"つまりアクチュエータ電極 1 0 6 およびソース電極 1 0 8 を形成して、図 1 A に示す構造を製造する。プロセスの好ましい形態では、金属層は、金を約 1 0 0 n m の厚さにスパッタで成膜する。次に、犠牲層 1 1 0 を図 1 B に示す形態で成膜してアクチュエータおよびソース電極を覆うが、ピクセル電極 1 0 4 は露出したままにしておく。図 1 B に示すように、この犠牲層 1 1 0 は部分的に覆うもので、ピクセル電極 1 0 4 とアクチュエータ電極 1 0 6 との間のギャップをすべて覆うものではないことに留意する。犠牲層 1 1 0 を望ましくは、銅を室温で約 1  $\mu$  m の厚さにスパッタで成膜する。次に、犠牲層をエッチングして、機械的な片持ばりのベース領域を形成して、金属の 2 つの基板のキャパシタの支柱をサポートする。フォトレジスト層を追加してパターン形成して、アパーチャを残して、そして片持ばり 1 1 2 およびキャパシタ電極 1 1 4 をメッキする。好ましくは、室温で電気メッキ溶液および金等の低応力材料を用いる（理解しやすいように、図 1 A ~ 図 1 D のキャパシタ電極 1 1 4 の位置をずらしている）ビーム 1 1 2 の厚さは、望ましくは約 2 ~ 4  $\mu$  m である。最後に、フォトレジスト層を剥離して、図 1 C に示す構造を形成して、次に、好ましくはウェットエッチングを用いて犠牲層 1 1 0 を除去するので、片持ばり 1 1 2 が遊離する。

20

30

#### 【 0 0 4 3 】

用いる電気光学媒体の種類によるが、MEMS スイッチと電気光学媒体との間を物理的に分離して維持することは望ましく、あるいは不可欠なことである。この目的のため、保護封止層をバックプレーンに追加して、犠牲層を削除した後で MEMS スイッチが誤って破損しないようにすることもできる。図 3 に示すように、このような保護封止層の好ましい形態は、MEMS スイッチにそそえられ、基板に接着した、前もってパターン形成したポリイミドまたは他の高分子封止材料 1 1 6 を備える。

#### 【 0 0 4 4 】

MEMS ベースの本発明のバックプレーンにより、重要な技術的利点をいくつか提供する。MEMS スイッチは、"オン"状態では低いインピーダンスで、"オフ"状態では非常に高いインピーダンスになる。従って、優れたオン/オフ比が得られるので、他の種類の非線形要素を通過するリーク電流に伴う問題を回避できる。上述のように図 1 A ~ 図 1 D を参照して、3 つまたは 4 つのマスクを用い、高温処理工程を全く必要としない簡単なプロセスで、MEMS スイッチを製造することができる。従って、例えば、ポリ(エチレンテレフタレート)フィルムといった、低コストのフレキシブル基板にこのプロセスを用いることができる。また、上記の MEMS 製造プロセス薄膜トランジスタまたはダイオードに基づくバックプレーンの製造プロセスよりも、処理中に環境的汚染受ける可能性が低い。これにより、必要とするクリーンルーム設備のコストを低減するようになる。また、MEMS ベースのバックプレーンの製造プロセスにより、粗いパターン形成ステップのいくつかを利用できるようになる。

40

50

## 【 0 0 4 5 】

M E M Sスイッチは、ピクセル静電容量に対する非常に細い選択線を有しているので、M E M Sベースのバックプレーンは、同様のトランジスタまたはダイオードベースのバックプレーンよりも、このような静電容量によるD C不均衡が小さく、このD C不均衡の低減は、いくつかの種類の電気光学媒体、特に粒子ベースの電気泳動媒体の動作寿命および/または表示装置特性を延長するのに重要である。また、M E M Sベースの表示装置における選択線およびデータ線の重複領域が空気で分離できるので(図1 Dおよび図2を参照のこと)、空気の比誘電率がほぼ正確に1で、得られる低減した静電容量により、表示装置の消費電力が低減することと、消費電力の大きな部分がデータ線に対応付けられた静電容量の充放電によるので、このような重複領域の単位面積当りの不要の静電容量を絶対最小値にしておける。

10

## 【 0 0 4 6 】

M E M Sベースの本発明のバックプレーンの変更した形態では、図1 D、図2および図3に示す片持ばりを、M E M Sダイアフラムに置換することもできる。これは、片持ばりよりも静摩擦の影響を受ける可能性が低い。

## 【 0 0 4 7 】

パートB：本発明のエンボス加工プロセス

すでに述べたように、バックプレーンの製造には、基板上に小型部品のパターン形成を必要とする。表1に示すように、各種のパターン形成の応用例に必要なクリティカルディメンション長さのスケールの範囲があり、これらの寸法を正しく達成するために技術範囲として用いられてきた。

20

## 【 0 0 4 8 】

## 【表1】

表1：各種の業界で微細部品をパターン形成するために用いるプロセス

産業	クリティカルディメンション	パターン形成した材料	製品化に用いられる技術
プリント配線基板	>150 $\mu\text{m}$	はんだ、銅、他の金属、絶縁体	ソルダマスク、スクリーン印刷、フォトリソグラフィ
フレキシブル回路、MCM	>15 $\mu\text{m}$	銅、クロム、他の金属、絶縁体、半導体	フォトリソグラフィ、スクリーン印刷
フラットパネル	>1 $\mu\text{m}$	アルミニウム、クロム、他の金属、絶縁体、半導体	フォトリソグラフィ
マイクロプロセッサ、メモリ、その他マイクロチップ	<0.5 $\mu\text{m}$	アルミニウム、クロム、他の金属、絶縁体、半導体	フォトリソグラフィ

30

40

また、すでに述べたように、非常に小型の部品を製造するには、例えばクリティカルディメンションが< 25  $\mu\text{m}$ では、主要な技術として明らかにフォトリソグラフィがあげられる。この数十年にわたる大規模な調査によれば、フォトリソグラフィ技術は、0 . 1 3  $\mu\text{m}$ プロセスが本格的な生産になるまで改良され、0 . 1 0  $\mu\text{m}$ プロセスが研究中である

50

。フォトリソグラフィは、大規模な工業的な応用が可能なスケラブル技術として改良されているが、多くの工程があることと、フォトリソグラフィ製造設備に伴う資本経費が高いこととで一般的に費用がかかると考えられている。

【0049】

前述のように、本発明の第2の面は、別のパターン形成技術、すなわち、バックプレーンの構成部品および他の電子装置をパターン形成する、エンボス加工レジストプロセスに関する。エンボス加工レジストプロセスにより、従来のフォトリソグラフィプロセスよりも利点をいくつか提供し、高いスループットのロールツーロール処理を可能にし、1 μmを下回る部品サイズを可能にし、処理コストの固定費または変動費の低減を可能にする。

【0050】

添付の図面の図4A～図4Eは、本発明のエンボス加工プロセスを示す。図4Aに示すように、基板402をまず、材料404でコーティングしてパターン形成する。この材料は、金属、絶縁体、半導体または任意の他の種類のパターン形成可能な材料とすることができる。エンボス加工可能な材料層（以下では、便宜上“レジスト”という）406を次に、材料404に塗布して、“マスタスタンプ”（好ましくは、図4Aに示すようなエンボス加工ローラ408の形態である）を用いてレジストをエンボス加工して、レジストをテクスチャまたはパターン形成する。図4Bからよくわかるように、このエンボス加工ステップにより、レジスト406を厚い（第2の）領域406Aと薄い（第1の）領域406Bとに成形し、ローラ408のパターン形成により、任意の所望のやり方で、レジスト406を所定の2つの種類の領域に分離する。

【0051】

このプロセスの次のステップでは、薄い領域406Bを除去して基底材料404を十分露出する程度に、パターン形成したレジストをわずかにエッチング（半導体製造技術の当業者に周知の任意の従来のエッチングプロセスを用いて）するが、材料404が厚い領域406Aを覆う部分を残すようにするので、図4Cに示す構造を形成する。次に基板を第2のエッチング工程にかけて、材料404の露出部分を所望の分量エッチングするので、図4Dに示す構造を形成する。最後に、図4Eに示すように、レジストを基板から剥離して、最終的なパターン形成材料404を基板402に残す。

【0052】

表面に塗布したエンボス加工可能な材料を、パターン形成ステップを最適化するように選択することもできる。市販のフォトレジストを、エンボス加工可能な材料として用いることもできる。フォトレジストを、そのガラス転移温度（ $T_g$ ）を越える温度でエンボス加工することもできるし、ウェットまたはドライエッチングを行って基底材料を露出することもできる。レジストを、基底材料のエッチングに用いる化学薬品に耐性のものを選択することもできるし、基底材料のパターン形成後にその表面から容易に剥離するものを選択することもできる。ある場合では、レジストをエンボス加工する前にレジストを“ソフトベーク”して溶剤を除去することは必要または望ましいことである。また、ある場合では、エッチングして薄い領域406Bを除去した後、基底材料のエッチングにレジストが確実に耐えることができるように、レジストを“ハードベーク”することは好ましいことである。

【0053】

溶融材料（高分子または別のもの）を、エンボス加工可能な材料またはレジストとして用いることもできる。例えば、ろう状材料（例えば、オクタコサン、ノナデカン等のアルカン等）を用いることもできる。これらのろう状材料を、加熱スロットダイ、凹版、スピンコーティングチャック、オフセット印刷ローラ、またはこの分野の当業者が周知の他の同様の装置を用いて、液相でコーティングすることもできる。溶融材料は通常成膜すると、薄い、エンボス加工可能なフィルム状に固化し、次にウェットまたはドライエッチング技術を用いて、エンボス加工しエッチバックすることもできる。パターン形成したレジスト膜は、基底材料のエッチングマスクとしての役割を果たし、すでに述べたように、基底材料のエッチングに続いて剥離する。ヘキサン等の溶剤は、前述のろう状材料を効果的に

10

20

30

40

50

剥離するので、このようなプロセスには利点がある。成膜後にレジストから溶剤を乾燥させる必要がないからである。また、用いる化学薬品を適切に選択する（“最適化する”）ことにより、パターン形成が完了した後、比較的非毒性の溶剤を用いて、ろう状材料を基底材料から剥離することもできる。

**【0054】**

エンボス加工レジストの発想に最適化した重合体を用いることもできる。例えば、図5Aに示す4-水酸化スチレンおよびブチル-メタクリレート重合体である。このブロック共重合体の4-ヒドロキシスチレンの成分は塩基可溶性で、共重合体は酸の存在下で非ブロック化する。その結果、共重合体は、エンボス加工レジストプロセスで有益な特性をいくつか示す。第一に、高分子の分子量を調整することにより、そのガラス転移温度を約100から約150の範囲内に調整することができるので、許容できるエンボス加工温度範囲になる。第二に、弱塩基溶液を用いてパターン形成した共重合体をエッチバックすることもできるので、基底材料を露出する。最も普通の基底材料（金属、半導体、絶縁体）をエッチングするのに用いる酸は、基底材料のエッチングの間に共重合体を非ブロック化するので、エッチングが完了した後、レジストを容易に除去することができる。

10

**【0055】**

あるいは、エンボス加工レジスト共重合体で、図5Bに示すメタクリレートベースのブロックを、図5Aに示すブチルメタクリレートブロックの代わりに用いることもできる。この異なるブロックを用いることにより、エンボス加工レジストを約175~180の温度で熱によって非ブロック化することができる。基底材料のパターン形成を上記のように従来の酸性エッチング化学薬品を用いずにエッチングを行う場合に、熱による非ブロック化は、有用な別の方法である。

20

**【0056】**

本発明のプロセスのエンボス加工処理に用いられるマスタスタンプを、様々な従来技術の超微細加工技術を用いて形成することもできる。好ましくは、マスタスタンプは、コンパクトディスク製造業者がコンパクトディスク（CD）やDVDの製造に用いるニッケルマスタスタンプの作成に一般的に利用する技術を用いて作成する。これらの技術には、ニッケルマスタスタンプの電鍍に対して、フォトリソグラフィで形成した鋳型の作成が必要である。

**【0057】**

CDおよびDVDのマスタリングプロセスから得られるニッケル箔は、本発明に用いるのに非常に適しているが、従来のCD/DVDプロセスのいくつかを変更する必要がある。まず、CD上のピットは通常、250nmより浅いが、約1~10μm深さのマスタスタンプ上に部品を作成するには通常望ましいものの、本発明では、優れた刻印を形成するには、スタンプ部品はレジスト厚さの約2~5倍必要で、通常約100~1000nmになる。

30

**【0058】**

このような深さの部品をマスタ上に作成するには、マスタ製造は、厚い膜処理に最適化したフォトレジストを用いる必要がある。例えば、SU-8レジストを用いて、100μm以上もの厚さの膜を形成することもできる。ニッケルマスタをその鋳型から確実に簡単に外すために、傾斜を付けた側壁をマスタの部品部分に形成することが好ましい。傾斜側壁の技術を、高スループット薬品検出システムを繰り返すために用いるマスタの形成に利用していたが、エンボス加工レジストプロセスには明らかに用いられていなかった。

40

**【0059】**

マスタスタンプの幾何学的機能として、別の技術、高度化MEMS装置の製造に従来から行われているように、例えば、反応性イオンエッチング（RIE）またはレーザアブレーションを用いてシリコンウェハまたはガラス基板を所望の部品を有するようにエッチングすることは有益である。

**【0060】**

本発明のエンボス加工プロセスにより、材料のパターン形成について、従来のフォトリ

50

ソグラフィ技術よりも明らかな利点をいくつか提供する。エンボス加工プロセスにより、リソグラフィよりも低い固定費および変動費が見込まれるのは、従来のリソグラフィ用紫外線露光装置を機械的エンボス加工装置に置き換え、従来のフォトレジストを安価な化学的に単純な材料と置き換えるからである。本発明のエンボス加工プロセスは、部品の特徴的な寸法を6~10nmという小ささで達成できることを示している。これは、高度のフォトリソグラフィプロセスで達成可能なものよりも5~10倍小さい。溶融高分子レジストを利用する本発明の実施の形態を用いる場合、フォトリソグラフィに必要なソフトベークステップおよびハードベークステップを完全に省くことができる。ミクロンスケールに小さくなる部品サイズでは、オールウェットプロセスを用いてエンボス加工レジストプロセスを正常に完了することもできる。すなわち、高価な真空ステップを全く必要としない。最後に、エンボス加工レジストプロセスは、図4Aに示すように、マスタスタンプとしてローラを用いる高スループットのロールツーロールパターン形成に非常に適している。

10

#### 【0061】

##### パートC：埋込みトランジスタバックプレーン

前述のように、電気光学表示装置の製造において、表示装置のバックプレーンおよび前面部は通常、別々の装置として製造して、共に積層して、最終的な表示装置を作成する。このような積層は通常、積層用接着剤を用いて、バックプレーンを表示装置の前面部に接着する必要がある。従って、最終的な表示装置では、製造したバックプレーンの露出表面が積層用接着剤に対し露出する。多くの場合、積層用接着剤には、バックプレーンの露出表面上のトランジスタまたは他の非線形装置の性能に有害となるような影響を与える材料が含まれている。例えば、特定の市販のポリウレタン積層用接着剤をアモルファスシリコンTFTのチャンネルに直接塗布すると、トランジスタを完全に破壊してしまうことがわかっている。添付の図面の図6に示すように、このようなある実験では、トランジスタのオン/オフ比が106から約10に低減したことがわかった。また、ある種類の電気光学媒体は流動化学種を含んでいて、これは、積層用接着剤を移動可能でトランジスタまたは他の非線形装置に悪影響を与えることになる。例えば、粒子ベースの電気泳動媒体は、炭化水素溶剤を含み、これは、このように移動可能で、アモルファスシリコントランジスタの特性に悪影響を与えることもある。最後に、アモルファスシリコンTFTはまたTFTに電気光学媒体を介して侵入する光や水分により、劣化することもある。封止粒子ベースの電気泳動媒体等の多くの電気光学媒体は通常不透光であると考えられているが、ある種の光は、例えばカプセルの間の小さなギャップを介して、このような媒体を通過するものもある。

20

30

#### 【0062】

このような問題を回避するために、非線形装置と電気光学媒体との間にバリア層またはパッシベーション層を介在させることが知られている。例えば、前述の2002/0119584号には、いわゆる“埋込みトランジスタ設計”のバックプレーンが記載されている。このような設計では、積層の前に、ピクセル電極だけが最終的なバックプレーンに露出する。バックプレーンのトランジスタは、パッシベーション層の下に“埋め込まれて”いて、トランジスタのドレインは、パッシベーション層を貫通する導電性バイアにより、それらに対応付けられたピクセル電極に接続している。前述の公開出願に記載されているこの設計の好ましい形態では、パッシベーション層は、プラズマ促進化学蒸(PECVD)で成膜した、約5μmを越える窒化ケイ素を備える。この比較的厚い層により、トランジスタのチャンネルとデータ線とを覆う必要がある。クラックをまったく発生させることなくこのような厚い窒化物層を成膜することは困難である。従って、パッシベーション層としての窒化ケイ素と置換する別の材料を発見することが望ましい。

40

#### 【0063】

エポキシ、ポリウレタン、シリコン、ポリアクリレートおよびポリイミドポリマーをパッシベーション層としての窒化ケイ素の代わりとして用いて、電気光学表示装置に用いられるバックプレーンのトランジスタまたは他の非線形装置を封止して保護できることがわかっている。好ましいポリマーは、スクリーン印刷によりバックプレーンに塗布すること

50

ができる。これは、PECVDよりも複雑でなく、より少ない設備ですむプロセスである。

【0064】

本発明で用いる高分子封止材料は、熱または放射線、好ましくは紫外線放射のいずれかで硬化可能である。好ましい熱硬化性材料として、エポキシテクノロジー(Epoxy Technology)社製エポテック(EpoTek)H70E-2LCと、デュポンエレクトロニックマテリアルズ社製デュポン(DuPont)5036とが含まれる。好ましい紫外線硬化材料として、アライドフォトケミカル(Allied Photochemical Inc)社製TGH1003x2と、クリエイティブマテリアルズ(Creative Materials Inc)社製CM116-20とが含まれる。これらの材料の特性および硬化条件について、以下の表2にまとめている。

10

【0065】

【表2】

表2：高分子材料

スクリーン印刷可能封止材料	硬化方法	粘度, cps.	色
DuPont 5036	120-130°C, 5分	30,000-50,000	不透明
Epotek H70E-2LC (良好な水分バリア)	120°C, 15分	30,000	黒
TGH 1003x2	UV	3400	青
Creative Materials 116-20 (湿度、温度および溶剤に対し良好な耐性である)	UV	10,000	透明

20

30

これらの材料を、基本的に前述の2002/0019081号に記載のように、ポリイミド層でコーティングしたステンレス膜上に製造したアモルファスシリコンを用いてテストした。直径20~180 $\mu$ mのTF T封止材料の液滴を、プローブステーションを用いてTF Tのチャンネル領域に塗布した。熱硬化性コーティングを、表2に記載の必要条件で、通常のオープンで硬化した。紫外線硬化コーティングとして、ELC-4000光硬化装置を用いて、硬化時間は1~2分であった。封止材料の硬化に続いて、TF Tの電流/電圧曲線を、従来やり方で生成した。結果をそれぞれ、図7~図10に示す。比較のため、図11にエポテックH62を用いて封止されているTF Tを示し(エポテックH70E-2LCと同じ製造業者の熱硬化性ポリマー)、図12に、エレクトロダグ(Electrodag)452SSを用いて封止されているTF T(アチソンインダストリーズ(Acheson Industries, Inc)社製の紫外線硬化ポリマー)の同様の曲線を示す。

40

【0066】

図7~図10は、上記の表2に記載の材料がすべて要項な結果であったことを示している。デュポン5036で封止した後は、オフ電流が低下している。封止材料としてエポテックH70E-2LCを用いる場合は、TF Tの性能は同じである。TGH1003x2をコーティングしたTF Tは、制御装置と比較して、同じ性能であった。CM116-2

50

0で封止されているTFTは、制御装置よりも良いサブスレシールド勾配である。しかしながら、図11および図12には、間違っただけの封止材料を選択すると何が起きるが示されている。図11は、エポテックH62で封止した場合は、アモルファスシリコンTFTがほとんど破壊されたことを示し、図12は、エレクトロダグ452SSで封止した場合はTFTが劣化して、TFTが高いオフ電流でリークしやすくなることが示している。

【0067】

本発明は従って、電気光学表示装置のバックプレーンに用いられるトランジスタおよび他の非線形装置を保護する低コストのプロセスを提供する。用いる高分子封止材料を、スクリーン印刷で成膜してパターン形成する。上述の従来技術のプロセスで用いられるPECVD窒化ケイ素成膜およびフォトリソグラフィパターン形成プロセスと比較して、低コストのプロセスである。

10

【0068】

本発明の各種の面について、封止粒子ベースの電気泳動媒体と共に用いることについて主に説明してきたが、上述の任意の種類電気光学媒体を、本発明の電気光学表示装置に用いることができることが理解されるであろう。

【図面の簡単な説明】

【0069】

【図1】添付の図面の図1A～図1Dは、本発明のMEMSバックプレーンの一部を示す概略側面図である。この部分は、1つのマイクロエレクトロメカニカルスイッチを含む。側面図バックプレーン製造中の各種の段階を示す。

20

【図2】図2は、図1Dに示す完成したバックプレーンの一部を示す上面図である。

【図3】図3は、図1Dと同じ概略側面図である。保護封止材料層を設けた変更した本発明のMEMSバックプレーンの一部を示す。

【図4】図4A～図4Eは、本発明のエンボス加工プロセスの各種の段階を示す概略側面図である。

【図5】図5Aは、本発明のエンボス加工プロセスに用いられる好ましいポリマーの組成式を示す。図5Bは、図5Aに示すメタクリレート反復単位と置換可能な別の反復単位の組成式である。

【図6】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

30

【図7】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

【図8】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

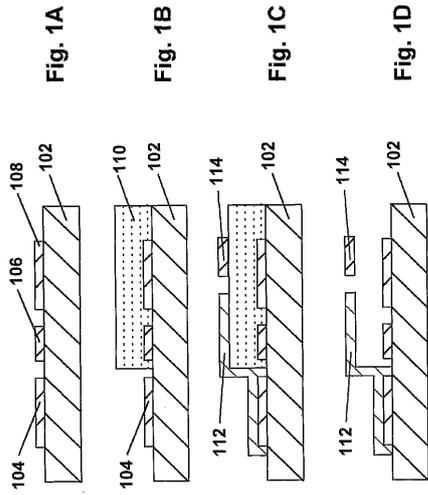
【図9】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

40

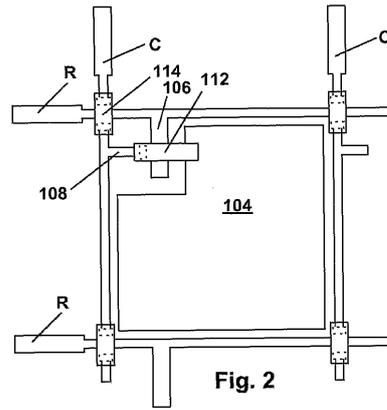
【図10】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

【図11】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。

【図12】図6～図12は、本発明の埋込みトランジスタバックプレーンに用いられる各種の埋込みトランジスタの電流/ゲート電圧曲線である。同様の曲線は、特定の制御実験を示す。



【 図 2 】



【 図 3 】

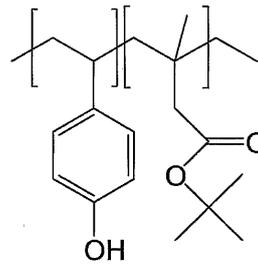
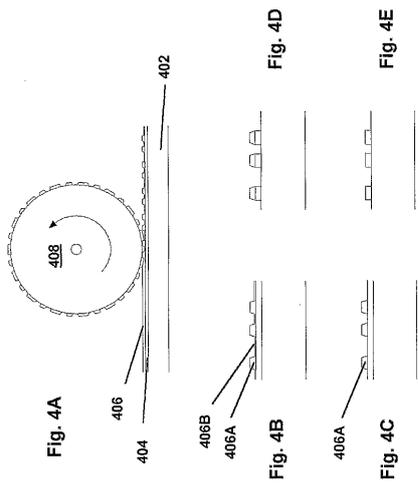
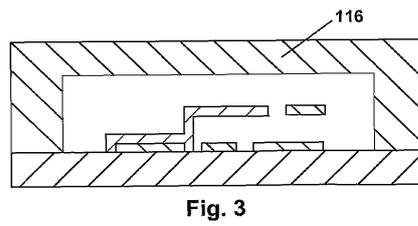


Fig. 5A

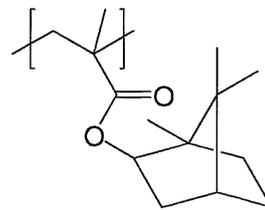


Fig. 5B

【 図 6 】

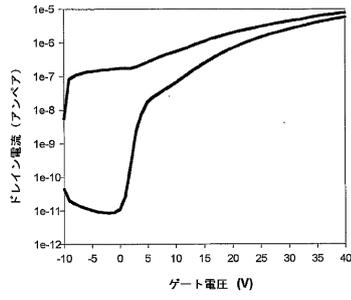


Fig. 6

【 図 8 】

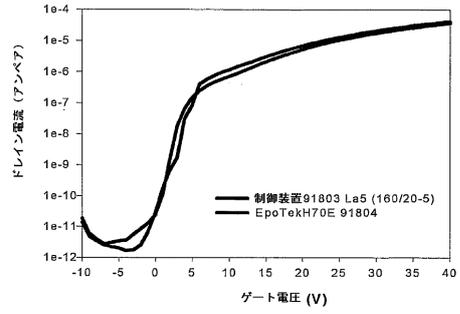


Fig. 8

【 図 7 】

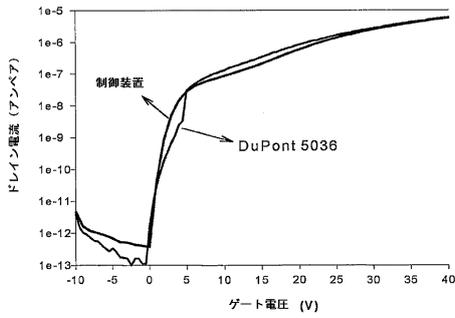


Fig. 7

【 図 9 】

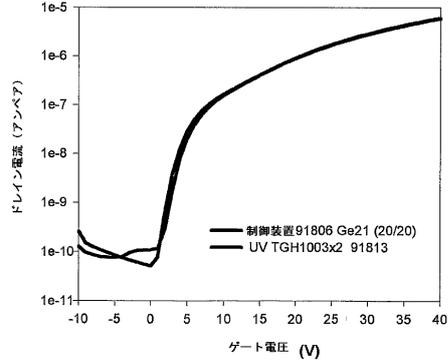


Fig. 9

【 図 10 】

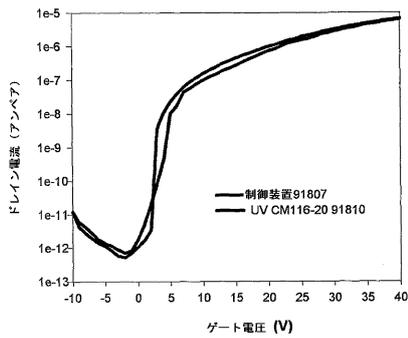


Fig. 10

【 図 12 】

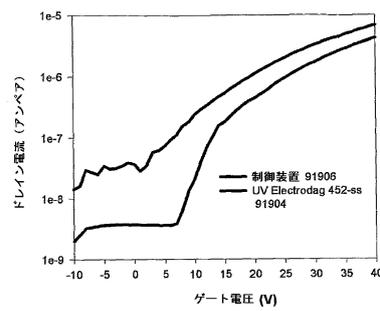


Fig. 12

【 図 11 】

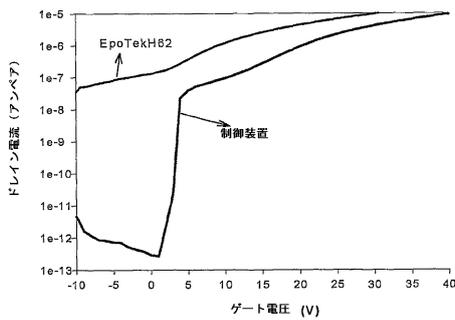


Fig. 11

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

 Int. Application No.  
 PCT/US 03/40257

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> IPC 7 G02F1/1362 H01H59/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) IPC 7 G02F H01H		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 4 681 403 A (TE VELDE TIES S ET AL) 21 July 1987 (1987-07-21)	1,2,4-9, 11,13
Y	column 1, line 16 - column 9, line 22; claims; figures 1-3,7-12	10
Y	US 2002/018042 A1 (ALBERT JONATHAN D ET AL) 14 February 2002 (2002-02-14) paragraph '0099! - paragraph '0105!	10
A	US 6 392 618 B1 (KIMURA KOICHI) 21 May 2002 (2002-05-21) column 1, line 31 - column 4, line 12; figures 1-3,6,8,23,31-35	1,2, 4-11,13
A	US 5 638 946 A (ZAVRACKY PAUL M) 17 June 1997 (1997-06-17) column 1, line 17 - column 1, line 56; figures 1-5,7,8	1,2,11
-/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family
Date of the actual completion of the international search 4 May 2004		Date of mailing of the international search report 27. 07. 04
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Kiernan, L

## INTERNATIONAL SEARCH REPORT

1 - International Application No  
PCT/US 03/40257

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>TAKASHI NISHIO ET AL: "CHARACTERISTIC OF MICROMECHANICAL ELECTROSTATIC SWITCH FOR ACTIVE MATRIX DISPLAYS" IEICE TRANSACTIONS ON ELECTRONICS, INSTITUTE OF ELECTRONICS INFORMATION AND COMM. ENG. TOKYO, JP, vol. E78-C, no. 9, 1 September 1995 (1995-09-01), pages 1292-1297, XP000545793 ISSN: 0916-8524 the whole document</p>	1,2,11
A	<p>PETERSEN K E: "DYNAMIC MICROMECHANICS ON SILICON: TECHNIQUES AND DEVICES" IEEE TRANSACTIONS ON ELECTRON DEVICES, IEEE INC. NEW YORK, US, vol. ED-25, no. 10, 1 October 1978 (1978-10-01), pages 1241-1249, XP000572631 ISSN: 0018-9383 the whole document</p>	1,2,11

## INTERNATIONAL SEARCH REPORT

 international application No.  
 PCT/US 03/40257

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)	
This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:	
1. <input type="checkbox"/>	Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:
2. <input type="checkbox"/>	Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically:
3. <input type="checkbox"/>	Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).
Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)	
This International Searching Authority found multiple inventions in this international application, as follows:	
see additional sheet	
1. <input type="checkbox"/>	As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.
2. <input type="checkbox"/>	As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. <input type="checkbox"/>	As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:
4. <input checked="" type="checkbox"/>	No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
	1-13
Remark on Protest	<input type="checkbox"/> The additional search fees were accompanied by the applicant's protest. <input type="checkbox"/> No protest accompanied the payment of additional search fees.

## INTERNATIONAL SEARCH REPORT

International Application No. PCT/ US 03 /40257

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

## 1. claims: 1-13

The subject-matter of claims 1-13 concern a backplane device, and its method of manufacture, for an electro-optic display which contains a micromechanical switch disposed between a voltage supply line and a pixel electrode.

## 2. claims: 14-18

The subject-matter of claims 14-18 concern a process for forming at least one electronic component of an electronic circuit on a substrate. The process involves forming a layer of embossable material over a layer of component material, imaging and etching the embossable material thereby patterning the layer of component material and forming at least one electronic component therein.

## 3. claims: 19-22

Claims 19-22 concern a backplane for an electro-optic display and an electro-optic display, containing a polymer passivation layer.

## INTERNATIONAL SEARCH REPORT

Information on patent family members			International Application No PCT/US 03/40257		
Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 4681403	A	21-07-1987	NL	8103377 A	16-02-1983
			CA	1194194 A1	24-09-1985
			DE	3277331 D1	22-10-1987
			EP	0071287 A1	09-02-1983
			ES	8305945 A1	16-07-1983
			HK	85091 A	08-11-1991
			JP	58018675 A	03-02-1983
			SG	48090 G	17-08-1990
US 2002018042	A1	14-02-2002	US	6232950 B1	15-05-2001
			US	2003034949 A1	20-02-2003
			AU	9122598 A	16-03-1999
			AU	9206398 A	16-03-1999
			AU	9207898 A	16-03-1999
			BR	9814454 A	03-10-2000
			BR	9814455 A	03-10-2000
			BR	9814456 A	03-10-2000
			CA	2300827 A1	04-03-1999
			CA	2300830 A1	04-03-1999
			CA	2300849 A1	04-03-1999
			DE	69814410 D1	12-06-2003
			DE	69814410 T2	27-11-2003
			EP	1335211 A2	13-08-2003
			EP	1010035 A1	21-06-2000
			EP	1010036 A1	21-06-2000
			EP	1010037 A1	21-06-2000
			JP	2004500583 T	08-01-2004
			JP	2002504696 T	12-02-2002
			JP	2004500584 T	08-01-2004
			US	2002089735 A1	11-07-2002
			WO	9910767 A1	04-03-1999
			WO	9910768 A1	04-03-1999
			WO	9910769 A1	04-03-1999
			US	6252564 B1	26-06-2001
			US	6515649 B1	04-02-2003
			US	6120839 A	19-09-2000
			US	6727881 B1	27-04-2004
			US	6118426 A	12-09-2000
			US	6710540 B1	23-03-2004
			US	6639578 B1	28-10-2003
			US	6262706 B1	17-07-2001
			US	6459418 B1	01-10-2002
			US	6017584 A	25-01-2000
			US	6177921 B1	23-01-2001
			US	6067185 A	23-05-2000
			US	6300932 B1	09-10-2001
			US	6664944 B1	16-12-2003
US	2003112491 A1	19-06-2003			
US	6392785 B1	21-05-2002			
US	6249271 B1	19-06-2001			
US	6535197 B1	18-03-2003			
US	2004090415 A1	13-05-2004			
AU	3190499 A	11-10-1999			
CA	2320788 A1	23-09-1999			
DE	69917441 D1	24-06-2004			
EP	1064584 A1	03-01-2001			
JP	2002507765 T	12-03-2002			

### INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No PCT/US 03/40257
---

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6392618	B1	21-05-2002 JP 2000035591 A	02-02-2000
US 5638946	A	17-06-1997 NONE	

## フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 デニス, ケビン エル.

アメリカ合衆国 メリーランド 21075, エルクリッジ, オールド ウォータールー  
ロード 6745, アpartment 233

(72) 発明者 ドゥッサー, グレグ エム.

アメリカ合衆国 マサチューセッツ 02494, ニードハム, ダンスター ロード 40

(72) 発明者 ゼーナー, ロバート ダブリュー.

アメリカ合衆国 マサチューセッツ 02474, アーリントン, エディス ストリート 7

(72) 発明者 キング, マシュー エー.

アメリカ合衆国 マサチューセッツ 02482, ウェルズリー, ワシントン ストリート  
554, アpartment ナンバー 12

(72) 発明者 ハニーマン, チャールズ エイチ.

アメリカ合衆国 マサチューセッツ 02131, ロスリンデール, リー ヒル ロード 1  
9

(72) 発明者 ワン, ジャンナ

アメリカ合衆国 マサチューセッツ 01752, マールボロ, アバロン ドライブ 11,  
アpartment ナンバー 15

Fターム(参考) 5C094 AA31 AA37 AA44 BA02 BA52 BA75 DB04 EA04 EA10 GA10