



(19)  
 Bundesrepublik Deutschland  
 Deutsches Patent- und Markenamt

(10) **DE 10 2004 055 457 A1** 2006.05.24

(12)

## Offenlegungsschrift

(21) Aktenzeichen: **10 2004 055 457.9**

(22) Anmeldetag: **17.11.2004**

(43) Offenlegungstag: **24.05.2006**

(51) Int Cl.<sup>8</sup>: **G06F 17/50** (2006.01)  
**G06F 11/273** (2006.01)

(71) Anmelder:  
**Infineon Technologies AG, 81669 München, DE**

(72) Erfinder:  
**Zuckerstätter, Andrea, 80637 München, DE;**  
**Mergenthaler, Max, 82024 Taufkirchen, DE**

(74) Vertreter:  
**Müller-Boré & Partner, Patentanwälte, European  
 Patent Attorneys, 81671 München**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

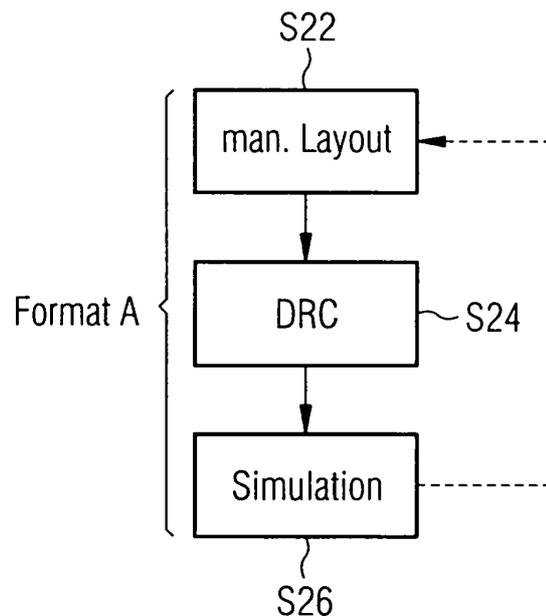
**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

(54) Bezeichnung: **Verfahren, Computerprogrammprodukt und Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung, umfassend die folgenden Schritte:

- (a) Erfassen eines erstellten Schaltungslayouts;
- (b) Durchführen eines Tests, ob vorbestimmbare Bedingungen in dem Schaltungslayout erfüllt sind;
- (c) wenn zumindest eine vorbestimmbare Bedingung nicht erfüllt ist;
- (c1) Ermitteln der Positionsdaten zumindest eines Schaltungsteils des Schaltungslayouts, für welchen zumindest eine vorbestimmbare Bedingung nicht erfüllt ist; und
- (d) Durchführen einer Simulation für zumindest einen in Schritt (c) ermittelten Schaltungsteil, um ein Simulationsergebnis zu erhalten.

Ferner betrifft die Erfindung ein Computerprogrammprodukt und eine Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung.



## Beschreibung

**[0001]** Die Erfindung betrifft ein Verfahren, ein Computerprogrammprodukt und eine Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung.

**[0002]** Es sind Verfahren zum Entwickeln bzw. Erstellen von Layouts von Halbleitervorrichtungen bekannt, bei welchen ein von einem Nutzer bzw. Layouter erstelltes Schaltungslayout überprüft wird, ob vorbestimmbare Bedingungen innerhalb des Schaltungslayouts erfüllt sind. Eine solche Überprüfung wird auch als Design Rule Check (DRC) bezeichnet, bei welchem Designregelverletzungen ermittelt werden. Die ermittelten Designregelverletzungen werden als Fehlermeldungen an den Nutzer ausgegeben und der Nutzer bewertet anhand der ausgegebenen Fehlermeldungen, ob eine Veränderung des Schaltungslayouts durchgeführt werden muß, oder ob das Schaltungslayout trotz der Designregelverletzung beibehalten werden kann. In vielen Fällen ist es jedoch schwierig zu entscheiden, ob das Schaltungslayout verändert werden muß oder nicht. Insbesondere ist es häufig schwierig zu beurteilen, ob die ermittelten Designregelverletzungen ein einwandfreies Funktionieren der Halbleitervorrichtung, für welche das entwickelte Layout verwendet wird, beeinträchtigen oder nicht.

## Aufgabenstellung

**[0003]** Es ist somit eine Aufgabe der vorliegenden Erfindung, ein Verfahren, ein Computerprogrammprodukt und eine Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung bereitzustellen, welche auf einfache Weise ein verbessertes Erstellen eines Schaltungslayouts ermöglichen.

**[0004]** Diese Aufgabe wird gemäß der vorliegenden Erfindung gelöst durch ein Verfahren mit den in Anspruch 1 angegebenen Merkmalen, ein Computerprogrammprodukt mit den in Anspruch 18 angegebenen Merkmalen und eine Vorrichtung mit den in Anspruch 19 angegebenen Merkmalen. Bevorzugte Ausführungsformen sind in den abhängigen Ansprüchen beschrieben.

**[0005]** Gemäß der Erfindung wird ein Verfahren zum Überprüfen eines im wesentlichen manuell durch einen Nutzer bzw. Layouter erstellten Schaltungslayouts für eine Halbleitervorrichtung, umfassend die folgenden Schritte:

- (a) Erfassen eines erstellten Schaltungslayouts;
- (b) insbesondere automatisches Durchführen eines Tests, ob vorbestimmbare Bedingungen in dem Schaltungslayout erfüllt sind;
- (c) wenn zumindest eine vorbestimmbare Bedingung nicht erfüllt ist,

(c1) Ermitteln der Positionsdaten bzw. Koordinaten zumindest eines Schaltungsteils bzw. -bereichs, -punkts, -abschnitts des Schaltungslayouts, für welchen zumindest eine vorbestimmbare Bedingung nicht erfüllt ist; und

(d) Durchführen einer Simulation für zumindest einen in Schritt (c) ermittelten Schaltungsteil, um ein Simulationsergebnis zu erhalten.

**[0006]** Ferner kann das Verfahren einen Schritt des Ausgebens des Simulationsergebnisses umfassen.

**[0007]** Durch das Durchführen einer Simulation erhält der Nutzer zusätzliche Informationen, ob die jeweilige Designregelverletzung eine wesentliche Beeinträchtigung der Funktionsweise der Halbleitervorrichtung zu Folge hätte. Somit kann zu einem frühen Zeitpunkt in der Entwicklung einer Halbleitervorrichtung ein möglicherweise kritische Stelle des Schaltungslayouts ermittelt und, wenn nötig, beseitigt werden.

**[0008]** Das im Schritt (a) erfaßte Schaltungslayout ist insbesondere ein Schaltungslayout, welches unter Verwendung eines Schaltungsdesigns erstellt wurde.

**[0009]** Die vorbestimmbaren Bedingungen sind insbesondere vorgebbare Designregeln, welche z.B. die Positionen einzelner Schaltungselemente zueinander, die Entfernung zwischen Schaltungselementen, die Größe eines Kontaktlochs, die Größe eines Diffusionsgebiets in einem Transistor, oder ähnliches festlegen.

**[0010]** Vorzugsweise umfaßt der Schritt (c) ferner folgenden Schritt: (c2) Ausgeben der Positionsdaten an einen Nutzer, insbesondere durch Anzeigen bzw. Markieren des jeweiligen Schaltungsteils Teils auf einem Monitor oder einem anderen Anzeigemedium.

**[0011]** Insbesondere kann es vorgesehen sein, daß die Schaltungsteile, welche eine vorbestimmbare Bedingung nicht erfüllen, dem Nutzer in dem Schaltungslayout auf einem Monitor angezeigt werden. Somit kann der Nutzer auf einfache Weise den jeweiligen Schaltungsteil in dem Schaltungslayout lokalisieren.

**[0012]** Bevorzugt umfaßt der Schritt (c) ferner folgenden Schritt:

(c3) Ausgeben einer Fehlermeldung, welche vorzugsweise angibt, welche der vorbestimmbaren Bedingungen durch den Schaltungsteil nicht erfüllt wird.

**[0013]** Beispielsweise kann die Fehlermeldung angeben, welche Designregel von dem Schaltungsteil nicht erfüllt wird.

**[0014]** Weiter bevorzugt umfaßt der Schritt (c) fer-

ner folgenden Schritt:

(c4) Klassifizieren bzw. Gruppieren von Fehlern in vorbestimmbare Fehlerklassen bzw. -gruppen.

**[0015]** Insbesondere werden hierbei Fehler derselben Art jeweils einer vorbestimmbaren Fehlerklasse zugeordnet.

**[0016]** Die Schritte (c1) bis (c4) können insbesondere in beliebiger Reihenfolge durchgeführt werden.

**[0017]** Schritt (c) kann für im wesentlichen alle Teile des Schaltungslayouts durchgeführt werden, für welche zumindest eine vorbestimmbare Bedingung nicht erfüllt ist.

**[0018]** Somit können insbesondere im wesentlichen alle Schaltungsteile, für welche bestimmt wurde, daß eine vorbestimmbare Bedingung nicht erfüllt ist, lokalisiert und vorzugsweise dem Nutzer angezeigt werden.

**[0019]** Vorzugsweise wird der Schritt (d) im wesentlichen automatisch bzw. direkt nachfolgend nach Beendigung des Schritts (c) durchgeführt.

**[0020]** Hierbei kann vorgesehen sein, daß der Schritt (d) für alle im Schritt (c) ermittelten Schaltungsteile durchgeführt wird. Alternativ kann vorgesehen sein, daß der Schritt (d) lediglich für Schaltungsteile durchgeführt wird, welche eine vorbestimmbare Bedingung nicht erfüllen, durchgeführt wird.

**[0021]** Bevorzugt umfaßt der Schritt (d) folgenden Schritt:

(d1) Einlesen einer vorbestimmbaren Eingabe eines Nutzers;

(d2) Durchführen der Simulation unter Verwendung der Eingabe des Nutzers.

**[0022]** Somit wird die Simulation erst durchgeführt, nachdem der Nutzer eine vorbestimmbare Eingabe getätigt hat.

**[0023]** Weiter bevorzugt ist die Eingabe des Nutzers eine Auswahl zumindest eines im Schritt (c) ermittelten Schaltungsteils und die Simulation für den (die) ausgewählten Teil(e) durchgeführt wird.

**[0024]** Insbesondere kann der Nutzer diejenigen Schaltungsteile auswählen, für welche eine Simulation durchgeführt werden soll.

**[0025]** Alternativ ist die Eingabe des Nutzers eine Auswahl zumindest einer Fehlerklasse und die Simulation für die Teile des Schaltungslayouts, welche der (den) ausgewählten Fehlerklasse(n) zugeordnet sind, durchgeführt wird. Bevorzugt wird im Schritt (c4) ferner ein Repräsentant einer Fehlerklasse festgelegt

(DETAIL) und die Simulation wird für den Repräsentanten der ausgewählten Fehlerklasse(n) durchgeführt.

**[0026]** Durch Eingeben der Fehlerklasse, welche simuliert werden soll und Simulieren jeweils nur eines Repräsentanten der jeweiligen Fehlerklasse kann die für die Simulation benötigte Rechenleistung und Zeit verringert werden. Insbesondere kann in der Regel davon ausgegangen werden, daß das Simulationsergebnis für die Fehler einer Fehlerklasse im wesentlichen gleich ist.

**[0027]** Der Schritt (d) kann ferner folgende Schritte umfassen:

(d3) Auswählen eines Simulationsbereichs, in welchem der in Schritt (c) ermittelte Schaltungsteil im wesentlichen enthalten ist;

(d4) Durchführen einer Simulation des in Schritt (d3) ausgewählten Simulationsbereichs.

**[0028]** Somit wird mit Hilfe des Simulationsbereichs eine Art "Fenster" um den Schaltungsteil ausgebildet, welcher eine vorbestimmbare Bedingung nicht erfüllt. Durch Verwenden des ausgewählten Simulationsbereichs für die Simulation kann insbesondere das Zusammenspiel des Schaltungsteils, welches die vorbestimmbare Bedingung nicht erfüllt, mit anderen Schaltungselementen in dessen Umgebung simuliert werden.

**[0029]** Bevorzugt erfolgt der Schritt (d3) automatisch und die Größe und/oder Position des Simulationsbereichs ist weiter bevorzugt voreinstellbar.

**[0030]** Die Größe des Simulationsbereichs kann insbesondere durch eine Quer- und Längsausdehnung eines im wesentlichen rechteckigen Bereichs festgelegt werden. Die Position des Simulationsbereichs wird vorzugsweise derart festgelegt, um eine möglichst aussagekräftige Simulation des Schaltungsteils zu ermöglichen. Beispielsweise kann vorgesehen sein, daß die Größe des Simulationsbereichs jeweils einen vorbestimmbaren Wert annimmt und der Simulationsbereich jeweils derart positioniert wird, daß der zu simulierende Schaltungsteil im wesentlichen in der Mitte des Simulationsbereichs angeordnet ist.

**[0031]** Alternativ umfaßt der Schritt (d3) einen Schritt des Einlesens einer Eingabe eines Nutzers, mittels welcher die Größe und/oder Position des Simulationsbereichs festgelegt wird.

**[0032]** Insbesondere kann hierbei durch Eingabe des Nutzers, z.B. "Ziehen eines Fensters" mit einer Zeigevorrichtung wie einer Maus die Größe und/oder die Position des Simulationsbereichs festgelegt werden. Es kann jedoch auch vorgesehen sein, daß die Größe des Simulationsbereichs voreinstellbar ist und

die Eingabe des Nutzers durch Anzeigen einer Position erfolgt, um welche herum der Simulationsbereich ausgebildet werden soll. Alternativ hierzu kann vorgesehen sein, daß der Nutzer die Größe des Simulationsbereichs festlegen kann. In diesem Fall kann die Position voreinstellbar sein.

**[0033]** Vorzugsweise werden die Schritte (a) bis (d) während des Erstellens des Layouts im wesentlichen automatisch durchgeführt.

**[0034]** Beispielsweise kann vorgesehen sein, daß die Schritte (a) bis (d) jeweils durchgeführt werden, wenn eine Veränderung des Layouts durch den Nutzer erfolgt. Alternativ oder zusätzlich kann vorgesehen sein, daß die Schritte (a) bis (d) durchgeführt werden, wenn vorbestimmbare Bereiche des Layouts vollendet werden.

**[0035]** Das Verfahren kann ferner einen Schritt des Einlesens einer Eingabe des Nutzers, mittels welcher angezeigt wird, daß eine Überprüfung erfolgen soll, umfassen und die Schritte (a) bis (d) können in Antwort auf die Eingabe des Nutzers durchgeführt werden.

**[0036]** Somit kann der Nutzer festlegen, ob die Schritte (a) bis (d) durchgeführt werden sollen. Dies kann während des Vorgangs des Erstellens erfolgen oder auch nach Vollendung des Layouts.

**[0037]** Bevorzugt umfaßt das Verfahren die folgenden Schritte:  
(e) Erfassen einer Veränderung des Schaltungslayouts durch den Nutzer; und  
nachfolgendes Durchführen der Schritte (b) bis (d).

**[0038]** Die Veränderung des Schaltungslayouts durch den Nutzer kann insbesondere unter Verwendung des in Schritt (d) ermittelten Simulationsergebnisses erfolgen. Somit wird eine Art Schleife ausgebildet, bei welcher jeweils nach der Veränderung des Schaltungslayouts eine Überprüfung durchgeführt wird.

**[0039]** Vorzugsweise werden die Schritte (a) bis (e) unter Verwendung des Schaltungslayouts in einem ersten Datenformat durchgeführt und das Verfahren umfaßt den folgenden weiteren Schritt:  
(f) Bereitstellen des erstellten Schaltungslayouts für ein Umwandeln des Schaltungslayouts in ein zweites Datenformat, welches für eine weitere Verarbeitung verwendet wird.

**[0040]** Das erste Datenformat ist insbesondere ein Datenformat, bei welchem das Schaltungslayout auf einfache Weise verändert werden kann. Im Gegensatz dazu ist das zweite Datenformat ein Datenformat, welches nur eine sehr eingeschränkte Veränderung des Schaltungslayouts ermöglicht. Das zweite

Datenformat wird insbesondere für eine automatische Korrektur des Schaltungslayouts während einer Lithographiesimulation verwendet.

**[0041]** Gemäß der Erfindung wird ferner ein Computerprogrammprodukt zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung bereitgestellt, welches Programmteile zur Durchführung eines Verfahrens der Erfindung oder einer bevorzugten Ausführungsform davon umfaßt.

**[0042]** Des weiteren wird gemäß der Erfindung eine Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung bereitgestellt, wobei die Vorrichtung umfaßt:

- eine Einrichtung zum Erfassen eines erstellten Schaltungslayouts;
- eine Einrichtung zum Durchführen eines Tests, ob vorbestimmbare Bedingungen in dem Schaltungslayout erfüllt sind;
- eine Einrichtung zum Ermitteln der Positionsdaten zumindest eines Schaltungsteils des Schaltungslayouts, für welchen zumindest eine vorbestimmbare Bedingung nicht erfüllt ist; und
- eine Einrichtung zum Durchführen einer Simulation für zumindest einen ermittelten Schaltungsteil, um ein Simulationsergebnis zu erhalten.

**[0043]** Weitere Merkmale, Aufgaben und Vorteile der vorliegenden Erfindung werden offensichtlich aus der nachfolgenden Beschreibung bevorzugter Ausführungsformen davon mit Bezug auf die Zeichnungen, in welchen zeigt:

#### Ausführungsbeispiel

**[0044]** [Fig. 1](#) eine schematische Ansicht des Entwurfsablaufs für eine Halbleitervorrichtung; und

**[0045]** [Fig. 2](#) eine schematische Ansicht des Schritts "Layout" von [Fig. 1](#).

**[0046]** Zunächst wird der Ablauf von verschiedenen Verarbeitungsschritten bei der Entwicklung einer Halbleitervorrichtung mit Bezug auf [Fig. 1](#) beschrieben.

**[0047]** Bei der Entwicklung einer Halbleitervorrichtung wird die gewünschte Schaltung bzw. der gewünschte Schaltkreis zunächst graphisch mit den in der Elektronik üblichen Symbolen in einem Designschritt (S10) erstellt. In dem Schaltungsdesign sind somit die einzelnen Schaltungselementsymbole und deren Verbindungen miteinander gezeigt.

**[0048]** Aus der symbolischen Darstellung der Schaltungen, dem Design, wird in einem nachfolgenden Layout-Schritt (S20) die Übertragung in die physikalischen Gegebenheiten einer realen Schaltung durchgeführt. Hierzu werden alle Einzelteile der Schaltung

graphisch nach geeigneten Designregeln aufgezeichnet. Z.B. werden Transistoren mit ihren Diffusionsgebieten, dem Gate und den Anschlüssen zur Umgebung genau gezeichnet. Mit dem Layout wird die tatsächliche Anordnung der Schaltelemente auf dem Halbleiter graphisch dargestellt. Die Umwandlung des Designs in ein Layout erfolgt in der Regel manuell mit Hilfe von Zeichenprogrammen durch einen Nutzer bzw. Layouter.

**[0049]** Beim Layout müssen insbesondere vorbestimmbare Designregeln eingehalten werden. Die Designregeln sind insbesondere vorbestimmbare Bedingungen bzw. Beziehungen der einzelnen Schaltkreiselemente auf dem Halbleiter zueinander. Beispielsweise geben Designregeln an, wie groß der minimale Abstand zwischen einzelnen Schaltkreiselementen sein muß, wie groß ein Diffusionsgebiet in einem Transistor sein muß oder die minimalen Abstände von Metall.

**[0050]** Das Layout wird mit Hilfe von Verfahren hinsichtlich der vorgebbaren Designregeln überprüft. Dies wird später im Detail mit Bezug auf [Fig. 2](#) beschrieben.

**[0051]** Nachdem das Layout überprüft und von dem Layouter freigegeben wurde, erfolgt der Schritt des Tapeouts (S30). Hierbei wird das in einem ersten Datenformat vorliegende Layout in ein zweites Datenformat umgewandelt. Das zweite Datenformat ist vorzugsweise das gds-Format ("graphical display streamer"-Format). In dem ersten Format kann das Layout auf einfache Weise erstellt und verändert werden. In dem zweiten Format sind insbesondere weniger Attribute enthalten. In dem zweiten Format ist ferner insbesondere lediglich eine Veränderung der Schaltungsanordnung nach vorbestimmbaren Regeln erlaubt. Diese Regeln verwenden insbesondere die Nummer der Schicht und den Datentyp. Die Veränderungen der Ausgestaltung der Schaltung in dem zweiten Format erfolgen automatisch und können nur sehr eingeschränkt von einem Nutzer beeinflusst werden.

**[0052]** Nachfolgend auf das Tapeout erfolgt eine Lithographiesimulation (S40), bei welcher die Fertigbarkeit der entworfenen Schaltung überprüft wird. Hierbei wird insbesondere ein optical proximity check (OPC) durchgeführt.

**[0053]** Wenn alle erforderlichen Test erfolgreich abgeschlossen wurden, werden Lithographiemasken erstellt für eine Fertigung der Halbleitervorrichtung.

**[0054]** Nachfolgend wird der Layoutschritt S20 von [Fig. 1](#) im Detail mit Bezug auf [Fig. 2](#) beschrieben.

**[0055]** Zunächst wird im Schritt S22 das Layout im wesentlichen "manuell" durch einen Nutzer bzw. Lay-

outer erstellt. Als Basis dient hierbei das Schaltungsdesign, welches im Vorfeld erstellt wurde. Während des Layouts wird die von einem Designer entwickelte Schaltung in die physikalischen Gegebenheiten übertragen. Für das Erstellen des Layouts werden vorzugsweise Layoutprogramme verwendet, mit Hilfe welcher der Layouter die Einzelteile der Schaltung graphisch nach vorgegebenen Designregeln aufzeichnet.

**[0056]** Nachdem das Layout erstellt wurde, wird das erstellte Layout einer Überprüfung unterzogen, ob vorbestimmbare Designregeln verletzt sind oder nicht. Dies erfolgt insbesondere in einem sogenannten Design Rule Check (DRC)(Schritt S24). Hierbei wird überprüft, ob die vorbestimmbaren Designregeln, wie z.B. der Abstand einzelner Elemente, die Dicke und Größe bestimmter Bereiche u.s.w. erfüllt sind. Schaltungslayoutteile bzw. -bereiche, für welche zumindest eine Designregel nicht erfüllt ist, werden dem Nutzer nachfolgend angezeigt. Dies kann beispielsweise mit Hilfe einer Fehlerliste erfolgen. Alternativ können die ermittelten Stellen in der Layoutansicht angezeigt werden.

**[0057]** Nachfolgend erfolgt eine Prozessfenster-Simulation derjenigen Stellen des Schaltungslayouts, für welche eine Designregelverletzung festgestellt wurde (Schritt S24). Mit Hilfe des Simulationsergebnisses kann der Layouter nun eine bessere Aussage darüber treffen, ob die ermittelte Designregelverletzung beim Betrieb der realen Halbleitervorrichtung eine wesentliche Beeinträchtigung der Funktionsweise darstellen würde. Mit Hilfe dieser Information kann der Layouter das Layout entsprechend anpassen (dies ist in [Fig. 2](#) mit der gestrichelten Linie dargestellt). Beispielsweise kann der Abstand zwischen zwei Elementen vergrößert werden.

**[0058]** Nachfolgend kann nochmals eine Designregelüberprüfung (Schritt S24) und eine Simulation (Schritt S26) erfolgen. Diese Vorgehensweise kann solange wiederholt werden bis der Layouter das Schaltungslayout für das Tapeout (S30) freigibt.

**[0059]** In alternativen Ausführungsformen kann vorgesehen sein, daß die Designregelüberprüfung DRC (Schritt S24) sozusagen "online" beim Entwurf des Layouts durchgeführt wird. D.h. die Designregelüberprüfung wird im wesentlichen mit jeder Veränderung des Layouts durchgeführt und es werden entsprechend Fehlermeldungen ausgegeben. Ferner kann vorgesehen sein, daß die Designregelüberprüfung durchgeführt wird, nachdem einzelne Bereiche des Layouts fertiggestellt wurden. Alternativ oder zusätzlich kann die Designregelüberprüfung nach Abschluß des gesamten Layouts durchgeführt werden, um eine abschließende Überprüfung des Layouts vor dem Tapeoutschritt (S30) durchzuführen. In den beiden letzteren Fällen wird die Designregelüberprüfung durch

Eingabe des Nutzers gestartet.

**[0060]** Der Simulationsschritt S26 kann z.B. für alle Schaltungsteile durchgeführt werden, für welche eine Designregelverletzung ermittelt wurde. Alternativ hierzu kann vorgesehen sein, daß der Layouter bestimmte Schaltungsteile auswählt für welche die Simulation durchgeführt werden soll. Dies können beispielsweise Schaltungsteile sein, bei welchen die Designregelverletzung besonders kritisch ist.

**[0061]** Es kann ferner vorgesehen sein, daß die Designregelverletzungen in Fehlerklassen klassifiziert werden. Solche Fehlerklassen werden vorzugsweise während der Designregelüberprüfung erstellt. In einem solchen Fall kann vorgesehen sein, daß die Simulation jeweils für einen Repräsentanten einer Fehlerklasse durchgeführt wird. In der Regel ist es ausreichend, jeweils nur einen Schaltungsteil, welcher eine Fehlerklasse repräsentiert zu simulieren.

**[0062]** Die Simulation des Schaltungsteils, für welchen eine Designregelverletzung festgestellt wurde, kann auf verschiedene Arten erfolgen. Beispielsweise kann ein Bereich, welcher den Schaltungsteil umgibt ausgewählt werden und der gesamte ausgewählte Bereich simuliert werden. Die Auswahl des Bereichs kann automatisch oder durch Eingabe des Nutzers erfolgen. Insbesondere wird hierbei die Position und/oder Größe des Simulationsbereichs festgelegt. Somit kann ein sogenanntes "Simulationsfenster" bestimmt werden, innerhalb welchem eine Simulation durchgeführt wird.

**[0063]** Die Größe des Simulationsbereichs kann insbesondere durch eine Quer- und Längsausdehnung eines im wesentlichen rechteckigen Bereichs, eine sog. „Bounding Box“, festgelegt werden. Die Position des Simulationsbereichs wird vorzugsweise derart festgelegt, um eine möglichst aussagekräftige Simulation des Schaltungsteils zu ermöglichen. Beispielsweise kann vorgesehen sein, daß die Größe des Simulationsbereichs jeweils einen vorbestimmbaren Wert annimmt und der Simulationsbereich jeweils derart positioniert wird, daß der zu simulierende Schaltungsteil im wesentlichen in der Mitte des Simulationsbereichs angeordnet ist.

**[0064]** Wenn die Auswahl des Simulationsbereichs automatisch erfolgt, ist es von Vorteil, wenn die Größe und/oder Position des Simulationsbereichs voreinstellbar sind.

**[0065]** Wenn die Auswahl des Simulationsbereichs durch Eingabe des Nutzers erfolgt, z.B. "Ziehen eines Fensters" mit einer Zeigevorrichtung wie einer Maus, kann die Größe und die Position des Simulationsbereichs festgelegt werden. Es kann jedoch auch vorgesehen sein, daß die Größe des Simulationsbereichs voreinstellbar ist und die Eingabe des Nutzers

durch Anzeigen einer Position erfolgt, um welche herum der Simulationsbereich ausgebildet werden soll. Alternativ hierzu kann vorgesehen sein, daß der Nutzer die Größe des Simulationsbereichs festlegen kann. In diesem Fall kann die Position voreinstellbar sein.

**[0066]** Zusammenfassend kann gesagt werden, daß gemäß insbesondere ein Verfahren bereitgestellt wird, bei welchem ein Simulationsschritt während der Erstellung des Schaltungslayouts vorgesehen ist. Dieser Simulationsschritt erfolgt insbesondere vor dem Schritt des Tapeouts des Schaltungslayouts. Durch das Vorsehen des Simulationsschritts können Fehler frühzeitig entdeckt werden und Zeit und somit Kosten gespart werden. Durch das Vorsehen des Simulationsschritts erhält der Layouter zusätzlich zu der Information, daß Designregelverletzungen vorliegen, eine Information darüber, ob die jeweilige simulierte Designregelverletzung die Funktionsweise der Halbleitervorrichtung wesentlich beeinträchtigen würde. Mit Hilfe dieser Informationen kann der Layouter auf einfachere Weise eine Entscheidung treffen, ob das Schaltungslayout entsprechend verändert werden muß oder nicht.

### Patentansprüche

1. Verfahren zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung, umfassend die folgenden Schritte:

- (a) Erfassen eines erstellten Schaltungslayouts;
- (b) Durchführen eines Tests, ob vorbestimmbare Bedingungen in dem Schaltungslayout erfüllt sind;
- (c) wenn zumindest eine vorbestimmbare Bedingung nicht erfüllt ist,
- (c1) Ermitteln der Positionsdaten zumindest eines Schaltungsteils des Schaltungslayouts, für welchen zumindest eine vorbestimmbare Bedingung nicht erfüllt ist; und
- (d) Durchführen einer Simulation für zumindest einen in Schritt (c) ermittelten Schaltungsteil, um ein Simulationsergebnis zu erhalten.

2. Verfahren gemäß Anspruch 1, wobei der Schritt (c) ferner folgenden Schritt umfaßt: (c2) Ausgeben der Positionsdaten an einen Nutzer.

3. Verfahren gemäß einem der Ansprüche 1 oder 2, wobei der Schritt (c) ferner folgenden Schritt umfaßt: (c3) Ausgeben einer Fehlermeldung, welche vorzugsweise angibt, welche der vorbestimmbaren Bedingungen durch den Schaltungsteil nicht erfüllt wird.

4. Verfahren gemäß einem der vorangehenden Ansprüche, wobei der Schritt (c) ferner folgenden Schritt umfaßt: (c4) Klassifizieren von Fehlern in vorbestimmbare Fehlerklassen.

5. Verfahren gemäß einem der vorangehenden Ansprüche, wobei Schritt (c) für im wesentlichen alle Teile des Schaltungslayouts durchgeführt wird, für welche zumindest eine vorbestimmbare Bedingung nicht erfüllt ist.

6. Verfahren gemäß einem der vorangehenden Ansprüche, wobei der Schritt (d) im wesentlichen direkt nachfolgend nach Beendigung des Schritts (c) durchgeführt wird.

7. Verfahren gemäß einem der Ansprüche 1 bis 5, wobei der Schritt (d) folgenden Schritt umfaßt:  
(d1) Einlesen einer vorbestimmbaren Eingabe eines Nutzers;  
(d2) Durchführen der Simulation unter Verwendung der Eingabe des Nutzers.

8. Verfahren gemäß Anspruch 7, wobei die Eingabe des Nutzers eine Auswahl zumindest eines im Schritt (c) ermittelten Schaltungsteils ist und die Simulation für den (die) ausgewählten Teil (e) durchgeführt wird.

9. Verfahren gemäß Anspruch 5 und 7, wobei die Eingabe des Nutzers eine Auswahl zumindest einer Fehlerklasse ist und die Simulation für die Teile des Schaltungslayouts, welche der (den) ausgewählten Fehlerklasse(n) zugeordnet sind, durchgeführt wird.

10. Verfahren gemäß Anspruch 9, wobei im Schritt (c4) ferner ein Repräsentant einer Fehlerklasse festgelegt wird und die Simulation für den Repräsentanten der ausgewählten Fehlerklasse(n) durchgeführt wird.

11. Verfahren gemäß einem der vorangehenden Ansprüche, wobei der Schritt (d) ferner folgende Schritte umfaßt:  
(d3) Auswählen eines Simulationsbereichs, in welchem der in Schritt (c) ermittelte Schaltungsteil im wesentlichen enthalten ist;  
(d4) Durchführen einer Simulation des in Schritt (d3) ausgewählten Simulationsbereichs.

12. Verfahren gemäß Anspruch 11, wobei die Größe und/oder Position des Simulationsbereichs vorzugsweise voreinstellbar ist.

13. Verfahren gemäß Anspruch 11, wobei der Schritt (d3) einen Schritt des Einlesens einer Eingabe eines Nutzers, mittels welcher die Größe und/oder Position des Simulationsbereichs festgelegt wird, umfaßt.

14. Verfahren gemäß einem der Ansprüche 1 bis 13, wobei die Schritte (a) bis (d) während des Erstellens des Layouts durchgeführt werden.

15. Verfahren gemäß einem der Ansprüche 1 bis

13, welches ferner einen Schritt des Einlesens einer Eingabe des Nutzers, mittels welcher angezeigt wird, daß eine Überprüfung erfolgen soll, umfaßt und die Schritte (a) bis (d) in Antwort auf die Eingabe des Nutzers durchgeführt werden.

16. Verfahren gemäß einem der vorangehenden Ansprüche, welches ferner die folgenden Schritte umfaßt:  
(e) Erfassen einer Veränderung des Schaltungslayouts durch den Nutzer; und  
nachfolgendes Durchführen der Schritte (b) bis (d).

17. Verfahren gemäß einem der vorangehenden Ansprüche, wobei die Schritte (a) bis (e) unter Verwendung des Schaltungslayouts in einem ersten Datenformat durchgeführt werden und das Verfahren den folgenden weiteren Schritt umfaßt:  
(f) Bereitstellen des erstellten Schaltungslayouts für ein Umwandeln des Schaltungslayouts in ein zweites Datenformat, welches für eine weitere Verarbeitung verwendet wird.

18. Computerprogrammprodukt zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung, welches Programmteile zur Durchführung eines Verfahrens gemäß einem der vorangehenden Ansprüche umfaßt.

19. Vorrichtung zum Überprüfen eines Schaltungslayouts für eine Halbleitervorrichtung, wobei die Vorrichtung umfaßt:  
– eine Einrichtung zum Erfassen eines erstellten Schaltungslayouts;  
– eine Einrichtung zum Durchführen eines Tests, ob vorbestimmbare Bedingungen in dem Schaltungslayout erfüllt sind;  
– eine Einrichtung zum Ermitteln der Positionsdaten zumindest eines Schaltungsteils des Schaltungslayouts, für welchen zumindest eine vorbestimmbare Bedingung nicht erfüllt ist; und  
– eine Einrichtung zum Durchführen einer Simulation für zumindest einen ermittelten Schaltungsteil, um ein Simulationsergebnis zu erhalten.

Es folgt ein Blatt Zeichnungen

Anhängende Zeichnungen

FIG 1

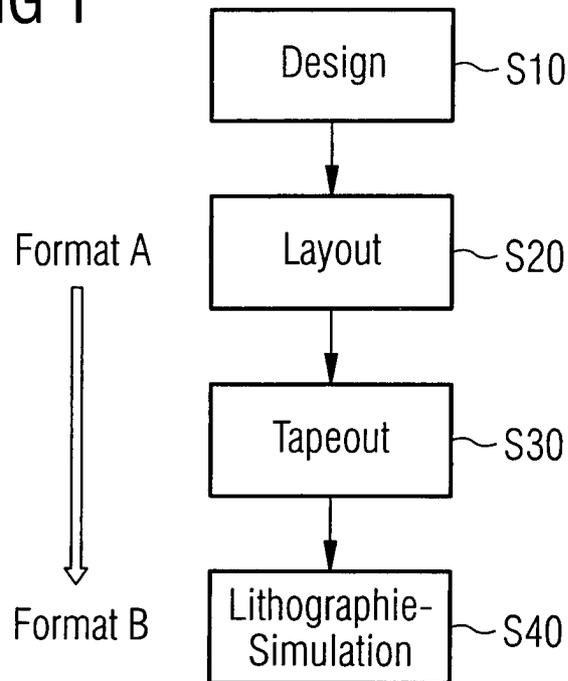


FIG 2

