

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4794821号  
(P4794821)

(45) 発行日 平成23年10月19日(2011.10.19)

(24) 登録日 平成23年8月5日(2011.8.5)

(51) Int.Cl. F I  
 HO 1 L 27/146 (2006.01) HO 1 L 27/14 A  
 HO 4 N 5/374 (2011.01) HO 4 N 5/335 7 4 O

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2004-42939 (P2004-42939)	(73) 特許権者	000001007
(22) 出願日	平成16年2月19日(2004.2.19)		キヤノン株式会社
(65) 公開番号	特開2005-236013 (P2005-236013A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成17年9月2日(2005.9.2)	(74) 代理人	100076428
審査請求日	平成19年2月16日(2007.2.16)		弁理士 大塚 康德
前置審査		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 固体撮像装置および撮像システム

(57) 【特許請求の範囲】

【請求項1】

光電変換部と、  
 前記光電変換部の電荷が転送されるフローティングディフュージョンと、  
 前記光電変換部から前記フローティングディフュージョンへ電荷を転送する転送トランジスタと、

前記フローティングディフュージョンと電気的に接続された信号増幅部と、を有する固体撮像装置において、

前記信号増幅部はMOSトランジスタを含み、前記フローティングディフュージョンから前記MOSトランジスタのゲート電極までの電気的接続は、前記MOSトランジスタの前記ゲート電極と同一の配線層を用いてなされ、

前記ゲート電極と同一の配線層よりも上に配置されたメタル第一層を含む複数のメタル層のうち前記フローティングディフュージョンに最も近接した前記メタル第一層の遮光メタルにより、前記フローティングディフュージョン上が完全に覆われて前記フローティングディフュージョンが遮光されていることを特徴とする固体撮像装置。

【請求項2】

前記転送トランジスタのゲート電極が、ポリシリコンと、前記ポリシリコンの上に配置された金属シリサイド層とで構成されていることを特徴とする請求項1に記載の固体撮像装置。

【請求項3】

前記メタル第一層は複数層から成り、その最下層は前記メタル第一層の他の層より低い反射率を有していることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

【請求項 4】

前記フローティングディフュージョンから前記 MOS トランジスタの前記ゲート電極までの電氣的接続を構成する配線層が、ポリシリコンと、前記ポリシリコンの上に配置された金属シリサイド層とで構成されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の固体撮像装置。

【請求項 5】

前記光電変換部とフローティングディフュージョンの間には、前記光電変換部で発生した信号電荷が前記フローティングディフュージョンに流入することを防止するポテンシャル障壁を有することを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の固体撮像装置。

10

【請求項 6】

前記光電変換部と前記信号増幅部を有する画素がアレイ状に複数個配置され、前記フローティングディフュージョンが前記画素毎あるいは複数の画素毎に配置され、

前記画素毎にリセット手段および電荷転送手段を有し、

全画素一斉にリセットを行った後、前記光電変換部に蓄えられた信号電荷を全画素一斉に前記フローティングディフュージョンへ転送し、前記フローティングディフュージョンの電位を順次読み出すことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の固体撮像装置。

【請求項 7】

20

被写体からの光を結像する結像光学系と、

この結像された像を光電変換する請求項 1 乃至 6 のいずれか 1 項に記載の固体撮像装置と、

前記固体撮像装置からの出力信号をデジタル変換して処理する信号処理回路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デジタルカメラ等の画像入力用撮像装置として使用される固体撮像装置に関する。

30

【背景技術】

【0002】

固体撮像装置は、近年デジタルスチルカメラ、ビデオカムコーダーを中心とする画像入力用撮像装置として、急速に需要が高まっている。

【0003】

これらの固体撮像装置として CCD (Charge Coupled Device: 電荷結合素子) や MOS 型センサが用いられている。前者は後者と比較して、感度が高くノイズが小さいために、高画質の撮像装置として普及している反面、消費電力が大きく、駆動電圧が高い、汎用の半導体製造プロセスが使えないためにコストが高く、駆動回路等の周辺回路を集積することが困難であるなどの弱点を抱えているため、今後需要の拡大が予想される携帯機器への応用には、上記の弱点をカバーできる MOS 型固体撮像装置が適用されてくるものと予想されている。

40

【0004】

MOS 型固体撮像装置の代表として CMOS プロセスにより形成する、CMOS 固体撮像装置が実用化されている。CMOS 固体撮像装置の画素回路を図 1 に、画素の平面レイアウトを図 2 に、その断面構造を図 3 に示す。

【0005】

図 1 にて、1 はフォトダイオード、2 はフォトダイオードの電荷を転送する転送 MOS トランジスタ、3 は転送された電荷を一時的に蓄えておくフローティングディフュージョン、4 はフローティングディフュージョンおよびフォトダイオードをリセットするための

50

リセットMOSトランジスタ、5はアレイ中の任意の1行を選択するための選択MOSトランジスタ、6はフローティングディフュージョンの電荷を電圧に変換してソースフォロワー型増幅器で増幅するソースフォロワーMOSトランジスタ、7は1つの列で共通化され画素電圧信号を読み出す読み出し線、8は読み出し線7を定電流とするための定電流源である。

#### 【0006】

動作を簡単に説明する。入射光はフォトダイオード1により電荷に変換され、電荷は転送MOSトランジスタ2により、フローティングディフュージョン3に蓄えられる。フローティングディフュージョン3および、フォトダイオード1は予めリセットMOSトランジスタ4および転送MOSトランジスタ2を開とすることで一定電位にリセットされているので、フローティングディフュージョン3の電位は入射光により発生した電荷に応じて変化する。フローティングディフュージョン3の電位はソースフォロワーMOSトランジスタ6により増幅され、読み出し線7に出力される。当該画素は選択MOSトランジスタ5を開とすることで選ばれる。不図示の出力回路ではフローティングディフュージョン3のリセット電位と光信号蓄積後の電位の差分演算を行うことで、光信号分を検出する。

10

#### 【0007】

図2は、図1の画素回路のレイアウトの一例である。10はフォトダイオードが形成されているアクティブ領域、11は選択MOSトランジスタおよびソースフォロワーMOSトランジスタが形成されているアクティブ領域を示す。20は転送MOSトランジスタの領域、21は転送MOSトランジスタのゲート線を示している。破線で囲まれた領域30はフローティングディフュージョンのうち半導体のPN接合で形成されている部分を示している。また31はフローティングディフュージョンから電極を引き出すためのコンタクト、32はフローティングディフュージョンの引き出しのための金属電極、33は32の金属電極からポリシリコンに接続するためのコンタクト、34はポリシリコン電極である。40はリセットMOSトランジスタ領域、41はリセット電源との接続のためのコンタクトを示す。50は選択MOSトランジスタのゲート領域、51はVDD電源と接続するためのコンタクト、60はソースフォロワーMOSトランジスタ領域を示しており、フローティングディフュージョンと電気的に接続されているポリシリコン34をゲート電極としている。70は出力線で金属電極で構成される。また71は出力線70とソースフォロワーMOSトランジスタ60の主電極を接続するコンタクトである。

20

30

#### 【0008】

図2のレイアウトのAA断面を図3に示す。301はn型シリコン基板、302aはP型ウエル、302bはP型埋め込み層、303aはMOSトランジスタのゲート酸化膜、303bは受光部上の薄い酸化膜、304は転送MOSトランジスタのゲート電極、305はフォトダイオード1のN型カソード、306はフォトダイオードを埋め込み構造とするための表面P型領域、307aは素子分離のためのLOCOS酸化膜、307bはP型チャンネルストップ層、308はフローティングディフュージョン3を形成し転送MOSトランジスタ2のドレイン領域ともなっているN型高濃度領域、309はゲート電極とメタル第一層を絶縁するシリコン酸化膜、320はコンタクトプラグ、321はメタル第一層、322はメタル第一層とメタル第二層を絶縁する層間絶縁膜、323はメタル第二層、324はメタル第二層とメタル第三層を絶縁する層間絶縁膜、325はメタル第三層、326はパッシベーション膜である。カラー用光電変換装置では、パッシベーション膜326の上層に更に不図示のカラーフィルター層、さらに感度向上のためのマイクロレンズを形成する。

40

#### 【0009】

表面から入射した光はメタル第三層の無い開口部を通して、フォトダイオードに入る。光はフォトダイオードのN型アノード305或いはP型ウエル302a内で吸収され、電子・ホール対を生成する。このうち電子はN型アノード領域に蓄積されてゆく。

【特許文献1】特開平03-116840号公報

【発明の開示】

50

## 【発明が解決しようとする課題】

## 【0010】

しかしながら上記の従来のCMOS型固体撮像装置では、入射光により発生した信号電子がフローティングディフュージョン3に混入し、出力電圧を変化させるという課題があった。図3に示すように、斜方入射した光線330aにより、転送MOSトランジスタのゲート下で発生した電子・正孔対330bのうち電子は、フォトダイオードのN型カソード305より、フローティングディフュージョンを構成するN型高濃度層308に引き寄せられる。また、例えば転送MOSトランジスタのゲート電極304上に入射した光331aは図3のように反射を繰り返し、N型高濃度層308直下で電子・正孔対331bを発生させる。このうち電子はN型高濃度層に引き寄せられる。メタル第一層321を図3で開口側に引き伸ばして遮光性を向上すると、フローティングディフュージョン部の静電容量が増大し、電荷変換係数が低下することで、S/Nが劣化するという問題を生じていた。

10

## 【0011】

以上の様にして、フォトダイオードを介すること無く、直接フローティングディフュージョンに捉えられた電子は、擬信号となり、固体撮像装置のノイズを増加させる、ダイナミックレンジを縮小させる、暗時の出力を増大させる、暗時のシェーディングを増大させる等の問題を引き起こす。このため、フローティングディフュージョンの遮光性を向上させることが従来のCMOS型固体撮像装置の課題であった。

## 【0012】

CCD型固体撮像装置でも、読み出し回路の最終段にフローティングディフュージョンを用いたソースフォロワー型増幅回路が一般に使用されている。例えば、ソースフォロワー増幅器への電極引き出しをポリシリコンで行う例がある(例えば、特許文献1参照)。しかしこの例には遮光性の向上については触れられておらず、先の従来例で示したような、シリコン内部で発生した電子がフローティングディフュージョンに流入することに関しても考慮していない。更にCCD型固体撮像装置では、フローティングディフュージョン増幅回路は水平CCDの後段に1つあるだけであるので、画素部から遠いために、画素面積に制約されること無くレイアウトできるので、あまり工夫は必要でない。

20

## 【0013】

一方CMOS型固体撮像装置では、画素毎にフローティングディフュージョンが存在するので、フォトダイオードとフローティングディフュージョンが近接していること、遮光の役目を果たす金属電極は回路の配線としても使用するの、どうしても隙間をつくる必要があること、などがCCD型固体撮像装置と事情が異なるため、構造上の新たな工夫が必要であった。

30

## 【0014】

そこで本発明は、フローティングディフュージョンの遮光性を向上することによって、暗時のシェーディングが無く、ダイナミックレンジ、S/Nを高くすることができる固体撮像装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【0015】

本発明に係る固体撮像装置は、光電変換部と、前記光電変換部の電荷が転送されるフローティングディフュージョンと、前記光電変換部から前記フローティングディフュージョンへ電荷を転送する転送トランジスタと、前記フローティングディフュージョンと電氣的に接続された信号増幅部と、を有する固体撮像装置において、前記信号増幅部はMOSトランジスタを含み、前記フローティングディフュージョンから前記MOSトランジスタのゲート電極までの電氣的接続は、前記MOSトランジスタの前記ゲート電極と同一の配線層を用いてなされ、前記ゲート電極と同一の配線層よりも上に配置されたメタル第一層を含む複数のメタル層のうち前記フローティングディフュージョンに最も近接した前記メタル第一層の遮光メタルにより、前記フローティングディフュージョン上が完全に覆われて前記フローティングディフュージョンが遮光されていることを特徴とする。

40

50

第一の実施形式は、光電変換部と信号増幅部を有する複数の画素をアレイ状に配置し、該画素毎あるいは複数の画素毎に配置されたフローティングディフュージョンが該信号増幅部の入力となる固体撮像装置において、該フローティングディフュージョンから該増幅部への入力までの接続は、該フローティングディフュージョンとポリシリコンの直接コンタクトを用いて行うことを特徴としている。

【0016】

また、第二の実施形式は、第一の発明の固体撮像装置において、フローティングディフュージョンから前記増幅部への入力までの接続はポリシリコンのみで行われていることを特徴としている。

【0017】

また、第三の実施形式は、第一、第二の発明の固体撮像装置において、フローティングディフュージョン上は、フローティングディフュージョンとは別電位のメタル層によって遮光されていることを特徴としている。

【0018】

また、第四の実施形式は、第三の発明の固体撮像装置において、前記メタル層は複数層から成り、その最下層は該メタル層の他の層より低い反射率を有していることを特徴としている。

【0019】

また、第五の実施形式は、第四の発明の固体撮像装置において、前記ポリシリコンは複数層から成り、その最上層は可視光領域において該ポリシリコンの他の層より低透過率であることを特徴としている。

【0020】

更に、第六の実施形式は、第一から第五の発明の固体撮像装置において、前記光電変換部とフローティングディフュージョンの間には、前記光電変換部で発生した信号電荷が該フローティングディフュージョンに流入することを防止するポテンシャル障壁を有することを特徴としている。

【0021】

そして、第七の実施形式は、第一から第六の発明の固体撮像装置において、前記画素毎にリセット手段および電荷転送手段を有し、全画素一斉にリセットを行った後、該光電変換に蓄えられた信号電荷を全画素一斉にフローティングディフュージョンへ転送し、該フローティングディフュージョンの電位を順次読み出すことを特徴としている。

【0022】

第一の実施形式の作用は、光電変換部と信号増幅部を有する複数の画素をアレイ状に配置し、該画素毎あるいは複数の画素毎に配置されたフローティングディフュージョンが該信号増幅部の入力となる固体撮像装置において、該フローティングディフュージョンから該増幅部への入力までの接続は、該フローティングディフュージョンとポリシリコンの直接コンタクトを用いて行うことにより、第一層メタルでフローティングディフュージョンを遮光することができるので、フローティングディフュージョン上から直接入射する光量を抑制することができる。

【0023】

第二の実施形式の作用は、第一の発明において、前記フローティングディフュージョンから前記増幅部への入力までの接続はポリシリコンのみで行われていることにより、第一層メタルの隙間を設けること無く遮光できるとともに、ポリシリコンから第一層メタルへ接続するスペースを省くことができるので、フローティングディフュージョンを小さく作ることができる。

【0024】

第三の実施形式の作用は、第一、第二の発明において、前記フローティングディフュージョン上は、該フローティングディフュージョンとは別電位のメタル層によって遮光されていることにより、フローティングディフュージョン上からの光入射量を極小にすることができる。

10

20

30

40

50

## 【0025】

第四の実施形式の作用は、第三の発明において、前記最下層メタル層は複数層から成り、最下層は該メタル層の他の層より低い反射率を有していることにより、メタル層の底面で反射することによりフローティングディフュージョンに入射する光量を抑制することができる。

## 【0026】

第五の実施形式の作用は、第四の発明において、前記ポリシリコンは複数層から成り、最上層は可視光領域において該ポリシリコンの他の層より低透過率であることにより、ポリシリコンの表面で反射された後に反射を繰り返してフローティングディフュージョンに入射する光量を抑制することができる。

10

## 【0027】

第六の実施形式の作用は、第一から第五の発明において、前記光電変換部とフローティングディフュージョンの間には、前記光電変換部で発生した信号電荷が該フローティングディフュージョンに流入することを防止するポテンシャル障壁を有することにより、シリコン内部で発生した信号電荷のフローティングディフュージョンへの拡散を抑制することができる。

## 【0028】

第七の実施形式の作用は、第一から第六の発明において、該画素毎にリセット手段および電荷転送手段を有し、全画素一斉にリセットを行った後、該光電変換に蓄えられた信号電荷を全画素一斉にフローティングディフュージョンへ転送した後、該フローティングディフュージョンの電位を順次読み出すことで、全画面同時蓄積型の電子シャッター動作を可能としたことにより、画素回路を複雑にすること無く、固体撮像装置で高画質の撮像ができる電子シャッター動作を実現できる。

20

## 【0029】

第五の発明において、配線層の隙間を設けること無く遮光できるとともに、ポリシリコンから配線層へ接続するスペースを省くことができるので、フローティングディフュージョンを小さく作ることができる。

## 【0030】

第六の発明において、フローティングディフュージョン上からの光入射量を極小にすることができる。

30

## 【0031】

第七の発明において、メタル層の底面で反射することによりフローティングディフュージョンに入射する光量を抑制することができる。

## 【0032】

第八の発明において、ポリシリコンの表面で反射された後に反射を繰り返してフローティングディフュージョンに入射する光量を抑制することができる。

## 【0033】

第九の発明において、シリコン内部で発生した信号電荷のフローティングディフュージョンへの拡散を抑制することができる。

## 【0034】

第十の発明において、全画面同時蓄積型の電子シャッター動作を可能としたことにより、画素回路を複雑にすること無く、固体撮像装置で高画質の撮像ができる電子シャッター動作を実現できる。

40

## 【発明の効果】

## 【0035】

本発明により、固体撮像装置のフローティングディフュージョンの遮光性を向上できる。その結果、暗時のシェーディングが無く、ダイナミックレンジ、S/Nを高くすることができる。更に、本発明を用いると、固体撮像装置で、全画素同時蓄積型の電子シャッターを高画質で実現することができる。

## 【発明を実施するための最良の形態】

50

## 【 0 0 3 6 】

次に、本発明の最良の形態について図面を参照して説明する。

## 【 実施例 1 】

## 【 0 0 3 7 】

図 4 は、第一の実施例を説明する画素回路のレイアウトを示す。110 はフォトダイオードが形成されているアクティブ領域、111 は選択 MOS トランジスタおよびソースフォロワー トランジスタが形成されているアクティブ領域を示す。120 は転送 MOS トランジスタの領域、121 は転送 MOS トランジスタのゲート線を示している。破線で囲まれた領域 130 はフローティングディフュージョンのうち半導体の PN 接合で形成されている部分を示している。

10

## 【 0 0 3 8 】

フローティングディフュージョンからの電極の引き出しは、ポリシリコン 131 からの直接コンタクトで行っている点が従来例との違いである。ポリシリコン 131 は金属電極を介すること無く、直接ソースフォロワー MOS トランジスタのゲート電極となっている。また 132 はフローティングディフュージョン上を覆う遮光メタルで、本実施例では転送トランジスタ部 120 のゲート電極上、フローティングディフュージョン PN の接合部 130 をオーバーサイズで覆っている。このようにフローティングディフュージョンをポリシリコンで引き出すことで、シリコンに近接した位置でフローティングディフュージョンを遮光することが可能となっている。このフローティングディフュージョンは電氣的にフローティングとしてもよいし、メタル第二層、あるいはメタル第三層と接続することで

20

## 【 0 0 3 9 】

図 5 は、図 4 の BB 断面を示す。501 は n 型シリコン基板、502 a は P 型ウエル、502 b は P 型埋め込み層、503 a は MOS トランジスタのゲート酸化膜、503 b は受光部上の薄い酸化膜、504 は転送 MOS トランジスタのゲート電極、505 はフォトダイオード 1 の N 型カソード、506 はフォトダイオードを埋め込み構造とするための表面 P 型領域、507 a は素子分離のための LOCOS 酸化膜、507 b は P 型チャネルストップ層、508 a はフローティングディフュージョンを形成し転送 MOS トランジスタのドレイン領域ともなっている N 型高濃度領域である。508 b は N 型高濃度領域と直接コンタクトをとっているポリシリコン引き出し電極である。また 509 はゲート電極とメタル第一層を絶縁するシリコン酸化膜、521 はメタル第一層でフローティングディフュージョン部を遮光している。522 はメタル第一層とメタル第二層を絶縁する層間絶縁膜、523 はメタル第二層、524 はメタル第二層とメタル第三層を絶縁する層間絶縁膜、525 はメタル第三層、526 はパッシベーション膜である。カラー用光電変換装置では、パッシベーション膜 526 の上層に更に不図示のカラーフィルター層、さらに感度向上のためのマイクロレンズを形成するのは従来と同じである。

30

40

## 【 0 0 4 0 】

表面から入射した光はメタル第三層の無い開口部を通して、フォトダイオードに入る。入射光のうち、転送 MOS トランジスタのゲート電極 504 上面で反射した光は、図 5 のようにポリシリコン直上のメタル第一層で反射されるので、フローティングディフュージョン部に入射する前に複数回の反射を繰り返すので、十分に減衰し、偽信号はきわめて小さくなる。また図 4 のようにフローティングディフュージョンは隙間無くメタルで覆われるので、図 5 の断面以外の経路をたどる光に対しても遮光性が高い。

## 【 0 0 4 1 】

50

メタル第一層は通常はアルミニウムあるいはアルミニウムを主体とする合金で形成されるが、本発明の効果を顕著にするためには、メタル第一層の最下層はTiNを形成することにより迷光の反射率を下げるのが好適である。TiNはバリアメタルの役割も果たすので、微細な配線を形成する上でも適した材料である。

【0042】

本実施例によりフローティングディフュージョンの遮光性を向上することができ、偽信号の影響を排除することができる。

【0043】

図8は、本発明の画素回路を多数個2次元配置したときの回路構成での略図である。ひとつの画素801にはフォトダイオード802、転送MOSトランジスタ803、ソースフォロワーMOSトランジスタ804、リセットMOSトランジスタ805、選択MOSトランジスタ806がある。同じ行の選択MOSトランジスタのゲートは選択線807、リセットMOSトランジスタのゲートはリセット線808、そして転送MOSトランジスタのゲートは転送線809でそれぞれ接続され、垂直走査回路801により、走査・選択される。同じ列の出力線811には電流源812が接続され、出力線の電位をソースフォロワー動作で読み出すことができる。光信号は出力線上の光信号読み出し線815で選択された光信号転送MOSトランジスタ813より、ノイズ信号はノイズ信号読み出し線816で選択されたノイズ信号転送MOSトランジスタ814より、それぞれ電荷蓄積部818に蓄えられる。電荷蓄積部818に蓄積された信号は水平走査回路で順次走査・読み出され、不図示の差動増幅回路により、光信号とノイズ信号の差分が出力される。

【0044】

本発明はCMOS型固体撮像装置で、全画素同時蓄積型の電子シャッター動作を行う場合に顕著な効果が得られる。図9にこの電子シャッター動作を説明するタイミング図を示す。まず全画素のフォトダイオードをリセットするために全行のリセットパルスをON、全行の転送パルスをONする。両パルスをOFFにした瞬間から全画面で同時にフォトダイオードの蓄積動作が始まる。所望の時間だけ蓄積を行い、全行の転送パルスをONした後、OFFすることで、各画素の信号電荷が一斉に各画素のフローティングディフュージョンに転送される。次に、行ごとに選択パルスをON/OFFさせるとにより、フローティングディフュージョンの電荷が行ごとに順次読み出される。読み出された信号は図8の電荷蓄積部818に「S+N」信号として蓄えられる。

【0045】

次に全行のリセットパルスをONとすることで、全画素のフローティングディフュージョンが一斉にリセットされる。リセットパルスをOFFとした後、各行のフローティングディフュージョンの電位を順次読み出す。読み出された信号は「N」信号として、電荷蓄積部818に「S+N」と併設された容量部に蓄えられる。蓄えられた「S+N」信号と「N」信号を差動増幅器の入力とすることにより、「S」信号を取り出す。

【0046】

この動作ではフローティングディフュージョンに電荷が保持される時間が行ごとに異なるので、従来の構造では、保持時間が短い行（この場合は第一行）に比して、保持時間が長い量（この場合は最終行）はフローティングディフュージョンに入り込む偽信号により、出力電位がシェーディングする。本発明ではフローティングディフュージョンに流入するが抑制されるので、このようなシェーディングは出ない、あるいは問題にならないレベルとなる。

【0047】

図10は、本発明による固体撮像装置をカメラに応用する場合の回路ブロックの例を示したものである。撮影レンズ1002の手前にはシャッター1001があり、露出を制御する。絞り1003により必要に応じ光量を制御し、固体撮像装置1004に結像させる。固体撮像装置1004から出力された信号は信号処理回路1005で処理され、A/D変換器1006によりアナログ信号からデジタル信号に変換される。出力されるデジタル信号はさらに信号処理部1007で演算処理される。処理されたデジタル信号はメ



メモリ1010に蓄えられたり、外部I/F1013を通して外部の機器に送られる。固体撮像装置1004、撮像信号処理回路1005、A/D変換器1006、信号処理部1007はタイミング発生部1008により制御される他、システム全体は全体制御部・演算部1009で制御される。記録媒体1012に画像を記録するために、出力デジタル信号は全体制御部・演算部で制御される記録媒体制御I/F部1011を通して、記録される。

【0048】

なお、本実施例は、他の全ての導電型を反転することにより、ホール蓄積型画素を構成した場合にも本発明を適用できることは言うまでもない。

【実施例2】

【0049】

図6は、本発明の第二実施例の固体撮像装置画素部の断面図である。601はn型シリコン基板、602aはP型ウエル、602bはP型埋め込み層、603aはMOSトランジスタのゲート酸化膜、603bは受光部上の薄い酸化膜、604は転送MOSトランジスタのゲート電極、605はフォトダイオード1のN型カソード、606はフォトダイオードを埋め込み構造とするための表面P型領域、607aは素子分離のためのLOCOS酸化膜、607bはP型チャネルストップ層、608aはフローティングディフュージョンを形成し転送MOSトランジスタのドレイン領域ともなっているN型高濃度領域である。608bはN型高濃度領域と直接コンタクトをとっているポリシリコン引き出し電極である。ポリシリコン引き出し電極608bは最上面が金属で構成させる。608cはたとえばTi、W、あるいはMoのシリコン化合物である。また609はゲート電極とメタル第一層を絶縁するシリコン酸化膜、621はメタル第一層でフローティングディフュージョン部を遮光している。622はメタル第一層とメタル第二層を絶縁する層間絶縁膜、623はメタル第二層、624はメタル第二層とメタル第三層を絶縁する層間絶縁膜、625はメタル第三層、626はパッシベーション膜である。

【0050】

本実施例では、ポリシリコン電極の上面を可視光に対して低反射とすることで、フローティングディフュージョンに入り込む光を更に低減した。すなわち、入射光のうち、転送MOSトランジスタのゲート電極604上面に入射した光は透過することはないので、シリコン内部に直接入る光が減少する。またシリサイド608cの反射率を低く抑えることで、反射光の強度もさげることができる。ポリシリコン直接コンタクト608bの上面もシリサイドで覆われているので、迷光があっても、ポリシリコンを直接透過してくる光成分を小さくすることができる。

【実施例3】

【0051】

図7は、本発明の第三実施例の固体撮像装置画素部の断面図である。701はN型シリコン基板、702は埋め込みP型高濃度層、703aはN型エピタキシャル層、703bはフォトダイオードのN型カソード、704a、704b、704cはP型分離層、705a、705b、705cはP型ウエル層である。また、706a、706bはフィールド酸化膜下のチャネルストップP型層である。714はフォトダイオードからフローティングディフュージョンへの電荷転送路を規定し、転送MOSトランジスタ直下のポテンシャル障壁を形成するためのフィールドストップ層、707はフィールド酸化膜、708はMOSトランジスタのゲート酸化膜、709aは転送MOSトランジスタのゲートポリシリコンで表面には金属シリサイド層709b、710はフォトダイオードを埋め込み型とするための表面P型層である。711は転送MOSトランジスタのN型高濃度拡散領域である。712aはN型高濃度領域と直接コンタクトをとっているポリシリコン引き出し電極である。ポリシリコン引き出し電極712bは最上面が金属シリサイドである。また713はゲート電極とメタル第一層を絶縁するシリコン酸化膜、721はメタル第一層でフローティングディフュージョン部を遮光している。722はメタル第一層とメタル第二層を絶縁する層間絶縁膜、723はメタル第二層、724はメタル第二層とメタル第三層を

10

20

30

40

50

絶縁する層間絶縁膜、725はメタル第三層、726はパッシベーション膜である。

【0052】

本実施例は第二の実施例と同じく、ポリシリコンゲートの最上層を金属シリサイド化することにより上面からフローティングディフュージョンに入射する偽信号を低減すると同時に、斜め入射光731aによりフォトダイオード端部で発生した電子・ホール対731bのうち電子はP型分離層704b、P型ウエル層705b、フィールドストップ層714により、フローティングディフュージョン側には拡散せずに、フォトダイオードのカソード703に集まる。

【0053】

このように本実施例では、シリコン内部からのフローティングディフュージョンへ拡散を抑制することができる。シリサイドとポテンシャル障壁の組み合わせにより、より効果的に偽信号を排除できる。

10

【図面の簡単な説明】

【0054】

【図1】従来のCMOS型固体撮像装置の画素回路を示す図である。

【図2】従来のCMOS型固体撮像装置の画素レイアウトの一例である。

【図3】従来のCMOS型固体撮像装置の画素断面図である。

【図4】本発明による第一実施例のCMOS型固体撮像装置の画素レイアウト例である。

【図5】本発明による第一実施例のCMOS型固体撮像装置の断面図である。

【図6】本発明による第二実施例のCMOS型固体撮像装置の断面図である。

20

【図7】本発明による第三実施例のCMOS型固体撮像装置の断面図である。

【図8】本発明によるCMOS型固体撮像装置の回路構成図である。

【図9】本発明によるCMOS型固体撮像装置を用いた全画素同時蓄積型電子シャッター動作のタイミング図である。

【図10】本発明によるCMOS型固体撮像装置を用いたカメラシステムの構成ブロック図である。

【符号の説明】

【0055】

(図1)

- 1 フォトダイオード
- 2 転送MOSトランジスタ
- 3 フローティングディフュージョン
- 4 リセットMOSトランジスタ
- 5 選択MOSトランジスタ
- 6 ソースフォロワーMOSトランジスタ
- 7 読み出し線
- 8 定電流源

30

(図2)

- 10 フォトダイオードが形成されているアクティブ領域
- 11 選択MOSトランジスタおよびソースフォロワートランジスタが形成されているアクティブ領域
- 20 転送MOSトランジスタの領域
- 21 転送MOSトランジスタのゲート線
- 30 フローティングディフュージョンのPN接合部
- 31 フローティングディフュージョンから電極を引き出すためのコンタクト
- 32 フローティングディフュージョンの引き出しのための金属電極
- 33 ポリシリコンに接続するためのコンタクト
- 34 ポリシリコン電極
- 40 リセットMOSトランジスタ領域
- 41 リセット電源との接続のためのコンタクト

40

50

- 5 0 選択M O Sトランジスタのゲート領域
- 5 1 V D D電源と接続するためのコンタクト
- 6 0 ソースフォロワーM O Sトランジスタ領域
- 7 0 出力線
- 7 1 出力線7 0とソースフォロワーM O Sトランジスタ6 0の主電極を接続するコンタクト

( 図 3 )

- 3 0 1 n型シリコン基板
- 3 0 2 a P型ウエル
- 3 0 2 b P型埋め込み層 10
- 3 0 3 a M O Sトランジスタのゲート酸化膜
- 3 0 3 b 受光部上の薄い酸化膜
- 3 0 4 転送M O Sトランジスタのゲート電極
- 3 0 5 フォトダイオードのN型カソード
- 3 0 6 表面P型領域
- 3 0 7 a 素子分離のためのL O C O S酸化膜
- 3 0 7 b P型チャネルストップ層
- 3 0 8 N型高濃度領域
- 3 0 9 シリコン酸化膜
- 3 2 0 コンタクトプラグ 20
- 3 2 1 メタル第一層
- 3 2 2 層間絶縁膜
- 3 2 3 メタル第二層
- 3 2 4 層間絶縁膜
- 3 2 5 メタル第三層
- 3 2 6 パッシベーション膜
- 3 3 0 a , 3 3 1 a 斜め入射光
- 3 3 0 b , 3 3 1 b 電子・正孔対

( 図 4 )

- 1 1 0 フォトダイオードが形成されているアクティブ領域 30
- 1 1 1 選択M O Sトランジスタおよびソースフォロワートランジスタが形成されているアクティブ領域
- 1 2 0 転送M O Sトランジスタの領域
- 1 2 1 転送M O Sトランジスタのゲート線
- 1 3 0 フローティングディフュージョンのP N接合部フローティングディフ
- 1 3 1 ポリシリコン
- 1 3 2 第一メタル層による遮光メタル
- 1 4 0 リセットM O Sトランジスタ領域
- 1 4 1 リセット電源との接続のためのコンタクト
- 1 5 0 選択M O Sトランジスタのゲート領域 40
- 1 5 1 V D D電源と接続するためのコンタクト
- 1 6 0 ソースフォロワーM O Sトランジスタ領域
- 1 7 0 出力線

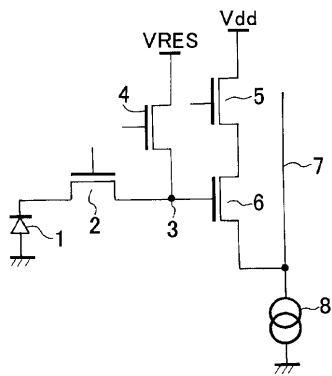
( 図 5 )

- 5 0 1 n型シリコン基板
- 5 0 2 a P型ウエル
- 5 0 2 b P型埋め込み層
- 5 0 3 a M O Sトランジスタのゲート酸化膜
- 5 0 3 b 受光部上の薄い酸化膜
- 5 0 4 転送M O Sトランジスタのゲート電極 50

5 0 5	フォトダイオードのN型カソード	
5 0 6	表面P型領域	
5 0 7 a	素子分離のためのLOCOS酸化膜	
5 0 7 b	P型チャンネルストップ層	
5 0 8 a	N型高濃度領域	
5 0 8 b	ポリシリコン引き出し電極	
5 0 9	シリコン酸化膜	
5 2 1	メタル第一層	
5 2 2	層間絶縁膜	
5 2 3	メタル第二層	10
5 2 4	層間絶縁膜	
5 2 5	メタル第三層	
5 2 6	パッシベーション膜	
5 3 1	斜め入射光	
	(図6)	
6 0 1	n型シリコン基板	
6 0 2 a	P型ウエル	
6 0 2 b	P型埋め込み層	
6 0 3 a	MOSトランジスタのゲート酸化膜	
6 0 3 b	受光部上の薄い酸化膜	20
6 0 4	転送MOSトランジスタのゲート電極	
6 0 5	フォトダイオードのN型カソード	
6 0 6	表面P型領域	
6 0 7 a	素子分離のためのLOCOS酸化膜	
6 0 7 b	P型チャンネルストップ層	
6 0 8 a	N型高濃度領域	
6 0 8 b	ポリシリコン引き出し電極	
6 0 8 c	金属シリサイド	
6 0 9	シリコン酸化膜	
6 2 1	メタル第一層	30
6 2 2	層間絶縁膜	
6 2 3	メタル第二層	
6 2 4	層間絶縁膜	
6 2 5	メタル第三層	
6 2 6	パッシベーション膜	
6 3 1	斜め入射光	
	(図7)	
7 0 1	N型シリコン基板	
7 0 2	埋め込みP型高濃度層	
7 0 3 a	N型エピタキシャル層	40
7 0 3 b	フォトダイオードのN型カソード	
7 0 4 a , 7 0 4 b , 7 0 4 c	P型分離層	
7 0 5 a , 7 0 5 b , 7 0 5 c	P型ウエル層	
7 0 6 a , 7 0 6 b	チャンネルストップP型層	
7 0 7	フィールド酸化膜	
7 0 8	MOSトランジスタのゲート酸化膜	
7 0 9 a	ゲートポリシリコン	
7 0 9 b	金属シリサイド層	
7 1 0	表面P型層	
7 1 1	N型高濃度拡散領域	50

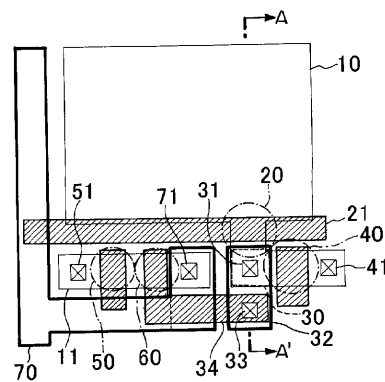
- 7 1 2 a ポリシリコン引き出し電極
- 7 1 3 シリコン酸化膜
- 7 1 4 フィールドストップ層
- 7 2 1 メタル第一層
- 7 2 2 層間絶縁膜
- 7 2 3 メタル第二層
- 7 2 4 層間絶縁膜
- 7 2 5 メタル第三層
- 7 2 6 パッシベーション膜
- 7 3 1 a 斜め入射光
- 7 3 1 b 電子・ホール対

【図1】



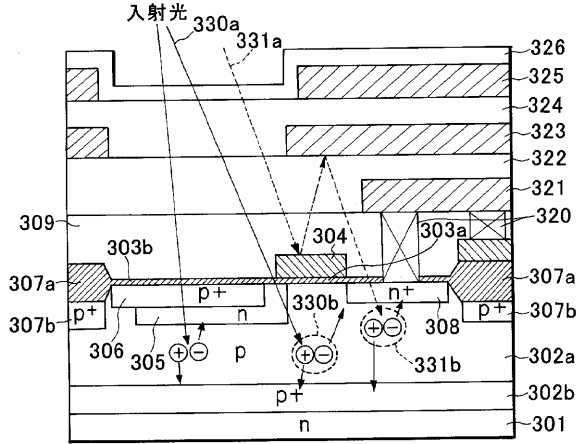
- 1: フォトダイオード
- 2: 転送MOSTr
- 3: フローティングディフュージョン
- 4: リセットMOSTr
- 5: 選択MOSTr
- 6: ソースフォロワーMOSTr
- 7: 読み出し線
- 8: 定電流源

【図2】



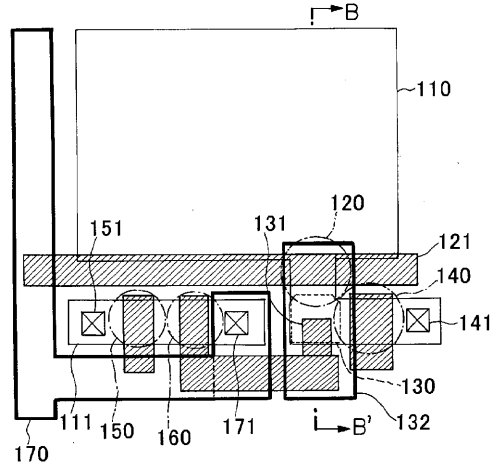
- 10: PDアクティブ領域
- 11: 選択MOSTr・ソースフォロワーTrアクティブ領域
- 20: 転送MOSTr領域
- 21: 転送MOSTrゲート線
- 30: FDのPN接合部
- 31: コンタクト
- 32: 金属電極
- 33: コンタクト
- 34: ポリシリコン電極
- 40: リセットMOSTr領域
- 41: コンタクト
- 50: 選択MOSTrゲート領域
- 51: コンタクト
- 60: ソースフォロワーMOSTr領域
- 70: 出力線
- 71: コンタクト

【図3】



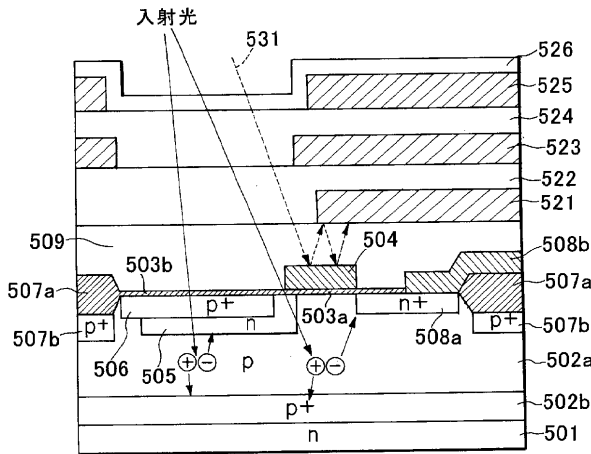
- |                    |                    |
|--------------------|--------------------|
| 301: n型シリコン基板      | 309: シリコン酸化膜       |
| 302a: P型ウェル        | 320: コンタクトプラグ      |
| 302b: P型埋め込み層      | 321: メタル第一層        |
| 303a: MOSTrゲート酸化膜  | 322: 層間絶縁膜         |
| 303b: 薄い酸化膜        | 323: メタル第二層        |
| 304: 転送MOSTrゲート電極  | 324: 層間絶縁膜         |
| 305: PDのN型カソード     | 325: メタル第三層        |
| 306: 表面P型領域        | 326: パッシベーション膜     |
| 307a: LOCOS酸化膜     | 330a, 331a: 斜め入射光  |
| 307b: P型チャンネルストップ層 | 330b, 331b: 電子・正孔対 |
| 308: N型高濃度領域       |                    |

【図4】



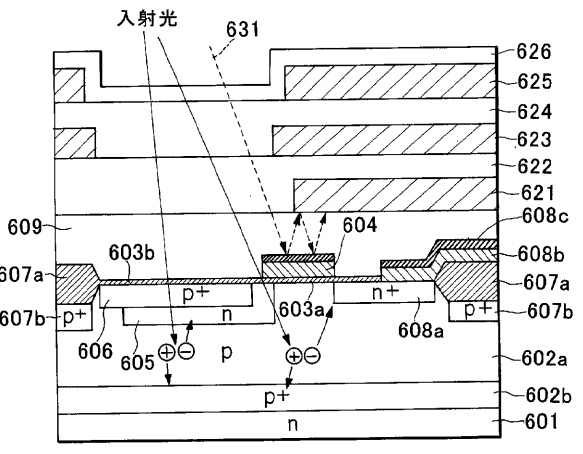
- |                                |
|--------------------------------|
| 110: PDアクティブ領域                 |
| 111: 選択MOSTr・ソースフォロワーTrアクティブ領域 |
| 120: 転送MOSTr領域                 |
| 121: 転送MOSTrゲート線               |
| 130: FDのPN接合部                  |
| 131: ポリシリコン                    |
| 132: 遮光メタル                     |
| 140: リセットMOSTr領域               |
| 141: コンタクト                     |
| 150: 選択MOSTrゲート領域              |
| 151: コンタクト                     |
| 160: ソースフォロワーMOSTr領域           |
| 170: 出力線                       |
| 171: コンタクト                     |

【図5】



- |                    |                    |
|--------------------|--------------------|
| 501: n型シリコン基板      | 508a: N型高濃度領域      |
| 502a: P型ウェル        | 508b: ポリシリコン引き出し電極 |
| 502b: P型埋め込み層      | 509: シリコン酸化膜       |
| 503a: MOSTrゲート酸化膜  | 521: メタル第一層        |
| 503b: 薄い酸化膜        | 522: 層間絶縁膜         |
| 504: 転送MOSTrゲート電極  | 523: メタル第二層        |
| 505: PDのN型カソード     | 524: 層間絶縁膜         |
| 506: 表面P型領域        | 525: メタル第三層        |
| 507a: LOCOS酸化膜     | 526: パッシベーション膜     |
| 507b: P型チャンネルストップ層 | 531: 斜め入射光         |

【図6】



- |                    |                    |
|--------------------|--------------------|
| 601: n型シリコン基板      | 608a: N型高濃度領域      |
| 602a: P型ウェル        | 608b: ポリシリコン引き出し電極 |
| 602b: P型埋め込み層      | 608c: 金属シリサイド      |
| 603a: MOSTrゲート酸化膜  | 609: シリコン酸化膜       |
| 603b: 薄い酸化膜        | 621: メタル第一層        |
| 604: 転送MOSTrゲート電極  | 622: 層間絶縁膜         |
| 605: PDのN型カソード     | 623: メタル第二層        |
| 606: 表面P型領域        | 624: 層間絶縁膜         |
| 607a: LOCOS酸化膜     | 625: メタル第三層        |
| 607b: P型チャンネルストップ層 | 626: パッシベーション膜     |
|                    | 631: 斜め入射光         |



---

フロントページの続き

(72)発明者 井上 俊輔  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 柴山 将隆

(56)参考文献 米国特許出願公開第2004/0000681(US, A1)  
特開2002-270810(JP, A)  
特開平04-280680(JP, A)  
特開2001-015725(JP, A)  
特開平08-288484(JP, A)  
特開2003-282849(JP, A)

(58)調査した分野(Int.Cl., DB名)  
H01L 27/146  
H04N 5/374