



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0132018
(43) 공개일자 2018년12월11일

(51) 국제특허분류(Int. Cl.)
H01L 33/58 (2010.01) *H01L 33/00* (2010.01)
H01L 33/12 (2010.01) *H01L 33/36* (2010.01)
H01L 33/44 (2010.01) *H01L 33/56* (2010.01)

(52) CPC특허분류
H01L 33/58 (2013.01)
H01L 33/005 (2013.01)

(21) 출원번호 10-2018-0153435(분할)
 (22) 출원일자 2018년12월03일
 심사청구일자 없음
 (62) 원출원 특허 10-2017-0015622
 원출원일자 2017년02월03일
 심사청구일자 2017년02월03일

(30) 우선권주장
 105104034 2016년02월05일 대만(TW)

(71) 출원인
마분 옵트로닉스 씨오., 엘티디.
 대만 신추 30075 신추 사이언스 파크 공예 이. 9
 번 로드 넘버29 2층

(72) 발명자
치에 천
 대만 신추 30075 신추 사이언스 파크 공예 이. 9
 번 로드 넘버29 2층
충-시 왕
 대만 신추 30075 신추 사이언스 파크 공예 이. 9
 번 로드 넘버29 2층

(74) 대리인
특허법인 플러스

전체 청구항 수 : 총 24 항

(54) 발명의 명칭 **빔 성형 구조를 가진 발광 디바이스 및 그 제조 방법**

(57) 요약

칩스케일 패키지(CSP) 발광 다이오드(LED)디바이스는 단색 CSP LED 디바이스를 형성하기 위해플립칩 LED 반도체 다이 및 빔 성형 구조(BSS)를 포함한다. 측광 구조는 형광체 변환 백색광 CSP LED 디바이스를 형성하기 위해 LED 반도체 다이 위에 배치될 수 있다. BSS는 중량비 30% 이하의 농도로 광산란 입자를 고분자 수지재에 분산시켜서 제조되고 측광 구조 또는 LED 반도체 다이의 모서리부에 인접하여 배치되거나 측광 구조 또는 LED 반도체 보다 약간 위에 배치된다. 디바이스의 모서리부에 배치된 BSS는 디바이스의 측면 발광을 줄일 수 있고 디바이스의 상부에 배치된 BSS는 디바이스의 상면 발광을 줄일 수 있으므로 디바이스의 방사 패턴과 시야각을 형성할 수 있다.

(52) CPC특허분류

H01L 33/12 (2013.01)

H01L 33/36 (2013.01)

H01L 33/44 (2013.01)

H01L 33/56 (2013.01)

명세서

청구범위

청구항 1

발광 디바이스로서,

상면, 상기 상면의 반대에 있는 하면, 가장자리면 및 전극 세트를 포함하되, 상기 가장자리면은 상기 상면과 상기 하면 사이로 연장되고, 상기 전극 세트는 상기 하면에 배치되는, 엘이디 다이;

상기 엘이디 다이의 상면에 배치되는 상부 및 상기 엘이디 다이의 가장자리면을 커버하는 가장자리부를 포함하는 측광 구조; 및

상기 측광 구조의 가장자리부의 가장자리면을 감싸도록 배치되되, 고분자 수지재 및 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하인, 빔 성형 구조;를 포함하며,

상기 빔 성형 구조는 상기 측광 구조의 가장자리부로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 상면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 감소시키고,

상기 빔 성형 구조의 상면은 실질적으로 상기 측광 구조의 상부의 상면과 높이가 같은, 발광 디바이스.

청구항 2

제1항에 있어서,

상기 광산란 입자의 중량비는 0.1% 이상이고 10% 이하인, 발광 디바이스.

청구항 3

제1항에 있어서,

상기 광산란 입자는 이산화티탄(TiO_2), 질화붕소(BN), 이산화규소(SiO_2) 또는 산화 알루미늄(Al_2O_3) 중 하나 이상을 포함하고,

상기 고분자 수지재는 실리콘, 에폭시 또는 고무 중 하나 이상을 포함하는, 발광 디바이스.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 측광 구조는 상기 측광 구조의 가장자리부에서 외측으로 연장되는 연장부;를 더 포함하고,

상기 빔 성형 구조는 상기 측광 구조의 연장부의 상면을 더 커버하는, 발광 디바이스.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 빔 성형 구조의 하면은 실질적으로 상기 측광 구조의 가장자리부의 하면과 수평인, 발광 디바이스.

청구항 6

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 빔 성형 구조 또는 상기 촉광 구조와 상기 빔 성형 구조 둘 다에 배치되는 투광층;을 더 포함하는, 발광 디바이스.

청구항 7

제1항 내지 제3항 중 어느 한 항에 있어서,
상기 엘이디 다이의 상면 및 가장자리면을 커버하는 소프트 버퍼층;을 더 포함하고,
상기 촉광 구조는 상기 소프트 버퍼층 위에 배치되는, 발광 디바이스.

청구항 8

발광 디바이스로서,
상면, 상기 상면의 반대에 있는 하면, 가장자리면 및 전극 세트를 포함하되, 상기 가장자리면은 상기 상면과 상기 하면 사이로 연장되고, 상기 전극 세트는 하면에 배치되는, 엘이디 다이;
상기 엘이디 다이의 상면에 배치되는 상부 및 상기 엘이디 다이의 가장자리면을 커버하는 가장자리부를 포함하는 촉광 구조;
상기 촉광 구조 위에 배치되는 투광층; 및
상기 투광층의 상면을 커버하되, 고분자 수지재 및 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하인, 빔 성형 구조;를 포함하며,
상기 빔 성형 구조는 상기 촉광 구조의 상부로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 가장자리면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 증가시키는, 발광 디바이스.

청구항 9

제8항에 있어서,
상기 광산란 입자의 중량비는 0.1% 이상이고 10% 이하인, 발광 디바이스.

청구항 10

제8항에 있어서,
상기 광산란 입자는 이산화티탄(TiO_2), 질화붕소(BN), 이산화규소(SiO_2) 또는 산화 알루미늄(Al_2O_3) 중 하나 이상을 포함하고,
상기 고분자 수지재는 실리콘, 에폭시 또는 고무 중 하나 이상을 포함하는, 발광 디바이스.

청구항 11

발광 디바이스로서,
상면, 상기 상면의 반대에 있는 하면, 가장자리면 및 전극 세트를 포함하되, 상기 가장자리면은 상기 상면과 상기 하면 사이로 연장되고, 상기 전극 세트는 상기 하면에 배치되는, 엘이디 다이; 및
상기 엘이디 다이의 가장자리면을 커버하되, 고분자 수지재 및 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하인, 빔 성형 구조;를 포함하며,
상기 빔 성형 구조는 상기 엘이디 다이의 가장자리면으로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 상

면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 감소시키고,
상기 빔 성형 구조의 상면은 실질적으로 상기 엘이디 다이의 상면과 높이가 같은, 발광 디바이스.

청구항 12

발광 디바이스로서,

상면, 상기 상면의 반대에 있는 하면, 가장자리면 및 전극 세트를 포함하되, 상기 가장자리면은 상기 상면과 상기 하면 사이로 연장되고, 상기 전극 세트는 상기 하면에 배치되는, 엘이디 다이; 및

상기 엘이디 다이의 상면 위에 배치되되, 고분자 수지재 및 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하인, 빔 성형 구조;를 포함하며,

상기 빔 성형 구조는 상기 엘이디 다이의 상면으로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 가장자리면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 증가시키는, 발광 디바이스.

청구항 13

발광 디바이스 제조 방법으로서,

엘이디 다이들의 어레이를 형성하기 위해 다수의 엘이디 다이들을 이형층 위에 배치하는 단계;

상기 엘이디 다이들의 어레이 위에 다수의 패키지 구조를 포함하는 패키지 시트층을 형성하는 단계로서,

상기 엘이디 다이들의 어레이 중 상응하는 어레이의 적어도 가장자리면을 각각 커버하는 다수의 빔 성형 구조를 형성하되, 상기 빔 성형 구조는 고분자 수지재 및 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하이며, 상기 빔 성형 구조는 상기 엘이디 다이의 가장자리면으로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 상면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 감소시키고, 상기 빔 성형 구조의 상면은 실질적으로 상기 엘이디 다이의 상면과 높이가 같은, 다수의 빔 성형 구조를 형성하는 단계;를 포함하는 패키지 시트층을 형성하는 단계;

상기 패키지 시트층을 싱글레이팅 하는 단계; 및

상기 이형층을 제거하되, 상기 이형층은 상기 패키지 시트층을 싱글레이팅 하기 전 또는 후에 제거되는 이형층 제거 단계;를 포함하는, 발광 디바이스 제조 방법.

청구항 14

제13항에 있어서,

상기 광산란 입자의 중량비는 0.1% 이상이고 10% 이하인, 발광 디바이스 제조 방법.

청구항 15

제13항에 있어서,

상기 광산란 입자는 이산화티탄(TiO_2), 질화붕소(BN), 이산화규소(SiO_2) 또는 산화 알루미늄(Al_2O_3) 중 하나 이상을 포함하고,

상기 고분자 수지재는 실리콘, 에폭시 또는 고무 중 하나 이상인, 발광 디바이스 제조 방법.

청구항 16

제13항 내지 제15항 중 어느 한 항에 있어서,
 상기 다수의 빔 성형 구조를 형성하는 단계는,
 조성물을 형성하기 위해 상기 고분자 수지재 안에 상기 광산란 입자를 분포하는 단계; 및
 상기 조성물을 가지고 각각의 상기 엘이디 다이들의 어레이의 가장자리면을 커버하는 단계;를 더 포함하는, 발광 디바이스 제조 방법.

청구항 17

발광 디바이스 제조 방법으로서,
 엘이디 다이들의 어레이를 형성하기 위해 다수의 엘이디 다이들을 이형층 위에 배치하는 단계;
 상기 엘이디 다이들의 어레이 위에 다수의 패키지 구조를 포함하는 패키지 시트층을 형성하는 단계로서,
 상기 엘이디 다이들의 어레이 위에 다수의 측광 구조를 형성하되, 각각의 상기 측광 구조의 상부는 상기 엘이디 다이들의 어레이 중 상응하는 어레이의 상면에 배치되고, 각각의 상기 측광 구조의 가장자리부는 상기 엘이디 다이들의 어레이 중 상응하는 어레이의 가장자리면을 커버하는 단계;와,
 상기 측광 구조 중 상응하는 구조의 가장자리부의 가장자리면을 각각 커버하는 다수의 빔 성형 구조를 형성하되, 상기 빔 성형 구조는 고분자 수지재와 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하이며, 상기 빔 성형 구조는 상기 측광 구조의 가장자리부로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 상면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 감소시키고, 상기 빔 성형 구조의 상면은 실질적으로 상기 측광 구조의 상부의 상면과 높이가 같은, 다수의 빔 성형 구조를 형성하는 단계;를 포함하는 패키지 시트층을 형성하는 단계;
 상기 패키지 시트층을 싱글레이팅 하는 단계; 및
 상기 이형층을 제거하되, 상기 이형층은 상기 패키지 시트층을 싱글레이팅 하기 전 또는 후에 제거되는 이형층 제거 단계;를 포함하는, 발광 디바이스 제조 방법.

청구항 18

제17항에 있어서,
 상기 다수의 빔 성형 구조를 형성하는 단계는,
 조성물을 형성하기 위해 상기 고분자 수지재 안에 상기 광산란 입자를 분포하는 단계; 및
 상기 조성물을 가지고 각각의 상기 측광 구조의 가장자리부를 커버하는 단계;를 더 포함하는, 발광 디바이스 제조 방법.

청구항 19

제17항에 있어서,
 상기 패키지 시트층을 형성하는 단계는,
 상기 다수의 빔 성형 구조 위에 다수의 투광층을 형성하는 단계; 또는 상기 다수의 측광 구조 및 상기 다수의 빔 성형 구조 위에 다수의 상등액 투광층을 형성하는 단계;를 더 포함하는, 발광 디바이스 제조 방법.

청구항 20

제17항에 있어서,

상기 패키지 시트층을 형성하는 단계는,

상기 엘이디 다이들의 어레이 위에 다수의 소프트 버퍼층을 형성하는 단계; 및

상기 다수의 소프트 버퍼층 위에 상기 다수의 촉광 구조를 형성하는 단계;를 더 포함하는, 발광 디바이스 제조 방법.

청구항 21

발광 디바이스 제조 방법으로서,

엘이디 다이들의 어레이를 형성하기 위해 이형층 위에 다수의 엘이디 다이들을 배치하는 단계;

상기 엘이디 다이들의 어레이 위에 다수의 패키지 구조를 포함하는 패키지 시트층을 형성하는 단계로서,

상기 엘이디 다이들의 어레이 위에 다수의 촉광 구조를 형성하되, 각각의 상기 촉광 구조의 상부는 상기 엘이디 다이들의 어레이 중 상응하는 어레이의 상면에 배치되고, 각각의 상기 촉광 구조의 가장자리부는 상기 엘이디 다이들의 어레이 중 상응하는 어레이의 가장자리면을 커버하는, 다수의 촉광 구조를 형성하는 단계;

상기 다수의 촉광 구조 위에 다수의 투광층을 형성하는 단계; 및

상기 투광층 중 상응하는 층의 상면을 각각 커버하는 다수의 빔 성형 구조를 형성하되, 상기 빔 성형 구조는 고분자 수지재와 상기 고분자 수지재 안에 분포되는 광산란 입자를 포함하고, 상기 광산란 입자의 중량비는 20% 이하이며, 상기 빔 성형 구조는 상기 촉광 구조의 상부로부터 방출된 광선의 일부분을 상기 빔 성형 구조의 가장자리면 쪽으로 전향시킴으로써 상기 발광 디바이스의 시야각을 증가시키는, 다수의 빔 성형 구조를 형성하는 단계;를 포함하는 패키지 시트층을 형성하는 단계;

상기 패키지 시트층을 싱글레이팅 하는 단계; 및

상기 이형층을 제거하되, 상기 이형층은 상기 패키지 시트층을 싱글레이팅 하기 전 또는 후에 제거되는 이형층 제거 단계;를 포함하는, 발광 디바이스 제조 방법.

청구항 22

제21항에 있어서,

상기 광산란 입자의 중량비는 0.1% 이상이고 10% 이하인, 발광 디바이스 제조 방법.

청구항 23

제21항에 있어서,

상기 광산란 입자는 이산화티탄(TiO_2), 질화붕소(BN), 이산화규소(SiO_2) 또는 산화 알루미늄(Al_2O_3) 중 하나 이상을 포함하고,

상기 고분자 수지재는 실리콘, 에폭시 또는 고무 중 하나 이상을 포함하는, 발광 디바이스 제조 방법.

청구항 24

제21항 내지 제23항 중 어느 한 항에 있어서,

상기 다수의 빔 성형 구조를 형성하는 단계는,

조성물을 형성하기 위해 상기 고분자 수지재 안에 상기 광산란 입자를 분포하는 단계; 및

각각의 상기 투광층의 상면 위에 상기 조성물을 코팅하는 단계;를 더 포함하는, 발광 디바이스 제조 방법.

발명의 설명

기술 분야

- [0001] 본 출원은 2016년 2월 5일 출원된 대만 특허 출원 제105104034호와 2016년 2월 5일 출원된 중국 특허 출원 제 201610082142.6호에 대해 우선권을 주장하며, 상기 특허출원들에 대해서는 그 전체가 참조로 본원에 통합된다.
- [0002] 본 발명은 발광 디바이스 및 그 제조 방법에 관한 것으로서, 특히 동작 중에 전자기 방사를 발생시키는 발광 다이오드(LED) 반도체 다이(light emitting diode semiconductor die)를 포함하는 칩 스케일 패키지 발광 디바이스(chip-scale packaging light emitting device)에 관한 것이다.

배경 기술

- [0003] 최근 개발된 칩 스케일 패키지(CSP) LED 디바이스는 뛰어난 이점들로 인해 점점 더 많은 주목을 받았다. 일반적인 예로서, 도 1A에 도시된 바와 같이 백색광 CSP LED 디바이스는 일반적으로 플립칩(flip-chip) LED 반도체 다이(71)와 소형(compact) 칩 스케일 크기를 가진 LED 반도체 다이를 커버하는 촉광 구조(photoluminescent structure)(72)로 구성된다. 촉광 구조(72)는 LED 반도체 다이(71)의 상면 및 가장자리 면의 네 개의 측면 모서리를 커버하여 CSP LED 디바이스는 가장자리 면의 네 개의 측면 모서리뿐만 아니라 상면에서 광을 조사한다. 따라서 5면 발광 소스(five-surface emitting light source)를 형성하기 위해 광은 CSP LED의 5개의 면에서 다른 방향으로 방출된다.
- [0004] 표면 실장형(plastic leaded chip carrier, PLCC) LED 디바이스와 비교해 보면, CSP LED 디바이스는 다음과 같은 이점들을 나타낸다: (1) 본딩 와이어(bonding wire) 및 리드 프레임(lead frame)을 사용하지 않으므로 재료비가 상당히 절감된다. (2) 리드 프레임을 사용하지 않아도 LED 반도체 다이 및 일반적으로 인쇄 회로 기판(printed circuit board, PCB)인 마운팅 기판(mounting substrate) 사이의 열 저항이 더 감소된다. 그러므로 동일한 구동 전류 조건에서 LED 동작 온도는 더 낮아진다. 다시 말해서 더 적은 전기 에너지를 소모하여 CSP LED 디바이스를 위한 더 많은 광 출력을 확보할 수 있다. (3) 더 낮은 동작 온도는 CSP LED 디바이스에 더 높은 LED 반도체 양자 효율(quantum efficiency)을 제공한다. (4) 광원의 훨씬 더 작은 폼 팩터(form factor)는 모듈 레벨 LED 픽스처(module-level LED fixture)에 더 많은 설계 유연성을 제공한다. (5) 작은 발광 면적을 포함하는 CSP LED 디바이스는 점광원(point source)과 더 유사하므로 광학 렌즈의 설계를 더 용이하게 한다. 소형 CSP LED 디바이스는 자동차 전조등과 같이 일부 투사광(projected light) 응용에 특정된 더 높은 광 강도를 가진 소형 에텐듀(small-Etendue) 광을 발생시키기 위해 설계될 수 있다.
- [0005] 그러나 CSP LED 디바이스에 이점이 많더라도 비교 대상인 5면 방출 CSP LED 디바이스는 더 큰 시야각을 포함한다. 이와 같은 시야각은 특정 CSP LED 디바이스의 다양한 기하학적 수치에 따라 일반적으로 140도 내지 160도에 해당한다. 5면 방출 CSP LED 디바이스의 시야각은 아직 일반적으로 대략 120도인 PLCC LED 디바이스의 시야각보다 훨씬 더 크다. 더 큰 시야각을 포함하는 CSP LED 디바이스는 일부 응용에 유용하지만 작은 시야각을 가진 투영광원(projection light source)을 특정하는 일부 응용에는 적합하지 않다. 예를 들어 측면조사식(edge-lit) 백라이트 유닛(backlight unit) 또는 투영 램프(projection lamp)와 같은 응용은 더 높은 광 에너지 전달 효율을 확보하기 위해 작은 시야각을 포함하는 광원을 특정한다. 그러므로 상기 응용의 사양에 부합하기 위해 더 좁은 시야각을 포함하는 CSP LED 디바이스를 제공하는 것이 필요하다.
- [0006] 광학 렌즈는 공간 방사 패턴(spatial radiation pattern)을 형성하기 위해 LED 디바이스와 함께 사용되어 시야각을 늘리거나 줄일 수 있다. 그러나 이와 같이 광학 렌즈를 사용하는 접근법은 공간의 제약이 있는 일부 응용에는 적합하지 않을 수 있다. 추가적인 광학 렌즈를 CSP LED 디바이스에 추가하는 것은 제조 비용을 증가시킬 뿐만 아니라 전체적으로 더 많은 공간을 차지하여 작은 폼 팩터를 포함하는 CSP LED의 중요한 이점들 중 하나를 무의미하게 만든다.
- [0007] 도 1B는 더 작은 시야각을 제공하는 비교 대상인 "상면 방출(top-surface emitting)" CSP LED 디바이스의 다른 유형을 도시한다. CSP LED 디바이스는 플립칩 LED 반도체 다이(71), 촉광 구조(photoluminescent structure)(72) 및 반사 구조(reflective structure)(73)로 구성된다. 촉광 구조(72)는 LED 반도체 다이(71)의 상면에 배치되는 반면 반사 구조(73)는 LED 반도체 다이(71)의 가장자리 면의 네 개의 측면 모서리를 커버한다. 위와 같은 구조에서 광은 CSP LED 디바이스의 상면에서 벗어나도록 하거나 상면 방출을 하게 되므로 더 작은 시야각이 제공된다. 이와 같은 비교 대상인 상면 방출 CSP LED 디바이스의 시야각은 일반적으로 120도 내지 130도에 해당한다. 도 1B에 도시된 CSP LED 디바이스를 제조하기 위하여 사용되는 구성물에 대해 설명하자면, 반사

구조(73)는 광산란 입자(light scattering particle)를 고분자 수지재(polymer resin material)에 혼합하여 형성되고 광산란 입자의 농도는 일반적으로 30wt.%보다 높아 광 반사체(light reflector) 역할을 한다. 그러나 위와 같은 조성물로 만들어진 반사 구조(73)는 아직 LED 반도체 다이(71) 또는 축광 구조(72)에서 방출되는 광을 리바운드(rebound) 시키기에 아주 적합한 반사체는 아니다. 본질적으로, 반사율이 충분히 높지 않은 경우, 일부 광자(photon)는 반사 구조(73) 내에서 소멸할 것이다. 예를 들어 도 1C에 도시된 바와 같이 광자는 광로(light path)(P)를 따라 반사 구조(73)를 침투하여 최종적으로 반사 구조(73) 내부의 종점(end point)(P')에서 흡수된다. 그러므로 반사 구조(73) 내부에서의 광자 소멸은 CSP LED 디바이스의 광 효율(optical efficacy)을 감소시킨다. 더 나아가 도 1C에 도시된 CSP LED 디바이스를 제조하기 위한 제조 방법에 대해 설명하자면, 반사 구조(73)를 형성하기 위해 반사 물질(refelctive material)로 LED 반도체 다이(71)의 가장자리 면의 네 개의 측면 모서리를 커버하기 위한 추가적인 제조 프로세스가 포함된다. 반사 구조(73)를 제조하기 위해 고정밀 몰드(high-precision mold)를 사용하는 경우, 고정밀 배치를 가능하게 하기 위해 제조 비용이 상당히 증가할 것이다.

발명의 내용

해결하려는 과제

- [0008] 상기 기재된 결함을 고려하여, 본 발명에 따라 빔 성형 구조(beam shaping structure)를 가진 향상된 CSP LED 디바이스를 공개한다. CSP LED 디바이스 구조 안에 갇힌 광으로 인해 지나친 광 에너지 소멸을 발생시킬 비효율적인 반사체를 사용하지 않고 다양한 응용에 적합하도록 시야각 또는 공간 방사 패턴을 조정할 수 있다. CSP LED 디바이스의 다른 이점은 제조 비용을 많이 들이지 않고 간결한(streamlined) 제조 프로세스를 활용하여 소형 폼 팩터를 유지하는 것이다.
- [0009] 본 발명의 일부 실시예에 따른 일 목적은 CSP LED 디바이스와 그 제조 방법을 제공하는 것이다. 빔 성형 구조(BSS)의 알맞은 설계를 통해 CSP LED 디바이스의 시야각을 시야각이 140도 내지 160도인 비교 대상인 5면 방출 CSP LED 디바이스에 비해 대략 120도 내지 대략 140도 범위로 줄이면서 실질적으로 폼 팩터는 동일하게 유지할 수 있다. CSP LED 디바이스는 상대적으로 간결하고 저렴한 제조 프로세스를 활용하여 제조될 수 있다. 본 발명에 따른 BSS의 다른 실시예를 통해 CSP LED 디바이스의 시야각을 비교 대상인 5면 방출 CSP LED에 비해 대략 160도보다 더 크게 늘려 특정 응용의 사양을 충족시킬 수 있다.

과제의 해결 수단

- [0010] 상기 기재된 목적을 실현하기 위해 본 발명의 일부 실시예에 따른 더 작은 시야각의 CSP LED 디바이스는 LED 반도체 다이, 축광 구조 및 빔 성형 구조를 포함한다. LED 반도체 다이는 상면, 실질적으로 평행하지만 반대쪽에 있는 하면, 가장자리 면, 그리고 전극 세트를 포함하는 플립칩 LED 반도체 다이이다. 축광 구조는 LED 반도체 다이의 상면 및 가장자리 면을 커버하도록 형성되고 BSS는 축광 구조의 모서리부를 커버하도록 전략적으로 배치된다. BSS는 고분자 수지재 내부에 광산란 입자를 분포하여 만들어진 조성물로 제조되며, 광산란 입자의 농도는 대략 30wt.% 이하, 대략 20wt.% 이하 또는 10wt.%이하와 같이 상대적으로 낮다. 따라서 거의(near) 수평 방향으로 BSS 내부에서 이동하는 LED 반도체 다이의 네 개의 측면 모서리 및 축광 구조의 네 개의 측면 모서리에서 방출되는 광의 일 부분은 분산되어 거의 수직 방향으로 전향(redirected)될 수 있다. 그러므로 광 강도는 거의 수직 방향으로 증가하므로 CSP LED 디바이스의 전체적인 시야각은 감소할 것이다.
- [0011] 상기 기재된 목적을 실현하기 위해, 본 발명의 일부 실시예에 따른 더 큰 시야각을 가진 CSP LED 디바이스는 LED 반도체 다이, 축광 구조, 상등액 투광층(supernatant light-transmitting layer) 및 BSS를 포함한다. LED 반도체 다이는 상면, 실질적으로 평행하지만 반대쪽에 있는 하면, 가장자리 면 그리고 전극 세트를 포함하는 플립칩 LED 반도체 다이이다. 축광 구조는 LED 반도체 다이의 상면 및 가장자리 면을 커버하도록 형성된다. 상등액 투광층은 전략적으로 축광 구조 위에 배치되어 BSS는 상등액 투광층의 상면을 커버한다. BSS는 고분자 수지재 내부에 광산란 입자를 분포하여 만들어진 조성물로 제조되며, 광산란 입자의 농도는 대략 30wt.% 이하, 대략 20wt.% 이하 또는 10wt.%이하와 같이 상대적으로 낮다. 따라서 LED 반도체 다이와 축광 구조에서 방출되는 부분 광(partial light)은 거의 수직 방향으로 분산되어 거의 수평 방향으로 전향될 수 있으므로 CSP LED 디바이스의 전체적인 시야각은 증가할 수 있다.
- [0012] 상기 기재된 목적을 실현하기 위해, 본 발명의 일부 실시예에 따른 다른 더 작은 시야각을 가진 단색(monochromatic) CSP LED 디바이스는 LED 반도체 다이와 BSS를 포함한다. LED 반도체 다이는 상면, 실질적으로

평행하지만 반대 쪽에 있는 하면, 가장자리 면 그리고 전극 세트를 포함하는 플립칩 LED 반도체 다이이다. BSS는 고분자 수지재 내부에 광산란 입자를 분포하여 만들어진 조성물로 제조되며, 광산란 입자의 농도는 대략 30wt.% 이하, 대략 20wt.% 이하 또는 10wt.%이하와 같이 상대적으로 낮다. 따라서 LED 반도체 다이에서 방출된 부분 광은 거의 수평 방향으로 분산되어 거의 수직 방향으로 전향될 수 있어서 CSP LED 디바이스의 전체적인 시야각을 감소시킬 수 있다.

[0013] 상기 기재된 목적을 실현하기 위해, 본 발명의 일부 실시예에 따른 CSP LED 디바이스의 제조 방법은: 1)LED 반도체 다이들의 어레이를 형성하기 위해 다수의 LED 반도체 다이들을 이형층(release layer) 위에 배치하는 단계; 2) LED 반도체 다이들의 어레이 위에 다수의 연결된 패키지 구조(packaging structure)를 형성하는 단계로서 패키지 구조의 일부로서 빔 성형 구조를 형성, 그리고 3) 다수의 패키지 구조를 싱글레이팅(singulating)하는 단계로서 이형층은 다수의 패키지 구조를 싱글레이팅 하기 전 또는 후에 제거될 수 있는 것을 포함한다.

발명의 효과

[0014] 그러므로 본 발명은 적어도 다음과 같은 이점들을 제공한다. CSP LED 디바이스의 BSS는 상대적으로 낮은 농도(예를 들면, 대략 30wt.% 이하)의 광산란 입자를 포함하기 때문에 LED 반도체 다이 및/또는 측광 구조에서 방출된 부분 광은 BSS를 통해 이동하는 동안 변환된(altered) 방향으로 분산된다. 따라서 광 강도는 최초 이동 방향으로 감소하고 그에 따라 CSP LED 디바이스의 시야각은 변화된다. BSS의 알맞은 설계를 통해 상면 방출 CSP LED 디바이스로 인해 발생한 반사 구조 내 과도한 광자의 소멸은 완화된다. 따라서 전체적인 발광 효율(luminous efficacy)은 향상될 수 있다.

[0015] 일 예로서, CSP LED 디바이스의 측면 모서리를 감싸도록 전략적으로 BSS를 배치할 때, 본래 LED 반도체 다이의 거의 수평 방향으로 이동하는 부분 광은 BSS를 통과하는 동안 거의 수직 방향으로 분산되지만 본래 거의 수직 방향으로 이동하는 광은 BSS의 산란 효과(scattering effect)를 겪지 않을 것이다. 그러므로 CSP LED 디바이스의 거의 수평 방향으로 이동하는 광의 강도는 감소하지만 CSP LED 디바이스의 거의 수직 방향으로 이동하는 광의 강도는 증가하므로 전체적으로 감소된 시야각을 발생시킨다. 다시 말해서, 본 발명의 일부 실시예의 CSP LED 디바이스는 대략 120도 내지 대략 140도에 해당하는 더 작은 시야각을 제공할 수 있다.

[0016] 다른 예로서, BSS를 전략적으로 LED 반도체 다이보다 약간(remotely) 위에 배치하여 둘 사이에 스페이서(spacer)가 있는 경우, CSP LED 디바이스의 본래 거의 수직 방향으로 이동하는 광의 강도는 감소하고 CSP LED 디바이스의 거의 수평 방향으로 이동하는 광의 강도는 증가한다. 다시 말해서, 전체적인 시야각은 예를 들면 대략 160도 또는 대략 170도까지 증가할 수 있다.

[0017] 게다가 본 발명의 일부 실시예의 BSS는 잘 제어되지만 저렴한 제조 프로세스를 활용하여 제조될 수 있다. 또한 BSS는 디바이스의 전체적인 기하학적 엔벨로프(envelope)를 늘리지 않고 CSP LED 디바이스 안에 결합된다. 그러므로 CSP LED 디바이스의 시야각 조절로 다양한 응용에 아주 적합하다.

도면의 간단한 설명

[0018] 도 1A 및 1B는 비교 대상 CSP LED 디바이스를 도시하는 단면도의 개략도다.
 도 1C는 비교 대상 CSP LED 디바이스의 광 소멸 메커니즘을 도시하는 단면도의 개략도다.
 도 2A는 3D 시점의 개략도이고, 도 2B는 본 발명의 일 실시예에 따른 CSP LED 디바이스를 도시하는 측면도의 개략도다.
 도 2C는 도 2B에 도시된 CSP LED 디바이스의 BSS 내부의 광선 전향 메커니즘을 도시하는 측면도의 개략도다.
 도 3A 및 도 3B는 도 2B에 도시된 CSP LED 디바이스의 변형된 실시예를 도시하는 측면도의 개략도다.
 도 4는 본 발명의 다른 실시예에 따른 CSP LED 디바이스를 도시하는 측면도의 개략도다.
 도 5는 본 발명의 다른 실시예에 따른 CSP LED 디바이스를 도시하는 측면도의 개략도다.
 도 6은 본 발명의 다른 실시예에 따른 CSP LED 디바이스를 도시하는 측면도의 개략도다.
 도 7A는 3D 시점의 개략도이고, 도 7B는 본 발명의 다른 실시예에 따른 CSP LED 디바이스를 도시하는 측면도의 개략도다.
 도 8A, 도 8B, 도 8C, 도 8D, 도 8E, 도 8F, 도 9A 및 도 9B는 본 발명의 다양한 실시예에 따라 CSP LED 디바

이스를 제조하는 제조 프로세스를 도시하는 개략도다.

발명을 실시하기 위한 구체적인 내용

- [0019] 또한 본 발명의 기타 측면 및 실시예도 고려된다. 상기 요약 및 이하 발명의 상세한 설명은 본 발명을 특정 실시예에 한정하기 위함이 아니라 단지 본 발명의 일부 실시예를 설명하기 위함이다.
- [0020] **[정의]**
- [0021] 다음 정의는 본 발명의 일부 실시예에 대해 기재된 기술적 측면의 일부에 적용한다. 마찬가지로 이러한 정의는 본 설명에 따라 확대될 수 있다.
- [0022] 본 설명에 사용된 바와 같이 단수 용어 "한(a)", "일(an)" 그리고 "상기(the)"는 본문에서 명확하게 가리키지 않는 한 복수의 참조 대상을 포함한다. 그러므로 예를 들어 한 층(a layer)에 대한 언급은 본문이 명백하게 교시하지 않는 경우 여러 층들을 포함할 수 있다.
- [0023] 본 설명에 사용된 바와 같이 용어 "세트"는 하나 이상의 부품들의 집합을 가리킨다. 그러므로 예를 들어 층 세트는 하나의 층 또는 다수의 층들을 포함할 수 있다. 한 세트의 부품들 또한 해당 세트의 부재들을 언급하는 것일 수 있다. 한 세트의 부품들은 동일하거나 다를 수 있다. 일부 사례에서, 한 세트의 부품들은 하나 이상의 공통된 특징을 공유할 수 있다.
- [0024] 본 설명에 사용된 바와 같이 용어 "인접한"은 근처 또는 인접한 것을 가리킨다. 인접한 부품들은 서로 이형되거나 서로 실질적으로 또는 직접적으로 접촉할 수 있다. 일부 사례에서, 인접한 부품들은 서로 연결되거나 서로 일체형으로 형성될 수 있다. 일부 실시예의 설명에서 부품이 또 다른 부품 "위" 또는 "상부 위" 또는 "보다 위"에 제공되는 것은 전자 부품과 후자 부품 사이에 위치하는 하나 이상의 긴 부품들이 있는 경우뿐만 아니라 전자 부품이 직접적으로 후자 부품 위에 있는 (예를 들어 직접 물리적으로 접촉된) 경우를 포함한다. 일부 실시예의 설명에서 부품이 또 다른 부품 "아래" 제공되는 것은 전자 부품과 후자 부품 사이에 하나 이상의 긴 부품들이 위치하는 경우뿐만 아니라 전자 부품이 직접적으로 후자 부품 아래에 있는 (예를 들어 직접 물리적으로 접촉된) 경우를 포함한다.
- [0025] 본 설명에 사용된 바와 같이 용어 "연결하다", "연결된" 그리고 "연결"은 운영상 결합 또는 연결된 것을 가리킨다. 연결된 부품들은 서로 직접적으로 연결되거나 또 다른 부품 세트들을 통한 것처럼 서로 간접적으로 연결될 수 있다.
- [0026] 본 설명에 사용된 바와 같이 용어 "대략", "실질적으로" 그리고 "실질적인"은 상당 정도(considerable degree or extent)를 가리킨다. 사건 또는 상황과 관련하여 사용될 때 상기 용어들은 사건 또는 상황이 본 설명에 기재된 제조 동작의 전형적인 공차레벨을 설명하는 것과 같이 근사치가 발생하는 사례들 뿐만 아니라 사건 또는 상황이 정확하게 발생하는 사례들을 가리킬 수 있다. 예를 들어 수치와 관련되어 사용될 때 상기 용어들은 수치의 $\pm 5\%$ 보다 작거나 동일하고, $\pm 4\%$ 보다 작거나 동일하고, $\pm 3\%$ 보다 작거나 동일하고, $\pm 2\%$ 보다 작거나 동일하고, $\pm 1\%$ 보다 작거나 동일하고, $\pm 0.5\%$ 보다 작거나 동일하고, $\pm 0.1\%$ 보다 작거나 동일하고 또는 $\pm 0.05\%$ 보다 작거나 동일하고 같은 것과 같이 $\pm 10\%$ 보다 작거나 동일한 범위의 변화를 포함할 수 있다. 예를 들어, 두 개의 표면 사이의 어느 변위(displacement)가 $40\mu\text{m}$ 이하, $30\mu\text{m}$ 이하, $20\mu\text{m}$ 이하, $10\mu\text{m}$ 이하, $5\mu\text{m}$ 이하, $1\mu\text{m}$ 이하 또는 $0.5\mu\text{m}$ 이하와 같이 $50\mu\text{m}$ 이하인 경우, 두 표면은 실질적으로 높이가 같거나 일직선 상에 있는 것으로 볼 수 있다.
- [0027] 측광과 관련하여 본 설명에 사용된 바와 같이 용어 "효율" 또는 "양자 효율"은 입력 광자 수에 대한 출력 광자 수의 비율을 가리킨다.
- [0028] 본 설명에 사용된 바와 같은 용어 "크기"는 특정 치수를 가리킨다. 구형의 물체(예를 들어 입자)인 경우에는 해당 물체의 크기는 해당 물체의 다이어미터를 가리킬 수 있다. 물체가 비구형인 경우에는 물체의 크기는 물체의 다양한 직교 치수의 평균을 가리킬 수 있다. 그러므로 예를 들어 구형인 물체의 크기는 물체의 주축 및 부축의 평균을 가리킬 수 있다. 특정 크기를 가진 것으로서 물체 세트를 가리키는 경우 물체들은 해당 크기 정도 크기들의 분포를 포함할 수 있는 것으로 간주된다. 따라서 본 설명에 사용된 것과 같은 물체 세트의 크기는 평균 크기, 중간 크기 또는 최대 크기와 같이 크기의 분포 중 전형적인 크기를 가리킬 수 있다.
- [0029] 도 2A는 3D 시점의 개략도이고, 도 2B는 본 발명의 일 실시예에 따른 CSP LED 디바이스(1A)의 단면도의 개략도다. CSP LED 디바이스(1A)는 LED 반도체 다이(10), 측광 구조(20), 빔 성형 구조(BSS)(30) 및 상등액 투광층(40)을 포함한다. 패키지 구조(200)는 측광 구조(20), BSS(30) 및 상등액 투광층(40)을 포함한다. 상세한 기술

내용은 다음과 같다.

- [0030] LED 반도체 다이(10)는 바람직하게는 상면(11), 하면(12), 가장자리 면(13) 그리고 전극 세트(14)를 포함하는 플립칩 유형 LED 반도체 다이이다. 상면(11)과 하면(12)은 실질적으로 평행하게 형성되어 서로 반대 쪽에서 마주 본다. 가장자리 면(13)은 상면(11)과 하면(12) 사이에 형성되어 상면(11)의 외곽테(outer rim)와 하면(12)의 외곽테를 연결한다.
- [0031] 전극 세트(14) 또는 다수의 전극은 하면(12)에 배치된다. 전기 에너지는 전극 세트(14)를 통해 LED 반도체 다이(10)에 적용되어 유기전계발광(electro-luminescence)이 발생된다. 구체적인 구조에 대해 설명하자면, 유기전계 발광을 일으키는 활성(active) 지역은 보통 플립칩 LED 반도체 다이(10)의 하부(하면(12) 근처) 근처에 위치한다. 따라서 활성 지역에 의해 발생하는 광은 외측으로 조사되도록 상면(11) 및 가장자리 면(13)을 통과할 것이다. 그에 따라 플립칩 LED 반도체 다이(10)는 상면(11) 및 가장자리 면(13)(4 개의 외측 모서리)에서 광을 방출하여 즉, 5면 방출 LED 반도체 다이를 형성한다.
- [0032] 축광 구조의 주요 기능은 LED 반도체 다이(10)의 상면(11) 및 가장자리 면(13)에서 조사되는 광의 파장을 변환하는 것이다. 구체적으로 LED 반도체 다이(10)에서 조사되는 청색광이 축광 구조(20)를 통과할 때 부분 청색광은 축광 구조(20)에 포함된 축광 물질에 의해 더 긴 파장을 가진 더 낮은 에너지 광으로 저역 변환(down-converted)될 수 있다. 따라서 축광 물질 및 LED 반도체 다이(10)에 의해 방출되는 상이한 파장의 광은 기 설정된 비율로 혼합되어 요구되는 색을 가진 광 예를 들면, 다양한 색온도(color temperature)의 백색광을 발생시킬 수 있다.
- [0033] 디바이스(1A)의 구조에 대해 설명하자면, 축광 구조(20)는 상부(21), 모서리부(22) 및 연장부(23)를 더 포함한다. 상부(21)는 상면(11)에서 방출되는 광을 LED 반도체 다이(10)의 상면(11)을 커버하여 더 긴 파장으로 저역 변환하기 위해 형성되는 반면 모서리부(22)는 가장자리 면(13)에서 조사되는 광을 LED 반도체 다이(10)의 가장자리 면(13)을 커버하여 더 긴 파장으로 저역 변환하기 위해 형성된다. 연장부(23)는 모서리부(22)에서 외측으로 연장된다. 모서리부(22)와 연장부(23) 모두 LED 반도체 다이(10)를 감싸도록 형성되며 연장부(23)의 두께는 바람직하게는 LED 반도체 다이(10)의 두께보다 얇다. 도 2B에 도시된 바와 같이 상부(21)는 상면(211)을 포함하는 반면 모서리부(22)는 가장자리 면(221)을 포함한다. 연장부(23)는 상면(231)을 포함한다.
- [0034] BSS(30)는 축광 구조(20)를 감싸도록 배치되어 CSP LED 디바이스(1A)의 시야각은 BSS(30)에 의해 감소될 수 있다. 관례적으로, LED 디바이스의 시야각은 일반적으로 공간 방사 패턴의 반치전폭(Full Width at Half Maximum, FWHM)으로 명시되고 FWHM은 광 강도가 최대 값의 절반(반치)과 일치할 때 공간 방사 패턴을 가로지르는 "폭"(또는 각도)을 나타낸다.
- [0035] 구체적으로 CSP LED 디바이스에 BSS(30)가 포함되지 않는 경우, 축광 구조(20)를 통과하는 광은 일반적으로 140도 내지 160도의 시야각을 포함하는 방사 패턴을 형성할 것이다. 대조적으로, CSP LED 디바이스에 BSS(30)가 포함되어 있는 경우, 시야각은 예를 들면 대략 120도 내지 대략 140도로 대략 140도 미만으로 감소한다.
- [0036] 더 구체적으로 BSS(30)는 축광 구조(20)의 모서리부(22)의 가장자리 면(221)과 연장부(23)의 상면(231) 모두 커버한다. BSS(30)의 변형된 실시예는 다른 프로세스 조건을 활용하여 실현될 수 있다. 예를 들어, 도 2A 및 도 2B에 도시된 바와 같이 BSS(30)의 상면(31)은 실질적으로 축광 구조(20)의 상부(21)의 상면(211)과 높이가 같거나 일직선 상에 있고 축광 구조(20)의 상부(21)는 BSS(30)에 의해 커버되지 않고 노출되어 있다.
- [0037] 기타 변형된 실시예에 대해 설명하자면, 도 3A에 도시된 바와 같이, BSS(30)는 축광 구조(20)의 상부(21)의 상면(211)까지 약간 연장되어 커버할 수 있다. 도 3B에 도시된 바와 같이, BSS(30)의 상면(31)은 축광 구조(20)의 상부(21)의 상면(211)보다 약간 낮을 수 있어서 모서리부(22)는 BSS(30)에서 부분적으로 노출될 뿐만 아니라 상부(21)는 커버되지 않는다. 다시 말해서, BSS(30)는 상부(21)를 선택적으로 커버할 수 있거나 모서리부(22)의 가장자리 면(221)을 선택적으로 및 부분적으로 커버할 수 있다.
- [0038] 도 2A 및 도 2B를 참고하면, BSS(30)는 고분자 수지재(301) 및 고분자 수지재(301) 내에 분포된 광산란 입자(302)를 활용하여 제조되어 광 이동 경로를 변경한다. 광산란 입자(302)는 이산화 티탄(TiO₂), 질화붕소(BN), 이산화규소(SiO₂), 산화 알루미늄(Al₂O₃), 기타 금속 산화물, 비금속 산화물 또는 그 혼합물과 같은 물질 중 하나를 선택할 수 있다. 광산란 입자(302)를 결합하기 위해 사용되는 고분자 수지재(301)는 바람직하게는 시각적으로 투명하다. 고분자 수지재(301)는 실리콘(silicon), 에폭시(epoxy) 또는 고무(rubber)와 같은 열 경화성 물질(thermally curable material) 또는 그 결합물 중 하나를 선택할 수 있다.

- [0039] 광산란 입자(302)를 BSS(30)에 과도하게 분포하여 농도가 높은 경우, 광의 BSS(30) 통과는 어려워진다. 따라서 BSS(30) 내 광산란 입자(302)의 중량비(wt.%)는 대략 30wt.% 이하, 대략 25wt.% 이하, 20wt.% 이하, 15wt.% 이하 또는 10wt.% 이하이다. 다시 말해서, BSS(30)는 상대적으로 농도가 낮은 광산란 입자(302)를 포함한다.
- [0040] 광산란 입자(302)는 원활한 제조를 위해 열 경화성 고분자 수지재(301) 안에서 균일하게 분포되는 것이 바람직하다. 그러나 제조 프로세스 중에 중력 효과 또는 기타 요인들로 인해 광산란 입자(302)는 고분자 수지재(301) 내에서 균일하게 분포되지 않을 수 있다는 것을 알 수 있다. 다른 대표적인 실시예는 고분자 수지재(301) 안의 특정 영역에서 더 높은 농도를 포함하도록 광산란 입자(302)를 의도적으로 주입하여 할 수 있다. 예를 들어, 고분자 수지재(301)를 촉광 구조(20)의 상부(21) 및 모서리부(22)를 커버하기 위해 배치하는 경우, 바람직하게는 광산란 입자(302)는 촉광 구조(20)의 모서리부(22)를 감싸는 영역에서 더 높은 농도를 포함할 수 있고 촉광 구조(20)의 상부(21)를 커버하는 영역에서는 더 낮은 농도를 포함할 수 있다. 따라서 상부(21)에서 조사된 광은 촉광 구조(20)의 모서리부(22)에서 조사된 광에 비해 광산란 효과를 심하게(strong) 겪지 않을 것이다.
- [0041] 도 2A 및 도 2B에 도시된 바와 같이, 상등액 투광층(40)은 BSS(30) 위에 배치되어 BSS(30)의 상면(31)을 커버하고 촉광 구조(20) 및 BSS(30)를 위한 평탄화층(planarization layer)뿐만 아니라 환경 보호층(environmentally protective layer) 역할을 한다. 촉광 구조(20)의 상부(21)를 커버하기 위해 BSS(30)를 사용하지 않는 경우, 도 2B 및 도 3B에 도시된 바와 같이, 상등액 투광층(40)은 촉광 구조(20)의 상면(211) 및 BSS(30)의 상면(31)을 동시에 커버하여 인접할 수 있다.
- [0042] 도 2C는 CSP LED 디바이스(1A)의 단면도의 개략도로서, 빔 성형 메커니즘은 CSP LED 디바이스(1A)의 시야각이 변하는 방법을 설명하기 위해 도시된다.
- [0043] 촉광 구조(22)의 모서리부(22)를 커버하도록 형성된 BSS(30)는 상대적으로 농도가 낮은(예를 들면, 30wt.% 이하) 광산란 입자(302)를 포함하고 있기 때문에 LED 반도체 다이(10)에서 방출되고 거의 수평 방향(D2)으로 촉광 구조(20)를 통과하는 광선(L)은 BSS(30)를 침투할 것이다. BSS(30) 내부에서, 광선(L(L1))의 일 부분은 계속해서 거의 본래 방향(예를 들면 거의 수평 방향(D2)으로)으로 이동하여 결국 BSS(30)의 가장자리 면(32)에서 벗어난다. 광선(L(L2))의 다른 부분은 이동 방향이 상당히 바뀌면서 광산란 입자(302)에 의해 거의 수직 방향(D1) 쪽으로 전향되고 결국 BSS(30)의 상면(31)에서 외측으로 방출된다.
- [0044] 다시 말해서, 본래 거의 수평 방향(D2)으로 이동하는 광선(L)은 BSS(30)를 통과한 후에 광선(L1)의 일 부분이 계속해서 거의 수평 방향(D2)으로 외측으로 이동하고 광선(L2)의 다른 부분은 거의 수직 방향(D1)으로 분산된다. 결과적으로 CSP LED 디바이스(1A)의 거의 수평방향(D2)으로 조사되는 광선의 강도는 감소하는 반면 CSP LED 디바이스(1A)의 거의 수직 방향(D1)으로 조사되는 광선의 강도는 증가한다. 그러므로 CSP LED 디바이스(1A)에서 방출되는 광선은 거의 수직 방향(D1)으로 더 많은 강도를 방출하므로 BSS가 없는 비교 대상인 CSP LED 디바이스에 비해 더 작은 시야각을 포함한다. 또한 BSS(30)는 상대적으로 농도가 낮은 광산란 입자(302)를 포함하기 때문에 BSS(30) 내 광자의 소멸 가능성이 감소하게 되므로 CSP LED 디바이스(1A)의 전체적인 발광 효율은 향상된다.
- [0045] 더 나아가 시야각에 영향을 주는 BSS(30)의 두 가지 설계 파라미터인 광산란 입자(302)의 중량비 및 BSS(30)의 기하학적 치수는 다음 문단에서 상세하게 설명한다.
- [0046] BSS의 제1 설계 파라미터는 산란 입자 농도다. BSS(30)에 농도가 더 높은 광산란 입자(302)(wt.%로 표기)가 포함된 경우, CSP LED 디바이스(1A)의 시야각은 더 작은 경향이 있다. 아래 표 1에 간략하게 기술된 측정 결과를 통해 도시된 바와 같이, 광산란 입자(302)의 농도가 대략 1.5 wt.%(실시예 디바이스 T1)에서 대략 2.5 wt.%(실시예 디바이스 T2)로 증가할 때, 시야각은 대략 128도(실시예 디바이스 T1)에서 대략 126도(실시예 디바이스 T2)로 감소하고 다른 디바이스 파라미터들은 동일하다. BSS(30)에 농도가 더 높은 광산란 입자(302)가 포함된 경우, 광선(L)은 BSS(30)를 통과하는 동안 더 많은 광산란 효과를 경험할 가능성이 더 높으므로 광선(L)이 분산되거나 다른 이동 방향으로 전향될 가능성이 더 많아진다는 것을 알 수 있다. 그러므로 거의 수직 방향(D2)으로 광 강도는 강화되면서 거의 수평 방향(D2)으로 광 강도는 약화되므로 CSP LED 디바이스(1A)의 전체적인 시야각은 더 감소한다.
- [0047] 일부 실시예에서는, 광산란 입자(302)의 중량비를 대략 10% 미만, 대략 0.1% 초과로 하여 CSP LED 디바이스(1A)에서 대략 120도 내지 140도의 시야각을 포함하는 광선을 제공할 수 있는 것이 바람직하다.

표 1

[0048]

BSS(30)의 다양한 파라미터를 적용하여 측정된 시야각

항목	광산란 입자의Wt.%(%)	제1 특정 수치 W (μm)	제2 특정 수치 T (μm)	시야각 (도)
실시예 디바이스 T1	1.5	180	150	128
실시예 디바이스 T2	2.5	180	150	126
실시예 디바이스 T3	1.5	250	150	124
비교 대상 CSP LED 디바이스	BSS 없음			140

[0049]

다른 설계 요인에 대해 설명하자면, BSS(30)의 기하학적 치수를 특정하기 위해 두 가지의 파라미터를 지정한다. 도 2C에 도시된 바와 같이 제1 특정 치수(W)는 측광 구조(20)의 가장자리 면(221)에서 BSS(30)의 가장자리 면(32)까지의 수평 거리로 지정되고 제2 특정 치수(T)는 BSS(30)의 하면(33)에서 상면(31)까지의 수직 거리로 지정된다. 그리고 중형비는 제1 특정 치수(W)를 제2 특정 치수(T)로 나눈 값, 즉, W/T로 더 지정될 수 있다. 중형비(W/T)가 클수록 시야각은 더 작은 것으로 이해한다. 표 1에 개괄적으로 나타난 실시예 디바이스 T1과 실시예 디바이스 T3의 측정 결과를 비교해 보면, 시야각은 대략 128도 내지 대략 124도이고 중형비(W/T)는 대략 180 μm /150 μm 내지 250 μm /150 μm 이며 BSS의 기타 파라미터는 동일하다. BSS(30)에 더 큰 중형비(W/T)가 포함된 경우 거의 수평 방향(D2)을 따라 이동하는 광선(L)은 BSS(30) 내에서 더 많은 광산란 효과를 경험할 것이다. 광선(L)이 거의 수직 방향(D1)으로 분산된 이후 거의 수직 방향으로 BSS(30)에서 벗어나기 위한 광선(L)의 이동 거리는 더 짧다. 따라서 광선(L)은 거의 수직 방향(D1)으로 더 적은 광산란 효과를 경험할 것이다. 그러므로 거의 수평 방향(D2)으로 광 강도는 약화되는 반면 거의 수직 방향(D1)으로 광 강도는 강화되고 CSP LED 디바이스(1A)의 전체적인 시야각은 더 작아진다. 일부 실시예에서, 중형비(W/T)는 대략 1.1 이상, 대략 1.2 이상, 대략 1.3 이상, 대략 1.4 이상 또는 대략 1.5 이상과 같이 대략 1 이상, 그리고 대략 1.8 이상 또는 대략 2 이상까지 가능하다.

[0050]

더 나아가 BSS(30) 외에 상등액 투광층(40) 또한 CSP LED 디바이스(1A)의 시야각을 형성하는 역할을 한다. CSP LED 디바이스(1A)는 선택적으로 상등액 투광층(40)을 포함할 수 있으므로 거의 수직 방향(D1)으로 이동하는 광은 상등액 투광층(40)을 침투하면서 굴절되고 전체적인 시야각은 확대된다. 일 측정 결과에 따라, 상등액 투광층(40)을 포함하는 CSP LED 디바이스(1A)는 대략 125도의 시야각을 나타내지만 상등액 투광층(40)이 없는 CSP LED 디바이스(1A)(도시되지 않음)는 대략 120도의 시야각을 나타낸다.

[0051]

시야각 형성 외에 상등액 투광층(40)은 또한 CSP LED 디바이스(1A)의 광 추출 효과(light extraction efficiency) 또는 발광 효율을 향상시킬 수 있다. 일 측정 결과에 따라, 상등액 투광층(40)을 포함하는 CSP LED 디바이스(1A)의 발광 효율은 상등액 투광층(40)이 없는 CSP LED 디바이스(1A)의 발광 효율보다 대략 5% 더 높은 수치를 나타낸다. 더 나아가 상등액 투광층(40)은 측광 구조(20) 및 BSS(30)보다 더 낮은 굴절률(RI)을 포함하는 고분자 수지재를 활용하여 제조될 수 있다. 따라서 적절한 RI 매칭(matching)을 실시하여 측광 구조(20), BSS(30), 상등액 투광층(40) 및 주변 환경(공기)과 같은 다양한 매체 사이의 인터페이스에서 발생하는 총 내부 반사에 의해 발생하는 광 에너지 손실을 감소시킬 수 있다. 그러므로 CSP LED 디바이스(1A)의 광 추출 효과 및 발광 효율은 더 향상될 수 있다.

[0052]

그러므로 상등액 투광층(40)은 요구되는 시야각 및 전체적인 발광 효율을 따라 CSP LED 디바이스(1A)에 포함될 수 있다.

[0053]

또한 도 2B, 도 3A 및 도 3B에 도시된 바와 같이 변형된 실시예에 따라 BSS(30)는 CSP LED 디바이스(1A)의 시야각을 형성하기 위해 측광 구조(20)를 커버하는 정도가 다를 수 있다.

[0054]

상기 내용은 CSP LED 디바이스(1A)에 대한 실시예의 상세한 설명이다. 본 발명에 따른 CSP LED 디바이스의 다른 실시예의 상세한 설명은 다음과 같다. 다음과 같은 발광 디바이스의 실시예를 통해 알 수 있는 특징 및 이점의 일부 상세한 설명은 CSP LED 디바이스(1A)의 특징 및 이점과 유사하므로 간결성 목적에 따라 생략하는 것으로 이해한다.

[0055]

도 4는 본 발명의 다른 실시예에 따른 CSP LED 디바이스(1B)의 단면도의 개략도다. CSP LED 디바이스(1B)와 CSP LED 디바이스(1A)의 차이점은 적어도 CSP LED 디바이스(1B)의 측광 구조(20)는 CSP LED 디바이스(1A)처럼 연장

부(23)를 포함하지 않는 것이다. 따라서 BSS(30)의 하면(33)은 모서리부(22)의 하면(22)과 실질적으로 높이가 같거나 일직선 상에 있고 또한 LED 반도체 다이(10)의 하면(12)과도 높이가 같거나 일직선 상에 있을 수 있다. 게다가 축광 구조(20)를 제조하기 위해 몰딩(molding) 프로세스를 실시하는 경우, CSP LED 디바이스(1B)의 축광 구조(20)의 두께는 CSP LED 디바이스(1A)의 축광 구조(20)의 두께보다 더 두꺼울 수 있다.

[0056] 도 5는 본 발명의 다른 실시예에 따른 CSP LED 디바이스(1C)의 단면도의 개략도다. CSP LED 디바이스(1C)와 상기 CSP LED 디바이스들(1A 및 1B) 간의 차이점은 CSP LED 디바이스(1C)는 축광 구조(20)와 LED 반도체 다이(10) 사이에 있는 소프트 버퍼층(soft buffer layer)(50)을 더 포함한다는 것이다. 구체적으로 소프트 버퍼층(50)은 LED 반도체 다이(10)의 상면(11) 및 가장자리 면(13)을 커버한다. 이후에 BSS(30)는 축광 구조(20)의 모서리부(22)를 커버하고 선택적으로 축광 구조(20)의 상부(21)를 커버하는 평탄화층으로 형성된다.

[0057] 소프트 버퍼층(50)은 다음과 같은 기술적 이점을 포함한다: 1) 축광 구조(20)와 LED 반도체 다이(10) 사이의 접착력 강화, 2) CSP LED 디바이스(1C) 내 구성 요소들 중 열팽창계수(coefficient of thermal expansion)의 불일치로 인해 발생하는 내부 스트레스 완화 및 3) 근사 등각 코팅층(conformal coating layer)을 형성하기 위한 축광 구조(20)의 추후 제조 용이성이다. 소프트 버퍼층(50)에 대한 상세한 기술 내용은 미국 특허 출원 15/389,417(대만 특허 출원 104144441로도 공개됨)에 공개되어 있고 해당 기술 내용은 본 명세서에 전부 참조로 통합된다.

[0058] 도 6은 본 발명의 다른 실시예에 따른 CSP LED 디바이스(1D)의 단면도의 개략도다. CSP LED 디바이스(1D)와 상기 CSP LED 디바이스들(1A, 1B 및 1C)간의 차이점은 CSP LED 디바이스(1D)는 축광 구조(20)를 포함하지 않으므로 BSS(30)는 LED 반도체 다이(10)의 가장자리 면(13)을 직접적으로 커버하여 인접하고 선택적으로 LED 반도체 다이(10)의 상면(11)을 커버한다는 것이다. 축광 구조(20) 없이 CSP LED 디바이스(1D)는 빨강, 초록, 파랑, 자외선, 적외선 등과 같은 단색 광선을 제공할 수 있다. 이와 같은 특정 구조를 통해 CSP LED 디바이스(1D)는 더 작은 시야각을 포함하는 광선을 제공할 수 있다.

[0059] 상기 기재된 CSP LED 디바이스들(1A 내지 1D)의 일반적인 기술 특징은 BSS(30)를 주로 디바이스 구조 내부에 있는 측면부에 배치하여 광선의 일부분이 거의 수평 방향에서 거의 수직 방향으로 전향되므로 시야각을 감소시킨다는 것이다. 본 발명의 다른 실시예에 따른 CSP LED 디바이스(1E)는 LED 반도체 다이(10)와 축광 구조(20)보다 약간 위에 BSS(30')를 배치하여 광선의 일부분이 거의 수직 방향에서 거의 수평 방향으로 전향되므로 시야각을 증가시킨다.

[0060] 도 7A는 3D 시점의 개략도이고 도 7B는 CSP LED 디바이스(1E)를 도시하는 단면도의 개략도다. CSP LED 디바이스(1A)와 유사하게 CSP LED 디바이스(1E) 또한 LED 반도체 다이(10), 축광 구조(20), 빔 성형 구조(BSS)(30') 및 상등액 투광층(40')을 포함한다. CSP LED 디바이스(1E)의 각각의 구성 요소에 대한 상세한 기술 내용은 그에 상응하는 CSP LED 디바이스(1A)의 구성 요소에 대한 내용을 참조할 수 있지만 BSS(30') 및 상등액 투광층(40')의 배치는 CSP LED 디바이스(1A)의 배치와 다른 것으로 이해한다.

[0061] 구체적으로 상등액 투광층(40')은 축광 구조(20) 위에 적층되는 평탄화층으로 형성되어 축광 구조(20)의 상부(21), 모서리부(22) 및 연장부(23)를 커버한다. 도 7B에 도시된 바와 같이 상등액 투광층(40')은 BSS(30')와 축광 구조(20) 사이에 있는 스페이서층 뿐만 아니라 평탄화층의 역할을 한다. 바람직하게는 BSS(30')는 실질적으로 균일한 두께로 상등액 투광층(40')의 상면(41)의 실질적으로 전체 면적을 커버하거나 선택적으로 일부 면적을 커버한다.

[0062] BSS(30')는 상대적으로 농도가 낮은 광산란 입자(302)를 포함하는데, 농도는 대략 30wt% 이하, 대략 25wt% 이하, 대략 20wt% 이하, 대략 15wt% 이하 또는 대략 10wt% 이하이고, 바람직하게는 대략 0.1wt% 내지 대략 10wt% 사이이다. 이와 같이 구체적인 실시예를 통해 LED 반도체 다이(10)에서 직접적으로 방출되거나 거의 수직 방향(D1)으로 이동하는 축광 구조(20)에서 지역 변환되는 광선(L)의 일 부분은 BSS(30')로 들어갈 수 있다. 일단 BSS(30') 내부로 침투하면, 광선(L)의 일 부분은 도 7B에 도시된 광선(L1)과 같이 광산란 효과로 인해 이동 방향이 크게 변하지 않는다. 광선(L)의 다른 부분은 도 7B에 도시된 광선(L2)과 같이 수평 방향(D2)으로 분산되고 최종적으로 BSS(30')의 가장자리 면에서 외측으로 조사된다.

[0063] 결과적으로 CSP LED 디바이스(1E)의 거의 수평 방향(D2)으로 이동하는 광선의 강도는 강화되는 반면 CSP LED 디바이스(1E)의 거의 수직 방향(D1)으로 이동하는 광선의 강도는 약화된다. 그러므로 CSP LED 디바이스(1E)에서 방출되는 광선(L)은 BSS(30')를 포함하지 않는 비교 대상인 CSP LED 디바이스에 비해 더 큰 시야각을 나타낼 것이다. 예를 들어 시야각은 대략 160도 내지 대략 180도 범위와 같이 대략 160도보다 더 크게 증가할 수 있다.

일 사례 측정 결과에 따라 상등역 투광층(40') 위에 형성되는 BSS(30')를 포함하는 CSP LED 디바이스(1E)는 대략 170도의 시야각을 나타내지만 비교 대상인 BSS(30')를 포함하지 않는 CSP LED 디바이스(도시되지 않음)는 140도의 시야각을 나타낸다. 따라서 BSS(30')는 CSP LED 디바이스(1E)의 시야각을 증가시키는 목적을 수행하여 더 큰 시야각을 지정하는 특정 응용들을 충족시킨다.

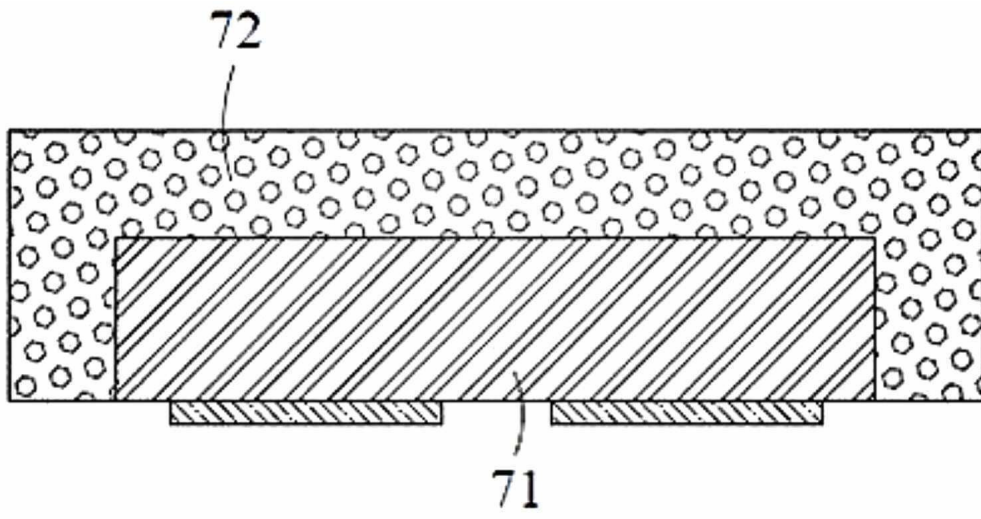
- [0064] 이어서 본 발명에 따른 CSP LED 디바이스들의 일부 실시예들을 제조하기 위한 제조 방법이 기재된다. CSP LED 디바이스들(1A 내지 1E)을 제조하는 제조 방법은 유사하며 순서를 변경한다. 제조 방법의 변형된 실시예들에 대한 일부 상세한 설명은 유사하므로 간결성의 목적을 위해 생략되는 것으로 이해한다.
- [0065] 도 8A 내지 도 8F는 본 발명의 일부 실시예에 따라 CSP LED 디바이스들을 제조하기 위한 제조 방법을 도시한다. 제조 방법은 세 가지 주요 제조 단계를 포함한다: 1) 이형층(900) 위에 어레이(array)를 형성하기 위해 다수의 LED 반도체 다이(10)를 배치하는 단계, 2) LED 반도체 다이들(10)의 어레이 위에 다수의 패키지 구조(200)를 포함하는 패키지 시트층(packaging sheet layer)을 형성하는 단계 및 3) 다수의 CSP LED 디바이스들을 형성하기 위해 패키지 시트층을 싱글레이팅 하는 단계다. 제조 방법의 구체적인 기술에 대한 추가 기재 내용은 다음과 같다.
- [0066] 제1 주요 제조 단계는 LED 반도체 다이들의 어레이를 형성하는 단계다. 도 8A에 도시된 바와 같이 우선 이형층(900)을 준비하고 이형층(900)은 또한 실리콘 기판, 유리 기판, 금속 기판 등과 같은 캐리어(carrier) 기판(도시되지 않음) 위에 배치될 수 있다. 이후에 다수의 LED 반도체 다이들(10)은 이형층(900) 위에 배치되어 실질적으로 정점 거리가 지정된 LED 반도체 다이들(10)의 어레이를 형성한다. 이형층(900)의 대표 실시예에는 자외선(UV) 광 이형테이프(release tape), 열 이형테이프 등이 있다. LED 반도체 다이들(10)의 어레이의 각각의 전극 세트(14)를 배치하고 강하게 압착하여 소프트 이형층(900) 내부에 내장되도록 하는 것이 바람직하다. 이와 같이 하여 이후 제조 프로세스 중에 전극 세트(14)가 오염되는 것을 방지한다.
- [0067] 제2 주요 제조 단계는 패키지 시트층을 형성하는 단계다. 도 8B 내지 도 8D에 도시된 바와 같이 다수의 패키지 구조(200)를 포함하는 패키지 시트층은 이후에 LED 반도체 다이들(10)의 어레이를 커버하도록 형성된다. 패키지 시트층을 LED 반도체 다이들(10) 위에 형성하는 상세한 제조 프로세스는 다음과 같다.
- [0068] 도 8B에 도시된 바와 같이 다수의 촉광 구조(20)는 LED 반도체 다이들(10)의 어레이 위에 형성되고 각각의 촉광 구조(20)의 모서리부(22)는 LED 반도체 다이(10)의 가장자리 면(13)을 커버하며 촉광 구조(20)의 상부(21)는 LED 반도체 다이(10)의 상면(11)을 커버한다. 촉광 구조(20)는 또한 이형층(900)의 면을 덮을(overlay) 뿐만 아니라 모서리부(22)에서 외측으로 뻗어 나가는 연장부(23)도 포함할 수 있다. 바람직하게는, 촉광 구조(20)는 미국 특허 US2010/0119839에 공개된 방법을 따라 형성될 수 있고 촉광 구조(20)를 형성하기 위해 촉광 물질 및 고분자 수지재의 하나 이상의 층은 순서대로 배치된다. 그러므로 이와 같은 방법으로 형성된 촉광 구조(20)는 다층(multi-layered) 구조일 수 있다. 상기 미국 특허의 기술 내용은 본 명세서에 전부 참조로 통합된다.
- [0069] 이어서, 도 8C에 도시된 바와 같이, 빔 성형 구조(BSS)(30)를 포함하는 평탄화층은 촉광 구조(20)의 모서리부(22)와 상부(21)를 커버하도록 형성된다. 대안으로, BSS(30)는 도 2A 및 도 2B에 도시된 CSP LED 디바이스(1A)의 실시예를 형성하기 위해 BSS(30)의 제조 프로세스 동안 촉광 구조(20)의 상부(21)를 커버하는 것으로 특정되지 않을 수 있다. 선택적으로 BSS(30)는 상면이 상부(21)의 상면(211)보다 낮아서 촉광 구조(20)의 가장자리면(221)이 부분적으로 노출되어 도 3B에 도시된 CSP LED 디바이스(1A)의 다른 실시예를 형성하는 것과 같은 방법으로 제조될 수 있다.
- [0070] BSS(30)를 형성하는 제조 프로세스의 경우, BSS(30)를 제조하기 위한 조성물은 고분자 수지재(301) 안에 광산란 입자를 분포하여 형성되는 것이 바람직하다. 옥탄(octane), 크실렌(xylene), 아세테이트(acetate), 에테르(ether), 톨루엔(toluene) 등과 같은 유기용제를 사용하여 조성물을 더 희석함으로써 점도를 낮출 수 있다. 상대적으로 저점도인 희석된 조성물은 스프레이 코팅 등과 같은 제조 프로세스를 활용하여 촉광 구조(20) 위에 코팅될 수 있다. 조성물은 저점도로 인해 흘러서 도 8C에 도시된 바와 같이 촉광 구조(20) 위에 실질적으로 높이가 일정한 상면을 가진 평탄화층을 형성할 것이다. 또한 BSS(30)의 조성물은 주입, 인쇄, 몰딩 등과 같은 기타 제조 프로세스를 통해 형성될 수 있다. 마지막으로 BSS(30)를 경화시키기 위해 열 또는 UV 경화 프로세스를 활용한다.
- [0071] BSS(30)는 LED 반도체 다이(10)에 직접적으로 인접하지 않지만, LED 반도체 다이(10)의 외부 엔벨로프는 계속 그 사이에 있는 촉광 구조(20)와 함께 BSS(30)에 의해 약간 커버되거나 보호된다. 다시 말해서, BSS(30)는 LED 반도체 다이(10)의 광로를 따라 배치된다. 따라서 촉광 구조(20)에서 조사되는 광선뿐만 아니라 LED 반도체 다

이(10)에서 방출되는 광선 또한 BSS(30)에 의해 성형된다.

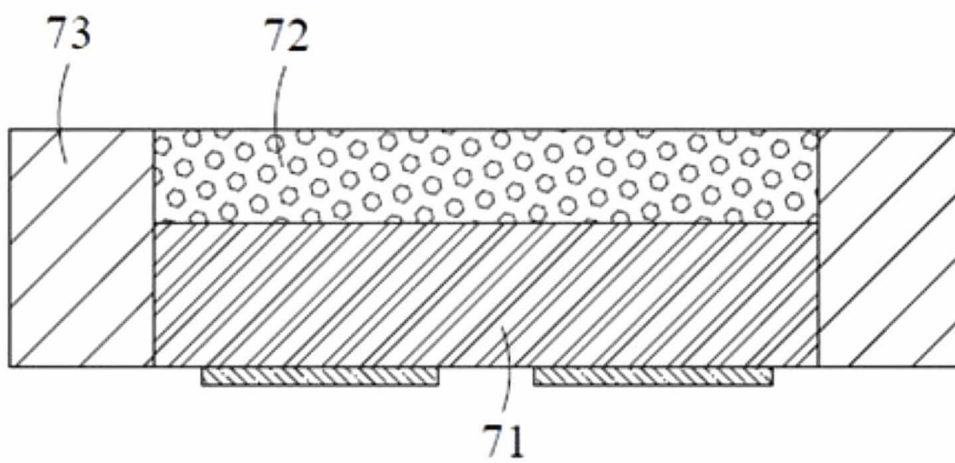
- [0072] 이어서, 도 8D에 도시된 바와 같이 상등액 투광층(40)은 축광 구조(20) 및/또는 BSS(30)를 커버하도록 형성된다. 바람직하게는, 상등액 투광층(40)은 실질적으로 투명한 고분자 수지재를 사용하여 제조되며 축광 구조(20) 및/또는 BSS(30)에 스프레이 코팅, 스핀 코팅, 몰딩, 주입 등과 같은 알맞은 제조 프로세스를 통해 코팅될 수 있다. 이후에 고분자 수지재는 열 또는 UV 경화 프로세스를 활용하여 경화된다.
- [0073] 상기 기재된 제조 프로세스를 통해 다수의 패키지 구조(200)를 포함하는 패키지 시트층은 CSP LED 디바이스(1A)의 실시예를 제조하기 위해 형성되고 패키지 구조(200)는 상기 제조 프로세스를 종료한 후에도 계속해서 서로 연결되어 있다. 본 발명에 따라 CSP LED 디바이스의 기타 실시예에 상응하는 다양한 패키지 구조(200)를 형성하는 일부 변형된 제조 프로세스는 다음과 같다.
- [0074] 패키지 구조(200) 안에 상등액 투광층(40)을 포함하는 것이 바람직하지 않은 경우, 도 8D에 도시된 상등액 투광층(40)을 형성하는 제조 프로세스는 생략할 수 있다. 따라서 상등액 투광층(40)이 없는 CSP LED 디바이스를 확보할 수 있다.
- [0075] 도 4에 도시된 CSP LED 디바이스(1B)의 실시예와 상응하는 패키지 구조(200)를 특정하는 경우, 도 8B에 도시된 축광 구조(20)를 형성하는 제조 프로세스는 몰딩 또는 인쇄와 같은 대체 제조 프로세스를 활용하여 실시될 수 있다. 따라서 연장부(23)가 없는 축광 구조(20)를 제조할 수 있고 따라서 BSS(30)는 도 8C에 도시된 바와 같이 다음 제조 프로세스에서 이형층(900)을 커버하도록 형성될 것이다.
- [0076] 도 5에 도시된 바와 같이 CSP LED 디바이스(1C)의 실시예와 상응하는 패키지 구조(200)를 특정하는 경우, 바람직하게는 도 8A에 도시된 바와 같이 LED 반도체 다이(10)를 배치하는 제조 프로세스를 종료한 후에 스프레이 코팅 방법을 통해 우선 소프트 버퍼층(50)을 형성할 수 있다. 그리고 이후에 도 8B에 도시된 제조 프로세스를 실시하여 소프트 버퍼층(50)을 커버하는 축광 구조(20)를 형성한다.
- [0077] 도 6에 도시된 단색 CSP LED 디바이스(1D)의 실시예와 상응하는 패키지 구조(200)를 특정하는 경우, 도 8B에 도시된 바와 같이 축광 구조(20)를 형성하는 제조 프로세스는 생략될 수 있다. 도 8C에 도시된 추후 제조 프로세스에서, BSS(30)는 LED 반도체 다이(10)의 가장자리 면(13)을 직접적으로 커버하기 위해 형성될 수 있고 LED 반도체 다이(10)의 상면(11)을 더 커버하기 위해 선택적으로 형성될 수 있다.
- [0078] 도 7B에 도시된 바와 같이 더 큰 시야각을 포함하기 위해 CSP LED 디바이스(1E)의 실시예와 상응하는 패키지 구조(200)를 특정하는 경우, 도 8B(축광 구조층(20) 형성), 도 9A(상등액 투광층(40) 형성) 및 도 9B(원거리(remote) BSS층(30) 형성)에 도시된 제조 프로세스는 순서대로 실시될 수 있다.
- [0079] 제3 주요 제조 단계는 패키지 시트층을 싱글레이팅 하는 단계다. 요구되는 패키지 구조(200)를 제2 주요 제조 단계에서 시트층으로 형성한 후, 이형층(900)은 도 8E에 도시된 바와 같이 제거될 수 있다. 이어서 다수의 패키지 구조(200)를 포함하는 패키지 시트층은 도 8F에 도시된 바와 같이 싱글레이팅 된다. 따라서 다수의 CSP LED 디바이스들(1A 내지 1E)이 확보된다. 싱글레이팅 프로세스 실시 이후 이형층(900)을 제거할 수 있는 것으로 이해한다.
- [0080] 상기 내용을 고려하여 제조 방법의 일부 변형된 실시예를 공개해서 범 성형 구조의 다양한 실시예를 포함하는 다양한 CSP LED 디바이스들을 제조하여 CSP LED 디바이스의 시야각을 다양한 응용들의 사양에 부합하도록 알맞게 형성할 수 있다. 또한 공개된 방법은 배치형(batch-type) 대량 생산 프로세스에 아주 적합하다.
- [0081] 본 발명은 특정 실시예를 토대로 기재되었지만 통상의 기술자들이 다양하게 변경할 수 있으며 첨부된 청구항에 의해 정의된 본 발명의 진정한 이상 및 범위에서 벗어나지 않는다면 그에 대응하는 것으로 대체될 수 있다. 또한 본 발명의 목적, 이상 및 공개 범위에 특정 상황, 재료, 물질의 구성, 방법 또는 프로세스를 맞추기 위해 다양하게 수정될 수 있다. 특히 여기에 공개된 방법이 특정 순서로 실시되는 특정 동작을 참조하여 기재되었지만 본 발명의 교시 내용에서 벗어나지 않는다면 이러한 동작들이 결합, 세부 분할, 또는 재배열될 수 있는 것으로 이해한다. 따라서 구체적으로 본 명세서에 기재되지 않는 한 동작의 순서 및 분류는 본 발명에 한정하지 않는다.

도면

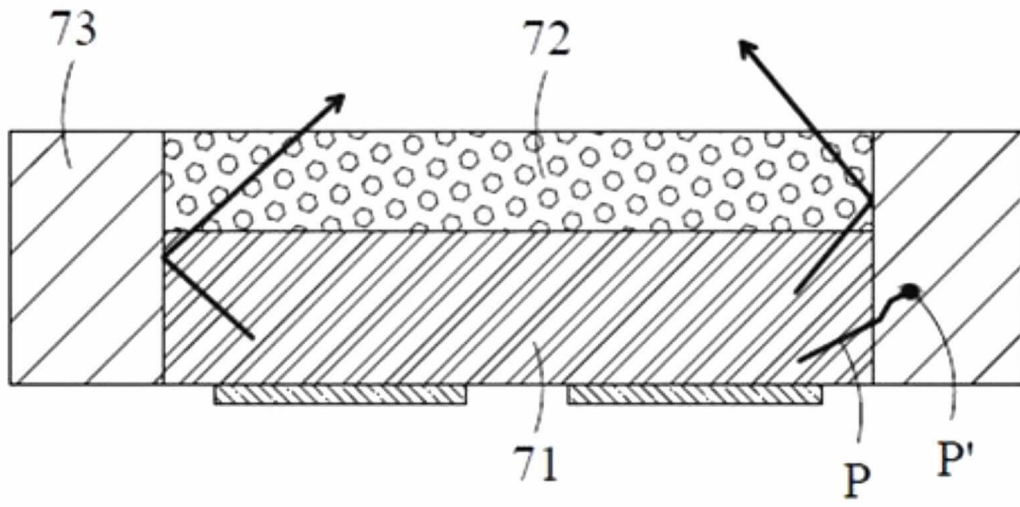
도면1a



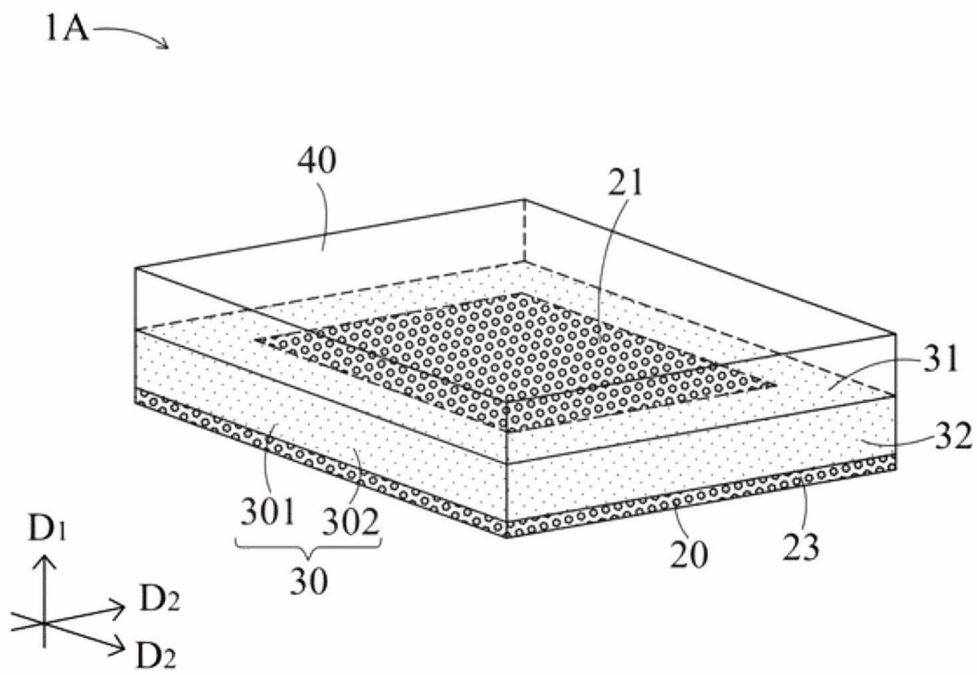
도면1b



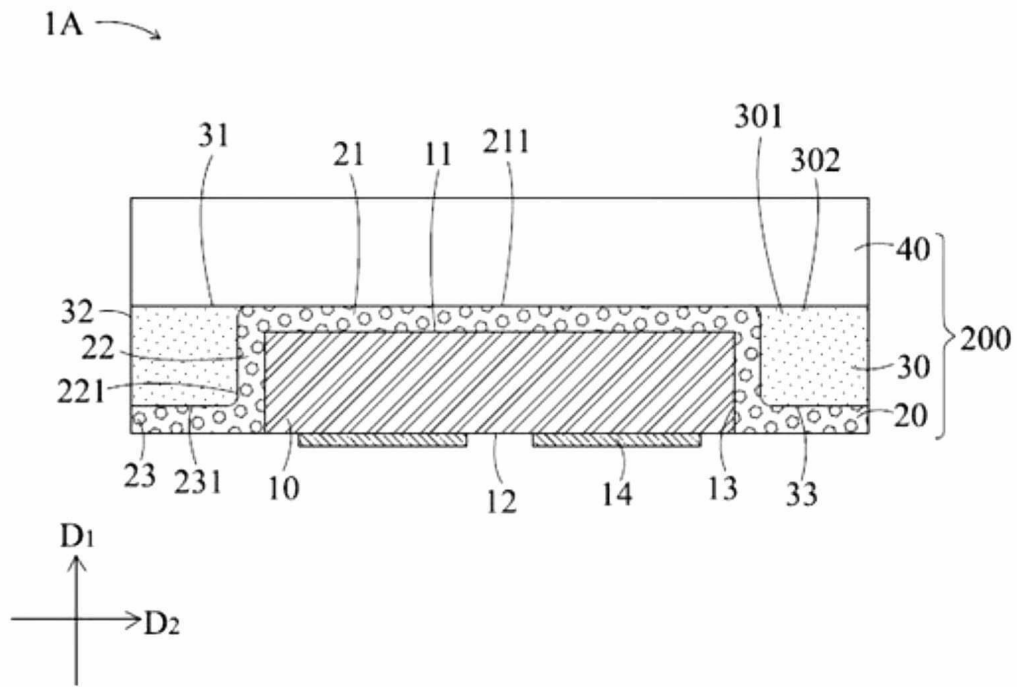
도면1c



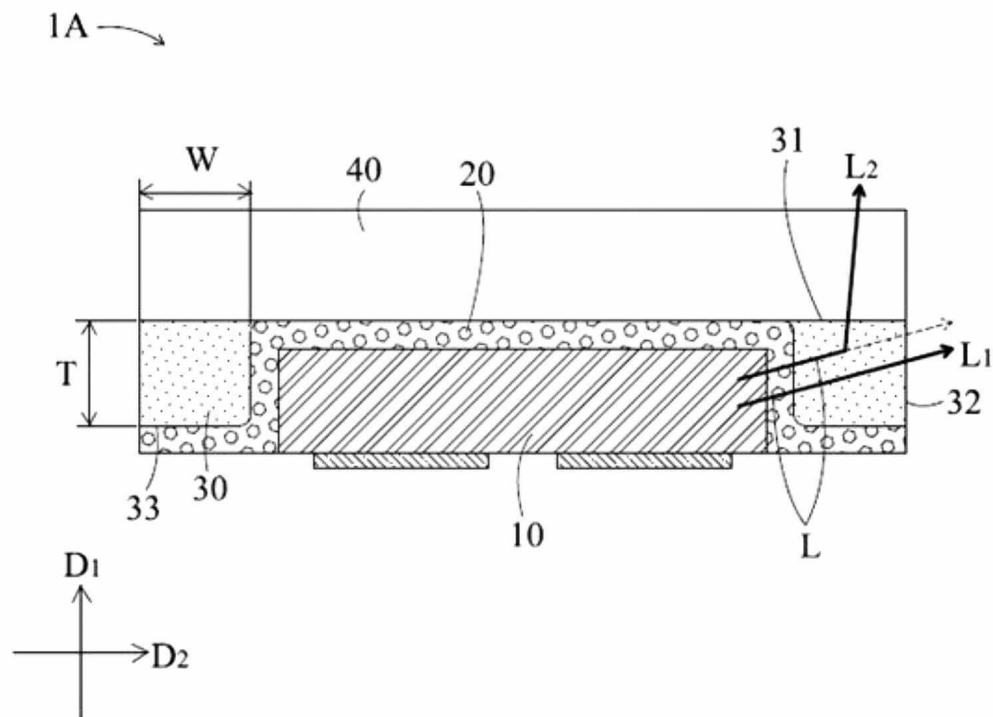
도면2a



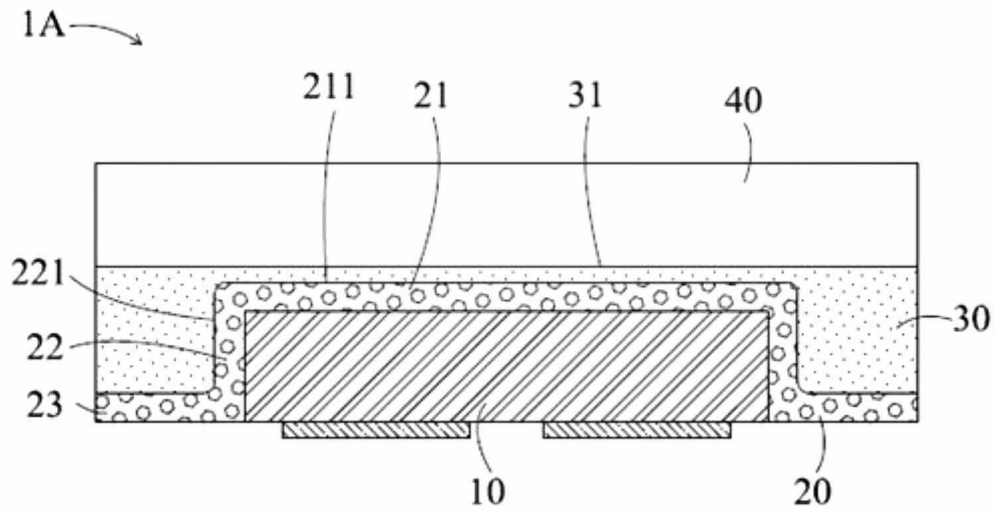
도면2b



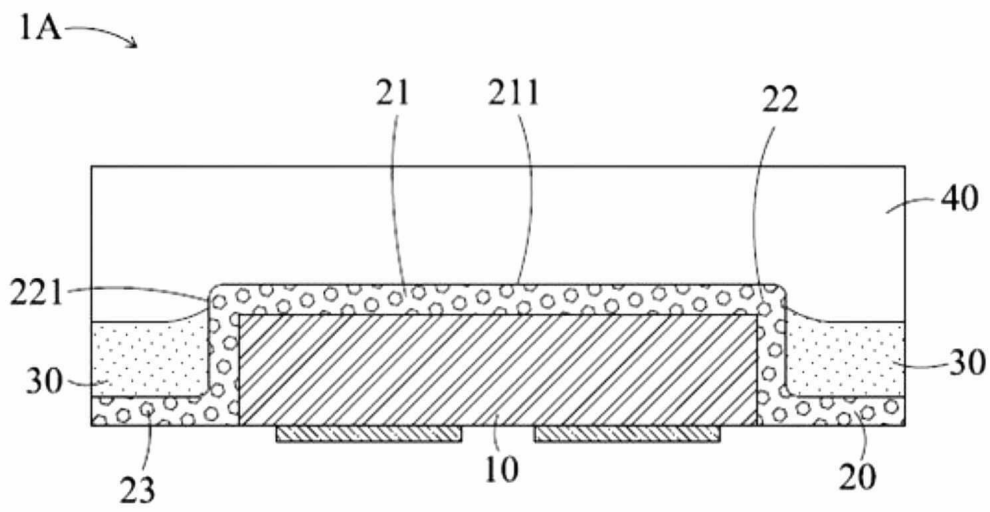
도면2c



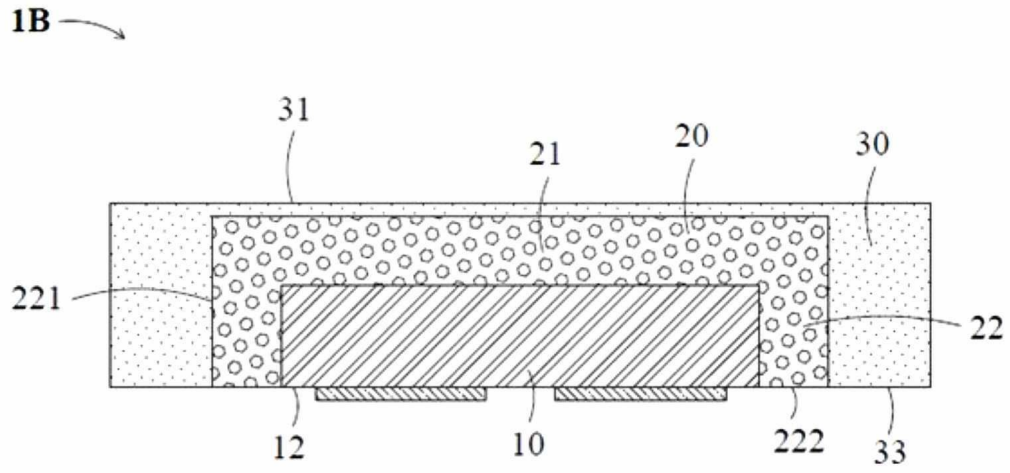
도면3a



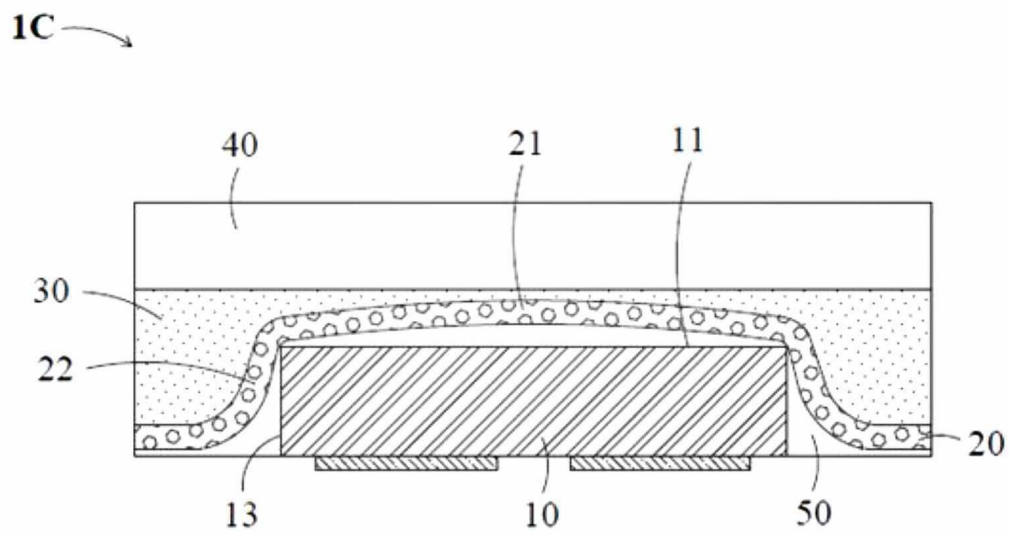
도면3b



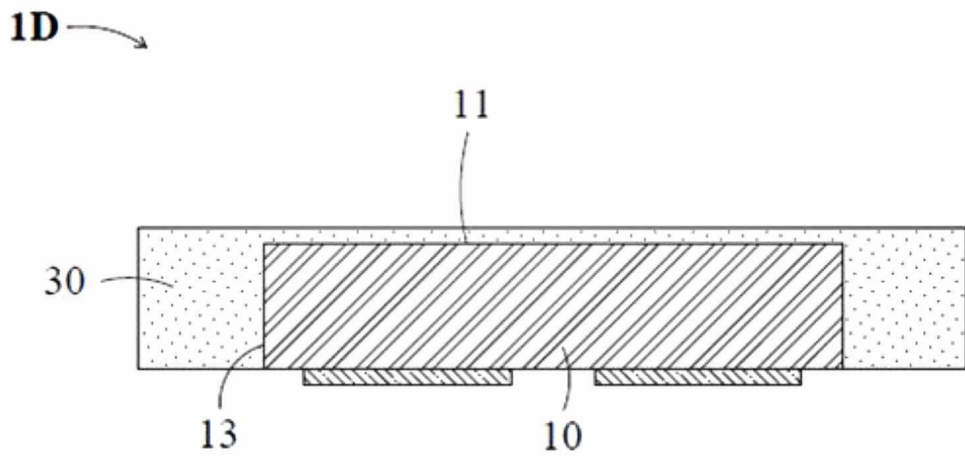
도면4



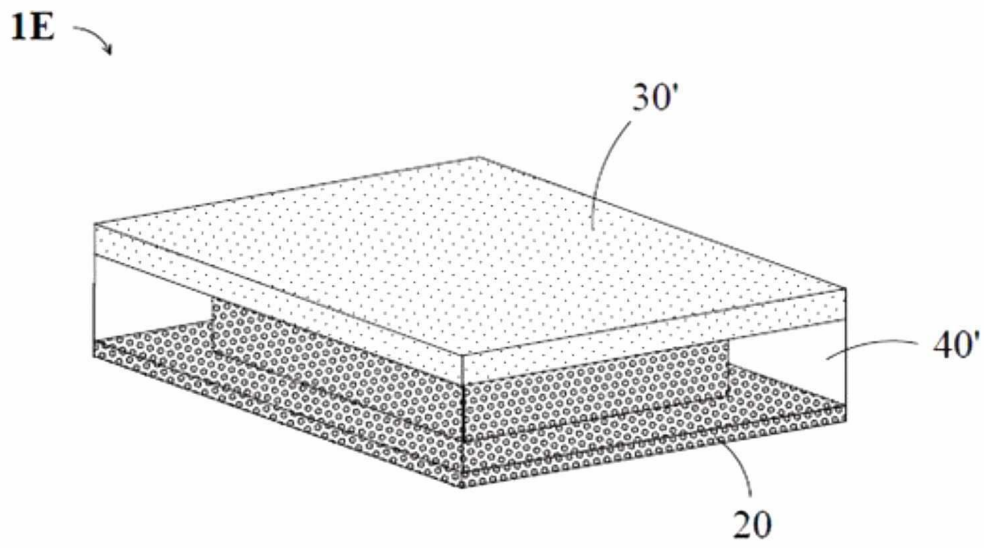
도면5



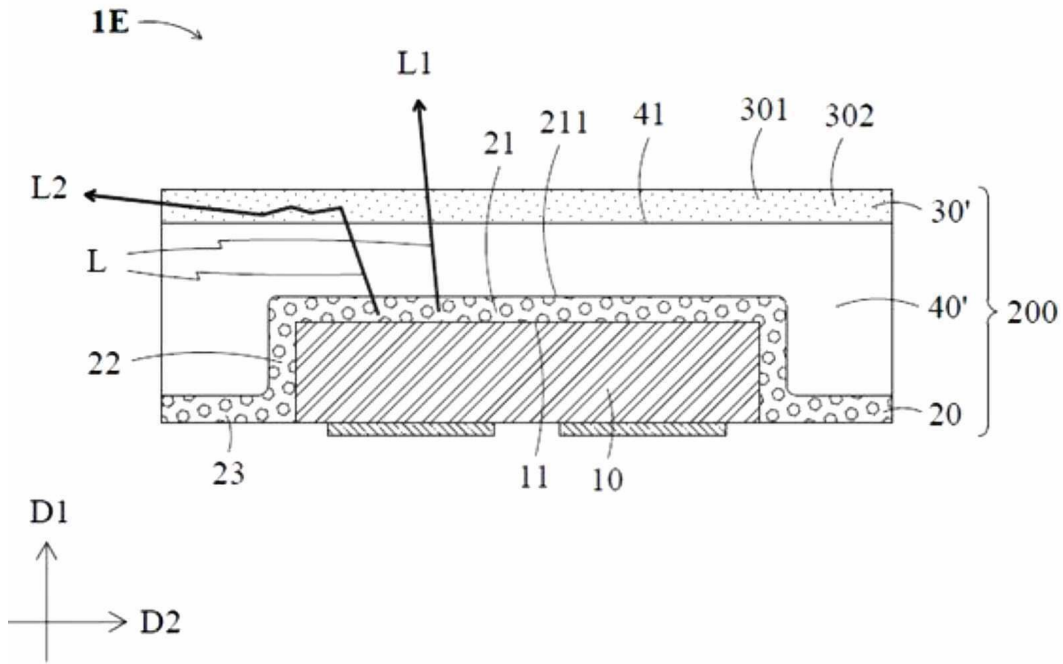
도면6



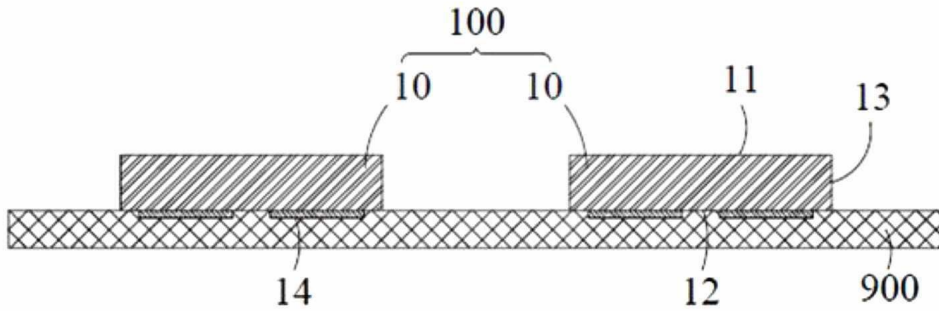
도면7a



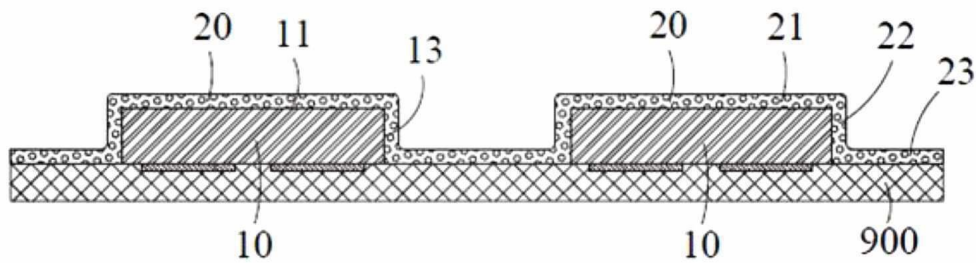
도면7b



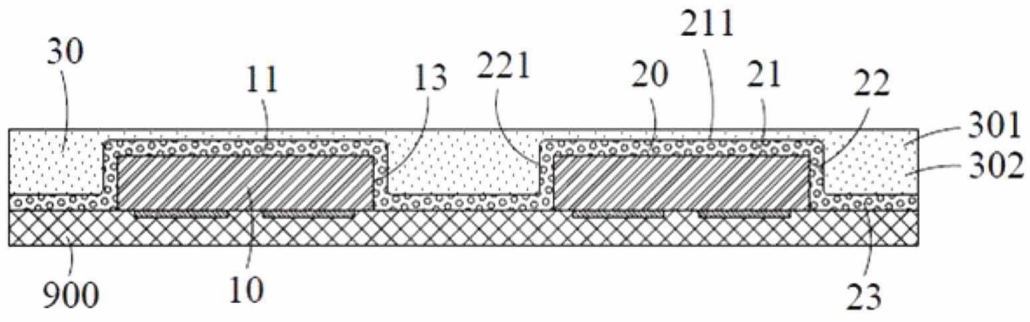
도면8a



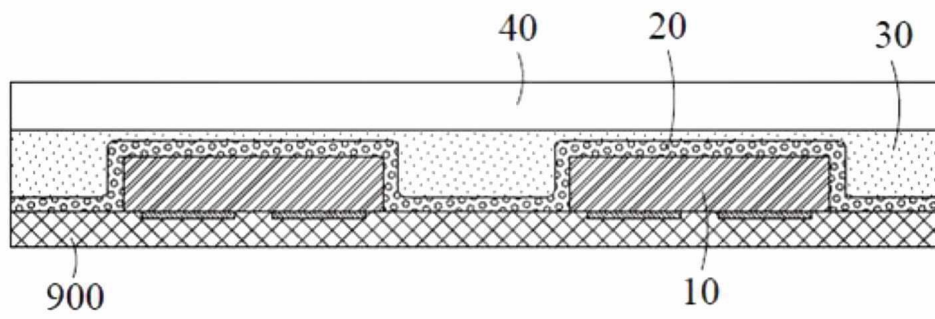
도면8b



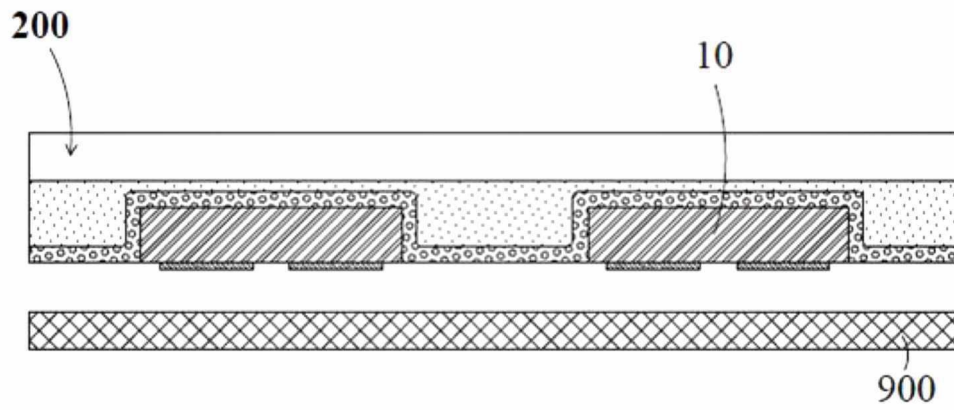
도면8c



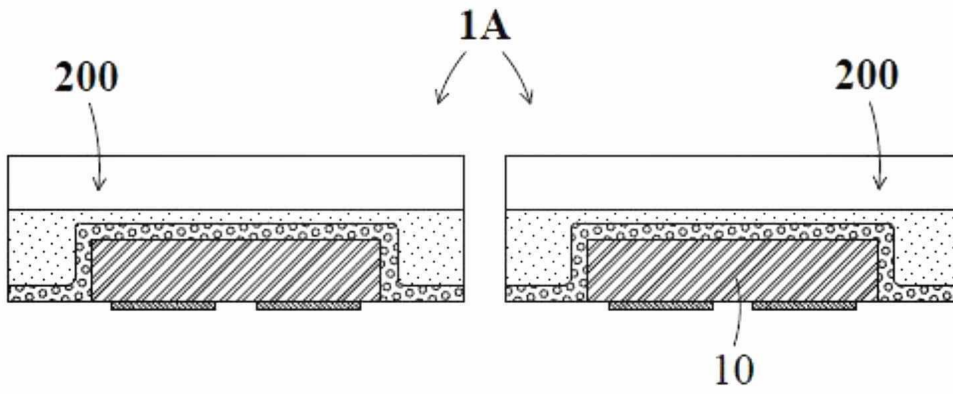
도면8d



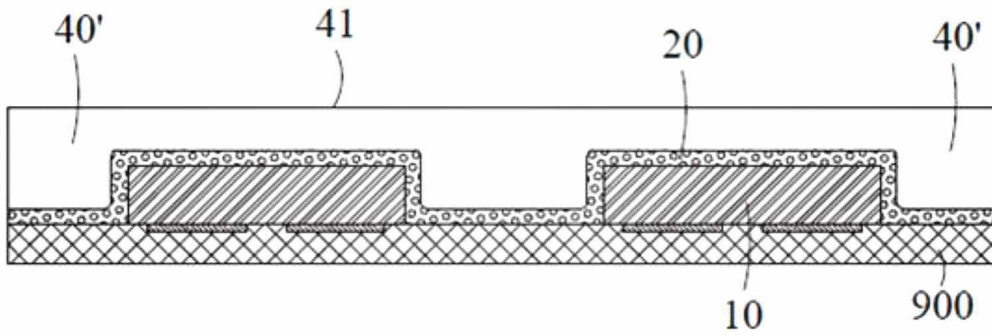
도면8e



도면8f



도면9a



도면9b

