



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0008918  
(43) 공개일자 2011년01월27일

- |   |  |
|---|--|
| <p>(51) Int. Cl.<br/><i>G02F 1/1339</i> (2006.01) <i>G02F 1/1345</i> (2006.01)</p> <p>(21) 출원번호 10-2009-0066478</p> <p>(22) 출원일자 2009년07월21일<br/>심사청구일자 2009년07월21일</p> | <p>(71) 출원인<br/>삼성모바일디스플레이주식회사<br/>경기도 용인시 기흥구 농서동 산24번지</p> <p>(72) 발명자<br/>강태욱<br/>경기도 용인시 기흥구 농서동 산 24번지<br/>서미숙<br/>경기도 용인시 기흥구 농서동 산 24번지<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>팬코리아특허법인</p> |
|---|--|

전체 청구항 수 : 총 20 항

**(54) 평판표시장치 및 그의 제조 방법**

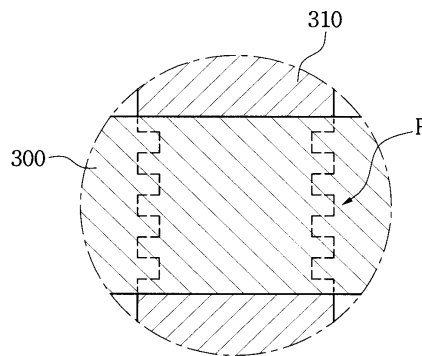
**(57) 요약**

본 발명은 평판표시장치 및 그의 제조 방법에 관한 것으로, 제 1 기판 및 제 2 기판을 결합시키기 위한 프릿과 외부로부터 일정 영상을 표시하기 위한 영상 신호, 패널 테스트를 위한 테스트 신호 및 유기층 에이징(aging)을 위한 에이징 신호를 표시부로 전달하기 위한 신호 배선 사이의 박리 현상을 저감시킬 수 있는 평판표시장치 및 그의 제조 방법에 관한 것이다.

본 발명은 일정 영상을 디스플레이하기 위한 표시부 및 상기 표시부의 외측에 위치하는 주변부를 포함하는 제 1 기판; 상기 제 1 기판에 대향되는 제 2 기판; 상기 주변부에 위치하며, 상기 제 1 기판과 제 2 기판을 결합시키기 위한 프릿; 및 일부 영역에서 상기 프릿과 중첩되며, 외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 포함하며, 상기 일부 영역에 위치하는 상기 신호 배선의 가장 자리는 다수의 패턴이 형성되는 것을 특징으로 하는 평판표시장치에 관한 것이다.

또한, 본 발명은 표시부 및 주변부를 포함하는 제 1 기판을 제공하고, 상기 제 1 기판에 대향되는 제 2 기판을 제공하고, 외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 형성하고, 상기 주변부의 일부 영역에 위치하는 상기 신호 배선의 일측 또는 양측 가장 자리에 다수의 패턴을 형성하고, 상기 일부 영역에서 상기 신호 배선과 중첩되도록 프릿을 도포하여, 상기 제 1 기판과 제 2 기판을 결합시키는 것을 포함하는 평판표시장치의 제조 방법에 관한 것이다.

**대표도** - 도3a



(72) 발명자

**이재일**

경기도 용인시 기흥구 농서동 산 24번지

**김훈**

경기도 용인시 기흥구 농서동 산24번지

**조승연**

경기도 용인시 기흥구 농서동 산 24번지

## 특허청구의 범위

### 청구항 1

일정 영상을 디스플레이하기 위한 표시부 및 상기 표시부의 외측에 위치하는 주변부를 포함하는 제 1 기관;

상기 제 1 기관에 대향되는 제 2 기관;

상기 주변부에 위치하며, 상기 제 1 기관과 제 2 기관을 결합시키기 위한 프리트; 및

일부 영역에서 상기 프리트와 중첩되며, 외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 포함하며,

상기 일부 영역에 위치하는 상기 신호 배선의 가장 자리는 다수의 패턴이 형성되는 것을 특징으로 하는 평판표시장치.

### 청구항 2

제 1 항에 있어서,

상기 일부 영역 중 상기 프리트와 상기 신호 배선이 교차하는 영역에 위치하는 신호 배선은 양측 가장 자리에 서로 상이한 형태로 다수의 패턴이 형성되는 것을 특징으로 하는 평판표시장치.

### 청구항 3

제 2 항에 있어서,

상기 일부 영역 중 상기 프리트와 상기 신호 배선이 교차하는 영역에 위치하는 신호 배선은 양측 가장 자리에 대칭되도록 다수의 패턴이 형성되는 것을 특징으로 하는 평판표시장치.

### 청구항 4

제 1 항에 있어서,

상기 다수의 패턴은 요철 형태인 것을 특징으로 하는 평판표시장치.

### 청구항 5

제 1 항에 있어서,

상기 다수의 패턴은 상기 신호 배선의 가장 자리에 위치하는 다수의 오목부인 것을 특징으로 하는 평판표시장치.

### 청구항 6

제 5 항에 있어서,

상기 오목부는 상기 신호 배선의 가장 자리로부터 내측으로 들어갈수록 커지는 것을 특징으로 하는 평판표시장치.

### 청구항 7

제 5 항에 있어서,

상기 오목부는 상기 신호 배선의 가장 자리로부터 내측 방향으로 일정 간격으로 들어가는 제 1 오목부 및 상기 신호 배선의 내측에 위치하여 상기 제 1 오목부와 연결되며, 원형 또는 다각형의 형태를 가지는 제 2 오목부를 포함하는 것을 특징으로 하는 평판표시장치.

### 청구항 8

제 1 항에 있어서,

상기 신호 배선은 상기 제 1 기관 및 제 2 기관 중 어느 하나 또는 모두에 형성되는 것을 특징으로 하는 평판표시장치.

**청구항 9**

제 1 항에 있어서,

상기 표시부는 제 1 전극, 제 2 전극 및 상기 제 1 전극과 제 2 전극 사이에 위치하는 하나 또는 다수의 발광층을 포함하는 유기발광소자를 포함하는 것을 특징으로 하는 평판표시장치.

**청구항 10**

제 9 항에 있어서,

상기 신호 배선은 상기 제 1 전극 또는 제 2 전극과 동일 물질로 형성되는 것을 특징으로 하는 평판표시장치.

**청구항 11**

제 1 항에 있어서,

상기 표시부는 반도체층, 게이트 전극 및 소오스/드레인 전극을 포함하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 평판표시장치.

**청구항 12**

제 11 항에 있어서,

상기 신호 배선은 상기 게이트 전극 또는 소오스/드레인 전극과 동일 물질로 형성되는 것을 특징으로 하는 평판표시장치.

**청구항 13**

제 1 항에 있어서,

상기 프릿과 신호 배선 사이에 위치하는 무기막층을 더 포함하는 평판표시장치.

**청구항 14**

제 1 항에 있어서,

상기 프릿은 MgO, CaO, BaO, Li<sub>2</sub>O, Na<sub>2</sub>O, K<sub>2</sub>O, B<sub>2</sub>O<sub>3</sub>, V<sub>2</sub>O<sub>5</sub>, ZnO, TeO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub>, PbO, SnO, P<sub>2</sub>O<sub>5</sub>, Ru<sub>2</sub>O, Rh<sub>2</sub>O, Fe<sub>2</sub>O<sub>3</sub>, CuO, TiO<sub>2</sub>, WO<sub>3</sub>, Bi<sub>2</sub>O<sub>3</sub>, Sb<sub>2</sub>O<sub>3</sub>, 리드 보레이트 글라스(lead-borate glass), tin-phosphate glass, 바나듐 산 글라스(Vanadate glass) 및 붕규산 글라스(borosilicate glass)로 이루어진 군에서 선택된 하나 또는 다수의 물질을 형성되는 것을 특징으로 하는 평판표시장치.

**청구항 15**

표시부 및 주변부를 포함하는 제 1 기판을 제공하고,

상기 제 1 기판에 대향되는 제 2 기판을 제공하고,

외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 형성하고,

상기 주변부의 일부 영역에 위치하는 상기 신호 배선의 일측 또는 양측 가장 자리에 다수의 패턴을 형성하고,

상기 일부 영역에서 상기 신호 배선과 중첩되도록 프릿을 도포하여, 상기 제 1 기판과 제 2 기판을 결합시키는 것을 포함하는 평판표시장치의 제조 방법.

**청구항 16**

제 15 항에 있어서,

상기 표시부에 반도체층, 게이트 전극 및 소오스/드레인 전극을 포함하는 박막 트랜지스터를 형성하며,

상기 신호 배선을 상기 게이트 전극 또는 소오스/드레인 전극과 동시에 형성하는 것을 특징으로 하는 평판표시장치의 제조 방법.

**청구항 17**

제 15 항에 있어서,

상기 표시부에 제 1 전극, 제 2 전극 및 상기 제 1 전극과 제 2 전극 사이에 위치하는 하나 또는 다수의 발광층을 포함하는 유기발광소자를 형성하며,

상기 신호 배선을 상기 제 1 전극 또는 제 2 전극과 동시에 형성하는 것을 특징으로 하는 평판표시장치의 제조 방법.

**청구항 18**

제 15 항에 있어서,

상기 신호 배선을 상기 제 1 기판 및 제 2 기판 중 어느 하나 또는 모두에 형성하는 것을 특징으로 하는 평판표시장치의 제조 방법.

**청구항 19**

제 15 항에 있어서,

상기 일부 영역 중 상기 프릿과 신호 배선이 서로 교차하는 영역에 위치하는 신호 배선은 양측 가장 자리에 서로 상이한 형태로 다수의 패턴을 형성하는 것을 특징으로 하는 평판표시장치의 제조 방법.

**청구항 20**

제 15 항에 있어서,

상기 일부 영역 중 상기 프릿과 신호 배선이 서로 교차하는 영역에 위치하는 신호 배선은 양측 가장 자리에 대칭되도록 다수의 패턴을 형성하는 것을 특징으로 하는 평판표시장치의 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 평판표시장치 및 그의 제조 방법에 관한 것으로, 제 1 기판 및 제 2 기판을 결합시키기 위한 프릿과 외부로부터 일정 영상을 표시하기 위한 영상 신호, 패널 테스트를 위한 테스트 신호 및 유기층 에이징(aging)을 위한 에이징 신호를 표시부로 전달하기 위한 신호 배선 사이의 박리 현상을 저감시킬 수 있는 평판표시장치 및 그의 제조 방법에 관한 것이다.

**배경기술**

[0002] 평판 표시 장치(Flat Panel Display device)는 경량 및 박형 등의 특성으로 인하여, 음극선관 표시 장치(Cathode-ray Tube Display device)를 대체하는 표시 장치로 사용되고 있으며, 대표적인 예로서 액정 표시 장치(Liquid Crystal Display device; LCD)와 유기전계발광표시장치(Organic Light Emitting diode Display device; OLED)가 있다. 이 중, 유기전계발광표시장치는 액정표시장치에 비하여 휘도 특성 및 시야각 특성이 우수하고 백라이트(Backlight)를 필요로 하지 않아 초박형으로 구현할 수 있다는 장점이 있다.

[0003] 상기 유기전계발광표시장치는 구동 방법에 따라 수동 구동(Passive matrix) 방식과 능동 구동(Active matrix) 방식으로 나뉘는데, 능동 구동 방식은 박막트랜지스터(Thin Film Transistor; TFT)를 사용하는 회로를 가진다.

[0004] 상기 박막트랜지스터는 일반적으로 소오스 영역, 드레인 영역 및 채널 영역을 포함하는 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함한다. 상기 반도체층은 다결정 실리콘(polycrystalline silicon; poly-si) 또는 비정질 실리콘(amorphous silicon; a-si)으로 형성할 수 있으나, 상기 다결정 실리콘의 전하이동도가 비정질 실리콘의 그것보다 높아 현재는 다결정 실리콘을 주로 적용하고 있다.

[0005] 상기 평판표시장치는 통상적으로, 상기 표시 소자가 형성된 표시부 및 상기 표시부의 외측에 위치하는 주변부를 포함하는 제 1 기판, 상기 제 1 기판에 대향되는 제 2 기판 및 상기 주변부에 위치하며, 상기 제 1 기판과 제 2

기관을 결합시켜, 상기 표시부를 밀봉하는 실린트를 포함한다. 여기서, 외부로부터 상기 표시부로 수분 및 습기가 유입되는 것을 방지하기 위하여, 상기 실린트로 프릿을 사용하고 있다.

**발명의 내용**

**해결 하고자하는 과제**

[0006] 상기와 같은 평판표시장치는 프릿을 이용하여 제 1 기관 및 제 2 기관을 결합시키는 경우, 외부로부터 일정 영상을 표시하기 위한 영상 신호, 패널 테스트를 위한 테스트 신호 및 유기층 에이징(aging)을 위한 에이징 신호를 표시부로 전달하기 위한 신호 배선이 일정 영역에서 상기 프릿과 중첩되는데, 상기 프릿과 신호 배선 사이의 접착력은 프릿과 다른 절연막 사이의 접착력보다 상대적으로 약하며, 상기 신호 배선의 가장 자리에서 급격한 형상 변화가 발생하여, 프릿과 접착면 자체가 변화되어 상기 프릿과 신호 배선 사이에 발생하는 응력에 매우 취약하게 되므로, 상기 신호 배선의 가장 자리에서 상기 프릿의 박리가 발생하기 용이하다는 문제점이 있다.

**과제 해결수단**

[0007] 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위한 것으로, 프릿과 중첩되는 영역에서 상기 신호 배선과 프릿 사이에 발생하는 응력을 분산시킴으로써, 상기 프릿의 박리 현상을 저감시킬 수 있는 평판표시장치 및 그의 제조 방법을 제공함에 본 발명의 목적이 있다.

[0008] 본 발명의 상기 목적은 일정 영상을 디스플레이하기 위한 표시부 및 상기 표시부의 외측에 위치하는 주변부를 포함하는 제 1 기관; 상기 제 1 기관에 대향되는 제 2 기관; 상기 주변부에 위치하며, 상기 제 1 기관과 제 2 기관을 결합시키기 위한 프릿; 및 일부 영역에서 상기 프릿과 중첩되며, 외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 포함하며, 상기 일부 영역에 위치하는 상기 신호 배선의 가장 자리는 다수의 패턴이 형성되는 것을 특징으로 하는 평판표시장치에 의해 달성된다.

[0009] 또한, 본 발명의 상기 목적은 표시부 및 주변부를 포함하는 제 1 기관을 제공하고, 상기 제 1 기관에 대향되는 제 2 기관을 제공하고, 외부로부터 상기 표시부로 신호를 전달하기 위한 신호 배선을 형성하고, 상기 주변부의 일부 영역에 위치하는 상기 신호 배선의 일측 또는 양측 가장 자리에 다수의 패턴을 형성하고, 상기 일부 영역에서 상기 신호 배선과 중첩되도록 프릿을 도포하여, 상기 제 1 기관과 제 2 기관을 결합시키는 것을 포함하는 평판표시장치의 제조 방법에 의해 달성된다.

**효과**

[0010] 따라서, 본 발명에 따른 평판표시장치 및 그의 제조 방법은 프릿과 중첩되는 영역에 위치하는 신호 배선의 가장 자리에 다수의 패턴을 형성하여, 상기 프릿과 신호 배선 사이에 발생하는 응력을 분산시킴으로써, 상기 프릿의 박리 현상을 저감시키는 효과가 있다.

**발명의 실시를 위한 구체적인 내용**

[0011] 본 발명의 상기 목적과 기술적 구성 및 이에 따른 작용 효과에 관한 자세한 사항은 본 발명의 바람직한 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 더욱 명확하게 이해될 것이다. 또한, 명세서 전체에 걸쳐서 동일한 참조 번호들은 동일한 구성 요소를 나타낼 것이며, 도면에 있어서 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다.

[0012] (실시 예)

[0013] 도 1은 본 발명의 실시 예에 따른 평판표시장치를 나타낸 평면도이며, 도 2는 도 1의 I-I'선으로 자른 단면도이다.

[0014] 도 1 및 2를 참조하면, 본 발명의 실시 예에 따른 평판표시장치는 일정 영상을 디스플레이하기 위한 표시부(D) 및 상기 표시부(D)의 외측에 위치하는 주변부(E)를 포함하는 제 1 기관(100), 상기 제 1 기관(100)에 대향되는 제 2 기관(200), 상기 주변부(E)에 위치하며, 상기 제 1 기관(100)과 제 2 기관(200)을 결합시키기 위한 프릿(300) 및 일부 영역에서 상기 프릿(300)과 중첩되며, 외부로부터 상기 표시부(D)로 디스플레이를 위한 영상 신호, 패널 테스트를 위한 테스트 신호 및 유기층 에이징(aging)을 위한 에이징 신호 등을 전달하기 위한 신호 배선(310)을 포함한다.

[0015] 여기서, 본 발명의 실시 예에 따른 평판표시장치는 상기 제 1 기관(100)의 주변부(E)와 프릿(300) 사이에 상기

신호 배선(310)이 위치하는 것으로 설명하고 있으나, 상기 신호 배선(310)은 상기 프릿(300)과 제 2 기판(200) 사이에 위치할 수 있으며, 상기 프릿(300)과 제 1 기판(100) 및 제 2 기판(200) 사이에 모두 위치할 수도 있다.

[0016] 또한, 상기 프릿은 MgO, CaO, BaO, Li<sub>2</sub>O, Na<sub>2</sub>O, K<sub>2</sub>O, B<sub>2</sub>O<sub>3</sub>, V<sub>2</sub>O<sub>5</sub>, ZnO, TeO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub>, PbO, SnO, P<sub>2</sub>O<sub>5</sub>, Ru<sub>2</sub>O, Rh<sub>2</sub>O, Fe<sub>2</sub>O<sub>3</sub>, CuO, TiO<sub>2</sub>, WO<sub>3</sub>, Bi<sub>2</sub>O<sub>3</sub>, Sb<sub>2</sub>O<sub>3</sub>, 리드 보레이트 글라스(lead-borate glass), tin-phosphate glass, 바나듐산 글라스(Vanadate glass) 및 붕규산 글라스(borosilicate glass)로 이루어진 군에서 선택된 하나 또는 다수의 물질을 형성된다.

[0017] 상기 표시부(D)는 상기 신호 배선(310)을 통해 전달된 영상 신호에 따라 일정 영상을 디스플레이하기 위한 것으로, 본 발명의 도 2에 도시된 바와 같이, 반도체층(120), 게이트 전극(135) 및 소오스/드레인 전극(152)을 포함하는 박막 트랜지스터 및 하부 전극(160), 상부 전극(190) 및 상기 하부 전극(160)과 상부 전극(190) 사이에 위치하는 하나 또는 다수의 발광층(미도시)을 포함하는 유기발광소자를 포함하는 유기전계발광표시소자가 형성될 수 있으나, 액정을 포함하는 디스플레이 소자 또는 플라즈마를 이용한 디스플레이 소자가 형성될 수도 있다.

[0018] 도 1 및 도 2를 참조하여, 본 발명의 실시 예에 따른 평판표시장치의 신호 배선을 형성하는 방법을 설명하면, 먼저 일정 영상을 디스플레이하기 위한 표시부(D) 및 상기 표시부(D)의 외측에 위치하는 주변부(E)를 포함하며, 유리나 합성 수지, 스테인레스 스틸 등의 재질로 이루어진 제 1 기판(100) 상에 버퍼층(110)을 형성한다. 상기 버퍼층(110)은 후속 공정으로 형성되는 비정질 실리콘의 결정화 공정 시 상기 제 1 기판(100) 내의 불순물이 확산되는 것을 방지한다.

[0019] 다음으로, 상기 버퍼층(110)의 상부에 비정질 실리콘층(미도시)을 적층한 후, 상기 비정질 실리콘층을 다결정 실리콘층(미도시)으로 결정화하고, 상기 다결정 실리콘층을 패터닝하여 반도체층(120)을 형성한다. 여기서, 상기 비정질 실리콘층의 결정화는 고상 결정화법(Solid Phase Crystallization), 레이저 결정화법(Laser Crystallization), SGS 결정화(Super Grain Silicon Crystallization), 금속 유도 결정화법(Metal Induced Crystallization) 및 금속 유도 측면 결정화법(Metal Induced Lateral Crystallization) 중 어느 하나일 수 있다.

[0020] 계속해서, 상기 반도체층(120)을 포함하는 제 1 기판(100) 상에 게이트 절연막(130)을 적층한다. 여기서, 상기 게이트 절연막(130)은 실리콘산화막(SiO<sub>2</sub>), 실리콘질화막(SiNx) 또는 그 적층 구조를 사용하여 형성될 수 있다.

[0021] 이어서, 상기 게이트 절연막(130) 상부에 알루미늄(Al) 또는 알루미늄-네오디뮴(Al-Nd)과 같은 알루미늄 합금의 단일 층이나, 크롬(Cr) 또는 몰리브덴(Mo) 합금 위에 알루미늄 합금이 다층으로 적층된 게이트 전극용 금속층(미도시)을 형성하고, 상기 게이트 전극용 금속층을 건식 또는 습식 식각하여 상기 반도체층(120)과 대응되는 일정 영역에 게이트전극(135)을 형성한다. 여기서, 상기 일정 영역은 후속공정에 의해 형성되는 상기 반도체층(120)의 채널 영역(124)에 대응되는 영역이다.

[0022] 다음으로, 상기 게이트 전극(135)을 마스크로 사용하여 상기 반도체(120)의 일부를 도전형의 불순물을 도핑함으로써, 상기 반도체층(120)의 소오스/드레인 영역(122) 및 상기 소오스/드레인 영역(122)의 사이에 위치하는 영역은 채널 영역(124)을 형성한다. 여기서, 상기 도핑 공정은 게이트 전극(135)을 형성되기 전에 상기 제 1 기판(100) 상에 포토레지스트를 형성하여 진행할 수도 있으며, 상기 채널 영역(124)의 일부를 저농도의 불순물로 도핑하여 누설 전류를 방지할 수도 있다.

[0023] 계속해서, 상기 게이트 전극(135)을 포함하는 제 1 기판(100)상에 층간 절연막(140)을 형성하고, 상기 층간 절연막(140) 및 게이트 절연막(130)을 식각하여 소오스/드레인 영역(122)의 일부를 노출시키는 콘택홀(145)을 형성한다.

[0024] 이어서, 상기 콘택홀(145)을 포함한 층간 절연막(140) 상부에 몰리브덴(MoW) 또는 알루미늄-네오디뮴(Al-Nd) 등의 도전 물질을 적층한 후, 상기 도전 물질을 패터닝하여 상기 콘택홀(145)을 통해 소오스/드레인 영역(122)에 각각 연결되는 소오스/드레인 전극(152) 및 외부로부터 상기 제 1 기판(100)의 표시부(D)에 신호를 전달하기 위한 신호 배선(310)을 형성한다.

[0025] 여기서, 본 발명의 실시 예는 상기 소오스/드레인 전극(152)과 동시에 상기 신호 배선(310)을 형성하고 있으나, 상기 신호 배선(310)은 상기 게이트 전극(135), 후속 공정에 의해 형성되는 하부 전극(160) 또는 상부 전극(190)과 동시에 형성할 수 있으며, 상기 소오스/드레인 전극(152), 게이트 전극(135), 하부 전극(160) 및 상부 전극(190) 중 둘 이상이 적층된 구조일 수도 있다.

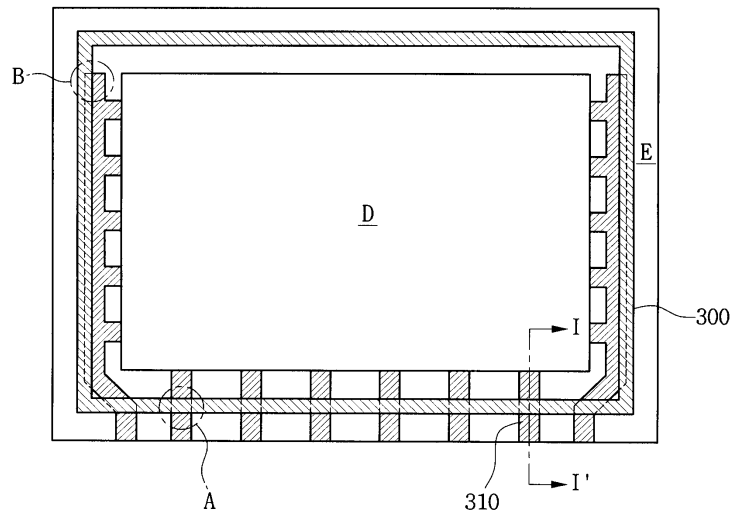
- [0026] 계속해서, 상기 주변부(E)의 일정 영역(A, B)에 위치하는 상기 신호 배선(310)의 가장 자리에 다수의 패턴(미도시)을 형성한다. 여기서 상기 일정 영역(A, B)은 후속 공정을 통해 상기 프릿(300)과 교차되는 제 1 영역(A) 및 일측 가장 자리가 상기 프릿(300)과 중첩되는 제 2 영역(B)을 포함하며, 상기 신호 배선(310)의 폭이 상기 프릿(300)보다 작은 경우, 상기 프릿(300)과 평행하게 배선되어, 양측 가장 자리가 상기 프릿(300)과 중첩되는 제 3 영역(미도시)을 더 포함할 수 있다. 여기서, 본 발명의 실시 예는 상기 신호 배선(310)을 형성하는 공정과 상기 일정 영역(A, B)에 위치하는 상기 신호 배선(310)의 가장 자리에 다수의 패턴을 형성하는 공정을 각각 수행하는 것으로 설명하고 있으나, 상기 두 공정은 동시에 수행될 수 있다.
- [0027] 다음으로, 상기 소오스/드레인 전극(152)을 포함하는 상기 제 1 기판(100)의 표시부(D) 상에 아크릴 등의 유기 절연막 및 실리콘 산화물 등의 무기 절연막 중 어느 하나 또는 다수를 포함하는 평탄화막(150)을 형성하고, 상기 평탄화막(150)을 식각하여 상기 소오스/드레인 전극(152) 중의 어느 하나의 일부를 노출시키는 비아홀(155)을 형성한다.
- [0028] 계속해서, 상기 비아홀(155)을 포함한 평탄화막(150) 상에 도전성 물질을 적층하고, 상기 도전성 물질을 패터닝하여 상기 비아홀(155)을 통하여 상기 소오스/드레인 전극(152) 중 어느 하나와 전기적으로 연결되는 하부 전극(160)을 형성한다.
- [0029] 이어서, 상기 하부 전극(160)을 포함하는 상기 제 1 기판(100)의 표시부(D) 상에 상기 하부 전극(160)의 일부를 노출시켜 발광 영역을 정의하는 화소 정의막(170)을 형성한다. 여기서, 상기 화소 정의막(170)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutens series resin), 페놀계 수지(phenol resin) 및 아크릴레이트(acrylate)로 이루어진 군에서 선택되는 1종의 물질로 형성할 수 있다.
- [0030] 다음으로, 상기 화소 정의막(170)에 의해 정의된 발광 영역, 즉 상기 화소 정의막(170)에 의해 노출된 상기 하부 전극(160)의 표면에 하나 또는 다수의 발광층(미도시)을 포함하는 유기막(180)을 형성하고, 상기 제 1 기판(100)의 표시부(D) 전체에 상부 전극(190)을 형성하여, 상기 제 1 기판(100)의 표시부(D)가 외부 신호에 따라 일정 영상을 디스플레이할 수 있도록 한다.
- [0031] 계속해서, 상기 제 1 기판(100)과 대향되는 제 2 기판(200)을 상기 주변부(100)에 위치하는 프릿(300)을 이용하여 결합시켜, 상기 제 1 기판(100)의 표시부(D)를 밀봉함으로써, 평판표시장치를 완성한다.
- [0032] 여기서, 본 발명의 실시 예는 상기 신호 배선(310)이 상기 프릿(300)과 직접 접촉하는 것으로 설명하고 있으나, 상기 신호 배선(310)과 프릿(300) 사이의 접착력을 향상시키고, 상기 프릿(310)의 경화 공정 시 발생하는 열이 상기 신호 배선(310)을 따라 상기 표시부(D)로 전달되어 표시 소자가 열화되는 것을 방지하기 위하여, 상기 신호 배선(310)과 프릿(300) 사이에 무기 절연막(미도시)을 더 형성할 수 있으며, 상기 무기 절연막은 SiO<sub>2</sub>, SiNx 또는 이들의 적층으로 형성할 수 있다.
- [0033] 도 3a 내지 3g는 도 1의 A영역을 확대한 단면도로, 프릿이 교차하는 영역에 위치하는 본 발명의 실시 예에 따른 평판표시장치의 신호 배선의 가장 자리를 나타낸 평면도들이다.
- [0034] 도 3a 내지 3g를 참조하면, 상기 프릿(300)과 교차되는 제 1 영역(A)에서 상기 신호 배선(310)의 가장 자리에 형성되는 다수의 패턴(P)은 도 3a 및 3b에 도시된 바와 같이 상기 신호 배선(310)의 내측으로 형성된 다수의 오목부를 가지며, 상기 오목부의 단면이 사각형 또는 삼각형과 같은 다각형 모양을 가지는 요철 형태, 도 3c, 3d 및 3e에 도시된 바와 같이 상기 신호 배선(310)의 가장 자리로부터 내측 방향으로 일정 간격으로 들어가는 제 1 오목부(P1) 및 상기 신호 배선(310)의 내측에 위치하여 상기 제 1 오목부(P1)과 연결되며, 원형 또는 다각형의 형태를 가지는 제 2 오목부(P2)를 포함하는 형태, 도 3f에 도시된 바와 같이 상기 신호 배선(310)의 가장 자리로부터 내측으로 들어갈수록 커지는 형태 및 도 3g에 도시된 바와 같이 상기 신호 배선(310)의 가장 자리를 따라 형성된 다수의 요철부일 수 있다.
- [0035] 여기서, 본 발명의 도 3a 내지 3g는 상기 제 1 영역(A)에서 상기 신호 배선(310)의 양측 가장 자리에 동일한 다수의 패턴(P)이 대칭되도록 형성되는 것으로 도시하고 있으나, 상기 제 1 영역(A)에서 상기 신호 배선(310)의 양측 가장 자리는 서로 상이한 형태의 패턴(P)이 다수 개 형성될 수 있으며, 상기 다수의 패턴(P)이 상기 신호 배선(310)의 양측 가장 자리에서 비대칭적으로 형성될 수도 있다.
- [0036] 또한, 상기 신호 배선(310)의 일측 가장 자리와 프릿(300)이 중첩되는 제 2 영역(B) 및 상기 신호 배선(310)과 프릿(300)이 평행하게 배선되는 제 3 영역에 형성되는 다수의 패턴(P)은 앞서 설명한 상기 프릿(300)과 신호 배선(310)의 제 1 영역(A)에 형성되는 패턴(P) 중 어느 하나일 수 있으며, 상기 제 1 영역(A)에 형성되는 다수의



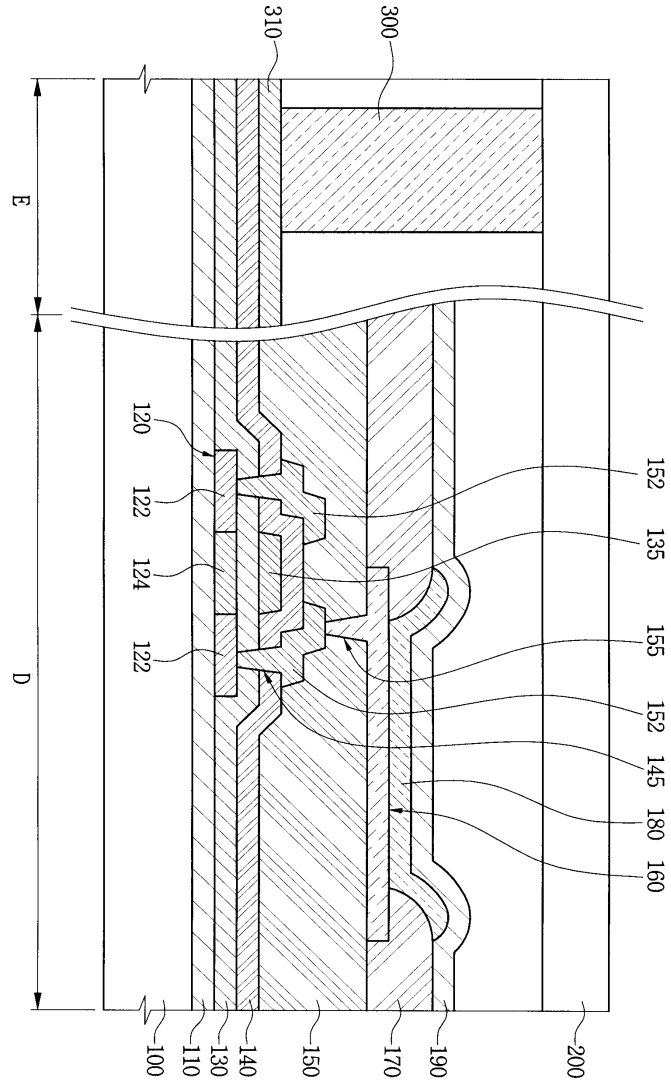


도면

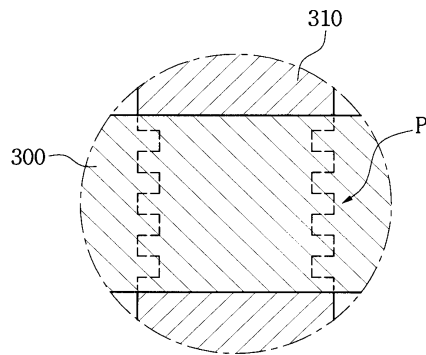
도면1



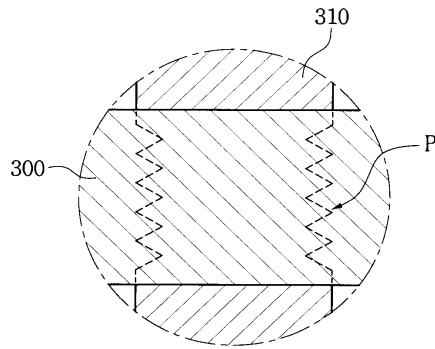
도면2



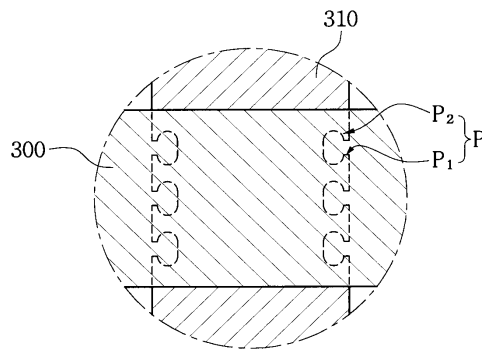
도면3a



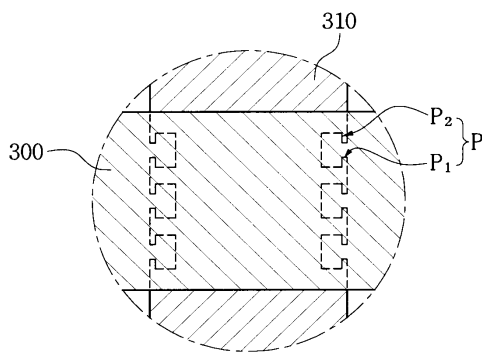
도면3b



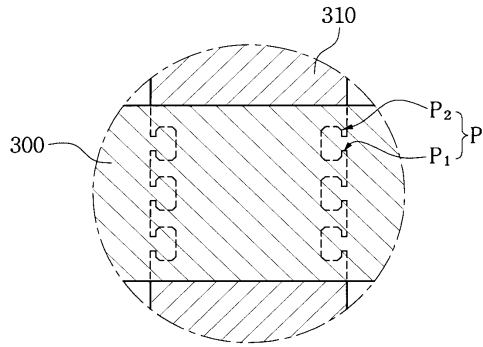
도면3c



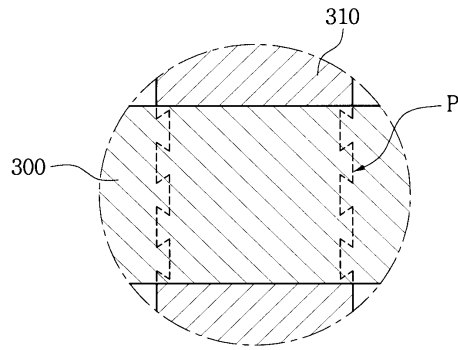
도면3d



도면3e



도면3f



도면3g

