

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4594018号
(P4594018)

(45) 発行日 平成22年12月8日 (2010. 12. 8)

(24) 登録日 平成22年9月24日 (2010. 9. 24)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 505
G09G 3/20 (2006.01)	G02F 1/133 545
	G09G 3/20 611A
	G09G 3/20 612K
	請求項の数 20 (全 20 頁) 最終頁に続く

(21) 出願番号	特願2004-276321 (P2004-276321)	(73) 特許権者	302062931
(22) 出願日	平成16年9月24日 (2004. 9. 24)		ルネサスエレクトロニクス株式会社
(62) 分割の表示	特願2000-309300 (P2000-309300) の分割		神奈川県川崎市中原区下沼部1753番地
原出願日	平成12年10月4日 (2000. 10. 4)	(74) 代理人	100080001
(65) 公開番号	特開2005-43914 (P2005-43914A)		弁理士 筒井 大和
(43) 公開日	平成17年2月17日 (2005. 2. 17)	(72) 発明者	工藤 泰幸
審査請求日	平成17年12月2日 (2005. 12. 2)		神奈川県川崎市麻生区王禅寺1099番地
(31) 優先権主張番号	特願2000-231351 (P2000-231351)		株式会社日立製作所 システム開発研究所内
(32) 優先日	平成12年7月26日 (2000. 7. 26)	(72) 発明者	古橋 勉
(33) 優先権主張国	日本国 (JP)		神奈川県川崎市麻生区王禅寺1099番地
前置審査			株式会社日立製作所 システム開発研究所内
			最終頁に続く

(54) 【発明の名称】 表示制御装置

(57) 【特許請求の範囲】

【請求項1】

複数のデータ線と走査線がマトリクス状に配線された表示パネルに、画像を表示させる表示制御装置において、

原クロックを発振する発振回路と、

外部から与えられる表示データを記憶する表示メモリと、

外部から与えられる前記原クロックの分周比の設定値と1走査期間の基準クロック数の設定値と前記表示パネルの駆動ライン数の設定値とを格納するための制御レジスタと、

前記発振回路からの前記原クロックを前記制御レジスタ内の前記原クロックの分周比の設定値で分周して、基準クロックを生成する基準クロック生成部と、

前記制御レジスタ内の前記1走査期間の基準クロック数の設定値と前記制御レジスタ内の前記駆動ライン数の設定値とに基づいて、1走査期間に同期したラインパルス及び1フレーム期間に同期したフレームパルスを生成するタイミング生成部と、

前記ラインパルス及び前記フレームパルスに従って、前記表示メモリから前記表示データを読み出すデコーダと、

前記表示メモリから読み出された前記表示データを駆動電圧へ変換し、前記駆動電圧を前記表示パネルの前記データ線へ出力するデータ線駆動部とを備え、

前記制御レジスタへ格納される前記原クロックの分周比の設定値、前記1走査期間の基準クロック数の設定値、前記表示パネルの駆動ライン数の設定値を、前記表示パネルの駆動ライン数に応じて前記外部から変更することにより、フレーム周波数を切替えることを

特徴とする表示制御装置。

【請求項 2】

前記デコーダは、前記ラインパルスに従って、1ライン分の表示データを一括して前記表示パネルの先頭ラインに対応する前記表示メモリのアドレスから順に読み出し、前記フレームパルスに従って、前記表示パネルの先頭ラインに対応する前記表示メモリのアドレスへ戻り、この1ライン分の表示データの読み出しを繰り返す請求項 1 に記載の表示制御装置。

【請求項 3】

前記ラインパルス及び前記フレームパルスに従って、選択電圧及び非選択電圧を前記表示パネルの前記走査線へ出力する走査線駆動部を備えた請求項 1 又は 2 に記載の表示制御装置。

10

【請求項 4】

複数の走査線を含む液晶パネルに画像を表示するための表示制御装置において、外部から与えられた1走査期間中の基準クロック数と1フレーム期間に対応する走査線数と前記基準クロックの1期間中の原クロック数とを含む駆動パラメータを記憶するための制御レジスタと、

前記基準クロックの1期間中の原クロック数に基づいて、前記基準クロックを生成するための基準クロック生成部と、

前記制御レジスタに記憶された前記1走査期間中の基準クロック数と前記1フレーム期間に対応する走査線数とに基づいて、前記1走査期間に同期したラインパルスと前記1フレーム期間に同期したフレームパルスとを生成するためのタイミング生成部とを備え、

20

前記制御レジスタに格納される前記基準クロックの1期間中の原クロック数、前記1走査期間の基準クロック数を、前記液晶パネルの走査線数に応じて前記外部から変更することにより、フレーム周波数を切替えることを特徴とする表示制御装置。

【請求項 5】

前記基準クロック生成部と前記タイミング生成部は、前記制御レジスタに記憶された前記駆動パラメータに基づき、前記基準クロックと前記ラインパルスと前記フレームパルスの周波数を変更する請求項 4 に記載の表示制御装置。

【請求項 6】

前記基準クロックの周波数に関する駆動パラメータは、前記基準クロックの1期間中の原クロック数であり、

30

前記ラインパルスと前記フレームパルスの周波数に関する駆動パラメータは、前記1走査期間中の基準クロック数である請求項 5 に記載の表示制御装置。

【請求項 7】

表示パネルを制御するための表示制御装置において、

外部からの情報に基づいて、基準クロックに対する原クロックの分周比と1走査期間あたりの基準クロック数と前記表示パネルの駆動ライン数とを含む前記表示パネルのパラメータを設定するための第1の回路と、

前記パラメータに基づいて、1走査期間に同期したラインパルス及び1フレーム周期に同期したフレームパルスを生成するための第2の回路と、

40

前記ラインパルス及びフレームパルスに従って前記表示パネルを駆動するための第3の回路とを備え、

前記第1の回路に設定される前記パラメータを、前記表示パネルの駆動ライン数に応じて、前記外部からの情報によって変更することにより、前記表示パネルに対するフレーム周波数を変化させる表示制御装置。

【請求項 8】

前記フレーム周波数は、前記原クロックの分周比と前記1走査期間あたりの基準クロック数から決定される請求項 7 に記載の表示制御装置。

【請求項 9】

前記フレーム周波数は、前記原クロックの分周比と前記1走査期間中あたりの基準クロ

50

ック数と前記表示パネルの駆動ライン数とから決定される請求項7又は8に記載の表示制御装置。

【請求項10】

前記1走査期間あたりの基準クロック数は、整数である請求項7乃至9の何れかに記載の表示制御装置。

【請求項11】

表示パネルのフレーム周波数を調整可能な表示制御装置において、外部からの情報に基づいて、原クロックの分周比と1走査期間あたりの基準クロック数と前記表示パネルの駆動ライン数とを設定するための第1の回路と、

前記原クロックの分周比によって原クロックの周波数を分周して基準クロックを生成し、前記表示パネルの駆動ライン数と1走査期間あたりの基準クロック数に基づいて前記基準クロックから前記フレーム周波数を持つ信号を生成するための第2の回路と、

前記外部からのデータを前記表示パネルへの駆動電圧へ変換するための第3の回路とを備え、

前記第1の回路に設定される前記原クロックの分周比、前記1走査期間の基準クロック数、前記表示パネルの駆動ライン数を、前記表示パネルの駆動ライン数に応じて、前記外部からの情報によって変更することにより、フレーム周波数を調整することを特徴とする表示制御装置。

【請求項12】

前記フレーム周波数は、前記外部から前記第1の回路に設定される前記原クロックの分周比と前記1走査期間あたりの基準クロック数によって調整される請求項11に記載の表示制御装置。

【請求項13】

前記フレーム周波数を持つ信号に従って前記表示パネルの走査線に、選択電圧と非選択電圧を出力する第4の回路を備えた請求項11又は12に記載の表示制御装置。

【請求項14】

前記1走査期間あたりの基準クロック数は、整数である請求項11乃至13の何れかに記載の表示制御装置。

【請求項15】

複数のデータ線と走査線がマトリクス状に配線された表示パネルの表示を制御するための1チップの表示制御装置において、

原クロックを発振する内蔵の発振回路と、

外部から与えられる表示データを記憶するメモリと、

外部から与えられる前記原クロックの分周比と1走査期間あたりの基準クロック数と前記表示パネルの駆動ライン数とを設定するためのレジスタと、

前記発振回路からの前記原クロックを前記レジスタ内の前記原クロックの分周比で分周して、基準クロックを生成し、前記レジスタ内の前記1走査期間あたりの基準クロック数と前記レジスタ内の前記表示パネルの駆動ライン数とに基づいて、1走査期間に同期したラインパルス及び1フレーム期間に同期したフレームパルスを生成するための生成回路と

前記ラインパルス及び前記フレームパルスに従って、前記メモリから前記表示データを読み出し、前記表示メモリから読み出された前記表示データを駆動電圧へ変換し、前記駆動電圧を前記表示パネルの前記データ線へ出力するためのデータ線駆動回路とを備え、

前記レジスタへ設定される前記原クロックの分周比と前記1走査期間の基準クロック数とを、前記表示パネルの駆動ライン数に応じて、前記外部から変更することにより、フレーム周波数を調整することを特徴とする表示制御装置。

【請求項16】

前記生成回路は、前記ラインパルスに従って、表示データを前記表示パネルの先頭ラインに対応する前記表示メモリのアドレスから1ラインごとに順に読み出し、前記フレームパルスに従って、前記表示パネルの先頭ラインに対応する前記表示メモリのアドレスへ戻

10

20

30

40

50

り、この表示データの読み出しを繰り返す請求項 1 5 に記載の表示制御装置。

【請求項 1 7】

前記ラインパルス及び前記フレームパルスに従って、選択電圧及び非選択電圧を前記表示パネルの前記走査線へ出力する走査線駆動回路を備えた請求項 1 5 又は 1 6 に記載の表示制御装置。

【請求項 1 8】

前記フレーム周波数は、前記原クロックの分周比と前記 1 走査期間中あたりの基準クロック数と前記表示パネルの駆動ライン数とから決定される請求項 1 5 乃至 1 7 の何れかに記載の表示制御装置。

【請求項 1 9】

前記フレーム周波数は、前記外部から前記レジスタへ設定される前記原クロックの分周比と前記 1 走査期間中あたりの基準クロック数と前記表示パネルの駆動ライン数によって調整される請求項 1 5 乃至 1 8 の何れかに記載の表示制御装置。

【請求項 2 0】

前記 1 走査期間あたりの基準クロック数は、整数である請求項 1 5 乃至 1 9 の何れかに記載の表示制御装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、ドットマトリクス型液晶を表示するための制御装置に関する。

【背景技術】

【0 0 0 2】

液晶パネルの表示制御装置として、特開平 1 1 - 3 1 1 9 8 0 号公報記載の装置がある。この装置は、液晶パネルの一部を選択的に駆動することが可能であると共に、選択部分の駆動ライン数に従い、駆動電圧、駆動バイアス比、基準クロック周波数を設定することができる。これにより、画面全体を表示させる必要のない場合、必要な部分のみを適正な駆動条件で表示することができ、低消費電力化を図ることができる。

【0 0 0 3】

【特許文献 1】特開平 1 1 - 3 1 1 9 8 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 4】

上記した従来技術においては、原クロックの分周比を駆動ライン数に応じて切り換え、これを基準クロックとすることで、フレーム周波数を一定に保つ方法が記載されている。

【0 0 0 5】

例えば、8 ラインを一行とし、3 2 ライン（4 行）で全画面表示となる液晶パネルにおいて、部分表示時に 1 6 ラインを駆動する場合を考える。この場合、基準クロックの周波数が一定のままであると、1 6 ラインの駆動時間は 3 2 ラインの半分となるため、フレーム周波数が 2 倍に増大する。その結果、画質の劣化を招く恐れがある。そこで、原クロックの周波数を 2 分の 1、すなわち 2 分周し、これを基準クロックとすることで、フレーム周波数を一定に保つことができる。同様に、設定する原クロックの分周比を 4 分周、8 分周することで、8 ライン（2 行）、4 ライン（1 行）の部分表示においても、フレーム周波数を一定に保つことが可能である。

【0 0 0 6】

ところが、近年の携帯電話等で使用する液晶パネルは、表示ライン数が 1 0 0 ラインを超えるものが増え、また一行あたりもライン数も、8 ライン以外に設定する要求がある。このため、部分表示するライン数も、多種多様な設定が要求されている。これに対し、従来技術においてフレーム周波数を一定にできる部分表示のライン数は、全画面表示の 1 / 2、1 / 4、1 / 8 等に限定される。したがって、駆動ラインを限定することなくフレーム周波数を一定に保つことが困難であった。

10

20

30

40

50

【 0 0 0 7 】

一方、フレーム周波数は、使用する液晶パネルの特性、または駆動条件により、その最適値が異なることが考えられる。例えば、一般に輝度応答の速い液晶を使用する場合、フレーム周波数をより高くしないと十分なコントラストが得られないが、高フレーム周波数化は消費電力の増大につながる。そこで、コントラスト優先モードと、消費電力優先モードを用意する等、目的に応じてフレーム周波数を切り換える動作が考えられる。

【 0 0 0 8 】

しかしながら、従来技術の液晶表示制御装置では、装置の動作モードに応じてフレーム周波数を切換えることについては考慮されていなかった。

【 0 0 0 9 】

また、液晶表示装置を備えた携帯電話やスケジュール管理機能をもつ情報端末等では、低消費電力を図り使用時間を長期化することが望まれており、特に携帯電話の待ち受け時や情報端末の動作時には、時計やアニメーション、アプリケーションによって要求される任意の一部領域のみ表示場合、画面全体を駆動するのではなく、アプリケーションによって要求される任意の一部の領域を効率良く駆動する必要がある。

【 0 0 1 0 】

そこで、本発明の目的は、任意の範囲で部分表示を可能とすることで低消費電力を実現する液晶表示制御装置を提供することにある。

【 0 0 1 1 】

また、本発明の他の目的は、フレーム周波数を液晶パネルの特性に合わせ、フレーム周波数自体を容易に切換え可能な液晶表示制御装置を提供することにある。

【 0 0 1 2 】

また、本発明の他の目的は、上記の液晶表示制御装置において、階調表示を実現する液晶表示制御装置を提供することにある。

【 0 0 1 3 】

また、本発明のその他の目的は、液晶表示制御装置を携帯電話等の待ち受け時や情報端末における画面の任意の一部領域で表示データを変化させる場合に、良好な画質で、また、消費電力を減少させることができる液晶表示制御装置を提供することにある。

【 課題を解決するための手段 】

【 0 0 1 4 】

上記課題を解決するにあたり、まずフレーム周波数は、1ラインを駆動する時間である1走査期間と駆動ラインから、数1により求めることができる。

【 0 0 1 5 】

$$\text{フレーム周波数} = 1 / (1 \text{ 走査期間} \times \text{駆動ライン数}) \cdot \cdot \cdot (\text{数} 1)$$

数1から分かるように、駆動ライン数を変えた場合、フレーム周波数を一定に保つためには、1走査期間の長さを調整すればよい。ここで、1走査期間は、これを規定する基準クロックの数で決定される値である。この点に着目し、原クロックの分周比に加え、1走査期間の基準クロック数自体を設定すれば、任意の駆動ラインに応じてフレーム周波数をほぼ一定に保つことができ、また、フレーム周波数自体の調整も容易であると考えた。

【 0 0 1 6 】

設定方法の具体的な例として、フレーム周波数を60 [Hz] と70 [Hz] 付近に保つ、基準クロックの各種設定値を図2に示す。ここで、原クロックの周波数は200 [kHz]、全画面表示時の駆動ライン数を160とした。図2からも分かるように、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことが可能である。そこで、本発明の液晶表示制御装置においては、原クロックの分周比、および1走査期間のクロック数を設定するためのレジスタを設け、そのレジスタに外部から設定値を入力できるようにした。

【 発明の効果 】

【 0 0 1 7 】

本発明の液晶表示制御装置は、任意の範囲で部分表示を可能とすることで低消費電力を

10

20

30

40

50

実現できる。

【0018】

また、液晶表示制御装置は、液晶パネルの特性等に合わせ、フレーム周波数自体を容易に切換え可能であり、液晶パネルの特性等に応じて良好な表示コントラストを実現することができる。

【0019】

また、液晶表示制御装置は、消費電力を抑え、良好なコントラストにより階調表示を実現することができる。

【0020】

さらに、携帯電話の待ち受け時、データ通信時の画面の任意領域の表示を、良好な画質で、また、低消費電力で実現することが可能である。

【発明を実施するための最良の形態】

【0021】

以下、本発明第1の液晶表示制御装置の実施の形態を、図1～図5を用いて説明する。

【実施例1】

【0022】

図1は本発明にかかる液晶表示制御装置のブロック構成、および外部装置との接続関係を示したものである。図1において、101はCPU（中央演算装置）、113はメモリ、114はCPU101とメモリ113を接続するバスであり、102は本発明の液晶表示制御装置、103は複数の走査線とデータ線の交点で画素が形成される、いわゆるパッシブマトリクス型の液晶パネルである。また、液晶表示制御装置101は、システムインタフェース104、制御レジスタ105、基準クロック生成部106、タイミング生成部107、アドレスデコーダ108、表示メモリ109、データ線駆動部110、走査線駆動部111、駆動電圧生成部112から構成される。

【0023】

まず、MPU101、液晶表示制御装置102、液晶パネル103における基本的な動作について説明する。

【0024】

MPU101は、液晶パネル103に画像を表示するための表示データ、および液晶パネル103の各種駆動パラメータを、液晶表示制御装置102に与える。各種駆動パラメータには、駆動ライン数、駆動電圧、駆動バイアス比等の情報の他に、本発明の特徴である、原クロックの分周比、および1走査期間のクロック数に関する情報が含まれている。なお、この動作は、メモリ113に格納されている装置全体を制御するオペレーティングシステムとアプリケーションソフトウェアに基づいてMPU101により実行される。従って、メモリ113には、図2に示した駆動ライン数、分周比、1走査期間の基準クロック数が対応付けられているテーブルを格納しており、MPU101は駆動するライン数に応じて分周比と1走査期間の基準クロック数を決定し、液晶表示制御装置102に対して駆動パラメータとして供給する。プログラムの一例としては、オペレータから装置に入力があった場合、これに対応した表示となるように、新たな表示データを与える動作や、反対に一定期間オペレータから入力がない場合、駆動ライン数を変更するように、新たな駆動パラメータを与える動作などがある。

【0025】

液晶表示制御装置102は、外部情報処理装置101から与えられる表示データと各種駆動パラメータを、それぞれ表示メモリ109と制御レジスタ105に格納する。そして、格納した駆動パラメータに従い、表示メモリ109から表示データを読み出し、これをデータ信号に変換し、これを更に、データ線に供給するデータ線駆動電圧として出力する。一方、データ駆動電圧によって駆動されるデータ線に対応して走査する走査線に走査駆動電圧を出力する。したがって、表示のためのデータ線駆動電圧と走査線駆動電圧が制御されて切り替わる周波数、およびその他の駆動条件は、駆動パラメータによって決定する。

。

10

20

30

40

50

【0026】

液晶パネル103は、液晶表示制御装置102から与えられるデータ線駆動電圧と走査線駆動電圧を、それぞれデータ線と走査線に入力することで画像を表示する。ここで、データ線駆動電圧と走査線駆動電圧の電圧波形は、例えば日刊工業社出版、日本学術振興会第142編「液晶デバイスハンドブック」P394～P399記載の液晶駆動波形に従うものとする。

【0027】

以上説明した構成と動作により、原クロックの分周比、および1走査期間のクロック数を外部から設定でき、この値に応じて液晶パネルを駆動することが可能である。したがって、本発明の目的である、様々な駆動ライン数において、フレーム周波数をほぼ一定に保ち、表示パネルの任意の数の走査線を駆動でき、表示パネルに良好な画質で表示させることができる。

10

【0028】

次に、液晶表示制御装置102のより詳細な動作について説明する。

【0029】

まず、外部情報処理装置101のインタフェースは、例えばいわゆる68系のバスインタフェースに準拠しており、液晶表示制御装置102は、表示データの変化した情報を外部情報処理装置101から受け取ることとなる。より具体的には、外部情報処理装置101は各画素毎に1フレーム前と現在のフレームとで階調が異なる場合、階調を表す表示データを液晶表示制御装置102に転送し、階調が変化しない画素については表示データを転送しない。外部情報処理装置101のシステムインタフェース101Cと液晶表示制御装置102のシステムインタフェース104とのインタフェースは、図3に示すように、チップ選択を示すCS信号、制御レジスタのアドレス/データを選択するRS信号、動作の起動を指示するE信号、データの書込み/読出しを選択するRW信号、アドレス/データの実際の値であるD信号で構成される。そして、これらの制御信号は、制御レジスタ105のアドレスを指定するサイクルと、データを書込むサイクルを持つ。これらのサイクルにおける制御信号の動作を、図4を用いて説明する。まず、アドレス指定のサイクルでは、CS信号を“ロー”、RS信号を“ロー”、RW信号を“ロー”、D信号を所定のアドレス値にセットし、その後、E信号を一定期間“ハイ”にセットする。一方、データ書込みのサイクルでは、CS信号を“ロー”、RS信号を“ハイ”、RW信号を“ロー”、D信号を所望のデータにセットし、その後、E信号を一定期間“ハイ”にセットする。

20

30

【0030】

システムインタフェース104は、上記制御信号をデコードする部分であり、アドレス指定のサイクルでは、該当するアドレスを書込み状態にするための信号、データ書込みのサイクルでは書込むデータを、それぞれ制御レジスタ105へ出力する。

【0031】

制御レジスタ105では、指示されたアドレスのレジスタが書込み状態となり、このレジスタにデータが格納される。なお、制御レジスタ105へ書込まれるデータは、各種駆動パラメータ、および表示データとその表示位置データであり、それぞれ別のアドレスに書込まれるものとする。つまり、情報処理装置101から与えられる各種駆動パラメータも表示データも、一旦制御レジスタ105を経由する。また、制御レジスタ105に格納される各種データは、各ブロックへ出力される。

40

【0032】

基準クロック生成部106は、制御レジスタ105から、原クロックの分周比データを受け、この値を基に原クロックを分周して基準クロックを生成し、これをタイミング生成部107へ出力する。なお、原クロックは内蔵の発振回路で生成するものとする。

【0033】

タイミング生成部107では、基準クロックを受けると共に、制御レジスタ105から1走査期間の基準クロック数、駆動ライン数のデータを受け、これを基に1走査期間に同期したラインパルス、1フレーム期間に同期したフレームパルスを生成してデータ線駆動

50

部 1 1 0 および走査線駆動 1 1 1 に出力する。同時に、表示メモリの読出しアドレスを生成し、アドレスデコーダ 1 0 8 へ出力する。

【 0 0 3 4 】

アドレスデコーダ 1 0 8 は、表示データの書込み時には、制御レジスタ 1 0 5 から与えられる表示位置データをデコードし、これに相当する表示メモリ 1 0 9 内のビット線とワード線を選択する。その後、制御レジスタ 1 0 5 から与えられる表示データを、表示メモリ 1 0 9 のデータ線へ出力し、書込み動作を完了する。一方、読出し時には、タイミング生成部 1 0 8 が出力する読出しアドレスをデコードし、該当する表示メモリ 1 0 9 内のワード線を選択する。その後、表示メモリ 1 0 9 のデータ線から、1 ライン分の表示データが一括して出力される。なお、上記の読出しアドレスは、例えば画面の先頭ラインのデータが格納されているアドレスから順に 1 ラインずつ切り換わり、最終ラインのアドレスの次は、再び先頭ラインに戻ってこの動作を繰り返す。なお、アドレス切換えタイミングはタイミング生成部 1 1 7 から出力されるラインパルスに同期し、先頭ラインのアドレスを出力するタイミングは、同じくタイミング生成部 1 1 7 から出力されるフレームパルスに同期するものとする。なお、アドレスデコーダ 1 0 8 は、書込み動作と読出し動作が同時に発生した場合にどちらかを優先させる、いわゆる調停機能を持つものとする。

10

【 0 0 3 5 】

データ線駆動部 1 1 0 は、表示メモリ 1 0 9 から読み出された表示データを、所定のオン電圧またはオフ電圧に変換し、液晶パネル 1 0 3 のデータ線へデータ線駆動電圧として出力する。なお、データ線駆動電圧のオン電圧とオフ電圧は、共に駆動電圧生成部 1 1 2

20

【 0 0 3 6 】

走査線駆動部 1 1 1 へは、フレームパルスと、ラインパルスを入力し、これら信号に従い、選択電圧または非選択電圧を液晶パネル 1 0 3 の走査線に走査線駆動電圧として出力する。ここで、奏させん駆動電圧の印加タイミングは、フレームパルスに同期して先頭ラインに選択電圧を与え、その後ラインパルスに同期し、次ラインへ順次印加するものとする。また、走査線駆動電圧を印加する期間以外は、全て非選択電圧を印加する。なお、走査線駆動電圧の選択電圧と非選択電圧は、共に駆動電圧生成部 1 1 2 で生成されて与えられる。

【 0 0 3 7 】

駆動電圧生成部 1 1 2 は、上記したデータ線駆動電圧の内のオン電圧とオフ電圧、および走査線駆動電圧の内の選択電圧と非選択電圧を、外部から与えられるシステム電源から生成する。また、駆動電圧生成部 1 1 2 は、制御レジスタ 1 0 5 から駆動電圧と駆動バイアス比のデータを受け、これに応じて各駆動電圧のレベルを調整する。

30

【 0 0 3 8 】

ここで、前述のフレームパルス、ラインパルス、基準クロック、表示データ、データ信号、走査信号のタイミンチャートを図 5 にまとめる。なお、ここでは 1 走査期間の基準クロック数を 1 5 としている。

【 0 0 3 9 】

以上説明した液晶表示制御装置 1 0 2 の動作により、外部情報処理装置 1 0 1 からクロックの分周比、および 1 走査期間のクロック数に関する情報を与えることで、このデータに応じ、液晶パネル 1 0 3 を所望のフレーム周波数で駆動することが可能となる。したがって、本発明の目的である、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現可能となる。また、駆動ライン数に応じて、駆動電圧、駆動バイアス比を調整することができるため、部分表示時に適正な駆動条件で表示することができ、低消費電力化を図ることが可能である。なお、以上の説明では、液晶に与える電圧の極性を一定の周期で反転する、いわゆる交流化について詳細な説明を省略したが、この動作は、タイミング生成部 1 0 7 で交流化を指示する信号を生成し、これに応じ、データ信号と走査信号の出力する電圧レベルを、適正な電圧レベルに切換えることで、容易に実現可能である。

40

50

【実施例 2】

【0040】

次に、本発明一部変形例として第2の実施の形態について、図6～図13を用いて説明する。

【0041】

本発明第2の実施の形態に係る液晶表示制御装置は、階調表示を実現する液晶表示制御装置である。

【0042】

まず、適用する階調表示方式を、PWM（パルス幅変調）方式とした。PWM方式とは、図6に示すように、液晶パネルのデータ線に与えるデータ信号に関し、1走査期間を複数の期間に分割し、それぞれの分割期間においてオン電圧、オフ電圧の割合を、表示データの持つ階調情報（以下、単に階調表示データと呼ぶ）により決定することで、中間の表示輝度を得る方法である。

【0043】

ここで、本発明の液晶表示制御装置にPWM方式を適用し、16階調を得る方法について考える。まず、PWM方式で必要な1走査期間の分割は、基準クロックの周期で分割すると簡単である。データ信号は、走査信号によって選択されている期間、即ちラインパルスによって規定される1走査期間に渡って各データ線に供給されることから、例えば図7に示すように、16階調を実現する場合、1走査期間の基準クロック数を15とし、この中でオン電圧の割合を、0/15、1/15、2/15...15/15とすれば良い。

【0044】

ところが、先に述べたように、本発明の液晶表示制御装置は、フレーム周波数を調整するために、1走査期間の基準クロック数は15に固定されない。このため、例えば基準クロック数が15以下の場合、16階調を実現できない。また、基準クロック数が15以上の場合、オン電圧の割合を連続的に増やすことができず、リニアな実効電圧特性を実現することができない。

【0045】

この問題を解決するにあたり、まずm階調を表示する場合、基準クロックの数nは(m-1)以上必要である。そこで、n(m-1)として1走査期間をn分割することにした。次に、nが(m-1)よりも大きい場合における、実効電圧のリニア性については、選択電圧の印加期間におけるオン電圧の割合が、液晶へ印加する実効電圧を決定する点に着目した。つまり、選択電圧を1走査期間全部に印加するのではなく、n分割の1番目から(m-1)番目の期間のみ選択電圧を与えれば、n=(m-1)の場合と同じ条件にできることを見出した。そこで、1番目から(m-1)番目の分割期間を有効期間、残りの分割期間を無効期間とし、有効期間においてオン電圧の割合を連続的に増やすことにした。例えば16階調表示を16分割で行う場合、図8に示すように、1番目から15番目の分割期間でオン電圧の割合を連続的に増やすことで各階調を実現し、16番は15番目の電圧をそのまま出力することにした。これと連動し、走査信号は、1番目から15番目の分割期間で選択電圧、16番では非選択電圧を出力することにした。以上の動作により、上記した問題点を解決することが可能である。

【0046】

以下、本発明第2の実施の形態に係る液晶表示制御装置の構成と動作について説明する。

【0047】

図9は本発明第2の実施の形態に係る液晶表示制御装置のブロック構成、および外部装置との接続関係を示したものである。図9において、901はCPU、902は本発明の液晶表示制御装置、903はパッシブマトリクス型のカラー液晶パネルである。また、液晶表示制御装置902は、システムインタフェース904、制御レジスタ905、基準クロック生成部906、タイミング生成部907、アドレスデコーダ908、表示メモリ909、データ線駆動部910、走査線駆動部911、駆動電圧生成部912、および階調

10

20

30

40

50

処理部 913、階調パレットレジスタ 914 から構成される。

【0048】

まず、情報処理装置 901、液晶表示制御装置 902、液晶パネル 903 における基本的な動作について説明する。

【0049】

情報処理装置 901 は、MPU 901a、メモリ 901b、システムインタフェース 901c、これらを接続するバス 901d によって構成され、液晶パネル 903 に画像を表示するための階調表示データ、および液晶パネル 903 の各種駆動パラメータ、および階調パレットデータを、液晶表示制御装置 902 に与える。まず、各種駆動パラメータは、図 1 の場合と同じである。階調表示データについては、本実施の形態ではカラー表示を前提とするため、1 画素につき 8 ビットの色情報を持ち、この中で赤 (R) と緑 (G) に 3 ビット、青 (B) に 2 ビットを割り当てるものとする。また、階調パレットデータとは、階調表示データで指定する色が、どの階調に相当するかを決定するベースデータである。ここでは、情報処理装置 901 は、RGB それぞれ 16 階調の階調パレットデータの中から、RG: 8 種類 (3 ビット)、B: 4 種類 (2 ビット) の計 20 種類を選択し、液晶表示制御装置 902 に与えるものとする。これにより、4096 色 (RGB 各 16 階調) から 256 色 (1 画素につき 8 ビットの色情報) を選んで表示することが可能となる。なお、情報処理装置 901 から液晶表示制御装置 902 へ情報を与える動作は、図 1 の液晶表示制御装置と同様である。

【0050】

液晶表示制御装置 902 は、情報処理装置 901 から与えられる階調表示データ、各種駆動パラメータ、および階調パレットデータを、それぞれ表示メモリ 909、制御レジスタ 905、および階調パレットレジスタ 914 に格納する。そして、格納した駆動パラメータに従い、表示メモリ 909 から階調表示データを読み出し、これを階調パレットデータに基づいた RGB 毎の PWM 信号に変換する。さらにこの PWM 信号をデータ信号に変換して出力すると共に、対応する走査信号を出力する。

【0051】

液晶パネル 903 は、RGB に対応した色のカラーフィルタ、これに対応したデータ線があり、液晶表示制御装置 902 から与えられる RGB のデータ信号を対応するデータ線に入力すると共に、走査信号を走査線に入力し、画像を表示する。

【0052】

なお、データ信号と走査信号の電圧波形は、本発明第 1 の実施の形態と同様、例えば日刊工業社出版、日本学術振興会第 142 編「液晶デバイスハンドブック」P394 ~ P399 記載の液晶駆動波形に従うものとする。

【0053】

以上説明した構成と動作により、本発明第 2 の実施の形態に係る液晶表示制御装置は、図 1 の液晶表示制御装置と同様、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができる。これに加え、PWM 方式による、カラー多色表示が可能となる。

【0054】

次に、液晶表示制御装置 902 のより詳細な動作について説明する。

【0055】

まず、システムインタフェース 904、制御レジスタ 905、基準クロック生成部 906、アドレスデコーダ 908 は、駆動電圧生成部 912 は、図 1 の液晶表示制御装置と同じであるため、その説明は省略する。

【0056】

タイミング生成部 907 では、図 1 のタイミング生成部 107 と同様、ラインパルス、フレームパルス、表示メモリの読出しアドレスを出力し、その他に、先に説明した有効期間 / 無効期間を指示する階調イネーブル信号を生成し、階調処理部 913 および走査線駆動 911 に出力する。

【0057】

階調処理部 913 は、図 10 に示すように、PWM 信号生成部 1001 と PWM 信号選択部 1002 から構成される。まず、PWM 信号生成部 1001 は、図 11 に示すように、基準クロックカウンタ 1101 と比較器 1102 から成る。基準クロックカウンタの入力は、ラインパルス、基準クロック、階調イネーブル信号である。そして、ラインパルスでリセットされ、階調イネーブル信号がアクティブ期間の間、基準クロックに同期してカウント値をインクリメントする。例えば、1 走査期間を 16 分割して 16 階調を表示する場合、図 12 に示すように、ラインパルスで 1 にリセットされ、その後 15 までカウントした後、残りの期間は 15 のカウント値をそのまま出力する。比較器 1102 は、この基準クロックのカウント値と、階調パレットレジスタ 914 から与えられる階調パレットデータを入力し、(カウント値) (階調パレットデータ) の場合は“ロー”、(カウント値) > (階調パレットデータ) の場合は“ハイ”を出力する。例えば図 12 に示すように、階調パレットデータが“2”の場合、基準クロックのカウント値が 1~2 までは“ロー”、3~15 は“ハイ”となる。なお、階調パレットのデータは、RG: 8 種類、G: 4 種類の計 20 種類あることから、PWM 信号生成部 1001 は、それぞれの階調パレットデータに応じた 20 種類の PWM 信号を生成する。次に、PWM 信号選択部 1002 は、図 13 に示すように、1 画素につき 8 to 1 セレクタ 2 個 (RG 用) と、4 to 1 セレクタ 1 個 (B 用) が、1 ラインの画素数分配置されている。そして、表示メモリ 909 から読み出される 1 ライン分の階調表示データに従い、PWM 信号を選択して出力する。

10

【0058】

データ線駆動部 910 は、階調処理部 913 から与えられる PWM 信号が“ロー”の場合はオン電圧、“ハイ”の場合はオフ電圧に変換し、液晶パネル 103 のデータ線ヘデータ信号として出力する。

20

【0059】

走査線駆動部 911 は、フレームパルスと、ラインパルス、および階調イネーブル信号を入力し、これら信号に従い、選択電圧または非選択電圧を液晶パネル 103 の走査線に走査信号として出力する。ここで、選択電圧の印加タイミングは、フレームパルスに同期して先頭ラインに選択電圧を与え、その後ラインパルスに同期し、次ラインへ順次印加するが、この選択電圧の印加は、階調イネーブル信号がアクティブの場合のみとする。なお、それ以外の期間は、全て非選択電圧を印加する。

【0060】

30

以上説明した液晶表示制御装置 902 の動作により、図 1 の液晶表示制御装置と同様に、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現可能となる。これに加え、図 8 に示した、データ信号と走査信号を出力することが可能となるため、PWM 方式を用いてリニアな実効電圧特性を実現することができる。

【0061】

なお、本発明第 2 の実施の形態で示した色数、階調数、1 走査期間の分割数等は、全て一例であり、これに限られる訳ではない。

【0062】

また、本発明第 2 の実施の形態では、階調方式に PWM 方式を適応したが、これに限られる訳ではない。例えば、数フレームを 1 単位として、この中で表示オンと表示オフを表示するフレーム数を制御する、FRC (フレーム・レイト・コントロール) 方式を適用することも可能である。なおこの方式の場合、1 走査期間の中でオン電圧とオフ電圧が混在することはなく、どちらかの電圧が印加される。したがって、1 走査期間を有効期間と無効期間に分ける必要はない。

40

【実施例 3】

【0063】

次に、本発明の一部変形例として第 3 の実施の形態について、図 14 ~ 図 18 を用いて説明する。

【0064】

50

本発明第3の実施の形態は、本発明の液晶表示制御装置において、より高画質化、低消費電力化を実現するPWM方式の実現方法について述べたものである。

【0065】

まず、先の図8で示したPWM方式を実現するデータ信号は、黒、白の階調を除き、必ず1走査期間につき2回、電圧レベルの変化点が存在する。これは、1走査期間の始まりがオン電圧、終わりがオフ電圧になっているためである。そこで、1走査期間毎にこの関係を逆転させることで、データ信号の変化回数を半分にできると考えた。これにより、液晶の充放電に係る消費電力が半減し、装置の低消費電力化が図れる。この動作を実現するためには、例えば図14に示すように、基準クロックのカウントを、ある走査期間で1からインクリメントしたなら、次の走査期間では15からデクリメントさせれば良い。

10

【0066】

ここで、仮にデータ信号と走査信号の出力タイミングに時間差がある場合、1走査期間の始まりがオン電圧かオフ電圧かにより、液晶印加電圧の実効値に差が生じることある。このため、例えば同一階調を表示しても、ライン毎に濃淡の差が発生する可能性がある。これを解決するためには、図15に示すように、1走査期間の始まりをオン電圧にする走査期間と、オフ電圧にする走査期間をフレーム毎に切り換え、印加電圧実効値の差を平均化すれば良い。この動作は、例えば図15に示すように、偶数フレームにおいて、基準クロックのカウントを1からインクリメントした走査期間は、奇数フレームでは15からデクリメントさせれば良い。つまり、階調パレットデータ2を供給する場合、偶数フレームにおいて、第1のフレームではPWM信号が基準クロック1、2の時に“ロー”となり、第2のフレームではPWM信号が基準クロック14、15、16の時に“ロー”となる。ここで、基準クロック16の場合は非選択となるため、各々のフレームで基準クロックが2パルス分だけデータが有効に供給されることとなる。また、同様に奇数フレームにおいて、第1フレームでは基準クロック14、15、16の時にPWM信号が“ロー”となり、第2フレームでは基準クロック1、2の時に“ロー”となる。この場合の第1フレームの基準クロック16では非選択のため、階調パレットデータ“2”を実現できる。

20

【0067】

さらに、図15で示したデータ信号は、例えば同一階調を表示した場合、全データ線に対し、同じタイミングで電圧レベルが変化する。このため、一時的に大きなピーク電流が流れることになる。このピーク電流を低減する目的で、データ信号の変化タイミングをデータライン毎にずらすことを考えた。例えば、図16に示すように、基準クロックのカウントを偶数データライン用と奇数データライン用に2種類用意し、それぞれのカウントにおけるインクリメントとデクリメントのタイミングを反転させることにした。これにより、偶数データラインと奇数データラインに印加するデータ信号の位相を、180度ずらすことができる。さらに発展し、図17に示すように、基準クロックのカウントを複数個用意し、カウント値のタイミングをそれぞれ1基準クロック分ずらすことにより、よりデータ信号の電圧レベル変化を分散することが可能である。

30

【0068】

次に、これまで述べてきたPWM方式を実現するデータ信号は、黒、白の階調においては、電圧レベルが変化しない。このため、中間階調と黒または白が混在した画像において、この電圧レベルの変化点数差に起因した表示むらが発生する可能性がある。これを解決するには、黒、白の階調においても他の中間階調と同様に、データ信号の電圧レベルを変化させれば良い。そこで、例えば、図18に示すように、有効期間の基準クロック数を15ではなく17に設定し、カウント値の始まりを0、終わりを16とした。これにより、例えば図18に示すように、階調パレットデータが“0”（黒）の場合でも、PWM信号が1走査期間に1回変化していることが分かる。

40

【0069】

ここで、黒または白の階調でデータ信号を変化させると、消費電力は増加する。そこで、表示むら抑制を優先するか、低消費電力を優先するかで、黒、白のデータ信号を変化させる/させないを切換えることを考えた。具体的には、図18に示すように、データ信号

50

を変化させない時には、基準クロックのカウント値における“0”と“16”を、“1”と“15”に切換えれば良い。なお、この動作は、前述の駆動パラメータの設定と同様、外部情報処理装置から命令を与えることで実現可能である。

【0070】

以上述べた、以上の実施の形態は、自由に組み合わせることが可能である。また、本発明で述べた駆動パラメータの他に、コントラスト調整、表示オフ機能等、色々な設定が考えられるが、これらは全て本発明の実施の形態で述べた、外部情報処理装置から制御レジスタに設定値を与え、そこから各ブロックを制御する構成により、容易に実現可能である。また、本発明の実施の形態で述べた液晶表示制御装置は、1チップのLSIで構成することを前提に述べたが、これに限られる訳でなく、機能別に分割した2チップ、3チップ構成でも良い。

10

【実施例4】

【0071】

次に、本発明第4の実施の形態を、図19を用いて説明する。

【0072】

本発明第4の実施の形態は、本発明の液晶表示制御装置を用いた携帯電話システムを示したものである。図19は携帯電話システムのブロック構成であり、1901は本発明の液晶表示制御装置と液晶パネルを含む液晶モジュール、1902は音声の圧縮/伸張を行うADPCコーデック回路、1903はスピーカ、1904はマイク、1905はキーボード、1906はデジタルデータを時分割多重化するTDMA回路、1907は登録されたID番号を格納するEEPROM、1908はプログラムを格納するROM、1909はデータの一時格納やマイコンの作業エリアとなるSRAM、1910は無線信号のキャリア周波数を設定するPLL回路、1911は無線信号を送受信するためのRF回路、1912はシステム制御マイコンである。

20

【0073】

本発明第4の実施の形態に関わる携帯電話システムは、例えば受信した電子メールや、記憶した電話番号帳を表示する場合には全画面表示、待受時には部分画面表示となる。この全画面/部分画面表示の状態は、オペレータからのキーボード入力や受信電波の状況から、システム制御マイコン1912が切換えるものとし、その時液晶モジュール1901に駆動ライン数の情報を出力するように、予めプログラムされているものとする。これに連動して、原クロックの分周比、1走査期間のクロック数、その他の駆動パラメータに関する情報も、液晶モジュール1901へ出力される。ここで、システム制御マイコン1912が決定する駆動ライン数に対し、原クロックの分周比と1走査期間のクロック数をどのように決定すれば良いかについては、例えば図2で示したようなテーブルを用意し、このテーブルを参照することで決定可能である。なお、このテーブルデータは、プログラムと共にROM1908に格納されているものとする。また、その他の駆動パラメータに関する情報も、駆動ライン数に対するテーブルをそれぞれ用意することで決定可能である。

30

【0074】

以上の動作により、本発明第4の実施の形態に関わる携帯電話システムは、全画面表示と部分画面表示を用途に応じて切換えることが可能になる。つまり、画面全体を表示させる必要のない場合、必要な部分のみを表示することができ、低消費電力化を図ることができる。さらに、本発明第4の実施の形態に関わる携帯電話システムは、液晶モジュールの駆動周波数であるフレーム周波数を、全画面/部分画面表示によらず、ほぼ一定に保つことができる。これにより、フレーム周波数増大に伴う画質劣化を防止することが可能である。

40

【0075】

また、本発明第4の実施の形態に関わる携帯電話システムは、例えば全画面表示のまま、フレーム周波数だけ変えることも可能である。この動作は、高フレーム周波数で駆動するコントラスト優先モードと、低フレーム周波数で駆動する消費電力優先モードの実現が目的である。これは、例えば動作時にはフレーム周波数が高くなり、待受時にはフレー

50

ム周波数が低くなるように、原クロックの分周比と1走査期間のクロック数の情報を、システム制御マイコン1912（情報処理装置101，901に該当）が液晶モジュール1901へ出力することで実現可能である。なお、各モードにおいて、原クロックの分周比と1走査期間のクロック数をどのように決定すれば良いかについては、先の例と同様、例えば図2で示したようなテーブルを用意し、このテーブルを参照することで決定可能である。

【0076】

以上の動作により、本発明第4の実施の形態に関わる携帯電話システムは、液晶モジュールのフレーム周波数を用途に応じて切換えることが可能になる。つまり、オペレータの動作時等では高フレーム周波数駆動で高画質表示を行い、待受時には低フレーム周波数駆動で液晶モジュールの低消費電力化を図ることができる。

10

【0077】

なお、上記した全画面/部分画面表示と、高フレーム/低フレーム周波数駆動の各モードは、組合せて使用することも勿論可能である。

以上、上記第1の実施の形態の液晶表示制御装置によれば、原クロックの分周比、および1走査期間のクロック数を設定するためのレジスタを設け、そのレジスタに外部から設定値を入力できるようにした。これにより、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現できる。

【0078】

また、上記第2の実施の形態の液晶表示制御装置によれば、PWM方式による階調表示機能を設ける場合、1走査期間を有効期間と無効期間に分け、有効期間でのみ、表示データに対応した時間幅のデータ電圧、および走査信号の選択電圧レベルを与えることにした。これにより、1走査期間のクロック数が変化しても、階調表示データに対してリニアな実効電圧特性を得ることができる。

20

【0079】

また、上記第3の実施の形態の液晶表示制御装置によれば、PWM方式を実現する各種データ信号波形を提示した。これにより、低消費電力化、高画質化が実現できる。

【0080】

さらに、本発明の液晶表示制御装置を携帯電話に適用することにより、待ち受け時の任意の一部領域で表示データが変化する場合においても、良好な画質で、また、消費電力を減少させることができる。

30

【図面の簡単な説明】

【0081】

【図1】本発明第1の実施の形態に係わる、液晶表示制御装置の構成を示すブロック図である。

【図2】本発明第1の実施の形態に係わる、フレーム周波数の設定方法を説明する図である。

【図3】本発明第1の実施の形態に係わる、制御信号群の内容を説明する図である。

【図4】本発明第1の実施の形態に係わる、制御信号群の動作を示すタイミング図である。

40

【図5】本発明第1の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図6】本発明第2の実施の形態に係わる、PWM方式の原理を説明する図である。

【図7】本発明第2の実施の形態に係わる、PWM方式の動作を示すタイミング図である。

【図8】本発明第2の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図9】本発明第2の実施の形態に係わる、液晶表示制御装置の構成を示すブロック図である。

【図10】本発明第2の実施の形態に係わる、階調処理部の構成を示すブロック図である

50

。

【図 1 1】本発明第 2 の実施の形態に係わる、P W M 信号生成部の構成を示すブロック図である。

【図 1 2】本発明第 2 の実施の形態に係わる、P W M 信号生成部の動作を示すタイミング図である。

【図 1 3】本発明第 2 の実施の形態に係わる、P W M 信号選択部の構成を示すブロック図である。

【図 1 4】本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 5】本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。 10

【図 1 6】本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 7】本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 8】本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 9】本発明第 4 の実施の形態に係わる、携帯電話システムの構成を示すブロック図である。

【符号の説明】 20

【 0 0 8 2 】

1 0 1 ... C P U

1 0 2 ... 液晶表示制御装置

1 0 3 ... 液晶パネル

1 0 4 ... システムインタフェース

1 0 5 ... 制御レジスタ

1 0 6 ... 基準クロック選択部

1 0 7 ... タイミング生成部

1 0 8 ... アドレスデコーダ

1 0 9 ... 表示メモリ

1 1 0 ... データ線駆動部

1 1 1 ... 走査線駆動部

1 1 2 ... 駆動電圧生成部

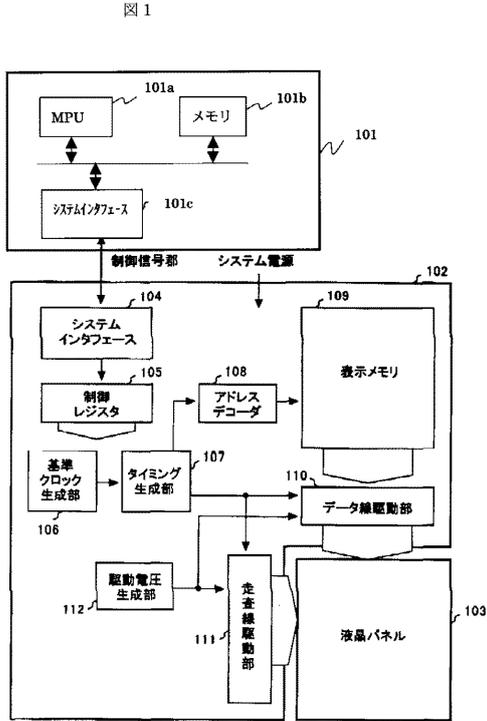
9 1 3 ... 階調処理部

1 0 0 1 ... P W M 信号生成部

1 0 0 2 ... P W M 信号選択部

1 9 0 1 ... 液晶モジュール 30

【 図 1 】



【 図 2 】

図2

駆動ライン数	分周比	1走査期間の標準クロック数	フレーム周波数
160	1	18	69.4 Hz
130	1	22	69.9 Hz
100	1	28	71.4 Hz
70	2	20	71.4 Hz
40	4	18	69.4 Hz
10	16	18	69.4 Hz
160	1	21	59.5 Hz
130	1	26	59.2 Hz
100	1	33	60.6 Hz
70	2	24	59.5 Hz
40	4	21	59.5 Hz
10	16	21	59.5 Hz

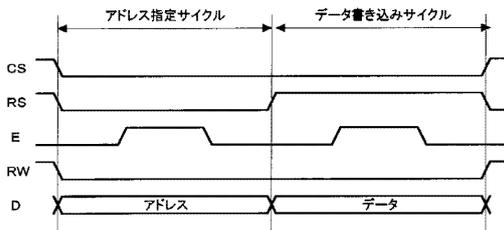
【 図 3 】

図3

信号名	意味	“ロー”	“ハイ”
CS	チップの選択	アクセス可	アクセス不可
RS	レジスタのアドレス/データの選択	アドレス	データ
E	データ書き込み/読出しの起動	非起動	起動
RW	データ書き込み/読出しの選択	書き込み	読出し
D	双方向データ	-	-

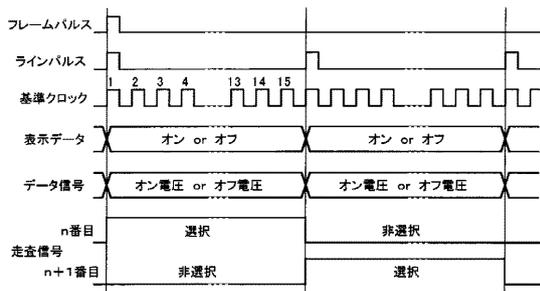
【 図 4 】

図4



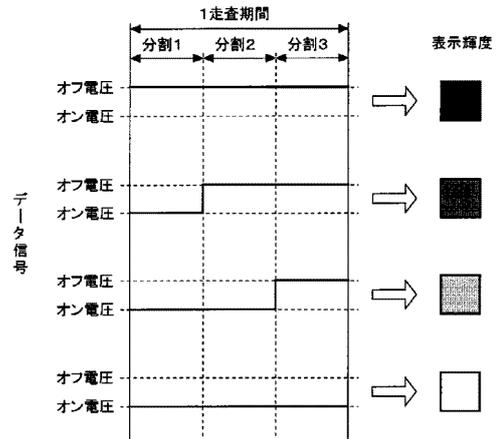
【 図 5 】

図5

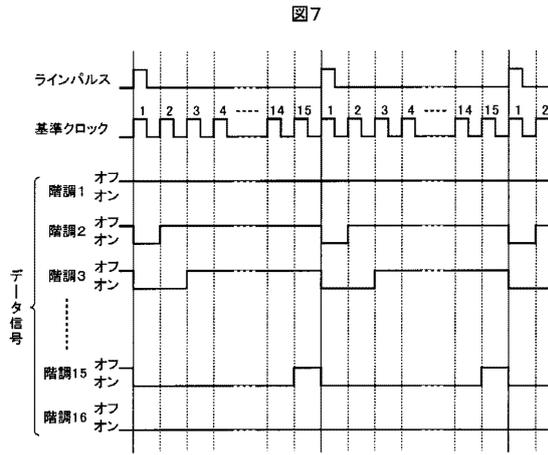


【 図 6 】

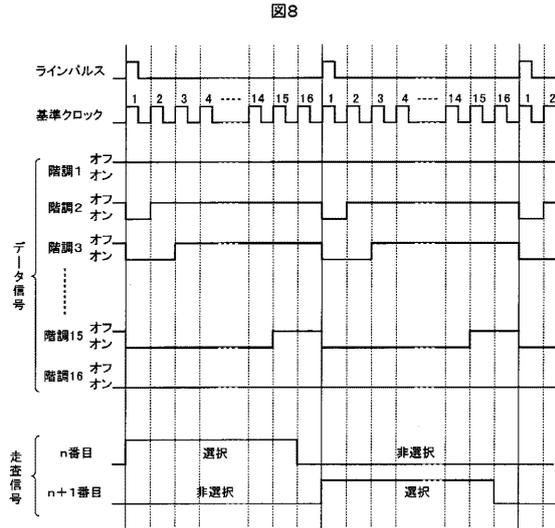
図6



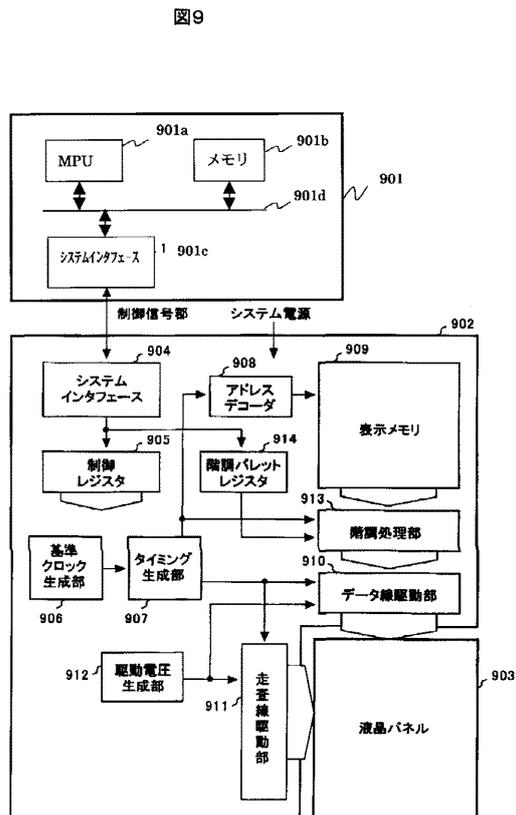
【図7】



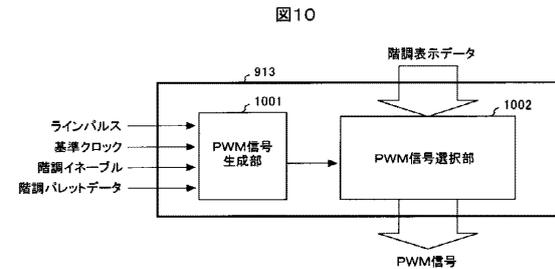
【図8】



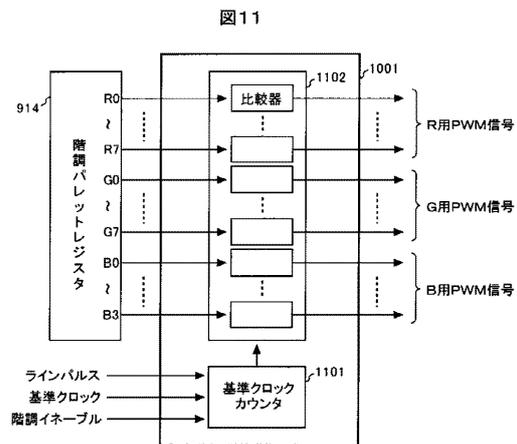
【図9】



【図10】

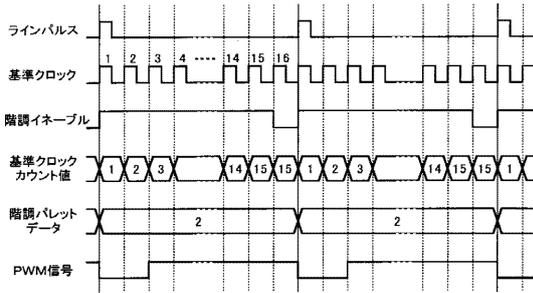


【図11】



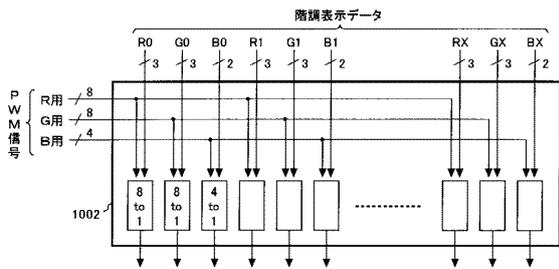
【 図 1 2 】

図12



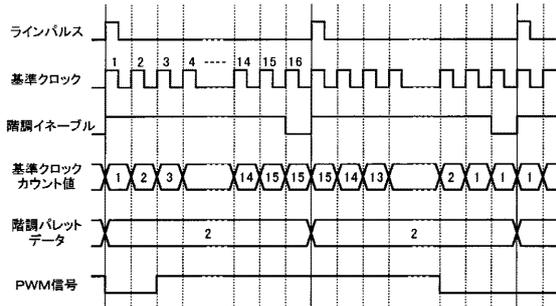
【 図 1 3 】

図13



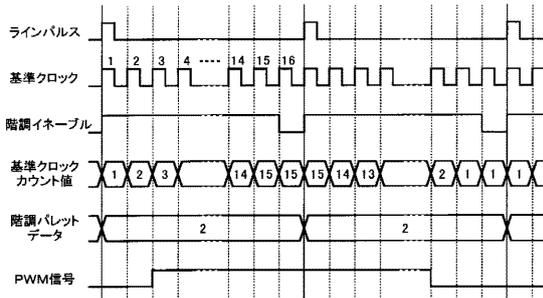
【 図 1 4 】

図14

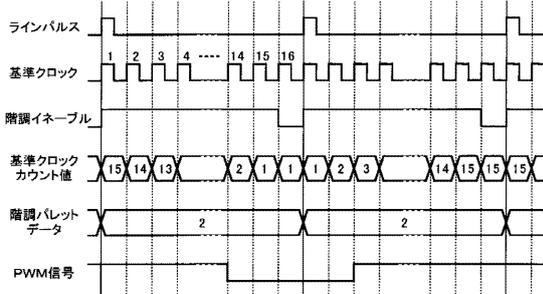


【 図 1 5 】

図15



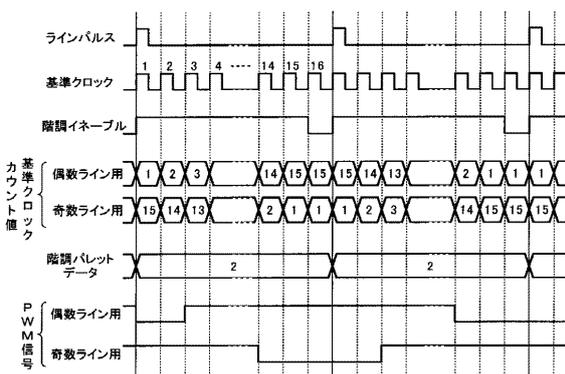
偶数フレーム



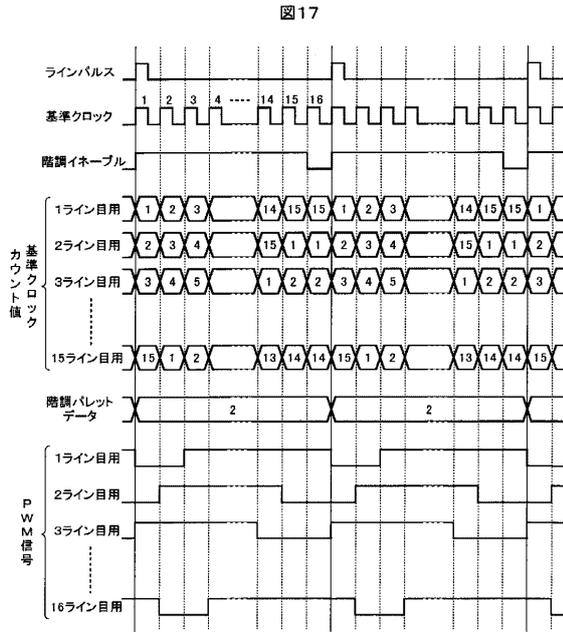
奇数フレーム

【 図 1 6 】

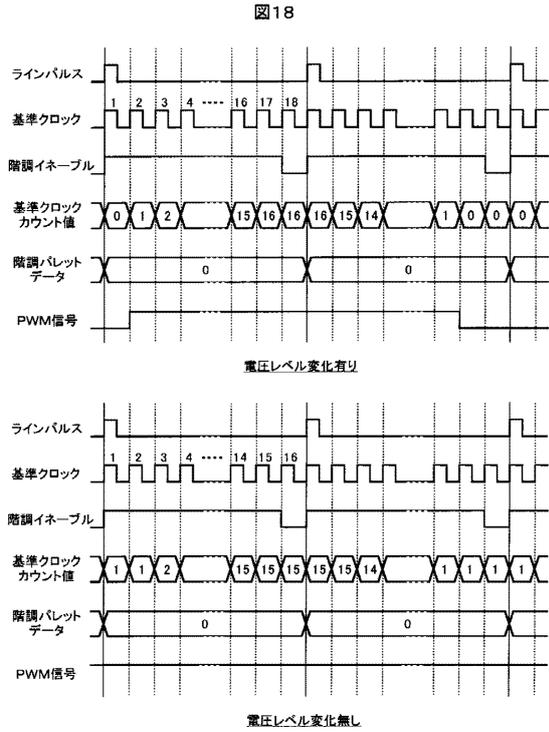
図16



【 図 17 】

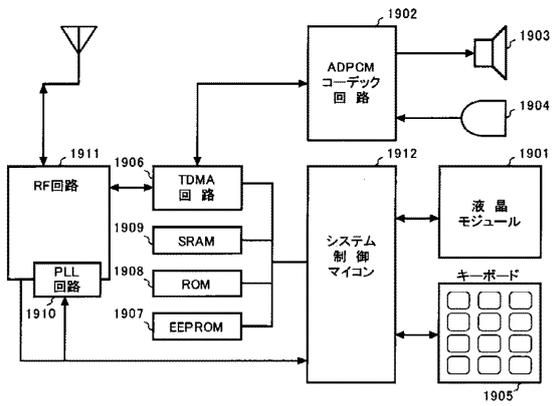


【 図 18 】



【 図 19 】

図19



フロントページの続き

(51)Int.Cl. F I
 G 0 9 G 3/20 6 2 2 R
 G 0 9 G 3/20 6 3 1 C
 G 0 9 G 3/20 6 3 1 W
 G 0 9 G 3/20 6 3 2 A
 G 0 9 G 3/20 6 4 1 A
 G 0 9 G 3/20 6 6 0 Q

(72)発明者 横田 善和
 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内

(72)発明者 松戸 利充
 千葉県茂原市早野3300番地 株式会社日立製作所 ディスプレイグループ内

(72)発明者 比嘉 淳裕
 神奈川県横浜市戸塚区吉田町292番地 株式会社日立画像情報システム内

審査官 中村 直行

(56)参考文献 特開平06-149177(JP,A)
 特表平11-507736(JP,A)
 特開平08-076721(JP,A)
 特開平10-214063(JP,A)
 特開平11-311980(JP,A)
 特開平07-334141(JP,A)
 特開平07-049662(JP,A)
 特開平10-069251(JP,A)

(58)調査した分野(Int.Cl., DB名)
 G 0 9 G 3 / 0 0 - 3 / 3 8
 G 0 2 F 1 / 1 3 3