

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5315747号  
(P5315747)

(45) 発行日 平成25年10月16日(2013.10.16)

(24) 登録日 平成25年7月19日(2013.7.19)

(51) Int. Cl. F I  
**GO2F 1/1345 (2006.01)** GO2F 1/1345  
**GO9F 9/30 (2006.01)** GO9F 9/30 330Z

請求項の数 3 (全 12 頁)

<p>(21) 出願番号 特願2008-83311 (P2008-83311)                  (22) 出願日 平成20年3月27日 (2008.3.27)                  (65) 公開番号 特開2009-237280 (P2009-237280A)                  (43) 公開日 平成21年10月15日 (2009.10.15)                  審査請求日 平成22年12月8日 (2010.12.8)</p> <p>前置審査</p>	<p>(73) 特許権者 000006013                  三菱電機株式会社                  東京都千代田区丸の内二丁目7番3号                  (74) 代理人 100113077                  弁理士 高橋 省吾                  (74) 代理人 100112210                  弁理士 稲葉 忠彦                  (74) 代理人 100108431                  弁理士 村上 加奈子                  (72) 発明者 野海 茂昭                  東京都千代田区丸の内二丁目7番3号 三                  菱電機株式会社内                  (72) 発明者 升谷 雄一                  東京都千代田区丸の内二丁目7番3号 三                  菱電機株式会社内</p> <p style="text-align: right;">最終頁に続く</p>
--	--

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

基板上に、複数の画素がマトリクス状に配置された表示領域と、  
 前記表示領域の外側の額縁領域に、前記画素を駆動する配線に接続される実装端子が設けられ、  
 前記画素を駆動する駆動回路チップが、前記基板上的前記実装端子に直接実装された表示装置において、  
 前記駆動回路チップの出力側の前記実装端子は、複数列の千鳥配置であり、  
 前記実装端子のそれぞれに対応して配置される検査端子は、前記実装端子の千鳥配置とは、前記実装端子列方向に対して逆方向の千鳥配置であり、かつ、  
 前記実装端子および前記検査端子は、前記駆動回路チップ下に配置されており、  
 前記複数列の千鳥配置の一行に属する前記配線の前記実装端子と前記検査端子との間隔が、隣接する他の列との前記実装端子同士の間隔、および、隣接する他の列との前記検査端子同士の間隔よりも小さく、  
 前記複数列の千鳥配置の一行に属する前記配線の前記実装端子と前記検査端子が、一体化された端子であり、  
 前記一体化された端子の領域に、前記実装端子と前記検査端子の境界の目印を設けたことを特徴とする表示装置。

【請求項2】

前記一体化された端子の前記配線方向の長さは、他の列に属する前記配線の前記検査端子

の前記配線方向の長さ以上であり、かつ、他の列に属する前記配線の前記実装端子と前記検査端子の前記配線方向の長さの和以下であることを特徴とする請求項 1 または請求項 2 に記載の表示装置。

【請求項 3】

前記一体化された端子の前記配線方向の長さは、他の列に属する前記配線の前記検査端子の前記配線方向の長さと同じであることを特徴とする請求項 2 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関するもので、特に、表示領域を構成する画素を駆動する駆動回路チップが、直接、アレイ基板上に実装された表示装置の実装端子と検査端子の構成に関するものである。

10

【背景技術】

【0002】

近年、表示装置は様々な機器において、観察者への情報表示手段として使用されている。現在は、従来主流であったブラウン管に代わって、液晶、プラズマ、エレクトロルミネッセンス (EL: Electro Luminescence)、FED (Field Emission Display) 等を利用した新しい薄型表示装置が登場している。特に、液晶表示装置は、小型から大型の機種まで製造でき、現在の代表的な薄型表示装置となっている。

20

【0003】

このような薄型表示装置では、複数の画素がマトリクス状に配置された表示領域で構成されている。そして、表示領域外の額縁領域には、この画素を駆動する配線の端部に、駆動回路と接続される実装端子が基板上に形成されている。

【0004】

中、小型の表示装置でさらなる薄型、低コストが求められる機種や、車載用等の耐振動性が要求される機種においては、表示領域の画素を駆動する駆動回路チップ (ドライバ IC) を、基板上に形成された実装端子に直接実装する COG (Chip On Glass) 実装が多く使用されている。駆動回路チップには、入力側と出力側に突起状のバンプ電極が設けられ、実装端子がその位置に対応して配置されている。

30

【0005】

また、携帯電話、デジタルカメラ等の小型機種では、高精細化が進んでおり、画素の配線ピッチは、40ミクロン以下と非常に小さくなっている。このような狭ピッチになると、実装端子と駆動回路チップのバンプ電極との位置ずれによって電気接続が難しくなる。そこで、COG実装の歩留りを確保するために、駆動回路チップの出力側のバンプ電極、出力側の実装端子を一行ではなく、二列以上の千鳥配置にすることによって、出力側の各列のバンプ電極、実装端子のピッチを2倍以上とすることが行われている。(例えば、特許文献1、2)

【0006】

また、通常、表示装置の製造工程では、駆動回路チップをCOG実装する前に、表示検査を行うことが多い。このために、COG用の実装端子以外に、検査端子を別途設ける場合がある。(例えば、特許文献1、2)

40

【0007】

表示検査には、赤、緑、青の色毎に配線をまとめた共通の検査端子を設けて、単純な画面だけを表示する簡易表示検査と、駆動回路チップの出力側の全実装端子に対応して検査端子を個別に設けて、全検査端子に検査針 (プローブ) を当てることにより、任意の表示が可能な精密な表示検査がある。

【0008】

前者の簡易表示検査では、検査端子の数は数個でよいが、精密な検査はできない。また、表示検査後に色毎に共通の検査端子と各配線とを切断分離する際に、静電気で新たな不

50

良が起きる場合や、各配線と共通の検査端子とを薄膜トランジスタ(TFT:Thin Film Transistor)スイッチを介して表示検査時以外はオフ状態にできる回路構成とした場合は、このTFTスイッチの不良によって歩留りが低下することがある。

【0009】

後者の精密な表示検査では、額縁領域において、千鳥配置の実装端子に接続される配線上、または、各実装端子よりさらに配線を延在して、端子列方向に対して同じ方向の千鳥配置の検査端子を個別に設けている。検査端子は、検査装置の位置合わせ精度や、検査針の種類によるが、一般に、COG用の実装端子よりも大きい検査端子が必要とされることが多い。

10

【0010】

【特許文献1】特開2006-10898号公報(図1、5、7、9)

【特許文献2】特開2006-72032号公報(図5)

【発明の開示】

【発明が解決しようとする課題】

【0011】

近年、表示装置の同じ外形寸法で、最大の表示領域を確保するために、表示装置の狭額縁幅化が進んでおり、COG実装領域以外の領域(幅)の余裕が少なくなっている。また、狭額縁幅化に対応するために、駆動回路チップの狭幅化が進んでいる。

20

【0012】

また、駆動回路チップの低コスト化の観点からも、1枚のSi基板から取れる駆動回路チップを多くするために、駆動回路チップの狭幅化が進んでいる。

【0013】

駆動回路チップがCOG実装される表示装置において、駆動回路チップの出力側の実装端子に対応して、検査端子を個別に設けた場合に、特許文献1、2で開示された液晶表示装置では、検査端子は表示領域と駆動回路チップの間に配置されていた。このため、額縁領域に検査端子を設ける領域が余分に必要であった。

【0014】

また、通常は、端子の腐食を防止するために、端子が露出する領域には保護樹脂を塗布するが、端子が露出する領域が増えると、保護樹脂の使用量が増えるという課題を有していた。

30

【0015】

本発明は、上記のような問題点を解決するためになされたものであり、駆動回路チップの出力側の実装端子に対応して、個別に検査端子を設けた場合でも、出力側の実装端子と検査端子を合わせた端子領域の額縁幅方向の長さが小さくでき、高精細化、狭額縁幅化、省保護樹脂化に対応できると共に、信頼性にも優れた表示装置を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明における表示装置は、基板上に、複数の画素がマトリクス状に配置された表示領域と、表示領域の外側の額縁領域に、画素を駆動する配線に接続される実装端子が設けられ、画素を駆動する駆動回路チップが、基板上の前記実装端子に直接実装された表示装置において、駆動回路チップの出力側の実装端子は、複数列からなる千鳥配置であり、出力側の実装端子のそれぞれに対応して配置される検査端子は、出力側の実装端子の千鳥配置とは端子列方向に対して逆方向の千鳥配置であり、かつ、出力側の実装端子および検査端子は駆動回路チップ下に配置されており、

40

前記複数列の千鳥配置の一行に属する前記配線の前記実装端子と前記検査端子との間隔が、隣接する他の列との前記実装端子同士の間隔、および、隣接する他の列との前記検査端子同士の間隔よりも小さく、

前記複数列の千鳥配置の一行に属する前記配線の前記実装端子と前記検査端子が一体化さ

50

れた端子であり、前記一体化された端子の領域に、前記実装端子と前記検査端子の境界の目印を設けたものである。

【発明の効果】

【0017】

本発明によれば、COG実装前に任意の表示が可能な精密な表示検査ができ、高精細化、狭額縁幅化に対応できると共に、信頼性にも優れた表示装置を得ることができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の表示装置について、実施の形態を図面に基づいて説明する。なお、以下の実施の形態を説明するための各図において、同一符号は、同一または相当部分を示しているため、重複する説明は適宜省略する。

10

【0019】

実施の形態1.

図1は、本発明の実施の形態1における表示装置の概略構成を示す平面図である。

【0020】

図1の表示装置は、液晶表示装置100である。ガラス等の透明絶縁体からなるアレイ基板1上に、複数の画素40がマトリクス状に配置された表示領域50を有する。画素40は、ゲート配線2とソース配線3に囲まれた領域に構成され、図示はしないが、TFTスイッチ、画素電極、保持容量等から構成されている。そして、表示領域50の外側の額縁領域55には、画素40を駆動するゲート配線2、ソース配線3が引き出され、ゲート駆動回路チップ20、ソース駆動回路チップ30に接続されている。

20

【0021】

ゲート駆動回路チップ20、ソース駆動回路チップ30は、直接、アレイ基板1上にCOG実装されている。ゲート駆動回路チップ20、ソース駆動回路チップ30の出力側はゲート配線2、ソース配線3等と接続されている。

【0022】

また、映像信号、クロック信号、電源等を供給する外部回路(図示せず)と接続するために、ゲート駆動回路チップ20、ソース駆動回路チップ30の入力側に電気的に接続されるフレキシブル基板22、32がアレイ基板1上に実装されている。

30

【0023】

液晶表示装置100は、アレイ基板1とカラーフィルタ等が形成された対向基板90とを、樹脂からなるスペーサを介して貼り合わせ、その隙間に液晶を充填する。液晶は表示領域50の周囲に設けられたシール材で封止される。そして、アレイ基板1と対向基板90の表面には、偏光板が貼り付けられ、透過型では背面にバックライトが配置される(図示せず)。

【0024】

一般に、液晶表示装置100の製造工程では、ゲート駆動回路チップ20、ソース駆動回路チップ30をCOG実装する前に表示検査を行い、良品だけにCOG実装する。これにより、不良品にもCOG実装する無駄を回避している。

40

【0025】

また、良品にはフレキシブル基板22、32も実装する。COG実装では、ゲート駆動回路チップ20、ソース駆動回路チップ30のバンプ電極と実装端子との接続に、導電粒子を分散させた接着テープである異方性導電膜が使用される。フレキシブル基板22、32の実装にも、仕様は異なるが、異方性導電膜が使用される。

【0026】

背景技術の欄で述べたように、ゲート駆動回路チップ20の幅GDW、ソース駆動回路チップ30の幅SDWは、狭額縁幅化に対応するために小さいことが望ましい。

【0027】

次に、ソース駆動回路チップ30側の端子構成について図2、図3を用いて詳述する。

50

図2は、図1に示す表示装置100のソース駆動回路チップ30の実装領域を拡大した平面図である。端子構成を判りやすくするために、ソース駆動回路チップ30、フレキシブル基板32は外形だけを点線で示している。また、図3は、図2のA-A断面図である。

【0028】

ソース駆動回路チップ30の出力側のバンブ電極34は、二列の千鳥配置である。この位置に対応して、アレイ基板1上に形成されるソース駆動回路チップ30の出力側の実装端子5a、5bも二列の千鳥配置になっている。出力側の実装端子5a、5bは、一列の配置の場合よりも2倍のピッチにできるので、高精細化に対応できる。

【0029】

一方、ソース駆動回路チップ30の入力側のバンブ電極36は、端子数が少ないので、一列の配置である。この位置に対応して、アレイ基板1上に形成されるソース駆動回路チップ30の入力側の実装端子7は一列の配置になっている。

【0030】

また、アレイ基板1上に形成されるフレキシブル基板32用の実装端子9は、接続配線8によりソース駆動回路チップ30の入力側の実装端子7と接続されている。フレキシブル基板32用の実装端子9も一列である。フレキシブル基板32には、外部回路と接続する配線用のフレキシブル基板端子38が、フレキシブル基板用の実装端子9に対応して設けられている。

【0031】

また、ソース駆動回路チップ30の出力側の実装端子5a、5bから、ソース配線3はさらに延在して個別に検査端子6a、6bに接続されている。ここで、検査端子6a、6bも二列の千鳥配置であるが、出力側の実装端子5a、5bの二列の千鳥配置とは、端子列方向に対して逆方向の千鳥配置である点が特徴である。この逆方向の千鳥配置の構成によって、偶数または奇数番号で構成される片方の列に属するソース配線3の出力側の実装端子5aと検査端子6aの間隔よりも、隣接する他方の列に属するソース配線3の出力側の実装端子5bと検査端子6bの間隔は非常に小さくなっている。

【0032】

出力側の実装端子5a、5bと検査端子6a、6bからなる端子領域のソース配線3方向の長さは、P1となっている。

【0033】

また、検査端子6a、6bをソース駆動回路チップ30の下に配置することにより、ソース駆動回路チップ30以外の額縁領域55に、検査端子6a、6bの領域を別途設ける必要はなく、ソース駆動回路チップ30下の領域の有効活用が図れるので、額縁領域55の幅の増大を抑制できる。

【0034】

ただし、COG実装後は、検査端子6a、6bは、ソース駆動回路チップ30に覆われるので、基本的に検査端子6a、6bを用いた検査は行えなくなる。

【0035】

また、COG実装後の液晶表示装置100は、出力側の実装端子5a、5b、検査端子6a、6b、および入力側の実装端子7は、COG実装されたソース駆動回路チップ30の下に配置される。一般に、ソース駆動回路チップ30はSi基板からなるので、ソース駆動回路チップ30が、湿気の浸入を防止する端子の保護板の効果をも有する。

【0036】

これを、図3で図2のA-A断面図でさらに説明する。ソース駆動回路チップ30の出力側のバンブ電極34、入力側のバンブ電極36は、異方性導電膜60に分散された導電粒子62によって、出力側の実装端子5b、および入力側の実装端子7と接続される。また、A-A断面の位置にない出力側の実装端子5aも、ソース駆動回路チップ30の出力側のバンブ電極34と接続される。

【0037】

検査端子6bの位置に対応するソース駆動回路チップ30の位置には、バンブ電極は設

10

20

30

40

50

けられていない。仮に、検査端子 6 b と出力側の実装端子 5 b と接続される出力側のポンプ電極 3 4 が導電粒子 6 2 を介して電氣的接続がなされても、同じ配線に属するものであれば同じ信号であるので問題はない。また、A - A 断面の位置にない検査端子 6 a の位置に対応するソース駆動回路チップ 3 0 の位置にも、ポンプ電極は設けられていない。

**【 0 0 3 8 】**

ここで、出力側の実装端子 5 a、5 b、検査端子 6 a、6 b、入力側の実装端子 7、およびフレキシブル基板用の実装端子 9 は、表面が I T O ( I n d i u m T i n O x i d e ) 等の腐食が起き難い導電膜で構成され、窒化膜等からなるゲート絶縁膜 4 a、保護膜 4 b 等の絶縁膜に設けられたコンタクトホールを介して、ソース配線 3 およびソース配線 3 と同じ層からなる接続配線 8 に接続されている。

10

**【 0 0 3 9 】**

なお、出力側の実装端子 5 a、5 b、検査端子 6 a、6 b、入力側の実装端子 7、およびフレキシブル基板用の実装端子 9 は、ソース配線 3 と同じ層に接続しているが、ソース配線 3 の引き出し線を、額縁領域 5 5 でゲート配線 2 と同じ層からなる配線層に変換して各端子と接続してもよい。

**【 0 0 4 0 】**

出力側の実装端子 5 a、5 b、検査端子 6 a、6 b、および入力側の実装端子 7 は、C O G 実装後はソース駆動回路チップ 3 0 で覆われる。また、その隙間は、異方性導電膜 6 0 で充填されている。さらに、ソース駆動回路チップ 3 0 の周囲には、保護樹脂 7 0 が塗布されるので、ソース駆動回路チップ 3 0 の下にある出力側の実装端子 5 a、5 b、検査端子 6 a、6 b、および入力用実装端子 7 まで、湿気が浸入し難くなっており、端子腐食が起き難くなっている。

20

**【 0 0 4 1 】**

また、保護樹脂 7 0 は、ソース駆動回路チップ 3 0 の周囲に塗布し、アレイ基板 1 との隙間を保護する。検査端子 6 a、6 b がソース駆動回路チップ 3 0 の外に露出する配置よりも、検査端子 6 a、6 b の領域に相当する保護樹脂 7 0 の使用量を少なくすることができる。

**【 0 0 4 2 】**

また、フレキシブル基板 3 2 の実装も同様に行われ、異方性導電膜 6 4 に分散された導電粒子 6 6 によって、フレキシブル基板用の実装端子 9 とフレキシブル基板端子 3 8 が接続されている。このフレキシブル基板 3 2 端にも、保護樹脂 7 0 が塗布され、フレキシブル基板用の実装端子 9、フレキシブル基板端子 3 8 の端子腐食も起き難くなっている。

30

**【 0 0 4 3 】**

以上のように、ソース駆動回路チップ 3 0 の下に出力側の実装端子 5 a、5 b、検査端子 6 a、6 b、および入力側の実装端子 7 が配置されるので、端子腐食が起き難く、液晶表示装置 1 0 0 の信頼性の向上を図ることができる。

**【 0 0 4 4 】**

次に、図 4、図 5 を用いて、実施の形態 1 の出力側の実装端子 5 a、5 b の千鳥配置と、検査端子 6 a、6 b を端子列方向に対して逆方向の千鳥配置とする作用、効果について説明する。

40

**【 0 0 4 5 】**

図 4 は、図 2 の出力側の実装端子 5 a、5 b と検査端子 6 a、6 b の領域をさらに拡大した平面図である。ここで、出力側の実装端子 5 a、5 b のソース配線 3 方向の長さを L 1 とする。また、検査端子 6 a、6 b のソース配線 3 方向の長さを L 2 とする。

**【 0 0 4 6 】**

アレイ基板 1 の設計において、異なるパターン間には最小間隔が存在する。例えば、製造工程における露光装置の解像度や、エッチング精度に依存する。ここでの最小間隔 D は、C O G 実装において、異方性導電膜 6 0 中の導電粒子 6 2 同士が繋がることによって端子間の短絡の発生がない最小間隔で規定され、例えば、1 0 ~ 2 0  $\mu$  m 程度である。隣接する出力側の実装端子 5 a、5 b は異なる信号であるので、出力側の実装端子 5 a と隣接

50

する出力側の実装端子 5 b の間隔は、この最小間隔 D 以上とする必要がある。この最小間隔 D の時のソース配線 3 方向の間隔を Y 1 とする。

【 0 0 4 7 】

ここで、同じソース配線 3 に属し、端子間隔が狭い方の出力側の実装端子 5 b と検査端子 6 b は同じ信号であるので、最小間隔 D 以下にしてもよい。なぜなら、同じ信号であるので、短絡しても不良とならないからである。このときのソース配線 3 方向の間隔を Y 2 とする。

【 0 0 4 8 】

従って、実施の形態 1 において、出力側の実装端子 5 a、5 b と検査端子 6 a、6 b を合わせた端子領域の長さ P 1 は、 $P 1 = 2 ( L 1 + L 2 + Y 1 ) + Y 2$  となる。

10

【 0 0 4 9 】

次に、図 5 に比較例として、出力側の実装端子 5 a、5 b と検査端子 6 a、6 b が端子列方向に対して同じ方向の千鳥配置の平面図を示す。図 5 の比較例では、端子列方向に対して同じ方向の千鳥配置であるため、ある列の同じソース配線 3 に属する出力側の実装端子 5 a と検査端子 6 a は同じ信号であっても、出力側の実装端子 5 a と検査端子 6 a の間隔は、隣接する出力側の実装端子 5 b との最小間隔 D の制約を受ける。同様に、他の列の出力側の実装端子 5 b と検査端子 6 b の間隔も、隣接する検査端子 6 a との最小間隔 D の制約を受ける。

【 0 0 5 0 】

従って、図 5 の比較例における出力側の実装端子 5 a、5 b と検査端子 6 a、6 b を合わせた端子領域のソース配線 3 方向の長さ P 0 は、 $P 0 = 2 ( L 1 + L 2 + Y 1 ) + Y 1$  となる。

20

【 0 0 5 1 】

この結果として、実施の形態 1 の図 4 と、比較例の図 5 との端子領域のソース配線 3 方向の長さの差は、 $P 1 - P 0 = Y 2 - Y 1$  である。実施の形態 1 では、Y 2 に制約がないので、最小間隔 D のソース配線 3 方向の長さ Y 1 以下の値にしてもよい。

【 0 0 5 2 】

従って、 $Y 2 - Y 1$  を負の値にできるので、出力側の実装端子 5 a、5 b と検査端子 6 a、6 b を合わせた端子領域のソース配線 3 方向の長さ P 1 を、同じ方向の千鳥配置の時の長さ P 0 よりも小さくすることができる。

30

【 0 0 5 3 】

以上のように、実施の形態 1 では、ソース駆動回路チップ 3 0 の下に、検査端子 6 a、6 b を配置することで、ソース駆動回路チップ 3 0 の領域を有効活用でき、額縁領域 5 5 の狭額縁幅化に対応できるだけでなく、検査端子 6 a、6 b の信頼性の向上が図れる。

【 0 0 5 4 】

また、出力側の実装端子 5 a、5 b と検査端子 6 a、6 b が端子列方向に対して逆方向の千鳥配置になっており、同じ方向の千鳥配置とした場合の長さ P 0 よりも小さくできるので、ソース駆動回路チップ 3 0 の幅 S D W のさらなる狭額縁幅化に対応できる。

【 0 0 5 5 】

実施の形態 2 .

40

図 6 は、本発明の実施の形態 2 における表示装置のソース駆動回路チップ領域を拡大した平面図である。図 7 は出力側の実装端子と検査端子をさらに拡大した平面図である。

【 0 0 5 6 】

実施の形態 2 では、出力側の実装端子 5 b と検査端子 6 b との間隔 Y 2 を 0 として、出力側の実装端子 5 b と検査端子 6 b を、一体化した端子 5 6 としたものである。これにより、出力側の端子領域の長さ P 2 は、実施の形態 1 における端子領域の長さ P 1 よりもさらに小さくできる。そして、ソース駆動回路チップ 3 0 の幅 S D W のさらなる狭額縁幅化に対応できる。

【 0 0 5 7 】

また、図 7 に示すように、実施の形態 2 における一体化した端子 5 6 において、出力側

50

の実装端子 5 b と検査端子 6 b の境界の目印として、一体化した端子 5 6 に接続される下層のソース配線 3 の幅を、境界で変化させている。すなわち一体化した端子 5 6 の下層にあるソース配線 3 の幅は広がっているが、出力側の実装端子 5 b と検査端子 6 b の境界では、幅を小さくして境界の目印としている。

【 0 0 5 8 】

または、実装端子 5 b と検査端子 6 b の境界において、一体化した端子 5 6 の幅を部分的に変化させて、境界の目印としてもよい。あるいは、別途、目印パターンを、実装端子 5 b と検査端子 6 b の境界近傍に設けてもよい。

【 0 0 5 9 】

このように、一体化した端子 5 6 の場合には、出力側の実装端子 5 b と検査端子 6 b の境界の目印を設けることによって、表示検査時や C O G 実装時の位置合わせが行いやすくなる。

【 0 0 6 0 】

実施の形態 3 .

図 8 は、本発明の実施の形態 3 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【 0 0 6 1 】

実施の形態 3 では、実施の形態 2 と同様に、出力側の実装端子 5 b と検査端子 6 b を、一体化した端子 5 6 としただけでなく、一体化した端子 5 6 の長さを出力側の実装端子 5 b の長さ  $L_1$  と検査端子 6 b の長さ  $L_2$  の和の  $L_1 + L_2$  よりも小さくしたものである。これにより、端子領域の長さ  $P_3$  は、実施の形態 1、2 よりもさらに小さくできる。そして、ソース駆動回路チップ 3 0 の幅  $S D W$  のさらなる狭額縁幅化に対応できる。

【 0 0 6 2 】

また、図 8 では、出力側の実装端子 5 b の長さを短くしているが、検査端子 6 b の長さを短くしてもよい。または、出力側の実装端子 5 b と検査端子 6 b の両方の長さを短くしてもよい。

【 0 0 6 3 】

なお、実施の形態 3 は、一体化した端子 5 6 の一部は、C O G 実装と表示検査で共用されるので、表示検査において、一体化した端子 5 6 に傷の発生が少なく、ソース駆動回路チップ 3 0 の C O G 実装の歩留りに影響がない場合に適用できる。

【 0 0 6 4 】

実施の形態 4 .

図 9 は、本発明の実施の形態 4 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【 0 0 6 5 】

実施の形態 4 では、出力側の実装端子 5 b と検査端子 6 b を、一体化した端子 5 6 としただけでなく、一体化した端子 5 6 の長さを、隣接する検査端子 6 a と同じ長さにしたものである。表示検査をおこなうためには、一体化した端子 5 6 の長さはこれが最小になる。これにより、出力側の端子領域の長さ  $P_4$  は、実施の形態 1 ~ 3 よりもさらに小さくできる。そして、ソース駆動回路チップ 3 0 の幅  $S D W$  のさらなる狭額縁幅化に対応できる。

【 0 0 6 6 】

実施の形態 4 も、一体化した端子 5 6 は、C O G 実装と表示検査で共用されるので、表示検査において、一体化した端子 5 6 に傷の発生が少なく、ソース駆動回路チップ 3 0 の C O G 実装の歩留りに影響がない場合に適用できる。

【 0 0 6 7 】

以上、実施の形態 1 ~ 4 において、ソース駆動回路チップ 3 0 側の端子構成について述べたが、ゲート駆動回路チップ 2 0 側でも同様の端子構成とすることができ、本発明を適用できる。

【 0 0 6 8 】

10

20

30

40

50

また、実施の形態 1 ~ 4 において、ゲート駆動回路チップ 20 と、ソース駆動回路チップ 30 は別々に設けているが、ゲート駆動回路とソース駆動回路が一体化された駆動回路チップを額縁領域 55 の一辺に設ける場合にも、本発明は適用できる。

【0069】

また、実施の形態 1 ~ 4 において、出力側の実装端子 5a、5b、および検査端子 6a、6b は二列の千鳥配置の構成について述べたが、三列以上の千鳥配置の場合にも、本発明は適用できる。

【0070】

また、実施の形態 1 ~ 4 において、表示装置は液晶表示装置 100 が、これに限らず、プラズマ、EL、FED、微粒子や油滴を表示媒体とする電子ペーパー等において、アレ  
10

【図面の簡単な説明】

【0071】

【図 1】本発明の実施の形態 1 における表示装置の概略構成を示す平面図である。

【図 2】本発明の実施の形態 1 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【図 3】図 2 の A - A 断面図である。

【図 4】本発明の実施の形態 1 における出力側の実装端子と検査端子をさらに拡大した平面図である。

【図 5】本発明の実施の形態 1 との比較例の出力側の実装端子と検査端子をさらに拡大し  
20

【図 6】本発明の実施の形態 2 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【図 7】本発明の実施の形態 2 における出力側の実装端子と検査端子をさらに拡大した平面図である。

【図 8】本発明の実施の形態 3 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【図 9】本発明の実施の形態 4 における表示装置のソース駆動回路チップ領域を拡大した平面図である。

【符号の説明】

【0072】

- 1 アレイ基板
- 2 ゲート配線
- 3 ソース配線
- 4a ゲート絶縁膜
- 4b 保護膜
- 5a、5b 出力側の実装端子
- 6a、6b 検査端子
- 7 入力側の実装端子
- 8 接続配線
- 9 フレキシブル基板用の実装端子
- 20 ゲート駆動回路チップ
- 22、32 フレキシブル基板
- 30 ソース駆動回路チップ
- 34、36 バンプ電極
- 38 フレキシブル基板端子
- 40 画素
- 50 表示領域
- 55 額縁領域
- 56 一体化した端子

10

20

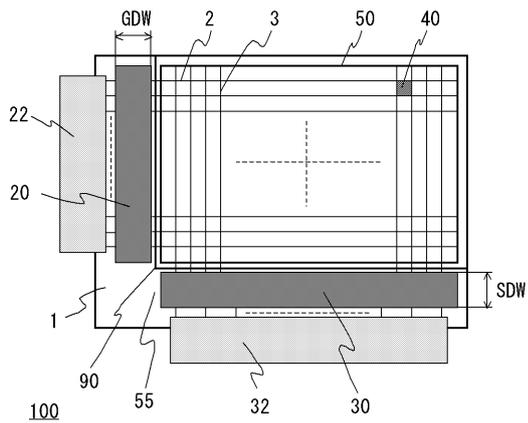
30

40

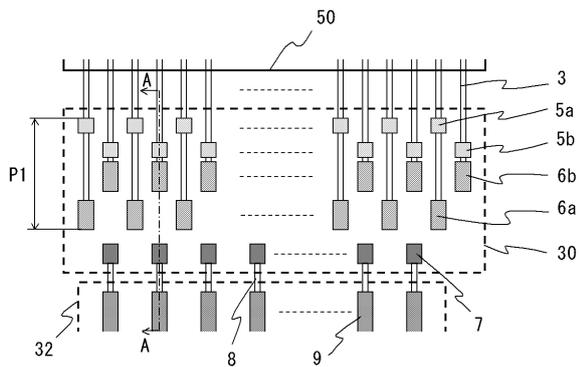
50

- 60、64 異方性導電膜
- 62、66 導電粒子
- 70 保護樹脂
- 90 对向基板
- 100 表示装置

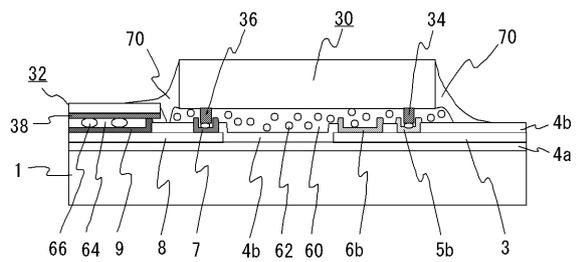
【 図 1 】



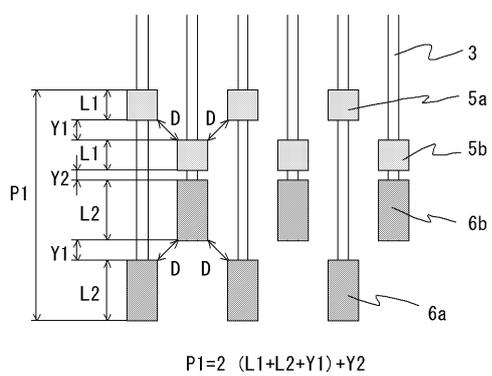
【 図 2 】



【 図 3 】

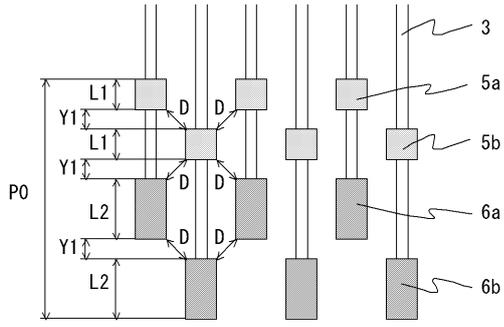


【 図 4 】



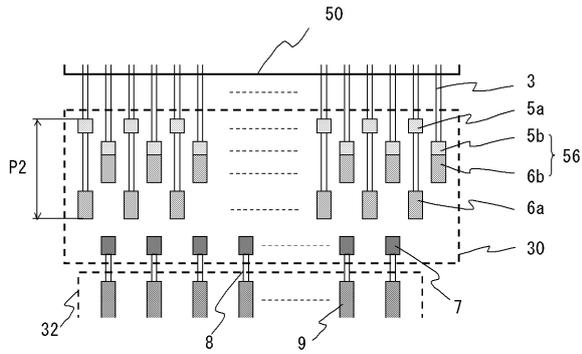
$$P1 = 2(L1 + L2 + Y1) + Y2$$

【 図 5 】

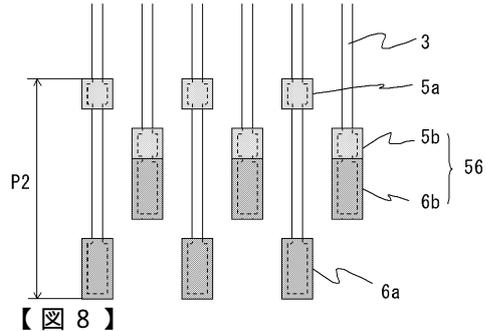


$$P0=2(L1+L2+Y1)+Y1$$

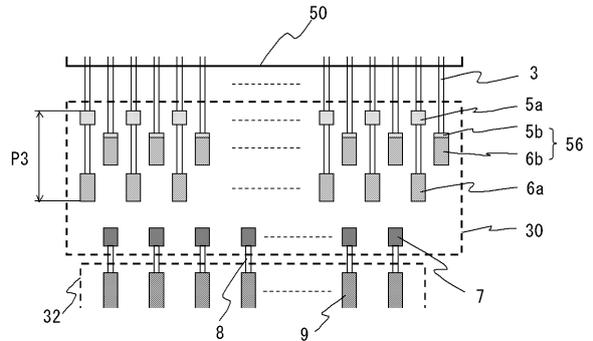
【 図 6 】



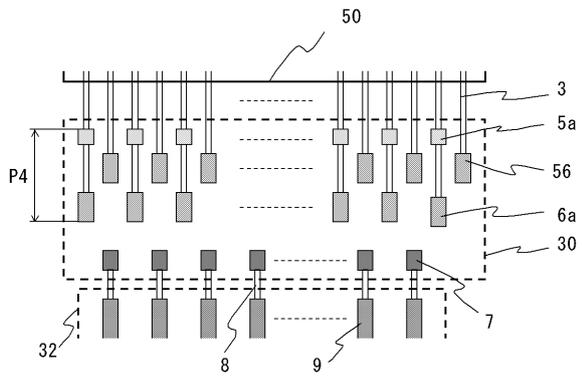
【 図 7 】



【 図 8 】



【 図 9 】



---

フロントページの続き

審査官 小濱 健太

- (56)参考文献 特開2004-325956(JP,A)  
特開2006-072032(JP,A)  
特開平08-050296(JP,A)  
特開2004-325856(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1345  
G09F 9/30