



(12) 发明专利

(10) 授权公告号 CN 109119126 B

(45) 授权公告日 2022.05.24

(21) 申请号 201810145664.5  
 (22) 申请日 2018.02.12  
 (65) 同一申请的已公布的文献号  
 申请公布号 CN 109119126 A  
 (43) 申请公布日 2019.01.01  
 (30) 优先权数据  
 10-2017-0080536 2017.06.26 KR  
 (73) 专利权人 爱思开海力士有限公司  
 地址 韩国京畿道  
 (72) 发明人 金雄來  
 (74) 专利代理机构 北京弘权知识产权代理有限  
 公司 11363  
 专利代理师 李琳 王建国

(51) Int.Cl.  
 G11C 29/42 (2006.01)  
 G11C 29/44 (2006.01)  
 G06F 11/10 (2006.01)  
 (56) 对比文件  
 US 2017147416 A1, 2017.05.25  
 US 2013139033 A1, 2013.05.30  
 CN 102714061 A, 2012.10.03  
 US 2015199233 A1, 2015.07.16  
 CN 105719696 A, 2016.06.29  
 US 9575862 B1, 2017.02.21

审查员 王晓春

权利要求书3页 说明书8页 附图6页

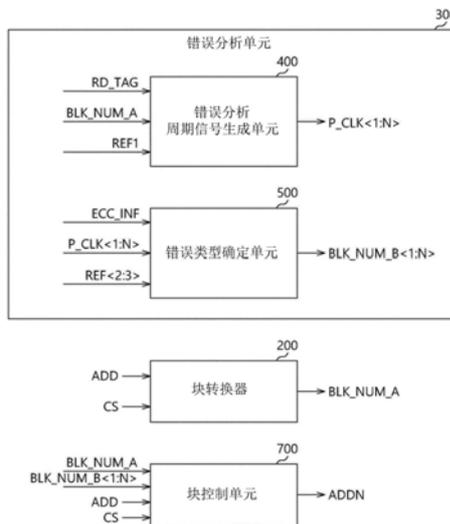
(54) 发明名称

半导体器件和错误管理方法

(57) 摘要

可以提供一种错误管理系统。所述错误管理系统可以包括：错误分析单元，其被配置为通过对多个管理块中的错误校正发生进行计数来生成错误校正计数值，并且通过比较错误校正计数值和至少一个参考值来生成用于限定在多个管理块中产生的错误是永久错误还是暂时错误的永久错误块信息。所述错误管理系统可以包括块控制单元，其被配置为：当在永久错误块信息中预先指定多个管理块中的根据地址信号选择的管理块时，用新地址信号替换地址信号。

107



1. 一种错误管理系统,其包括:

块控制单元,其被配置为:当在永久错误块信息中预先指定多个管理块中的根据地址信号选择的管理块时,用新地址信号替换地址信号,

错误分析周期信号生成单元,其被配置为根据读取命令、激活管理块信息和第一参考值来生成错误分析周期信号;以及

错误类型确定单元,其被配置为根据错误校正发生信号、错误分析周期信号以及第二参考值和第三参考值来产生永久错误块信息,

其中,错误类型确定单元包括与多个管理块相对应的多个错误类型确定单元,并且

其中,多个错误类型确定单元中的每一个包括:

计数器,其被配置为当错误分析周期信号被激活时,允许错误校正发生信号的计数值从多个寄存器移位到第一寄存器;

多个寄存器,它们被配置为根据错误分析周期信号顺序地移位计数器的输出;

减法器,其被配置为生成多个寄存器的输出之间的差值;以及

比较器,其被配置为通过将差值与第二参考值和第三参考值进行比较并且将从多个寄存器中的第二寄存器输出的输出值与第二参考值和第三参考值进行比较来生成永久错误块信息。

2. 根据权利要求1所述的错误管理系统,还包括块转换器,其被配置为根据地址信号来生成限定多个管理块中的任意一个的激活管理块信息。

3. 根据权利要求2所述的错误管理系统,其中,块转换器包括:

舍入逻辑,其被配置为通过去除构成地址信号的信号比特位的一部分来输出地址信号;以及

计算逻辑,其被配置为计算舍入逻辑的输出的哪些比特位对应于多个管理块中的哪个管理块,并且将计算结果输出为激活管理块信息。

4. 根据权利要求2所述的错误管理系统,其中,块控制单元被配置为通过比较永久错误块信息和激活管理块信息来用新地址信号替换地址信号。

5. 根据权利要求1所述的错误管理系统,其中,构成错误分析周期信号的信号比特位对应于多个管理块。

6. 根据权利要求1所述的错误管理系统,其中,错误分析周期信号生成单元包括:

多个计数器和多个比较器,它们以这样的方式配置:将一个计数器和耦接至所述一个计数器的一个比较器分配至多个管理块中的相应一个;以及

选择单元,其被配置为将读取命令提供给多个计数器中的分配至由激活管理块信息限定的管理块的计数器,

其中,多个比较器中的每个比较器被配置为:当从与比较器耦接的计数器输出的计数值等于或大于第一参考值时,激活在错误分析周期信号的信号比特位之中与分配了比较器的管理块相对应的信号比特位。

7. 根据权利要求1所述的错误管理系统,其中,块控制单元包括:

检测单元,其被配置为通过比较激活管理块信息和永久错误块信息来生成永久错误标志;以及

块禁止单元,其被配置为基于被激活的永久错误标志而通过用新地址信号替换地址信

号来阻止使用与激活管理块信息相对应的管理块。

8. 一种数据处理系统,其包括:

处理器;

存储系统;

存储器控制器;以及

错误管理系统,其中处理器、存储系统、存储器控制器和错误管理系统经由输入和输出 I/O总线耦接,

其中,存储系统的存储区被分为多个管理块,并且存储系统被配置为每当经由错误校正码电路发生错误校正时生成错误校正发生信号,并且

其中,错误管理系统包括:

块控制单元,其被配置为:当在永久错误块信息中预先指定多个管理块中的根据地址信号选择的管理块时,用新地址信号替换地址信号,

错误分析周期信号生成单元,其被配置为根据读取命令、激活管理块信息和第一参考值来生成错误分析周期信号;以及

错误类型确定单元,其被配置为根据错误校正发生信号、错误分析周期信号以及第二参考值和第三参考值来产生永久错误块信息,

其中,错误类型确定单元包括与多个管理块相对应的多个错误类型确定单元,并且

其中,多个错误类型确定单元中的每一个包括:

计数器,其被配置为当错误分析周期信号被激活时,允许错误校正发生信号的计数值从多个寄存器移位到第一寄存器;

多个寄存器,它们被配置为根据错误分析周期信号顺序地移位计数器的输出;

减法器,其被配置为生成多个寄存器的输出之间的差值;以及

比较器,其被配置为通过将差值和从多个寄存器中的第二寄存器输出的输出值与第二参考值和第三参考值进行比较来生成永久错误块信息。

9. 根据权利要求8所述的数据处理系统,还包括块转换器,其被配置为根据地址信号来生成限定多个管理块中的任意一个的激活管理块信息。

10. 根据权利要求9所述的数据处理系统,其中,块转换器包括:

舍入逻辑,其被配置为通过去除构成地址信号的信号比特位的一部分来输出地址信号;以及

计算逻辑,其被配置为计算舍入逻辑的输出的哪些比特位对应于多个管理块中的哪个管理块,并且将计算结果输出为激活管理块信息。

11. 根据权利要求9所述的数据处理系统,其中,块控制单元被配置为通过比较永久错误块信息和激活管理块信息来用新地址信号替换地址信号。

12. 根据权利要求8所述的数据处理系统,其中,构成错误分析周期信号的信号比特位对应于多个管理块。

13. 根据权利要求8所述的数据处理系统,其中,错误分析周期信号生成单元包括:

多个计数器和多个比较器,它们以这样的方式配置:将一个计数器和耦接至所述一个计数器的一个比较器分配至多个管理块中的相应一个;以及

选择单元,其被配置为将读取命令提供给多个计数器中的分配至由激活管理块信息限

定的管理块的计数器,并且

其中,多个比较器中的每个比较器被配置为:当从与比较器耦接的计数器输出的计数值等于或大于第一参考值时,激活在错误分析周期信号的信号比特位之中与分配了比较器的管理块相对应的信号比特位。

14. 根据权利要求8所述的数据处理系统,其中,块控制单元包括:

检测单元,其被配置为通过比较激活管理块信息和永久错误块信息来生成永久错误标志;以及

块禁止单元,其被配置为基于被激活的永久错误标志而通过用新地址信号替换地址信号来禁止使用与有效管理块信息相对应的管理块。

## 半导体器件和错误管理方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2017年6月26日向韩国知识产权局提交的申请号为10-2017-0080536的韩国专利申请的优先权,其全部内容通过引用合并于此。

### 技术领域

[0003] 总体而言,各种实施例可以涉及一种半导体器件,并且更具体地,涉及一种错误管理系统、包括该错误管理系统的数据处理系统以及错误管理方法。

### 背景技术

[0004] 即使在存储系统作为已经在制造阶段进行了充分测试的产品发货之后,在实际使用环境下在通常的存储系统中也会发生各种类型的数据错误(在下文中,被称为错误)。

[0005] 这些错误可以被分成暂时错误和永久错误。

[0006] 暂时错误可以是根据暂时操作或操作环境而暂时发生的错误,而永久错误可以是存储器单元的物理错误,例如,不能恢复到正常状态的错误(诸如在栅氧化物击穿的情况下)。

[0007] 存储系统可以包括被配置为根据错误来校正数据比特位(bit)的错误校正码(ECC)电路。

[0008] 在使用大量存储器的系统(例如,服务器系统)中,大量错误与存储容量成比例地发生。然而,没有用于确定发生的错误是暂时错误还是永久错误的方法,因此可能无法有效地管理错误。

[0009] 因此,需要用于分析错误并根据分析出的错误来有效地管理存储区的技术开发。

### 发明内容

[0010] 在本公开的一个实施例中,可以提供一种错误管理系统。错误管理系统可以包括:错误分析单元,其被配置为通过对多个管理块中的错误校正发生(error correction occurrences)进行计数来生成错误校正计数值,并且通过比较错误校正计数值和至少一个参考值来生成用于限定在多个管理块中产生的错误是永久错误还是暂时错误的永久错误块信息。所述错误管理系统可以包括块控制单元,其被配置为:当在永久错误块信息中预先指定多个管理块之中的根据地址信号选择的管理块时,用新地址信号替换地址信号。

[0011] 在本公开的一个实施例中,可以提供一种数据处理系统。所述数据处理系统可以包括处理器。所述数据处理系统可以包括存储系统。所述数据处理系统可以包括存储器控制器。所述数据处理系统可以包括错误管理系统。处理器、存储系统、存储器控制器和错误管理系统可以经由输入和输出(输入/输出)(I/O)总线耦接。所述存储系统的存储区可以被分为多个管理块,并且所述存储系统可以被配置为每当经由错误校正码电路发送错误校正时生成错误校正发生信号。错误管理系统可以被配置为:经由使用错误校正发生信号的错误分析,通过将在多个管理块中生成的错误划分为暂时错误和永久错误,并且通过用新地

址来替换指定多个管理块之中的与永久错误相对应的管理块的地址信号,来禁止使用与永久错误相对应的管理块。

[0012] 在本公开的一个实施例中,可以提供一种错误管理系统的错误管理方法。所述方法可以包括通过对多个管理块中的错误校正发生信号的数目进行计数来生成错误校正计数值,并且通过比较错误校正计数值和至少一个参考值来生成用于限定在多个管理块中生成的错误是永久错误还是暂时错误的永久错误块信息。所述方法可以包括:当在永久错误块信息中预先指定多个管理块之中的根据地址信号选择的管理块时,用新地址信号替换地址信号。

### 附图说明

[0013] 图1是图示了根据本公开的一个实施例的数据处理系统的配置的示图。

[0014] 图2是图示了图1的错误管理系统的配置的示图。

[0015] 图3是图示了图2的块转换器的配置的示图。

[0016] 图4是图示了图2的错误分析周期信号生成单元的配置的示图。

[0017] 图5是图示了图2的错误类型确定单元的配置的示图。

[0018] 图6是图示了图2的块控制单元的配置的示图。

[0019] 图7是图示了根据本公开的一个实施例的错误管理方法的流程图。

[0020] 图8是解释根据本公开的一个实施例的错误管理系统的操作的时序图。

### 具体实施方式

[0021] 下面将参照附图来描述各种实施例。附图是各种实施例(和中间结构)的示意图示。照此,由于例如制造技术和/或公差的原因,预期会出现所述图示的配置和形状的变化。因此,所描述的实施例不应该被解释为限制于本文所示的特定配置和形状,而是可以包括不偏离如所附权利要求中所限定的本公开的精神和范围的配置和形状的偏差。

[0022] 本文参照理想化的实施例的截面和/或平面图来描述本公开。然而,本公开的实施例不应被解释为限制这些构思。尽管将图示并描述一些实施例,但是本领域的普通技术人员将理解的是,在不脱离本公开的原理和精神的情况下,可以对这些实施例进行改变。

[0023] 可以将各种实施例设置为能够有效地管理存储区的错误管理系统和包括该错误管理系统的数据处理系统。

[0024] 根据一个实施例的数据处理系统100可以包括:存储系统108、输入/输出(I/O)总线103、存储器控制器104、处理器106和错误管理系统107。在一个实施例中,可以经由I/O总线103传送命令CMD、地址ADD和数据DATA。在一个实施例中,命令可以包括例如但不限于读取命令RD和/或写入命令等。在一个实施例中,例如,半导体器件可以包括数据处理系统100。

[0025] 存储系统108可以包括主存储器101和高速缓冲存储器102。

[0026] 处理器106可以控制数据处理系统100的整体操作。在一个实施例中,例如,处理器106可以将命令CMD和地址ADD传送到存储器控制器104。在一个实施例中,例如,处理器106可以从I/O总线103接收数据DATA并且将数据DATA发送至I/O总线103。

[0027] 主存储器101可以包括:存储区110、错误校正码(ECC)电路111和修复电路112。

- [0028] 主存储器101可以由易失性存储器和/或非易失性存储器构成。
- [0029] ECC电路111可以对存储区110的I/O数据执行错误校正操作。
- [0030] 修复电路112可以对存储区110执行修复操作。例如,修复电路112可以用冗余存储器单元替换存储区110的故障存储器单元。
- [0031] 主存储器101可以经由I/O总线103将其错误校正发生信号ECC\_INF提供给主存储器控制器160或/和高速缓冲存储器控制器150。
- [0032] 每当ECC电路111对存储区110的I/O数据执行错误校正操作时,都可以产生错误校正发生信号ECC\_INF。
- [0033] 高速缓冲存储器102可以包括高速缓冲存储器群集LV1至LVn(它们根据其大小和用途划分为多个级)、ECC电路121和修复电路122。
- [0034] ECC电路121可以对高速缓冲存储器群集LV1至LVn的I/O数据执行错误校正操作。
- [0035] 修复电路122可以对高速缓冲存储器群集LV1至LVn执行修复操作。
- [0036] 高速缓冲存储器102可以经由I/O总线103将其错误校正发生信号ECC\_INF提供给高速缓冲存储器控制器150和/或主存储器控制器160。
- [0037] 错误校正发生信号ECC\_INF可以包括在ECC电路121中对高速缓冲存储器群集LV1至LVn的I/O数据执行错误校正操作的次数。
- [0038] 存储器控制器104可以包括高速缓冲存储器控制器150和主存储器控制器160。
- [0039] 高速缓冲存储器控制器150可以控制高速缓冲存储器102的数据I/O操作。当从处理器106发送数据读取和写入(读取/写入)命令时,高速缓冲存储器控制器150可以执行控制操作,该控制操作包括用于选择高速缓冲存储器102和主存储器101之中的将被优先使用的的一个的操作。
- [0040] 主存储器控制器160可以控制主存储器101的数据I/O操作。
- [0041] 在一个实施例中,主存储器101和高速缓冲存储器102的存储区可以被分为多个管理块,并且每个管理块的大小可以由用户根据存储器架构、用户环境、处理等来限定。
- [0042] 通过使用经由I/O总线103发送的错误校正发生信号ECC\_INF的错误分析,错误管理系统107可以将多个管理块中产生的错误划分为暂时错误和永久错误,并且可以禁止与永久错误相对应的管理块被使用。
- [0043] 错误管理系统107可以在当前输入的地址信号ADD对应于禁止使用的管理块时用新地址信号来替换当前输入的地址信号ADD。
- [0044] 多个管理块可以独立地设定在主存储器101和高速缓冲存储器102之间,或者可以在不划分主存储器101和高速缓冲存储器102的情况下被设定。
- [0045] 多个管理块可以根据需要而设定为存储列单位(rank units)、存储体单位(bank units)、页单位(page units)或者(比存储列单位、存储体单位、页单位更小的)区单位(region units)。
- [0046] 参见图2,根据一个实施例的错误管理系统107可以包括块转换器200、错误分析单元300和块控制单元700。
- [0047] 块转换器200可以生成激活管理块信息BLK\_NUM\_A,其限定多个管理块之中的与地址信号ADD相对应的管理块。
- [0048] 当管理块是N个时,激活管理块信息BLK\_NUM\_A可以包括与 $\log_2^N$ 相对应的比特位。

[0049] 例如,当N是64时,激活管理块信息BLK\_NUM\_A可以由6个比特位构成。

[0050] 在该示例中,当激活管理块信息BLK\_NUM\_A为‘000000’时,激活管理块信息BLK\_NUM\_A可以限定N个管理块中的管理块1(在下文中,被称为第一管理块),而当激活管理块信息BLK\_NUM\_A为‘000001’,激活管理块信息BLK\_NUM\_A可以限定N个管理块中的第二管理块。类似地,当激活管理块信息BLK\_NUM\_A为‘111111’时,激活管理块信息BLK\_NUM\_A可以限定N个管理块中的作为最后一个管理块的第64管理块。

[0051] 当芯片选择信号CS被激活时,块转换器200可以生成限定与地址信号ADD相对应的管理块的激活管理块信息BLK\_NUM\_A。在一个实施例中,例如,块转换器200可以被配置为根据地址信号ADD来生成限定多个管理块中的任意一个的激活管理块信息。

[0052] 随后要描述的地址信号ADD可以是来自错误管理系统107的外部接收到的地址信号,并且构成地址信号ADD的信号比特位的一部分可以用于生成激活管理块信息BLK\_NUM\_A。

[0053] 错误分析单元300可以通过对多个管理块中的错误校正发生的次数进行计数来生成错误校正计数值,并且通过将错误校正计数值与至少一个参考值比较来生成永久错误块信息BLK\_NUM\_B<1:N>,其限定了在多个管理块中生成的错误是永久错误还是暂时错误。

[0054] 错误分析单元300可以通过根据错误分析周期信号P\_CLK<1:N>而确定在由激活管理块信息BLK\_NUM\_A指定的管理块中生成的错误的类型,来生成限定其中发生永久错误的管理块的永久错误块信息BLK\_NUM\_B<1:N>。

[0055] 错误分析单元300可以包括错误分析周期信号生成单元400和错误类型确定单元500。

[0056] 错误分析周期信号生成单元400可以根据读取标签RD\_TAG、激活管理块信息BLK\_NUM\_A和第一参考值REF1来生成错误分析周期信号P\_CLK<1:N>。

[0057] 读取标签RD\_TAG可以是根据外部读取命令RD在内部生成的信号。在一个实施例中,例如,读取标签RD\_TAG可以是根据包括读取命令RD的命令CMD在内部生成的信号。

[0058] 第一参考值REF1可以是用于确定读取命令RD被输入的次数的参考值。

[0059] 构成错误分析周期信号P\_CLK<1:N>的比特位可以对应于多个管理块。

[0060] 例如,错误分析周期信号P\_CLK<1:N>的比特位可以对应于N个管理块。

[0061] 错误类型确定单元500可以根据错误校正发生信号ECC\_INF、错误分析周期信号P\_CLK<1:N>以及第二参考值和第三参考值REF<2:3>来生成永久错误块信息BLK\_NUM\_B<1:N>。

[0062] 块控制单元700可以生成根据激活管理块信息BLK\_NUM\_A、永久错误块信息BLK\_NUM\_B<1:N>、芯片选择信号CS和地址信号ADD来控制的地址信号ADDN。

[0063] 受控的地址信号ADDN可以具有与地址信号ADD(即,新地址信号)不同的值,或者可以具有与地址信号ADD的值相同的值。在一个实施例中,例如,块控制单元700可以被配置为:当在永久错误块信息BLK\_NUM\_B<1:N>中预先指定在多个管理块之中根据地址信号ADD而选择的管理块时,用新地址信号(即,包括与地址信号ADD不同的值的受控的地址信号ADDN)来替换地址信号ADD。

[0064] 参见图3,块转换器200可以包括舍入逻辑210和计算逻辑220。

[0065] 当芯片选择信号CS被激活时,舍入逻辑210可以通过去除构成地址信号ADD的比特位信号的一部分来输出地址信号ADD。

[0066] 如上所述,在实施例中,多个管理块可以分为以存储列、存储体、页等单元,但是地

址信号ADD可以包括用于指定甚至以存储器单元为单位的管理块的信号比特位。因此,构成地址信号ADD的总信号比特位的一部分可能不是必需的。

[0067] 因此,舍入逻辑210可以通过去除地址信号ADD的信号比特位中未涉及激活管理块信息BLK\_NUM\_A的生成的一部分来输出地址ADD。

[0068] 计算逻辑220可以计算从舍入逻辑210提供的地址信号中的哪些比特位对应于多个管理块中的哪些管理块,并且将计算结果输出为激活管理块信息BLK\_NUM\_A。

[0069] 参见图4,错误分析周期信号生成单元400可以包括:选择单元410、多个计数器CNT1至CNTN以及多个比较器CMP1至CMPN。

[0070] 多个计数器CNT1至CNTN中的一个和多个比较器CMP1至CMPN中的一个可以按照编号次序被分配给多个管理块中的相应一个。

[0071] 例如,计数器CNT1和比较器CMP1可以被分配给第一管理块(例如,管理块1),另一个计数器CNT2和另一个比较器CMP2可以被分配给管理块2,并且类似地,另一个计数器CNTN和另一个比较器CMPN可以被分配给管理块N。

[0072] 选择单元410可以将读取标签RD\_TAG提供给分配至由激活管理块信息BLK\_NUM\_A限定的管理块的计数器CNT<sub>i</sub>。这里,<sub>i</sub>为1至N中的任意一个,而在本实施例中可以假定<sub>i</sub>为1。

[0073] 计数器CNT1可以对读取标签RD\_TAG进行计数,并且输出读取标签RD\_TAG的计数值。

[0074] 当从计数器CNT1输出的计数值等于或大于第一参考值REF1时,比较器CMP1可以激活错误分析周期信号P\_CLK<1:N>中的与管理块1相对应的错误分析周期信号P\_CLK<1>。例如,错误分析周期信号可以以脉冲形式生成。

[0075] 例如,可以假定第一参考值REF1为‘10’。比较器CMP1可以在读取标签RD\_TAG被生成十次(例如,读取命令被输入十次)时激活错误分析周期信号P\_CLK<1>。

[0076] 当从计数器CNT1输出的计数值等于或大于第一参考值REF1时,比较器CMP1可以通过激活复位信号RST来初始化计数器CNT1。

[0077] 经由上述方法,多个计数器CNT2至CNTN和多个比较器CMP2至CMPN可以生成错误分析周期信号P\_CLK<2:N>。

[0078] 参见图5,错误类型确定单元500可以包括多个错误类型确定单元510-1至510-N和寄存器阵列520。

[0079] 多个错误类型确定单元510-1至510-N可以具有彼此相同的配置。

[0080] 多个错误类型确定单元510-1至510-N之中与第一管理块相对应的错误类型确定单元510-1可以包括:计数器(ECC CNT) 511、第一寄存器512和第二寄存器513(REG1和REG2)、减法器514以及比较器515。

[0081] 计数器511可以对错误校正发生信号ECC\_INF进行计数。

[0082] 当错误分析周期信号P\_CLK<1>被激活(例如,错误分析周期信号P\_CLK<1>被触发)时,计数器511可以将错误校正发生信号ECC\_INF的计数值R1移位到第一寄存器512,并且初始化计数值R1。

[0083] 当误差分析周期信号P\_CLK<1>被激活时,第一寄存器512和第二寄存器513可以将存储在其中的值移位到下一级(stages)并且存储输入信号。在一个实施例中,例如,第一寄存器512和第二寄存器513可以被配置为根据正被激活的错误分析周期信号P\_CLK<1>来顺

序地移位计数器511的输出。

[0084] 减法器514可以将第二寄存器513的输出值R3减去第一寄存器512的输出值R2的值输出为差值SUBOUT。在一个实施例中,例如,减法器514可以被配置为生成包括在错误类型确定单元510-1中的多个寄存器(即,REG1、REG2)的输出(即,R2、R3)之间的差值SUBOUT。

[0085] 比较器515可以通过将差值SUBOUT和第二寄存器513的输出值R3与第二参考值和第三参考值REF<2:3>进行比较来生成永久错误块信息BLK\_NUM\_B<1>。在一个实施例中,例如,比较器可以被配置为通过将多个寄存器(即,512、513)的输出(即,R2或R3)中的任意一个和差值SUBOUT与第二参考值和第三参考值REF<2:3>进行比较来生成永久错误块信息BLK\_NUM\_B<1>。

[0086] 永久错误块信息BLK\_NUM\_B<1>可以限定在第一管理块中产生的错误是永久错误还是暂时错误。

[0087] 当在第一管理块中产生的错误是永久错误时,与暂时错误相比,错误校正发生的数目可以随着时间增加,因此第二参考值REF<2>可以被设定为适用于确定错误的某一值。

[0088] 当第一管理块的错误校正发生的数目的绝对值不大时,可以经由修复操作等来使用第一存储块。然而,在第一管理块的错误校正发生数目的绝对值为某一级或更大时,第一存储块不难被使用,且因而第三参考值REF<3>可以被设定为适用于确定错误的某一值。

[0089] 例如,当差值SUBOUT大于第二参考值REF<2>并且第二寄存器513的输出值R3大于第三参考值REF<3>时,比较器515可以输出具有某一电平(例如,高电平)的永久错误块信息BLK\_NUM\_B<1>,其限定了在第一管理块中生成的错误是永久错误。

[0090] 在另一个示例中,当差值SUBOUT等于或小于第二参考值REF<2>并且第二寄存器513的输出值R3等于或小于第三参考值REF<3>时,比较器515可以输出具有某一电平(例如,低电平)的永久错误块信息BLK\_NUM\_B<1>,其限定了在第一管理块中生成的错误是暂时错误。

[0091] 经由上述方法,其它的错误类型确定单元510-2至510-N可以输出具有某些电平的永久错误块信息BLK\_NUM\_B<2:N>,其限定了在相应的管理块中生成的错误是永久错误还是暂时错误。

[0092] 寄存器阵列520可以存储永久错误块信息BLK\_NUM\_B<1:N>。

[0093] 参见图6,块控制单元700可以包括检测单元710和块禁止单元720。

[0094] 当芯片选择信号CS被激活时,检测单元710可以通过比较激活管理块信息BLK\_NUM\_A和永久错误块信息BLK\_NUM\_B<1:N>来生成永久错误标志FAIL\_BLK。

[0095] 激活管理块信息BLK\_NUM\_A可以是用于在多个管理块(例如,N个管理块)之中指定当前被选择的特定管理块的信息。

[0096] 永久错误块信息BLK\_NUM\_B<1:N>可以是用于指示在多个管理块中生成的错误是否是永久错误并且因此构成永久错误块信息BLK\_NUM\_B<1:N>的N个比特位中的多个比特位可以具有高电平的信息。

[0097] 因此,当与由激活管理块信息BLK\_NUM\_A指定的管理块相对应的永久错误块信息BLK\_NUM\_B<1:N>的比特位具有高电平时,检测单元710可以激活永久错误标志FAIL\_BLK。

[0098] 例如,通过激活永久错误标志FAIL\_BLK,经由先前的错误分析,检测单元710可以通知当前被选择的管理块是与被确定为永久错误的管理块相同的管理块。

[0099] 当永久错误标志FAIL\_BLK被激活(例如,永久错误标志FAIL\_BLK具有高电平)时,基于存储器使用信息,块禁止单元720可以通过用具有新值(即,与地址信号ADD不同的值)的受控的地址信号ADDN替换地址信号ADD,来阻止使用与激活管理块信息BLK\_NUM\_A相对应的管理块。

[0100] 当永久错误标志FAIL\_BLK被禁止(例如,永久错误标志FAIL\_BLK具有低电平)时,块禁止单元720可以绕过地址信号ADD。

[0101] 下面将参照图7和图8来描述根据一个实施例的错误管理方法。

[0102] 首先,可以执行读取命令计数和错误校正计数(S1)。

[0103] 芯片选择信号CS可以基于时钟信号CLK和读取命令RD而被激活,并且相应的地址信号ADD可以被输入。无论多个管理块如何,每当根据读取命令RD来指定特定的管理块时,可以实时地执行读取命令计数和错误校正计数。然而,为了清楚起见,可以假设根据地址信号ADD来选择管理块43。

[0104] 错误校正发生信号ECC\_INF可以根据基于读取命令RD的数据读取操作的执行而生成。

[0105] 读取命令计数可以是对根据读取命令而生成的读取标记RD\_TAG进行计数的操作CNT43,该读取命令根据管理块43的指定来输入,而错误校正计数可以是对每当在管理块43上执行错误校正时生成的错误校正发生信号ECC\_INF进行计数的操作。

[0106] 接下来是用于确定读取命令的计数值是否大于第一参考值REF1的操作(S2)。

[0107] 当读取命令计数值大于第一参考值REF1(REF1+1)在操作S2中作为确定结果时,可以移位累积的错误校正计数值,直到错误分析周期信号P\_CLK<43>被生成(S3)(参见图5)。

[0108] 计数器ECC\_CNT可以通过对错误校正发生信号ECC\_INF进行计数来增加其计数值(D0→D1),并且根据错误分析周期信号P\_CLK<43>将计数值初始化为“0(零)”。第一寄存器REG1和第二寄存器REG2可以根据错误分析周期信号P\_CLK<43>将存储在其中的值移位到下一级(D2→D1,D3→D2)。

[0109] 可以计算当前周期的错误校正计数值(例如,第一寄存器512的输出值R2)和前一周期的错误校正计数值(例如,第二寄存器513的输出值R3)之间的差值SUBOUT(S4)(参见图5)。

[0110] 用于确定差值SUBOUT是否大于第二参考值REF<2>并且第二寄存器513的输出值R3是否大于第三参考值REF<3>的操作是通过执行比较操作来执行的(S5)。

[0111] 当差值SUBOUT大于第二参考值REF<2>并且第二寄存器513的输出值R3大于第三参考值REF<3>在操作S5中作为确定结果时,管理块43可以被确定为永久错误(S6)。

[0112] 当差值SUBOUT等于或小于第二参考值REF<2>或者第二寄存器513的输出值R3等于或小于第三参考值REF<3>在操作S5中作为确定结果时,管理块43可以被确定为暂时错误(S7)。

[0113] 通过比较激活管理块信息BLK\_NUM\_A和永久错误块信息BLK\_NUM\_B<1:N>,可以执行用于确定管理块43是否是与通过先前的错误分析被确定为永久错误的管理块相同的操作(S8)。

[0114] 当管理块43是与通过先前的错误分析被确定为永久错误的管理块相同的操作S8中作为确定结果时,可以禁止使用管理块43,并且可以用新地址来替换当前输入

的地址(S9)。

[0115] 当管理块43是与通过先前的错误分析而被确定为永久错误的管理块不同的管理块在操作S8中作为确定结果时,可以绕过当前输入的地址(S10)(即,永久错误标志FAIL\_BLK被禁止)。

[0116] 替换的地址或当前输入的地址可以经由高速缓冲存储器控制器150和/或主存储器控制器160提供给高速缓冲存储器102或主存储器101,以执行与命令CMD相对应的操作。

[0117] 本公开的上述实施例旨在说明而不是限制本公开。各种替代形式和等同形式都是可能的。实施例不受本文中所述的实施例的限制。实施例也不限于任意特定类型的半导体器件。考虑到本公开内容,其它增加、减少或修改是显而易见的,并且旨在落入所附权利要求的范围内。

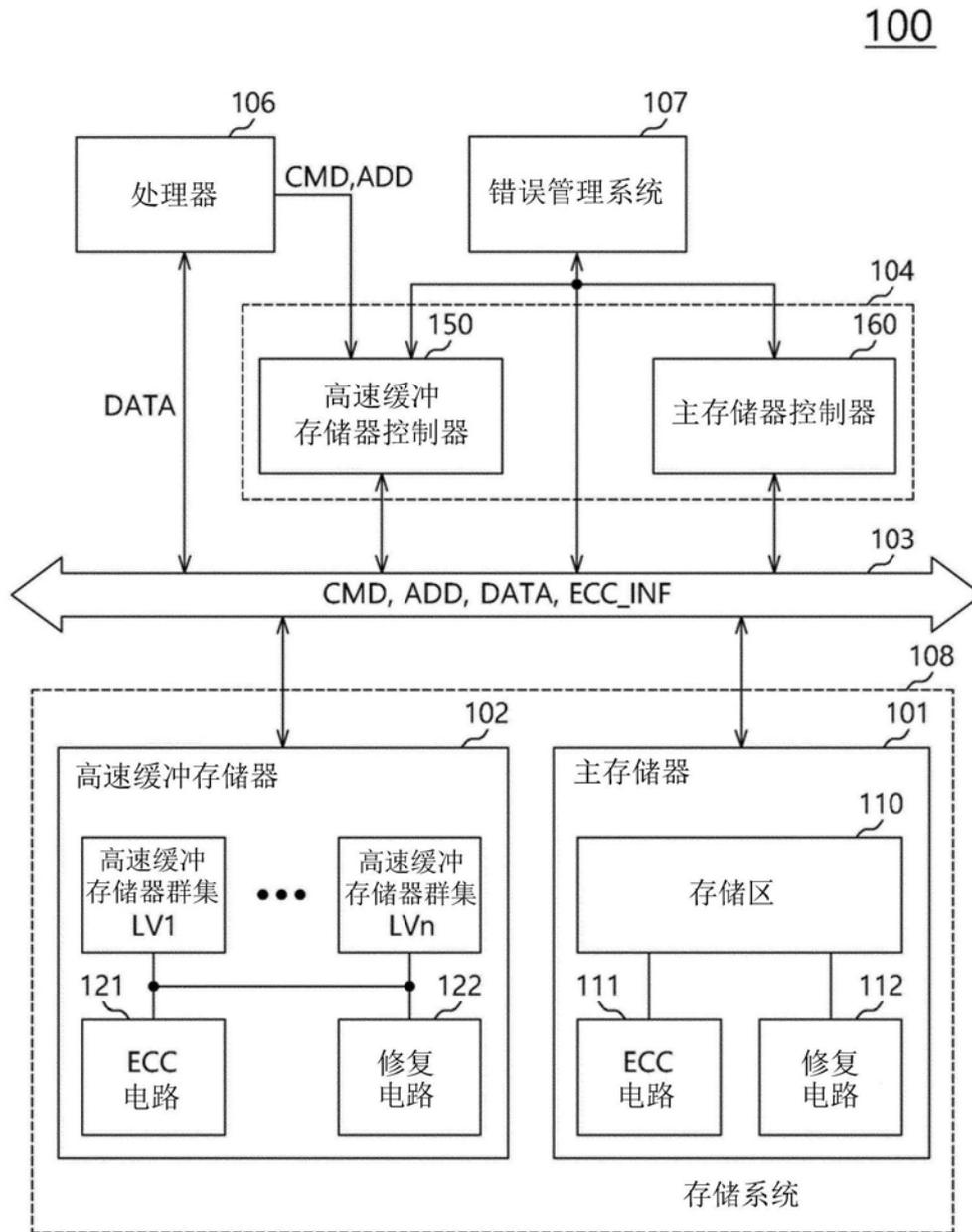


图1

107

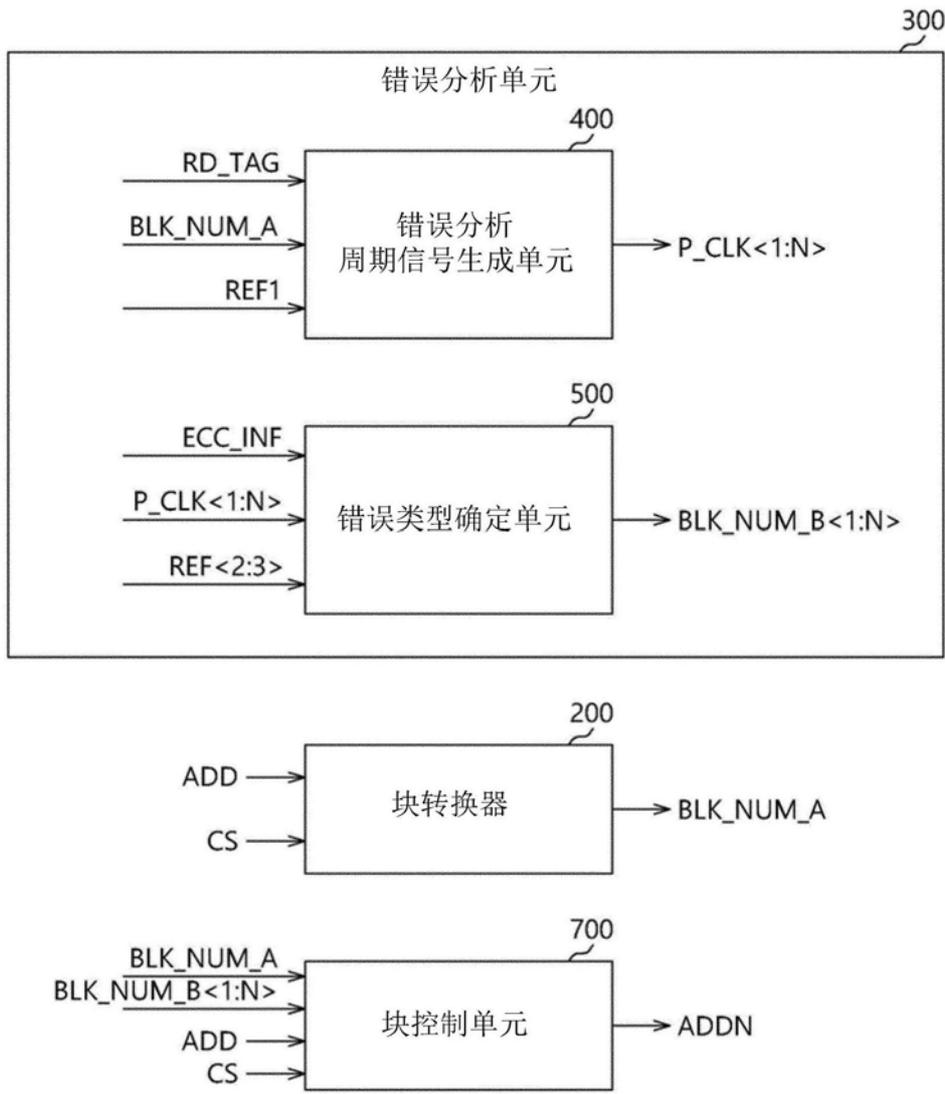


图2

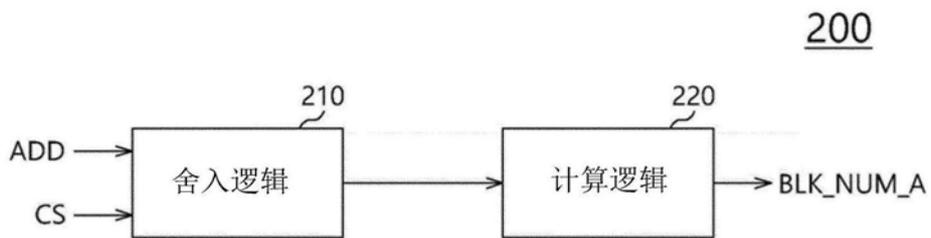


图3

400

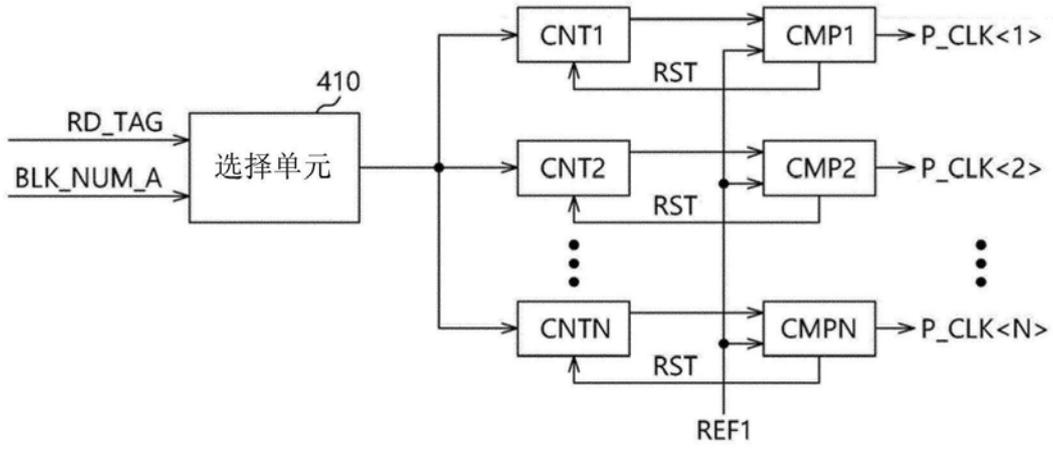


图4

500

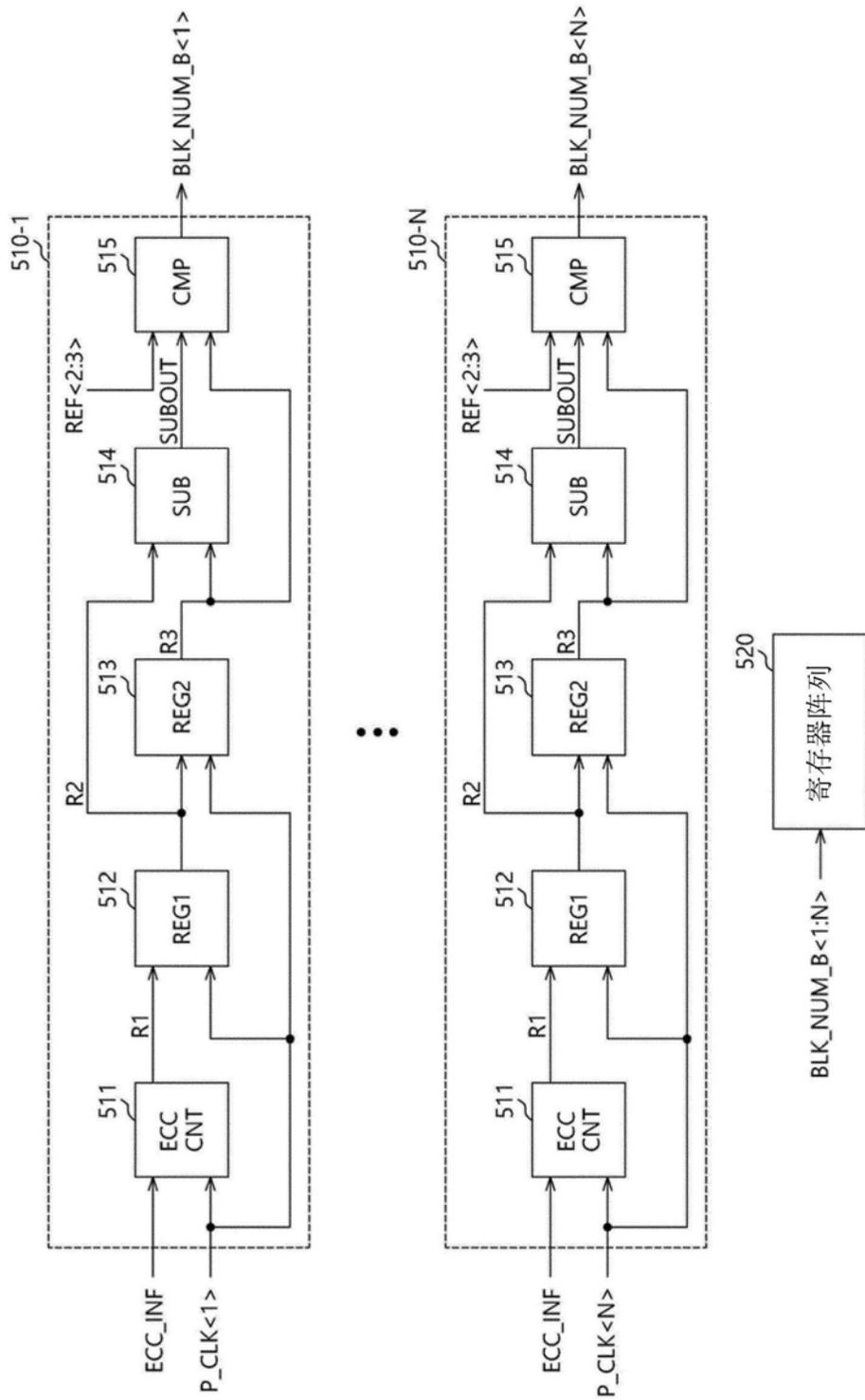


图5

700

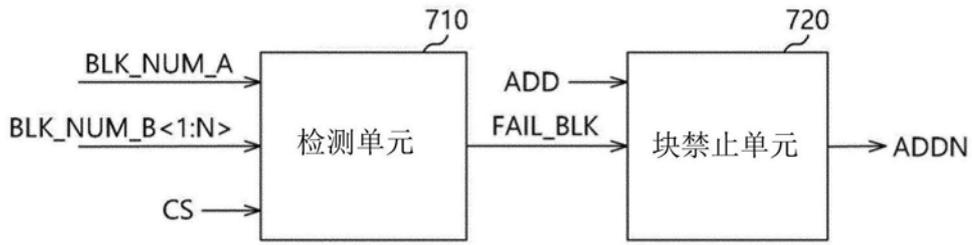


图6

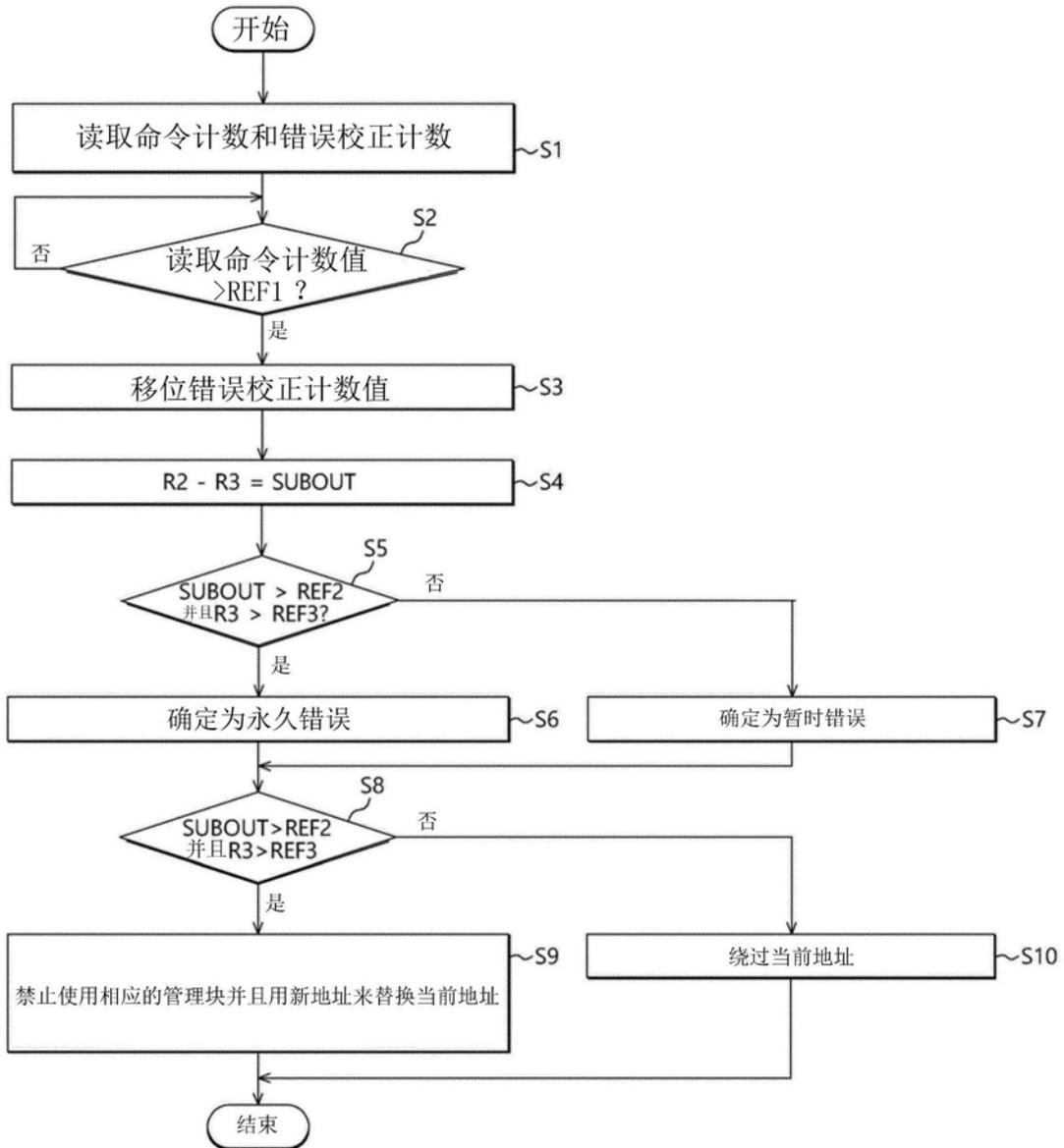


图7

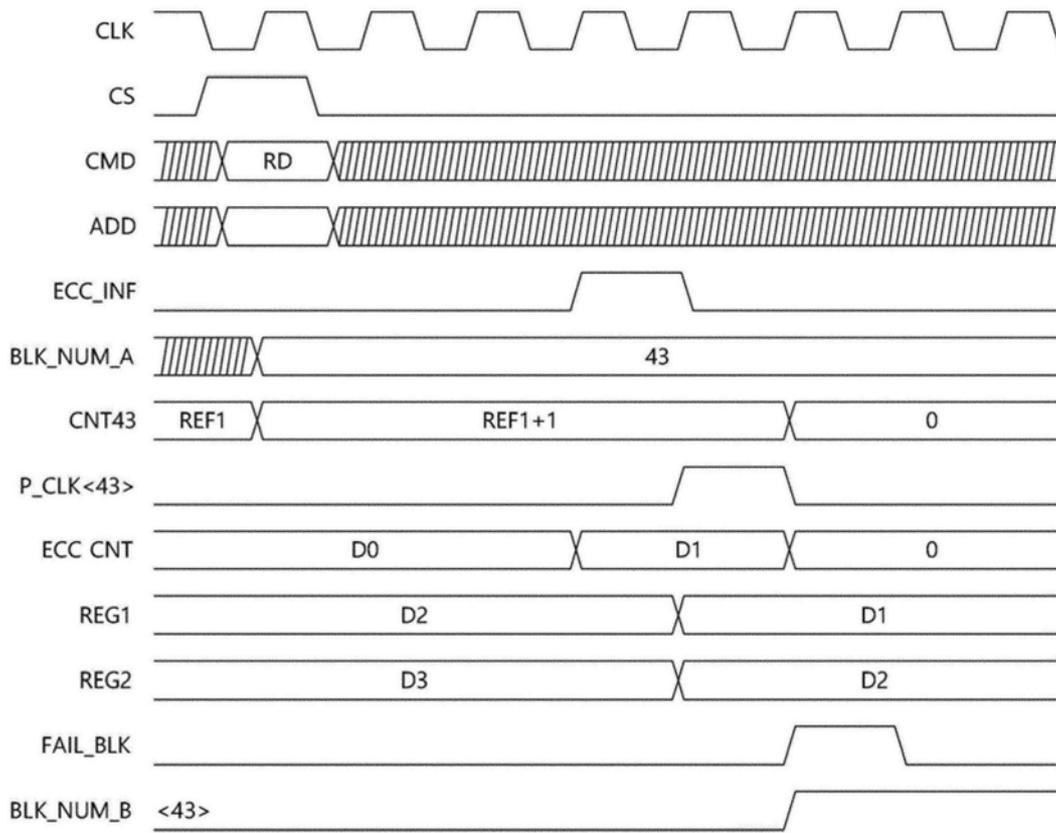


图8