



(12)发明专利

(10)授权公告号 CN 106252458 B

(45)授权公告日 2017.12.12

(21)申请号 201610596438.X

(51)Int.Cl.

(22)申请日 2016.06.08

H01L 31/18(2006.01)

H01L 21/02(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 106252458 A

审查员 朱永全

(43)申请公布日 2016.12.21

(30)优先权数据

10-2015-0082111 2015.06.10 KR

10-2016-0053932 2016.05.02 KR

(73)专利权人 LG电子株式会社

地址 韩国首尔

(72)发明人 梁荣成 权炯镇 金忠义 崔政勋

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 刘久亮

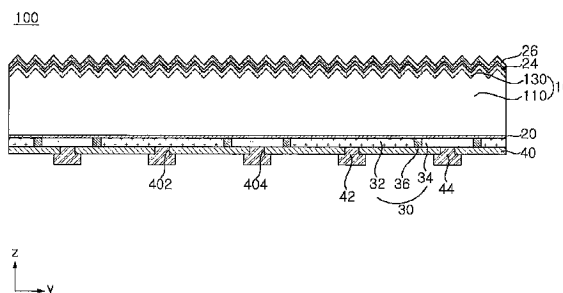
权利要求书2页 说明书21页 附图11页

(54)发明名称

制造太阳能电池的方法

(57)摘要

公开了一种制造太阳能电池的方法。该方法包括以下步骤：在包括基区的半导体基板之上使用绝缘膜形成保护膜，该基区具有第一导电类型并且由晶体硅形成。所述形成的步骤包括在包括具有卤素元素的卤素气体的气体环境下在600摄氏度或更高的热处理温度下执行热处理工艺。



1. 一种制造太阳能电池的方法,该方法包括以下步骤:在包括基区的半导体基板之上使用绝缘膜形成保护膜,所述基区具有第一导电类型并且由晶体硅形成,

其中,形成所述保护膜的步骤包括在包括具有卤素元素的卤素气体的气体环境下在600摄氏度或更高的热处理温度下执行热处理工艺,

其中,所述热处理工艺包括主区间,在所述主区间期间维持所述热处理温度;所述主区间之前的升温区间,在所述升温区间期间发生从引入温度到所述热处理温度的温度上升;以及所述主区间之后的降温区间,在所述降温区间期间发生从所述热处理温度到释放温度的温度下降。

2. 根据权利要求1所述的方法,其中,形成所述保护膜的步骤包括以下步骤:

通过在热处理炉中执行所述热处理工艺来经由热氧化形成所述保护膜;

在低压化学气相沉积装置中通过执行所述热处理工艺来经由沉积形成所述保护膜;或者

通过在600摄氏度或更低的温度下执行形成初步保护膜的湿法化学工艺或干法工艺,并且此后经由所述热处理工艺在600摄氏度或更高的温度下热处理所述初步保护膜来形成所述保护膜。

3. 根据权利要求1所述的方法,其中,所述卤素气体包括氟、氯、溴、碘、碲和Uus中的至少一种,作为所述卤素元素。

4. 根据权利要求3所述的方法,其中,所述卤素气体包括氯,作为所述卤素元素。

5. 根据权利要求4所述的方法,其中,所述卤素气体包括 Cl_2 、 $\text{C}_2\text{H}_2\text{Cl}_2$ 和 HCl 中的至少一种。

6. 根据权利要求1所述的方法,其中,所述气体环境还包括氧气作为源气,使得所述保护膜包括氧化硅层,并且

其中,所包含所述卤素气体的量等于或小于所述氧气的量。

7. 根据权利要求6所述的方法,其中,所述氧气与所述卤素气体的体积比在从1:0.01至1:1的范围内。

8. 根据权利要求1所述的方法,其中,所述热处理工艺的所述热处理温度在从600摄氏度至900摄氏度的范围内。

9. 根据权利要求1所述的方法,其中,所述引入温度或所述释放温度在从400摄氏度至550摄氏度的范围内。

10. 根据权利要求9所述的方法,其中,所述引入温度或所述释放温度在从500摄氏度至550摄氏度的范围内。

11. 根据权利要求1所述的方法,该方法还包括以下步骤:在形成所述保护膜之前,通过用掺杂剂掺杂所述半导体基板的内部,来形成具有所述第一导电类型并且具有比所述基区的掺杂浓度更高的掺杂浓度的导电区域或具有与所述第一导电类型相反的第二导电类型的导电区域,

其中,在形成所述保护膜时,所述保护膜被形成在所述导电区域之上。

12. 根据权利要求11所述的方法,其中,所述保护膜具有在从3nm至6nm的范围内的厚度。

13. 根据权利要求1所述的方法,该方法还包括以下步骤:在形成所述保护膜之前,在所

述半导体基板的一个表面之上形成导电区域,所述导电区域具有与所述半导体基板的晶体结构不同的晶体结构,

其中,在形成所述保护膜时,所述保护膜被形成在所述导电区域之上。

14. 根据权利要求13所述的方法,其中,在形成所述导电区域时,具有所述第一导电类型的第一导电区域和具有与所述第一导电类型相反的第二导电类型的第二导电区域被形成在所述半导体基板的一个表面之上的相同平面中,并且

其中,所述保护膜覆盖所述第一导电区域和所述第二导电区域两者。

15. 根据权利要求14所述的方法,其中,所述保护膜具有在从3nm至6nm的范围内的厚度。

16. 根据权利要求1所述的方法,其中,在形成所述保护膜时,所述保护膜是形成在所述半导体基板的一个表面之上的控制钝化层,并且

其中,所述方法还包括以下步骤:在形成所述保护膜之后,在所述控制钝化层之上形成导电区域。

17. 根据权利要求16所述的方法,其中,在形成所述导电区域时,具有所述第一导电类型的第一导电区域和具有与所述第一导电类型相反的第二导电类型的第二导电区域被形成在所述控制钝化层之上的相同平面中。

18. 根据权利要求16所述的方法,其中,所述控制钝化层具有在从1nm至2nm的范围内的厚度。

19. 根据权利要求1所述的方法,其中,所述保护膜是位于所述半导体基板的一个表面之上的第一钝化膜和在所述半导体基板的其余表面之上的第二钝化膜中的至少一个。

20. 根据权利要求19所述的方法,其中,所述第一钝化膜和所述第二钝化膜经由所述热处理工艺同时被形成。

制造太阳能电池的方法

技术领域

[0001] 本发明涉及一种制造太阳能电池的方法,且更具体地,涉及一种具有在半导体基板上或导电区域上形成的保护膜太阳能电池的制造方法。

背景技术

[0002] 近来,由于现有能源(诸如石油和煤炭)的耗尽,对于代替现有能源的替代性能源越来越感兴趣。最重要的是,太阳能电池是将太阳光转换成电能的受欢迎的下一代电池。

[0003] 太阳能电池可以通过基于某种设计而形成各种层和电极来制造。太阳能电池的效率可以通过各种层和电极的设计来确定。为了使太阳能电池商用化,需要克服低效率的问题,且由此,需要设计各种层和电极以便最大化太阳能电池的效率。

[0004] 在一个示例中,太阳能电池被设置有各种保护膜,以便实现半导体基板或半导体层的钝化、物理保护和电绝缘。这些保护膜可以通过例如热氧化或沉积来形成。通过热氧化形成的保护膜可能难以精确地控制其厚度且难以实现优异的膜特性。另外,在包括源气和载气(根据需要)的气体环境下执行沉积,该源气含有用于构成保护膜的元素。然而,仅使用基本气体(诸如源气和载气)形成的保护膜可能具有高界面陷阱密度,且可能不具有对半导体基板或半导体层的良好钝化。因此,需要一种制造具有良好特性的保护膜的方法。

发明内容

[0005] 因此,鉴于上述问题已做出本发明,并且本发明的目的是提供一种制造太阳能电池的方法,该方法能够通过具有良好特性的保护膜的形来制造具有良好效率的太阳能电池。

[0006] 根据本发明的一个方面,上述目的和其它目的可以通过提供一种制造太阳能电池的方法来实现,该方法包括以下步骤:在包括基区的半导体基板之上使用绝缘膜形成保护膜,所述基区具有第一导电类型并且由晶体硅形成。所述形成的步骤包括在包括具有卤素元素的卤素气体的气体环境下在600摄氏度或更高的热处理温度下执行热处理工艺。

附图说明

[0007] 本发明的上述和其它目的、特征和其它优点将从下面结合附图进行的详细描述中被更加清楚地理解,在附图中:

[0008] 图1是例示由根据本发明的一种实施方式的制造太阳能电池的方法制造的太阳能电池的一个示例的截面图;

[0009] 图2是图1中例示的太阳能电池的部分后视平面图;

[0010] 图3a、图3b、图3c、图3d、图3e和图3f是例示根据本发明的一种实施方式的制造太阳能电池的方法的截面图;

[0011] 图4是例示热处理装置的一个示例的视图,该热处理装置可以执行在根据本发明的一种实施方式的太阳能电池的制造方法中的热处理工艺;

[0012] 图5是例示在根据本发明的一种实施方式的太阳能电池的制造方法中的热处理工艺的温度循环的示图；

[0013] 图6a和图6b是例示在根据本发明的一种实施方式的太阳能电池的制造方法中形成控制钝化层的操作的截面图；

[0014] 图7是例示由根据本发明的一种实施方式的太阳能电池的制造方法制造的太阳能电池的另一示例的截面图；

[0015] 图8是图7中例示的太阳能电池的示意性平面图；

[0016] 图9a、图9b、图9c和图9d是例示根据本发明的另一实施方式的太阳能电池的制造方法的截面图；

[0017] 图10a、图10b、图10c和图10d是例示根据本发明的又一实施方式的太阳能电池的制造方法的截面图；

[0018] 图11是根据实验示例1的太阳能电池的光致发光(PL)照片；

[0019] 图12是根据比较示例1的太阳能电池的PL照片；

[0020] 图13是根据比较示例2的太阳能电池的PL照片；

[0021] 图14是例示测量根据实验示例1和比较示例1的太阳能电池的默示开路电压的结果的曲线图；以及

[0022] 图15是例示在900摄氏度的温度下执行附加热处理之后测量根据实验示例1和2以及比较示例1的太阳能电池的默示开路电压的结果的曲线图。

具体实施方式

[0023] 现在将详细参照本发明的优选实施方式,这些优选实施方式的示例被例示在附图中。然而,将理解的是,本发明不应限于这些实施方式并且可以以各种方式来修改。

[0024] 在附图中,为了清楚且简洁地说明本发明,省略了对与描述无关的元件的例示,并且相同或极其类似的元件在通篇说明书中由相同的附图标记来指定。另外,在附图中,为了更清楚地说明,夸大或缩小了元件的维数(诸如厚度、宽度等),并且由此,本发明的厚度、宽度等不限于附图的例示。

[0025] 另外,在整个说明书中,当元件被称为“包括”另一元件时,该元件不应被理解为排除其它元件,只要没有特殊冲突的描述即可,并且该元件可以包括至少一个其它元件。另外,将理解的是,当诸如层、膜、区域或基板的元件被称为“在”另一元件“之上”时,该元件可以直接在另一元件之上,或者还可能存在中间元件。另一方面,当元件(诸如层、膜、区域或基板)被称为“直接在”另一元件“之上”时,这意味着之间没有中间元件。

[0026] 下文中,将参照附图描述根据本发明的实施方式的太阳能电池的制造方法。将首先描述由根据本发明的实施方式的太阳能电池的制造方法制造的太阳能电池的一个示例,并且此后,将描述根据本发明的实施方式的太阳能电池的制造方法。

[0027] 图1是例示根据本发明的实施方式的由太阳能电池的制造方法制造的太阳能电池的一个示例的截面图,并且图2是图1例示的太阳能电池的部分后视平面图。

[0028] 参照图1和图2,根据本实施方式的由附图标记100指定的太阳能电池包括具有基区110的半导体基板10;导电区域32和34,它们被形成在半导体基板10上或之上;电极42和44,它们被连接到导电区域32和34;以及保护膜,该保护膜被形成在(例如,接触)半导体基

板10之上。本实施方式例示了设置在半导体基板10之上的控制钝化层20构成上述保护膜，并且包括导电区域32和34的半导体层30被设置在控制钝化层20之上。这里，半导体层30包括第一导电类型的第一导电区域32和第二导电类型的第二导电区域34，并且本征阻隔区域36可以被插入在第一导电区域32与第二导电区域34之间。另外，电极42和44可以包括连接到第一导电区域32的第一电极42和连接到第二导电区域34的第二电极44。另外，太阳能电池100还可以包括附加保护膜，诸如前钝化膜24、防反射膜26和后钝化膜40。这里，保护膜可以是用于保护半导体基板10或导电区域32和34的绝缘膜。下面将更详细地描述上述构成元件。

[0029] 半导体基板10可以包括基区110，该基区110包括相对较低掺杂浓度的第二导电掺杂剂，由此具有第二导电类型。基区110可以由包括第二导电掺杂剂的晶体半导体形成。在一个示例中，基区110可以由包括第二导电掺杂剂的单晶或多晶半导体（例如，单晶硅或多晶硅）形成。更具体地，基区110可以由包括第二导电掺杂剂的单晶半导体（例如，单晶半导体晶圆，且更具体地，半导体硅晶圆）形成。具有高结晶度并由此具有低缺陷的基区110或半导体基板10的使用确保了优异的电特性。

[0030] 第二导电类型可以是p型或n型。在一个示例中，当基区110是n型时，可以广泛地形成p型第一导电区域32，以便增大光电转换面积。基区110和p型第一导电区域32两者形成结（例如，pn结），并且使控制钝化层20被插入在基区110与p型第一导电区域32之间，以用于经由光电转换来形成载流子。另外，在这种情况下，具有宽面积的第一导电区域32可以有效地收集相对缓慢移动的空穴，从而有助于提高光电转换效率。然而，本发明不限于此。

[0031] 另外，半导体基板10可以包括设置在半导体基板10的正面上的前场区域（或场区域）130。前场区域130可以具有与基区110的导电类型相同的导电类型，但可以具有比基区110更高的掺杂浓度。因此，前场区域130可以构成导电区域或掺杂区域。

[0032] 本实施方式例示了前场区域130是通过用第二导电掺杂剂以相对较高的掺杂浓度掺杂半导体基板10而形成的掺杂区域的配置。由此可见，前场区域130包括第二导电类型的晶体（单晶或多晶）半导体，以便构成半导体基板10的一部分。在一个示例中，前场区域130可以构成第二导电类型的单晶半导体基板（例如，单晶硅晶圆基板）的一部分。此时，前场区域130的掺杂浓度可以低于第二导电区域34的掺杂浓度，该第二导电区域34具有与前场区域130的导电类型相同的第二导电类型。

[0033] 然而，本发明不限于此。由此，前场区域130可以通过用第二导电掺杂剂掺杂与半导体基板10独立的半导体层（例如，非晶半导体层、微晶半导体层或多晶半导体层）而形成。另选地，前场区域130可以是用作类似于掺杂有固定电荷层（例如，前钝化膜24和/或防反射膜26）的区域的、与半导体基板10相邻而形成的区域。例如，当基区110具有n型时，前钝化膜24可以由具有负固定电荷的氧化物（例如，氧化铝）形成，以便在基区110的表面上形成反型层。从而，该反型层可以被用作场区域。在这种情况下，半导体基板10可以仅包括无单独掺杂区域的基区110，这可以最小化半导体基板10的缺陷。前场区域130的各种其它配置可以使用各种其它方法来形成。

[0034] 在本实施方式中，半导体基板10的正面可以经过纹理化，使得该正面被设置有具有例如锥形的突起。在半导体基板10上形成的所产生的纹理可以具有给定形状（例如，锥形），该给定形状具有在半导体的特定晶面（例如，(111)面）上形成的外表面。当例如半导体

基板10的正面的粗糙度由于经由纹理化而在正面上形成的突起而增大时,可以减小通过半导体基板10的正面引入的光的反射率。因此,可以增加到达由基区110和第一导电区域32形成的pn结的光量,这可以最小化光的损失。

[0035] 另外,半导体基板10的背面可以经由例如镜面磨削(grinding)而形成,并且由此可以是相对平滑的平面,该背面具有的表面粗糙度低于正面的表面粗糙度。在第一和第二导电区域32和34两者如本实施方式中那样被形成在半导体基板10的背面上的情况下,可以根据半导体基板10的背面的特性而大大改变太阳能电池100的特性。因此,半导体基板10的背面可以不具有经由纹理化形成的突起,以便改善钝化,从而这可以改善太阳能电池100的特性。然而,本发明不限于此。在一些情况下,半导体基板10的背面可以经由纹理化而被设置有突起。各种其它变型也是可行的。

[0036] 控制钝化层20是形成在半导体基板10之上的保护膜,且可以被形成在半导体基板10的背面上。在一个示例中,控制钝化层20可以与半导体基板10的背面接触,这可以产生简化的配置。另外,控制钝化层20可以被形成在半导体基板10的整个背面上,以便经由简化工艺来形成,而无需附加的图案化。然而,本发明不限于此,并且在例如控制钝化层20的形状方面的各种变型也是可行的。

[0037] 控制钝化层20可以充当用于防止导电区域32和34中的掺杂剂被扩散到半导体基板10的扩散势垒。控制钝化层20可以包括能使多个载流子穿过的各种材料。在一个示例中,控制钝化层20可以包括氧化物或氮化物。更具体地,控制钝化层20可以是包括氧化硅的氧化硅层。这是因为氧化硅层具有良好的钝化并确保载流子容易移动。控制钝化层20可以是在特定条件下由湿法化学氧化和/或热氧化形成的层。后面将更详细地描述这一点。

[0038] 此时,控制钝化层20可以比后钝化膜40更薄。在一个示例中,控制钝化层20的厚度可以是5nm或更小(更具体地,2nm或更小,例如在从1nm至2nm的范围内)。当控制钝化层20的厚度超过5nm时,平稳的载流子移动不会发生,这防止太阳能电池100工作。为了确保更平稳的载流子移动,控制钝化层20的厚度可以是2nm或更小。如上所述具有2nm或更小的小厚度的控制钝化层20可以确保载流子的平稳转移,这可以提高太阳能电池100的占空因数(FF)。当控制钝化层20的厚度低于1nm时,可能难以形成具有期望质量的控制钝化层20。然而,本发明不限于此,并且控制钝化层20的厚度可以具有任意的各种值。

[0039] 包括导电区域32和34的半导体层30可以被设置在控制钝化层20之上。在一个示例中,半导体层30可以与控制钝化层20接触,这可以简化整个配置。然而,本发明不限于此。

[0040] 在本实施方式中,半导体层30可以包括第一导电区域32,该第一导电区域32包括第一导电掺杂剂并且表现出第一导电类型;以及第二导电区域34,该第二导电区域34包括第二导电掺杂剂并且表现出第二导电类型。第一导电区域32和第二导电区域34在控制钝化层20之上可以位于相同平面中。即,第一导电区域32与控制钝化层20之间以及第二导电区域34与控制钝化层20之间可以不存在插入的层。另选地,当另一层被插入在第一和第二导电区域32和34与控制钝化层20之间时,所插入的层在第一导电区域32与控制钝化层20之间以及第二导电区域34与控制钝化层20之间可以具有相同的堆叠配置。另外,阻隔区域36在与导电区域32和34相同的平面中可以位于第一导电区域32与第二导电区域34之间。

[0041] 第一导电区域32是发射区,其与基区110形成pn结(或pn隧道结),并且使控制钝化层20被插入在该发射区与基区110之间,以便经由光电转换来生成载流子。

[0042] 此时,第一导电区域32可以包括半导体(例如,硅),该半导体包括第一导电掺杂剂,其与基区110的导电掺杂剂相反。在本实施方式中,第一导电区域32是半导体层,该半导体层被单独形成在半导体基板10之上(更具体地,在控制钝化层20之上)并且用第一导电掺杂剂来掺杂。由此可见,第一导电区域32可以是半导体层,该第一导电区域32具有与半导体基板10不同的晶体结构,以便容易地被形成在半导体基板10上。例如,第一导电区域32可以通过用第一导电掺杂剂来掺杂例如可以经由各种方法(诸如,例如沉积)而容易制造的非晶半导体、微晶半导体或多晶半导体(例如,非晶硅、微晶硅或多晶硅)而形成。第一导电掺杂剂可以在形成半导体层的同时被引入到半导体层,或者可以在形成半导体层之后经由各种掺杂方法(诸如热扩散或离子注入)中的任一种被引入到半导体层。

[0043] 此时,第一导电区域32可以包括第一导电掺杂剂,该第一导电掺杂剂可以表现出与基区110相反的导电类型。即,当第一导电掺杂剂是p型掺杂剂时,可以使用III族元素,诸如硼(B)、铝(Al)、镓(Ga)或铟(In)。当第一导电掺杂剂是n型掺杂剂时,可以使用V族元素,诸如磷(P)、砷(As)、铋(Bi)或锑(Sb)。在一个示例中,属于p型的第一导电掺杂剂可以是硼(B)。

[0044] 第二导电区域34充当后场区域,其形成后场以防止载流子由于复合而从半导体基板10的表面(更精确地,半导体基板10的背面)损失。

[0045] 此时,第二导电区域34可以包括半导体(例如,硅),该半导体包括与基区110的导电类型相同的导电类型的第二导电掺杂剂。在本实施方式中,第二导电区域34是半导体层,该半导体层被单独形成在半导体基板10之上(更清楚地,在控制钝化层20之上)并且用第二导电掺杂剂来掺杂。由此可见,第二导电区域34可以是具有晶体结构的半导体层,其与半导体基板10的晶体结构不同,以便容易被形成在半导体基板10上。例如,第二导电区域34可以通过用第二导电掺杂剂来掺杂例如可以经由各种方法(诸如,例如沉积)而容易制造的非晶半导体、微晶半导体或多晶半导体(例如,非晶硅、微晶硅或多晶硅)而形成。第二导电掺杂剂可以在形成半导体层的同时被引入到半导体层,或者可以在形成半导体层之后经由各种掺杂方法(诸如热扩散或离子注入)中的任一种被引入到半导体层。

[0046] 此时,第二导电区域34可以包括第二导电掺杂剂,该第二导电掺杂剂可以表现出与基区110的导电类型相同的导电类型。即,当第二导电掺杂剂是n型掺杂剂时,可以使用V族元素,诸如磷(P)、砷(As)、铋(Bi)或锑(Sb)。当第二导电掺杂剂是n型掺杂剂时,可以使用III族元素,诸如硼(B)、铝(Al)、镓(Ga)或铟(In)。在一个示例中,属于n型的第二导电掺杂剂可以是磷(P)。

[0047] 另外,阻隔区域36位于第一导电区域32与第二导电区域34之间,使得第一导电区域32和第二导电区域34彼此间隔开。当第一导电区域32和第二导电区域34彼此接触时,发生分流,从而不期望地造成太阳能电池100的性能的劣化。然而,在本实施方式中,可以通过使阻隔区域36定位于第一导电区域32与第二导电区域34之间来防止不必要的分流。

[0048] 阻隔区域36可以包括任意的各种材料,其可以位于第一导电区域32与第二导电区域34之间,以便使导电区域32和34彼此基本上绝缘。即,阻隔区域36可以由未掺杂的绝缘材料(例如,氧化物或氮化物)形成。另选地,阻隔区域36可以包括本征半导体。此时,第一导电区域32、第二导电区域34和阻隔区域36可以由相同的半导体(例如,非晶硅、微晶硅或多晶硅)形成,该相同的半导体被连续形成,使得三个区域32、34和36的侧面彼此接触。阻隔区域

36可以包括i型(本征)半导体材料,其基本上不包括掺杂剂。在一个示例中,在形成包括半导体材料的半导体层之后,该半导体层的一部分用第一导电掺杂剂来掺杂,以便形成第一导电区域32,并且该半导体层的另一部分用第二导电掺杂剂来掺杂,以便形成第二导电区域34,由此其上未形成第一导电区域32和第二导电区域34的剩余区域可以是阻隔区域36。这样,可以简化第一导电区域32、第二导电区域34和阻隔区域36的制造。

[0049] 然而,本发明不限于此。由此,当阻隔区域36与第一导电区域32和第二导电区域34分开来形成时,阻隔区域36的厚度可以与第一导电区域32和第二导电区域34的厚度不同。在一个示例中,为了更有效地防止第一导电区域32与第二导电区域34之间的短路,阻隔区域36可以比第一导电区域32和第二导电区域34更厚。另选地,为了减少用于形成阻隔区域36所需的原材料的量,阻隔区域36可以比第一导电区域32和第二导电区域34更薄。当然,各种其它变型也是可行的。另外,阻隔区域36的基本构成材料可以与第一导电区域32和第二导电区域34的基本构成材料不同。

[0050] 另外,本实施方式例示了阻隔区域36使第一导电区域32和第二导电区域34彼此完全间隔开的配置。然而,本发明不限于此。因此,可以形成阻隔区域36,以使第一导电区域32和第二导电区域34仅沿着它们之间的边界的一部分彼此间隔开。从而,导电区域32和34可以沿着第一导电区域32与第二导电区域34之间的边界的剩余部分彼此接触。

[0051] 这里,具有与基区110的导电类型不同的导电类型的第一导电区域32可以比第二导电区域34更宽,该第二导电区域34具有与基区110的导电类型相同的导电类型。由此可见,在基区110与第一导电区域32之间通过控制钝化层20形成的pn结可以具有增大的宽度。此时,当基区110和第二导电区域34的导电类型是n型并且第一导电区域32的导电类型是p型时,宽的第一导电区域32可以有效地收集相对缓慢地移动的空穴。下面将参照图2更详细地描述第一导电区域32、第二导电区域34和阻隔区域36的平面配置。

[0052] 后钝化膜40在半导体基板10的背面上可以被形成在第一和第二导电区域32和34以及阻隔区域36之上。在一个示例中,可以形成后钝化膜40,以便与第一和第二导电区域32和34以及阻隔区域36接触,由此具有简化的配置。然而,本发明不限于此。

[0053] 后钝化膜40具有用于将导电区域32和34与电极42和44彼此电连接的开口402和404。开口402和404包括第一开口402,其用于将第一导电区域32与第一电极42彼此连接;以及第二开口404,其用于将第二导电区域34与第二电极44彼此连接。由此可见,后钝化膜40用于防止第一导电区域32和第二导电区域34被连接到不正确的电极(即,在第一导电区域32的情况下连接到第二电极44,并且在第二导电区域34的情况下连接到第一电极42)。另外,后钝化膜40可以被用于第一和第二导电区域32和34和/或阻隔区域36的钝化。

[0054] 后钝化膜40可以采取单层或多层的形式,所述多层包括氧化硅、氮化硅、氮氧化硅、碳化硅、非晶硅等。

[0055] 后钝化膜40可以被设置在半导体层30的其上未设置电极42和44的部分上。后钝化膜40可以比控制钝化层20更厚。由此可见,可以改善后钝化膜40的绝缘和钝化特性。各种其它变型也是可行的。

[0056] 在一个示例中,在本实施方式中,前钝化膜24和/或防反射膜26以及后钝化膜40可以不包括掺杂剂,以便实现例如优异的绝缘和钝化特性。

[0057] 在半导体基板10的背面上布置的电极42和44包括第一电极42,该第一电极42被电

连接和物理连接到第一导电区域32;以及第二电极44,该第二电极44被电连接和物理连接到第二导电区域34。

[0058] 第一和第二电极42和44可以包括各种金属材料。另外,第一和第二电极42和44可以具有为了分别被连接到第一导电区域32和第二导电区域34而不彼此电连接所需的各种平面形状,以便收集载流子并向外部传输这些载流子。即,本发明不限于第一和第二电极42和44的平面形状。

[0059] 下文中,将参照图1和图2详细描述第一导电区域32、第二导电区域34、阻隔区域36以及第一和第二电极42和44的平面形状的一个示例。

[0060] 参照图1和图2,在本实施方式中,使第一导电区域32和第二导电区域34伸长以形成条形,并且沿与纵向交叉的方向交替排列。阻隔区域36可以作为间隔物而位于第一导电区域32与第二导电区域34之间。虽然图1和图2中未例示,但彼此间隔开的多个第一导电区域32可以在一个边缘处彼此连接,并且彼此间隔开的多个第二导电区域34可以在相反的边缘处彼此连接。然而,本发明不限于此。

[0061] 此时,第一导电区域32可以比第二导电区域34更宽。在一个示例中,第一导电区域32和第二导电区域34的面积可以通过设置第一和第二导电区域32和34以具有不同宽度来调节。即,第一导电区域32的宽度W1可以大于第二导电区域34的宽度W2。

[0062] 另外,第一电极42可以具有条形,以便对应于第一导电区域32,并且第二电极44可以具有条形,以便对应于第二导电区域34。各种其它变型也是可行的。另外,虽然图1和图2中未例示,但是多个第一电极42可以在一个边缘处彼此连接,并且多个第二电极44可以在相反的边缘处彼此连接。然而,本发明不限于此。

[0063] 再次参照图1,前钝化膜24和/或防反射膜26可以被设置在半导体基板10的正面之上(更具体地,在半导体基板10的正面上形成的前场区域130之上)。在一些实施方式中,仅前钝化膜24可以被形成在半导体基板10之上,仅防反射膜26可以被形成在半导体基板10之上,或者前钝化膜24和防反射膜26可以依次被设置在半导体基板10之上。图1例示了前钝化膜24和防反射膜26依次被形成在半导体基板10之上,使得半导体基板10与前钝化膜24接触。然而,本发明不限于此,并且半导体基板10可以与防反射膜26接触。各种其它变型也是可行的。

[0064] 前钝化膜24和防反射膜26可以基本上被形成在半导体基板10的整个正面上。这里,表述“膜被形成在整个基板上”不仅包括膜物理上完全被形成在整个基板上的情况,而且还包括膜不可避免地被形成在除了基板的一小部分之外的所有部分上的情况。

[0065] 前钝化膜24与半导体基板10的正面接触,以便使半导体基板10的正面或体中存在的缺陷钝化。由此可见,可以通过去除少数载流子的复合位置来增大太阳能电池100的开路电压。防反射膜26减小被引入到半导体基板10的正面中的光的反射率。这可以增加到达在基区110和第一导电区域32的界面处形成的pn结的光的量。从而,可以增大太阳能电池100的短路电流 I_{sc} 。总之,前钝化膜24和防反射膜26可以增大太阳能电池100的开路电压和短路电流,从而提高太阳能电池100的效率。

[0066] 前钝化膜24和/或防反射膜26可以由各种材料形成。在一个示例中,前钝化膜24和/或防反射膜26可以是单层膜或多层膜,所述多层膜具有从氮化硅层、含有氢的氮化硅层、氧化硅层、氮氧化硅层、氧化铝层、碳化硅层、 MgF_2 、 ZnS 、 TiO_2 和 CeO_2 的组当中选择的两层

或更多层的组合的形式。在一个示例中,前钝化膜24可以采取在半导体基板10上形成的氧化硅层的形式,并且防反射膜26可以采取氮化硅层和碳化硅层被依次彼此堆叠的堆叠体的形式。

[0067] 当光被引入到根据本实施方式的太阳能电池100中时,空穴和电子在基区110与第一导电区域32之间形成的pn结处经由光电转换而生成。所生成的空穴和电子通过穿过控制钝化层20而移动到第一导电区域32和第二导电区域34,并且此后移动到第一和第二电极42和44。这会导致电的生成。

[0068] 在根据本实施方式的电极42和44被形成在半导体基板10的背面上并且没有电极被形成在半导体基板10的正面上的背接触式太阳能电池100中,可以最小化半导体基板10的正面上的遮蔽损失。这可以提高太阳能电池100的效率。然而,本发明不限于此。

[0069] 在本实施方式中,控制钝化层20是设置在半导体基板10之上的保护膜,且被形成成为具有良好质量。下面将参照图3a至图3f针对根据本发明的一种实施方式的太阳能电池100的制造方法对此进行详细描述。将省略与上述元件有关的详细描述,并且下面将仅详细描述以上未描述的元件。

[0070] 图3a至图3f是例示根据本发明的一种实施方式的太阳能电池的制造方法的截面图。

[0071] 首先,如图3a中示例性例示,作为保护膜的控制钝化层20被形成在半导体基板10的背面之上,该半导体基板10包括含有第二导电掺杂剂的基区110。在本实施方式中,控制钝化层20经由包括热处理工艺的方法而形成,该热处理工艺在包括具有卤素元素的卤素气体的气体环境下以相对高的温度来执行。

[0072] 下面将参照图4和图5结合图3a更详细地对此进行描述。图4例示了热处理装置的一个示例,该热处理装置可以执行在根据本发明的一种实施方式的太阳能电池的制造方法中的热处理工艺。图5是例示在根据本发明的一种实施方式的太阳能电池的制造方法中的热处理工艺的温度循环的视图。

[0073] 在本实施方式中,控制钝化层20可以通过在热处理装置200中布置多个半导体基板10并且此后对所有半导体基板10执行热处理工艺而形成。此时,半导体基板10可以彼此平行且间隔开预定距离 d 地被布置在热处理装置200中,以便确保在热处理工艺中实现充分的热氧化。在一个示例中,半导体基板10之间的距离 d 可以在从1mm至5mm的范围内。当半导体基板10之间的距离 d 低于1mm时,控制钝化层20可能由于例如气流中的停滞而被不均匀地形成。当半导体基板10之间的距离 d 超过5mm时,可以经由单个热处理工艺处理的半导体基板10的数量不大,这可能降低生产率。然而,本发明不限于此,并且可以调节半导体基板10之间的距离 d ,以便具有各种值。

[0074] 在一个示例中,控制钝化层20可以经由包括热处理工艺的方法来形成,该热处理工艺在包括卤素气体和源气的气体环境下以600摄氏度或更高(更具体地,在从600摄氏度至900摄氏度的范围内)的热处理温度 T 在热处理装置200中被执行。这里,热处理温度可以是指在半导体基板10被引入到热处理装置200中之后在给定时间内持续保持以便形成控制钝化层20的温度。另外,在半导体基板10被引入到热处理装置200中时的引入温度 T_1 和在其上已形成控制钝化层20的半导体基板10从热处理装置200中被释放出时的释放温度 T_2 可以与热处理温度 T 不同。

[0075] 更具体地,半导体基板10在引入温度T1下被引入到热处理装置200中,并且从引入温度T1到热处理温度T的温度上升在升温区间S1期间发生。然后,在主区间S2期间在热处理温度T下执行热处理。然后,从热处理温度T到释放温度T2的温度下降在降温区间S3期间发生,并且半导体基板10在释放温度T2下从热处理装置200被释放出。如上所述,当引入温度T1和释放温度T2低于热处理温度T时,可以防止归因于温度的快速变化的半导体层10和控制钝化层20的质量劣化。

[0076] 当在主区间S2期间在相对较高的热处理温度T(即,600摄氏度或更高)下执行使用卤素气体的热处理工艺时,由于界面陷阱密度(DIT)的减小(因为卤素气体在热处理工艺期间吸附掺杂剂颗粒),可以增大控制钝化层20的纯度并且可以增大控制钝化层20的密度。这样,可以提高由热处理工艺形成的控制钝化层20的质量。

[0077] 上述掺杂剂颗粒在卤素气体中的吸附在600摄氏度或更高的热处理温度T下可以是显著的,并且在低于600摄氏度的热处理温度下可能不太明显。另外,卤素气体可以保持(而不是分解)在低于600摄氏度的温度下,这可能在热处理工艺之后造成有毒卤素气体的问题性泄漏。另外,当热处理温度T在形成控制钝化层20期间超过900摄氏度时,高热处理温度可能造成严重问题,诸如设施负担和制造成本增大,并且对控制钝化层20的厚度进行控制可能变难,由此造成控制钝化层20的厚度的不均匀性增大。此时,热处理温度T可以是650摄氏度或更高,以便提高掺杂剂颗粒在卤素气体中的吸附并且提高工艺稳定性。另外,热处理温度T可以是850摄氏度或更低,以便减小与高温工艺相关联的负担。

[0078] 在本实施方式中,引入温度T1可以是550摄氏度或更低(例如,在从400摄氏度至550摄氏度的范围内,且更具体地,在从500摄氏度至550摄氏度的范围内)。当引入温度T1低于400摄氏度时,升温区间S1的处理时间可能增加,或者半导体基板10的质量可能由于温度的快速上升而劣化。另一方面,当引入温度T1超过550摄氏度时,可能难以控制控制钝化层20的厚度,因为甚至在半导体基板10被引入到热处理装置200中的同时,控制钝化层20也可能被形成在半导体基板10上。当进一步考虑处理时间时,引入温度T1可以在从500摄氏度至550摄氏度的范围内。

[0079] 另外,释放温度T2可以是550摄氏度或更低(例如,在从400摄氏度至550摄氏度的范围内,更具体地,在从500摄氏度至550摄氏度的范围内)。当释放温度T2低于400摄氏度时,降温区间S3的处理时间可能增加。另外,当释放温度T2超过550摄氏度时,由于在半导体基板10和控制钝化层20从热处理装置200被释放出之后温度大幅变化,所以可能发生诸如质量劣化的问题。当进一步考虑处理时间时,释放温度T2可以在从500摄氏度至550摄氏度的范围内。

[0080] 然而,本发明不限于此,并且引入温度T1和释放温度T2可以彼此不同。

[0081] 在主区间S2期间使用的卤素气体中包括的卤素元素可以包括氟、氯、溴、碘、碲和Uus(ununseptium)中的至少一种。如上所述,这是因为卤素元素具有在形成控制钝化层20的工艺中吸附掺杂剂的良好能力。具体地,卤素气体可以包括氯,以作为卤素元素。包括氯的卤素气体容易获得并且表现出相当优异的活性能力(reactive power)和相对较高的使用安全性,并且已开发出能够使用卤素气体的各种设备。在一个示例中,包括氯的卤素气体可以包括Cl₂、C₂H₂Cl₂和HCl中的至少一种,且更具体地,可以包括Cl₂和C₂H₂Cl₂中的至少一种。另一方面,包括氟的卤素气体可以具有蚀刻特性,并因此可能限制其使用。另外,可能难

以购买包括溴、碘、砷或Uus的卤素气体,并且碘、砷和Uus在特定条件下承担发出放射性的风险。

[0082] 此时,卤素气体的量可以等于或小于氧气的量,因为卤素气体可能增大控制钝化层20的生长速率。在一个示例中,氧气与卤素气体的体积比可以在从1:0.01至1:1的范围内。当该比例低于1:0.01时,归因于氯气的纯度的提高可能是不充分的。当该比例超过1:1时,包括比所需量更大的氯气的量,这可能劣化控制钝化层20的纯度并且增大控制钝化层20的生长速率,由此增大控制钝化层20的厚度。然而,本发明不限于此,并且各种变型也是可行的。

[0083] 在本实施方式中,除了卤素气体之外,热处理工艺中的气体环境可以包括源气。因此,控制钝化层20可以经由热处理工艺中的热氧化而形成,该热氧化在高温下被执行。从而,控制钝化层20可以仅通过热处理工艺而无需附加工艺来形成,这可以简化整个制造工艺。在本实施方式中,源气可以包括氧气,使得控制钝化层20是氧化物层。即,控制钝化层20可以是热氧化物层(例如,热氧化硅层),其经由氧和半导体基板10的半导体材料(例如,硅)在高温下的反应而形成。

[0084] 另外,热处理工艺中的气体环境可以包括作为源气的除了氧气之外的各种种类的气体。例如,该气体环境还可以包括氮气。氮气参与调节控制钝化层20的生长速率并且还参与控制钝化层20的均匀性的调节,该调节与漏电流和掺杂剂渗透相关联。氮气的量可以考虑形成控制钝化层20所在的腔室的大小来调节。可以调节卤素气体、氧气和氮气的总量,以便实现所需压强。

[0085] 在本实施方式中,执行热处理工艺的热处理装置200可以是难以调节压强的典型热处理炉,可以是化学气相沉积(CVD)装置,或者可以是低压化学气相沉积(LPCVD)装置,该低压化学气相沉积(LPCVD)装置可以具有压强调节功能,并且由此可以在比正常压强更低的压强下执行热处理工艺。

[0086] 当作为保护膜的控制钝化层20通过在典型热处理炉中执行热处理工艺经由热氧化来形成时,控制钝化层20可以在短内容易生长,这可以缩短处理时间。

[0087] CVD装置或LPCVD装置可以适合于维持期望的工艺条件。在一个示例中,当作为保护膜的控制钝化层20通过在LPCVD装置中执行热处理工艺经由沉积而形成时,可以在比正常压强更低的压强下执行热处理工艺,这能够很容易地调节控制钝化层20的厚度。从而,可以均匀地形成控制钝化层20。这里,压强可以指包括源气和其它气体的所有气体的压强,即,控制钝化层20的制造装置的压强。

[0088] 此时,即使在使用CVD装置或LPCVD装置时,源气也不包括构成控制钝化层20的所有源材料,而是仅包括在构成控制钝化层20的氧化物当中的氧气。即,源气不包括其它源材料。例如,当控制钝化层20是氧化硅层时,源气仅包括氧气,而不包括具有作为源材料的硅的任何其它气体。从而,控制钝化层20经由热氧化而形成,其中,氧气的氧被扩散到半导体基板10中,以便与半导体材料反应。与此不同,例如,在沉积工艺中,包括氧的氧气和包括硅的硅烷(SiH₄)气体两者被供应为源气。从而,当经由热分解分别从氧气和硅烷气体分离的氧和硅彼此进行化学反应时,形成氧化硅。

[0089] 当如上所述在高温下经由热氧化形成控制钝化层20时,可以很容易地增大控制钝化层20的厚度。当控制钝化层20在等于或低于大气压强的压强下于CVD装置或LPCVD装置中

被形成时,可以防止控制钝化层20的厚度的快速增大(即,可以控制控制钝化层20的生长速率),这可以允许均匀且薄地形成整个控制钝化层20。

[0090] 此时,当热处理装置200中的压强维持在760Torr或更低(即,等于或低于大气压强的压强)时,即使控制钝化层20在相对较高温度下经由热氧化来形成,由于低压强也可以将控制钝化层20的生长速率维持在给定水平。这样,可以相当程度地减小控制钝化层20的厚度。

[0091] 更具体地,压强可以在从1Torr至760Torr的范围内(例如,在从100Torr至760Torr的范围内)。当形成控制钝化层20所在的压强低于1Torr时,例如,需要高成本来维持压强,并且应变可能被施加于控制钝化层20的制造装置。更多地考虑生长速率、成本等,形成控制钝化层20所在的压强可以在从1Torr至700Torr的范围内,且更具体地,在从1Torr至600Torr的范围内,例如,在从100Torr至600Torr的范围内。然而,本发明不限于此,并且可以改变形成控制钝化层20所在的压强。

[0092] 另一方面,例如,现有的半导体领域不需要确保载流子穿过的薄氧化物层,如太阳能电池的控制钝化层。即,在半导体领域中,将氧化物层的厚度在载流子不穿过氧化物层的范围内进行调节,但是不必将氧化物层形成为载流子穿过的厚度。另外,因为例如控制钝化层的纯度对半导体元件等的特性没有大影响,所以难以提出一种增加控制钝化层的纯度的方法。

[0093] 然而,如上所述,在本实施方式中,例如,当经由一种包括热处理工艺的方法来形成控制钝化层20时,可以调节控制钝化层20的纯度、密度和厚度,该热处理工艺(更具体地,在热处理工艺期间执行的热氧化)在包括卤素气体的气体环境下在高热处理温度T下被执行。

[0094] 此时,当在CVD装置或LPCVD装置中在大气压强下或低于大气压强来执行热氧化时,可以调节控制钝化层20的生长速率,由此使得能够形成薄且均匀的控制钝化层20。另外,在一些实施方式中,因为形成在控制钝化层20之上的半导体层(参见图3b中的附图标记300)由沉积设备形成,所以当控制钝化层20被形成在沉积设备中时,控制钝化层20和半导体层300可以经由原位工艺而形成,该控制钝化层20和半导体层300在相同的沉积设备(例如,LPCVD装置)中被相继形成。当控制钝化层20和半导体层300如上所述经由原位工艺形成时,可以明显简化制造工艺,这可以明显降低例如制造成本并缩短制造时间。

[0095] 沉积设备的内部温度可以通过长时间施加热或去除热来调节,并且需要长时间来使温度稳定。另一方面,气体环境和压强可以通过改变例如要供给到沉积设备中的气体的种类和量来调节。因此,气体环境和压强可以比温度更容易受控制。

[0096] 考虑到这一点,在本实施方式中,形成控制钝化层20的温度与沉积半导体层300的温度之间的差可以在200摄氏度内(即,在从0摄氏度至200摄氏度的范围内)。更具体地,形成控制钝化层20的温度与沉积半导体层300的温度之间的差可以在100摄氏度内(即,在从0摄氏度至100摄氏度的范围内)。这是因为,控制钝化层20被形成在大气压强下或低于大气压强被形成,且因此,可以升高形成控制钝化层20的温度,以便减小与沉积半导体层300的温度的差。由于如上所述可以保持相对难以调节的温度而没有大变化这一事实,所以可以进一步提高相继形成控制钝化层20和半导体层300的原位工艺的效率。另一方面,沉积半导体层300所在的气体环境可以与形成控制钝化层20所在的气体环境不同,并且沉积半导体

层300的压强可以与形成控制钝化层20的压强相同或不同。

[0097] 然而,本发明不限于此,并且控制钝化层20和半导体层300可以经由例如单独的工艺和装置而形成。

[0098] 虽然附图例示了控制钝化层20仅被形成在半导体基板10的背面上,但本发明不限于此。根据控制钝化层20的制造方法,该控制钝化层20可以附加地被形成在半导体基板10的正面和/或侧面上。形成在例如半导体基板10的正面上的控制钝化层20可以之后在单独的操作中被去除。

[0099] 另外,虽然图5的温度循环例示了单独执行形成保护膜的热处理工艺的情况,但本发明不限于此。因此,如上所述,在形成作为保护膜的控制钝化层20之后,控制钝化层20可以经受任何后续工艺(例如,形成半导体层300的工艺),而不从热处理装置200被释放。在这种情况下,根据后续工艺的温度,可以不执行降温区间S3。另选地,热处理工艺可以在已执行形成保护膜之前的先前工艺的装置中被相继执行。在这种情况下,根据执行先前工艺的温度,可以不执行升温区间S1。

[0100] 随后,如图3b至图3d所例示,包括第一和第二导电区域32和34的半导体层300可以被形成在控制钝化层20上,并且纹理和前场区域130可以被形成在半导体基板10的正面上。下面将更详细地描述这一点。

[0101] 首先,如图3b示例性地例示,具有晶体结构并且由本征半导体形成的半导体层300被形成在控制钝化层20之上,该控制钝化层20被形成在半导体基板10的背面之上。半导体层300可以由微晶、非晶或多晶半导体形成。半导体层300可以经由例如热生长或化学沉积(例如,等离子体化学气相沉积或低压化学气相沉积)来形成。然而,本发明不限于此,并且可以经由各种方法中的任何方法来形成半导体层300。

[0102] 在一个示例中,在本实施方式中,本征半导体层300可以由化学气相沉积来形成,且更具体地,可以经由低压化学气相沉积来形成。因此,如上所述,控制钝化层20和本征半导体层300可以经由原位工艺形成。然而,本发明不限于此,并且原位工艺可以不应用于控制钝化层20和半导体层300。

[0103] 在沉积半导体层300的工艺中使用的气体可以包括具有构成半导体层300的半导体材料的气体(例如,硅烷气)。在本实施方式中,因为本征半导体层300被沉积,所以气体环境可以仅由包括半导体材料的气体构成。这可以简化气体的供给,并且可以增加要形成的半导体层300的纯度。然而,本发明不限于此,并且任何其它气体均可以另外被使用以促进半导体层300的沉积或改进半导体层300的特性。另外,在沉积半导体层300的工艺中执行使用第一掺杂剂和/或第二掺杂剂的掺杂的情况下,可以另外使用包括第一或第二导电掺杂剂(例如, B_2H_6 或 PH_3)的气体。

[0104] 除了包括半导体材料的气体之外,在沉积半导体层300的工艺中,引入二氧化氮(N_2O)气体和/或氧气(O_2),以便调节例如晶粒的大小和结晶度。

[0105] 沉积半导体层300的温度可以等于或小于形成控制钝化层20的温度。具体地,当沉积半导体层300的温度低于形成控制钝化层20的温度时,直接参与光电转换的半导体层300可以实现均匀特性。另选地,沉积半导体层300的温度可以在从500摄氏度至700摄氏度的范围内。这受限于适合于沉积半导体层300的温度,该半导体层300具有与半导体基板10的晶体结构不同的晶体结构。具体地,在如本实施方式中那样不掺杂半导体层300的情况下,沉

积半导体层300的温度可以在从600摄氏度至700摄氏度的范围内,因为半导体层300具有低于掺杂半导体层的反应速率。这样,可以进一步减小沉积半导体层300的温度与形成控制钝化层20的温度之间的差。

[0106] 如上所述,因为形成控制钝化层20的温度与沉积半导体层300的温度相同或类似,所以例如,不需要调节温度所需的时间或使温度稳定所需的时间,这可以简化该工艺。

[0107] 虽然图3b例示了半导体层300仅被形成在半导体基板10的背面上,但本发明不限于此。根据半导体层300的制造方法,半导体层300可以附加地被形成在半导体基板10的正面和/或侧面上。形成在例如半导体基板10的正面上的半导体层300之后将在单独的操作中被去除。

[0108] 随后,如图3c和图3d示例性地例示,半导体基板10的正面可以经过纹理化,使得突起被形成在半导体基板10的正面上,并且可以形成第一和第二导电区域32和34以及前场区域130。

[0109] 在一个示例中,如图3c示例性地例示,半导体层300的一部分可以用第一导电掺杂剂掺杂,以便形成第一导电区域32,且然后如图3d示例性地例示,半导体基板10的正面经过纹理化,并且半导体基板10的正面和半导体层300的另一部分可以用第二导电掺杂剂掺杂,以便形成前场区域130和第二导电区域34。此时,未掺杂有掺杂剂的未掺杂区域可以位于第一导电区域32与第二导电区域34之间,并且该区域可以是阻隔区域36。

[0110] 各种已知方法可以被用于形成第一和第二导电区域32和34以及前场区域130的掺杂工艺。在一个示例中,可以应用各种方法,诸如离子注入、热扩散(该热扩散是使用包括掺杂剂的气体的热处理)、在形成掺杂层之后执行的热处理或激光掺杂。本发明不限于此。

[0111] 对半导体基板10的表面执行的纹理化可以是湿法纹理化或干法纹理化。湿法纹理化可以通过将半导体基板10浸入在纹理化溶液中来执行,并且具有处理时间短的优点。干法纹理化是使用例如金刚石钻头或激光来研磨半导体基板10的表面的工艺,并且可能牵涉到处理时间长和对半导体基板10的潜在损伤的缺点(尽管其在使突起均匀形成方面可以是有利的)。另外,在半导体基板10上的纹理化可以是例如反应离子蚀刻(RIE)。由此可见,在本发明中,半导体基板10可以经由各种方法来经受纹理化。

[0112] 本实施方式例示了在依次形成半导体层300和第一导电区域32之后,半导体基板10的正面经受纹理化,此后,在相同的掺杂工艺中形成前场区域130和第二导电区域34。然而,本发明不限于此。因此,形成第一导电区域32、第二导电区域34、前场区域130和纹理的顺序可以以各种方式变更。另外,第二导电区域34和前场区域130可以经由不同的掺杂工艺而形成。

[0113] 随后,如图3e示例性地例示,其它保护膜被形成在半导体基板10的正面和背面上。即,前钝化膜24和防反射膜26被形成在半导体基板10的正面上,并且后钝化膜40被形成在半导体基板10的背面上。

[0114] 更具体地,前钝化膜24和防反射膜26被形成在半导体基板10的整个正面之上,并且后钝化膜40被形成在半导体基板10的整个背面之上。前钝化膜24、防反射膜26或后钝化膜40可以经由诸如例如真空沉积、化学气相沉积、旋转涂布、丝网印刷或喷涂的各种方法中的任何方法来形成。不限制形成前钝化膜24、防反射膜26和后钝化膜40的顺序。

[0115] 随后,如图3f示例性地例示,形成分别被连接到第一和第二导电区域32和34的第

一和第二电极42和44。

[0116] 在一个示例中,第一和第二开口402和404经由图案化工艺被形成在后钝化膜40中,并且此后,被填充有第一和第二电极42和44。此时,第一和第二开口402和404可以经由各种方法中的任何方法来形成,诸如使用激光器的激光烧蚀或使用蚀刻溶液或蚀刻浆料的蚀刻。另外,第一和第二电极42和44可以经由各种方法(诸如镀制或沉积)中的任何方法来形成。

[0117] 在另一示例中,在用于形成第一和第二电极42和44的浆料可以经由丝网印刷等被涂覆于后钝化膜40上之后,例如,可以使用火穿(fire-through)现象或激光烧穿接触,以便形成具有上述形状的第一和第二电极42和44。在这种情况下,因为第一和第二开口402和404在形成第一和第二电极42和44时被形成,所以不会增加形成第一和第二开口402和404的工艺。

[0118] 在本实施方式中,控制钝化层20可以经由热处理工艺来形成,该热处理工艺在包括卤素气体的气体环境下以从600摄氏度至900摄氏度的范围内的热处理温度来执行,这可以提高控制钝化层20的纯度和密度并降低界面陷阱密度。从而,可以提高控制钝化层20的钝化,并且太阳能电池100的效率可以由于载流子的平稳通过而提高。另外,控制钝化层20可以在后续高温工艺期间持续地保持良好质量和特性。这可以进一步提高太阳能电池100的效率,因为可以自由选择后续高温工艺(例如,掺杂工艺)的温度。在一些实施方式中,在与将在形成控制钝化层20之后沉积半导体层30所处的温度类似的温度下形成控制钝化层20的情况下,控制钝化层20和半导体层30可以在相继的工艺中被形成,这可以简化制造工艺。

[0119] 下面将参照图6a和图6b描述根据上述一种实施方式的太阳能电池100的制造方法的另选实施方式。下面将省略与和参照图3a至图3f以及图4和图5的实施方式的部件相同或极其类似的部件有关的详细描述,并且以下描述将聚焦于不同的部件。另外,上述实施方式或其变型与以下实施方式或其变型的组合均落入本发明的范围内。

[0120] 图6a和图6b是例示在根据本发明的另选实施方式的太阳能电池的制造方法中形成控制钝化层的操作的截面图。

[0121] 参照图6a和图6b,在本另选实施方式中,作为形成在半导体基板10之上的保护膜的控制钝化层20可以是通过在形成初步保护膜200之后执行热处理工艺而形成的保护膜。

[0122] 即,如图6a示例性地例示,初步保护膜200被形成在半导体基板10之上。初步保护膜200可以使用各种工艺中的任何工艺来形成,该工艺在等于或低于热处理工艺的温度(即,600摄氏度或更低的温度)的温度下执行。当在低于热处理工艺的温度下形成初步保护膜200时,可以防止附加任何高温工艺,这可以降低工艺负担。

[0123] 在一个示例中,初步保护膜200可以经由使用湿化学溶液的湿法化学工艺来形成。在湿法化学工艺中,具有比控制钝化层20更小的厚度和/或更低的密度的初步保护膜200经由湿化学溶液的涂覆或定位被形成在半导体基板10的表面上。湿化学溶液可以是用于经由与半导体基板10的反应而在半导体基板10的表面上形成初步保护膜200的各种溶液中的任何溶液。在一个示例中,湿化学溶液可以是盐酸(HCl)、过氧化氢(H₂O₂)或其混合物。这是因为,溶液可以经由与半导体基板10的反应而很容易地在半导体基板10上形成由氧化物形成的初步保护膜20。

[0124] 另选地,初步保护膜200可以经由例如干法工艺(例如,沉积(诸如化学气相沉积或低压化学气相沉积))而形成。

[0125] 随后,如图6b示例性地例示,控制钝化层20通过对初步保护膜200执行热处理工艺而形成。因为热处理工艺与上面参照图3a、图4和图5描述的热处理工艺相同或极其类似,所以可以无改变地应用参照图3a、图4和图5的描述。然而,与参照图3a描述的热处理工艺不同,参照图6b的热处理工艺可以不需要氧气,并且热处理可以在不提供氧气的状态下被执行。

[0126] 如上所述,在本另选实施方式中,在首先形成具有比控制钝化层20更小的厚度和/或更低的密度的初步保护膜200之后,经由热处理工艺的实施例来形成控制钝化层20。从而,可以提高钝化控制层20的均匀性和密度。另外,图6a例示的初步保护膜200可以在清洗半导体基板10的工艺中形成,而不是另外执行形成图6a例示的初步保护膜200的工艺。从而,图6a例示的初步保护膜200可以以简化方式形成,而没有附加工艺。

[0127] 以上描述和附图例示了控制钝化层20在形成氧化物膜200之后经由热处理工艺的实施例而形成。另选地,图6b例示的热处理工艺可以用用于制造太阳能电池100的另一热处理工艺(例如,图3b例示的半导体层300的形成工艺、图3d例示的掺杂工艺或用于该掺杂工艺的活化热处理工艺或电极形成工艺)来代替。然而,本发明不限于此。

[0128] 上述实施方式例示了当第一和第二导电区域32和34被单独布置在半导体基板10的背面上时,作为形成在半导体基板10之上的保护膜的控制钝化层20经由上述热处理工艺而形成。然而,本发明不限于此。在一个示例中,形成在半导体层10之上的前钝化膜24和形成在半导体层30(或导电区域32和34)之上的后钝化膜40中的至少一个可以是经由上述热处理工艺形成的保护膜。另外,下面将参照图7和图8详细描述经由上述热处理工艺形成的保护膜的另一示例。下面将省略与和参照图3a至图3f以及图4和图5的实施方式的部件相同或极其类似的部件有关的详细描述,并且以下描述将聚焦于不同的部件。另外,上述实施方式或其变型与以下实施方式或其变型的组合均落入本发明的范围内。

[0129] 图7是例示由根据本发明的实施方式的太阳能电池的制造方法制造的太阳能电池的另一示例的截面图。图8是图7例示的太阳能电池的示意性平面图。

[0130] 参照图7,根据本实施方式的太阳能电池100包括具有基区110的半导体基板10;导电区域32和34,它们形成在半导体基板10上;前和后钝化膜24和40,它们是形成在半导体基板10之上的保护膜;以及电极42和44,它们穿透后钝化膜40,从而被连接到导电区域32和34。此时,作为形成在半导体基板10之上的保护膜的前和后钝化膜24和40中的至少一个可以通过根据本实施方式的包括热处理工艺的制造方法来形成。

[0131] 更具体地,导电区域32和34可以包括第一导电区域32,该第一导电区域32位于半导体基板10的正面上并且表现出第一导电类型;以及第二导电区域34,该第二导电区域34位于半导体基板10的背面上并且表示出第二导电类型。另外,电极42和44可以包括连接到第一导电区域32的第一电极42和连接到第二导电区域34的第二电极44。另外,形成在半导体基板10之上的保护膜可以包括前钝化膜24,该前钝化膜24在第一导电区域32之上被形成在半导体基板10的正面上;以及后钝化膜40,该后钝化膜40在第二导电区域34之上被形成在半导体基板10的背面上。另外,保护膜还可以包括设置在前钝化膜24上的防反射膜26。

[0132] 在本实施方式中,导电区域32和34是掺杂区域,它们构成半导体基板10的一部分,

该掺杂区域通过用掺杂剂掺杂半导体基板10的一些内部区域而形成。如上所述构成半导体基板10的基区110以及导电区域32和34可以基于其中包括的掺杂剂的种类和浓度来限定。例如,半导体基板10的包括第一导电掺杂剂并由此表现出第一导电类型的区域可以被限定为第一导电区域32,半导体基板10的用第二导电掺杂剂以低掺杂浓度掺杂并由此表现出第二导电类型的区域可以被限定为基区110,并且半导体基板10的用第二导电掺杂剂以比基区110中更高的掺杂浓度掺杂并由此表现出第二导电类型的区域可以被限定为第二导电区域34。即,基区110和导电区域32和34是具有半导体基板10的晶体结构但具有不同的导电类型和掺杂浓度的区域。

[0133] 在第一导电区域32中包括的第一导电掺杂剂可以是n型或p型掺杂剂,并且在基区110和第二导电区域34中包括的第二导电掺杂剂可以是p型或n型掺杂剂,该掺杂剂与第一导电区域32的第一导电类型相反。可以无改变地应用对与p型或n型掺杂剂有关的上述实施方式的描述。

[0134] 在一个示例中,第一导电区域32可以具有p型,而基区110和第二导电区域34可以具有n型。当光被发射到由第一导电区域32和基区110形成的pn结时,由光电转换生成的电子移动到半导体基板10的背面,从而被第二电极44收集,并且空穴移动到半导体基板10的正面,从而被第一电极42收集。因此,生成电。当比电子更缓慢地移动的空穴移动到半导体基板10的正面而不是背面时,可以提高转换效率。然而,本发明不限于此,并且基区110和第二导电区域34可以具有p型,以及第一导电区域32可以具有n型。

[0135] 图7例示了经由纹理化在半导体基板10的正面和背面上形成突起。然而,本发明不限于此。因此,可以经由纹理化在半导体基板10的正面和背面中的任一个上形成突起,或者可以不经由纹理化在半导体基板10的正面和背面上形成突起。

[0136] 在本实施方式中,作为分别形成在半导体基板10的正面和背面上的保护膜的前钝化膜24和后钝化膜40中的至少一个可以是经由包括根据本实施方式的热处理工艺的方法形成的保护膜。在一个示例中,形成在导电区域32和34当中的n型区域之上的钝化膜24和40可以是经由包括根据本实施方式的热处理工艺的方法形成的保护膜。经由包括根据本实施方式的热处理工艺的方法形成的保护膜是氧化硅层。这是因为,氧化硅层具有固定正电荷,且由此适合于钝化。然而,本发明不限于此。

[0137] 在一个示例中,当第二导电区域34具有n型时,位于(例如,接触)半导体基板10的背面上的后钝化膜40可以是经由包括根据本实施方式的热处理工艺的方法形成的保护膜。后钝化膜40的厚度可以在从2nm至10nm的范围内(例如,在从3nm至6nm的范围内)。当后钝化膜40的厚度低于2nm时,后钝化膜40的钝化可能不好。当后钝化膜40的厚度超过10nm时,可能增加处理时间。当进一步考虑钝化和处理时间时,后钝化膜40的厚度可以在从3nm至6nm的范围内。然而,本发明不限制后钝化膜40的厚度。

[0138] 另外,前钝化膜24和/或防反射膜26可以由在以上实施方式中描述的各种材料中的任何材料形成。将省略与此有关的描述。

[0139] 然而,本发明不限于此,并且第一导电区域32可以具有n型并且前钝化膜24可以经由根据本实施方式的热处理工艺而形成。另选地,前钝化膜24和/或后钝化膜40可以经由根据本实施方式的热处理工艺来形成,而与导电类型无关。各种其它变型也是可行的。

[0140] 参照图8,第一和第二电极42和44可以包括多个指状电极42a和44a,它们彼此间隔

开恒定的间距。虽然图8例示了指状电极42a和44a彼此平行并且还和半导体基板10的边缘平行,但本发明不限于此。另外,第一和第二电极42和44可以包括汇流条电极42b和44b,它们在与指状电极42a和44a交叉的方向上形成,以便将指状电极42a和44a彼此连接。可以仅设置一个汇流条电极42b或44b,或者如图8示例性地例示,多个汇流条电极42b或44b可以按照比指状电极42a和44a的间距更大的间距来排布。此时,虽然汇流条电极42b和44b的宽度可以大于指状电极42a和44a的宽度,但本发明不限于此。因此,汇流条电极42b和44b的宽度可以等于或小于指状电极42a和44a的宽度。

[0141] 当观看截面时,可以形成第一电极42的指状电极42a和汇流条电极42b,以便穿透前钝化膜24和防反射膜26。即,第一开口402可以被形成为对应于第一电极42的指状电极42a和汇流条电极42b两者。另外,可以形成第二电极44的指状电极44a和汇流条电极44b两者,以便穿透后钝化膜40。即,第二开口404可以被形成为对应于第二电极44的指状电极44a和汇流条电极44b两者。然而,本发明不限于此。在另一示例中,第一电极42的指状电极42a可以被形成为穿透前钝化膜24和防反射膜26,并且汇流条电极42b可以被形成在前钝化膜24和防反射膜26之上。另外,第二电极44的指状电极44a可以被形成为穿透后钝化膜40,并且汇流条电极44b可以被形成在后钝化膜40之上。

[0142] 在本实施方式中,太阳能电池100的第一和第二电极42和44具有给定图案,使得太阳能电池100具有双面结构以用于允许光被引入到半导体基板10的正面和背面中。从而,可以增加在太阳能电池100中使用的光量,这可以有助于提高太阳能电池100的效率。

[0143] 虽然图8例示了第一电极42和第二电极44具有相同形状。然而,本发明不限于此,并且第一电极42的指状电极42a和汇流条电极42b的宽度和间距可以与第二电极44的指状电极44a和汇流条电极44b的宽度和间距不同。另外,第一电极42和第二电极44可以具有不同形状,并且各种其它变型也是可行的。例如,第二电极44可以不被图案化,而是可以被形成在半导体基板10的整个背面之上。

[0144] 下面将参照图9a至图9d来描述根据本实施方式的具有后钝化膜40的太阳能电池100的制造工艺。下面将省略与和参照图3a至图3f、图4和图5以及图6a和图6b的实施方式的部件相同或极其类似的部件有关的详细描述,并且以下描述聚焦于不同的部件。

[0145] 图9a至图9d是例示根据本发明的另一实施方式的太阳能电池的制造方法的截面图。

[0146] 如图9a示例性地例示,第一和第二导电区域32和34被形成在半导体基板10上。第一和第二导电区域32和34可以经由各种方法中的任何方法(诸如热扩散、离子注入或激光掺杂)来形成。

[0147] 随后,如图9b示例性地例示,后钝化膜40被形成在第二导电区域34之上。形成后钝化膜40的热处理工艺与参照图3a、图4和图5的以上描述相同或极其类似。然而,为了设置后钝化膜40具有相对大的厚度,例如,热处理温度或热处理时间可以在上述温度范围内被调节。即,如上所述,热处理温度可以是600摄氏度或更高(更具体地,在从600摄氏度至900摄氏度的范围内)。在本实施方式中,例如,热处理温度可以在从800摄氏度至900摄氏度的范围内。这是因为,后钝化膜40可以比控制钝化层(参见图1中的附图标记20)稍厚,并且因此,可以允许略微升高热处理温度T。然而,本发明不限于此。

[0148] 随后,如图9c示例性地例示,前钝化膜24和防反射膜26被形成在第一导电区域32

之上。

[0149] 虽然图9b和图9c及其相关的描述例示了后钝化膜40在形成前钝化膜24和/或防反射膜26之前被形成,但本发明不限于此。形成后钝化膜40、前钝化膜24和防反射膜26的顺序可以以各种方式变化。另外,后钝化膜40和前钝化膜24可以在使用上述工艺的同时形成,或者后钝化膜40和防反射膜26可以在使用上述工艺的同时形成。

[0150] 随后,如图9d示例性地例示,形成穿透后钝化膜40的第二电极44和穿透前钝化膜24和防反射膜26的第一电极42。

[0151] 当后钝化膜40在气体环境下以给定的热处理温度形成时,可以提高后钝化膜40的纯度和密度,并且可以减小界面陷阱密度。另外,后钝化膜40甚至在后续高温工艺中也可以实现良好稳定性。虽然以上描述例示了仅后钝化膜40在气体环境下在给定温度下被形成,但是前钝化膜24或防反射膜26也可以在气体环境下在上述热处理温度T下形成。下面将参照图10a至图10d详细描述可以经由上述热处理工艺制造的保护膜的另一示例。因为图10a至图10d的实施方式与参照图1至图5描述的实施方式相同或类似,所以可以无改变地应用参照图1至图5的描述。由此,下面将省略与和参照图1至图5的实施方式的部件相同或极其类似的部件有关的详细描述,并且以下描述将聚焦于不同的部件。另外,上述实施方式或其变型与以下实施方式或其变型的组合均落入本发明的范围内。

[0152] 图10a至图10d是例示根据本发明的又一实施方式的太阳能电池的制造方法的截面图。

[0153] 本实施方式与参照图3a至图3f描述的实施方式的不同之处在于后钝化膜40和/或前钝化膜24在包括卤素气体的气体环境下经由热处理形成方面(虽然太阳能电池100如图1和图2示例性地例示而制造)。

[0154] 如图10a示例性地例示,控制钝化层20、包括第一和第二导电区域32和34的半导体层30、半导体基板10的正面上的纹理和前场区域130被形成在半导体基板10上。控制钝化层20可以经由已知的各种方法中的任何方法来形成,并且其它形成工艺可以经由与上面参照图3a至图3d描述的相同的方法来形成。

[0155] 随后,如图10b示例性地例示,其它保护膜被形成在半导体基板10的正面和/或背面上。例如,前钝化膜24被形成在半导体基板10的正面上,并且后钝化膜40被形成在半导体基板10的背面上。

[0156] 在本实施方式中,后钝化膜40和前钝化膜24经由包括热处理工艺的方法而形成,该热处理工艺在包括具有卤素元素的卤素气体的气体环境下在相对较高的温度下被执行。热处理工艺与上面参照图3a、图4和图5描述的相同或极其类似。然而,为了设置前和后钝化膜24和40具有相对较大厚度,例如,热处理温度或热处理时间可以在上述温度范围内被调节。即,如上所述,热处理温度可以是600摄氏度或更高(更具体地,在从600摄氏度至900摄氏度的范围内)。在本实施方式中,例如,热处理温度可以在从800摄氏度至900摄氏度的范围内。这是因为,前和后钝化膜24和40可以比控制钝化层(参见图1中的附图标记20)稍厚,并且因此,可以允许略微升高热处理温度T。然而,本发明不限于此。

[0157] 在本实施方式的热处理工艺中,可以经由热氧化来形成前和后钝化膜24和40。当源气包括氧气时,前和后钝化膜24和40可以是氧化物层。在一个示例中,前和后钝化膜24和40可以是热氧化物(例如,热氧化硅)层,该热氧化物层经由氧和半导体基板10的半导体材

料(例如,硅)在高温下的反应而形成。

[0158] 在本实施方式中,具有从1nm至3nm的范围内的厚度的半导体材料可以与半导体层30的表面上的氧组合,以便形成前和后钝化膜24和40,各钝化膜具有从3nm至6nm的范围内的厚度。当前和后钝化膜24和40具有该厚度时,可以实现明显改善的钝化。即,当前和后钝化膜24和40中的每一个的厚度低于3nm时,可能难以实现充分的钝化。当前和后钝化膜24和40中的每一个的厚度超过6nm时,增加了热处理工艺的时间,由此造成半导体层30的特性的劣化。与氧组合的半导体层300的厚度、前和后钝化膜24和40的厚度等可以使用例如透射电子显微镜(TEM)来测量和估计。

[0159] 此时,当位于靠近半导体基板10的正面的前钝化膜24经由上述热处理工艺而形成时,前钝化膜24具有良好质量。从而,前钝化膜24可以实现明显改善的钝化。此时,因为半导体基板10的内部(体)通过半导体基板10的正面上的纹理而暴露,所以与背面上相比,造成质量劣化的更大量的离子(例如,钠离子)存在于正面上,并且由此所谓的吸杂(gettering)效应可能更大程度地在正面上发生。当前钝化膜24具有良好质量时,可以明显提高钝化效果。

[0160] 在本实施方式中,位于半导体基板10的相对侧上的前和后钝化膜24和40同时被形成,使得前钝化膜24用于正面上而不进行图案化,而如图10d示例性地例示,后钝化膜40在背面上被图案化。这可以简化处理。然而,本发明不限于此。前钝化膜24和后钝化膜40可以经由不同的工艺形成,并且上述热处理工艺可以被应用于前钝化膜24和后钝化膜40中的至少一个。另选地,在形成前钝化膜24和后钝化膜40这两者之后,可以去除其中之一。另选地,防反射膜26和后钝化膜40可以经由上述热处理工艺同时形成。各种其它变型也是可行的。

[0161] 随后,如图10c示例性地例示,在本实施方式中,防反射膜26可以被形成在前钝化膜24之上。在一个示例中,防反射膜26可以被形成在整个前钝化膜24之上。防反射膜26可以经由各种方法(诸如真空沉积、化学气相沉积、旋转涂布、丝网印刷或喷涂)中的任何方法来形成。

[0162] 随后,如图10d示例性地所示,形成分别连接到第一和第二导电区域32和34的第一和第二电极42和44。参照图3f的描述可以直接应用于此,并且由此,将省略对其的详细描述。

[0163] 下文中,将参照本发明的实验示例更详细地描述本发明。然而,给出本发明的实验示例仅用于例示本发明,并且本发明不限于此。

[0164] 实验示例1

[0165] 制造了具有图1例示的结构的太阳能电池。此时,厚度为2nm的氧化硅层在热处理工艺中经由热氧化来形成,该热处理工艺在包括Cl₂气、O₂气和N₂气的气体环境下在700摄氏度的温度下被执行。所形成的氧化硅层作为控制钝化层而被包括。在热处理工艺中,O₂气:Cl₂气的比是1:0.1。

[0166] 实验示例2

[0167] 制造了具有图1例示的结构的太阳能电池。此时,在半导体基板用HCl和H₂O₂的混合溶液清洗的同时形成薄氧化物膜之后,该薄氧化物膜经过热处理工艺,该热处理工艺在包括Cl₂气、O₂气和N₂气的气体环境下在700摄氏度的温度下被执行。厚度为2nm的所形成的氧化硅层作为控制钝化层而被包括。在热处理工艺中,O₂气:Cl₂气的比是1:0.1。

[0168] 比较示例1

[0169] 太阳能电池由与实验示例相同的方法(除了形成控制钝化层的工艺之外)来制造。此时,厚度为2nm的氧化硅层在热处理工艺中经由热氧化形成,该热处理工艺在包括Cl₂气、O₂气和N₂气的气体环境下在500摄氏度的温度下被执行。所形成的氧化硅层作为控制钝化层而被包括。

[0170] 比较示例2

[0171] 太阳能电池由与实验示例相同的方法(除了形成控制钝化层的工艺之外)来制造。此时,氧化硅层在热处理工艺中经由热氧化形成,该热处理工艺在包括O₂气和N₂气的气体环境下在700摄氏度的温度下被执行。厚度为2nm的所形成的氧化硅层作为控制钝化层而被包括。

[0172] 拍摄了根据实验示例1和比较示例1和2的太阳能电池的光致发光(PL)照片。根据实验示例1的太阳能电池的PL照片被例示在图11中,根据比较示例1的太阳能电池的PL照片被例示在图12中,并且根据比较示例2的太阳能电池的PL照片被例示在图13中。在PL照片中,明亮部分是没有金属杂质、缺陷等存在的部分,并且黑暗部分是存在金属杂质、缺陷等的部分。

[0173] 参照图11,将理解的是,根据实验示例1的太阳能电池总体上发出亮光,且由此基本不存在金属杂质、缺陷等。另一方面,参照图12,将理解的是,根据比较示例1的太阳能电池具有黑色部分,并且由此在对应部分上存在金属杂质、缺陷等。另外,参照图13,将理解的是,根据比较示例2的太阳能电池总体上出现黑色,并且由此在太阳能电池中存在许多杂质、缺陷等。

[0174] 如上所述,在实验示例1和比较示例1和2中,所有其它制造工艺均是相同的,并且仅形成控制钝化层的工艺不同。因此,将理解的是,具有良好特性的控制钝化层被形成在热处理工艺中,该热处理工艺在包括卤素气体的气体环境下在600摄氏度或更高的热处理温度下被执行。另外,将理解的是,具有良好特性的控制钝化层未被形成在比较示例1和比较示例2中,在比较示例1中,即使提供了包括卤素气体的气体环境,也在低于600摄氏度的热处理温度下执行热处理工艺;在比较示例2中,即使热处理温度是600摄氏度或更高,该热处理工艺也在包括卤素气体的气体环境下被执行。

[0175] 测量根据实验示例1和比较示例1的太阳能电池的默示开路电压V_{oc}的结果被例示在图14中。参照图14,将理解的是,根据实验示例1的太阳能电池的默示开路电压高于根据比较示例1的太阳能电池的默示开路电压约50mV。根据热处理工艺在包括卤素气体的气体环境下在600摄氏度或更高的热处理温度下被执行的实验示例1的控制钝化层具有低界面陷阱密度,且由此,预期包括该控制钝化层的太阳能电池具有高默示开路电压。另一方面,如比较示例1中在600摄氏度或更低的热处理温度下形成的控制钝化层具有比实验示例1中更高的界面陷阱密度,且由此预期包括该控制钝化层的太阳能电池具有相对较低的默示开路电压。

[0176] 另外,测量在900摄氏度的温度下执行附加热处理之后根据实验示例1和2以及比较示例1的太阳能电池的默示开路电压V_{oc}的结果被例示在图15中。将理解的是,根据实验示例1和2的太阳能电池的默示开路电压高于根据比较示例1的太阳能电池的默示开路电压约100mV。从而,将理解的是,根据实验示例1和2的太阳能电池甚至在后续高温工艺中也具

有良好稳定性,而根据比较示例1的太阳能电池的特性可能在后续高温工艺中被劣化。

[0177] 根据本发明的实施方式,包括例如控制钝化层以及前和后钝化膜的保护膜经由包括热处理工艺的方法来形成,该热处理工艺在气体环境下在特定温度下被执行,从而实现改善的特性和质量。因此,可以提高太阳能电池的效率。另外,所形成的保护膜可以在后续高温工艺中继续保持良好质量和特性,由此改善工艺稳定性。

[0178] 上述特征、配置、效果等被包括在本发明的至少一种实施方式中,并且不应仅限于一种实施方式。另外,如各实施方式例示的特征、配置、效果等可以针对其它实施方式来实施,鉴于它们彼此组合或被本领域技术人员修改。由此,与这些组合和修改有关的内容应被解释为包括在如所附权利要求书中所公开的本发明的范围和精神中。

[0179] 相关申请的交叉引用

[0180] 本申请要求于2015年6月10日在韩国知识产权局提交的韩国专利申请No.10-2015-0082111和于2016年5月2日在韩国知识产权局提交的韩国专利申请No.10-2016-0053932的优先权权益,将其公开内容通过引用结合于此。

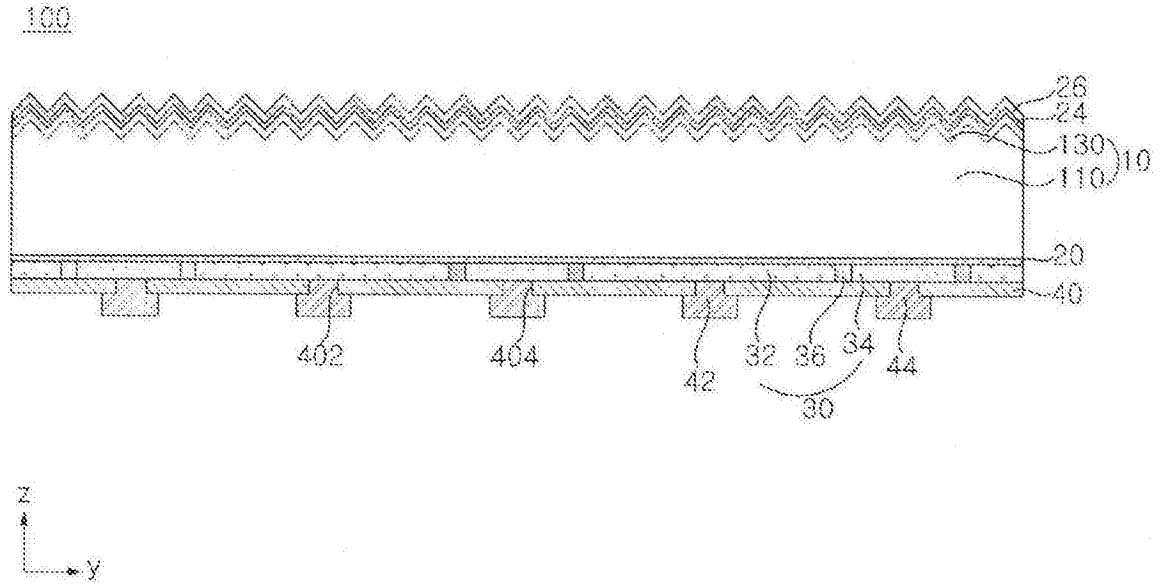


图1

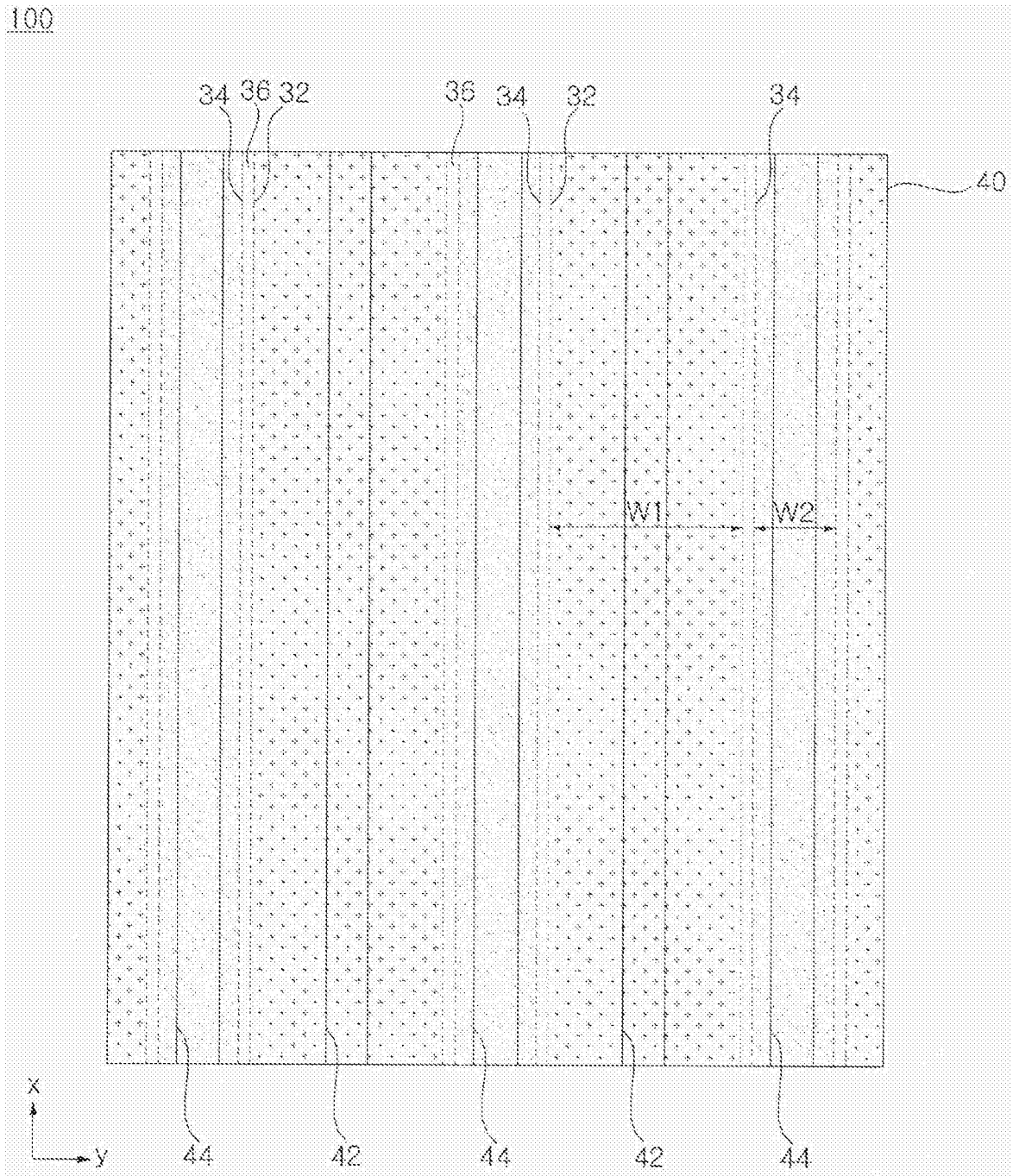


图2

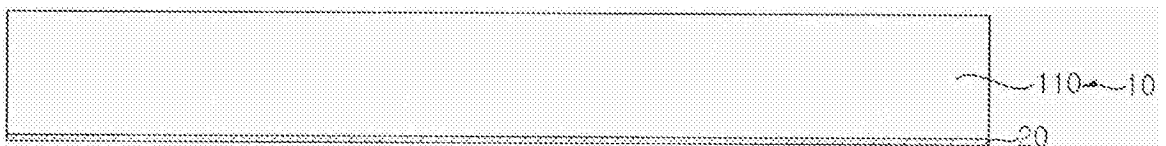


图3a

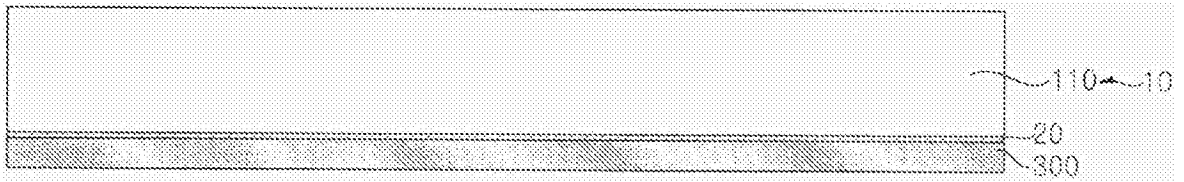


图3b

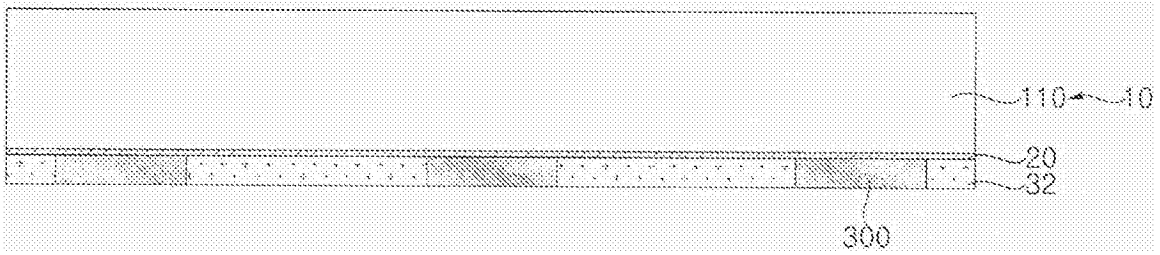


图3c

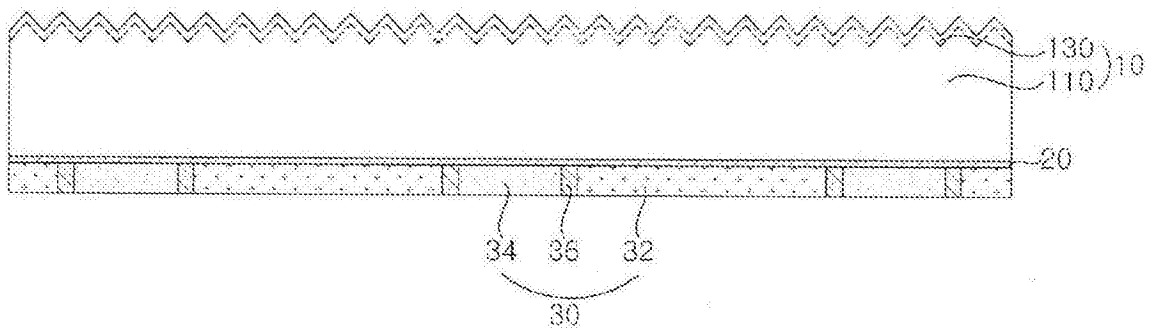


图3d

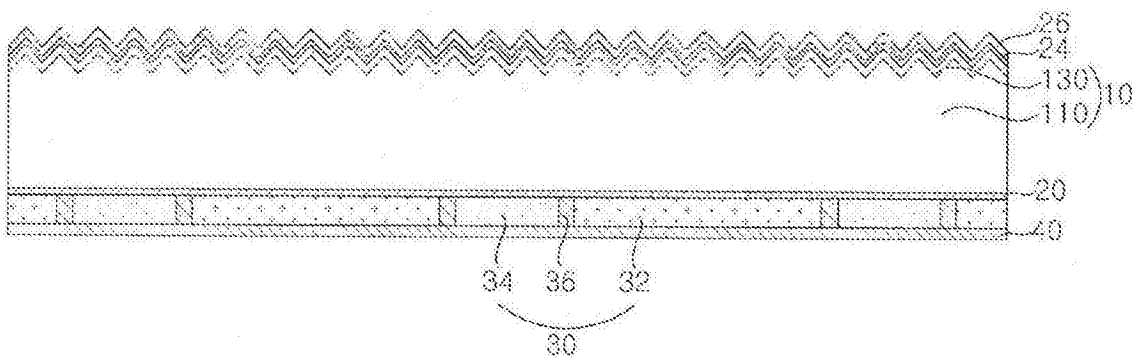


图3e

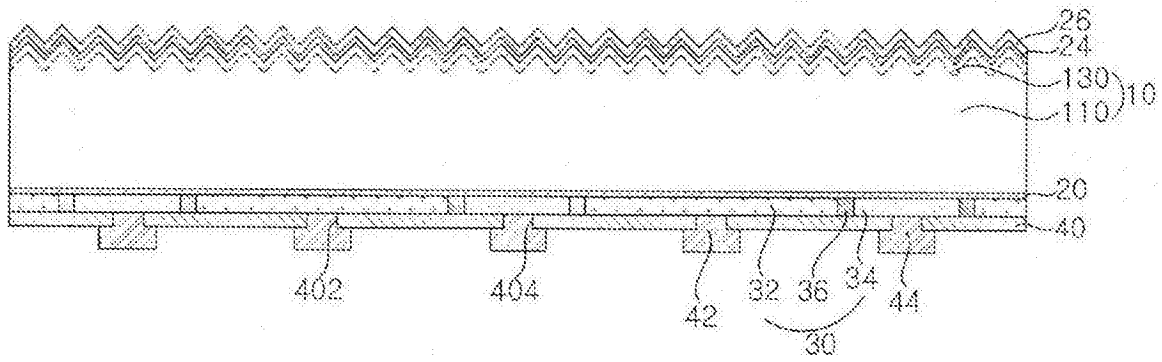


图3f

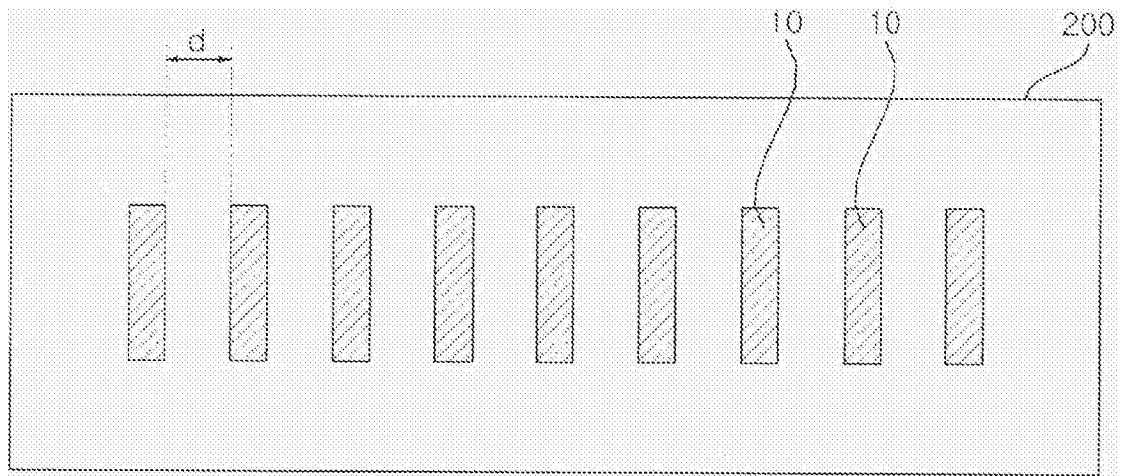


图4

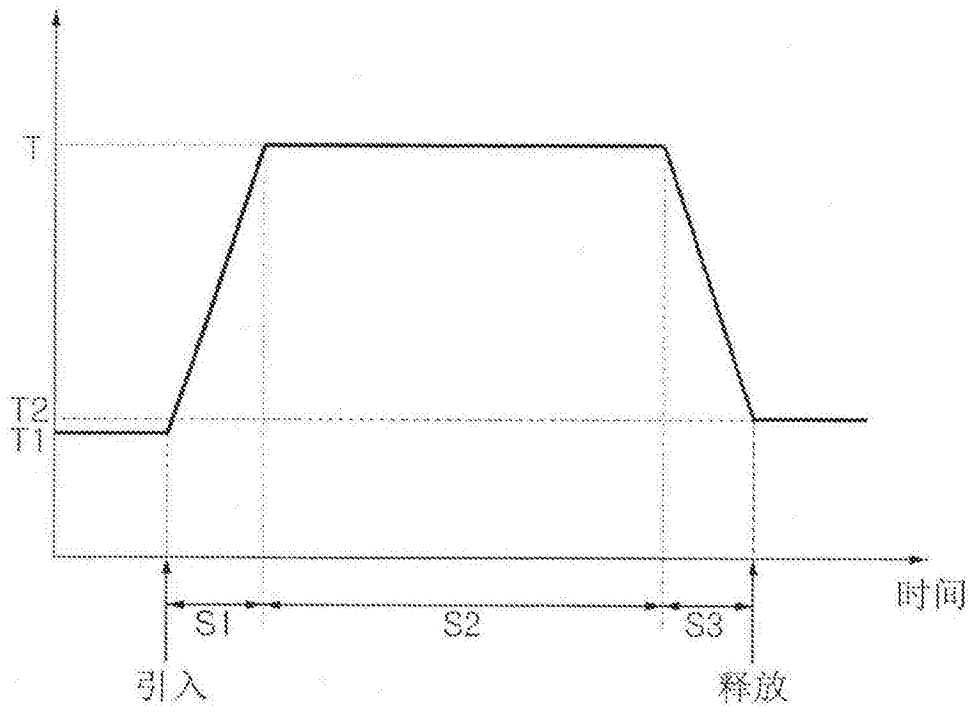


图5

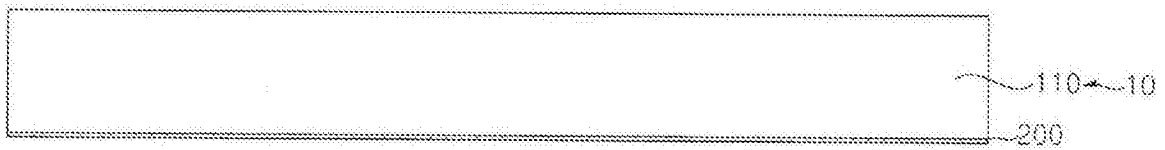


图6a

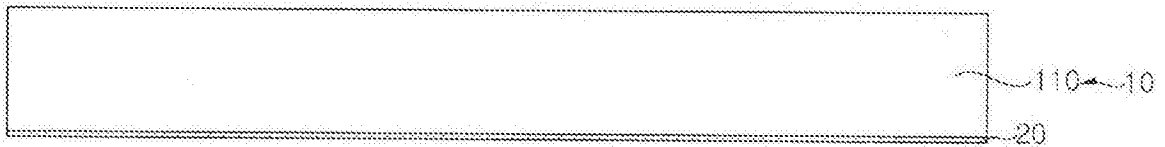


图6b

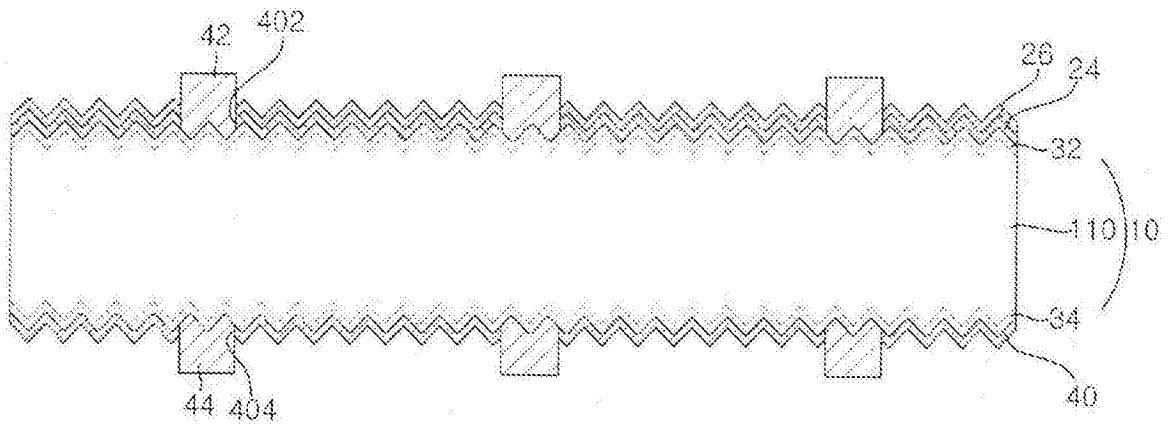


图7

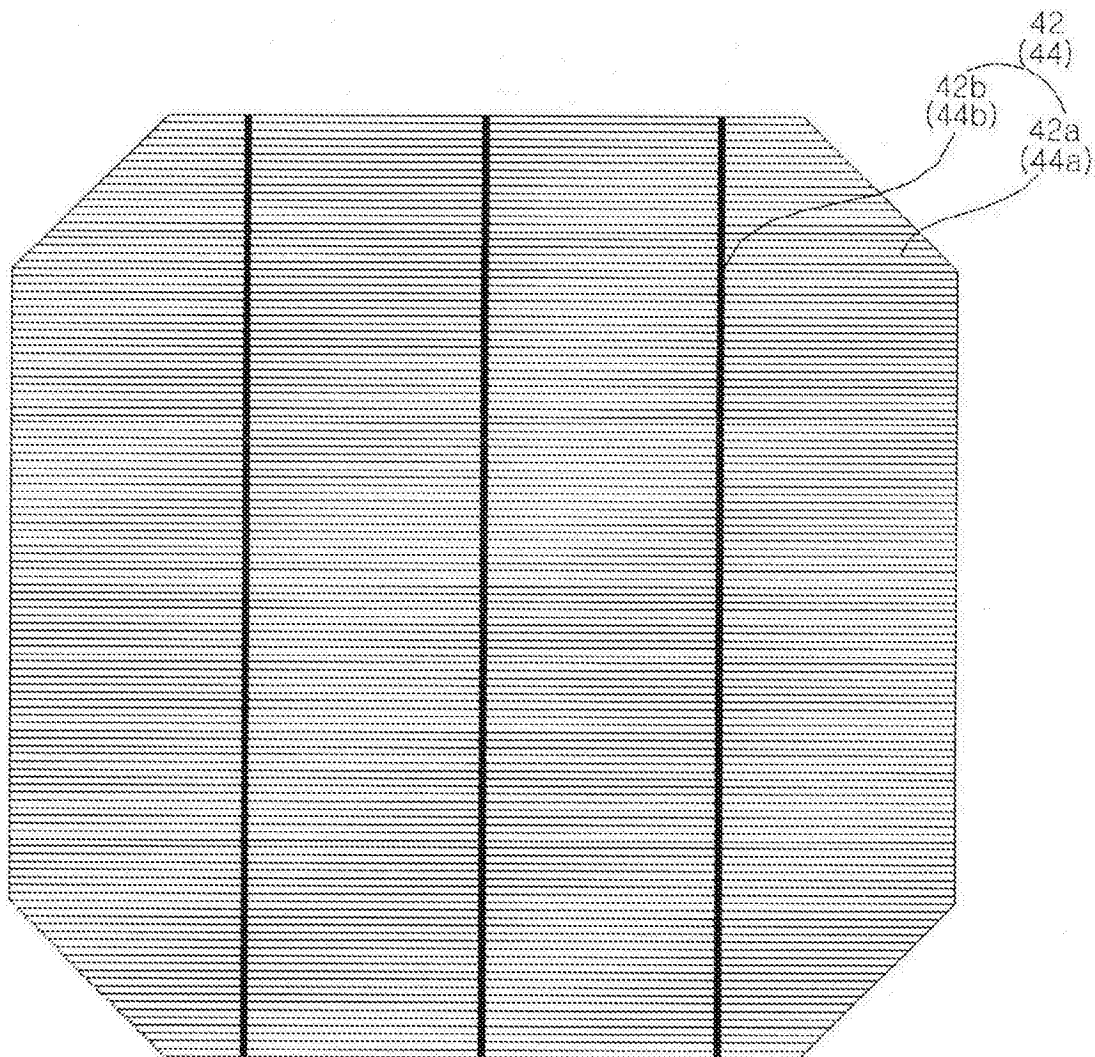


图8

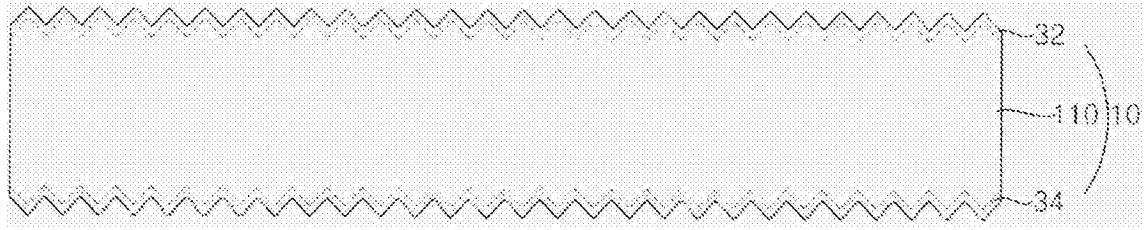


图9a

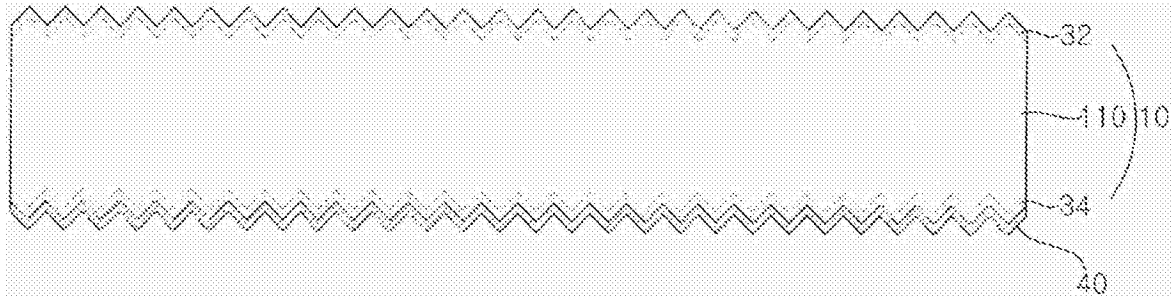


图9b

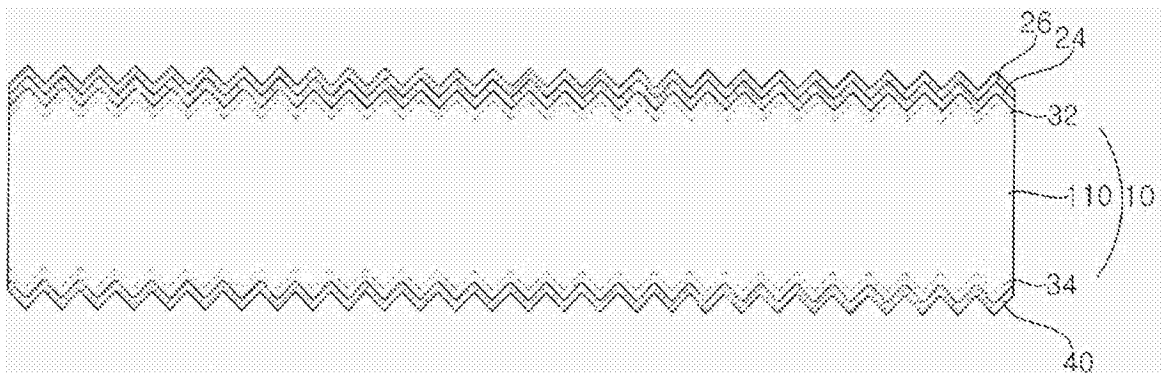


图9c

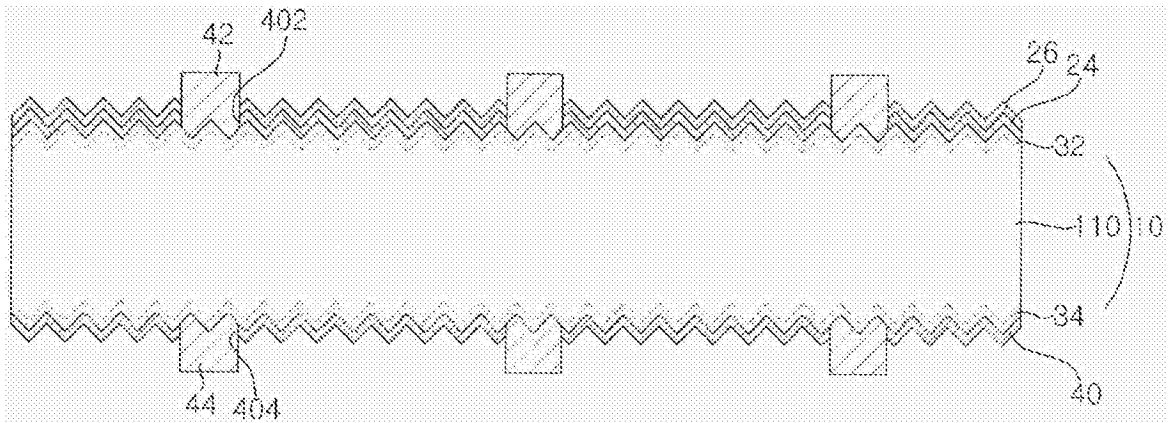


图9d

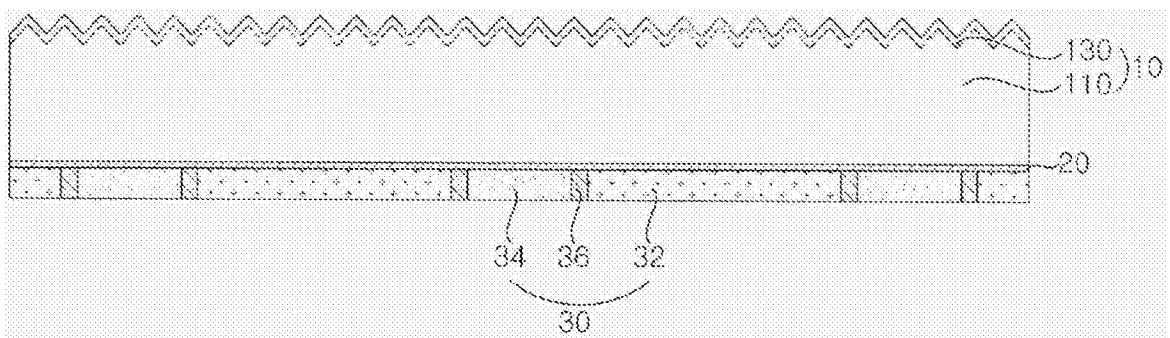


图10a

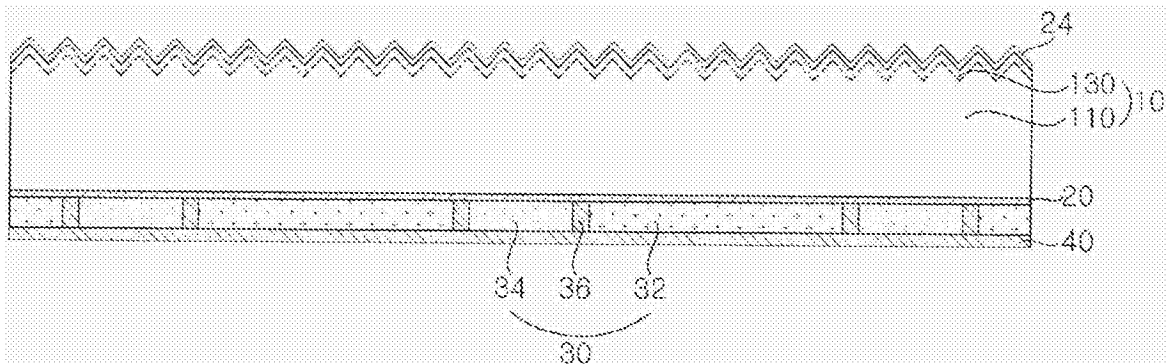


图10b

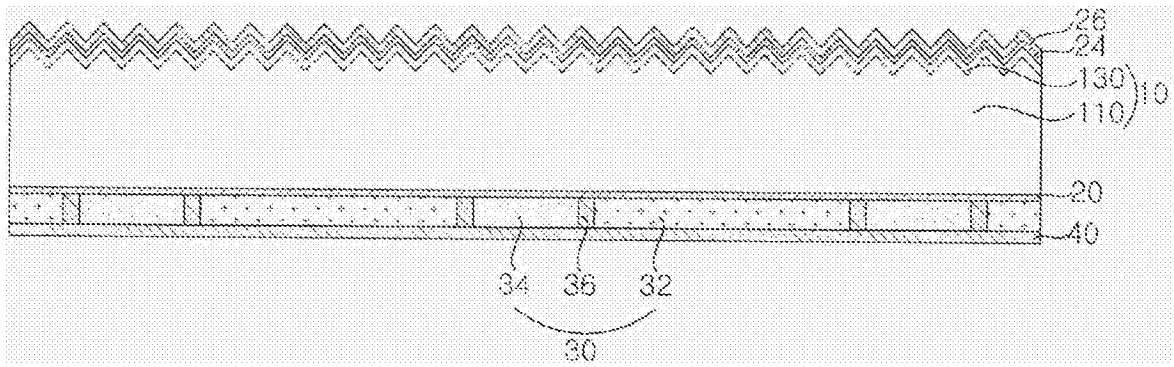


图10c

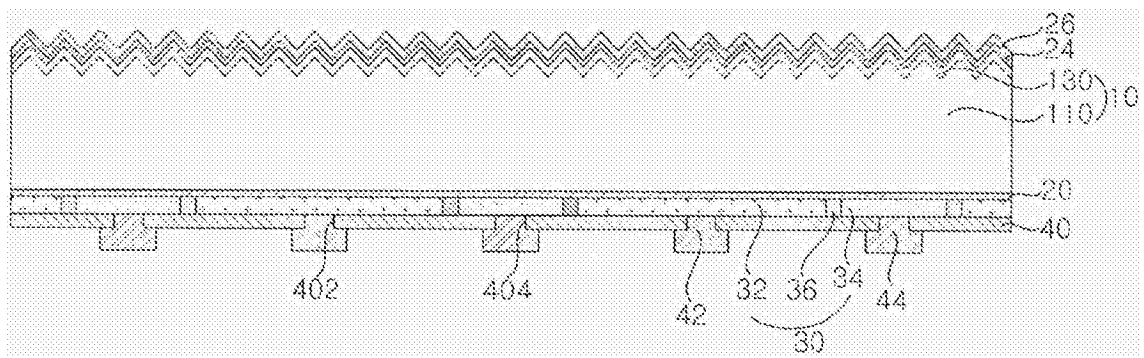


图10d



图11



图12

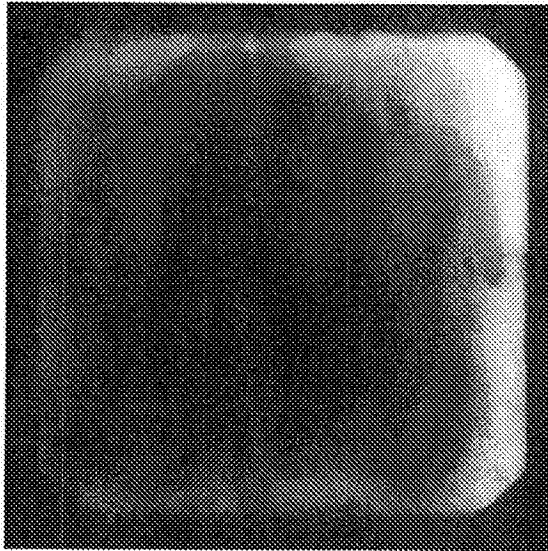


图13

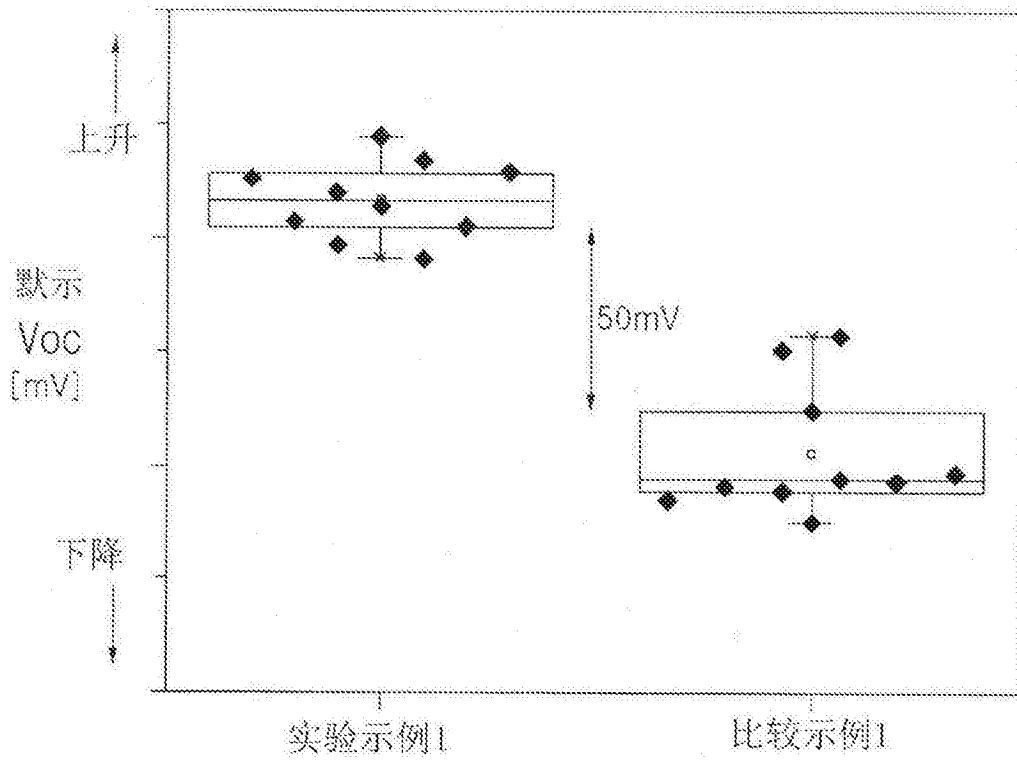


图14

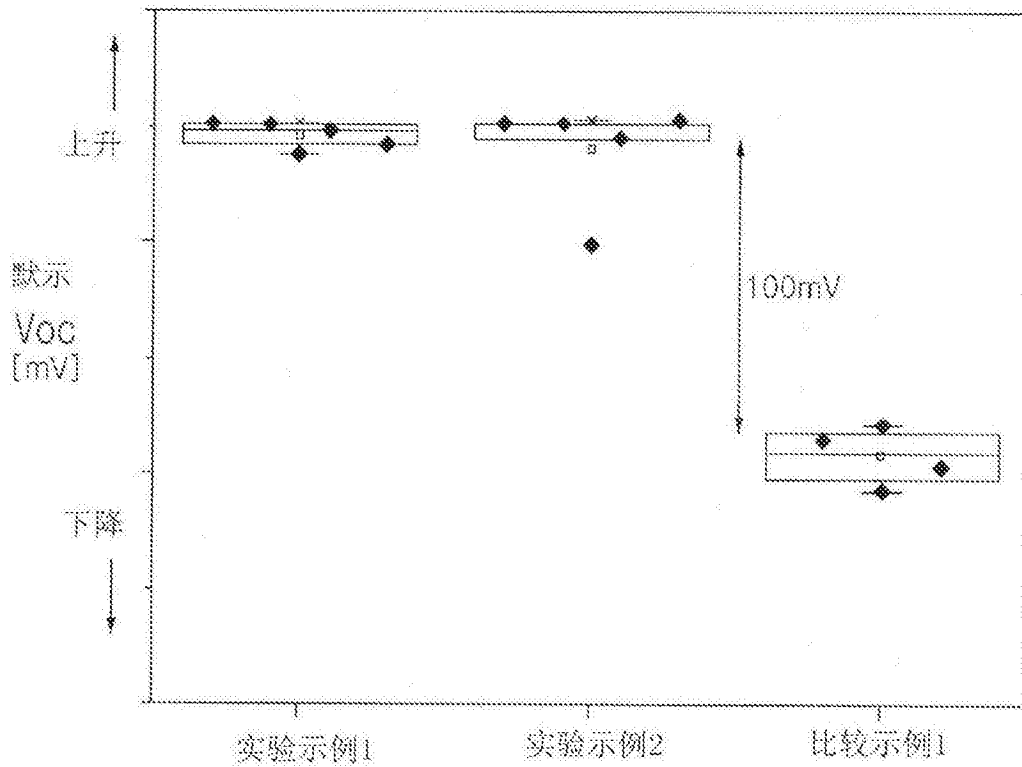


图15