

公告本

737618

申請日期	89 年 7 月 14 日
案 號	89114139
類 別	G06F 13/12

A4
C4

498207

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 新型名稱	中 文	資料傳送控制裝置及電子機器
	英 文	
二、發明人 創作	姓 名	(1) 石田卓也 (2) 神原義幸
	國 籍	(1) 日本 (2) 日本 (1) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內
	住、居所	(2) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內
三、申請人	姓 名 (名稱)	(1) 精工愛普生股份有限公司 セイコーエプソン株式会社
	國 籍	(1) 日本 (1) 日本國東京都新宿區西新宿二丁目四番一號
	住、居所 (事務所)	
	代 表 人 姓 名	(1) 安川英昭

裝

訂

線

經濟部智慧財產局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權
 日本 1999年 7月 15日 11-201250 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本發明係關於，資料傳送控制裝置及包含此之電子機器，特別是關於，在連接於匯流排之多數節點間進行遵循 I E E E 1 3 9 4 等規格之資料傳送之資料傳送控制裝置及包含此之電子機器。

近年來，稱做 I E E E 1 3 9 4 之介面規格引起大家之注意。此 I E E E 1 3 9 4 係將足以因應下一世代之多媒體之高速串列匯流排規格化者。依據此

I E E E 1 3 9 4 時，也可以處理動畫像等之需要即時性之資料。同時，此 I E E E 1 3 9 4 之匯流排不僅可以連接印表機、掃描器、C D - R W 驅動器、硬碟驅動器等之電腦周邊設備，也可以連接視訊攝影機、V T R、T V 等之家庭用電化製品。因此，能夠飛躍性促進電子機器之數位化。

然而，也已發覺，遵循此 I E E E 1 3 9 4 之資料傳送控制裝置有下列課題。

亦即，依據目前之此 I E E E 1 3 9 4 規格時，可以實現最高 4 0 0 M b p s 之傳送速度。但現實是，起因於存在有處理之超額部分 (overhead)，系統整體之實際傳送速度較此數字低很多。亦即，在 C P U 上動作之韌體或應用軟體在準備發送資料或取進接收資料之處理上花費很多之時間，雖然匯流排上之傳送速度很快，結果總是無法實現高速之資料傳送。

尤其是裝配在周邊機器之 C P U 之處理能力較裝配在個人電腦等之主系統之 C P U 低。因此，韌體等之處理之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

超額問題非常深刻。因此，希望有能夠有效解決這種超額之問題之技術。

本發明係有鑑於上述技術課題而完成者，其目的在提供，可以減輕韌體等之處理之超額問題，能夠以小規模之硬體，實現高速之資料傳送之資料傳送控制裝置及使用此等之電子機器。

為了解決上述課題之本發明係在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：提供在節點間傳送封包用之服務之鏈路構件；將經由上述鏈路構件接收到之封包，寫入可隨機擷取之封包記憶構件之寫入構件；以及，將封包之控制資訊，寫入上述封包記憶構件之控制資訊領域，將封包之第1層（例如事務層-transaction layer）用之第1資料，寫入上述封包記憶構件之第1資料領域，將封包之上述第1層之上層之第2層（例如應用層-application layer）用之第2資料，寫入上述封包記憶構件之第2資料領域之封包分離構件。

依據本發明時，封包之控制資訊（例如標題、頁小計）寫入控制資訊領域，封包之第1資料（例如事務層用之資料）寫入第1資料領域，封包之第2資料（例如應用層用之資料）寫入第2資料領域。如此則可以從第2資料領域連續讀出第2資料，傳送至第2層。藉此，可以使資料傳送速度飛躍性高速化。

再者，本發明之上述第1資料最好是上述第1層之通信協定所使用之指令資料，上述第2資料最好是應用層所

五、發明說明(3)

使用之資料。

同時，本發明之特徵在於，包含有，上述第2資料領域已滿時，爲了禁止上述寫入構件在上述第2資料領域寫入上述第2資料，而使滿信號成爲有效，上述第2資料領域已空時，爲了禁止上述第2層從上述第2資料領域讀出上述第2資料，而使空信號成爲有效之領域管理構件。如此，則僅藉管理構件之管理，便可以控制，在上述第2資料領域寫入上述第2資料之寫入處理，或從上述第2資料領域讀出上述第2資料之讀出處理，可以達成資料傳送之自動化，進一步達成高速化。

同時，本發明之特徵在於，當向回應節點發送開始事務處理之要求封包時，令其在上述要求封包所含之事務識別資訊中，含有從回應節點接收到回應封包時應進行之處理之指示資訊，從回應節點接收到回應封包時，則在回應封包之事務識別資訊所含之上述指示資訊所指示之領域，寫入回應封包之上述控制資訊、上述第1、第2資料。如此時，當從回應節點送返回應封包時，韌體等可以不參與，而自動在指示資訊所指示之領域，寫入回應封包之上述控制資訊、上述第1、第2資料。因此，可以大幅度減輕韌體等之處理負擔。

同時，本發明係在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：當向回應節點發送開始事務處理之要求封包時，令其在上述要求封包之事務識別資訊中，包含有從回應節點接收到回應封

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（4）

包時應進行處理之指示資訊之構件；從回應節點接收到回應封包時，進行回應封包之事務識別資訊所含之上述指示資訊所指示之處理之構件。

依據本發明時，會在從回應節點接收到回應封包時，進行回應封包之事務識別資訊（例如事務處理標籤）所含之上述指示資訊所指示之處理。因此可以將接收到回應封包時之處理自動化，可以減輕軟體等之處理負擔，同時可以達成資料傳送之高速化。

同時，本發明之特徵在於，從回應節點接收到回應封包時，將回應封包之控制資訊、資料，寫入回應封包之事務識別資訊內所含之上述指示資訊所指示之領域。再者，從回應節點接收到回應封包時應行之處理，不限定如這種在指示領域之寫入處理。

同時，本發明之特徵在於，給予上述事務識別資訊之位元，係預先預約作為表示上述指示資訊之位元。如此便可以使得，在要求封包之事務識別資訊內包含指示資訊之處理，或依據回應封包之事務識別資訊辨別指示資訊之處理，成為簡易而負荷低之處理。

再者，上述事務識別資訊最好是 I E E E 1 3 9 4 規格之事務處理標籤。

同時，本發明係在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：提供在節點間傳送封包用之服務之鏈路構件；儲存封包用之可隨機擷取之封包記憶構件；將經由上述鏈路構件由各節點傳

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(5)

送過來之封包，寫入上述封包記憶構件之寫入構件；以及，讀出寫入上述封包記憶構件之封包，交給上述鏈路構件之讀出構件；而將上述封包記憶構件分離成，儲存封包之控制資訊之控制資訊領域，及儲存封包之資料之資料領域，上述資料領域則分離成，儲存第1層用之第1資料之第1資料領域，及儲存上述第1層之上層之第2層用之第2資料之第2資料領域。

依據本發明時，因封包記憶構件被分離成控制資訊領域、第1資料領域、第2資料領域，因此，可以從第2資料領域連續讀出第2資料，在第2資料領域連續寫入第2資料。藉此，可以使資料傳送速度飛躍性高速化。

同時，本發明之特徵在於，包含有：記憶用來在上述第2資料領域確保發送領域之發送領域啓始位址之第1位址記憶構件；記憶用來在上述第2資料領域確保發送領域之發送領域結束位址之第2位址記憶構件；記憶用來在上述第2資料領域確保接收領域之接收領域啓始位址之第3位址記憶構件；以及，記憶用來在上述第2資料領域確保接收領域之接收領域結束位址之第4位址記憶構件。如此，則可依第2層（例如事務層）之裝置之特性，將第2資料領域利用作為例如發送專用領域、接收專用領域，或發送及接收之共用領域。

同時，本發明之特徵在於，上述發送領域啓始位址及上述接收領域啓始位址，設定在上述第2資料領域之啓始位址，上述發送領域結束位址及上述接收領域結束位址，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（6）

設定在上述第 2 資料領域之結束位址。如此，則可將第 2 資料領域利用作為發送及接收之共用領域。因此便可以向從他節點至自節點之方向及從自節點至他節點之方向之雙方向傳送資料之第 2 層之裝置，提供最合適之資料傳送控制裝置。而且，在發送時，及在接收時，均可以最大限度利用第 2 資料領域，令第 2 資料領域記憶很多資料。

同時，本發明之特徵在於，上述發送領域啓始位址及上述發送領域結束位址之雙方，設定在上述第 2 資料領域之啓始位址或結束位址之任一方，上述接收領域啓始位址設定在上述第 2 資料領域之啓始位址，上述接收領域結束位址設定在上述第 2 資料領域之結束位址。如此便可以將第 2 資料領域利用作為接收專用領域。藉此，可以向僅能從他節點至自節點之方向流通很大之資料之第 2 層之裝置，提供最合適之資料傳送控制裝置。

同時，本發明之特徵在於，上述接收領域啓始位址及上述接收領域結束位址之雙方，設定在上述第 2 資料領域之啓始位址或結束位址之任一方，上述發送領域啓始位址設定在上述第 2 資料領域之啓始位址，上述發送領域結束位址設定在上述第 2 資料領域之結束位址。如此便可以將第 2 資料領域利用作為發送專用領域。藉此，可以向僅能從自節點至他節點之方向流通很大之資料之第 2 層之裝置，提供最合適之資料傳送控制裝置。

同時，本發明最好是進行遵循 I E E E 1 3 9 4 之規格之資料傳送。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(7)

同時，本發明之電子機器之特徵在於，含有：上述任一項之資料傳送控制裝置；在經由上述資料傳送控制裝置及匯流排從其他節點接收到之資料施加所預定之處理之裝置；以及，輸出或記憶施加處理之資料用之裝置。同時，本發明之電子機器之特徵在於，含有：上述任一項之資料傳送控制裝置；在經由上述資料傳送控制裝置及匯流排發送給其他節點之資料施加所預定之處理之裝置；以及，取進已施加處理之資料用之裝置。

依據本發明時，可以將，在電子機器輸出或記憶從他節點傳送過來之資料之處理，或在電子機器將取進之資料傳送到其他節點之處理高速化。同時，依據本發明時，可以將資料傳送控制裝置小規模化，同時，可以減輕控制資料傳送之韌體等之處理負荷，因此可以達成電子機器之低成本化、小規模化等。

茲參照附圖詳細說明本發明之可取實施形態如下。

1. I E E E 1 3 9 4

1. 1 概要

在 I E E E 1 3 9 4 (I E E E 1 3 9 4 - 1 9 9 5 , P 1 3 9 4 . a) 可以做 1 0 0 ~ 4 0 0 M b p s 之高速之資料傳送 (P 1 3 9 4 . b 爲 8 0 0 ~ 3 2 0 0 M b p s) 。也允許將傳送速度不同之節點連接在匯流排。

各節點係連接成樹狀，一個匯流排最多可以連接 6 3

五、發明說明（ 8 ）

個節點。再者，若利用匯流橋，便可以連接大約 6 4 0 0 0 個之節點。

I E E E 1 3 9 4 之封包傳送方式準備非同步傳送及等時傳送。非同步傳送係適合於要求有高可靠性之資料之傳送方式，等時傳送則適合於要求有即時性之動畫像或聲音等之資料之傳送方式。

1 . 2 層構造

第1圖表示 I E E E 1 3 9 4 之層構造（協定架構）。

I E E E 1 3 9 4 之通信協定係由事務層（ transaction layer ）、鏈路層（ link layer ）、物理層（ physical layer ）所構成。而串列匯流排管理器係用以監視或控制事務層、鏈路層、物理層，提供節點之控制或匯流排之資源管理之各種機能。

事務層向上位層提供事項單位之介面（服務），通過下層之鏈路層提供之介面，實施讀出事項處理、寫入事項處理、鎖定事項處理等之事項處理。

在讀出事項處理係由回應節點向要求節點傳送資料。另一方面，在寫入事項處理係由要求節點向回應節點傳送資料，由回應節點處理該資料再送返要求節點。

事務層之服務係如第2圖A所示，由要求、表示、回應、確認之四項服務所構成。

事務要求係要求側使事務處理開始之服務，事務表示

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(9)

係通知回應側要求已到達之服務，事務回應係將回應側之狀態或資料送返要求側之服務，而事務確認係通知要求側回應側已有回應之服務。

鏈路層提供定址、檢查資料、封包送受用之資料成框、等時傳送用之循環控制等。

鏈路層之服務與事務層一樣，如第2圖B所示，由要求、表示、回應、確認之四項服務所構成。

鏈路要求係將封包傳送至回應側之服務，鏈路表示係回應側之封包接收服務，鏈路回應係回應側之確認之傳送服務，鏈路確認要求側之接收確認之服務。

物理層提供將鏈路層所使用之邏輯符號變換成電氣信號、匯流排之調停或匯流排之物理介面。

物理層及鏈路層通常是由資料傳送控制裝置(介面晶片)等之硬體實現。而事務層則由在CPU上動作之軟體(處理構件)或硬體所實現。

再者，如第3圖所示，有一提案，提議使用稱作SBP-2(Serial Bus Protocol-2)之協定，作為包含IEEE 1394之事務層之部分機能之上位通信協定。

SBP-2係為了使SCSI之指令組能夠在IEEE 1394之通信協定上利用而提案者。若使用此SBP-2，在現有之SCSI規格之電子機器使用之SCSI之指令組加上最低限度之變更，便可以在IEEE 1394規格之電子機器使用。因此，可以使電子機器之設計或開發較容易。同時，不僅是SCSI之指

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

令組，裝置固有之指令也可以單體化加以利用，應用性很高。

此 S B P - 2 係首先由啓始程式（個人電腦等）作成登錄或提取。代理之初期化用之 O R B（Operation Request Block），送給目標（印表機、C D - R W 驅動器等）。然後，啓始程式則作成包含指令之 O R B（指定區塊 O R B），告知目標該作成之 O R B 之位址。目標則藉提取該位址而取得啓始程式所作成 O R B。O R B 內所含之指令是讀出指令時，目標便發行區塊寫入事務處理，將目標之資料送給啓始程式之資料緩衝器（記憶器）。另一方面，O R B 內所含之指令是寫入指令時，目標便發行區塊讀出事務處理，從起始程式之資料緩衝器接收資料。

依據此 S B P - 2 時，目標可以在本身方便時發行事務處理，送收資料。因此，啓始程式與目標不必同步動作，可以提高資料傳送效率。

再者，I E E E 1 3 9 4 之上位通信協定除了 S B P - 2，另有人提議使用稱作 F C P（Function Control Protocol）通信協定。

2. 整體架構

其次，參照第 4 圖，說明本實施形態之資料傳送控制裝置之整體架構之例子。

在第 4 圖，P H Y 介面 1 0 係與 P H Y 裝置（物理層之裝置）間之介面電路。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (11)

鏈路芯 2 0 (鏈路構件) 係藉硬體方式實現鏈路層之通信協定或事務層之通信協定之一部分之電路，提供在節點間之封包傳送之各種服務。暫存器 2 2 係用以控制實現此等通信協定之鏈路芯 2 0 之暫存器。

F I F O (A T F) 3 0 、 F I F O (I T F) 3 2 、 F I F O (R F) 3 4 分別是非同步發送用、等時發送用、接收用之 F I F O ，例如由暫存器或半導體記憶器等之硬體所構成。本實施形態之此等 F I F O 3 0 、 3 2 、 3 4 之級數非常少。例如一個 F I F O 之級數以 3 級以下為佳，最好是 2 級以下。

D M A C 4 0 (讀出構件) 、 D M A C 4 2 (讀出構件) 、 D M A C 4 4 (寫入構件) 分別為 A T F 用、 I T F 用、 R F 用之 D M A 控制器。由於使用此等 D M A C 4 0 、 4 2 、 4 4 ，可以不須 C P U 6 6 之介入，在 R A M 8 0 與鏈路芯 2 0 之間傳送資料。再者，暫存器 4 6 係用以控制 D M A C 4 0 、 4 2 、 4 4 等之暫存器。

端埠介面 5 0 係與應用層之裝置 (例如，進行印表機之印字處理之裝置) 間之介面電路。本實施形態因使用此端埠介面 5 0 ，因而可以傳送例如 8 位元之資料。

F I F O (R F) 5 2 係與應用層之裝置間傳送資料用之 F I F O ， D M A C 5 4 係 P F 用之 D M A 控制器。暫存器 5 6 係控制端埠介面 5 0 或 D M A C 5 4 之暫存器。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

S B P - 2 芯 8 4 係以硬體實現 S B P - 2 之通信協定之一部分之電路。暫存器 8 8 係控制 S B P - 2 芯 8 4 之暫存器。D M A C (S B P - 2 用) 8 6 係 S B P - 2 芯 8 4 用之 D M A 控制器。

R A M 領域管理電路 3 0 0 係用以管理 R A M 8 0 之各領域之電路。R A M 領域管理電路 3 0 0 在 R A M 8 0 之各領域變成滿或空時，使用各種滿信號，空信號控制 D M A C 4 0、4 2、4 4、5 4、8 6。

C P U 介面 6 0 係與控制資料傳送控制裝置之 C P U 6 6 間之介面電路。C P U 介面 6 0 含有位址解碼器 6 2、資料同步電路 6 3、插入控制器 6 4。時鐘脈衝控制電路 6 8 用以控制本實施形態使用之時鐘脈衝，輸入由 P H Y 裝置 (P H Y 晶片) 送來之 S C L K 或主時鐘脈衝之 H C L K。

緩衝器管理器 7 0 係用以管理與 R A M 8 0 之介面之電路。緩衝器管理器 7 0 含有控制緩衝器管理器用之暫存器 7 2、用以調停至 R A M 8 0 之匯流排接續之調停電路 7 4、及可生成各種控制信號之順序器 7 6。

R A M 8 0 具有可隨機擷取之封包記憶構件之功能，其功能係由例如 S R A M、S D R A M、D E A M 加以實現。

再者，R A M 8 0 最好是設在本實施形態之資料傳送控制裝置內，但也可使其一部分或全部附加在外部。

在第 5 圖表示 R A M 8 0 之記憶器圖之一個例子。如

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

第 5 圖所示，本實施形態之 R A M 8 0 係分離成標題領域 (A R 2 、 A R 3 、 A R 4 、 A R 6) 與資料領域 (A R 5 、 A R 7 、 A R 8 、 A R 9) 。而封包之標題 (廣義上是控制資訊) 係儲存在標題領域，封包之資料 (O R B 、 資料流) 係儲存在資料領域。

本實施形態係如第 5 圖所示，R A M 8 0 之資料領域 (A R 5 、 A R 7 、 A R 8 、 A R 9) 被分離成 O R B 領域 (A R 5 、 A R 7) 及資料流領域 (A R 8 、 A R 9) 。

而且，本實施形態之 R A M 8 0 係分離成發送領域 (A R 2 、 A R 4 、 A R 5 、 A R 9) 及接收領域 (A R 3 、 A R 6 、 A R 7 、 A R 8) 。

再者，O R B (第 1 層用之第 1 資料) 係如上述，是 S B P - 2 用之資料 (指令) 。另一方面，資料流 (較第 1 層為上層之第 2 層用之第 2 資料) 係應用層用之資料 (印表機之印字資料，C D - R W 之讀出、寫入資料，由掃描器取進之畫像資料等) 。

而 A R 1 、 A R 2 、 A R 3 所示之 H W (硬體) 用頁表領域、H W 用接收標題領域、H W 用發送標題領域，係第 4 圖所示之 S B P - 2 芯 8 4 (藉硬體實現 S B P - 2 之電路) 用以寫入或讀出頁表或接收標題或發送標題之領域。

而在第 5 圖，A R 4 、 A R 5 、 A R 8 、 A R 9 所示之領域成所謂環狀緩衝器之構造。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

第 4 圖之匯流排 9 0 (或匯流排 9 2 、 9 4) 連接在應用層 (第 1 匯流排) 。匯流排 9 5 (或匯流排 9 6) 用以控制資料傳送控制裝置，或讀、寫資料，以電氣方式連接在控制資料傳送控制裝置之裝置 (例如 C P U) (第 2 匯流排) 。匯流排 1 0 0 (或匯流排 1 0 2 、 1 0 4 、 1 0 5 、 1 0 6 、 1 0 7 、 1 0 8 、 1 0 9) 係以電氣方式連接在物理層之裝置 (P H Y 裝置) (第 3 匯流排) 。匯流排 1 1 0 係以電氣方式連接在可隨機擷取之記憶構件之 R A M 8 0 (第 4 匯流排) 。匯流排 9 9 係用以讀、寫 S B P - 2 芯 8 4 以硬體實現 S B P - 2 所需要之標題資訊或頁表資訊 (第 5 匯流排) 。

緩衝器管制器 7 0 之調停電路 7 4 用以調停從 D M A C 4 0 、 4 2 、 4 4 、 C P U 介面 6 0 、 D M A C 8 6 、 5 4 送來之擷取匯流排之要求。而依據此調停之結果，在各匯流排 1 0 5 、 1 0 7 、 1 0 9 、 9 6 、 9 9 、 9 4 之任一，與 R A M 8 0 之匯流排 1 1 0 之間確立資料路徑 (在第 1 、 第 2 、 第 3 、 第 5 匯流排中之任一匯流排與第 4 匯流排之間確立資料路徑) 。

本實施形態之一項特徵是配設可以隨機擷取並可儲存封包之 R A M 8 0 ，同時配設有相互分離之匯流排 9 0 、 9 5 、 9 9 、 1 0 0 ，及用以將此等匯流排連接到 R A M 8 0 之匯流排 1 1 0 之調停電路 7 4 。

例如，在第 6 圖表示與本實施形態之架構不同之資料傳送控制裝置之例子。此資料傳送控制裝置，其鏈路芯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

9 0 2 係介由 P H Y 介面 9 0 0 ，匯流排 9 2 2 連接在 P H Y 裝置。同時，鏈路芯 9 0 2 係介由 F I F O 9 0 4 、 9 0 6 、 9 0 8 ， C P U 介面 9 1 0 ，匯流排 9 2 0 連接在 C P U 9 1 2 。而 C P U 9 1 2 係介由匯流排 9 2 4 連接在 C P U 之局部記憶器之 R A M 9 1 4 。

再使用第 7 圖說明第 6 圖所示架構之資料傳送控制裝置時之資料傳送手法。經由 P H Y 裝置 9 3 0 由其他節點送來之封包係經由匯流排 9 2 2 、資料傳送控制裝置 9 3 2 、匯流排 9 2 0 、由 C P U 9 1 2 接受。而由 C P U 9 1 2 將接到之封包經匯流排 9 2 4 暫行寫入 R A M 9 1 4 。而由 C P U 9 1 2 經由匯流排 9 2 4 讀出寫入 R A M 9 1 4 之封包，將其加工成可以使用應用層，再經由匯流排 9 2 6 傳送至應用層之裝置 9 3 4 。

另一方面，要傳送應用層之裝置 9 3 4 之資料時，C P U 9 1 2 係將此資料寫入 R A M 9 1 4 。而在 R A M 9 1 4 之資料附加標題而生成以 I E E E 1 3 9 4 為準之封包。而所生成之封包則經由資料傳送控制裝置 9 3 2 、 P H Y 裝置 9 3 0 等傳送到其他節點。

然而，若採這種第 7 圖之資料傳送手法時，C P U 9 1 2 之處理負擔會變得非常重。因此，縱使連接節點間之串列匯流排之傳送速度變高速，但起因於 C P U 9 1 2 之處理之超額等系統整體之實際傳送速度卻變低，其結果，無法實現高速之資料傳送。

對此，本實施形態係如第 8 圖所示，資料傳送控制裝

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

置 1 2 0 與應用層之裝置 1 2 4 間之匯流排 9 0，C P U 匯流排 9 6 與資料傳送控制裝置 1 2 0、R A M 8 0 間之匯流排 1 1 0 相互成分離狀態。因此，能夠使 C P U 匯流排 9 6 僅供資料傳送之控制使用。同時，可以佔用匯流排 9 0，在資料傳送控制裝置 1 2 0 與應用層之裝置 1 2 4 間進行資料傳送。例如，裝配資料傳送控制裝置 1 2 0 之電子機器是印表機時，可由佔用匯流排 9 0 傳送印字資料。其結果，可以減輕 C P U 6 6 之處理負擔，提高系統整體之實際傳送速度。而 C P U 6 6 可以採用較廉價者，同時，C P U 匯流排 9 6 也不必使用高速匯流排。因此，可以達成電子機器之低成本化及小規模化。

3 . 本實施形態之特徵

3 . 1 資料領域之分離 (分離成 O R B 領域及資料流領域)

本實施形態之第 1 項特徵是，將第 4 圖之 R A M 8 0 分離成如第 5 圖所示之標題領域 (A R 2、A R 3、A R 4、A R 6) 及資料流領域 (A R 5、A R 7、A R 8、A R 9)，同時，將資料領域分離成 O R B 領域 (A R 5、A R 7) 及資料流領域 (A R 8、A R 9)。

亦即，由於將 R A M 分離成標題領域及資料流領域，韌體便可以從標題領域連續讀出標題，或連續將標題寫入標題領域。因此有可以將韌體之處理負擔減輕到某種程度之好處。然而，從資料傳送之進一步高速化之觀點來講，

五、發明說明 (17)

只是標題領域與資料流領域之分離是不夠充分。

例如，第 9 圖係將接收封包分離成標題與資料，標題 1、2、3 寫入標題領域，資料 1、2、3 寫入資料領域。

在此，資料係如上述，有 S B P - 2 (第 1 層) 用之 O R B (第 1 資料)，及上層之應用層 (第 2 層) 用之資料流。因此，只是將 R A M 分離成標題領域及資料領域，將如第 9 圖之 D 1、D 2、D 3 所示，在資料領域會混合存在有 O R B 及資料流。

因此，例如，從 R A M 向應用層之裝置傳送資料流時，需要有下列之處理。亦即，首先將讀出位址 (資料指針) 設定在 D 4 之位置，讀出資料流 1 1、1 2、1 3，接著，將讀出位址設定在 D 5 之位置，讀出資料流 2 1、2 2、2 3。然後，將讀出位址設定在 D 6 之位置，讀出資料流 3 1、3 2、3 3。

如此，只是將 R A M 分離成標題領域與資料領域時，當將資料流傳送至應用層之裝置時，需要由韌體控制讀出位址等，無法減輕韌體之處理負擔。同時，因為無法從資料領域連續讀出資料流，也無法提高資料傳送控制裝置之實際傳送速度。

另一方面，在第 1 0 圖係將資料領域分離成 O R B 領域及資料流領域。如此做時，韌體 (事務層) 可以從 O R B 領域連續讀出 O R B 1、2、3。同時，可由不必介入韌體便可以從 R A M 之資料流領域連續讀出資料流

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (18)

1 1 ~ 3 3 , 傳送至應用層之裝置。亦即, 如第 1 1 圖所示, 可以沒有韌體 (C P U) 6 6 介入之情況下, 在其他節點 1 2 3 (例如個人電腦) 與應用層之裝置 (例如處理印表機之印字處理之裝置) 間高速傳送資料流 (例如印字資料) 。其結果, 較之第 9 圖, 可以減輕韌體之處理負擔, 同時可以將資料傳送飛躍性高速化。

再者, 第 1 0 圖係表示本實施形態之資料傳送控制裝置 1 2 0 接收資料流時 (如方向 D R 1 所示, 從其他節點 1 2 3 向應用層之裝置 1 2 4 傳送資料流時) 。然而, 資料傳送控制裝置 1 2 0 要傳送資料流時 ((如方向 D R 2 所示, 從應用層之裝置 1 2 4 向其他節點 1 2 3 傳送資料流時) , 也可以將資料領域分離成發送 O R B 領域 (第 5 圖之 A R 7) 與發送資料流領域 (A R 8) , 藉此提高資料傳送之高速化。

將資料領域分離成 O R B 領域與資料流領域時也可以收到下述效果。

例如在第 1 2 圖係由 R A M 領域管理電路 3 0 0 在管理資料流領域。進一步具體言之, 當在資料流領域寫入很多資料流, 資料流領域滿載時。R A M 領域管理電路 3 0 0 便使信號 STRMFULL 變成有效。於是, 接到此 STRMFULL 之 D M A C 4 4 (寫入構件) 便使對 R A M 之寫入要求 W R E Q 不要成為有效。藉此, 防止在資料流領域寫入資料流。

另一方面, 從資料流領域讀出很多資料流, 資料流領

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

域變空時。R A M 領域管理電路 3 0 0 便使信號 STRMEMPTY 成有效。於是，接到此 STMEMPTY 之 D M A C 5 4 (讀出構件) 便使對 R A M 之讀出要求 R R E Q 不要成爲有效。藉此，防止從資料流領域讀出資料流 (不會將資料流傳送到應用層之裝置) 。

如以上，將資料領域分離成 O R B 領域及資料流領域，只要進行資料流領域滿載時禁止在資料流領域寫入資料流，資料流領域變空時禁止從資料流領域讀出資料流之簡單之控制便可以。因此可以不使韌體介入，便可以控制資料傳送。其結果，可以減輕韌體之處理負擔。同時，因爲處理能力低之韌體不參與，以硬體控制資料傳送，因此可以將資料傳送大幅度高速化。

3 . 2 利用事務處理標籤之寫入領域之切換

I E E E 1 3 9 4 爲了識別各項事務處理，使用稱作事務處理標籤 t 1 之資訊。

亦即，要求事務處理之節點會在要求封包內包含事務處理標籤 t 1 而發送給回應節點。接到此要求封包之回應節點則在回應封包中包含與上述者相同之 t 1 而送返要求節點。要求節點則只要檢查送回來之回應封包內所含之 t 1 便可由辨認該回應封包是不是對應自己所要求之事項之回應。

事務處理標籤 t 1 只要其與回應節點間是獨一無二便可以。具體上是，例如要求節點 L 對回應節點 M 發行 t 1

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

= N 之事務處理時，該事務處理在未完成之間，要求節點 L 無法再對回應節點 M 發行附加有 $t_1 = N$ 之其他事務處理。亦即，各事務處理是由事務處理標籤 t_1 及原發地 ID 與目的地 ID 而被特定成獨一無二。反過來講，只要有遵守上述規定，事務處理標籤 t_1 可以使用任何之值，而其他之節點則必須接受任何之 t_1 。

在要求節點發送要求封包，等候回應封包之回信時，回應封包送回來時要進行之處理，有時早已經決定。因此，本實施形態係著眼於如上述之事務處理標籤 t_1 之性質，採用如下之手法。

亦即，如第 13 圖所示，向回應節點發送令其開始事務處理之要求封包時，在要求封包內所含之事務處理標籤 t_1 (廣義來講是事務識別資訊) 中，使其包含指示送返回應封包時應行處理之指示資訊。而在從回應節點接到回應封包時，執行對應 t_1 所含之指示資訊之處理。

如此安排時，送回來回應封包時，韌體可以不須參與，而由硬體執行對應 t_1 所含之指示資訊之處理。如此便可以減輕韌體之處理負擔，達成資料傳送之高速化。

具體言之，本實施形態係在從回應節點接到回應封包時，在由 t_1 所含之指示資訊指示之領域，儲存該回應封包。

亦即，如第 13 圖 B 所示，預先預約事務處理標籤 t_1 之位元 5、4 為表示指示資訊之位元。

而要將送回來之回應封包寫入 HW (硬體) 用領域時

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

，將要求封包之 t_1 之位元 5 設定為 1，而送返回應節點。另一方面，要將送回來之回應封包寫入 F W (韌體) 用領域時，將要求封包之 t_1 之位元 5 設定為 0，而送返回應節點。

而要將送回來之回應封包寫入資料流領域時，將要求封包之 t_1 之位元 4 設定為 1，而送返回應節點。另一方面，要將送回來之回應封包寫入 O R B 領域時，將要求封包之 t_1 之位元 4 設定為 0，而送返回應節點。

如此安排時，回應封包送回來時，如第 1 4 圖所示，回應封包之標題、資料被寫入 R A M 之各領域。

亦即， $t_1 = 1 \times \times \times \times$ (\times 係任意 donotcare 之意思) 時，回應封包之標題被寫入 H W 用接收標題領域， $t_1 = 0 \times \times \times \times$ 時寫入 F W 用接收標題領域。

而 $t_1 = 1 1 \times \times \times \times$ 時，回應封包之資料被寫入 H W 用接收資料流領域， $t_1 = 1 0 \times \times \times \times$ 時寫入 H W 用接收 O R B 領域。而 $t_1 = 0 1 \times \times \times \times$ 時，回應封包之資料被寫入 F W 用接收資料流領域， $t_1 = 0 0 \times \times \times \times$ 時寫入 F W 用接收 O R B 領域。

如此，韌體便可以不必介入，利用硬體 (電路) 自動將回應封包之標題、資料寫入 R A M 之各領域。而用以執行將回應封包寫入 R A M 之處理之硬體之架構也可以簡化，因此可以達成資料傳送裝置之小型化。又如第 1 0 圖所說明，由於能夠將封包之標題寫入標題領域，將 O R B 寫入 O R B 領域，將資料流寫入資料流領域，因此可以達成

五、發明說明 (22)

韌體之處理負擔之減輕，資料傳送之高速化。

第 15 圖表示，依據 t 1 在 R A M 之各領域寫入封包之標題、資料之處理之詳情。

首先，判斷含在接收之封包之最初之嵌塊之目的地 I D 是否與本節點之 I D 一致 (步驟 S 1)。而判斷不是給本節點之封包時，則丟棄該封包 (步驟 S 2)。

然後檢查含在接收之封包之最初之嵌塊之事務碼 tcode，判斷接收封包是否是 Block Read Resp. 之封包 (步驟 S 3)，不是 Block Read Resp. 之封包時，移至步驟 S 10。

然後在步驟 S 4、步驟 S 5、步驟 S 6，判斷含在接收之封包之最初之嵌塊之事務處所標籤 t 1 之位元 5、4，位元 5、4 是 (1、1) 時移動到步驟 S 7，(1、0) 時移動到步驟 S 8，(0、1) 時移動到步驟 S 9，(0、0) 時移動到步驟 S 10。

而移到步驟 S 7 時，將接收之封包之資料傳送至 H W 用接收資料流領域，移到步驟 S 8 時，傳送至 H W 用接收 O R B 領域，移到步驟 S 9 時，傳送至 F W 用接收資料流領域，移到步驟 S 10 時，傳送至 F W 用接收 O R B 領域。而 t 1 之位元 5 是 1 時，將接收封包之標題傳送至 H W 用接收標題領域 (步驟 S 11)，t 1 之位元 5 是 0 時，將接收封包之標題傳送至 F W 用接收標題領域 (步驟 S 12)。

再者，第 15 圖之步驟 S 3 係在接收封包不是 Block Read Resp. 之封包時，移至步驟 S 10。這是因為認為

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（23）

Block Read Resp.以外之接收封包之一大半是包含指令之封包，而考慮含有指令之封包應儲存在FW用接收ORB領域、FW用接收標題領域，由韌體來處理較為妥當。

3.3 接收資料流領域、發送資料流領域之分開

本實施形態係如第16圖所示，設有用以記憶在資料流領域（第2資料領域）確保發送資料流領域用發送領域啓始位址TS，發送領域結束位址TE之暫存器TSR（第1位址記憶構件），TER（第2位址記憶構件）。同時在資料流領域設有用以記憶確保接收資料流領域之接收領域啓始位址RS，接收領域結束位址RE之暫存器RSR（第3之位址記憶構件）、RER（第4之位址記憶構件）。

再者，本實施形態之暫存器TSR、TER、RSR、RER因韌體（CPU）而成爲可改寫之暫存器。但也可在第16圖使TSR、RER之至少一方記憶固定值，使韌體不會被改寫。

又如第16圖，發送資料流是位於接收資料流之上，但也可以使發送資料流是位於接收資料流之下。而這個時候亦可使暫存器RSR、TER之至少一方記憶固定值，使韌體不會被改寫。

由於配設如第16圖所示之暫存器TSR、TER、RSR、RER，因而可以確保如第17圖A、第17圖B、第17圖C、第17圖D所示之各種模式之領域。

五、發明說明 (24)

例如第 1 7 圖 A 之第 1 模式，暫存器 T S R 要記憶之發送領域啓始位址 T S，暫存器 R S R 要記憶之接收領域啓始位址 R S，設定在資料流領域之啓始位址 S。同時，暫存器 T E R 要記憶之發送領域結束位址 T E，暫存器 R E R 要記憶之接收領域結束位址 R E，設定在資料流領域之結束位址 E。

依據此第 1 模式時，資料流領域之全領域可以由發送用及接收用之雙方共用。

而第 1 7 圖 B 之第 2 模式，發送領域啓始位址 T S，發送領域結束位址 T E，接收領域啓始位址 R S，設定在資料流領域之啓始位址 S。接收領域結束位址 R E，設定在資料流領域之結束位址 E（也可以將 T S 及 T E 設定在 E）。

依據此第 2 模式時，可以將資料流領域之全領域當接收資料流領域使用。

而第 1 7 圖 C 之第 3 模式，發送領域啓始位址 T S，設定在資料流領域之啓始位址 S。接收領域啓始位址 R S，發送領域結束位址 T E，接收領域結束位址 R E，設定在資料流領域之結束位址 E（也可以將 R S 及 R E 設定在 S）。

依據此第 3 模式時，可以將資料流領域之全領域當發送資料流領域使用。

而第 1 7 圖 D 之第 4 模式，發送領域啓始位址 T S，設定在資料流領域之啓始位址 S。發送領域結束位址 T E

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (25)

，接收領域啓始位址 R S ，設定在資料流領域之境界位址 B ，接收領域結束位址 R E ，設定在資料流領域之結束位址 E 。

依據此第 4 模式時，資料流領域之部分領域用作發送資料流領域，其他領域則用作接收資料流領域。

例如，C D - R W 驅動器、硬碟驅動器等之電子機器係在第 1 1 圖之 D R 1 、 D R 2 之雙方向傳送資料流。而通常 D R 1 方向之資料流傳送與 D R 2 方向之資料流傳送不會在同一時間進行。因此，這個時候是以第 1 7 圖 A 所示之第 1 模式確保領域較佳。如此，資料流之領域之記憶容量為例如 4 Kbyte 時，發送時及接收時均可確保 4 Kbyte 之記憶容量，可以有效使用 R A M 。

再者，第 1 8 圖之比較例係爲了在資料流領域確保接收領域及發送領域，設有用以記憶資料流之啓始位址 S 之暫存器 S R 、記憶資料流之境界位址 B 之暫存器 B R 、記憶資料流之結束位址 E 之暫存器 E R 。

然而，第 1 8 圖之比較例可以設定第 1 7 圖 B 、第 1 7 圖 C 、第 1 7 圖 D 所示之第 2 、第 3 、第 4 模式，但無法設定第 1 7 圖 A 所示之第 1 模式。因此，將資料傳送裝置裝配進 C D - R W 驅動器、硬疊驅動器時，必須如第 1 7 圖 D 之第 4 模式確保領域，因之有，較之第 1 7 圖 A 所示之第 1 模式，無法有效使用 R A M 之缺點。

印表機等之電子機器係以第 1 1 圖之單方向 D R 1 傳送資料流（由資料傳送控制裝置接收資料流）。因此，這

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (26)

個時候是確保第 1 7 圖 B 之第 2 模式，將全領域設定成接收資料流領域較佳。如此將可有效利用資料流之全領域來傳送資料流。

掃描器或 C D - R O M 等之電子機器係以第 1 1 圖之單方向 D R 2 傳送資料流（由資料傳送控制裝置發送資料流）。因此，這個時候是確保第 1 7 圖 C 之第 3 模式，將全領域設定成發送資料流領域較佳。如此將可有效利用資料流之全領域來傳送資料流。

再者，將資料流領域當作如快取記憶器使用之電子機器以第 1 7 圖 D 所示之第 4 模式確保領域較佳。

4 . 詳細例子

4 . 1 接收側之詳細架構

其次說明接收側之詳細架構。在第 1 9 圖表示鏈路芯 2 0（鏈路構件）、F I F O 3 4、D M A C（寫入構件）4 4 之詳細架構之一個例子。

鏈路芯 2 0 包含有：匯流排監視電路 1 3 0；串聯・並聯變換電路 1 3 2；封包整形電路 1 6 0。

在此，匯流排監視電路 1 3 0 係監視經由 P H Y 介面 1 0 連接在 P H Y 裝置之 8 位元寬之資料匯流排 D，2 位元寬之控制匯流排 C T L 之電路。

串聯・並聯變換電路 1 3 2 係將資料匯流排 D 之資料變換成 3 2 位元之資料之電路。

封包整形電路 1 6 0 係將各節點傳送過來之封包整形

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (27)

成上層能夠使用之電路。例如在第 20 圖 A 表示，

I E E E 1 3 9 4 規格之非同步而具有區塊資料之封包之格式。另一方面，在第 20 圖 B 表示，儲存在 R A M 8 0 之標題領域之非同步接收而具有區塊資料之封包之格式。如此，本實施形態係將第 20 圖 A 所示格式之封包，整形形成如第 20 圖 B 所示格式之封包，使韌體等之上層可以使用。

封包整形電路 1 6 0 包含封包診斷電路 1 4 2、順序器 1 6 7、緩衝器 1 6 8、選擇器 1 7 0，而封包診斷電路 1 4 2 則包含 T A G 生成電路 1 6 2、狀態生成電路 1 6 4、錯誤檢查電路 1 6 6。

封包診斷電路 1 4 2 係診斷封包之電路。T A G 生成電路 1 6 2 係用以生成區別寫入封包之標題、資料等之領域之資訊之 T A G 之電路，狀態生成電路 1 6 4 係用以生成附加在封包之各種狀態之電路。錯誤檢查電路 1 6 6 係用以檢查封包內所含之 P A R I T Y 或 C R C 等之檢查錯誤用資訊以檢出錯誤之電路。

順序器 1 6 7 用以生成各種控制信號。緩衝器 1 6 8、選擇器 1 7 0 係藉封包診斷電路 1 4 2 送來之信號 S E L，選擇串聯・並聯變換電路 1 3 2 送來之 D I，封包診斷電路 1 4 2 送來之狀態，D M A C 4 4 送來之 D P 中之任一用之電路。

F I F O 3 4 具有調整鏈路芯 2 0 之輸出資料之 R D 之相位，與向 R A M 8 0 寫入資料之 W D A T A 之相位之

五、發明說明 (28)

緩衝器之功能，含有 F I F O 狀態判斷電路 3 5 。

F I F O 狀態判斷電路 3 5 在 F I F O 3 4 變成空時，使信號 E M P T Y 成爲有效，F I F O 3 4 變滿時，使信號 F U L L 成爲有效。

D M A C 4 4 含有封包分離電路 1 8 0、要求擷取執行電路 1 9 0、要求擷取產生電路 1 9 2。

封包分離電路 1 8 0 進行依據 T A G (D T A G) 將由封包整形電路 1 6 0 整形之封包分離成資料、標題等，寫入 R A M 之各領域 (參照第 5 圖) 之處理。

要求擷取執行電路 1 9 0 係用以執行從鏈路芯 2 0 送來之要求擷取之電路。要求擷取執行電路 1 9 0 在 F I F O 狀態判斷電路 3 5 之 F U L L 變成有效時，使 F F U L L 有效。封包整形電路 1 6 0 內之順序器 1 6 7 以 F F U L L 不是有效爲條件，使 R D (R × D a t a) 之 S T R O B E 信號之 R D S 成爲有效。

再者，R F A I L 係順序器 1 6 7 通知要求擷取執行電路 1 9 0 接收失敗之信號。

要求擷取產生電路 1 9 2 係用以產生對 R A M 8 0 之要求擷取之電路。要求擷取產生電路 1 9 2 接受從緩衝器管制器 7 0 送來之寫入確認之 W A C K，或從 F I F O 狀態判斷電路 3 5 送來之 E M P T Y 等，將寫入要求之 W R E Q 輸出到緩衝器管理器 7 0。

4 . 2 封包之分離及寫入 R A M 之各領域

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (29)

T A G 生成電路 1 6 2 生成如第 2 1 圖所示之 4 位元之 T A G 。而鏈路芯 2 0 以封包 (參照第 2 0 圖 B) 之啓始 (最初之一個嵌塊) 、標題、資料 (O R B 、資料流) 爲 R D 向 F I F O 3 4 輸出時，也同時將此生成之 4 位元之 T A G 向 F I F O 3 4 輸出。而本實施形態係因利用此 T A G 而分離封包，寫入 R A M 之各領域 (參照第 5 圖、第 1 0 圖) 。

更具體一點是，由第 1 9 圖之 T A G 辨別電路 1 8 2 辨別由 F I F O 3 4 輸出之 D T A G (= T A G) ，決定 F I F O 3 4 之輸出 W D A T A 之寫入領域。而由位址產生電路 1 8 8 所含之指針更新電路 1 8 4 在此被決定之領域，依序更新 (增值、減值) 指針 (資料指針、標題指針) 。而位址產生電路 1 8 8 則產生此更新順序之指針所指示之位址，當作 W A D R 輸出到緩衝器管理器 7 0 。如此即可將封包之標題、O R B 、資料流寫入到第 5 圖所示之 R A M 之各領域。

再者，位址產生電路 1 8 8 將資料指針 D P (接收 O R B 領域之資料指針、接收資料流領域之資料指針等) 輸出到封包整形電路 1 6 0 ，而封包整形電路 1 6 0 則將此資料指針埋設在封包之標題 (參照第 2 0 圖 B 之 C 3 0) 。藉此，可以使儲存在標題領域之標題與儲存在資料領域之資料相對應。

T A G 生成電路 1 6 2 使用在第 1 3 圖 A 、第 1 3 圖 B 所說明之事務處理標籤 t 1 生成第 2 1 圖之 T A G ，輸

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (30)

出到 F I F O 3 4 。例如，鏈路芯 2 0 之輸出 R D 為標題，事務處理標籤 t 1 為 1 × × × × × (× 係隨意之意思) 時，T A G 生成電路 1 6 2 會生成 (1 0 0 1) 或 (1 0 1 0) 之 T A G 。因此，如第 1 4 圖所示，接收封包之標題被寫入 H W (硬體) 用接收標題領域。再者，在此之所謂 H W (硬體) 用係第 4 圖之 S B P - 2 芯 8 4 用之意思。

而鏈路芯 2 0 之輸出 R D 是標題，t 1 是 0 × × × × × 時，T A G 生成電路 1 6 2 會生成 (0 0 0 1) 或 (0 0 1 0) 之 T A G 。因此，如第 1 4 圖所示，接收封包之標題被寫入 F W 用接收標題領域。

而 R D 是資料，t 1 是 1 1 × × × × 時，會生成 (1 1 0 1) 之 T A G 。因此，接收封包之資料 (資料流) 被寫入 H W 用接收資料流領域。

而 R D 是資料，t 1 是 1 0 × × × × 時，會生成 (1 1 0 0) 之 T A G 。因此，接收封包之資料 (O R B) 被寫入 H W 用接收 O R B 領域。

而 R D 是資料，t 1 是 0 1 × × × × 時，會生成 (0 1 0 1) 之 T A G 。因此，接收封包之資料 (資料流) 被寫入 F W 用接收資料流領域。

而 R D 是資料，t 1 是 0 0 × × × × 時，會生成 (0 1 0 0) 之 T A G 。因此，接收封包之資料 (O R B) 被寫入 F W 用接收 O R B 領域。

本實施形態係如上述，藉利用事務處理標籤 t 1 ，實現封包之分離及對 R A M 之各領域之寫入。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (31)

4 . 3 資料流領域之管理及啓始・結束位址之設定

第 2 2 圖表示，D M A C 4 4、5 4，暫存器 4 6、5 6，R A M 領域管理電路 3 0 0 之詳細架構例子。

首先說明第 2 2 圖所示之各種指針暫存器 3 1 0、3 1 2、3 1 4、3 1 6、3 1 8、3 2 0、3 2 2、3 2 4。本實施形態係爲了 R A M 之各領域之管理，配設有如第 2 3 圖所示之各種指針暫存器。韌體 (C P U) 可經由第 4 圖之 C P U 介面 6 0 隨時讀出記憶在此等指針暫存器之指針之位址。

在此，已處理標題指針暫存器 U H P R 記憶有指示已處理 (已使用) 之標題與未處理之標題之境界 R B 2 1 之指針 U H P。已接收標題指針暫存器 P H P R 記憶有指示已接收之最新 (post) 之標題與未接收之標題之境界 R B 3 1 之指針 P H P。

已處理 O R B 指針暫存器 P O P R 記憶有指示已處理之標題與未處理之標題之境界 R B 2 2 之指針 U O P。已接收 O R B 指針暫存器 P O P R 記憶有指示已接收之最新之 O R B 與未接收之 O R B 之境界 R B 3 2 之指針 P O P。

匯流排復置標題指針暫存器 B H P R 記憶有指示發生復置前接收之封包之標題與發生復置後接收之封包之標題之境界 R B 1 1 之指針 B H P。而匯流排復置 O R B 指針暫存器 B O P R 記憶有指示發生復置前接收之封包之標題

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (32)

與發生復置後接收之封包之標題之境界 R B 1 2 之指針 B O P 。由於配設這些暫存器 B H P R 、 B O P R ，韌體便可以很容易檢出發生匯流排復置之處所。藉此，可以大幅度減少發生匯流排復置後之韌體之處理負擔。

再回到第 2 2 圖之說明，第 2 2 圖之暫存器 3 1 0 、 3 1 4 、 3 1 8 分別係用以記憶已接收標題指針、已接收 O R B 指針、已接收資料流指針之暫存器。此等暫存器 3 1 0 、 3 1 4 、 3 1 8 分別從位址產生電路 1 8 8 接受 W H A D R (在標題領域之位址) 、 W O R D R (在 O R B 領域之位址) 、 W S A D R (在資料流領域之位址) 。而暫存器 3 1 0 、 3 1 4 、 3 1 8 則接受從鏈路芯 2 0 之信號 R X C O M P (完成接收時成爲有效之信號) 。而暫存器 3 1 0 、 3 1 4 、 3 1 8 則以此 R X C O M P 成爲有效之定時，從位址產生電路 1 8 8 取進 W H A D R 、 W O A D R 、 W S A D R ，而記憶下來。如此則可以記憶第 2 3 圖之境界 R B 3 1 、 R B 3 2 等之位址。

暫存器 3 1 2 、 3 1 6 係分別用以記憶匯流排復置標題指針，匯流排復置 O R B 指針之暫存器。此等暫存器 3 1 2 、 3 1 6 從鏈路芯 2 0 接受信號 B R I P (匯流排復置中成爲有效之信號) 。而暫存器 3 1 2 、 3 1 6 則以此 B R I P 成爲有效之定時，取進記憶在暫存器 3 1 0 、 3 1 4 之位址。如此，便可以記憶第 2 3 圖之境界 R B 1 1 、 R B 1 2 之位址。

暫存器 3 2 0 、 3 2 2 、 3 2 4 係分別用以記憶已處

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

理標題指針、已處理 O R B 指針、已處理資料流指針之暫存器。

而啓始・結束位址暫存器 3 2 6 係用以記憶第 5 圖所示之各領域之啓始位址、結束位址。具體言之，係由第 1 6 圖所說明之用以記憶，發送領域啓始位址 T S、發送領域結束位址 T E、接收領域啓始位址 R S、接收領域結束位址 R E 之暫存器（發送領域啓始位址暫存器 T S R、發送領域結束位址暫存器 T E R、接收領域啓始位址暫存器 R S T、接收領域結束位址暫存器 R E R）所構成。而位址產生電路 1 8 8、3 3 2 則依據暫存器 3 2 6 之啓始位址、結束位址控制位址之發生。進一步具體言之，係以啓始位址為開始點，依序更新指針。而當指針到達結束位址時，進行將指針移回啓始位址等之控制（環形緩衝器時）。

R A M 領域管理電路 3 0 0 包含，接收標題領域管理電路 3 0 2、接收 O R B 領域管理電路 3 0 4、接收資訊流領域管理電路 3 0 6。

而由接收標題領域管理電路 3 0 2 從暫存器 3 1 0 接收已接收標題指針，或從暫存器 3 2 0 接收已處理標題指針，向要求擷取產生電路 1 9 2 輸出告知接收標題領域已滿之信號 HDRFULL。

接收 O R B 領域管理電路 3 0 4 接收暫存器 3 1 4 之已接收 O R B 指針，或暫存器 3 2 2 之已處理 O R B 指針，將告知接收 O R B 領域全忙之信號 ORBFULL 輸出到要求

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (34)

擷取產生電路 1 9 2 。

同時，接收資料流領域管理電路 3 0 6 接收暫存器 3 1 8 之已接收資訊流指針，或暫存器 3 2 4 之已處理資訊流指針，將告知接收資料流領域全忙之信號 STRMFUL 輸出到要求擷取產生電路 1 9 2。並將告知接收資料流領域全空之信號 STRMEMPTY 輸出到要求擷取產生電路 3 3 4。

要求擷取產生電路 1 9 2、3 3 4 在接到此等全忙信號、全空信號後，決定要不要將要求寫入 W R E Q、要求讀出 R R E Q 輸出到緩衝器管理器 7 0。

如此，本實施形態對接收資料流領域之管理係由接收流領域管理電路 3 0 6 之硬體來管理，韌體不參與。因此，如在第 1 2 圖所說明，可以減輕韌體之處理負擔，同時可以將資料傳送大幅度高速化。

5 . 電子機器

其次說明本實施形態之包含資料傳送控制裝置之電子機器之例子。

例如，在第 2 4 圖 A 表示電子機器之一個例子之印表機之內部方塊圖，第 2 5 圖 A 表示其外觀圖。

C P U 5 1 0 控制整個系統。操作部 5 1 1 係供使用者操作印表機者。R O M 5 1 6 儲存有控制程式、F O N T (字形) 等，R A M 5 1 8 具有作為 C P U 5 1 0 之工作領域之功能。顯示面板 5 1 9 用以告知使用者印表機之動作狀態。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

〇〇年(月)日 修正 補充

A7
B7

五、發明說明 (35)

經由 P H Y 裝置 5 0 2 ，資料傳送控制裝置 5 0 0 由個人電腦等其他節點送來之印字資料係經由匯流排直接送到印字處理部。而印字資料係在印字處理部 5 1 2 施加預定之處理，藉由印字頭等構成之印字部（輸出資料之裝置）5 1 4 印在紙上而輸出。

第 2 4 圖 B 表示電子機器之一個例子之掃描器之內部方塊圖，第 2 5 圖 B 表示其外觀圖。C P U 5 2 0 控制整個系統。操作部 5 2 1 係供使用者操作掃描機者。R O M 5 2 6 儲存有控制程式等，R A M 5 2 8 具有作為 C P U 5 2 0 之工作領域之功能。

由光源、光電變換器等所構成之畫像讀取部（取進資料用之裝置）5 2 2 讀取原稿之畫像，讀取之畫像之資料則由畫像處理部 5 2 4 處理。而處理後之資料則經由匯流排 5 0 5 直接送到資料傳送控制裝置 5 0 0 。資料傳送控制裝置 5 0 0 則在此畫像資料附加標題等而生成封包，經由 P H Y 裝置 5 0 2 發送到個人電腦等之其他節點。

第 2 4 圖 C 表示電子機器之一個例子之 C D - R W 驅動器之內部方塊圖，第 2 5 圖 C 表示其外觀圖。

C P U 5 3 0 控制整個系統。操作部 5 3 1 係供使用者操作 C D - R W 者。R O M 5 3 6 儲存有控制程式等，R A M 5 3 8 具有作為 C P U 5 3 0 之工作領域之功能。

由雷射、馬達、光學系等構成之讀取及寫入部（取進資料用之裝置或記憶資料用之裝置）5 3 3 經 C D - R W 5 3 2 讀取之資料輸入信號處理部 5 3 4 ，施加錯誤

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (36)

更正處理等之信號處理。而施加信號處理之資料則經由匯流排 5 0 6 直接送到資料傳送控制裝置 5 0 0。資料傳送控制裝置 5 0 0 則在此畫像資料附加標題等而生成封包，經由 P H Y 裝置 5 0 2 發送到個人電腦等之其他節點。

另一方面，經由 P H Y 裝置 5 0 2，資料傳送控制裝置 5 0 0 由其他節點送來之資料則經由匯流排 5 0 6 直接送到信號處理部 5 3 4。而由信號處理部 5 3 4 對此資料施加所需之信號處理，由讀取及寫入部 5 3 3 記憶在 C D - R W 5 3 2。

再者，在第 2 4 圖 A、第 2 4 圖 B、第 2 4 圖 C，除了 C P U 5 1 0、5 2 0、5 3 0 之外，也可以另設控制資料傳送控制裝置 5 0 0 之資料傳送用之 C P U。

而在第 2 4 圖 A、第 2 4 圖 B、第 2 4 圖 C，R A M 5 0 1 (相當於第 4 圖之 R A M 8 0) 係設在資料傳送控制裝置 5 0 0 之外部，但也可以將 R A M 5 0 1 設在資料傳送控制裝置 5 0 0 之內部。

在電子機器使用本實施形態之資料傳送控制裝置，便可以做高速之資料傳送。因此，當使用者經由個人電腦等作列印之指示時，能夠以很少之時間落後完成畫像之列印。同時，在向掃描器作取進畫像之指示之後，能夠讓使用者以很少之時間落後看到讀取之畫像。又可以高速在 C D - R W 寫入資料或從 C D - R W 讀出資料。並且，要在例如一個主系統連接多數電子機器加以利用，或在多數主系統連接多數電子機器加以利用時，也很容易。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (37)

同時，因在電子機器使用本實施形態之資料傳送控制裝置，可以減輕在CPU上動作之軟體之處理負擔，而可以使用廉價之CPU或低速之匯流排。並且，因為可以達成資料傳送裝置之低成本化，小規模化，因而也可以達成電子機器之低成本化，小規模化。

再者，可以應用本實施形態之資料傳送裝置在上述者以外，另外也可以考量例如，各種光碟驅動器（CD-ROM、DVD），光磁碟驅動器（MO），硬碟驅動器，TV，VTR，視頻攝影機，音頻機器，電話機，投影機，個人電腦，電子記事本，文字處理機等多種。

再者，本發明不限定如本實施形態，可以在本發明主旨之範圍內做各種變更。

例如，本發明之資料傳送控制裝置之架構以第4圖所示之架構最佳，但不受此限制。

而封包之分離手法，向封包記憶構件之各領域寫入封包之手法，讀出封包之手法也不限定如第5圖、第10圖所說明之手法。

而第1資料是事務層用之資料，第2資料是應用層之資料最理想，但本發明之第1、第2資料不限定如此。

而依據回應封包之事務識別資訊所含之指示資訊進行之處理，則以第14圖所說明之對指示資訊所指示之領域寫入回應封包（標題、資料）之處理特別理想，但不限定如此。

同時，本發明以應用在IEEE 1394規格之資料

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (38)

傳送最理想，但不限定如此。例如依據與

I E E E 1 3 9 4 相同思想之規格或從 I E E E 1 3 9 4 發展之規格之資料傳送，也可以應用本發明。

圖式之簡單說明

第 1 圖係表示 I E E E 1 3 9 4 之層次構造之圖。

第 2 圖 A、第 2 圖 B 係說明事務層或鏈路層所提供之各種服務用之圖。

第 3 圖係說明 S B P - 2 用之圖。

第 4 圖係表示本實施形態之資料傳送裝置之架構例子之圖。

第 5 圖係說明 R A M (封包記憶構件) 之分離 (分割) 手法之圖。

第 6 圖係表示比較例之架構圖。

第 7 圖係說明以第 6 圖之架構之資料傳送手法之圖。

第 8 圖係說明本實施形態之資料傳送手法之圖。

第 9 圖係說明不將資料領域分離成 O R B 領域與資料流領域之手法之圖。

第 1 0 圖係說明將資料領域分離成 O R B 領域與資料流領域之手法之圖。

第 1 1 圖係表示其他節點與應用層之裝置間之資料流傳送之情形之圖。

第 1 2 圖係說明使用空信號與滿信號之資料流領域之管理手法之圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (39)

第 1 3 圖 A 、第 1 3 圖 B 係說明事務處理標籤之圖。

第 1 4 圖係說明利用事務處理標籤在 R A M 之各領域寫入封包之標題、資料之手法之圖。

第 1 5 圖係說明利用事務處理標籤在 R A M 之各領域寫入封包之標題、資料之處理之詳情之圖。

第 1 6 圖係說明配設記憶用以確保發送資料流領域之位址 T S 、 T E ，及用以確保接收資料流領域之位址 R S 、 R E 之暫存器 T S R 、 T E R 、 R S R 、 R E R 之手法之圖。

第 1 7 圖 A 、第 1 7 圖 B 、第 1 7 圖 C 、第 1 7 圖 D 係說明確保領域用之各種模式之圖。

第 1 8 圖係說明比較例之確保領域之手法之圖。

第 1 9 圖係表示接收側之詳細架構之圖。

第 2 0 圖 A 係 I E E E 1 3 9 4 規格之非同步而具有區塊資料之封包之格式，第 2 0 圖 B 係儲存於 R A M 之非同步接收而具有區塊資料之封包之標題部分之格式。

第 2 1 圖係說明 T A G 之圖。

第 2 2 圖係表示 D M A C 、暫存器、R A M 領域管理電路之詳細架構圖。

第 2 3 圖係說明各種指示字暫存器用之圖。

第 2 4 圖 A 、第 2 4 圖 B 、第 2 4 圖 C 係各種電子機器之內部方塊圖之例子。

第 2 5 圖 A 、第 2 5 圖 B 、第 2 5 圖 C 係各種電子機器之外觀圖之例子。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (40)

主要元件對照表

1 0	P H Y 介面
2 0	鏈路芯
2 2	暫存器
3 0	F I F O (A T F)
3 2	F I F O (I T F)
3 4	F I F O (R F)
4 0	D M A C (A T F 用)
4 2	D M A C (I T F 用)
4 4	D M A C (R F 用)
4 6	暫存器
5 0	端埠介面
5 2	F I F O (P F)
5 4	D M A C (P F 用)
5 6	暫存器
6 0	C P U 介面
6 2	位址解碼器
6 3	資料同步電路
6 4	插入控制器
6 6	C P U
6 8	時鐘脈衝控制電路
7 0	緩衝器管理器
7 2	暫存器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (41)

- 7 4 調停電路
- 7 6 順序器
- 8 0 R A M (封包記憶構件)
- 8 4 S B P - 2 芯
- 8 6 D M A C (S B P - 2 用)
- 9 0 、 9 2 、 9 4 匯流排 (第 1 匯流排)
- 9 5 、 9 6 匯流排 (第 2 匯流排)
- 9 9 匯流排 (第 5 匯流排)
- 1 0 0 、 1 0 2 、 1 0 4 、 1 0 5 、 1 0 6 、 1 0 7
- 、 1 0 8 、 1 0 9 匯流排 (第 3 匯流排)
- 1 1 0 匯流排 (第 4 匯流排)
- 1 2 0 資料傳送控制裝置
- 1 2 2 P H Y 裝置
- 1 2 4 應用層之裝置
- 1 3 0 匯流排監視電路
- 1 3 2 串聯 · 並聯變換電路
- 1 4 2 封包診斷電路
- 1 6 0 封包整形電路
- 1 6 2 T A G 生成電路
- 1 6 4 狀態生成電路
- 1 6 6 錯誤檢查電路
- 1 6 7 順序器
- 1 6 8 緩衝器
- 1 7 0 選擇器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (42)

- 1 8 0 封包分離電路
- 1 8 2 T A G 辨別電路
- 1 8 4 指針更新電路
- 1 8 8 位址產生電路
- 1 9 0 要求擷取執行電路
- 1 9 2 要求擷取產生電路
- 3 0 0 R A M 領域管理電路
- 3 0 2 接收標題領域管理電路
- 3 0 4 接收 O R B 領域管理電路
- 3 0 6 接收資訊流領域管理電路
- 3 1 0 已接收標題指針暫存器 (P H P R)
- 3 1 2 匯流排復置標題指針暫存器 (B H P R)
- 3 1 4 已接收 O R B 指針暫存器 (P O P R)
- 3 1 6 匯流排復置 O R B 指針暫存器 (B O P R)
- 3 1 8 已接收資訊流指針暫存器 (P S P R)
- 3 2 0 已處理標題指針暫存器 (U H P R)
- 3 2 2 已處理 O R B 指針暫存器 (U O P R)
- 3 2 4 已處理資訊流指針暫存器 (U S P R)
- 3 2 6 啓始・結束位址暫存器
- 3 3 2 位址產生電路
- 3 3 4 要求擷取產生電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

資料傳送控制裝置及電子機器

四、中文發明摘要(發明之名稱:

本發明之目的在減輕韌體之處理之超額部分，能夠實現高速之資料傳送之資料傳送裝設及電子機器。在 I E E E 1 3 9 4 規格之資料傳送控制裝置，將封包之標題寫入在標題領域，將封包之 O R B (S B P - 2 用資料)寫入在 O R B 領域，將封包之資料流(應用層用資料)寫入在資料流領域。在資料流領域，藉滿(Full)信號、空(Empty)信號，以硬體進行領域管理。令要求封包之事務處理標籤 t l 包含指示資訊，而在接收回應封包時，將封包之標題、O R B、資料流寫入 t l 所含之指示資訊所指示之領域。在資料流領域配設，確保發送領域用之位址 T S、T E 之暫存器 T S R、T E R，或確保接收領域用之位址 R S、R E 之暫存器 R S R、R E R。

英文發明摘要(發明之名稱:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

修正
補充
91年1月7日

A8
B8
C8
D8

六、申請專利範圍

第 89114139 號專利申請案

中文申請專利範圍修正本

民國 91 年 1 月修正

1. 一種在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：

提供在節點間傳送封包用之服務之鏈路構件；

將經由上述鏈路構件接收到之封包，寫入可隨機擷取之封包記憶構件之寫入構件；以及，

將封包之控制資訊，寫入上述封包記憶構件之控制資訊領域，將封包之第 1 層用之第 1 資料，寫入上述封包記憶構件之第 1 資料領域，將封包之上述第 1 層之上層之第 2 層用之第 2 資料，寫入上述封包記憶構件之第 2 資料領域之封包分離構件。

2. 如申請專利範圍第 1 項所述之資料傳送控制裝置，其特徵在於，

上述第 1 資料係上述第 1 層之通信協定所使用之指令資料，上述第 2 資料係在應用層使用之資料。

3. 如申請專利範圍第 1 項所述之資料傳送控制裝置，其特徵在於，包含有，

上述第 2 資料領域已滿時，爲了禁止上述寫入構件在上述第 2 資料領域寫入上述第 2 資料，而使滿 (Full) 信號成爲有效，上述第 2 資料領域已空時，爲了禁止上述第 2 層從上述第 2 資料領域讀出上述第 2 資料，而使空 (Empty) 信號成爲有效之領域管理構件。

煩請委員明示 91 年 1 月 7 日所提之修正本有無變更實質內容是否准予修正。

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

4. 如申請專利範圍第 1 項所述之資料傳送控制裝置，其特徵在於，

當向回應節點發送開始事務處理之要求封包時，令其在上述要求封包之事務識別資訊中，包含有從回應節點接收到回應封包時應進行處理之指示資訊，

從回應節點接收到回應封包時，將上述回應封包之控制資訊、上述第 1、第 2 資料，寫入回應封包之事務識別資訊內所含之上述指示資訊所指示之領域。

5. 一種在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：

當向回應節點發送開始事務處理之要求封包時，令其在上述要求封包之事務識別資訊中，包含有用來指示從回應節點接收到回應封包時應進行處理之指示資訊之構件；以及，

從回應節點接收到回應封包時，進行回應封包之事務識別資訊所含之上述指示資訊所指示之處理之構件。

6. 如申請專利範圍第 5 項所述之資料傳送控制裝置，其特徵在於，

從回應節點接收到回應封包時，將上述回應封包之控制資訊、資料，寫入回應封包之事務識別資訊內所含之上述指示資訊所指示之領域。

7. 如申請專利範圍第 5 項所述之資料傳送控制裝置，其特徵在於，

給予上述事務識別資訊之位元，係預先預約作為表示

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

上述指示資之位元。

8. 如申請專利範圍第5項所述之資料傳送控制裝置，其特徵在於，

上述事務識別資訊為 I E E E 1 3 9 4 規格之事務處理標籤。

9. 一種在連接於匯流排之多數節點間傳送資料用之資料傳送控制裝置，其特徵在於，包含有：

提供在節點間傳送封包用之服務之鏈路構件；

儲存封包用之可隨機擷取之封包記憶構件；

將經由上述鏈路構件由各節點傳送過來之封包，寫入上述封包記憶構件之寫入構件；以及，

讀出寫入在上述封包記憶構件之封包，交給上述鏈路構件之讀出構件；

而將上述封包記憶構件分離成，儲存封包之控制資訊之控制資訊領域，及儲存封包之資料之資料領域，上述資料領域則分離成，儲存第1層用之第1資料之第1資料領域，及儲存上述第1層之上層之第2層用之第2資料之第2資料領域。

10. 如申請專利範圍第9項所述之資料傳送控制裝置，其特徵在於，包含有：

記憶用來在上述第2資料領域確保發送領域之發送領域啓始位址之第1位址記憶構件；

記憶用來在上述第2資料領域確保發送領域之發送領域結束位址之第2位址記憶構件；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

記憶用來在上述第 2 資料領域確保接收領域之接收領域啓始位址之第 3 位址記憶構件；以及，

記憶用來在上述第 2 資料領域確保接收領域之接收領域結束位址之第 4 位址記憶構件。

1 1 . 如申請專利範圍第 1 0 項所述之資料傳送控制裝置，其特徵在於，

上述發送領域啓始位址及上述接收領域啓始位址，設定在上述第 2 資料領域之啓始位址，上述發送領域結束位址及上述接收領域結束位址設定在上述第 2 資料領域之結束位址。

1 2 . 如申請專利範圍第 1 0 項所述之資料傳送控制裝置，其特徵在於，

上述發送領域啓始位址及上述發送領域結束位址之雙方，設定在上述第 2 資料領域之啓始位址或結束位址之任一方，上述接收領域啓始位址設定在上述第 2 資料領域之啓始位址，上述接收領域結束位址設定在上述第 2 資料領域之結束位址。

1 3 . 如申請專利範圍第 1 0 項所述之資料傳送控制裝置，其特徵在於，

上述接收領域啓始位址及上述接收領域結束位址之雙方，設定在上述第 2 資料領域之啓始位址或結束位址之任一方，上述發送領域啓始位址設定在上述第 2 資料領域之啓始位址，上述發送領域結束位址設定在上述第 2 資料領域之結束位址。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1 4 . 如申請專利範圍第 1 項所述之資料傳送控制裝置，其特徵在於，

進行遵循 I E E E 1 3 9 4 之規格之資料傳送。

1 5 . 如申請專利範圍第 5 項所述之資料傳送控制裝置，其特徵在於，

進行遵循 I E E E 1 3 9 4 之規格之資料傳送。

1 6 . 如申請專利範圍第 9 項所述之資料傳送控制裝置，其特徵在於，

進行遵循 I E E E 1 3 9 4 之規格之資料傳送。

1 7 . 一種電子機器，其特徵在於，含有：

申請專利範圍第 1 項至第 4 項及第 1 4 項中任一項之資料傳送控制裝置；

對於經由上述資料傳送控制裝置及匯流排從其他節點接收到之資料施加所預定之處理之裝置；以及，

輸出或記憶施加處理之資料用之裝置。

1 8 . 一種電子機器，其特徵在於，含有：

申請專利範圍第 5 項至第 8 項及第 1 5 項中任一項之資料傳送控制裝置；

對於經由上述資料傳送控制裝置及匯流排從其他節點接收到之資料施加所預定之處理之裝置；以及，

輸出或記憶施加處理之資料用之裝置。

1 9 . 一種電子機器，其特徵在於，含有：

申請專利範圍第 9 項至第 1 3 項及第 1 6 項中任一項之資料傳送控制裝置；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

對於經由上述資料傳送控制裝置及匯流排從其他節點接收到之資料施加所預定之處理之裝置；以及，
輸出或記憶施加處理之資料用之裝置。

20. 一種電子機器，其特徵在於，含有：

申請專利範圍第1項至第4項及第14項中任一項之資料傳送控制裝置；

對於經由上述資料傳送控制裝置及匯流排發送給其他節點之資料施加所預定之處理之裝置；以及，
取進已施加處理之資料用之裝置。

21. 一種電子機器，其特徵在於，含有：

申請專利範圍第5項至第8項及第15項中任一項之資料傳送控制裝置；

對於經由上述資料傳送控制裝置及匯流排發送給其他節點之資料施加所預定之處理之裝置；以及，
取進已施加處理之資料用之裝置。

22. 一種電子機器，其特徵在於，含有：

申請專利範圍第9項至第13項及第16項中任一項之資料傳送控制裝置；

對於經由上述資料傳送控制裝置及匯流排發送給其他節點之資料施加所預定之處理之裝置；以及，
取進已施加處理之資料用之裝置。

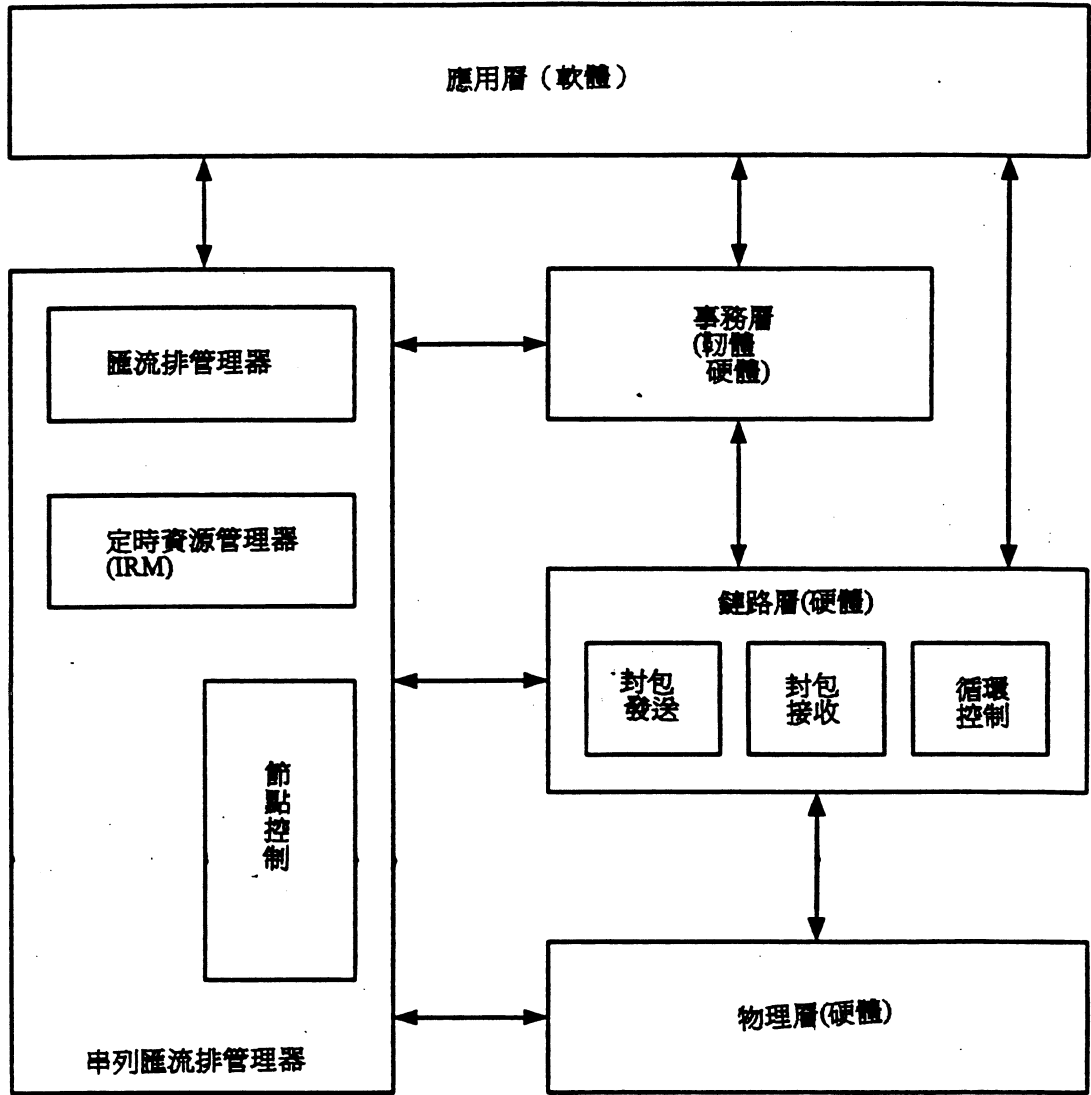
(請先閱讀背面之注意事項再填寫本頁)

裝

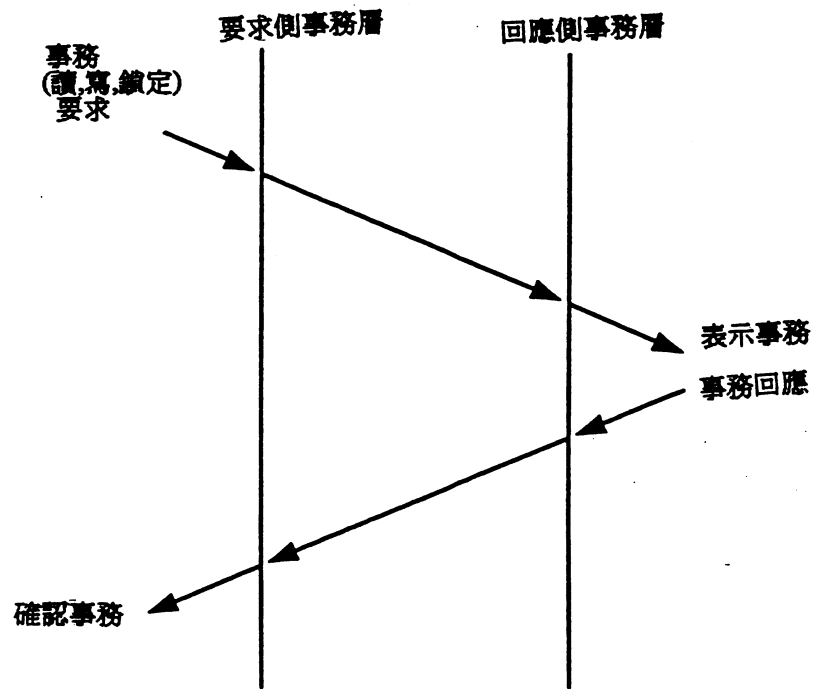
訂

線

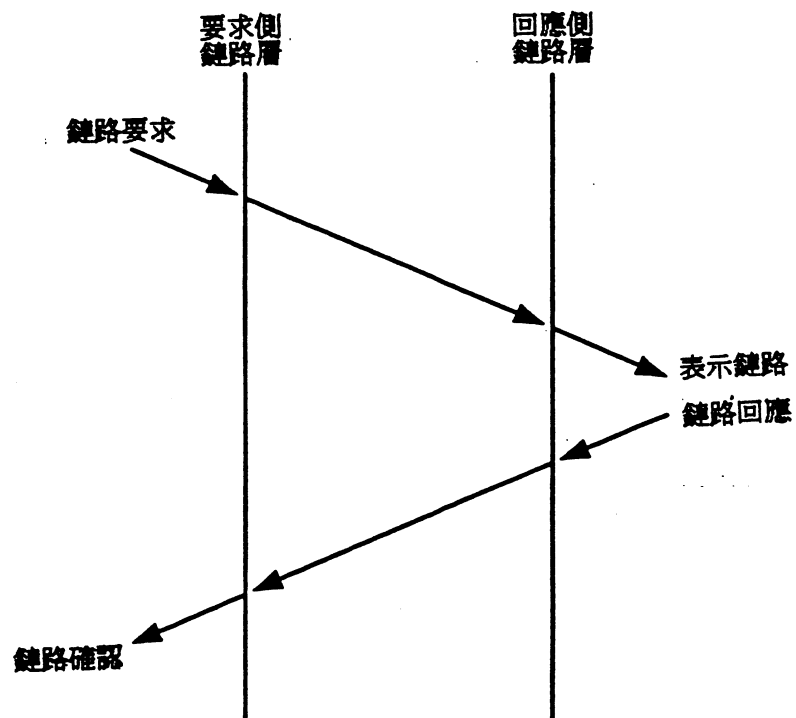
第 1 圖



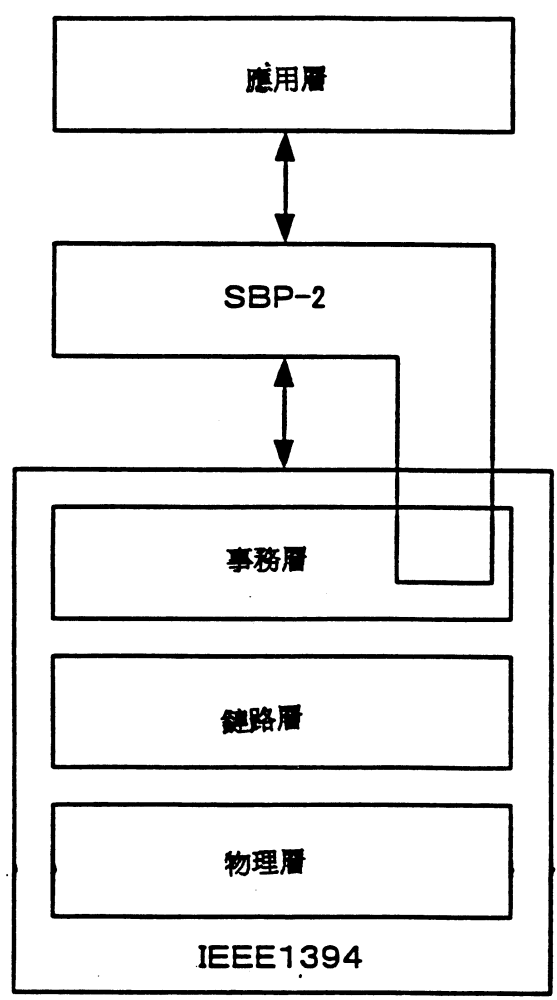
第 2 A 圖



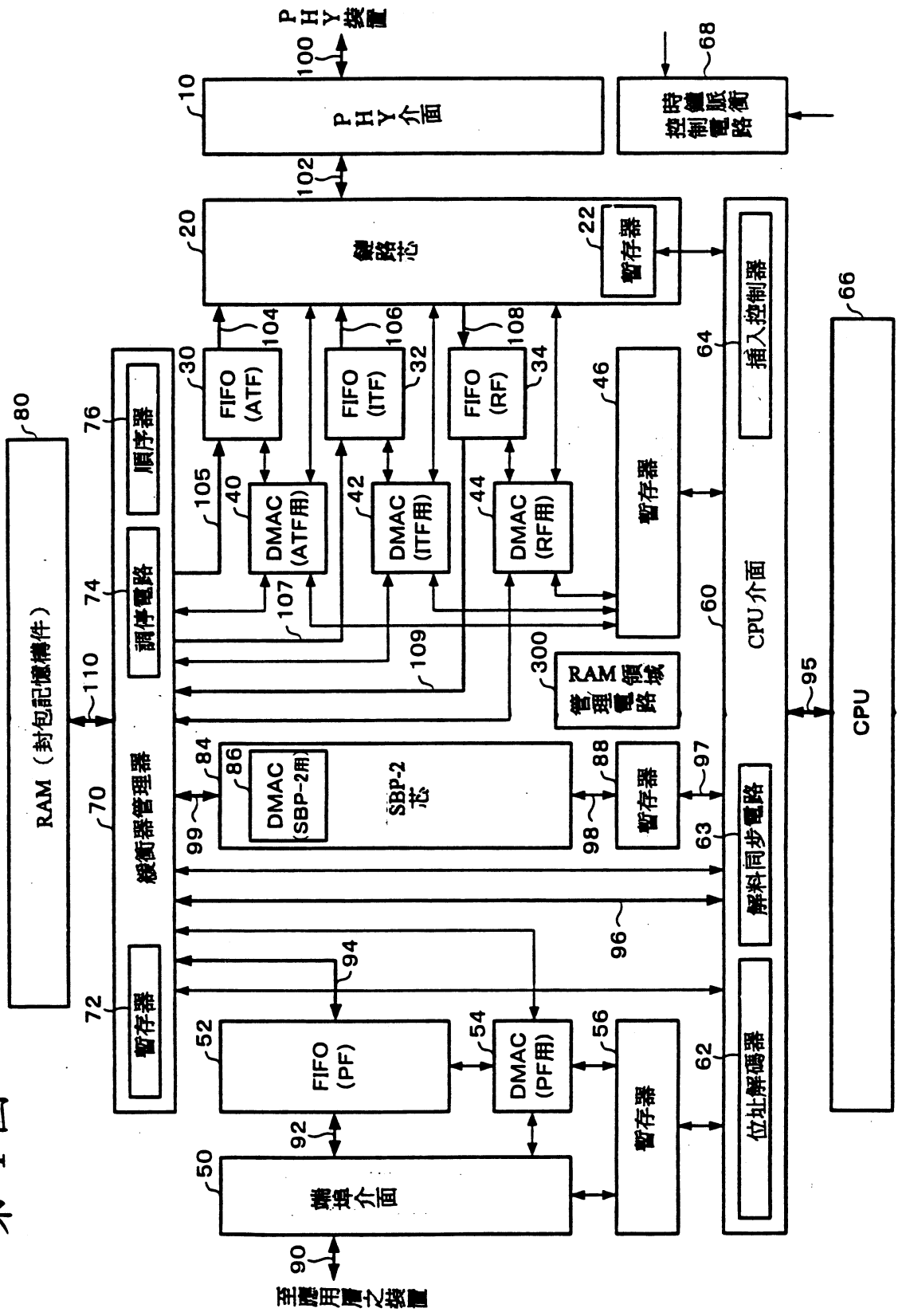
第 2 B 圖



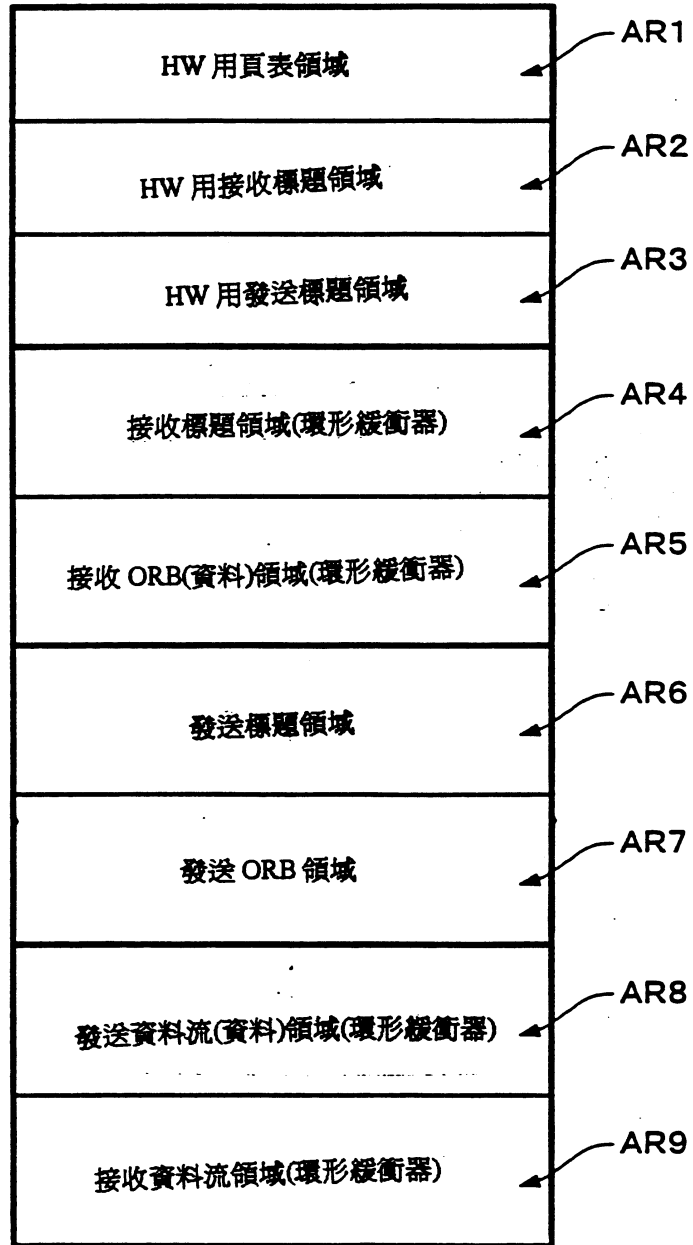
第 3 圖



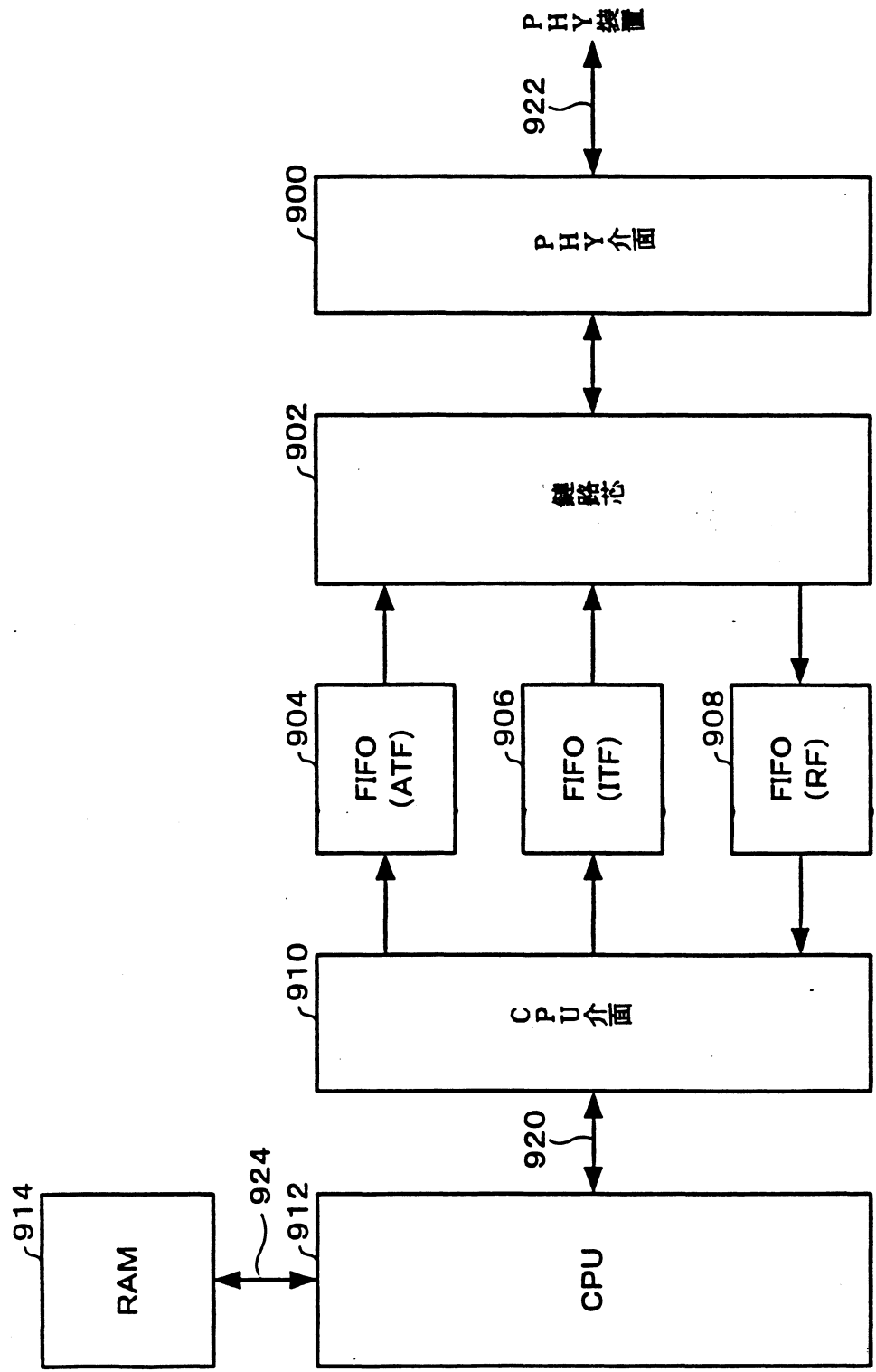
第4圖



第 5 圖

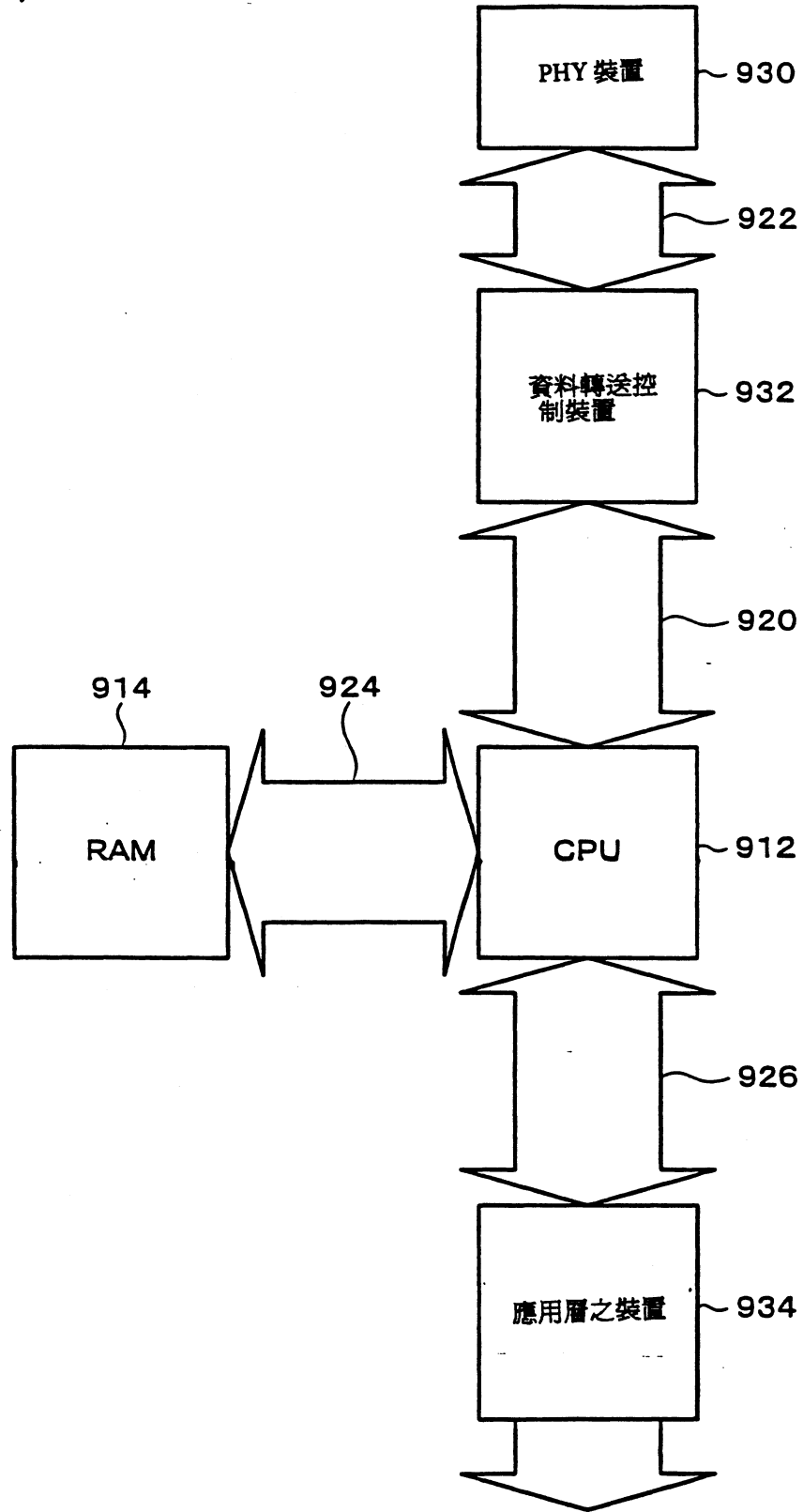


RAM(封包記憶構件)

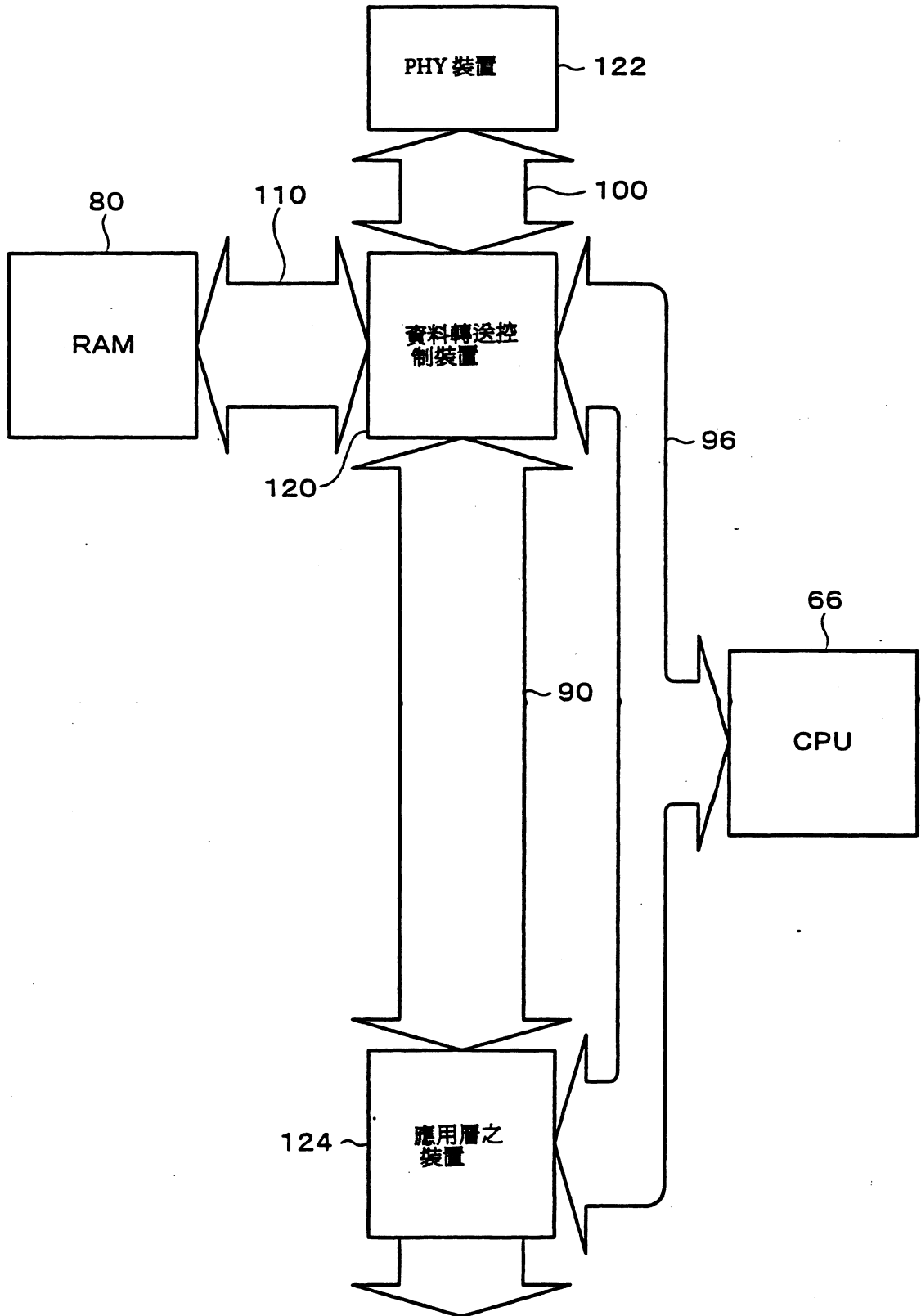


第 6 圖

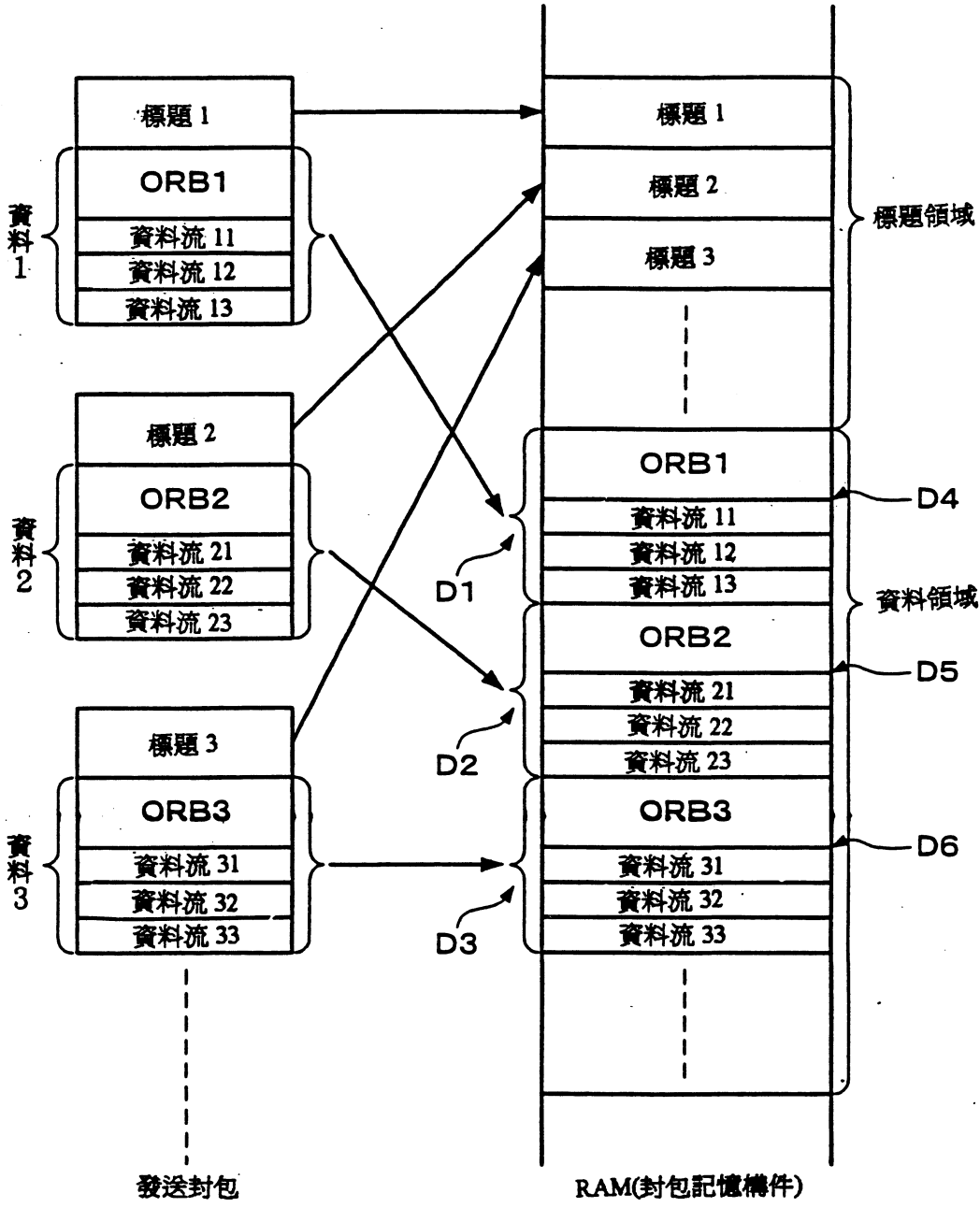
第 7 圖



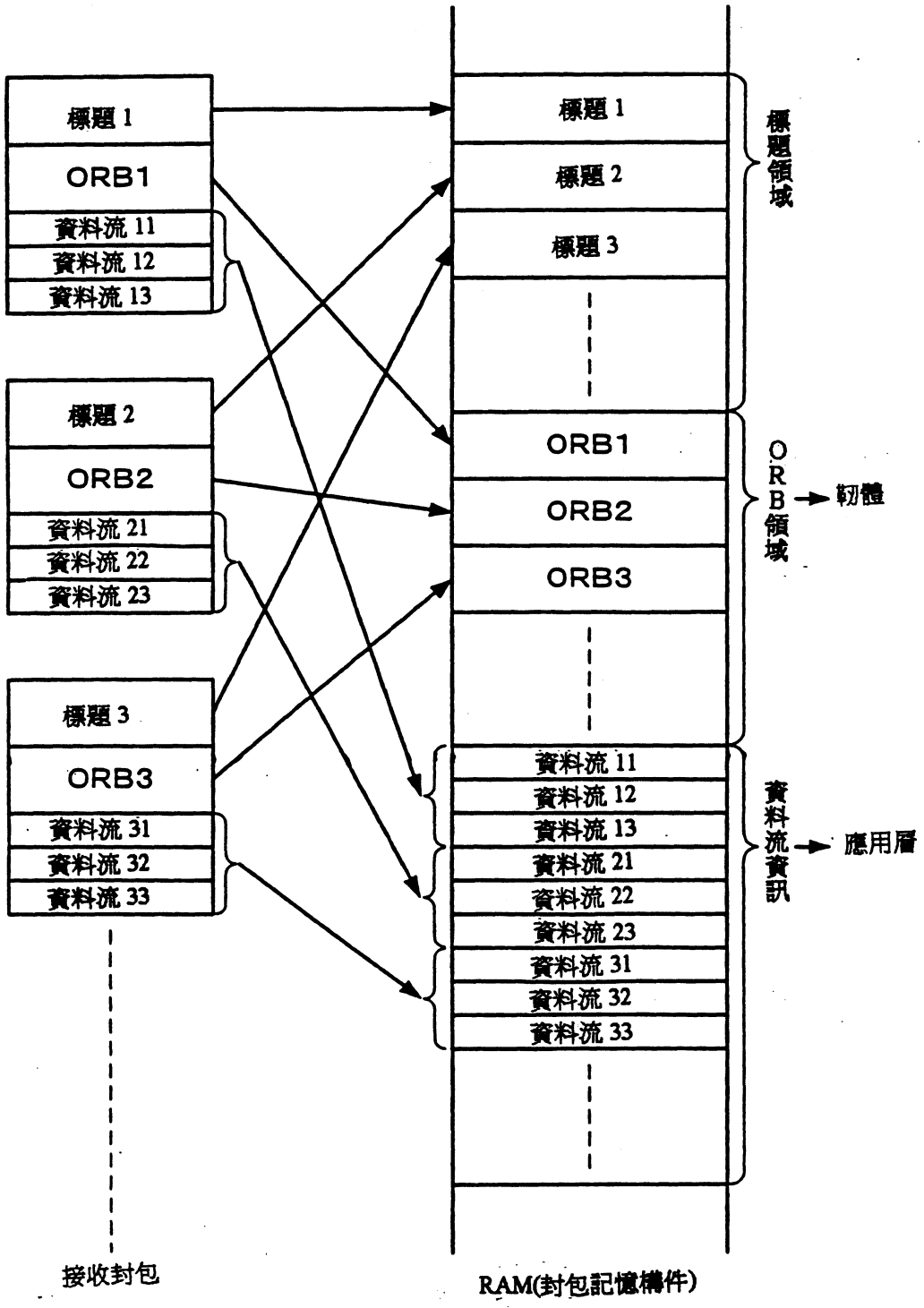
第 8 圖



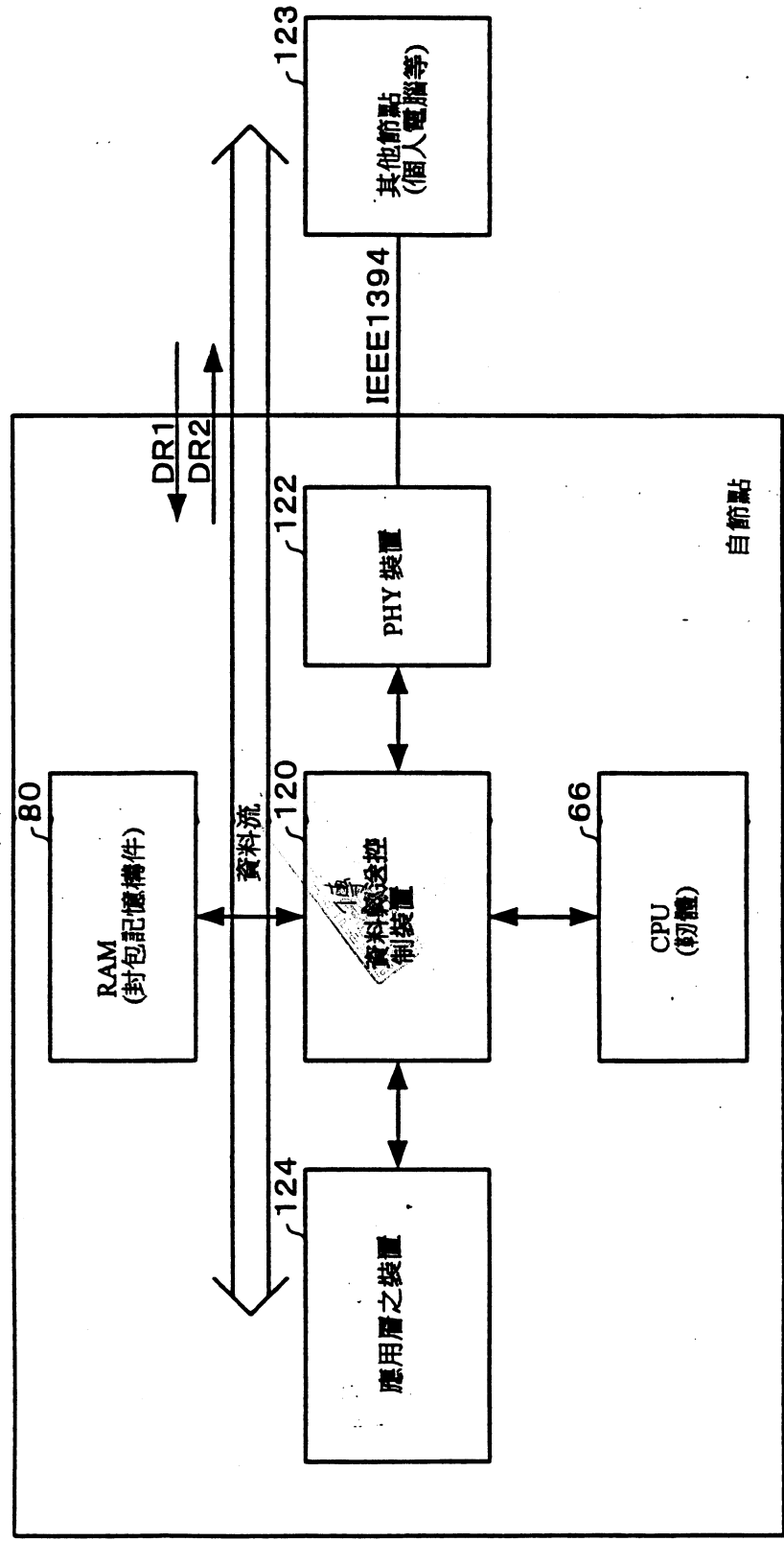
第 9 圖



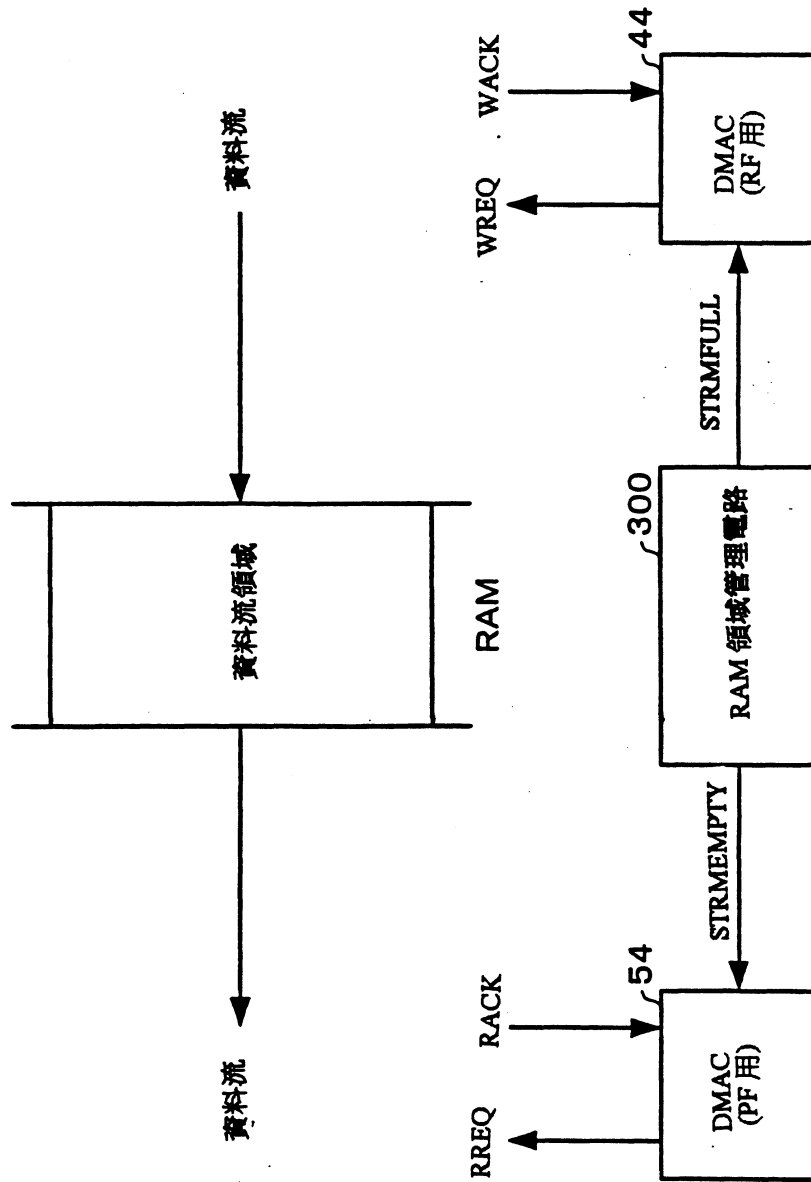
第 10 圖



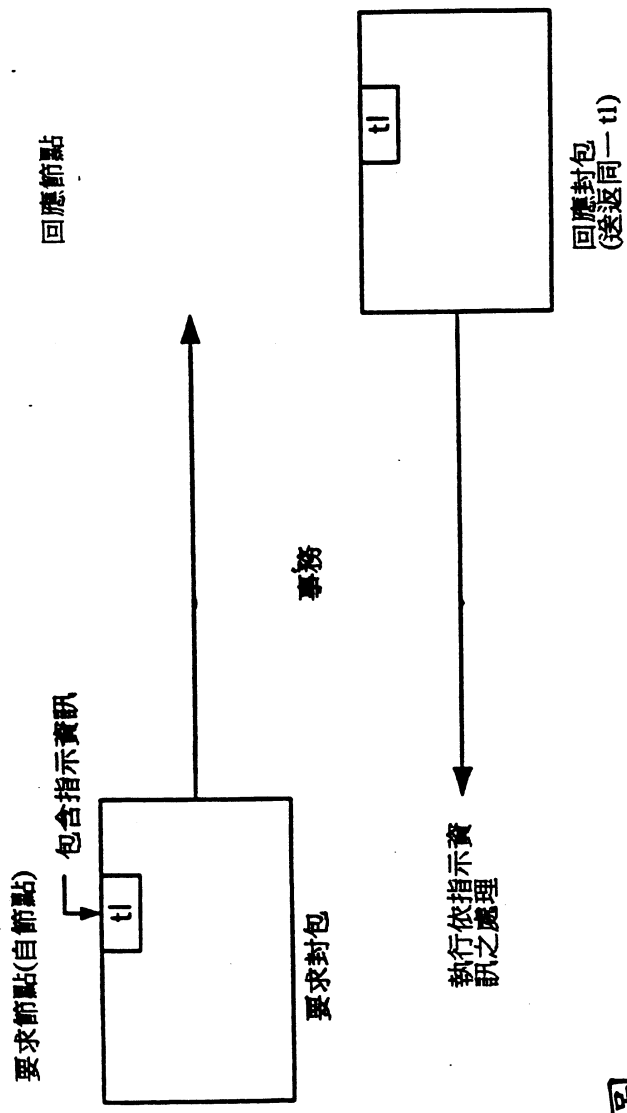
第 11 圖



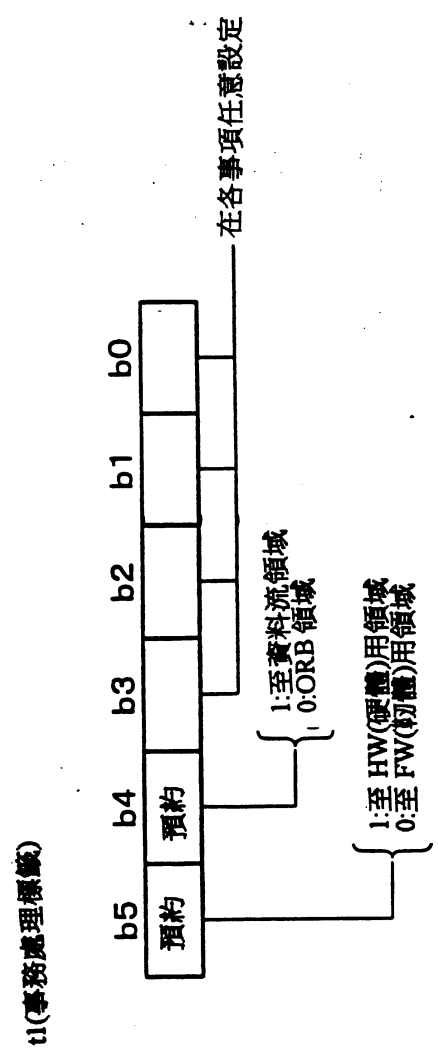
第 12 圖



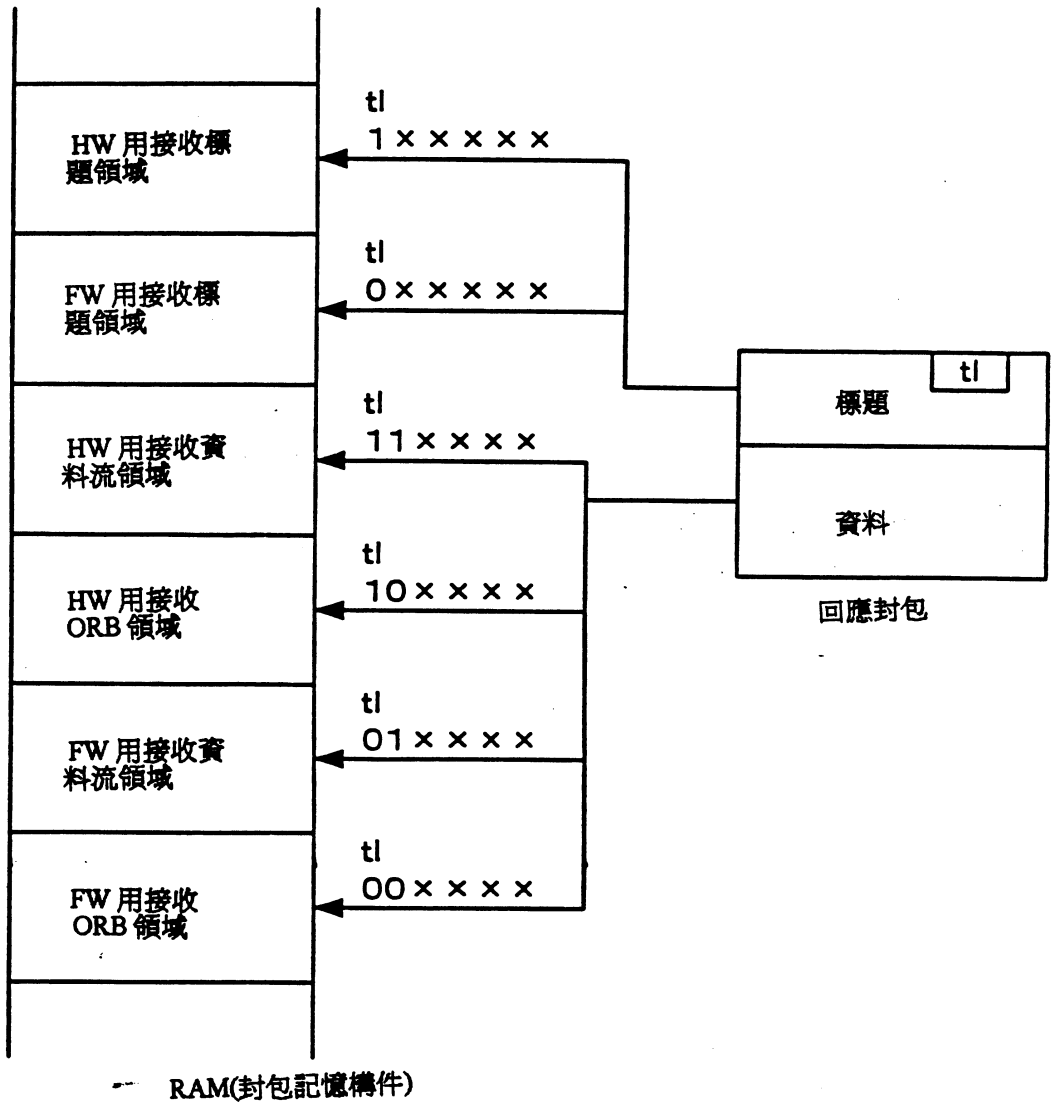
第 13 A 圖



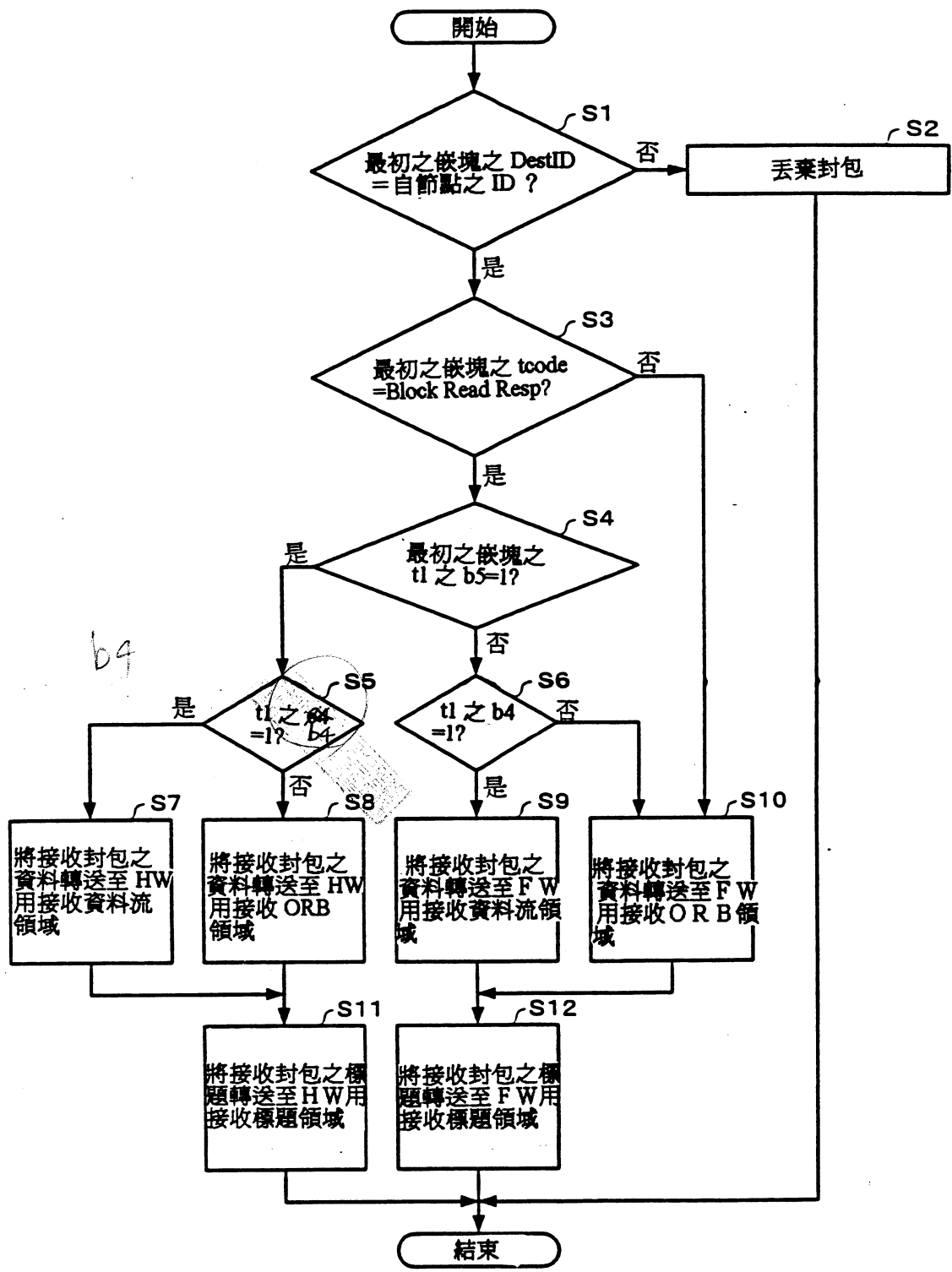
第 13 B 圖



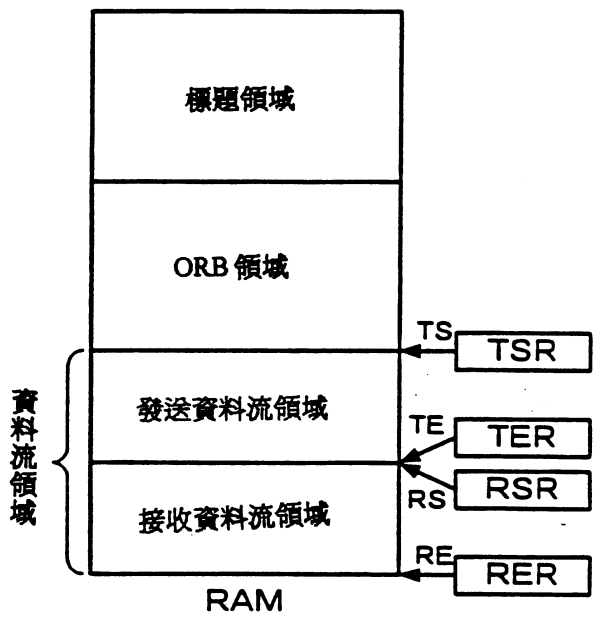
第 14 圖



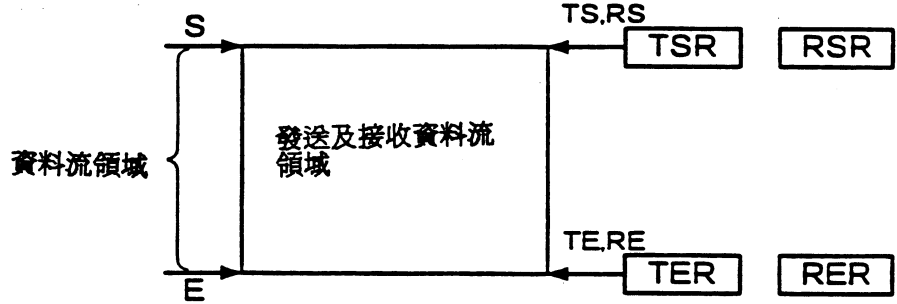
第 15 圖



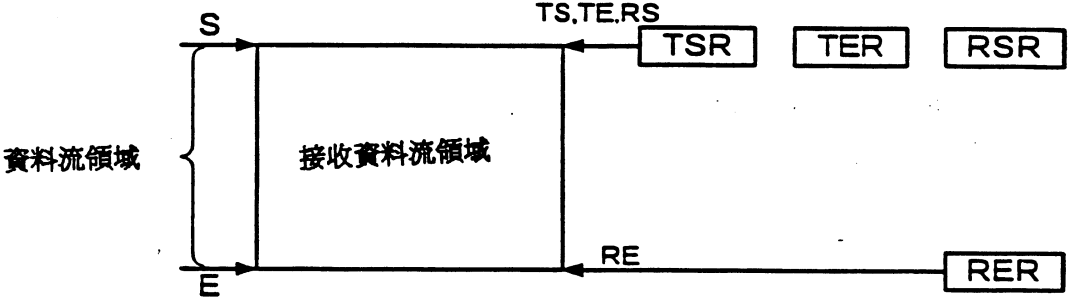
第 16 圖



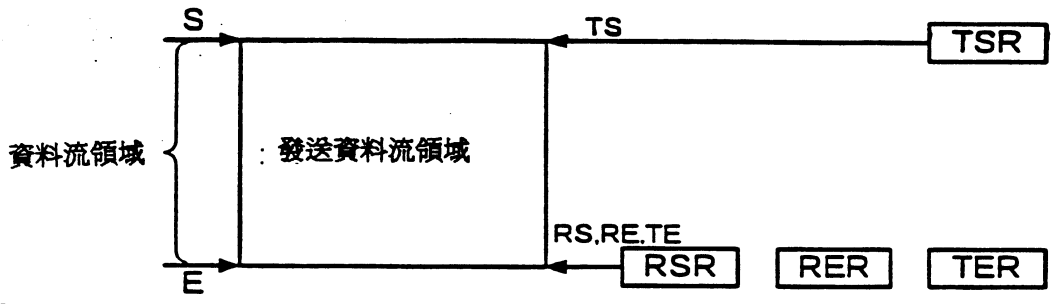
第 17 A 圖
第 1 模式



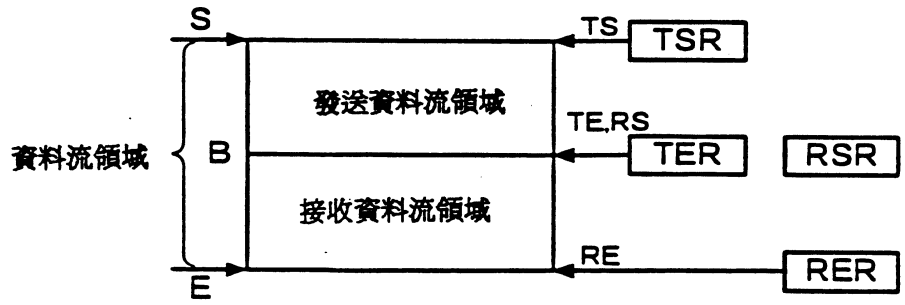
第 17 B 圖
第 2 模式



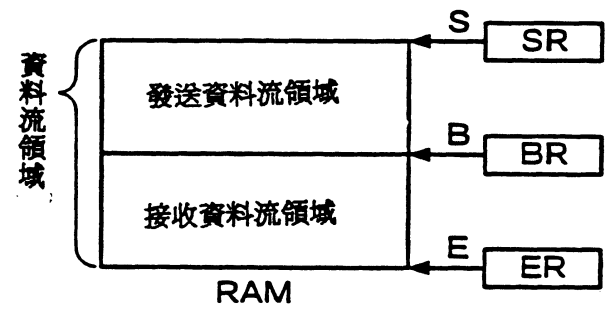
第 17 C 圖
第 3 模式



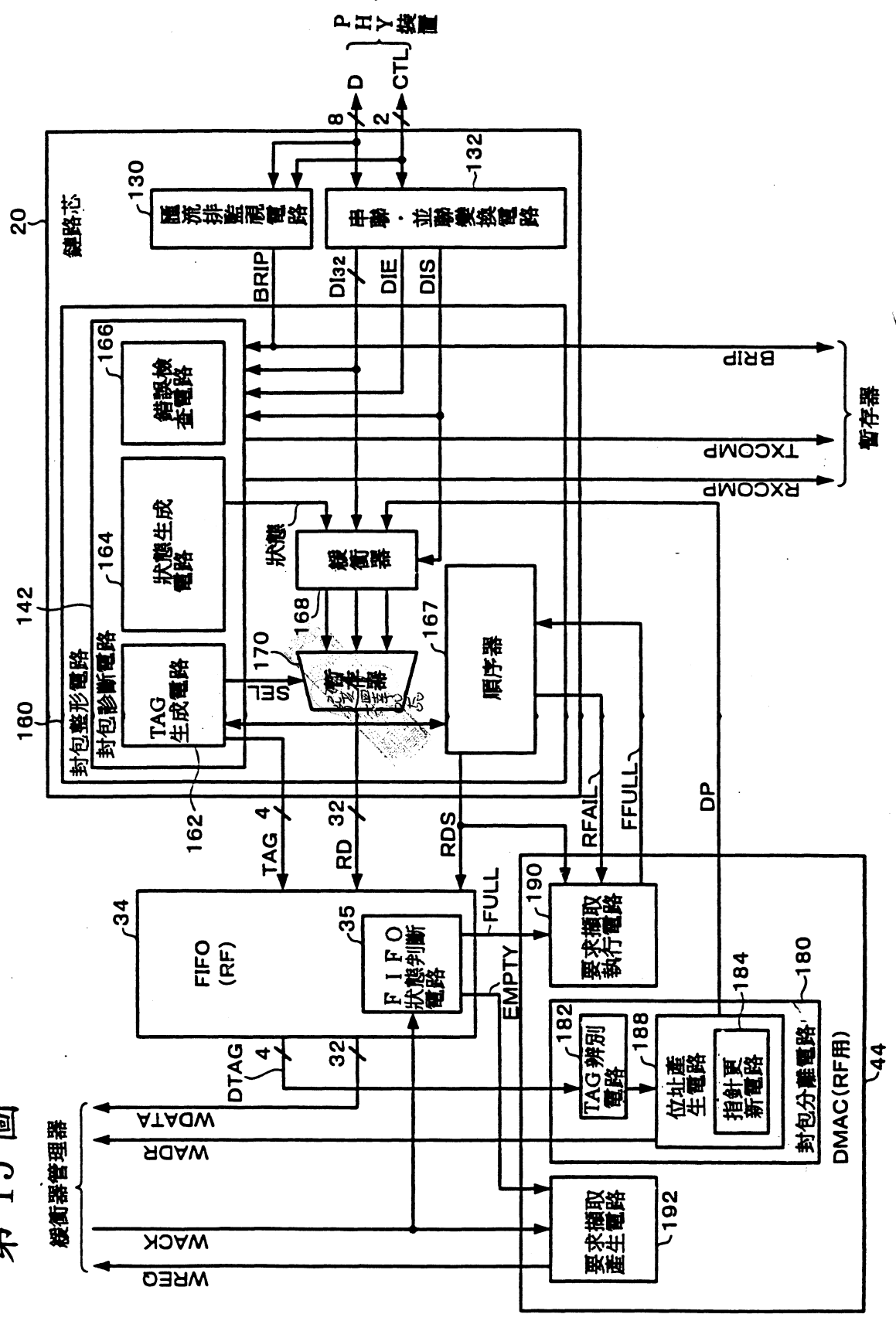
第 17 D 圖
第 4 模式



第 18 圖



第 19 圖



暫存器

緩衝器管理器

DMAC (RF用)

FIFO (RF)

FIFO 狀態判斷電路

要求擷取產生電路

TAG 辨別電路

地址產生電路

指針更新電路

封包分離電路

要求擷取執行電路

串聯·並聯變換電路

匯流排監視電路

鏈路芯

PHY 裝置

WREQ

WACK

WAQR

WDATA

DTAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

BRIP

TXCOMP

RXCOMP

BRIP

TAG 4

RD 32

RDS

RFAIL

FFULL

EMPTY

FULL

DP

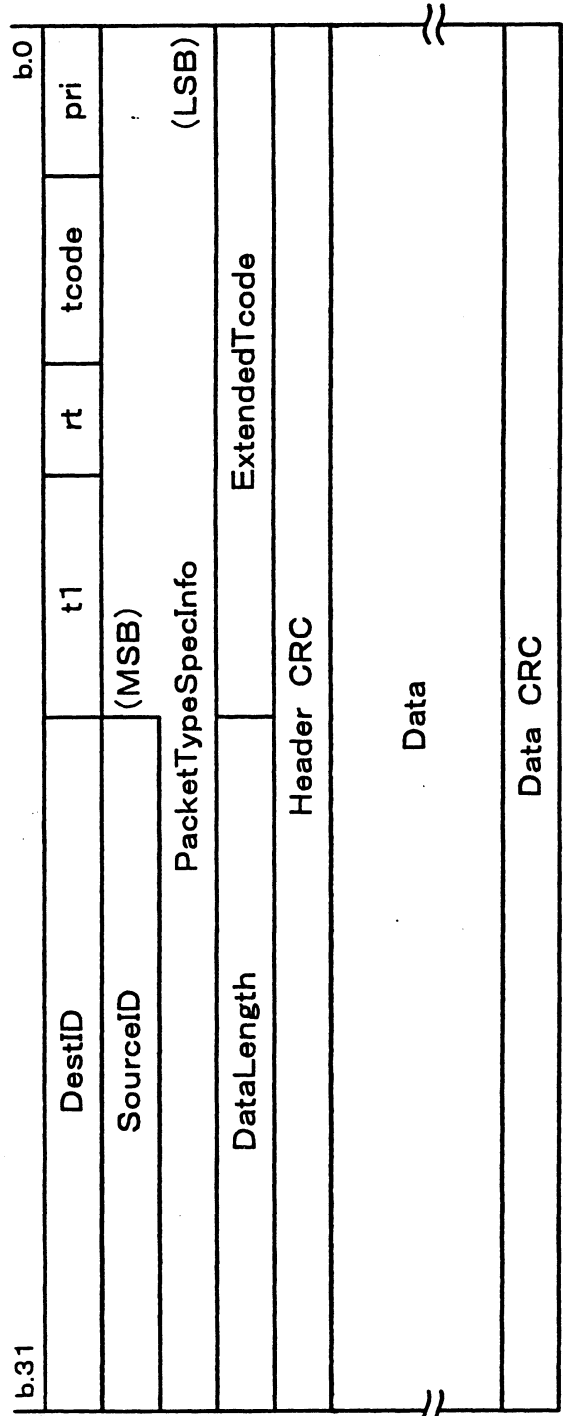
BRIP

TXCOMP

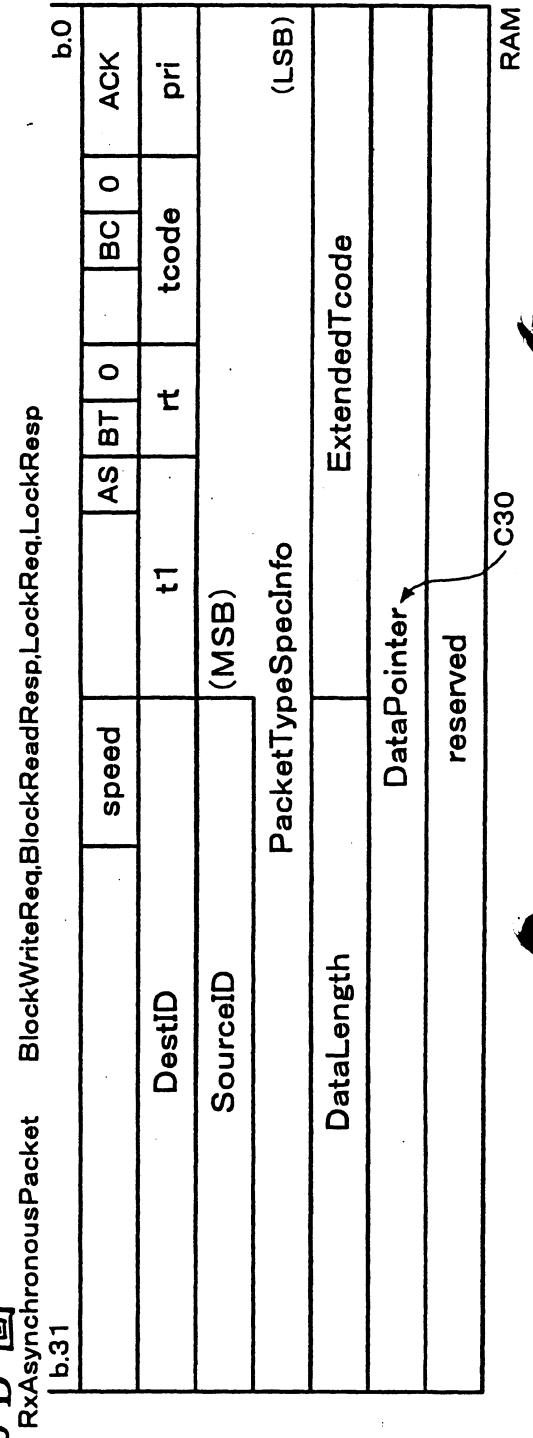
RXCOMP

BRIP

第 20 A 圖



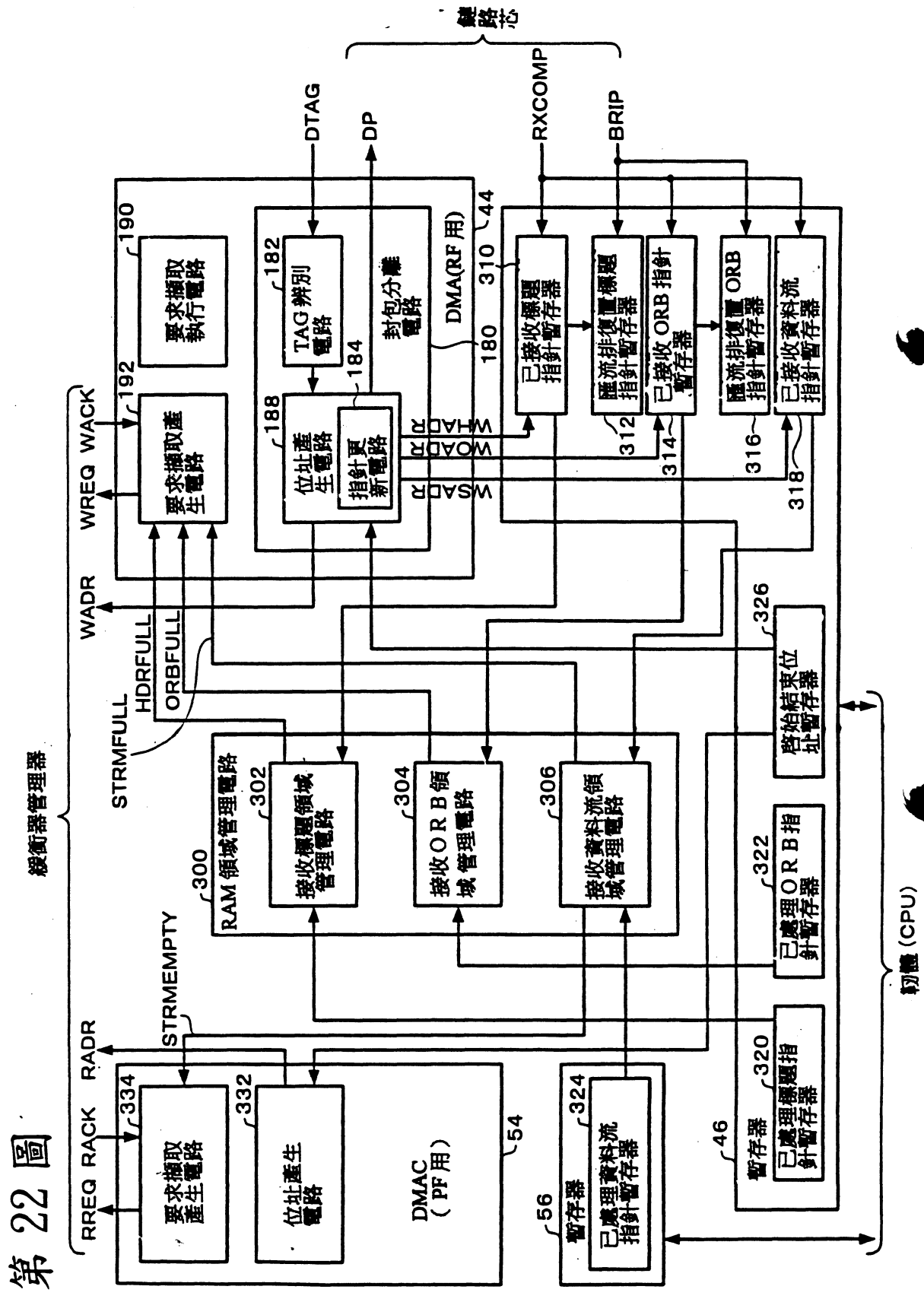
第 20 B 圖



第 21 圖

TAG(DTAG)	意義
0001	FW-SOP
0010	FW-HDR
0011	FW-FTR
0100	FW-ORB
0101	FW-STRM
1001	HW-SOP
1010	HW-HDR
1011	HW-FTR
1100	HW-ORB
1101	HW-STRM

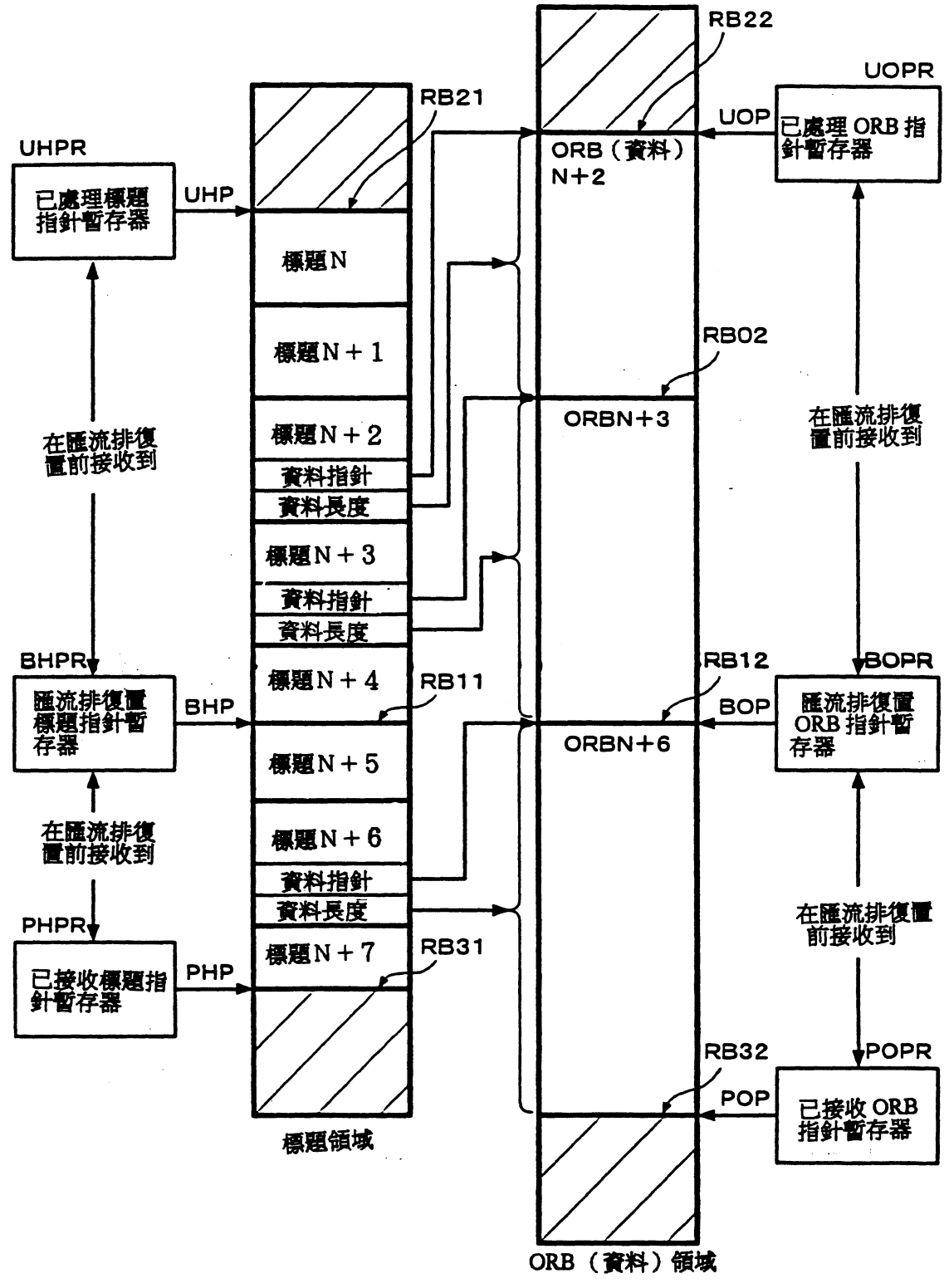
FW 軟體
 HW 硬體
 SOP 啓始封包
 (接收封包之最初 1 嵌塊)
 HDR SOP 以外之標題
 FTR ACK 發送
 ORB ORB (資料)
 STRM 資料流 (資料)



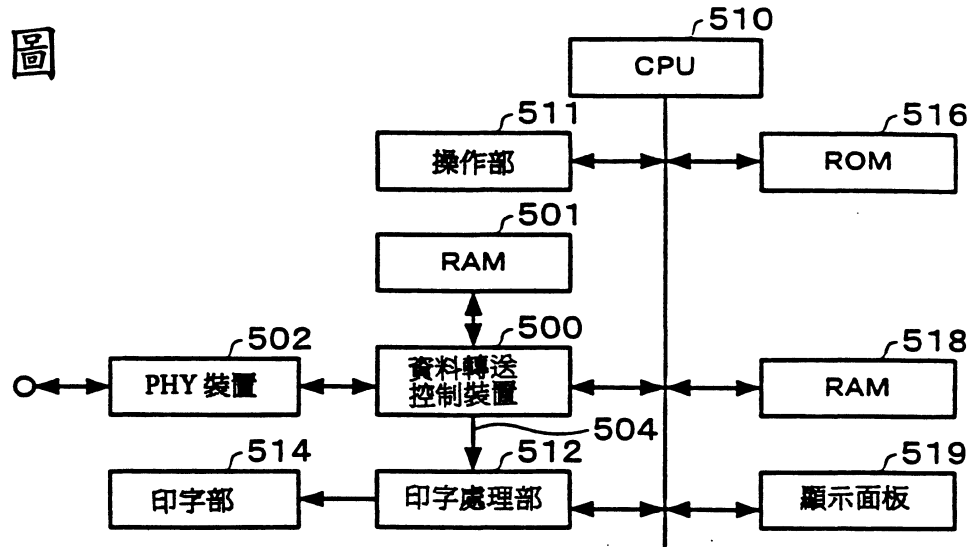
第 22 圖

初體 (CPU)

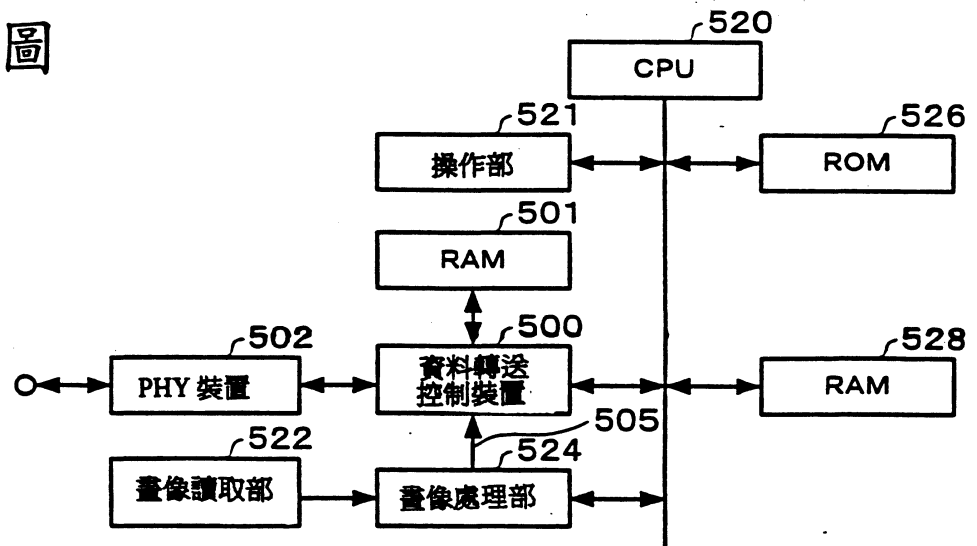
第 23 圖



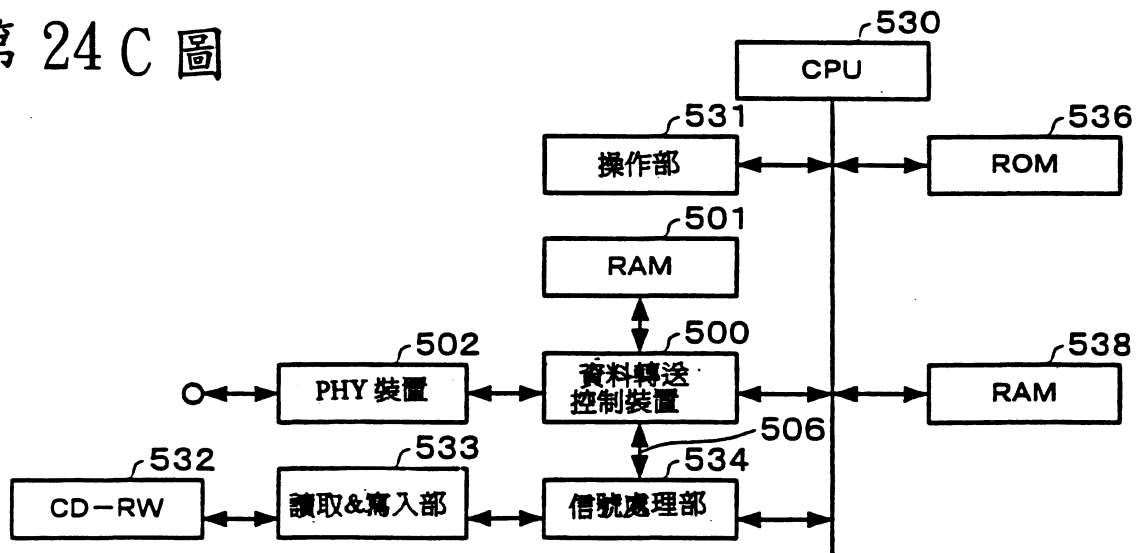
第 24 A 圖



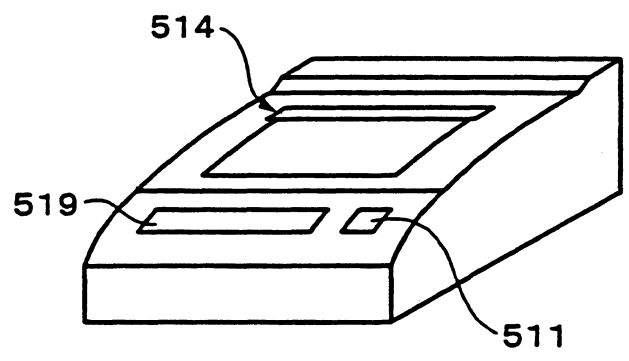
第 24 B 圖



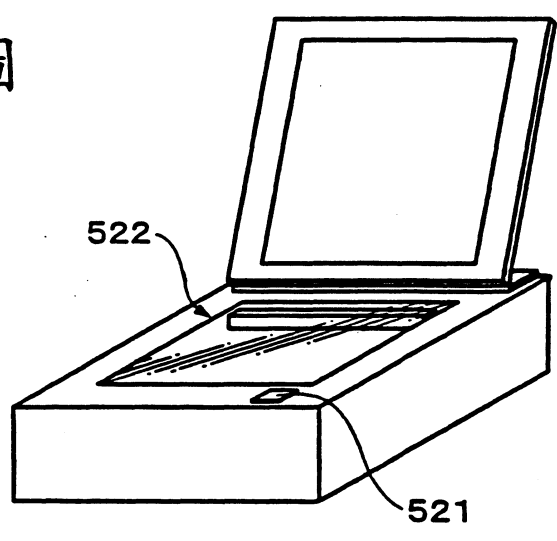
第 24 C 圖



第 25 A 圖



第 25 B 圖



第 25 C 圖

