



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년09월19일
(11) 등록번호 10-2580483
(24) 등록일자 2023년09월15일

- (51) 국제특허분류(Int. Cl.)
H01L 21/311 (2006.01) H01L 21/02 (2006.01)
H01L 21/8234 (2006.01)
- (52) CPC특허분류
H01L 21/31116 (2013.01)
H01L 21/0217 (2013.01)
- (21) 출원번호 10-2021-7027546
- (22) 출원일자(국제) 2020년01월31일
심사청구일자 2021년08월27일
- (85) 번역문제출일자 2021년08월27일
- (65) 공개번호 10-2021-0110750
- (43) 공개일자 2021년09월08일
- (86) 국제출원번호 PCT/US2020/016158
- (87) 국제공개번호 WO 2020/160437
국제공개일자 2020년08월06일
- (30) 우선권주장
16/265,782 2019년02월01일 미국(US)
- (56) 선행기술조사문헌
KR1020180005265 A
KR1020180116456 A
KR1020190004363 A
KR1020190004365 A

- (73) 특허권자
레르 리키드 쏘시에떼 아노님 뷔르 레뤼드 에렉스
벨라따시오 데 프로세데 조르즈 클로드
프랑스 파리 (우편번호 75007) 게 도르세 75번지
- (72) 발명자
구오, 시양유
미국 19702 텔라웨어 뉴워크 쥐비씨 드라이브 200
로이어, 제임스
미국 19702 텔라웨어 뉴워크 쥐비씨 드라이브 200
(뒷면에 계속)
- (74) 대리인
특허법인코리아나

전체 청구항 수 : 총 20 항

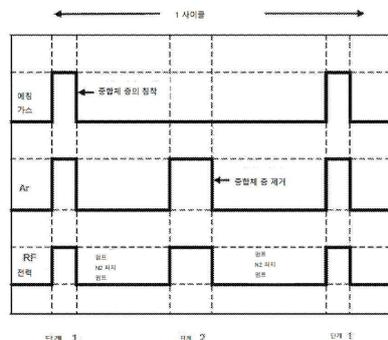
심사관 : 최상원

(54) 발명의 명칭 질화규소 스페이서의 선택성 에칭 동안 프로파일 제어를 개선시키는 방법

(57) 요약

순환 에칭 방법은 i) 반응 챔버에서 기관 상에 구조물을 피복하는 SiN 층을 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계로서, HFC는 화학식 C_xH_yF_z(식 중, x는 2 내지 5이고, y > z이다)를 갖고, HFC는 포화 또는 불포화, 선형 또는 환형 HFC인 단계, ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계, 및 iii) 에칭 프런트 상의 SiN 층이 선택적으로 제거될 때까지 단계 i) 및 단계 ii)를 반복하여, 이에 의해 구조물의 측벽 상에 SiN 층을 포함하는 실질적으로 수직으로 직립한 SiN 스페이서를 형성하는 단계를 포함한다.

대표도 - 도2



(52) CPC특허분류

H01L 21/823468 (2013.01)

(72) 발명자

팔렘, 벤카테스와라 알.

미국 19702 텔라웨어 뉴워크 쥬비씨 드라이브 200

스태포드, 나탄

미국 19702 텔라웨어 뉴워크 쥬비씨 드라이브 200

명세서

청구범위

청구항 1

수직으로 직립한 SiN 게이트 스페이서를 형성하기 위한 순환 에칭 방법으로서,

i) 반응 챔버에서 규소-함유 기관 상에 게이트 스택을 피복하는 SiN 층을 C₂H₅F 및 C₃H₇F로 이루어진 균으로부터 선택되는 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계;

ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계; 및

iii) 에칭 프런트 상의 SiN 층이 선택적으로 제거될 때까지 단계 i) 및 ii)를 반복하여, 이에 의해 게이트 스택의 측벽 상에 SiN 층을 포함하는 실질적으로 수직으로 직립한 SiN 스페이서를 형성하는 단계를 포함하는, 순환 에칭 방법.

청구항 2

제1항에 있어서,

단계 (i) 후에,

반응 챔버를 진공으로 펌핑하는 단계;

반응 챔버를 N₂로 퍼지하는 단계;

반응 챔버를 진공으로 펌핑하는 단계; 및

비활성 가스를 반응 챔버로 도입시켜 비활성 가스의 플라즈마를 생성하는 단계를 추가로 포함하는, 순환 에칭 방법.

청구항 3

제2항에 있어서,

단계 (ii) 후에,

반응 챔버를 진공으로 펌핑하는 단계;

반응 챔버를 N₂로 퍼지하는 단계;

반응 챔버를 진공으로 펌핑하는 단계; 및

C₂H₅F 또는 C₃H₇F 가스를 반응 챔버로 도입시켜 C₂H₅F 또는 C₃H₇F의 플라즈마를 생성하는 단계를 추가로 포함하는, 순환 에칭 방법.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

반복 단계에서 게이트 스택의 측벽 상에서 SiN 층의 두께(a₂)의 10% 미만이 제거되는, 순환 에칭 방법.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서,

비활성 가스는 Ar인, 순환 에칭 방법.

청구항 6

제1항 내지 제3항 중 어느 한 항에 있어서,
 C_2H_5F 및 C_3H_7F 는 게이트 스택 상에서 SiN 층을 선택적으로 에칭하는, 순환 에칭 방법.

청구항 7

제1항 내지 제3항 중 어느 한 항에 있어서,
 수직으로 직립한 SiN 스페이서와 기판 사이의 각각의 모서리에 형성된 푸팅(d)은 6.0 nm 이하의 크기인, 순환 에칭 방법.

청구항 8

제1항 내지 제3항 중 어느 한 항에 있어서,
 수직으로 직립한 SiN 스페이서 및 에칭 프런트 상에 플루오라이드 잔여물이 전혀 남지 않는, 순환 에칭 방법.

청구항 9

제1항 내지 제3항 중 어느 한 항에 있어서,
 단계 (ii)에서 중합체 층을 제거하는 단계는 이온 충격 공정인, 순환 에칭 방법.

청구항 10

순환 에칭 방법으로서,

- i) 반응 챔버에서 기판 상에 구조물을 피복하는 SiN 층을 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계로서, HFC는 화학식 $C_xH_yF_z$ (식 중, x는 2 내지 5이고, $y > z$ 이다)를 갖고, HFC는 포화 또는 불포화, 선형 또는 환형 HFC인 단계;
- ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계; 및
- iii) 에칭 프런트 상의 SiN 층이 선택적으로 제거될 때까지 단계 i) 및 ii)를 반복하여, 이에 의해 구조물의 측벽 상에 SiN 층을 포함하는 실질적으로 수직으로 직립한 SiN 스페이서를 형성하는 단계를 포함하는, 순환 에칭 방법.

청구항 11

제10항에 있어서,
 단계 (i) 후에,
 반응 챔버를 진공으로 펌핑하는 단계;
 반응 챔버를 N_2 로 퍼지하는 단계;
 반응 챔버를 진공으로 펌핑하는 단계; 및
 비활성 가스를 반응 챔버로 도입시켜 비활성 가스의 플라즈마를 생성하는 단계를 추가로 포함하는, 순환 에칭 방법.

청구항 12

제11항에 있어서,
 단계 (ii) 후에,
 반응 챔버를 진공으로 펌핑하는 단계;
 반응 챔버를 N_2 로 퍼지하는 단계;

반응 챔버를 진공으로 펌핑하는 단계; 및

HFC를 반응 챔버로 도입시켜 HFC의 플라즈마를 생성하는 단계를 추가로 포함하는, 순환 에칭 방법.

청구항 13

제10항 내지 제12항 중 어느 한 항에 있어서,

반복 단계에서 구조물의 측벽 상에서 SiN 층의 두께(a_2)의 10% 미만이 제거되는, 순환 에칭 방법.

청구항 14

제10항 내지 제12항 중 어느 한 항에 있어서,

비활성 가스는 N_2 , Ar, Kr 또는 Xe로부터 선택되는, 순환 에칭 방법.

청구항 15

제10항 내지 제12항 중 어느 한 항에 있어서,

HFC는 C_2H_5F 인, 순환 에칭 방법.

청구항 16

제10항 내지 제12항 중 어느 한 항에 있어서,

HFC는 C_3H_7F 인, 순환 에칭 방법.

청구항 17

제10항 내지 제12항 중 어느 한 항에 있어서,

HFC는 구조물 상에서 SiN 층을 선택적으로 에칭하는, 순환 에칭 방법.

청구항 18

제10항 내지 제12항 중 어느 한 항에 있어서,

수직으로 직립한 SiN 스페이서와 기판 사이의 각각의 모서리에 형성된 푸팅(d)은 6.0 nm 이하의 크기인, 순환 에칭 방법.

청구항 19

제10항 내지 제12항 중 어느 한 항에 있어서,

수직으로 직립한 SiN 스페이서 및 에칭 프런트 상에 플루오라이드 잔여물이 전혀 남지 않는, 순환 에칭 방법.

청구항 20

제10항 내지 제12항 중 어느 한 항에 있어서,

단계 (ii)의 중합체 층을 제거하는 단계는 이온 충격 공정인, 순환 에칭 방법.

발명의 설명

기술 분야

[0001] **관련 출원의 상호 참조**

[0002] 본 출원은 2019년 2월 1일자로 출원된 미국 특허 출원 제16/265,782호의 이익을 주장하며, 모든 목적을 위해 그 전체 내용이 본 명세서에 참고로서 포함된다.

[0003] **기술분야**

[0004] 반도체 응용에서 스페이서 패턴화를 위한 순환 원자 층 에칭(atomic layer etch)(ALE) 방법이 개시되어 있다.

특히, 하이드로플루오로카본(HFC) 가스를 사용하여 수직으로 직립한 질화규소(SiN) 스페이서를 형성하기 위한 순환 ALE 공정이 개시되어 있다. 개시된 HFC 가스는 SiN을 선택적으로 플라즈마 에칭하기 위해 포화 또는 불포화, 선형 또는 환형인 화학식 $C_xH_yF_z$ (식 중, x 는 2 내지 5이고, $y > z$ 이다)를 갖는다.

배경 기술

- [0005] 반도체 디바이스의 지속적인 크기 축소는 반도체 제조 공정에 더욱 더 많은 과제를 제기한다. 14 nm 미만의 기술 노드에 있어서, 가장 중요한 단계 중 하나는 스페이서 에칭이다. 이는 규소 및 산화규소와 같은 노출된 재료를 손상시키거나 소비시키지 않으면서 완벽한 비등방성 에칭(임계 치수(CD) 손실 없음)을 요구한다. 이는 보통 플루오로카본계 화학을 사용하는 플라즈마 에칭에 의해 수행된다. 그러나, 진보된 기술 노드와 관련하여 중형비가 증가함에 따라, 통상적인 에칭 공정에 의해 프로파일 제어(예를 들어, 푸팅(footing) 및 표면 조도), 기저 층에 대한 무-손상, CD 제어 등과 같은 에칭 사양을 달성할 수 없게 되었다.
- [0006] 산업에서, SiN 에칭을 위한 표준 에칭 공정은 산화제 및/또는 희가스와 조합된 HFC, 예를 들어 산화제(예를 들어, O_2), 희가스(예를 들어, Ar 또는 He) 및 때때로 추가의 F 또는 H 함유 가스(예를 들어, CH_4 또는 CF_4)와 조합된 CH_3F 를 사용한다. 그러나, 에칭 선택성, 프로파일 제어 및 기저 층에 대한 손상 간에 균형을 유지하기가 곤란하다. SiN 에칭에 대한 이전의 특허들은 프로파일 제어에 관한 정량적인 정보 없이 상이한 HFC를 사용하여 SiN 스페이서를 선택적으로 에칭할 것을 주장하였다.
- [0007] Chang 등에게 허여된 미국 특허 제20130105916A1호는 HFC 플라즈마를 사용하여 다양한 두께의 SiN_x , SiO_2 및 Si 상에 HFC 중합체를 형성하는 SiN_x 의 비등방성 에칭을 포함한, 고 선택성 질화물 에칭 공정을 개시한다. 상기 공정은 포화 또는 불포화, 선형 또는 환형인 화학식 $C_xH_yF_z$ (식 중, x 는 3 내지 6이고, $y > z$ 이다)를 갖는 HFC를 사용한 SiN_x 의 선택적 에칭이다. 그러나, Chang 등은 푸팅 제어와 같은 프로파일 제어에 대해서 어떠한 논의도 개시하지 않았다. Chang 등이 개시한 에칭 공정은 순환 공정이 아니다.
- [0008] Suzuki 등에게 허여된 미국 특허 제20110068086A1호는 오직 포화 분자인, 선형 또는 환형 HFC인 $C_xH_yF_z$ (x 는 3 내지 5이고, $y > z$ 이다)를 사용하여 타겟을 플라즈마 에칭함을 포함한 평면 웨이퍼 상의 플라즈마 에칭 방법을 개시한다. 더욱 구체적으로, Suzuki 등은 반도체 구조물을 함유하는 패턴화된 웨이퍼보다 오히려 평면 웨이퍼 상에 플라즈마 조건 하에서 특정한 HFC를 이용함으로써 SiO_2 에 대해 SiN_x 를 선택적 에칭함을 개시한다. 실시예에서 예시된 바와 같이, Suzuki 등은 2,2-디플루오로-n-부탄을 사용하여 SiN 평면 웨이퍼 및 SiO 평면 웨이퍼를 에칭하였다.
- [0009] Metz 등에게 허여된 미국 특허 제8,501,630호 또는 미국 특허 제20120077347A1호는 기판을 선택적으로 에칭하기 위한 플라즈마 에칭 방법을 개시한다. 상기 플라즈마 에칭 공정은 C, H 및 F를 함유하는 공정 가스 및 비-산소-함유 첨가 가스를 갖는 공정 조성물을 사용한다. 공정 가스는 CH_3F , CHF_3 , CH_2F_2 또는 이들 둘 이상의 임의의 조합을 포함한다. Metz 등이 개시한 플라즈마 에칭 공정은 순환 공정이 아니다.
- [0010] Kajiwara에게 허여된 미국 특허 제20010005634A1호는 에칭 가스로서 CH_2F_2 를 사용하여 SiO_2 상에서 SiN을 고 선택적 에칭함으로써 콘택 홀을 형성하기 위한 건식 에칭 방법을 개시한다.
- [0011] Brink 등에게 허여된 미국 특허 제20130105996호는 하부로부터 상부로 기판 상에 형성된 질소-함유 유전체 층, 상호연결 수준 유전체 재료 층 및 하드 마스크 층을 포함하는 스택 안에 포함된 질소-함유 유전체 층을 위한 저 에너지 에칭 공정을 개시한다. 질소-함유 유전체 층은 $C_xH_yF_z$ (x 는 3 내지 6이고, $y > z$ 이다)를 갖는 HFC를 사용하여 플라즈마 에칭되었다. Brink 등은 Si 또는 SiO_2 에 대한 선택성에 대해서는 언급하지 않았다.
- [0012] Posseme 등에게 허여된 미국 특허 제20140273292A1호는 기판 위에 배치된 노출된 규소 함유 층 및 적어도 부분적으로 형성된 게이트 스택 위의 SiN 층을 침착시키는 단계; SiN 층을 실질적으로 불소가 부재한 수소 또는 헬륨 함유 플라즈마에 노출시킴으로써 SiN 층의 일부를 개질시키는 단계; 및 SiN 층의 개질된 부분을 습식 세정 공정을 수행함으로써 제거하여 SiN 스페이서를 형성하는 단계를 포함하는 SiN 스페이서의 형성 방법을 개시한다. 일 구현예에서, Posseme 등은 CH_2F_2 , CH_4 , CHF_3 과 같은 HFC-함유 가스를 사용하여 SiN 층이 에칭됨을 개시한다.

- [0013] Gupta 등에게 허여된 미국 특허 제20150270140A1호는 Si, Ti, Ta, W, Al, Pd, Ir, Co, Fe, B, Cu, Ni, Pt, Ru, Mn, Mg, Cr, Au, 이들의 합금, 이들의 산화물, 이들의 질화물 및 이들의 조합을 포함한 필름을 에칭하기 위한 원자 층 또는 순환 플라즈마 에칭 화학 및 공정을 개시한다. 예에는 Cl₂ 및 에탄올(EtOH)을 사용한 Fe 및 Pd 에칭, Cl₂ 및 아세틸아세토네이트(Acac)를 사용한 Ni, Co, Pd 또는 Fe 에칭이 포함된다.
- [0014] Zhou 등에게 허여된 미국 특허 제20160293438A1호는 개선된 프로파일 제어를 갖는 순환 스페이서 에칭 공정을 개시하지만, 이 방법은 HFC 가스보다 오히려 NF₃/NH₃ 플라즈마를 기반으로 한다.
- [0015] Sherpa 등에게 허여된 국제 특허 공개 제W02018/044713A1호는 공정 가스가 H 및 임의로 희가스; H₂, 또는 H₂ 및 Ar을 함유하는 제1 단계; 공정 가스가 N, F, O, 및 임의로 희원소 NF₃, O₂ 및 Ar을 함유하는 제2 단계를 포함하는, SiN의 유사-원자 층 에칭 방법을 개시한다.
- [0016] Ranjan 등에게 허여된 미국 특허 제9318343B2호는 C_xH_yF_z(식 중, x, y 및 z는 0이 아니다)로서 표시된 HFC 가스를 함유하는 공정 가스를 사용한 SiN 스페이서 및 규소(예컨대 다결정질 규소)의 에칭 및 산화의 순환 공정을 포함하는, SiN 스페이서 에칭 동안 에칭 선택성을 개선시키는 방법을 개시한다. Ranjan 등에서 개시된 HFC는 CH₃F이다. Ranjan 등은 스페이서의 푸팅 및 표면 조도와 같은 스페이서의 프로파일에 대해서는 언급하지 않았다.
- [0017] SiN 스페이서와 같은 규소-함유 스페이서를 에칭하기 위한 프로파일 제어를 개선시키는 데 적용가능한 새롭고 신규한 에칭 요소의 발견은 어려움을 겪고 있는데, 왜냐하면 규소-함유 스페이서 에칭에 대한 적용 시에는 푸팅이 거의 없음, 플루오라이드 형성이 거의 없음, 에칭 후 평활한 스페이서 표면 달성 등과 같은 에칭 프로파일의 요건을 만족해야 하기 때문이다. 따라서, 이들 요건을 만족시키는 그러한 에칭 요소를 제공할 필요성이 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

- [0018] i) 반응 챔버에서 기판 상에 구조물을 피복하는 SiN 층을 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계로서, HFC는 화학식 C_xH_yF_z(식 중, x는 2 내지 5이고, y > z이다)를 갖고, HFC는 포화 또는 불포화, 선형 또는 환형 HFC인 단계, ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계, 및 iii) 에칭 프런트 상을 피복하는 SiN 층이 제거될 때까지 단계 i) 및 단계 ii)를 반복하여, 이에 의해 SiN 층이 구조물의 측면 상을 피복하는 수직으로 직립한 SiN 스페이서를 형성하는 단계를 포함하는 순환 에칭 방법이 개시되어 있다.
- [0019] i) 반응 챔버에서 기판 상에 구조물을 피복하는 SiN 층을 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계로서, HFC는 화학식 C_xH_yF_z(식 중, x는 2 내지 5이고, y > z이다)를 갖고, HFC는 포화 또는 불포화, 선형 또는 환형 HFC인 단계, ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계, 및 iii) 에칭 프런트 상을 피복하는 SiN 층이 제거될 때까지 단계 i) 및 단계 ii)를 반복하여, 이에 의해 SiN 층이 구조물의 측면 상을 피복하는 수직으로 직립한 SiN 스페이서를 형성하는 단계를 포함하는, 수직으로 직립한 SiN 스페이서를 형성하는 순환 에칭 방법이 또한 개시되어 있다.
- [0020] i) 반응 챔버에서 기판 상에 게이트 스택을 피복하는 SiN 층을 C₂H₅F 및 C₃H₇F로 이루어진 군으로부터 선택된 하이드로플루오로카본(HFC)의 플라즈마에 노출시켜 SiN 층의 표면을 개질하는 SiN 층 상에 침착된 중합체 층을 형성하는 단계, ii) SiN 층 상에 침착된 중합체 층을 비활성 가스의 플라즈마에 노출시켜, 비활성 가스의 플라즈마가 SiN 층 상에 침착된 중합체 층 및 에칭 프런트 상의 SiN 층의 개질된 표면을 제거하는 단계, 및 iii) 에칭 프런트 상을 피복하는 SiN 층이 제거될 때까지 단계 i) 및 단계 ii)를 반복하여, 이에 의해 SiN 층이 게이트 스

택의 측벽 상을 피복하는 수직으로 직립한 SiN 게이트 스페이서를 형성하는 단계를 포함하는, 수직으로 직립한 SiN 게이트 스페이서를 형성하는 순환 에칭 방법이 또한 개시되어 있다.

- [0021] 개시된 방법들 중 어느 하나는 하기 양태들 중 하나 이상을 포함할 수 있다:
- [0022] · 단계 (i) 후에,
- [0023] 반응 챔버를 진공으로 펌핑하는 단계;
- [0024] 반응 챔버를 N₂로 퍼지하는 단계;
- [0025] 반응 챔버를 진공으로 펌핑하는 단계; 및
- [0026] 비활성 가스를 반응 챔버로 도입시켜 비활성 가스의 플라즈마를 생성하는 단계를 추가로 포함함;
- [0027] · 단계 (ii) 후에,
- [0028] 반응 챔버를 진공으로 펌핑하는 단계;
- [0029] 반응 챔버를 N₂로 퍼지하는 단계;
- [0030] 반응 챔버를 진공으로 펌핑하는 단계; 및
- [0031] HFC를 반응 챔버로 도입시켜 HFC의 플라즈마를 생성하는 단계를 추가로 포함함;
- [0032] · SiN 층을 HFC와 비활성 가스의 가스 혼합물의 플라즈마에 노출시킴;
- [0033] · 게이트 스택의 측벽 상에서 SiN 층의 적어도 대부분은 제거되지 않음;
- [0034] · 게이트 스택의 측벽 상에서 SiN 층의 두께의 10% 미만은 제거됨;
- [0035] · 게이트 스택의 측벽 상에서 SiN 층의 두께의 5% 미만은 제거됨;
- [0036] · 게이트 스택의 측벽 상에서 SiN 층의 두께의 1% 미만은 제거됨;
- [0037] · 게이트 스택의 측벽 상에서 SiN 층의 측정가능한 두께 감소가 발생하지 않음;
- [0038] · 비활성 가스는 N₂, Ar, Kr 또는 Xe로부터 선택됨;
- [0039] · 비활성 가스는 Ar임;
- [0040] · HFC는 C₂H₅F임;
- [0041] · HFC는 C₃H₇F임;
- [0042] · 기관은 규소-함유 재료를 포함함;
- [0043] · 기관은 규소임;
- [0044] · 구조물은 게이트 스택임;
- [0045] · HFC 플라즈마는 SiN과 상호작용하여 C 풍부 중합체(C:F > 1)를 형성함;
- [0046] · C 풍부 중합체는 SiN 층의 상부 상에 침착된 중합체 층임;
- [0047] · HFC는 구조물 상에서 SiN 층을 선택적으로 에칭시킴;
- [0048] · HFC는 기관 상에서 SiN 층을 선택적으로 에칭시킴;
- [0049] · 구조물 대비 SiN의 무한 선택성;
- [0050] · 게이트 스택 대비 SiN의 무한 선택성;
- [0051] · p-Si, SiO, SiON 및 SiCN에 대한 SiN의 무한 선택성;
- [0052] · ALE 과다 에칭 레피시가 적용됨;
- [0053] · ALE 과다 에칭 레시피는 대략 10% ALE 과다 에칭 내지 대략 200% ALE 과다 에칭의 범위임;

- [0054] · ALE 과다 에칭 레시피는 대략 50% ALE 과다 에칭 내지 대략 200% ALE 과다 에칭의 범위임;
- [0055] · HFC 가스를 반응 챔버로 대략 1 sccm 내지 대략 10 slm 범위의 유량으로 도입함;
- [0056] · HFC 가스를 반응 챔버로 대략 1 sccm 내지 대략 100 sccm 범위의 유량으로 도입함;
- [0057] · 비활성 가스를 반응 챔버로 대략 1 sccm 내지 대략 10 slm 범위의 유량으로 도입함;
- [0058] · 비활성 가스를 반응 챔버로 대략 10 sccm 내지 대략 200 sccm 범위의 유량으로 도입함;
- [0059] · 반응 챔버는 대략 1 mTorr 내지 대략 50 Torr 범위의 압력을 가짐;
- [0060] · 반응 챔버는 대략 1 mTorr 내지 대략 10 Torr 범위의 압력을 가짐;
- [0061] · 반응 챔버는 대략 300 mTorr 내지 대략 1 Torr 범위의 압력을 가짐;
- [0062] · 챔버 내의 기판 온도는 대략 -110℃ 내지 대략 2000℃의 범위임;
- [0063] · 챔버 내의 기판 온도는 대략 -20℃ 내지 대략 1000℃의 범위임;
- [0064] · 챔버 내의 기판 온도는 대략 25℃ 내지 대략 700℃의 범위임;
- [0065] · 챔버 내의 기판 온도는 대략 25℃ 내지 대략 500℃의 범위임;
- [0066] · 챔버 내의 기판 온도는 대략 25℃ 내지 대략 50℃의 범위임;
- [0067] · 반응 챔버 벽 온도는 대략 25℃ 내지 대략 100℃의 범위임;
- [0068] · 플라즈마 공정 시간은 0.01초 내지 10000초로 다양함;
- [0069] · 플라즈마 공정 시간은 1초 내지 30초로 다양함;
- [0070] · N₂ 퍼지 시간은 1초 내지 10000초로 다양함;
- [0071] · N₂ 퍼지 시간은 10초 내지 60초로 다양함;
- [0072] · SiN 스페이서와 기판 사이의 각각의 모서리에서 푸팅이 거의 형성되지 않음;
- [0073] · SiN 층 및 기판 근처에 과잉 재료가 거의 남아 있지 않음;
- [0074] · 수직으로 직립한 SiN 스페이서 및 에칭 프런트 상에 플루오라이드 잔여물이 전혀 남아 있지 않음;
- [0075] · 순환 에칭 후 수직으로 직립한 SiN 스페이서의 표면 및 에칭 프런트의 표면 상의 표면 조도가 순환 에칭 전의 것에 비해 개선됨;
- [0076] · 중합체 층의 제거 단계는 이온 충격 공정임;
- [0077] · 산소-함유 가스를 첨가하는 단계를 추가로 포함함; 및
- [0078] · 산소-함유 가스는 O₂, O₃, CO, CO₂, NO, NO₂, N₂O, SO₂, COS, H₂O 및 이들의 조합으로 이루어진 군으로부터 선택됨.
- [0079] 화학식 C_xH_yF_z(식 중, x는 2 내지 5이고, y > z이다)를 갖는 HFC 에칭 가스가 또한 개시되어 있다. 개시된 HFC 에칭 가스는 하기 양태들 중 하나 이상을 포함한다:
 - [0080] · HFC는 포화 또는 불포화, 선형 또는 환형 HFC임;
 - [0081] · 대략 99 부피% 초과 순도를 가짐;
 - [0082] · 대략 99.9 부피% 초과 순도를 가짐;
 - [0083] · 1 부피% 미만의 미량 가스 불순물을 함유함;
 - [0084] · 미량 가스 불순물은 물을 포함함;
 - [0085] · 미량 가스 불순물은 CO₂를 포함함;

- [0086] · 미량 가스 불순물은 N₂를 포함함; 및
- [0087] · HFC 에칭 가스는 20 ppmw 미만의 물 함량을 가짐.
- [0088] **표기법 및 명명법**
- [0089] 하기 상세한 설명 및 청구항들은 당해 분야에서 일반적으로 널리 알려진, 다수의 약어, 기호, 및 용어를 사용하고 하기를 포함한다:
- [0090] 본원에서 사용되는, 단수형은 하나 이상을 의미한다.
- [0091] 본원에서 사용되는, 텍스트에서 또는 청구항에서 "약(about 또는 around)" 또는 "대략(approximately)"은 기술된 값의 ±10%를 의미한다.
- [0092] 본원에서 사용되는, 텍스트 또는 청구항에서 "실온"은 대략 20℃ 내지 대략 25℃를 의미한다.
- [0093] "웨이퍼" 또는 "패턴화된 웨이퍼"라는 용어는, 기판 상의 규소-함유 필름들의 스택 및 패턴 에칭을 위해서 형성된 규소-함유 필름들의 스택 상의 패턴화된 하드마스크 층을 가지는 웨이퍼를 지칭한다.
- [0094] "기판"이라는 용어는, 공정이 수행되는 재료 또는 재료들을 지칭한다. 기판은, 공정이 수행되는 재료 또는 재료들을 갖는 웨이퍼를 지칭할 수 있다. 기판은 반도체, 광전지, 평판 패널, 또는 LCD-TFT 디바이스 제조에서 사용되는 임의의 적합한 웨이퍼일 수 있다. 기판은 또한, 이전 제조 단계에서 이미 침착된 상이한 재료의 하나 이상의 층을 가질 수 있다. 예를 들어, 웨이퍼는 규소 층(예를 들어, 결정질, 비정질, 다공성 등), 규소 함유 층(예를 들어, SiO₂, SiN, SiON, SiCOH 등), 금속 함유 층(예를 들어, 구리, 코발트, 루테튬, 텅스텐, 백금, 팔라듐, 니켈, 루테튬, 금 등), 또는 이들의 조합을 포함할 수 있다. 추가로, 기판은 평면형이거나 패턴화될 수 있다. 기판은 유기 패턴화된 포토레지스트 필름일 수 있다. 기판은, MEMS, 3D NAND, MIM, DRAM, 또는 FeRam 디바이스 응용에서 유전체 재료(예를 들어, ZrO₂계 재료, HfO₂계 재료, TiO₂계 재료, 희토류 산화물계 재료, 삼원 산화물계 재료 등)로서 사용되는 산화물의 층 또는 전극으로서 사용되는 질화물계 필름(예를 들어, TaN, TiN, NbN)을 포함할 수 있다. 당업자는, 본원에서 사용되는 "필름" 또는 "층"이라는 용어가 표면 상에 놓여 지거나 그 위에 펼쳐진 일부 재료의 두께를 지칭하며, 그러한 표면이 트렌치 또는 라인일 수 있다는 것을 인지할 것이다. 본 명세서 및 청구범위 전체에 걸쳐, 웨이퍼 및 웨이퍼 상의 임의의 관련 층은 기판으로 지칭된다.
- [0095] "패턴 에칭" 또는 "패턴화된 에칭"이라는 용어는, 패턴화된 하드마스크 층 아래의 규소-함유 필름들의 스택과 같은, 비-평면형 구조물의 에칭을 지칭한다.
- [0096] 본원에서 사용되는 "에치" 또는 "에칭"이라는 용어는 등방성 에칭 공정 및/또는 비등방성 에칭 공정을 지칭한다. 등방성 에칭 공정은, 기판 상의 재료의 일부가 제거되는 결과를 초래하는 에칭 화합물과 기판 사이의 화학적 반응을 포함한다. 이러한 유형의 에칭 공정은 화학적 건식 에칭, 증기 상 화학적 에칭, 열적 건식 에칭 등을 포함한다. 등방성 에칭 공정은 기판 내에서 측방향 또는 수평 에칭 프로파일을 생성한다. 등방성 에칭 공정은 기판 내의 미리-형성된 개구의 측벽 상에서 함몰부 또는 수평 함몰부를 생성한다. 비등방성 에칭 공정은 기판의 표면에 수직으로만 재료를 제거하며, 이는 마스크 패턴의 정확한 전달을 수행한다. 건식 에칭 공정은 플라즈마 에칭 공정일 수 있다. 플라즈마는 유효 백분율의 원자 또는 분자가 이온화된 임의의 가스이다. 플라즈마는 반응기 내에 위치한 짧은 거리 만큼 분리된 2개의 금속 전극으로 본질적으로 이루어진 CCP 시스템에 의해 생성된 용량 결합 플라즈마(capacitively coupled plasma)(CCP)일 수 있다. 전형적인 CCP 시스템은 단일 라디오-주파수(RF) 전원에 의해 구동된다. 2개의 전극 중 하나는 전원에 연결되고, 다른 하나는 접지된다. 전기장이 전극 사이에서 생성될 때, 원자는 이온화되고, 전자를 방출한다. 가스 내의 전자는 RF 장에 의해 가속되고, 충돌에 의해 직접적 또는 간접적으로 가스를 이온화하여 2차 전자를 생성할 수 있다. 플라즈마는 또한 유도 결합 플라즈마(inductively coupled plasma)(ICP) 또는 전자기 유도에 의해, 즉 시변 자기장에 의해 생성된 전류에 의해 에너지가 공급되는 ICP 시스템에 의해 발생된 변압기 결합 플라즈마(transformer coupled plasma)(TCP)일 수 있다. ICP 방전은 10¹⁵ cm⁻³ 정도의 비교적 높은 전자 밀도를 갖는다. 결과적으로, ICP 방전은 고밀도 플라즈마(HDP)가 필요한 경우에 있어 광범위한 응용을 갖는다. ICP 방전의 또 다른 이점은 이들이 비교적 오염이 없다는 것인데, 왜냐하면 전극이 완전히 반응 챔버 밖에 있기 때문이다. 플라즈마 에칭 공정은 기판 내에 수직 에칭 프로파일을 생성한다. 플라즈마 에칭 공정은 수직 개구, 트렌치, 채널 홀, 게이트 트렌치, 스테어케이스 콘택(staircase contact), 커패시터 홀, 콘택 홀 등을 기판 내에 생성한다.
- [0097] "100% 에칭"이라는 용어는 ALE 공정이 그의 두께를 완전히 가로질러 재료를 에칭함을 의미한다. "과다 에칭"이

라는 용어는 심지어 재료가 에칭된 후에도 ALE 공정이 계속됨을 의미한다. 예를 들어, 개시된 방법에서, 하나의 ALE 레시피가 SiN 층에 대해서 1 nm/사이클의 에칭 속도를 갖고, SiN 층은 10 nm의 두께를 갖는 경우, 10 nm 두께의 SiN을 가로질러 완전히 에칭하기 위해서 10회의 사이클이 필요하다. 이것이 100% 에칭을 의미한다. SiN 층을 에칭하기 위해 에칭 사이클을 10회 초과하는 사이클로 설정하는 경우, ALE는 "과다 에칭"이다. 예를 들어, SiN 층을 에칭하기 위해 15회의 에칭 사이클을 설정하는 경우, 에칭 공정은 50% 과다 에칭이다. SiN 층을 에칭하기 위해 20회의 에칭 사이클을 설정하는 경우, 에칭 공정은 100% 과다 에칭이다.

- [0098] "침착하다" 또는 "침착"이라는 용어는 원자 또는 분자 수준에서의 재료가 박막으로서 가스 상태(증기)로부터 고체 상태로 웨이퍼 표면 상에 또는 기판 상에 침착되는 일련의 과정들을 지칭한다. 이러한 과정 내에 화학적 반응이 수반되고, 이는 반응하는 가스의 플라즈마 생성 후에 일어난다. 플라즈마는 일반적으로 2개의 전극 사이에서, 즉 반응하는 가스가 충전된 공간에서 라디오 주파수(RF)(교류(AC)) 또는 직류(DC) 방전에 의해 생성된 상기 기재된 바와 같은 CCP일 수 있다. 침착 방법에는 원자 층 침착(ALD) 및 화학 기상 침착(CVD)이 포함될 수 있다.
- [0099] "마스크"라는 용어는 에칭에 저항하는 층을 지칭한다. 하드마스크 층은 에칭될 층 위에 위치할 수 있다.
- [0100] "중형비"라는 용어는 트렌치의 폭(또는 개구의 직경)에 대한 트렌치(또는 개구)의 높이의 비를 지칭한다.
- [0101] "선택성"이라는 용어는 다른 재료의 에칭 속도에 대한 한 재료의 에칭 속도의 비를 의미한다. "선택적 에칭" 또는 "선택적으로 에칭하다"라는 용어는 다른 재료보다 하나의 재료를 더 많이 에칭시키거나, 다시 말해서, 2개의 재료들 간에 1:1 초과 또는 미만의 에칭 선택성을 갖는 것을 의미한다.
- [0102] 본원에서, "필름" 및 "층"이라는 용어는 서로 교환 가능하게 사용될 수 있다는 것에 주목한다. 필름이 층에 해당하거나 이와 관련될 수 있으며, 층이 필름을 지칭할 수 있는 것으로 이해된다. 또한, 당업자는, 본원에서 사용되는 "필름" 또는 "층"이라는 용어가 표면 상에 놓여 지거나 표면 위에 펼쳐진 일부 재료의 두께를 지칭하며, 표면이 전체 웨이퍼 정도로 크거나 트렌치 또는 라인 정도로 작은 범위일 수 있다는 것을 인지할 것이다.
- [0103] 본원에서, "에칭 화합물" 및 "에칭 가스"라는 용어는 에칭 화합물이 실온 및 주변 압력에서 가스 상태인 경우 서로 교환 가능하게 사용될 수 있다는 것에 주목한다. 에칭 화합물이 에칭 가스에 해당하거나 이와 관련될 수 있으며, 에칭 가스가 에칭 화합물을 지칭할 수 있는 것으로 이해된다.
- [0104] 원소 주기율표로부터의 원소의 표준 약어가 본원에서 사용된다. 원소가 이러한 약어에 의해 지칭될 수 있는 것으로 이해되어야 한다(예를 들어, Si는 규소를 지칭하며, N은 질소를 지칭하며, O는 산소를 지칭하며, C는 탄소를 지칭하며, H는 수소를 지칭하며, F는 불소를 지칭하는 등).
- [0105] 화학물질 식별 서비스(Cheical Abstract Service)에 의해 지정된 고유한 CAS 등록 번호(즉, "CAS")는 개시된 특정 분자를 식별하기 위해 제공된다.
- [0106] 규소-함유 필름, 예컨대 SiN 및 SiO₂가, 그 적절한 화학양론에 대한 언급이 없이, 명세서 및 청구범위 전체를 통해서 나열되어 있다는 것을 주목한다. 규소-함유 필름은 결정질 Si, 폴리-규소(p-Si 또는 다결정질 Si), 또는 비정질 규소와 같은 순수한 규소(Si) 층; 질화규소(Si_kN_l) 층; 또는 산화규소(Si_nO_m) 층; 또는 이들의 혼합물을 포함할 수 있으며, 식 중, k, l, m, 및 n은 0.1 내지 6의 범위이다(경계값 포함함). 바람직하게는, 질화규소는 Si_kN_l이며, 식 중, k 및 l은 각각 0.5 내지 1.5의 범위이다. 더욱 바람직하게는, 질화규소는 Si₃N₄이다. 본원에서, 하기 설명에서의 SiN은 Si_kN_l 함유 층들을 나타내는 데 사용될 수 있다. 바람직하게는, 산화규소는 Si_nO_m이며, 식 중, n은 0.5 내지 1.5의 범위이고, m은 1.5 내지 3.5의 범위이다. 더욱 바람직하게는, 산화규소는 SiO₂이다. 본원에서, 하기 설명에서의 SiO는 Si_nO_m 함유 층들을 나타내는 데 사용될 수 있다. 규소-함유 필름은 또한 Applied Materials, Inc.에 의한 화학식 SiOCH를 갖는 Black Diamond II 또는 III 재료와 같은, 유기계 또는 산화규소계 저-k 유전체 재료와 같은 산화규소계 유전체 재료일 수 있다. 규소-함유 필름은 또한 Si_aO_bN_c를 포함할 수 있으며, 식 중, a, b, c는 0.1 내지 6의 범위이다. 규소-함유 필름은 또한 B, C, P, As 및/또는 Ge와 같은 도펀트를 포함할 수 있다.
- [0107] 범위는 본원에 대략적으로 하나의 특정 값으로부터, 및/또는 대략적으로 다른 특정 값까지인 것으로 표현될 수 있다. 그러한 범위가 표현되었을 때, 다른 구현예가, 그러한 범위 내의 모든 조합과 함께, 하나의 특정 값으로부터 및/또는 다른 특정 값까지라는 것이 이해되어야 한다.
- [0108] 본원에서 "일 구현예" 또는 "구현예"의 언급은, 구현예와 관련하여 설명된 특정 특징, 구조, 또는 특성이 본 발명의 적어도 하나의 구현예에 포함될 수 있다는 것을 의미한다. 명세서 내의 여러 곳에서 "일 구현예"라는 문구

의 출현이 반드시 동일한 구현예를 지칭하는 것이 아니고, 별도의 또는 대안적인 구현예가 반드시 다른 구현예와 상호 배타적이라는 것을 지칭하는 것이 아니다. "실행예"라는 용어에서도 마찬가지이다.

도면의 간단한 설명

[0109] 본 발명의 특성 및 목적을 더욱 잘 이해하기 위하여, 첨부된 도면과 관련하여 기술된 하기 상세한 설명이 참조되어야 하며, 이러한 도면에서, 유사한 구성요소에는 동일하거나 유사한 참조 번호가 제공된다.

도 1a는 당업계에서 기저 기판 상에 SiN 스페이서를 생성하기 위해 형성된 예시적인 패턴의 측단면도이다;

도 1b는 당업계에서 SiN 스페이서의 이상적인 에칭 결과를 갖는 기저 기판 상의 예시적인 SiN 스페이서의 측단면도이다;

도 1c는 당업계에서 스페이서의 하부에서 푸팅을 생성하는 실제 스페이서 에칭 공정에 의한 기저 기판 상의 예시적인 SiN 스페이서의 측단면도이다;

도 2는 개시된 순환 ALE 공정의 사이클에 대한 공정 흐름이다;

도 3은 CH₃F를 사용하는 ALE 사이클 대비 에칭된 두께의 그래프이다;

도 4는 C₂H₅F를 사용하는 ALE 사이클 대비 에칭된 두께의 그래프이다;

도 5는 C₃H₇F를 사용하는 ALE 사이클 대비 에칭된 두께의 그래프이다;

도 6a는 각각 C₂H₅F를 사용하는 100% 에칭 측벽 및 100% 과다 에칭 측벽을 적용한 ALE 후 SiN 스페이서의 EDS 도표화이다(측벽의 수평 스캔);

도 6b는 각각 C₂H₅F를 사용하는 100% 에칭 측벽 및 100% 과다 에칭 측벽을 적용한 ALE 후 SiN 스페이서의 원자를 사용한 EDS 라인 스캔을 나타낸다(스페이서의 하부의 수직 스캔); 및

도 7은 C₂H₅F를 사용하는 SiN 스페이서의 연속 에칭이다: EDS 도표화(좌측 도면) 및 EDS 라인 스캔(우측 도면).

발명을 실시하기 위한 구체적인 내용

[0110] 반도체 응용에서 고 선택성으로 Si-함유 기판 상의 질화규소(SiN) 스페이서를 형성하기 위해 프로파일 제어를 개선시키는 방법이 개시되어 있다. 개시된 방법은 HFC의 플라즈마 및 희가스의 플라즈마를 사용하는 순환 원자층 에칭(ALE) 공정을 적용하여 SiN 층에 의해 피복된 구조물 및/또는 기저 Si-함유 층(예를 들어, 기판) 상에서 SiN 층을 선택적으로 에칭한다. 본원에서, 구조물은 게이트 또는 게이트 스택일 수 있다.

[0111] 개시된 방법은 SiN 스페이서를 형성하기 위해 프로파일 제어를 상당히 개선시킨다. 형성된 SiN 스페이서의 중요한 특징은 기저 Si-함유 층, 예컨대 폴리-Si(또는 Si) 및 SiO₂에 대한 SiN의 고 선택성을 포함한다. 또한, 형성된 SiN 스페이서의 중요한 특징은 심지어 과다-에칭 레시피를 사용하는 경우에도 기저 Si-함유 층에 대해 화학적 손상이 전혀 없음, SiN 층 및 기판에 근접한 과잉 재료가 거의 없음, 스페이서의 하부 엣지에서 푸팅이 거의 없음, 스페이서의 측벽 상에 F 잔여물이 전혀 남아 있지 않음 등을 포함한다.

[0112] 반도체 응용에서, 스페이서는 금속-산화물-반도체 전계-효과 트랜지스터(metal-oxide-semiconductor field-effect transistors)(MOSFET)에서 게이트 콘택 및 소스 및 드레인 콘택을 단리하기 위해 CVD 또는 ALD에 의해 게이트 또는 게이트 스택과 같은 구조물 상에 침착된 재료의 층이다. 재료는 SiN 등일 수 있다. 스페이서는 게이트 스택의 측벽을 부동태화한다. 개시된 방법은 게이트 스페이서, 자가-정렬 이중 패턴화(SADP) 스페이서, 자가-정렬 사중 패턴화(SAQP) 스페이서를 갖는 패턴화 스페이서 등을 포함한 반도체 응용에서의 임의의 유형의 스페이서에 적용될 수 있다. 본원에서, 게이트 스택은 디지털 스위치, 랜덤-액세스 메모리(RAM), 증폭기, 전계-효과 트랜지스터계 바이오센서(BioFET), DNA 전계-효과 트랜지스터(DNAFET), 강유전체, 자성, 전해질 등일 수 있다. 더욱 구체적으로, 게이트 스택은 플래시 메모리, 예컨대 3D NAND 및 NOR, 규소-산화물-질화물-산화물-규소(SONOS), 전계적 스트레인 및 국소적 스트레인을 포함한 스트레인 계면, 강유전체 게이트 스택, 전해질 계면 등을 포함한 고-k 게이트 스택일 수 있다.

[0113] 도 1a 내지 도 1c는 기저 기판 상의 예시적인 SiN 스페이서 형성의 예시적인 측단면도를 보여준다. 도 1a는 SiN 스페이서를 생성하기 위해 형성된 트렌치 패턴을 나타내지만, 이에 한정되지 않는다. SiN 피복된 구조물(10 및

12)은 기판(102)의 상부 상에 형성되어 있다. 복수개의 SiN 피복된 구조물이 기판(102)의 상부 상에 형성될 수 있지만, 오직 2개의 구조물(10 및 20)만이 나타나 있다. 기판(102)은 Si, 폴리-Si, SiO₂ 등과 같은 Si-함유 재료로 구성된 FinFET(핀 전계-효과 트랜지스터) 기판일 수 있다. 부호(104)는 기판(102) 상의 구조물(106)을 피복하는 SiN의 층을 나타낸다. 당업계에서 필러로도 불리는 구조물(106)은 SiN 층(104)에 의해 피복된 게이트 스택일 수 있다. 이상적인 환경에서, 에칭 프런트, 구조물(106)의 상부 또는 필러의 상부 및 기판(102)의 상부 또는 트랜치의 하부를 수평으로 피복하는 SiN 층은 제거되어야 하고, 하부 모서리에서 푸팅이 거의 없는 구조물(106) 상의 수직으로 직립하고 균일한 SiN 측벽이 수득되어야 한다. 본원에서, "a₁" 및 "a₂"는 구조물 또는 게이트 스택의 상이한 높이에서 측벽(104) 상의 SiN 층의 두께를 나타낸다. "a₁"의 높이는 필러의 상부에 밀접할 수 있고, 예를 들어 필러의 상부 아래에서 구조물(106)의 전체 높이의 약 1/3 높이에 있을 수 있고; "a₂"는 기판(102) 위에서 구조물(106)의 전체 높이의 약 1/3 높이에서 기판(102)에 밀접한 높이에 있을 수 있다. SiN 층(104) 아래의 구조물(106)은 기판(102)에 인접한 하부에서 만곡될 수 있기 때문에(도시되지 않음), "a₂"의 값은 수직으로 직립한 SiN 스페이서가 있는 "a₁"의 값보다 작을 수 있다. "b" 및 "c"는 각각 구조물(106)의 상부 및 기판(102)의 상부 상의 SiN 층의 두께를 나타낸다. 본원에서 "b" 및 "c"는 에칭 프런트의 두께이다. 추가로, "c"는 SiN 층을 제거한 후 기판(102)의 제거 두께를 또한 나타낼 수 있다. 이러한 경우, "c"는 음의 값일 수 있다. 도 1b에 나타난 바와 같이, 구조물(206) 상에 수직으로 직립하고 균일한 SiN 측벽(204) 피복물이 형성되어 있고, 구조물(206)의 상부 및 기판(202)의 상부를 수평으로 피복하는 에칭 프런트 상의 SiN 층이 제거되어 있는, 이상적인 SiN 스페이서 에칭 결과가 제시되어 있다. 그러나, 실제 스페이서 에칭 공정은 종종 SiN 층 및 기판 근처에 과잉 재료를 남겨서, 도 1c에 나타난 바와 같이, 스페이서 하부에서 푸팅(308)이 생성된다. 본원에서, 기판(302)에 인접한 푸팅(308)의 수평 길이, "d"는 푸팅의 크기를 나타내도록 정의된다.

[0114] Si-함유 기판 상에 형성된 SiN 스페이서의 에칭 프로파일을 제어하기 위해 개시된 순환 ALE 공정은 SiN 스페이서를 제조하는 경우 푸팅의 결함을 극복한다. Si-함유 기판 상에 형성된 SiN 스페이서의 에칭 프로파일을 제어하기 위해 개시된 순환 ALE 공정은 SiN 스페이서를 제조하는 경우 테이퍼링 없이 수직으로 직립한 스페이서를 또한 생성한다. 개시된 순환 ALE 공정은 표면 개질 단계 또는 침착 단계 및 표면 제거 단계 또는 에칭 단계를 하나의 ALE 사이클 안에 포함한다. 표면 개질 단계 동안, 중합체 박막이 반응 챔버에서 SiN 층(도 1a, SiN 층(104) 참고)의 표면을 개질하는 SiN 층의 표면 상에 침착된다. 중합체 박막은 HFC 가스의 플라즈마 또는 HFC 가스와 비활성 가스, 예컨대 N₂, Ar, Kr, Xe, 바람직하게는 Ar의 가스 혼합물의 플라즈마에 의해 형성된다. HFC 가스는 SiN 층의 표면 상의 재료 SiN과 반응하여, SiN 층의 표면 상에 C 풍부 중합체(C:F > 1)이며 또한 개질된 표면 층으로도 불리는 중합체 박막을 형성하는데, 여기에서 화학적 결합이 중합체 박막과 SiN 층의 표면 사이의 간층에서 형성되어 있다. 표면 제거 단계에서, 개질된 표면 층은 개질된 표면 층을 스퍼터링하는 에너지 이온 충돌을 통해 순수한 비활성 가스(예를 들어, Ar) 플라즈마에 의해 에칭되거나 제거되며, 이는 휘발성이 매우 높고, 챔버로부터 펌핑 제거될 수 있다. 표면 제거 단계 후, 표면 개질 단계가 반복되어 순환 ALE 공정이 형성된다. 순환 ALE에 의해, ALE 과다 에칭 레시피가 적용되어 구조물 또는 게이트 스택 대비 SiN의 무한 선택성으로 에칭 프런트 상의 SiN 층을 더욱 제거할 수 있다. ALE 과다 에칭 레시피는 대략 10% ALE 과다 에칭 내지 대략 200% ALE 과다 에칭, 바람직하게는 대략 50% ALE 과다 에칭 내지 대략 200% ALE 과다 에칭의 범위일 수 있다. 이러한 공정은 순환될 수 있고, 재료의 단계적인 제거를 가능하게 하여, 패턴 정확성을 증가시키고 SiN 스페이서의 푸팅을 최소화한다. 표면 개질 단계와 표면 제거 단계 사이에 또는 침착 단계와 에칭 단계 후에, N₂ 퍼지 단계가 적용된다. N₂ 퍼지 단계는 N₂ 퍼지 단계 전에 반응 챔버 밖으로 HFC 가스를 펌핑하는 진공 펌프 단계 및 N₂ 퍼지 단계 후에 반응 챔버 밖으로 N₂를 펌핑하는 진공 펌프 단계를 포함한다.

[0115] 이상적인 순환 ALE 공정은 자가-제한 반응을 기반으로 하며, 이는 하부 층을 온전히 유지하면서 반응물이 기판 상에서 오직 이용가능한 표면 부위에만 반응함을 의미한다. ALE 공정 조건은 반응물 유량 및 노출 시간에 관한 자가-제한 성질을 추적함으로써 최적화될 수 있다. 시스템으로부터 과다한 에칭액을 제거하기 위해 각 단계의 말미에서 일정한 N₂ 퍼지를 사용하여 임의의 상승적 반응을 방지하였다.

[0116] 도 2를 참고하면, 개시된 ALE 공정의 한 사이클에서, HFC 가스와 Ar의 가스 혼합물로부터 형성된 플라즈마 에칭 가스는 단계 1에서 반응 챔버에서 SiN 층의 표면 상에 중합체 박막을 침착한다. 이어서 중합체 박막은 단계 2에서 순수한 비활성 가스(예를 들어, Ar) 플라즈마에 의해 에칭되거나 제거된다. 각각의 단계 후에, 반응 챔버는 펌프/N₂ 퍼지/펌프 공정을 경험하고, 이는 다음 단계를 진행하기 전에 반응 챔버를 진공으로 펌핑함, 퍼지하기

위해 반응 챔버로 N₂를 충전함 및 반응 챔버를 진공으로 다시 펌핑함을 포함한다.

- [0117] 개시된 순환 ALE 방법은 포화 또는 불포화, 선형 또는 환형인 화학식 C_xH_yF_z(식 중, x는 2 내지 5이고, y > z이다)를 갖는 HFC 가스를 사용하여 SiN을 선택적으로 플라즈마 에칭하는 단계를 포함할 수 있다. HFC 플라즈마는 SiN과 상호작용하여 C 풍부 중합체(C:F > 1)를 형성하고, 이는 SiN 층의 상부에 침착되어 중합체 층을 형성한다. 개시된 HFC 가스를 사용하여 플라즈마 챔버에서 비활성 가스와 혼합하여 중합체 층 및 또한 SiN 층의 단일 원자 층을 선택적으로 에칭할 수 있다. 따라서, 높은 선택성, 최소화된 푸팅, 제한된 불소 형성 및 SiN 스페이서의 평활한 표면과 같은 개선된 프로파일 제어에 의해 SiN 스페이서가 형성된다. 비활성 가스는 Ar, Kr 및 Xe일 수 있다. 바람직하게는, Ar이다.
- [0118] SiN 층 상에 중합체 층을 형성하기 위해 개시된 HFC 가스에는 다음의 HFC 가스들, 즉 플루오로에탄 C₂H₅F(CAS# 353-36-6) 및 1-플루오로프로판 C₃H₇F(CAS# 460-13-9)가 포함될 수 있다. 이들 HFC 가스를 사용하여 플라즈마 챔버에서 비활성 가스와 혼합하여 SiN 층 상에 중합체 층을 침착한다. 중합체 층과 SiN 층 사이의 간층은 SiN 층의 표면을 개질하기 위해 형성된다. 이어서, Ar과 같은 비활성 가스의 플라즈마가 중합체 층 및 또한 간층을 선택적으로 제거한다. 이는 SiN 층의 단일 원자 층을 제거하는 것과 동일하다. 이러한 방식으로, 높은 선택성, 최소화된 푸팅, 제한된 불소 형성 및 SiN 스페이서의 평활한 표면과 같은 개선된 프로파일 제어에 의해 SiN 스페이서가 형성된다. 비활성 가스는 Ar, Kr 및 Xe, 바람직하게는 Ar일 수 있다.
- [0119] 개시된 HFC 가스는 주요 불순물 N₂, CO_x, SO_x, H₂O 등을 제거함으로써 99% v/v 초과와 순도, 바람직하게는 99.9% v/v 초과와 순도로 제공된다.
- [0120] 개시된 HFC 가스는 1 부피% 미만의 미량 가스 불순물을 함유하며, 상기 미량 가스상 불순물에는 N₂ 및/또는 H₂O 및/또는 CO₂와 같은 불순물 가스가 부피 기준으로 150 ppm 미만으로 함유된다. 바람직하게는, 플라즈마 에칭 가스에서 물 함량은 중량 기준으로 20 ppmw 미만이다. 정제된 생성물은 증류에 의해 및/또는 4 Å 분자체와 같은 적합한 흡착제를 통해 가스 또는 액체를 통과시킴으로써 생성될 수 있다.
- [0121] 개시된 순환 ALE 방법은 기판이 그 안에 배치되어 있는 플라즈마 공정 챔버를 제공하는 단계를 포함한다. 플라즈마 공정 챔버는 디바이스 내의 임의의 외장 또는 챔버일 수 있고, 그러한 디바이스에서, 에칭 방법은, 예를 들어, 그리고 비제한적으로, 반응성 이온 에칭(RIE), 단일 또는 다중 주파수 RF 공급원을 이용한 용량 결합 플라즈마(CCP), 유도 결합 플라즈마(ICP), 전자 사이클로트론 공명(ECR), 마이크로파 플라즈마 반응기, 원격 플라즈마 반응기, 펄스 플라즈마 반응기, 또는 규소-함유 필름의 일부를 선택적으로 제거하거나 또는 활성 종을 발생시킬 수 있는 다른 유형의 에칭 시스템과 같은, 플라즈마 에칭을 위해서 이용되는 임의의 챔버 또는 외장에서 실시된다. 바람직한 챔버는 CCP 챔버이다.
- [0122] 당업자는, 상이한 플라즈마 반응 챔버 설계가 상이한 전자 온도 조절을 제공한다는 것을 인지할 것이다. 적합한 상업적으로 입수가 가능한 플라즈마 반응 챔버에는 상표명 eMAXTM으로 시판되는 Applied Materials의 자기적으로 향상된 반응성 이온 에칭기 또는 상표명 2300® FlexTM으로 시판되는 Lam Research Dual CCP의 반응성 이온 에칭기 유전체 에칭 제품 패밀리가 포함되지만, 이에 한정되지 않는다. 여기에서 RF 전력은 플라즈마 성질을 조절하기 위해 펄스화될 수 있고, 이에 의해 에칭 성능(선택성 및 손상)을 추가로 개선시킬 수 있다.
- [0123] 고 중합체 침착을 제거하거나 또는 고 중합체 침착의 두께를 감소시키기 위해 산소-함유 가스가 반응 챔버로 도입될 수 있다. 산소-함유 가스에는, 비제한적으로, O₂, O₃, CO, CO₂, NO, NO₂, N₂O, SO₂, COS, H₂O 및 이들의 조합과 같은 산화제가 포함된다. 산소 또는 산소 함유 가스를 플라즈마 화학물질에 첨가하면 플라즈마 중의 F/C 비가 증가하고 중합체 형성이 감소하는 것으로 알려져 있다(예를 들어, Hung 등에 허여된 미국 특허 제6387287호 참고). 개시된 HFC 가스 및 산소 함유 가스는 반응 챔버로 도입 전에 함께 혼합될 수 있다.
- [0124] 대안적으로, 산소-함유 가스는 챔버 내에 연속적으로 도입되며, 개시된 HFC 가스는 챔버 내에 펄스식으로 도입된다. 산소-함유 가스는 챔버 내에 도입된 혼합물의 대략 0.01 부피% 내지 대략 99.99 부피%를 차지한다.
- [0125] 개시된 순환 ALE 방법에서, 플라즈마 공정 시간은 0.01초 내지 10000초로 다양할 수 있다. 바람직하게는 1초 내지 30초이다. N₂ 퍼지 시간은 1초 내지 10000초로 다양할 수 있다. 바람직하게는 10초 내지 60초이다.
- [0126] 반응 챔버 내의 온도 및 압력은 규소-함유 필름이 활성화된 에칭 가스와 반응하기에 적합한 조건에서 유지된다.

예를 들어, 챔버 내의 압력은 에칭 파라미터에 의해 요망되는 바와 같이, 대략 1 mTorr 내지 대략 50 Torr, 바람직하게는 대략 1 mTorr 내지 대략 10 Torr, 더욱 바람직하게는 대략 300 mTorr 내지 대략 1 Torr에서 유지될 수 있다. 마찬가지로, 챔버 내의 기판 온도는 대략 -110°C 내지 대략 2000°C, 바람직하게는 대략 -70°C 내지 대략 1500°C, 더욱 바람직하게는 대략 -20°C 내지 대략 1000°C, 더욱 더 바람직하게는 대략 25°C 내지 대략 700°C, 더욱 더 바람직하게는 대략 25°C 내지 대략 500°C, 더욱 더 바람직하게는 대략 25°C 내지 대략 50°C의 범위일 수 있다. 챔버 벽 온도는 공정 요건에 따라 대략 25°C 내지 대략 100°C의 범위일 수 있다.

[0127] 일 구현예에서, 개시된 HFC 가스는 피복된 SiN 층을 갖는 게이트 스택과 같은 구조물이 그 위에 형성되어 있는 기판을 함유하는 반응 챔버 내에 도입된다. 가스는 대략 1 sccm 내지 대략 10 slm 범위의 유량으로 챔버에 도입될 수 있다. 바람직하게는, 1 sccm 내지 100 sccm이다. 비활성 가스는 대략 1 sccm 내지 대략 10 slm 범위의 유량으로 챔버에 도입될 수 있다. 바람직하게는, 10 sccm 내지 200 sccm이다. 당업자는 유량이 툴(tool)에 따라 달라질 수 있다는 것을 인지할 것이다.

[0128] 개시된 순환 에칭 방법은 i) 플라즈마 공정 챔버 또는 반응 챔버 내에서 기판 홀더(holder) 상에 패턴화된 기판을 배치하는 단계로서, 패턴화된 기판은 기판 상에 적어도 하나의 구조물을 피복하는 SiN 층을 갖고, 여기서 구조물은 게이트 스택일 수 있으며, 기판은 Si-함유 층(들)을 함유할 수 있는 단계, ii) HFC 가스 또는 HFC 가스와 비활성 가스의 혼합물을 반응 챔버로 도입하여 그 안에 플라즈마를 생성시키는 단계로서, 일단 플라즈마가 생성되면, 플라즈마는 SiN 층의 표면을 개질하는 SiN 층 상에 중합체 층을 침착시키고, HFC 가스는 포화 또는 불포화, 선형 또는 환형 HFC인 화학식 $C_xH_yF_z$ (식 중, x는 2 내지 5이고, y > z이다)를 갖고, 비활성 가스는 N_2 , Ar, Kr, Xe이고, 바람직하게는 Ar인 단계; iii) HFC 가스 또는 HFC 가스와 비활성 가스의 혼합물을 반응 챔버가 고 진공에 도달할 때까지 반응 챔버 밖으로 펌핑하는 단계; iv) 반응 챔버를 N_2 로 퍼지하는 단계; v) 반응 챔버를 고 진공으로 다시 펌핑하는 단계, 즉 반응 챔버가 고 진공에 도달할 때까지 N_2 를 반응 챔버 밖으로 펌핑하는 단계; vi) 비활성 가스를 반응 챔버로 도입시켜 비활성 가스의 플라즈마를 생성시키는 단계; vii) 비활성 가스의 플라즈마에 SiN 층 상에 침착된 중합체 층을 노출시켜, 비활성 가스의 플라즈마가 이온 충격을 통해 에칭 프린트 상의 SiN 층 상에 침착된 중합체 층 및 에칭 프린트 상의 SiN 층의 개질된 표면을 제거하는 단계; viii) 반응 챔버를 고 진공으로 펌핑하는 단계, 즉 반응 챔버가 고 진공에 도달할 때까지 비활성 가스를 반응 챔버 밖으로 펌핑하는 단계; ix) 반응 챔버를 고 진공으로 펌핑하는 단계; 및 x) 에칭 프린트 상의 SiN 층이 선택적으로 제거될 때까지 단계 ii) 내지 ix)를 반복하여, 이에 의해 게이트 스택의 측벽 상에 SiN 층을 포함하는 실질적으로 수직으로 직립한 SiN 스페이서를 형성하는 단계를 추가로 포함한다. 본원에서 과다 에칭 레시피가 적용될 수 있다, 예를 들어 50% 과다 에칭 내지 200% 과다 에칭이 적용될 수 있다.

[0129] 이상적인 경우, 이온 충격 공정은 오직 에칭 프린트 상의 중합체 층 및 SiN 층의 개질된 표면, 즉 필러의 상부 및 트렌치의 하부 상에서 SiN 층 및 SiN 층의 개질된 표면만을 제거하고, 측벽 상의 SiN 층은 변하지 않은 채로 남겨둔다. 실제로, 작은 편차 및/또는 만곡된 하부를 갖는 구조물로 인해 측벽 상의 SiN 층의 두께는 약간 변할 수 있다. 개시된 순환 에칭 방법은 게이트 스택의 측벽 상에서 SiN 층의 적어도 대부분이 제거되지 않게 한다. 바람직하게는, 게이트 스택의 측벽 상에서 SiN 층, 특히 구조물의 하부에 밀접한 SiN 층의 두께의 10% 미만이 제거된다. 더욱 바람직하게는, 게이트 스택의 측벽 상에서 SiN 층의 두께의 5% 미만이 제거된다. 더욱 더 적합하게는, 게이트 스택의 측벽 상에서 SiN 층의 두께의 1% 미만이 제거된다. 더욱 더 바람직하게는, 게이트 스택의 측벽 상에서 SiN 층의 측정가능한 두께 감소가 발생하지 않는다.

[0130] 통상적인 SiN 스페이서 에칭 공정과 비교하여, 본원에 개시된 HFC 가스를 사용하는 개시된 순환 ALE 공정은 화학적 완전성을 유지하는 한편, 기저 재료 상에 상당한 표면 조도 또는 화학 오염물(예를 들어, F 잔여물)을 유발하지 않으면서, 하기 실시예로부터, 스페이서의 하부 엣지에서 SiN 푸팅을 70% 초과 만큼 감소시킬 수 있다. 더욱 구체적으로, C_2H_5F 를 사용하는 순환 ALE 공정에 의해, 트렌치의 하부 및 측벽 상에 플루오라이드 잔여물이 전혀 생성되지 않았다. 본원에서, 플루오라이드 잔여물이 전혀 없음은 트렌치의 하부 및 측벽 상에 대략 0.05% 미만의 플루오라이드 잔여물, 바람직하게는 0.03% 미만이 남아 있음을 의미한다. 개시된 HFC 가스를 사용하는 개시된 순환 ALE 공정은 또한 SiN 스페이서의 평활한 표면을 생성한다.

[0131] **실시예**

[0132] 본 발명의 구현예를 추가로 예시하기 위해 하기 비제한적인 실시예가 제공된다. 그러나, 실시예는 모든 것을 포괄하도록 의도된 것이 아니며, 본원에 기술된 본 발명의 범위를 제한하도록 의도된 것이 아니다.

[0133] 하기 실시예는 각각의 단계에 대해 다양한 조건을 갖는 CCP 플라즈마 챔버로 수행하였다. 플라즈마 전력, 압력, 가스 유량, 반응 시간 등은 매우 잘 제어되었다. 압력 범위는 300 mtorr 내지 1 Torr였다. 온도 범위는 25°C 내지 50°C 였다. CH₃F 또는 C₂H₅F 또는 C₃H₇F에 대한 가스 유량은 1 sccm 내지 10 sccm으로 다양하였다. 희가스에 대한 유량은 10 sccm 내지 200 sccm으로 다양하였다. 사용된 희가스는 Ar이었다. RF 플라즈마 전력은 50 W 내지 100 W 범위에 이르렀다. 플라즈마 공정 시간 또는 반응 시간은 1초 내지 30초로 다양하였다. N₂ 퍼지 시간은 10초 내지 60초로 다양하였다. CH₃F 또는 C₂H₅F 또는 C₃H₇F의 원하는 순도는 N₂, CO_x, C_xH_yF_z, SO_x, H₂O 등과 같은 주요 불순물을 제거함으로써 >99.9%였다.

[0134] 하기 실시예에서 사용되는 샘플은 도 1a에 나타낸 바와 같은 패터화된 스페이서 웨이퍼였고, 여기서 기판은 Si 기판이었다.

[0135] 엘리소미터는 J.A.Woollam Co. M-2000이었다. 패터화된 구조물을 이미지화하기 위한 SEM(주사 전자 현미경)은 JOEL JSM-7500 SEM이었다. 표면을 특징화하기 위한 XPS는 Kratos XPS - Supra Model이었다. 표면을 검사하기 위한 AFM(원자력 현미경)은 Park NX10 AFM이었다. 명시야(BF) TEM 모드 및 고 해상(HR) TEM 모드에서 200 kV에서 작동되는 FEI Tecnai Osiris FEG/TEM을 사용하여 패터화된 구조물을 이미지화하기 위한 TEM(투과 전자 현미경)을 수행하였다. Bruker Quantax EDS 시스템 상에서 EDS(전자 확산 스펙트럼)를 획득하였다.

[0136] 실시예 1 CH₃F 순환 ALE 공정

[0137] 최적화된 ALE 조건 하에 CH₃F 순환 ALE 공정을 수행하였다. 도 2를 참조하면, 에칭 가스는 CH₃F였다. CH₃F에 의한 침착 단계(단계 1)를 RF 전력 75 W, 압력 300 mTorr, Ar 가스 유량 100 sccm, CH₃F 유량 5 sccm으로 수행하였고, 침착 단계에 대한 반응 시간은 4초였다. 제거 단계(단계 2)를 RF 전력 50 W, 압력 500 mTorr, Ar 가스 유량 100 sccm, CH₃F 없음 및 반응 시간 30초로 수행하였다. 단계 1과 단계 2 사이 및 그 반대에서 펌프/N₂ 퍼지/펌프 공정에 대한 시간은 90 초였다. 도 3은 CH₃F에 대한 ALE 사이클 대비 에칭된 두께를 나타낸다. ALE 사이클이 증가함에 따라, SiN 에칭된 두께는 점점 깊어지고, p-Si, SiO 및 SiON에 대한 SiN의 선택성은 점점 높아지며, SiCN에 대한 SiN의 선택성은 변하지 않고 남아 있을 수 있다. 다양한 ALE 사이클에 따른 CH₃F를 사용하는 사이클당 SiN의 에칭된 두께가 표 1에 나열되어 있다.

[0138] [표 1]

다양한 ALE 사이클에 따른 사이클당 SiN의 에칭된 두께

| ALE 사이클 | | 15 | 30 | 45 | 60 |
|-----------------|---------------------------------|------|------|------|------|
| 사이클당 에칭된 두께(nm) | CH ₃ F | 4.9 | 4.5 | 4.2 | 4.7 |
| | C ₂ H ₅ F | 1.49 | 1.47 | 1.36 | 1.37 |
| | C ₃ H ₇ F | 2.0 | 2.1 | 2.3 | 2.4 |

[0139]

[0140] 실시예 2 C₂H₅F 순환 ALE 공정

[0141] 최적화된 ALE 조건 하에 C₂H₅F 순환 ALE 공정을 수행하였다. 도 2를 참고하면, 에칭 가스는 C₂H₅F였다. C₂H₅F에 의한 침착 단계(단계 1)를 RF 전력 75 W, 압력 300 mTorr, Ar 가스 유량 100 sccm, C₂H₅F 유량 5 sccm으로 수행하였고, 침착 단계에 대한 반응 시간은 4초였다. 제거 단계(단계 2)를 RF 전력 50 W, 압력 500 mTorr, Ar 가스 유량 100 sccm, C₂H₅F 없음 및 반응 시간 35초로 수행하였다. 단계 1과 단계 2 사이 및 그 반대에서 펌프/N₂ 퍼지/펌프 공정에 대한 시간은 90초였다. 도 4는 C₂H₅F에 대한 ALE 사이클 대비 에칭된 두께를 나타낸다. ALE 사이클이 증가함에 따라, SiN 에칭된 두께는 선형으로 증가하고, p-Si, SiO, SiON 및 SiCN에 대해 어떠한 에칭도 일어나지 않는다. C₂H₅F 순환 ALE 공정의 결과는 p-Si, SiO, SiON 및 SiCN에 대한 SiN의 선택성이 매우 높음, 거의 무한 선택성임을 보여준다.

[0142] CH₃F를 사용하는 순환 ALE 공정과 비교하여, C₂H₅F 가스는 p-Si, SiO, SiON 및 SiCN에 대한 SiN의 에칭 선택성이 더욱 높고, 에칭 속도가 더욱 낮음을 보여주며, 따라서 사이클당 적은 양의 에칭을 얻었다. 다양한 ALE 사이클에 따른 C₂H₅F를 사용하는 사이클당 SiN의 에칭된 두께가 표 1에 나열되어 있다.

[0143] **실시예 3 C₃H₇F 순환 ALE 공정**

[0144] 최적화된 ALE 조건 하에 C₃H₇F 순환 ALE 공정을 수행하였다. 도 2를 참고하면, 에칭 가스는 C₃H₇F였다. C₃H₇F에 의한 침착 단계(단계 1)를 RF 전력 75 W, 압력 300 mTorr, Ar 가스 유량 100 sccm, C₃H₇F 유량 5 sccm으로 수행하였고, 침착 단계에 대한 반응 시간은 4초였다. 제거 단계(단계 2)를 RF 전력 50 W, 압력 500 mTorr, Ar 가스 유량 100 sccm, C₃H₇F 없음 및 반응 시간 40초로 수행하였다. 단계 1과 단계 2 사이 및 그 반대에서 펌프/N₂ 퍼지/펌프 공정에 대한 시간은 150초였다. 도 5는 C₃H₇F에 대한 ALE 사이클 대비 에칭된 두께를 나타낸다. 에칭된 두께 양은 ALE 사이클 수에 따라, 2.0 내지 2.4 nm/사이클의 에칭 속도로 선형으로 증가하였다. 최적화된 조건 하에 다른 재료에 대한 SiN의 무한 에칭 선택성을 또한 얻었다. 다양한 ALE 사이클에 따른 C₃H₇F를 사용하는 사이클당 SiN의 에칭된 두께가 표 1에 나열되어 있다.

[0145] **실시예 4 CH₃F 및 C₂H₅F를 사용하는 SiN 스페이서 패턴화된 웨이퍼 순환 ALE의 SEM**

[0146] 도 1a를 참고하면, 에칭 전 SiN 스페이서 패턴화된 웨이퍼의 치수는 다음과 같다: "a"는 34 nm이고; "b"는 34 nm이고; "c"는 34 nm이다. 기판(102)은 Si 기판이다. 에칭 후 관련된 주요 인자는 Si 기판에 대한 손상, 측벽 침착, 스페이서와 기판 사이의 모서리에서의 푸팅, SiN 층 및 기판 또는 에칭 프런트 상의 플루오라이드 잔여물, SiN 층 및 기판 또는 에칭 프런트의 표면 조도 등이다. 표 2는 50% 에칭, 100% 에칭, 100% 과다 에칭 및 200% 과다 에칭과 같은 다양한 순환 ALE 모드에 따라 CH₃F 및 C₂H₅F를 사용하는 SiN 스페이서의 순환 ALE 후 에칭 프런트의 두께를 나열한다. C₂H₅F를 사용하는 ALE 100% 에칭 및 ALE 100% 과다 에칭이 최적화된 결과를 제공하였음에 주목하고, 이는 스페이서의 하부에 형성된 푸팅이 거의 없음을 입증한다.

[0147] **[표 2]**

다양한 순환 ALE 모드에 따라 CH₃F 및 C₂H₅F를 사용한 SEM 결과

| | 순환 ALE 모드 | b (nm) | c (nm) |
|---------------------------------|------------|--------------|----------------|
| CH ₃ F | 50% 에칭 | 20 | 13.1 |
| | 100% 에칭 | 0 내지 5 | 0 |
| | 100% 과다 에칭 | 0 | -14.1 |
| | 200% 과다 에칭 | 0 | -26.7 내지 -27.7 |
| C ₂ H ₅ F | 50% 에칭 | 17.8 내지 18.3 | 16.4 |
| | 100% 에칭 | 0 내지 5 | 0 |
| | 100% 과다 에칭 | 0 | -3.75 내지 -4.22 |
| | 200% 과다 에칭 | 0 | -14.1 |

[0148]

[0149] **실시예 5 C₂H₅F를 사용하는 SiN 스페이서 패턴화된 웨이퍼 순환 ALE의 TEM**

[0150] 실시예 4에서 입증된 C₂H₅F를 사용하는 ALE 100% 에칭 및 100% 과다 에칭을 TEM으로 추가로 시험하였다.

[0151] 도 1a를 참고하면, 에칭 전 SiN 스페이서 패턴화된 웨이퍼의 치수는 다음과 같다: "a"는 34 nm이고; "b"는 34 nm이고; "c"는 34 nm이다. 기판(102)은 Si 기판이다. FEI Strata 400 Dual Beam FIB/SEM 상에 동일계 집속 이온 빔(focused ion beam)(FIB) 리프트 아웃 기법을 사용하여 TEM-준비 샘플을 제조하였다. 샘플을 밀링 전에 보호 탄소 및 e-Pt/I-Pt로 캡핑하였다. TEM 라멜라 두께는 약 100 nm였다. 명시야(BF) TEM 모드 및 고 해상(HR) TEM 모드에서 200 kV에서 작동되는 FEI Tecnai Osiris FEG/TEM을 사용하여 샘플을 이미지화하였다. C₂H₅F를 사용하는 순환 ALE의 TEM 결과가 표 3에 나열되어 있다.

[0152] ALE -100% 에칭에 의해, 과다 에칭이 전혀 발생하지 않았고, 필러의 상부 상에서 SiN이 완전히 에칭되지 않았고, 측벽 상의 SiN 층의 좌측(L) 및 우측(R) 두께("a₂", 기판에 밀접한 게이트 스택의 전체 높이의 약 1/3)는 각각 32.6 및 32.3 nm이고, 좌측 및 우측 푸팅("d")은 6.6 nm 및 8.2 nm였다. 측벽 상의 SiN 층의 두께("a₂")는 약 5% 감소하였다. 반면에, ALE-100% 과다 에칭에 의해, 필러의 상부 상에서 SiN이 완전히 에칭되었고, 측벽 상의 SiN 층의 좌측 및 우측 두께("a₂")는 각각 30.4 및 31.1 nm이고, 좌측 및 우측 푸팅은 6.0 nm 및 3.9 nm였다. 측벽 상의 SiN 층의 두께("a₂")는 약 9.5% 감소하였다. 따라서, 게이트 스택의 측벽 상에서 SiN 층의 두께의 10% 미만이 제거된다. 측벽 상에서 SiN 층의 두께(a₂)의 감소는 구조물 또는 게이트 스택

에 인접한 SiN 층의 내면을 만족시키는 기관에 인접한 구조물 또는 게이트 스택의 만족부 때문일 수 있다. 측벽 상에서 SiN 층의 두께(a₂)의 감소는 또한 작은 편차 때문일 수 있다.

[0153] Si 함몰부는 에칭된 Si 기관의 두께의 양을 지칭한다. Si 함몰부는 SiN 측벽의 하부 엣지로부터 좌측 및 우측 방향을 향해 10 nm 떨어진 곳에서 측정되었다. ALE-100% 에칭에 의해, 과다 에칭이 전혀 발생하지 않았고, 좌측 및 우측 Si 함몰부는 각각 1.446 nm 및 1.285 nm였다. 반면에, ALE-100% 과다 에칭에 의해, 좌측 및 우측 Si 함몰부는 각각 4.096 nm 및 4.194 nm였다.

[0154] C₂H₅F를 사용하는 100% 에칭 및 100% 과다 에칭을 적용한 ALE 후 SiN 스페이서의 표면 조도는 필러의 상부(T)의 표면 조도 및 트렌치의 하부(B)의 표면 조도를 포함한다. 표 3은 또한 표면 조도 결과를 포함한다. ALE 100% 에칭에 의해, SiN 층의 2 내지 3의 원자 층 수준(a.l.)이 여전히 필러의 상부 상에 남아 있고(양의 값), 이는 필러의 상부 상에서 SiN 층이 완전히 제거되지 않았음을 의미한다. 이러한 경우, SiN 층과 필러의 상부 사이의 계면은 평활하고 평탄하며, 이는 에칭이 없는 표면 조도와 동일하다. ALE-100% 에칭에 의해 에칭된 트렌치의 하부는 또한 트렌치의 하부 상에 SiN 층의 2 내지 3의 원자 층 수준이 남아 있음을 보여준다. ALE-100% 과다 에칭에 의해, 필러의 상부 및 트렌치의 하부는 모두 2 내지 3의 원자 층 수준으로 에칭되었다(음의 값).

[0155] [표 3]

상이한 순환 ALE 모드에 따라 C₂H₅F를 사용한 TEM 결과

| ALE 모드 | "a ₂ " (nm) | | "d" (nm) | | Si 함몰부 (nm) | | 표면 조도 (a.l.) | |
|------------|------------------------|------|----------|-----|-------------|-------|--------------|----------|
| | L | R | L | R | L | R | T | B |
| 100% 에칭 | 32.6 | 32.3 | 6.6 | 8.2 | 1.446 | 1.285 | 2 내지 3 | 2 내지 3 |
| 100% 과다 에칭 | 30.4 | 31.1 | 6 | 3.9 | 4.096 | 4.194 | -2 내지 -3 | -2 내지 -3 |

[0156]

실시예 6 C₂H₅F를 사용하는 SiN 스페이서 패턴화된 웨이퍼 순환 ALE의 EDS

[0157]

[0158] 도 6a는 각각 C₂H₅F를 사용하는 100% 에칭 측벽 및 100% 과다 에칭 측벽을 적용한 ALE 후 SiN 스페이서의 EDS 도표화를 나타낸다(측벽의 수평 스캔). 100% 에칭에 의해, 과다 에칭이 전혀 발생하지 않았고, 측벽 상에 F 잔여물이 없다. 100% 과다 에칭에 의해, 어느 하나의 측벽 상에서도 F 잔여물이 없다.

[0159]

[0159] 도 6b는 각각 C₂H₅F를 사용하는 100% 에칭 측벽 및 100% 과다 에칭 측벽을 적용한 순환 ALE 후 SiN 스페이서의 원자를 사용한 EDS 라인 스캔을 나타낸다(스페이서의 하부의 수직 스캔). 100% 에칭에 의해, 측벽 상에 F 잔여물이 없다. 100% 과다 에칭에 의해, 어느 하나의 측벽 상에서도 F 잔여물이 없다.

[0160]

실시예 7 C₂H₅F를 사용하는 순환 ALE 대 연속 에칭

[0161]

[0161] 표 4는 연속 에칭 및 순환 ALE의 비교이다. 결과는 연속 에칭 공정에 의해, Si 함몰부가 2.9 nm였고; 중합체 층은 측벽 상에 형성되었고; 푸팅이 좌측 모서리에서 16.2 nm이고 우측 모서리에서 15.3 nm이었음을 보여준다. 반면에, 순환 ALE 공정에 의해, 결과는 Si 함몰부가 4.1 내지 4.2 nm였고; 최소화된 중합체 층이 측벽 상에 형성되었고; 푸팅이 좌측에서 6.0 nm였고, 3.9 nm가 우측에 형성되었음을 보여준다. 연속 에칭과 비교하여, 순환 ALE 공정은 푸팅을 대략 75% 감소시킨다. 따라서, SiN 스페이서를 에칭하기 위해 C₂H₅F를 사용하는 연속 에칭 공정에 의한 것과 비교할 때, 순환 ALE 공정에 의해서, Si 함몰부 및 표면 조도는 모두 개선되고 있고, 푸팅이 거의 형성되지 않는다. 본원에서, 거의 없는 푸팅은 "d" ≤ 대략 6 nm에 의해 정의될 수 있다.

[0162]

[표 4]

연속 에칭 및 순환 ALE의 비교

| 에칭 모드 | 좌측 "d" (nm) | 우측 "d" (nm) | Si 함몰부 (nm) | 측벽 상의 중합체 층 |
|----------------|-------------|-------------|-------------|-------------|
| 연속 에칭 | 16.2 | 15.3 | 2.9 | 있음 |
| ALE 100% 과다 에칭 | 6 | 3.9 | 4.1 내지 4.2 | 최소화 |

[0163]

[0164] 도 7은 C₂H₅F를 사용하는 SiN 스페이서의 연속 에칭을 나타낸다: EDS 도표화(좌측 도면) 및 EDS 라인 스캔(우측 도면). 명백하게, 연속 에칭에 의해, F 잔여물이 측벽(약 22 내지 36 nm) 및 트렌치의 하부(약 36 내지 58 nm) 상에 존재하였다. 반면에, F 잔여물은 도 6a 및 도 6b에서는 나타나지 않았다.

[0164]

[0165] 표 5는 각각 순환 ALE 및 연속 에칭 후 트렌치의 하부 및 측벽 상에 남아 있는 플루오라이드 잔여물의 측정된 백분율을 나열한다. 순환 ALE 공정 모드는 트렌치의 하부 및 측벽 상에 플루오라이드를 거의 남기지 않았지만, 연속 에칭 방법은 트렌치의 하부 및 측벽 상에 플루오라이드 잔여물을 생성시켰다.

[0166] 따라서, C₂H₅F를 사용하는 순환 ALE 공정 모드는 플루오라이드 잔여물을 전혀 생성시키지 않고, 에칭 프런트 및 측벽의 표면 상에서 에칭액 잔여물을 감소시켰다. C₂H₅F를 사용하는 순환 ALE 공정 모드는 최소화된 SiN 푸팅을 생성하고, SiN 스페이서의 상부에 대한 손상이 거의 없다.

[0167] [표 5]

플루오라이드 잔여물

| | ALE 100% 에칭 | ALE 100% 과다 에칭 | 연속 에칭 |
|---------|-------------|----------------|-------|
| 트렌치의 하부 | 0.03% | 0.018% | 3.35% |
| 측벽 | 0.021% | 0.014% | 7.26% |

[0168]

[0169] 실시예 8 순환 ALE SiN 평면 웨이퍼에 대해 C₂H₅F를 사용하는 표면 조도

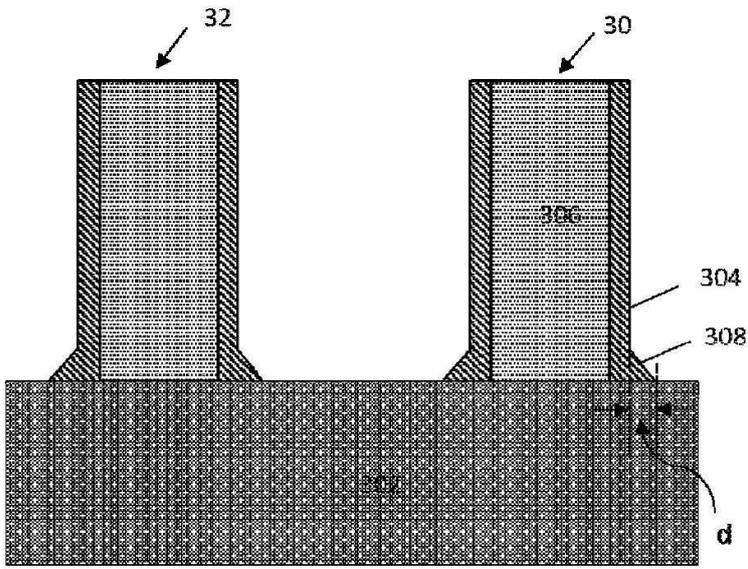
[0170] 표면 조도 - C₂H₅F를 사용하는 순환 ALE 전 및 후에 AFM에 의해 평면 웨이퍼 상의 SiN의 얇은 필름의 RMS를 측정하였다. C₂H₅F를 사용하는 순환 ALE 전, RMS(실효값) = 2.9 nm이다. C₂H₅F를 사용하는 순환 ALE 후, RMS = 1.1 nm이다. 따라서, C₂H₅F를 사용하는 순환 ALE 후 더 작은 RMS가 획득되었고, 이는 C₂H₅F를 사용하는 ALE의 개선된 표면 평활화 효과를 보여준다.

[0171] 요약하면, C₂H₅F, C₃H₇F와 같은 개시된 HFC를 사용하는 SiN 스페이서의 개시된 순환 ALE는 SiN 푸팅을 최소화할 수 있고(예를 들어, 연속 에칭과 비교하여 푸팅을 대략 75% 감소시킴), 필러의 상부, 트렌치의 하부 및 측벽 상에 F 잔여물을 전혀 생성하지 않고, 화학 오염이 전혀 없고, 순환 ALE 공정 후 표면 조도 열화가 전혀 없다. C₂H₅F, C₃H₇F와 같은 개시된 HFC를 사용하는 SiN 스페이서의 개시된 순환 ALE는 고 선택성으로 반도체 응용에서 Si-함유 기관 상에 형성된 SiN 스페이서를 에칭하기 위한 에칭 프로파일 제어를 개선시킨다.

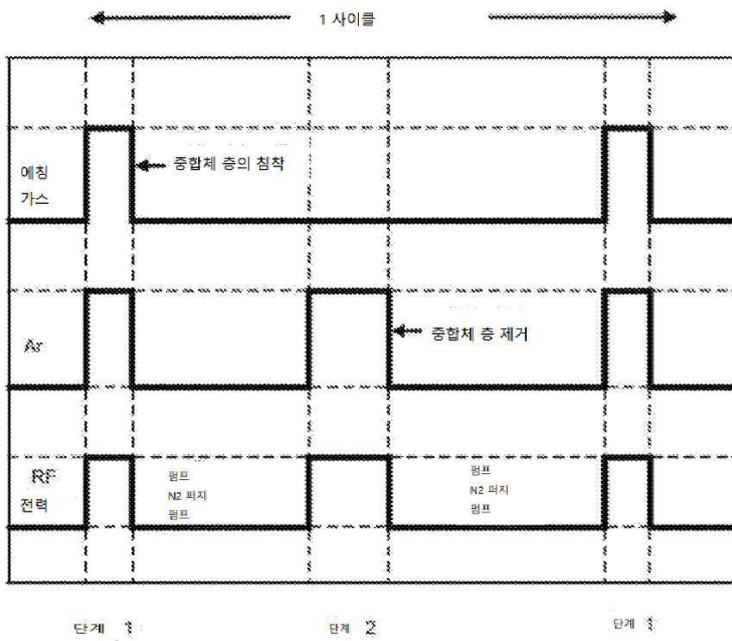
[0172] 본 발명의 본질을 설명하기 위해 본원에서 설명되고 예시된 세부 사항, 재료, 단계, 및 부품 배열의 다수의 추가적인 변경이 첨부된 청구범위에 나타나 있는 바와 같은 본 발명의 원리 및 범위 내에서 당업자에 의해 이루어질 수 있음이 이해될 것이다. 따라서, 본 발명은 전술한 실시예 및/또는 첨부 도면의 특정 구현예에 한정되는 것은 아니다.

[0173] 본 발명의 구현예가 제시되고 설명되었지만, 본 발명의 사상 또는 교시를 벗어남이 없이, 당업자에 의해 이들의 수정이 이루어질 수 있다. 본원에 기재된 구현예는 단지 예시적이며 비제한적이다. 조성물 및 방법의 많은 변형 및 수정이 가능하며 이는 본 발명의 범위 내에 있다. 따라서, 보호 범위는 본원에 기재된 구현예에 한정되는 것이 아니라, 다음의 청구범위에 의해서만 제한되며, 그 범위는 청구범위의 주제에 대한 모든 균등물을 포함한다.

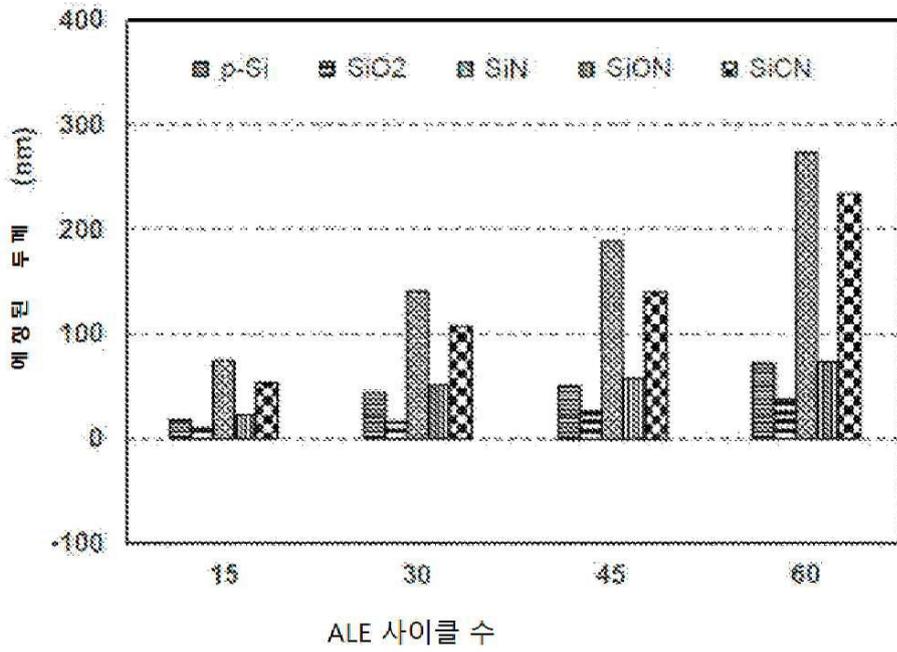
도면1c



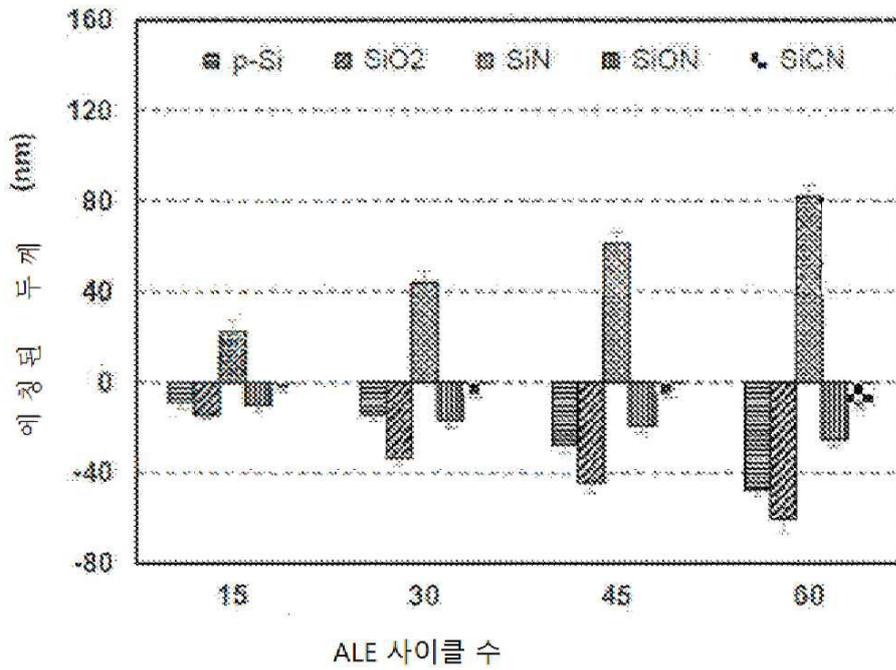
도면2



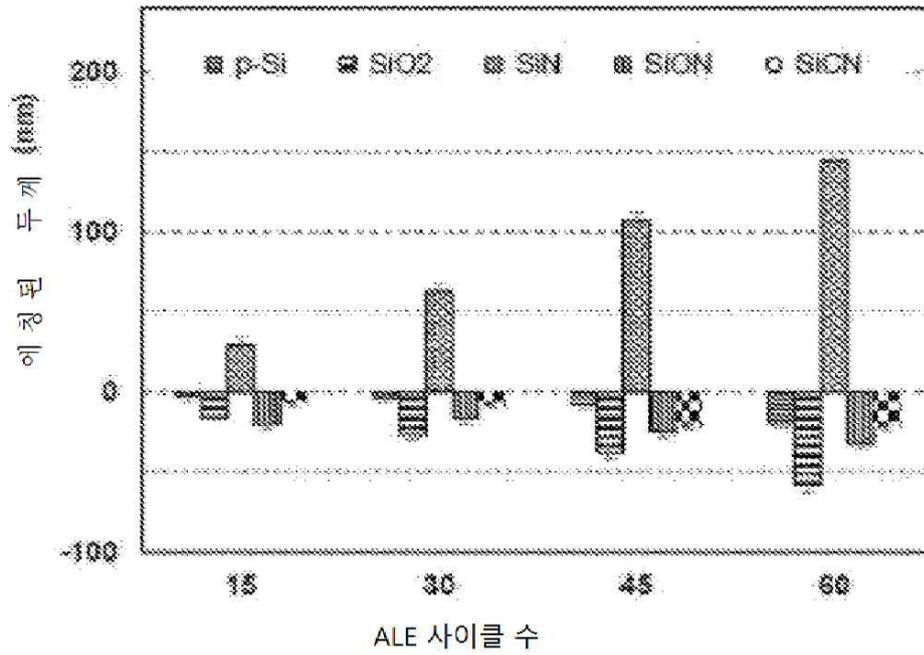
도면3



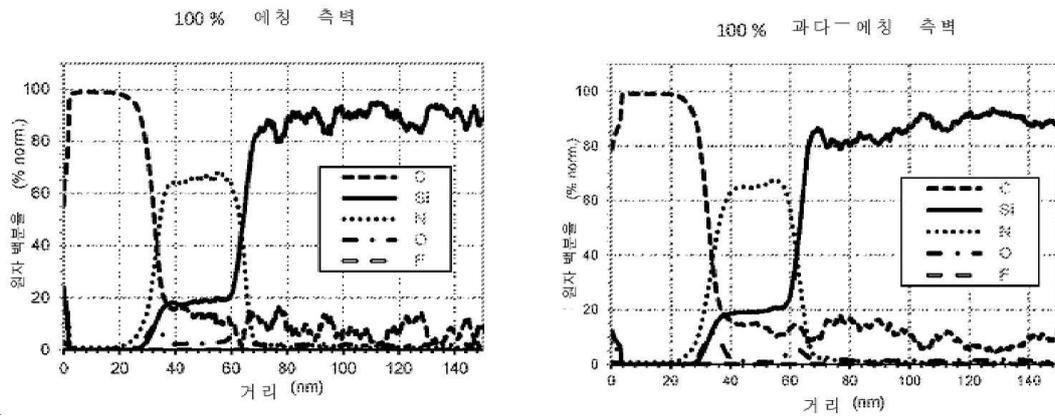
도면4



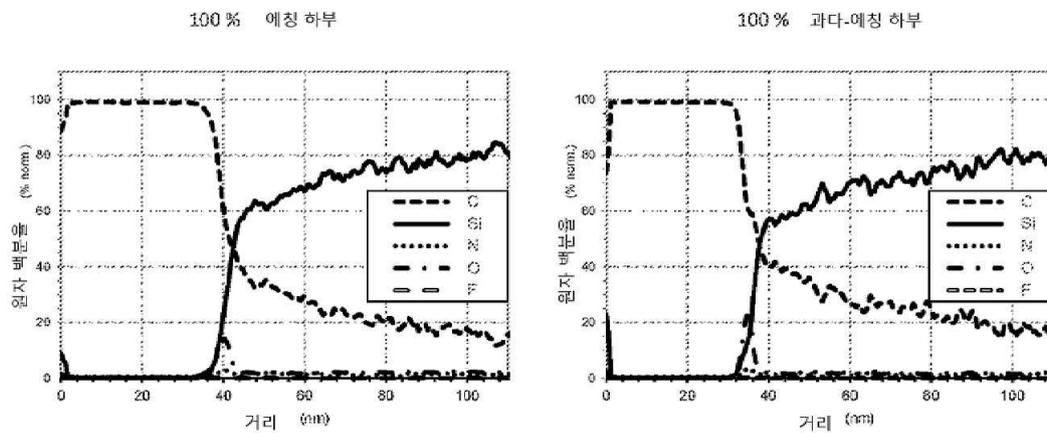
도면5



도면6a



도면6b



도면7

