



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년09월20일
 (11) 등록번호 10-2023830
 (24) 등록일자 2019년09월16일

(51) 국제특허분류(Int. Cl.)
 G09G 3/34 (2006.01)
 (52) CPC특허분류
 G09G 3/344 (2013.01)
 G09G 2310/061 (2013.01)
 (21) 출원번호 10-2017-7032621
 (22) 출원일자(국제) 2016년06월02일
 심사청구일자 2017년11월10일
 (85) 번역문제출일자 2017년11월10일
 (65) 공개번호 10-2017-0128616
 (43) 공개일자 2017년11월22일
 (86) 국제출원번호 PCT/US2016/035423
 (87) 국제공개번호 WO 2016/196732
 국제공개일자 2016년12월08일
 (30) 우선권주장
 62/170,096 2015년06월02일 미국(US)
 (56) 선행기술조사문헌
 US20070200874 A1*
 (뒷면에 계속)

(73) 특허권자
 이 잉크 코퍼레이션
 미국 01821 매사추세츠주 빌레리카 테크놀로지 파
 크 드라이브 1000
 (72) 발명자
 심보르스키 지슬라프 안
 미국 02129 매사추세츠주 찰스타운 하바드 스트리
 트 20 아파트먼트 4
 (74) 대리인
 특허법인코리아나

전체 청구항 수 : 총 12 항

심사관 : 신영교

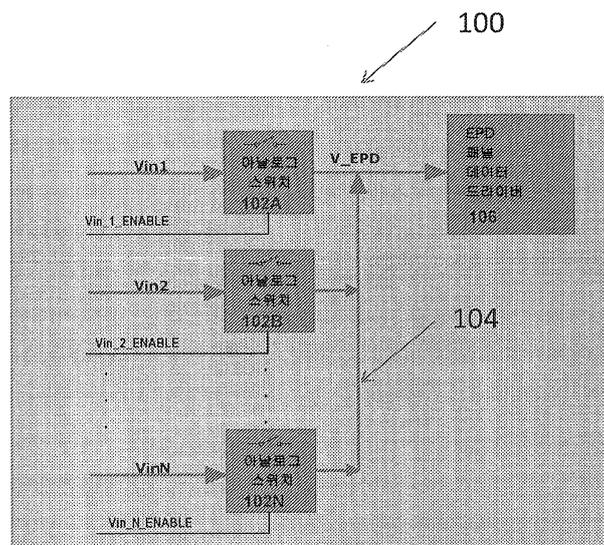
(54) 발명의 명칭 **디스플레이들을 구동하기 위한 장치**

(57) 요약

디스플레이, 특히 컬러 전기 영동 디스플레이를 구동하는데 이용하기 위한 장치 (100) 는 규칙적인 간격들로 연
 속의 프레임 펄스들을 생성하는 프레임 생성 수단; 동일한 간격들로 연속의 프레임 블랭킹 펄스들을 생성하는 프
 레임 블랭킹 생성 수단; 복수의 입력 라인들로서, 각각의 입력 라인은 복수의 상이한 입력 전압들 (Vin1,...,

(뒷면에 계속)

대표도 - 도1



VinN) 중 한 입력 전압을 수신하도록 배열되고, 모든 입력 전압들은 동일한 극성을 갖는, 복수의 입력 라인들; 디바이스 드라이버 (106) 에 접속될 수 있는 출력 라인; 및 프레임 블랭킹 펄스가 존재하지 않을 때 각각의 규칙적인 간격의 부분 동안 출력 라인을 입력 라인들 중 한 입력 라인에 접속하는 스위칭 수단 (102A, ... 102N) 으로서, 스위칭 수단 (102A, ... 102N) 은 연속하는 프레임 주기들 동안에 출력 라인이 접속되는 입력 라인을 변경할 수 있고, 스위칭 수단 (102A, ... 102N) 은 프레임 블랭킹 펄스가 존재할 때 출력 라인으로부터 전하를 배출하도록 배열되는, 상기 스위칭 수단을 포함한다.

(56) 선행기술조사문헌

US20120001889 A1

JP평성06130916 A

US20060262083 A1

US20050270261 A1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

디스플레이를 구동하는데 이용하기 위한 장치로서,

규칙적인 간격들로 연속의 프레임 펄스들을 생성하도록 배열되는 프레임 생성 수단;

상기 프레임 펄스들과 동일한 간격들로 연속의 프레임 블랭킹 펄스들을 생성하도록 배열되는 프레임 블랭킹 생성 수단;

복수의 입력 라인들로서, 각각의 입력 라인은 복수의 상이한 입력 전압들 중 한 입력 전압을 수신하도록 배열되는, 상기 복수의 입력 라인들;

디바이스 드라이버에 접속될 수 있는 출력 라인; 및

프레임 블랭킹 펄스가 존재하지 않을 때 각각의 규칙적인 간격의 부분 동안 상기 출력 라인을 상기 입력 라인들 중 한 입력 라인에 접속하도록 배열되는 스위칭 수단으로서, 상기 스위칭 수단은 연속하는 프레임 주기들 동안에 상기 출력 라인이 접속되는 상기 입력 라인을 변경할 수 있고, 상기 스위칭 수단은 상기 출력 라인을 그라운드에 접속하여 프레임 블랭킹 펄스가 존재할 때 상기 출력 라인으로부터 전하를 배출하도록 배열되는, 상기 스위칭 수단을 포함하는, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 2

제 1 항에 있어서,

상기 스위칭 수단은 복수의 아날로그 스위치들을 포함하고, 하나의 아날로그 스위치가 각각의 입력 라인과 연관되고, 각각의 아날로그 스위치가 그 연관된 입력 라인에 접속된 제 1 입력, 각각의 아날로그 스위치에서 출력 라인에 접속된 출력, 및 인에이블 신호를 수신하도록 배열된 제 2 입력을 갖고, 상기 인에이블 신호의 하나의 값은 상기 연관된 입력 라인 상의 전압을 상기 출력 라인 상에 어써트되게 하고, 상기 인에이블 신호의 제 2 값은 상기 출력 라인 상의 전압을 감쇠 (decay) 하게 하는, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 3

제 1 항에 있어서,

프레임 블랭킹 간격은 상기 출력 라인 상에 어써트될 수 있는 최대 값이 상기 프레임 블랭킹 간격 내에서 상기 출력 라인 상에 어써트될 수 있는 최소값 미만으로 감쇠되도록 허용할 만큼 충분히 긴, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 4

제 2 항에 있어서,

적어도 하나의 아날로그 스위치는:

드레인이 그 연관된 입력 라인으로부터 신호를 수신하는 제 1 트랜지스터;

드레인이 상기 출력 라인에 접속되어 있는 제 2 트랜지스터;

상기 제 1 및 제 2 트랜지스터들의 소스들을 상호접속하는 커넥터;

상기 커넥터와 상기 제 1 및 제 2 트랜지스터들의 게이트들 사이에 접속되는 RC 회로;

상기 제 1 및 제 2 트랜지스터들의 상기 게이트들과 그라운드 사이에 직렬로 배열된 제 1 및 제 2 저항기들; 및

상기 인에이블 신호를 수신하도록 배열되고 그라운드 사이, 그리고 상기 제 1 및 제 2 저항기들 사이에 접속된 제 3 트랜지스터를 포함하는, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 5

제 4 항에 있어서,

그 연관된 입력 라인 상에 음의 전압을 갖고, 상기 제 1 및 제 2 트랜지스터들은 N-채널 트랜지스터들이고, 상기 제 3 트랜지스터는 그 이미터 및 컬렉터 중 하나가 상기 인에이블 신호를 수신하도록 배열되어 있고, 그 베이스가 그라운드에 접속되어 있고 그리고 그 이미터 및 컬렉터 중 다른 하나가 상기 제 1 및 제 2 저항기들 사이에 접속되는, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 6

제 4 항에 있어서,

그 연관된 입력 라인 상에 양의 전압을 갖고, 상기 제 1 및 제 2 트랜지스터들은 P-채널 트랜지스터들이고, 상기 제 3 트랜지스터는 그 베이스가 상기 인에이블 신호를 수신하도록 배열되어 있고, 그 다른 2 개의 전극들은 그라운드에 그리고 상기 제 1 및 제 2 저항기들 사이에 접속되는, 디스플레이를 구동하는데 이용하기 위한 장치.

청구항 7

제 1 항에 기재된 디스플레이를 구동하는데 이용하기 위한 장치를 포함하는, 전기 영동 디스플레이.

청구항 8

제 7 항에 있어서,

컬러 전기 영동 디스플레이인, 전기 영동 디스플레이.

청구항 9

디스플레이를 구동하는 방법으로서,

규칙적인 간격들로 연속적 프레임 펄스들을 생성하는 단계;

상기 프레임 펄스들과 동일한 간격들로 연속적 프레임 블랭킹 펄스들을 생성하는 단계;

복수의 입력 라인들 상에 복수의 상이한 입력 전압들을 어써트하는 단계;

디바이스 드라이버에 접속된 출력 라인을 제공하는 단계;

프레임 블랭킹 펄스가 존재하지 않을 때 각각의 규칙적인 간격의 부분 동안 상기 출력 라인을 상기 입력 라인들 중 한 입력 라인에 접속하는 단계;

상기 출력 라인을 그라운드에 접속하여 프레임 블랭킹 펄스가 존재할 때 상기 출력 라인으로부터 전하를 배출하는 단계; 및

상기 출력 라인으로부터 전하를 배출한 후에 그리고 프레임 블랭킹 펄스가 더 이상 존재하지 않을 때 상기 출력 라인을 상기 입력 라인들 중 다른 입력 라인에 접속하는 단계를 포함하는, 디스플레이를 구동하는 방법.

청구항 10

제 9 항에 있어서,

프레임 블랭킹 간격은 상기 출력 라인 상에 어써트될 수 있는 최대 값이 프레임 블랭킹 간격 내에서 상기 출력 라인 상에 어써트될 수 있는 최소값 미만으로 감소되도록 허용할 만큼 충분히 긴, 디스플레이를 구동하는 방법.

청구항 11

제 10 항에 기재된 디스플레이를 구동하는 방법을 수행하도록 배열된, 전기 영동 디스플레이.

청구항 12

제 11 항에 있어서,

컬러 전기 영동 디스플레이인, 전기 영동 디스플레이.

발명의 설명

기술 분야

[0001] 본 출원은 2014년 5월 14일 출원된 공동 계류중인 출원 일련 번호 제 14/277,107 호 (공개 번호 제 2014/0340430 호) 및 2015년 9월 10일에 출원된 공동 계류중인 출원 일련 번호 제 14/849,658 호 (공개 번호 제 2016/0085132 호) 에 관련된다.

[0002] 이 발명은 디스플레이들을 구동하기 위한 장치에 관한 것이다. 이 장치는 특별하지만 배타적이지 않게, 전기 영동 디스플레이들, 특히 복수의 착색 입자들을 포함하는 전기 영동 재료의 단일 층을 사용하여 2 개 보다 더 많은 컬러들을 렌더링할 수 있는 컬러 전기 영동 디스플레이들을 구동하기 위하여 의도된다. 본원에서 이용되는 용어 컬러는 흑색 및 백색을 포함한다.

배경 기술

[0003] 용어 그레이 상태는 본원에서는 이미징 기술에서의 통상의 의미에서, 픽셀의 2 개의 극단적 광학 상태들의 중간인 상태를 지칭하는데 이용되며, 반드시 이들 2 개의 극단적인 상태들 사이의 블랙-화이트 트랜지션을 내포하는 것은 아니다. 예를 들어, E Ink 사의 특허 및 공개된 출원들의 몇몇은 극단적 상태들이 화이트 및 딥 블루여서 중간 "그레이 상태" 가 실제적으로 페일 블루 (pale blue) 이도록 하는 전기 영동 디스플레이들을 아래 설명하기 위해 언급되었다. 실제로, 이미 언급된 바와 같이, 광학 상태에서의 변화가 모두 컬러 변화인 것은 아닐 수도 있다. 용어 블랙 및 화이트는 디스플레이의 2 개의 극단적 광학 상태들을 지칭하는데 이용될 수도 있고, 엄격하지 않은 블랙 및 화이트, 예를 들어, 위에 언급된 화이트 및 다크 블루 상태들인 극단적 광학 상태들을 통상 포함하는 것으로서 이해해야 한다.

[0004] 용어 "쌍안정" 및 "쌍안정성"은 본원에서는 당해 기술의 이들 통상의 의미에서, 적어도 하나의 광학 특성들에서 상이한 제 1 및 제 2 디스플레이 상태들을 갖는 디스플레이 엘리먼트들을 포함하고, 그리고 임의의 주어진 엘리먼트가 한정된 지속 기간의 어드레싱 펄싱에 의해 제 1 또는 제 2 디스플레이 상태를 취하도록 구동된 후에, 어드레싱 펄스가 만료된 후, 그 상태가 디스플레이 엘리먼트의 상태를 변화시키기 위해 이용되는 어드레싱 펄스의 최소 지속 기간을 적어도 수 회, 예를 들어, 적어도 4 회 동안 지속하도록 하는 디스플레이들을 지칭하는데 이용된다. 미국 특허 제7,170,670호에는 그레이 스케일이 가능한 일부 입자-기반의 전기 영동 디스플레이가, 극단적인 블랙 상태 및 화이트 상태에서 뿐만 아니라 중간 그레이 상태들에서도 안정적이며 일부 다른 유형의 전기-광학 디스플레이에서도 마찬가지로 나타났었다. 이 유형의 디스플레이는 편의상 용어 "쌍안정"이 쌍안정 디스플레이 및 다중-안정 (multi-stable) 디스플레이를 모두 커버하는데 사용될 수 있지만 쌍안정보다는 "다중 안정"이라고 적절하게 지칭된다.

[0005] 전기 영동 디스플레이를 구동시키는 것을 지칭하는데 이용되는 용어 임펄스는 디스플레이가 구동되는 주기 동안의 시간에 대한 인가된 전압의 적분값을 지칭할 수도 있다.

[0006] 광대역에서 또는 선택된 파장들에서 광을 흡수, 산란 또는 반사하는 입자는 본원에서 착색 또는 안료 입자로서 지칭된다. 염료 또는 광결정 등과 같이 광을 흡수 또는 반사하는 (불용성 착색 재료들을 의미하는 용어의 엄격한 관점에서의) 안료 이외의 여러 재료들이 또한 본 발명의 전기 영동 매체 및 디스플레이에 사용될 수 있다.

[0007] 대부분의 상업용 전기 영동 디스플레이는 단색이며, 일반적으로 흑백이다. 그러나, 최근에, 각각의 화소에서 2 개 이상의 컬러들, 바람직하게는 8 개 만큼 많은 컬러들을 디스플레이할 수 있는 전기 영동 디스플레이들을 개발하려는 시도가 있어 왔다. 예를 들어, 미국 특허 제 8,717,664 호 및 제 9,170,468 호; 그리고 US 2014/0313566; US 2014/0340734; US 2014/0340736; 및 US 2015/0103394; 그리고 전술한 US 2014/0340430 및 US 2016/0085132 를 참조하여 본다. 이들 컬러 전기 영동 디스플레이의 대부분은 디스플레이를 구동하는데 3 개 보다 많은 전압 레벨들의 사용을 요구하며; 구체적으로 상술한 애플리케이션에서 기술된 여러 디스플레이들은 5 또는 7 개의 전압 레벨들을 필요로 한다. 전술한 디스플레이들 중 일부는 프론트 평면 스위칭을 갖는 액티브 매트릭스 디스플레이들을 갖는 액티브 매트릭스 디스플레이들을 또한 사용하며, 여기에서 공통 프론트 전극 상의 전압이 구동 프로세스 동안 변화된다. 이는 3 개의 전압 레벨들, 전형적으로 -V, 0 및 +V 의 사용만을 요구하는 대부분의 종래 기술의 단색 디스플레이와 대조적인데, 여기서 V 는 구동 전압이다. 대부

본의 상업용 흑백 디스플레이는 3 가지 전압 레벨의 사용만을 필요로 하므로 일반적으로 이러한 디스플레이와 함께 사용할 수 있는 컬럼 (데이터 라인) 드라이버들은 오직 한 번에 (즉, 디스플레이의 임의의 하나의 스캐닝 주기 (프레임 주기) 에서) 3 개의 전압 레벨들을 처리하도록 배열된다. 컬러 디스플레이들에 대한 맞춤형 드라이버를 개발하는데 드는 지연과 비용을 피하기 위해, 상업용 3 레벨 드라이버가 컬러 디스플레이들을 구동시킬 수 있는 것이 바람직하다. 전술한 US 2016/0085132 에 설명된 바와 같이, 디스플레이에 이용될 과형들의 세심한 배열에 의해 임의의 한 프레임 주기에서 단지 3 개의 전압 레벨만을 처리할 수 있는 드라이버를 이용하여 5, 7 또는 그 이상의 전압 레벨들의 이용을 필요로 하는 디스플레이를 동작시키는 것이 가능하지만, 이를 행하기 위해서는 3 레벨 드라이버로부터 이용가능한 전압들을 프레임 단위 기반으로 변경할 수 있는 것이 필수적이다. 프레임 단위 기반으로 전압들을 변경할 수 있는 장치가 종래의 전자 제어 디바이스들로부터 조립될 수 있지만, 그러한 장치는 소형의 전기 영동 디스플레이, 예를 들어 전자 북 (또는 문서) 판독기와 함께 사용하기에는 부피가 크고 비용이 많이 들며, 따라서 이 목적을 위한 소형의 저렴한 장치가 필요하다. 본 발명은 이러한 장치를 제공하고자 한다.

발명의 내용

해결하려는 과제

과제의 해결 수단

- [0008] 따라서, 본 발명은 디스플레이 구동에 이용하기 위한 장치를 제공하며, 본 장치는:
- [0009] 규칙적인 간격들로 연속의 프레임 펄스들을 생성하도록 배열되는 프레임 생성 수단;
- [0010] 상기 프레임 펄스들과 동일한 간격들로 연속의 프레임 블랭킹 펄스들을 생성하도록 배열되는 프레임 블랭킹 생성 수단;
- [0011] 복수의 입력 라인들로서, 각각의 입력 라인은 복수의 상이한 입력 전압들 중 한 입력 전압을 수신하도록 배열되고, 모든 입력 전압들은 동일한 극성을 갖는, 복수의 입력 라인들;
- [0012] 디바이스 드라이버에 접속될 수 있는 출력 라인; 및
- [0013] 프레임 블랭킹 펄스가 존재하지 않을 때 각각의 규칙적인 간격의 부분 동안 출력 라인을 입력 라인들 중 한 입력 라인에 접속하도록 배열되는 스위칭 수단으로서, 스위칭 수단은 연속하는 프레임 주기 동안에 출력 라인이 접속되는 입력 라인을 변경할 수 있고, 스위칭 수단은 프레임 블랭킹 펄스가 존재할 때 출력 라인으로부터 전하를 배출하도록 배열되는, 스위칭 수단을 포함한다.
- [0014] 본 발명의 장치에서, 스위칭 수단은 복수의 아날로그 스위치들을 포함할 수도 있으며, 각각의 아날로그 스위치는 각각의 입력 라인과 연관되고, 각각의 아날로그 스위치는 그 연관된 입력 라인에 접속된 제 1 입력, 출력 라인에 접속된 출력, 각각의 아날로그 스위치, 및 인에이블 신호를 수신하도록 배열된 제 2 입력을 갖고, 인에이블 신호의 하나의 값은 연관된 입력 라인 상의 전압을 출력 라인 상에 어써트되게 하고, 인에이블 신호의 제 2 값은 출력 라인 상의 전압을 감쇠 (decay) 하게 한다. 프레임 블랭킹 간격은 바람직하게는 출력 라인 상에 어써트될 수 있는 최대 값이 프레임 블랭킹 간격 내에서 출력 라인 상에 어써트될 수 있는 최소값 미만으로 감쇠되도록 허용할 만큼 바람직하게 충분히 길다.
- [0015] 본 발명의 장치에서, 적어도 하나의 아날로그 스위치는:
- [0016] 그 드레인이 그 연관된 입력 라인으로부터 신호를 수신하는 제 1 트랜지스터;
- [0017] 드레인이 출력 라인에 접속되어 있는 제 2 트랜지스터;
- [0018] 제 1 및 제 2 트랜지스터들의 소스들을 상호접속하는 커넥터;
- [0019] 커넥터와 제 1 및 제 2 트랜지스터들의 게이트들 사이에 접속되는 RC 회로;
- [0020] 제 1 및 제 2 트랜지스터들의 게이트들과 그라운드 사이에 직렬로 배열된 제 1 및 제 2 저항기들; 및
- [0021] 인에이블 신호를 수신하도록 배열되고 그라운드 사이, 그리고 제 1 저항기와 제 2 저항기 사이에 접속된 제 3 트랜지스터를 포함한다.

- [0022] 그 연관된 입력 라인 상에 음의 전압과 함께 사용되도록 의도된 이 유형의 아날로그 스위치들에서, 제 1 및 제 2 트랜지스터들은 N-채널 트랜지스터들일 수도 있고, 제 3 트랜지스터는 그 이미터 및 컬렉터 중 하나가 인에이블 신호를 수신하도록 배열되어 있고, 그 베이스가 그라운드에 접속되어 있고 그리고 그 이미터 및 컬렉터 중 다른 하나가 제 1 저항기와 제 2 저항기 사이에 접속된다. 한편, 그 연관된 입력 라인 상에 양의 전압과 함께 사용되도록 의도된 이 유형의 아날로그 스위치들에서, 제 1 및 제 2 트랜지스터들은 P-채널 트랜지스터들일 수도 있고, 제 3 트랜지스터는 그 베이스가 인에이블 신호를 수신하도록 배열되어 있고, 그 다른 2 개의 전극들은 그라운드에 그리고 제 1 저항기와 제 2 저항기 사이에 접속되어 있다.
- [0023] 이 발명은 발명의 장치를 포함하는 디스플레이, 특히 전기 영동 디스플레이, 특히 컬러 전기 영동 디스플레이로 확장한다.
- [0024] 본 발명은 또한 디스플레이를 구동하는 방법을 제공하며, 방법은:
- [0025] 규칙적인 간격들로 연속의 프레임 펄스들을 생성하는 단계;
- [0026] 프레임 펄스들과 동일한 간격들로 연속의 프레임 블랭킹 펄스들을 생성하는 단계;
- [0027] 복수의 입력 라인들 상에 복수의 상이한 입력 전압들을 어썬트하는 단계;
- [0028] 디바이스 드라이버에 접속된 출력 라인을 제공하는 단계;
- [0029] 프레임 블랭킹 펄스가 존재하지 않을 때 각각의 규칙적인 간격의 부분 동안 출력 라인을 입력 라인들 중 한 입력 라인에 접속하는 단계;
- [0030] 프레임 블랭킹 펄스가 존재할 때 출력 라인으로부터 전하를 배출하는 단계; 및
- [0031] 출력 라인으로부터 전하를 배출한 후에 그리고 프레임 블랭킹 펄스가 더 이상 존재하지 않을 때 출력 라인을 입력 라인들 중 다른 입력 라인에 접속하는 단계를 포함한다.
- [0032] 이 방법에서, 프레임 블랭킹 간격은 바람직하게는 출력 라인 상에 어썬트될 수 있는 최대 값이 프레임 블랭킹 간격 내에서 출력 라인 상에 어썬트될 수 있는 최소값 미만으로 감소되도록 허용할 만큼 바람직하게 충분히 길다.
- [0033] 이 발명은 발명의 방법을 수행하도록 배열된 디스플레이, 특히 전기 영동 디스플레이, 특히 컬러 전기 영동 디스플레이로 확장한다.

도면의 간단한 설명

- [0034] 첨부된 도면들 중 도 1 은 본 발명의 장치의 블록도이다.
 도 2 는 도 1 에 도시된 장치에 존재하는 다양한 신호들의 타이밍을 나타내는 타이밍도이다.
 도 3 은 음 전압을 제어하기 위해 도 1 의 장치에 채용될 수 있는 아날로그 스위치의 한 형태의 회로도이다.
 도 4 는 도 3 의 것과 유사한 것이지만 양 전압을 제어하기 위해 채용되는 회로도이다.

발명을 실시하기 위한 구체적인 내용

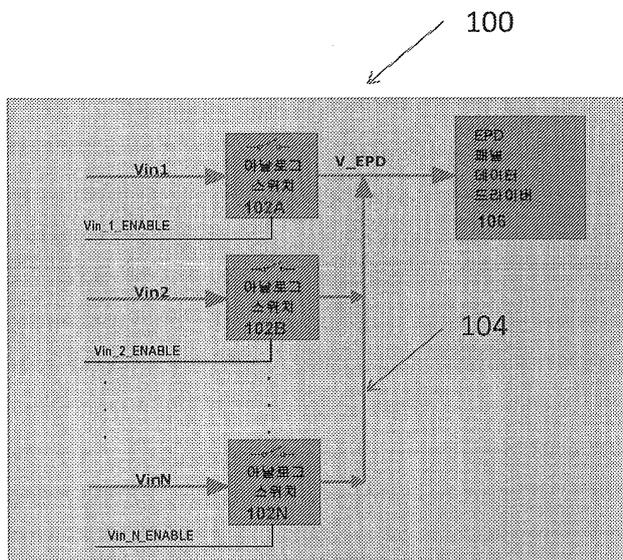
- [0035] 아래의 설명에서, 모든 펄스들은 달리 언급되지 않는 한 양의 극성을 갖는다. "리딩 에지" 용어는 디지털 펄스의 시작 에지를 지칭하고; 양의 극성 펄스에 대해, 리딩 에지는 그 상승 에지이고; 음의 극성 펄스에 대해, 리딩 에지는 하강 에지이다. "트레일링 에지" 용어는 디지털 펄스의 중단 에지를 지칭하고; 양의 극성 펄스에 대해, 트레일링 에지는 그 하강 에지이고; 음의 극성 펄스에 대해, 트레일링 에지는 상승 에지이다.
- [0036] 위에 나타낸 바와 같이, 본 발명은 임의의 한 프레임에서 단지 3 개의 전압들만을 어썬트할 수 있는 3레벨 디스플레이 드라이버로 3 개 보다 많은 구동 전압이 사용될 수 있게 하는 장치를 제공한다. 박막 트랜지스터(TFT) 기반 디스플레이 패널들 (특히, 전기 영동 디스플레이 패널들) 에 적용되는 본 발명의 장치에 의해 수행되는 전압 변조는 프레임 단위 기반으로 파워 레일 스위칭을 허용한다. 음의 전압 및 양의 전압의 다수의 파워 레일들은 당업계에 공지된 종래 유형의 파워 소스 회로부에 의해 공급될 것이므로, 이에 대해서는 상세히 설명하지 않는다. 본 발명의 장치는 파워 소스 회로로부터의 양의 전압을 양의 디바이스 파워 레일 상에 시간 멀티플렉싱하고, 마찬가지로 파워 소스 회로로부터의 음의 전압을 음의 디바이스 파워 레일 상에 멀티플렉싱한다.

- [0037] 침부한 도면들 중 도 1 은 디스플레이 드라이버의 양의 파워 레일 상에 일련의 양의 전압들을 멀티플렉싱하기 위한 본 발명의 장치 (일반적으로 100 으로 표기됨) 의 일부분을 나타내는 블록도이다. 아래에서 설명된 이유로, 유사한 장치가 또한 디바이스 드라이버의 음의 파워 레일 상에 일련의 음의 전압들을 유사 멀티플렉싱을 실행하도록 제공될 필요가 있다. 또한, 프론트 플레인 스위칭이 이용되면, 1 또는 2 개의 부가적인 유닛들이 프론트 전극 전위를 제어하는데 필요할 수 있지만, 이 경우 추가 유닛 또는 유닛들로부터의 출력은 디바이스 드라이버에 보다는 프론트 플레인 전극에 직접 공급된다.
- [0038] 도 1 에 도시된 바와 같이, 장치 (100) 는 일련의 아날로그 스위치들 (102A, 102B, ... 102N) 을 포함하고, 각각의 아날로그 스위치에는 적절한 파워 소스 회로부 (도시되지 않음) 로부터 일련의 양의 전압들 (Vin1, Vin2, ... VinN) 중 한 전압을 수신하는 제 1 입력 라인이 제공된다. 각각의 아날로그 스위치에는 또한 인에이블 신호 (Vin_1_ENABLE, Vin_2_ENABLE, ... Vin_N_ENABLE) 를 수신하는 제 2 입력이 제공된다. 제어기 (도시 생략) 는 아날로그 스위치들 (102A 등) 중 하나만이 임의의 한 시간에서 폐쇄되도록 인에이블 신호를 제어하여, 하나의 폐쇄된 스위치가 전압 (V_EPD) 으로서 그 양의 입력 전압을 공통 출력 라인 (104) 에 그리고 이에 따라 디스플레이 드라이버에 공급하게 된다. 제어기는 프레임 단위 기반으로 인에이블 신호들을 변화시켜, 통상적으로 상이한 전압이 각각의 연속적인 프레임에서 출력 라인 (104) 상에 나타난다.
- [0039] 장치 (100) 가 각각의 프레임의 시작에서 출력 (104) 상의 전압을 하나의 양의 값에서 다른 하나의 값으로 단순히 급격하게 스위칭하면, 원하지 않는 전압 서지들이 예를 들어, 디스플레이 내의 기생 용량들의 결과로서 귀결되고 그리고 출력 라인 상의 전압이 정확한 값으로 정착하는데 일정 시간을 소요하게 된다. 결과적으로, 디스플레이 회로부 또는 전극들에 가능한 손상 및/또는 디스플레이의 전기 광학 성능에 대한 원하지 않는 효과들로, 일부 프레임들에서 백플레인의 제 1 몇몇 라인들을 스캐닝하는 동안 부정확한 전압이 픽셀들에 인가된다. 이들 문제들을 피하기 위해, 장치 (100) 는 단순히 출력 라인 (104) 상의 전압의 급격한 변화를 허용하지 않고, 도 2 를 참조하여 이하 설명되는 바와 같이, 라인 위에 새로운 전압을 어썬트하기 전에 이 라인으로부터 전하를 제거한다.
- [0040] 도 2 에 도시된 바와 같이, 장치 (100) 는 디스플레이의 완전한 스캔들에 대응하는 규칙적인 간격들로 연속적인 프레임 펄스들을 포함하는 프레임 동기화 신호를 이용한다. 이러한 프레임 동기화 신호는 전기 광학 디스플레이의 기술에서의 숙련된 당업자에게는 익숙할 것이며, 장치 (100) 자체에 의해 생성될 필요는 없고; 신호는 예를 들어 디바이스 드라이버에 의해 생성되어 본 발명의 장치에 피드백될 수 있다. 또한, 장치 (100) 는 도 2 에 도시된 바와 같이, 프레임 동기화 신호와 동기화되는 프레임 블랭킹 신호를 이용하여, 프레임 블랭킹 펄스의 각 트레일링 에지가 프레임 동기화 펄스의 트레일링 에지와 정렬되게 한다. 그러나, 각각의 프레임 블랭킹 펄스는 프레임 동기화 펄스보다 더 길며 통상적으로 프레임 주기의 길이의 약 2 내지 약 5 퍼센트를 점유한다. (프레임 블랭킹 신호는 실제로 도 2 에 표시된 것의 역이며; 실제로 프레임 블랭킹 신호는 일반적으로 하이이지만 프레임 블랭킹이 액티브 상태일 때 로우로 진행된다.)
- [0041] 도 2 의 최하단 트레이스는 하나의 완전한 프레임, 선행하는 프레임의 마지막 부분 및 후속하는 프레임의 제 1 부분 동안 출력 라인 (104) 상에 존재하는 전압을 도시한다. 도 2 에서 도시된 바와 같이, 선행 프레임에서의 출력 라인 전압은 프레임 블랭킹 펄스의 선행 에지까지 Vin FRn-1 으로 일정하다. 이 리딩 에지에서, Vin FRn-1 을 출력 라인에 공급하는 이전에 폐쇄된 아날로그 스위치가 개방되므로 출력 라인 및 디바이스 드라이버 파워 레일로부터 이 전압을 접속해제한다. 아날로그 스위치는 아래에 설명된 방식으로 출력 라인을 그라운드에 접속하여 출력 라인의 전압을 기하급수적으로 하강시킬 수 있다. 프레임 블랭킹 펄스의 트레일링 에지에서, 상이한 아날로그 스위치가 폐쇄되어, Vin FRn+1 의 전압에 도달하도록 프로세스가 반복될 때 출력 라인의 전압이 Vin FRn 으로 빠르게 증가하고, 다음 프레임 블랭킹 펄스의 리딩 에지까지 이 값으로 유지된다. 프레임 블랭킹 펄스의 길이는 한 프레임 동안 출력 라인에 존재하는 전압이 후속 프레임 동안 출력 라인에 놓이는 값 미만으로 감소하는 것을 충분히 보장해야 한다. 항상 이 경우인 것을 보장하기 위해, 프레임 블랭킹 간격은 바람직하게는 출력 라인 상에 어썬트될 수 있는 최대 값이 프레임 블랭킹 간격 내에서 출력 라인 상에 어썬트될 수 있는 최소값 미만으로 감소되도록 허용할 만큼 충분히 길어야 한다.
- [0042] 실제 이미징은 출력 라인이 새로운 목표 전압에 도달한 후 다음 프레임 블랭킹 펄스의 리딩 에지까지 주기 내에서 도 2 에 도시된 이미지 시간 동안만 발생함을 유지해야 한다. 전기-광학 디스플레이의 기술 분야의 당업자에게 용이하게 알 수 있는 바와 같이, 프레임 블랭킹 펄스의 길이는 물리적 라인들이 실제로 액티브 매트릭스 디스플레이에 존재하기 전에 및/또는 후에, 디스플레이 제어기에 제공된 "팬텀 라인"의 수를 제어하는 것에 의해 변경될 수 있다.

- [0043] 도 2 에 도시된 시퀀스는 전압이 중첩되는 것을 방지한다. 전압 중첩은 중첩이 사라진 후까지 종종 디바이스 드라이버 파워 레일이 원하는 전압에 있도록 허용하지 않는다. 이는 또한 전압 공급 회로에 손상을 야기할 수도 있다.
- [0044] 도 3 은 음 전압으로 사용하기 위하여 의도된, 도 1 에 도시된 장치 (100) 의 버전에서 아날로그 스위치들 (102A, 102B 등) 중 하나의 회로도이다. 도 3 에서 알 수 있는 바와 같이, 파워 소스 회로로부터 (음의) 전압 (Vin) 을 전달하는 아날로그 스위치의 제 1 입력이 제 1 트랜지스터 (T1) 의 드레인에 접속된다. T1 의 소스는 라인 (108) 을 통해 제 2 트랜지스터 (T2) 의 소스에 접속되고, T2 의 드레인은 V_{EPD} 를 전달하는 출력 라인에 접속된다. T1 및 T2 는 각각 N-CH MOSFET 트랜지스터들이다. T1 및 T2 의 게이트들은 라인 (110) 을 통해 상호접속되고, 저항기 (R1) 및 커패시터 (C) 는 라인 (108 및 110) 사이에 병렬로 접속되어 RC 회로를 형성한다. 라인 (110) 은 또한 직렬로 배열된 저항기들 (R2 및 R3) 을 통해 그라운드에 접속되고 여기에서:
- [0045] $R3 \gg R1 + R2$.
- [0046] 인에이블 신호 (Vin_Enable) 를 전달하는 도 3 에 도시된 아날로그 스위치에 대한 제 2 입력은 트랜지스터 (T3) 의 이미터에 접속되고, T3 의 베이스는 그라운드에 접속되고, 그리고 T3 의 컬렉터는 저항기들 (R2 및 R3) 사이에 접속된다.
- [0047] 당업자에게는 쉽게 알 수 있는 바와 같이, 프레임 블랭킹 펄스의 트레일링 에지에 후속하여, 커패시터 (C) 는 트랜지스터들 (T1 및 T2) 이 $R2 * C$ 시간 상수에 의해 결정되는 시간-제어 방식으로 턴온될 수 있게 한다. 트랜지스터들 (T1 및 T2) 이 프레임 블랭킹 펄스의 리딩 에지에서 턴 오프되는 것을 보장하기 위해, 커패시터 (C) 는 R3 을 통하여 방전되고, 따라서 전압 (V_{EPD}) 의 지수함수적 감쇠가 허용된다.
- [0048] 도 4 는 도 3 에 도시된 것과 유사하지만, 양의 전압을 처리하기 위한 것인 아날로그 스위치의 회로도이다. 도 4 에 도시된 회로는 다음의 점에서 도 3 에 도시된 회로와 다르다:
- [0049] (a) 트랜지스터들 (T1 및 T2) 은 각각 P-CH MOSFET 트랜지스터들이고; 그리고
- [0050] (b) 제 2 입력 (Vin_Enable) 은 이전에 설명된 바와 같이, 트랜지스터 (T3) 의 게이트에 접속되고, 트랜지스터의 다른 2 개의 전극들은 R2 와 R3 사이에 그리고 그라운드에 접속된다.
- [0051] 전술한 바로부터, 본 발명은 3 레벨 드라이버로부터 이용가능한 전압들을 프레임 단위 기반으로 변경하기 위한 소형의 그리고 저렴한 장치를 제공할 수 있음을 알 수 있다.

도면

도면1



도면4

