



# (19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 국제특허분류(Int. Cl.)

**G06F 3/041** (2006.01)

(52) CPC특허분류

**G06F 3/0412** (2019.05) G06F 2203/04102 (2013.01)

(21) 출원번호 10-2019-0107239

(22) 출원일자 **2019년08월30일** 

심사청구일자 **없음** 

(11) 공개번호 10-2021-0026451(43) 공개일자 2021년03월10일

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이양식

경기도 파주시 월롱면 엘지로 245

이휘득

경기도 파주시 월롱면 엘지로 245

(뒷면에 계속)

(74) 대리인

특허법인(유한)유일하이스트

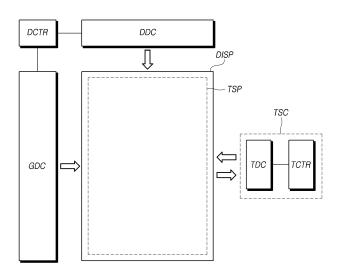
전체 청구항 수 : 총 20 항

#### (54) 발명의 명칭 터치 디스플레이 장치

### (57) 요 약

본 발명의 실시예들은, 액티브 영역이 폴딩 영역을 포함하는 터치 디스플레이 장치에서, 폴딩 영역에 배치되는 터치 절연막의 패턴 구조를 적용하여 레퍼런스 영역과 폴딩 영역에서 터치 전극의 패턴을 동일하게 유지하며 폴 딩 영역에서 터치 전극의 크랙을 방지할 수 있다. 따라서, 폴딩 영역에서 터치 전극의 크랙으로 인한 터치 센싱 성능 저하를 방지하며, 레퍼런스 영역과 폴딩 영역에서 터치 센싱 감도의 균일도를 향상시켜 폴딩 영역을 포함하 는 터치 디스플레이 장치의 터치 센싱 성능을 개선할 수 있다.

#### 대 표 도 - 도1



(72) 발명자

김태우

경기도 파주시 월롱면 엘지로 245

박용찬

경기도 파주시 월롱면 엘지로 245

### 명 세 서

#### 청구범위

#### 청구항 1

발광 소자를 포함하는 다수의 서브픽셀이 배치되고, 복수의 제1 영역과 상기 제1 영역 사이에 위치하는 적어도하나의 제2 영역을 포함하는 액티브 영역;

상기 발광 소자 상에 배치된 봉지부;

상기 봉지부 상에 위치하고, 상기 액티브 영역에 배치된 다수의 터치 전극;

상기 봉지부 상에서 상기 터치 전극이 배치된 층에 배치되고, 제1 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제1 터치 전극 연결 배선;

상기 봉지부 상에서 상기 터치 전극이 배치된 층과 다른 층에 배치되고, 제2 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제2 터치 전극 연결 배선; 및

상기 제1 영역 및 상기 제2 영역의 적어도 일부 영역에 배치되고, 상기 터치 전극이 배치된 층과 상기 제2 터치전극 연결 배선이 배치된 층 사이의 층에 배치되며, 상기 제2 영역에서 상기 터치 전극과 중첩된 영역 이외의 영역 및 상기 제2 터치 전극 연결 배선과 중첩된 영역 이외의 영역의 적어도 일부 영역을 제외한 영역에 배치된 터치 절연막

을 포함하는 터치 디스플레이 장치.

#### 청구항 2

제1항에 있어서,

상기 터치 절연막은.

상기 터치 전극 상에 배치되고 상기 제2 터치 전극 연결 배선 아래에 배치되며,

상기 제2 영역에서 상기 제1 터치 전극 연결 배선과 상기 제2 터치 전극 연결 배선이 교차하는 영역마다 배치된 터치 디스플레이 장치.

#### 청구항 3

제2항에 있어서,

상기 제2 터치 전극 연결 배선은 상기 제2 영역에서 상기 터치 절연막에 포함된 홀을 통해 상기 터치 전극과 연결되는 터치 디스플레이 장치.

#### 청구항 4

제2항에 있어서,

상기 제2 터치 전극 연결 배선은 상기 제2 영역에서 상기 터치 절연막의 상면 및 측면의 일부 면에 배치되며 상기 터치 전극과 연결되는 터치 디스플레이 장치.

#### 청구항 5

제2항에 있어서,

상기 터치 절연막은 상기 제2 영역에서 상기 터치 전극과 중첩되는 영역에 더 배치된 터치 디스플레이 장치.

#### 청구항 6

제2항에 있어서.

상기 터치 절연막은 상기 제1 영역의 전체 영역에 배치되고, 상기 제1 영역에 배치된 상기 제2 터치 전극 연결 배선은 상기 터치 절연막에 포함된 홀을 통해 상기 터치 전극과 연결되는 터치 디스플레이 장치.

### 청구항 7

제1항에 있어서.

상기 터치 절연막은,

상기 제2 터치 전극 연결 배선 상에 배치되고 상기 터치 전극 아래에 배치되며,

상기 제2 영역에서 상기 터치 전극과 중첩된 영역에 배치된 터치 디스플레이 장치.

#### 청구항 8

제7항에 있어서,

상기 터치 절연막은 상기 제2 영역에서 상기 터치 전극의 개구부와 중첩되는 영역에 위치하는 적어도 하나의 개구부를 포함하는 터치 디스플레이 장치.

#### 청구항 9

제8항에 있어서,

상기 제2 영역에서 상기 터치 절연막의 상기 개구부는 상기 서브픽셀의 발광 영역과 대응되도록 위치하는 터치 디스플레이 장치.

### 청구항 10

제7항에 있어서,

상기 터치 절연막은,

상기 제2 영역에서 상기 터치 전극과 중첩된 영역에 배치된 제1 부분과, 상기 터치 전극의 개구부와 중첩된 영역에 위치하며 상기 제1 부분과 분리된 제2 부분을 포함하는 터치 디스플레이 장치.

### 청구항 11

제7항에 있어서,

상기 제2 영역은 상기 액티브 영역에서 상기 제2 터치 전극 연결 배선이 배치된 영역을 제외한 영역에 위치하는 터치 디스플레이 장치.

### 청구항 12

제1항에 있어서,

상기 제1 영역은 고정된 영역이고, 상기 제2 영역은 접힐 수 있는 영역인 터치 디스플레이 장치.

#### 청구항 13

복수의 제1 영역과 상기 제1 영역 사이에 위치하는 적어도 하나의 제2 영역을 포함하는 액티브 영역;

상기 액티브 영역에 배치된 다수의 터치 전극;

상기 터치 전극이 배치된 층에 배치되고, 제1 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제1 터치 전극 연결 배선;

상기 터치 전극이 배치된 층과 다른 층에 배치되고, 제2 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제2 터치 전극 연결 배선; 및

상기 제1 영역 및 상기 제2 영역의 적어도 일부 영역에 배치되고, 상기 제2 영역에서 상기 터치 전극과 중첩된 영역 이외의 영역 및 상기 제2 터치 전극 연결 배선과 중첩된 영역의 적어도 일부 영역에 배치된 터치 절연막 을 포함하는 터치 디스플레이 장치.

#### 청구항 14

제13항에 있어서,

상기 제2 영역에서 상기 터치 전극과 중첩된 영역 이외의 영역에 배치된 상기 터치 절연막의 측면은 상기 터치 전극과 접촉하는 터치 디스플레이 장치.

#### 청구항 15

제13항에 있어서,

상기 제2 영역에서 상기 터치 전극과 중첩된 영역 이외의 영역에 배치된 상기 터치 절연막의 측면은 상기 터치 전극과 이격된 터치 디스플레이 장치.

### 청구항 16

제13항에 있어서,

상기 제2 영역에서 상기 터치 전극과 중첩된 영역 이외의 영역에 배치된 상기 터치 절연막의 두께는 상기 터치 전극의 두께 이상인 터치 디스플레이 장치.

#### 청구항 17

제13항에 있어서,

상기 제2 영역에서 상기 제2 터치 전극 연결 배선과 중첩된 영역에 배치된 상기 터치 절연막은 복수의 홀을 포함하고, 상기 제2 터치 전극 연결 배선은 상기 터치 절연막에 포함된 상기 홀을 통해 상기 터치 전극과 연결되는 터치 디스플레이 장치.

#### 청구항 18

제13항에 있어서,

상기 제2 영역에서 상기 제2 터치 전극 연결 배선은 상기 제2 터치 전극 연결 배선과 중첩된 영역에 배치된 상

기 터치 절연막의 상면 및 측면의 일부 면에 배치되며 상기 터치 전극과 연결되는 터치 디스플레이 장치.

#### 청구항 19

복수의 제1 영역과 상기 제1 영역 사이에 위치하는 적어도 하나의 제2 영역을 포함하는 액티브 영역;

상기 액티브 영역에 배치된 다수의 터치 전극;

상기 제2 영역을 제외한 영역에 배치되고, 상기 터치 전극이 배치된 층과 다른 층에 배치되며, 일 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 터치 전극 연결 배선; 및

상기 제1 영역 및 상기 제2 영역의 적어도 일부 영역에 배치되고, 상기 제2 영역에서 상기 터치 전극과 중첩된 영역에서 제거되거나, 상기 터치 전극과 중첩된 영역을 제외한 영역의 적어도 일부 영역에서 제거된 터치 절연 막

을 포함하는 터치 디스플레이 장치.

#### 청구항 20

제19항에 있어서,

상기 터치 절연막은.

상기 제2 영역에서 상기 터치 전극과 중첩된 영역에 배치된 제1 부분과, 상기 터치 전극과 중첩된 영역을 제외한 영역에 배치되고 상기 제1 부분과 분리된 제2 부분을 포함하는 터치 디스플레이 장치.

#### 발명의 설명

#### 기술분야

[0001] 본 발명의 실시예들은, 터치 디스플레이 장치에 관한 것이다.

#### 배경기술

- [0002] 정보화 사회가 발전함에 따라 화상을 표시하는 디스플레이 장치에 대한 요구가 증가하고 있으며, 액정 디스플레이 장치, 유기발광 디스플레이 장치 등과 같은 다양한 유형의 디스플레이 장치가 활용된다.
- [0003] 이러한 디스플레이 장치는 사용자에게 보다 다양한 기능을 제공하기 위하여, 디스플레이 패널에 대한 사용자의 터치를 인식하고 인식된 터치를 기반으로 입력 처리를 수행하는 기능을 제공한다.
- [0004] 일 예로, 터치 인식이 가능한 디스플레이 장치는, 디스플레이 패널에 배치되거나 내장된 다수의 터치 전극을 포함하고, 이러한 터치 전극을 구동하여 디스플레이 패널에 대한 사용자의 터치 유무와 터치 좌표 등을 검출할 수있다.
- [0005] 여기서, 디스플레이 장치는 유형에 따라, 벤딩 영역이나 폴딩 영역을 포함할 수 있으며, 벤딩 영역이나 폴딩 영역 등에 터치 전극, 터치 배선 등이 배치될 수 있다. 이러한 경우, 디스플레이 장치의 폴딩으로 인해 터치 전극 등의 크랙이 발생하여 터치 센싱 성능이 저하될 수 있는 문제점이 존재한다.

#### 발명의 내용

#### 해결하려는 과제

- [0006] 본 발명의 실시예들은, 터치 디스플레이 장치의 폴딩 영역에 배치된 터치 전극의 크랙을 방지하며 폴딩 영역에 서 터치 센싱 성능을 개선할 수 있는 방안을 제공한다.
- [0007] 본 발명의 실시예들은, 터치 디스플레이 장치의 폴딩 영역에 배치된 터치 전극이나 터치 배선의 패턴을 폴딩 영역 이외의 영역에 배치된 터치 전극 등의 패턴과 동일하게 유지하며, 폴딩 영역에서 터치 전극의 크랙을 방지할수 있는 방안을 제공한다.

#### 과제의 해결 수단

- [0008] 일 측면에서, 본 발명의 실시예들은, 발광 소자를 포함하는 다수의 서브픽셀이 배치되고 복수의 제1 영역과 제1 영역 사이에 위치하는 적어도 하나의 제2 영역을 포함하는 액티브 영역과, 발광 소자 상에 배치된 봉지부와, 봉지부 상에 위치하고 액티브 영역에 배치된 다수의 터치 전극과, 봉지부 상에서 터치 전극이 배치된 층에 배치되고 제1 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제1 터치 전극 연결 배선과, 봉지부 상에서 터치 전극이 배치된 층과 다른 층에 배치되고 제2 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제2 터치 전극 연결 배선과, 제1 영역 및 제2 영역의 적어도 일부 영역에 배치되고 터치 전극이 배치된 층과 상기 제2 터치 전극 연결 배선이 배치된 층 사이의 층에 배치되는 터치 절연막을 포함하는 터치 디스플레이 장치를 제공한다.
- [0009] 여기서, 터치 절연막은, 제2 영역에서 터치 전극과 중첩된 영역 이외의 영역 및 제2 터치 전극 연결 배선과 중첩된 영역 이외의 영역의 적어도 일부 영역을 제외한 영역에 배치될 수 있다.
- [0010] 다른 측면에서, 본 발명의 실시예들은, 복수의 제1 영역과 제1 영역 사이에 위치하는 적어도 하나의 제2 영역을 포함하는 액티브 영역과, 액티브 영역에 배치된 다수의 터치 전극과, 터치 전극이 배치된 층에 배치되고 제1 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제1 터치 전극 연결 배선과, 터치 전극이 배치된 층과 다른 층에 배치되고 제2 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 제2 터치 전극 연결 배선과, 제1 영역 및 제2 영역의 적어도 일부 영역에 배치되고 제2 영역에서 터치 전극과 중첩된 영역 이외의 영역 및 제2 터치 전극 연결 배선과 중첩된 영역의 적어도 일부 영역에 배치된 터치 절연막을 포함하는 터치 디스플레이 장치를 제공한다.
- [0011] 다른 측면에서, 본 발명의 실시예들은, 복수의 제1 영역과 제1 영역 사이에 위치하는 적어도 하나의 제2 영역을 포함하는 액티브 영역과, 액티브 영역에 배치된 다수의 터치 전극과, 제2 영역을 제외한 영역에 배치되고 터치 전극이 배치된 층과 다른 층에 배치되며 일 방향으로 인접한 두 개의 터치 전극을 서로 연결하는 다수의 터치 전극 연결 배선과, 제1 영역 및 제2 영역의 적어도 일부 영역에 배치되고 제2 영역에서 터치 전극과 중첩된 영역에서 제거되거나, 터치 전극과 중첩된 영역을 제외한 영역의 적어도 일부 영역에서 제거된 터치 절연막을 포함하는 터치 디스플레이 장치를 제공한다.

#### 발명의 효과

- [0012] 본 발명의 실시예들에 의하면, 패널의 폴딩 영역에서 터치 전극 상에 배치되거나 터치 전극 아래에 배치된 절연 막을 터치 전극이나 터치 전극 연결 배선의 형태를 기반으로 패터닝하여 배치함으로써, 폴딩 영역의 폴딩으로 인한 힘이 절연막을 통해 분산되도록 하여 터치 전극의 크랙을 방지할 수 있다.
- [0013] 본 발명의 실시예들에 의하면, 폴딩 영역에 배치된 절연막을 패터닝하여 터치 전극의 크랙을 방지함으로써, 터치 전극의 패턴을 폴딩 영역과 폴딩 영역 이외의 영역에서 동일하게 유지하여 터치 전극의 배치를 용이하게 하며 터치 센싱 성능을 개선할 수 있다.

#### 도면의 간단한 설명

- [0014] 도 1은 본 발명의 실시예들에 따른 터치 디스플레이 장치의 개략적인 구성을 나타낸 도면이다.
  - 도 2는 본 발명의 실시예들에 따른 터치 디스플레이 장치의 디스플레이 패널을 개략적으로 나타낸 도면이다.
  - 도 3은 본 발명의 실시예들에 따른 디스플레이 패널에 터치 패널이 내장되는 구조를 예시적으로 나타낸 도면이다.
  - 도 4와 도 5는 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 터치 전국의 타입을 예시적으로 나타낸 도면이다.
  - 도 6은 도 5의 메쉬 타입의 터치 전극을 예시적으로 나타낸 도면이다.
  - 도 7은 본 발명의 실시예들에 따른 디스플레이 패널에서의 터치 센서 구조를 간략하게 나타낸 도면이다.
  - 도 8은 도 7의 터치 센서 구조의 구현 예시 도면이다.
  - 도 9는 본 발명의 실시예들에 따른 디스플레이 패널의 부분적인 단면도로서, 도 8에 도시된 X-X' 부분의 단면 구조의 예시를 나타낸 도면이다.

도 10과 도 11은 본 발명의 실시예들에 따른 디스플레이 패널에 컬러필터가 포함된 경우의 단면 구조를 예시적 으로 나타낸 도면이다.

도 12는 본 발명의 실시예들에 따른 터치 디스플레이 장치가 폴딩 영역을 포함하는 구조의 예시를 나타낸 도면이다.

도 13은 도 12에 도시된 Case 1에서 레퍼런스 영역과 폴딩 영역의 공정 과정의 예시를 나타낸 도면이다.

도 14는 도 12에 도시된 Case 1에서 레퍼런스 영역과 폴딩 영역에 배치된 터치 전극과 터치 전극 연결 배선이 연결되는 구조의 예시를 나타낸 도면이다.

도 15a 내지 도 15c는 도 12에 도시된 Case 1에서 폴딩 영역에 터치 절연막이 배치된 구조의 예시를 나타낸 도면이다.

도 16a와 도 16b는 도 12에 도시된 Case 2에서 폴딩 영역에 터치 전극과 터치 절연막이 배치된 구조의 예시를 나타낸 도면이다.

도 17a 내지 도 17c는 도 12에 도시된 Case 2에서 폴딩 영역에 터치 전극과 터치 절연막이 배치된 구조의 다른 예시를 나타낸 도면이다.

#### 발명을 실시하기 위한 구체적인 내용

- [0015] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다. 본 명세서 상에서 언급된 "포함한다", "갖는다", "이루어진다" 등이 사용되는 경우 "~만"이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별한 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함할 수 있다.
- [0016] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이 러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다.
- [0017] 구성 요소들의 위치 관계에 대한 설명에 있어서, 둘 이상의 구성 요소가 "연결", "결합" 또는 "접속" 등이 된다고 기재된 경우, 둘 이상의 구성 요소가 직접적으로 "연결", "결합" 또는 "접속" 될 수 있지만, 둘 이상의 구성 요소와 다른 구성 요소가 더 "개재"되어 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다. 여기서, 다른 구성 요소는 서로 "연결", "결합" 또는 "접속" 되는 둘 이상의 구성 요소 중 하나 이상에 포함될 수도 있다.
- [0018] 구성 요소들의 시간 관계 또는 흐름 관계에 대한 설명에 있어서, 예를 들어, "~후에", "~에 이어서", "~다음 에", "~전에" 등으로 시간적 선후 관계 또는 흐름적 선후 관계가 설명되는 경우, "바로" 또는 "직접"이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0019] 한편, 구성 요소에 대한 수치 또는 그 대응 정보(예: 레벨 등)가 언급된 경우, 별도의 명시적 기재가 없더라도, 수치 또는 그 대응 정보는 각종 요인(예: 공정상의 요인, 내부 또는 외부 충격, 노이즈 등)에 의해 발생할 수 있는 오차 범위를 포함하는 것으로 해석될 수 있다.
- [0020] 도 1은 본 발명의 실시예들에 따른 터치 디스플레이 장치의 시스템 구성도이다.
- [0021] 도 1을 참조하면, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 영상 디스플레이를 위한 기능과 터치 센 싱을 위한 기능을 모두 제공할 수 있다.
- [0022] 영상 디스플레이 기능을 제공하기 위하여, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의된 다수의 서브 픽셀이 배열된 디스플레이 패널(DISP)과, 다수의 데이터 라인을 구동하는 데이터 구동 회로(DDC)와, 다수의 게이트 라인을 구동하는 게이트 구동 회로(GDC)와, 데이터 구동 회로(DDC) 및 게이트 구동 회로(GDC)의 동작을 제어하는 디스플레이 컨트롤러(DCTR) 등을 포함할 수 있다.
- [0023] 데이터 구동 회로(DDC), 게이트 구동 회로(GDC) 및 디스플레이 컨트롤러(DCTR) 각각은 하나 이상의 개별 부품으

로 구현될 수도 있다. 경우에 따라서, 데이터 구동 회로(DDC), 게이트 구동 회로(GDC) 및 디스플레이 컨트롤러 (DCTR) 중 둘 이상은 하나의 부품으로 통합되어 구현될 수도 있다. 예를 들어, 데이터 구동 회로(DDC)와 디스플레이 컨트롤러(DCTR)는 하나의 집적회로 칩(IC Chip)으로 구현될 수 있다.

- [0024] 터치 센싱 기능을 제공하기 위하여, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 다수의 터치 전극을 포함하는 터치 패널(TSP)과, 터치 패널(TSP)로 터치 구동 신호를 공급하고 터치 패널(TSP)로부터 터치 센싱 신호를 검출하여, 검출된 터치 센싱 신호를 토대로 터치 패널(TSP)에서의 사용자의 터치 유무 또는 터치 위치(터치 좌표)를 센싱하는 터치 센싱 회로(TSC)를 포함할 수 있다.
- [0025] 터치 센싱 회로(TSC)는, 일 예로, 터치 패널(TSP)로 터치 구동 신호를 공급하고 터치 패널(TSP)로부터 터치 센싱 신호를 검출하는 터치 구동 회로(TDC)와, 터치 구동 회로(TDC)에 의해 검출된 터치 센싱 신호를 토대로 터치 패널(TSP)에서의 사용자의 터치 유무 및/또는 터치 위치를 센싱하는 터치 컨트롤러(TCTR) 등을 포함할 수 있다.
- [0026] 터치 구동 회로(TDC)는 터치 패널(TSP)로 터치 구동 신호를 공급하는 제1 회로 파트와 터치 패널(TSP)로부터 터치 센싱 신호를 검출하는 제2 회로 파트를 포함할 수 있다.
- [0027] 터치 구동 회로(TDC) 및 터치 컨트롤러(TCTR)는 별도의 부품으로 구현되거나, 경우에 따라서, 하나의 부품으로 통합되어 구현될 수도 있다.
- [0028] 한편, 데이터 구동 회로(DDC), 게이트 구동 회로(GDC) 및 터치 구동 회로(TDC) 각각은 하나 이상의 집적회로로 구현될 수 있으며, 디스플레이 패널(DISP)과의 전기적인 연결 관점에서 COG(Chip On Glass) 타입, COF(Chip On Film) 타입, 또는 TCP(Tape Carrier Package) 타입 등으로 구현될 수 있으며, 게이트 구동 회로(GDC)는 GIP(Gate In Panel) 타입으로도 구현될 수 있다.
- [0029] 한편, 디스플레이 구동을 위한 회로 구성들(DDC, GDC, DCTR)과 터치 센싱을 위한 회로 구성들(TDC, TCTR) 각각은 하나 이상의 개별 부품으로 구현될 수 있다. 경우에 따라서 디스플레이 구동을 위한 회로 구성들(DDC, GDC, DCTR) 중 하나 이상과 터치 센싱을 위한 회로 구성들(TDC, TCTR) 중 하나 이상은 기능적으로 통합되어 하나 이상의 부품으로 구현될 수도 있다.
- [0030] 예를 들어, 데이터 구동 회로(DDC)와 터치 구동 회로(TDC)는 하나 또는 둘 이상의 집적회로 칩에 통합 구현될 수 있다. 데이터 구동 회로(DDC)와 터치 구동 회로(TDC)가 둘 이상의 집적회로 칩에 통합 구현되는 경우, 둘 이상의 집적회로 칩 각각은 데이터 구동 기능과 터치 구동 기능을 가질 수 있다.
- [0031] 한편, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 유기발광 디스플레이 장치, 액정 디스플레이 장치 등의 다양한 타입일 수 있다. 아래에서는, 설명의 편의를 위해, 터치 디스플레이 장치가 유기발광 디스플레이 장치인 것으로 예를 들어 설명한다. 즉, 디스플레이 패널(DISP)은 유기발광 디스플레이 패널, 액정 디스플레이 패널 등의 다양한 타입일 수 있지만, 이하에서는, 설명의 편의를 위하여 디스플레이 패널(DISP)이 유기발광 디스플레이 패널인 것으로 예를 들어 설명한다.
- [0032] 또 한편, 후술하겠지만, 터치 패널(TSP)은 터치 구동 신호가 인가되거나 터치 센싱 신호가 검출될 수 있는 다수의 터치 전극과, 이러한 다수의 터치 전극을 터치 구동 회로(TDC)와 연결시켜주기 위한 다수의 터치 라우팅 배선 등을 포함할 수 있다.
- [0033] 터치 패널(TSP)은 디스플레이 패널(DISP)의 외부에 존재할 수도 있다. 즉, 터치 패널(TSP)과 디스플레이 패널 (DISP)은 별도로 제작되어 결합될 수 있다. 이러한 터치 패널(TSP)을 외장형 타입 또는 애드-온(Add-on) 타입이라고 한다.
- [0034] 이와 다르게, 터치 패널(TSP)은 디스플레이 패널(DISP)의 내부에 내장될 수도 있다. 즉, 디스플레이 패널(DIS P)을 제작할 때, 터치 패널(TSP)을 구성하는 다수의 터치 전극과 다수의 터치 라우팅 배선 등의 터치 센서 구조는 디스플레이 구동을 위한 전극들 및 신호 라인들과 함께 형성될 수 있다. 이러한 터치 패널(TSP)을 내장형 타입이라고 한다. 아래에서는, 설명의 편의를 위하여, 터치 패널(TSP)이 내장형 타입인 경우로 예를 들어 설명한다.
- [0035] 도 2는 본 발명의 실시예들에 따른 터치 디스플레이 장치의 디스플레이 패널(DISP)을 개략적으로 나타낸 도면이 다
- [0036] 도 2를 참조하면, 디스플레이 패널(DISP)은 영상이 표시되는 액티브 영역(AA)과, 액티브 영역(AA)의 외곽 경계라인(BL)의 외곽 영역인 논-액티브 영역(NA)을 포함할 수 있다.

- [0037] 디스플레이 패널(DISP)의 액티브 영역(AA)에는, 영상 디스플레이를 위한 다수의 서브픽셀이 배열되고, 디스플레이 구동을 위한 각종 전극들이나 신호 라인들이 배치된다.
- [0038] 또한, 디스플레이 패널(DISP)의 액티브 영역(AA)에는, 터치 센싱을 위한 다수의 터치 전극과 이들과 전기적으로 연결된 다수의 터치 라우팅 배선 등이 배치될 수 있다. 이에 따라, 액티브 영역(AA)은 터치 센싱이 가능한 터치 센싱 영역이라고도 할 수 있다.
- [0039] 디스플레이 패널(DISP)의 논-액티브 영역(NA)에는, 액티브 영역(AA)에 배치된 각종 신호 라인들이 연장된 링크라인들 또는 액티브 영역(AA)에 배치된 각종 신호 라인들과 전기적으로 연결된 링크 라인들과, 이 링크 라인들에 전기적으로 연결된 패드들이 배치될 수 있다. 논-액티브 영역(NA)에 배치된 패드들은 디스플레이 구동 회로 (DDC, GDC 등)가 본딩되거나 전기적으로 연결될 수 있다.
- [0040] 또한, 디스플레이 패널(DISP)의 논-액티브 영역(NA)에는, 액티브 영역(AA)에 배치된 다수의 터치 라우팅 배선이 연장된 링크 라인들 또는 액티브 영역(AA)에 배치된 다수의 터치 라우팅 배선과 전기적으로 연결된 링크 라인들 과, 이 링크 라인들에 전기적으로 연결된 패드들이 배치될 수 있다. 논-액티브 영역(NA)에 배치된 패드들은 터치 구동 회로(TDC)가 본딩되거나 전기적으로 연결될 수 있다.
- [0041] 논-액티브 영역(NA)에는, 액티브 영역(AA)에 배치된 다수의 터치 전극 중 최외곽 터치 전극의 일부가 확장된 부분이 존재할 수도 있고, 액티브 영역(AA)에 배치된 다수의 터치 전극과 동일한 물질의 하나 이상의 전극(터치전극)이 더 배치될 수도 있다.
- [0042] 즉, 디스플레이 패널(DISP)에 배치된 다수의 터치 전극은 액티브 영역(AA) 내에 모두 존재하거나, 디스플레이 패널(DISP)에 배치된 다수의 터치 전극 중 일부(예: 최외곽 터치 전극)는 논-액티브 영역(NA)에 존재하거나, 디스플레이 패널(DISP)에 배치된 다수의 터치 전극 중 일부(예: 최외곽 터치 전극)는 액티브 영역(AA)과 논-액티브 영역(NA)에 걸쳐 있을 수도 있다.
- [0043] 한편, 도 2를 참조하면, 본 발명의 실시예들에 따른 터치 디스플레이 장치의 디스플레이 패널(DISP)은 액티브 영역(AA) 내 어떠한 층(Layer, 예: 유기발광 디스플레이 패널에서의 봉지부)이 무너지는 것을 방지하기 위한 댐 (DAM)이 배치되는 댐 영역(DA)을 포함할 수 있다.
- [0044] 댐 영역(DA)은, 액티브 영역(AA)과 논-액티브 영역(NA)의 경계 지점이나 액티브 영역(AA)의 외곽 영역인 논-액 티브 영역(NA)의 어느 한 지점 등에 위치할 수 있다.
- [0045] 댐 영역(DA)에 배치되는 댐은, 액티브 영역(AA)의 모든 방향을 둘러싸면서 배치되거나, 액티브 영역(AA)의 하나 또는 둘 이상의 일부분(예: 무너지기 쉬운 층이 있는 부분)의 외곽에만 배치될 수도 있다.
- [0046] 댐 영역(DA)에 배치되는 댐은, 모두 연결되는 하나의 패턴일 수도 있고 단절된 둘 이상의 패턴으로 이루어질 수도 있다. 또한, 댐 영역(DA)은 1차 댐만이 배치될 수도 있고, 2개의 댐(1차 댐, 2차 댐)이 배치될 수도 있으며, 3개 이상의 댐이 배치될 수도 있다.
- [0047] 댐 영역(DA)에서, 어느 한 방향에서는 1차 댐만 있고, 어느 다른 한 방향에서는 1차 댐과 2차 댐이 모두 있을 수도 있다.
- [0048] 도 3은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 터치 패널(TSP)이 내장되는 구조를 예시적으로 나타낸 도면이다.
- [0049] 도 3을 참조하면, 디스플레이 패널(DISP)의 액티브 영역(AA)에는, 기판(SUB) 상에 다수의 서브픽셀(SP)이 배열된다.
- [0050] 각 서브픽셀(SP)은, 발광 소자(ED)와, 발광 소자(ED)를 구동하기 위한 제1 트랜지스터(T1)와, 제1 트랜지스터 (T1)의 제1 노드(N1)로 데이터 전압(VDATA)을 전달해주기 위한 제2 트랜지스터(T2)와, 한 프레임 동안 일정 전압을 유지해주기 위한 스토리지 캐패시터(Cst) 등을 포함할 수 있다.
- [0051] 제1 트랜지스터(T1)는 데이터 전압(VDATA)이 인가될 수 있는 제1 노드(N1), 발광 소자(ED)와 전기적으로 연결되는 제2 노드(N2) 및 구동 전압 라인(DVL)으로부터 구동 전압(VDD)이 인가되는 제3 노드(N3)를 포함할 수 있다. 제1 노드(N1)는 게이트 노드이고, 제2 노드(N2)는 소스 노드 또는 드레인 노드일 수 있고, 제3 노드(N3)는 드레인 노드 또는 소스 노드일 수 있다. 이러한 제1 트랜지스터(T1)는 발광 소자(ED)를 구동하는 구동 트랜지스터라고도 한다.

- [0052] 발광 소자(ED)는 제1 전극(예: 애노드 전극), 발광층 및 제2 전극(예: 캐소드 전극)을 포함할 수 있다. 제1 전 극은 제1 트랜지스터(T1)의 제2 노드(N2)와 전기적으로 연결되고, 제2 전극은 기저 전압(VSS)이 인가될 수 있다.
- [0053] 이러한 발광 소자(ED)에서 발광층은 유기물을 포함하는 유기 발광층일 수 있다. 이 경우, 발광 소자(ED)는 유기 발광다이오드(OLED: Organic Light Emitting Diode)일 수 있다.
- [0054] 제2 트랜지스터(T2)는, 게이트 라인(GL)을 통해 인가되는 스캔 신호(SCAN)에 의해 온-오프가 제어되며, 제1 트랜지스터(T1)의 제1 노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결될 수 있다. 이러한 제2 트랜지스터(T2)는 스위칭 트랜지스터라고도 한다.
- [0055] 제2 트랜지스터(T2)는 스캔 신호(SCAN)에 의해 턴-온 되면, 데이터 라인(DL)에서 공급된 데이터 전압(VDATA)을 제1 트랜지스터(T1)의 제1 노드(N1)에 전달한다.
- [0056] 스토리지 캐패시터(Cst)는 제1 트랜지스터(T1)의 제1 노드(N1)와 제2 노드(N2) 사이에 전기적으로 연결될 수 있다.
- [0057] 각 서브픽셀(SP)은 도 3에 도시된 바와 같이 2개의 트랜지스터(T1, T2)와 1개의 캐패시터(Cst)를 포함하는 2T1C 구조를 가질 수 있으며, 경우에 따라서, 1개 이상의 트랜지스터를 더 포함하거나, 1개 이상의 캐패시터를 더 포함할 수도 있다.
- [0058] 스토리지 캐패시터(Cst)는, 제1 트랜지스터(T1)의 제1 노드(N1)와 제2 노드(N2) 사이에 존재할 수 있는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 제1 트랜지스터(T1)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)일 수 있다.
- [0059] 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각은 n 타입 트랜지스터이거나 p 타입 트랜지스터일 수 있다.
- [0060] 한편, 전술한 바와 같이, 디스플레이 패널(DISP)에는 발광 소자(ED), 2개 이상의 트랜지스터(T1, T2) 및 1개 이상의 캐패시터(Cst) 등의 회로 소자가 배치된다. 이러한 회로 소자(특히, 발광 소자(ED))는 외부의 수분이나 산소 등에 취약하기 때문에, 외부의 수분이나 산소가 회로 소자(특히, 발광 소자(ED))로 침투되는 것을 방지하기 위한 봉지부(ENCAP)가 디스플레이 패널(DISP)에 배치될 수 있다.
- [0061] 이러한 봉지부(ENCAP)는 하나의 층으로 되어 있을 수도 있지만, 다수의 층으로 되어 있을 수도 있다.
- [0062] 한편, 본 발명의 실시예들에 따른 터치 디스플레이 장치에서는, 터치 패널(TSP)이 봉지부(ENCAP) 상에 형성될 수 있다.
- [0063] 즉, 터치 디스플레이 장치에서, 터치 패널(TSP)을 이루는 다수의 터치 전극(TE) 등의 터치 센서 구조는 봉지부 (ENCAP) 상에 배치될 수 있다.
- [0064] 터치 센싱 시, 터치 전극(TE)에는 터치 구동 신호 또는 터치 센싱 신호가 인가될 수 있다. 따라서, 터치 센싱 시, 봉지부(ENCAP)를 사이에 두고 배치되는 터치 전극(TE)과 캐소드 전극 사이에는 전위차가 형성되어 불필요한 기생 캐패시턴스가 형성될 수 있다. 이러한 기생 캐패시턴스는 터치 감도를 저하시킬 수 있기 때문에, 기생 캐패시턴스를 저하시키기 위하여, 터치 전극(TE)과 캐소드 전극 간의 거리는, 패널 두께, 패널 제작 공정 및 디스플레이 성능 등을 고려하여 일정 값(예: 1/m) 이상이 되도록 설계될 수 있다. 이를 위해, 일 예로, 봉지부 (ENCAP)의 두께는 최소 1/m 이상으로 설계될 수 있다.
- [0065] 도 4 및 도 5는 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 배치된 터치 전극(TE)의 타입들을 예시적으로 나타낸 도면이다.
- [0066] 도 4에 도시된 바와 같이, 디스플레이 패널(DISP)에 배치된 각 터치 전극(TE)은 개구부가 없는 판 형상의 전극 메탈일 수 있다. 이 경우, 각 터치 전극(TE)은 투명 전극일 수 있다. 즉, 각 터치 전극(TE)은 아래에 배치된 다수의 서브픽셀(SP)에서 발광된 빛들이 위로 투과될 수 있도록 투명 전극 물질로 되어 있을 수 있다.
- [0067] 이와 다르게, 도 5에 도시된 바와 같이, 디스플레이 패널(DISP)에 배치된 각 터치 전극(TE)은 메쉬(Mesh) 타입으로 패터닝되어 둘 이상의 개구부(OA)를 갖는 전극 메탈(EM)일 수 있다.
- [0068] 전국 메탈(EM)은 실질적인 터치 전극(TE)에 해당하는 부분으로서, 터치 구동 신호가 인가되거나, 터치 센싱 신호가 감지되는 부분이다.

- [0069] 도 5에 도시된 바와 같이, 각 터치 전극(TE)이 메쉬 타입으로 패터닝 된 전극 메탈(EM)인 경우, 터치 전극(TE) 의 영역에는 둘 이상의 개구부(OA)가 존재할 수 있다.
- [0070] 각 터치 전극(TE)에 존재하는 둘 이상의 개구부(OA) 각각은, 하나 이상의 서브픽셀(SP)의 발광 영역과 대응될수 있다. 즉, 다수의 개구부(OA)는 아래에 배치된 다수의 서브픽셀(SP)에서 발광된 빛들이 위로 지나가는 경로가 된다. 아래에서는, 설명의 편의를 위하여, 각 터치 전극(TE)이 메쉬 타입의 전극 메탈(EM)인 것을 예로 들어설명한다.
- [0071] 각 터치 전극(TE)에 해당하는 전극 메탈(EM)은 둘 이상의 서브픽셀(SP)의 발광 영역이 아닌 영역에 배치되는 뱅크 상에 위치할 수 있다.
- [0072] 한편, 여러 개의 터치 전극(TE)을 형성하는 방법으로서, 전극 메탈(EM)을 메쉬 타입으로 넓게 형성한 이후, 전 극 메탈(EM)을 정해진 패턴으로 커팅하여 전극 메탈(EM)을 전기적으로 분리시켜서, 여러 개의 터치 전극(TE)을 만들어줄 수 있다.
- [0073] 터치 전극(TE)의 외곽선 모양은, 도 4 및 도 5와 같이, 다이아몬드 형상, 마름모 등의 사각형일 수도 있고, 삼 각형, 오각형, 또는 육각형 등의 다양한 모양일 수 있다.
- [0074] 도 6은 도 5의 메쉬 타입의 터치 전극(TE)을 예시적으로 나타낸 도면이다.
- [0075] 도 6을 참조하면, 각 터치 전극(TE)의 영역에는, 메쉬 타입의 전극 메탈(EM)과 끊어져 있는 하나 이상의 더미 메탈(DM)이 존재할 수 있다.
- [0076] 전극 메탈(EM)은 실질적인 터치 전극(TE)에 해당하는 부분으로서 터치 구동 신호가 인가되거나 터치 센싱 신호 가 감지되는 부분이지만, 더미 메탈(DM)은 터치 전극(TE)의 영역 내에 존재하기는 하지만 터치 구동 신호가 인 가되지 않고 터치 센싱 신호도 감지되지 않는 부분이다. 즉, 더미 메탈(DM)는 전기적으로 플로팅(Floating) 된 메탈일 수 있다.
- [0077] 따라서, 전극 메탈(EM)은 터치 구동 회로(TDC)와 전기적으로 연결될 수 있지만, 더미 메탈(DM)은 터치 구동 회로(TDC)와 전기적으로 연결되지 않는다.
- [0078] 모든 터치 전극(TE) 각각의 영역 안에는, 하나 이상의 더미 메탈(DM)이 전극 메탈(EM)과 끊어진 상태로 존재할 수 있다.
- [0079] 이와 다르게, 모든 터치 전극(TE) 중 일부의 각 터치 전극(TE)의 영역 안에만, 하나 이상의 더미 메탈(DM)이 전 극 메탈(EM)과 끊어진 상태로 존재할 수도 있다. 즉, 일부의 터치 전극(TE)의 영역 내에는 더미 메탈(DM)이 존 재하지 않을 수도 있다.
- [0080] 한편, 더미 메탈(DM)의 역할과 관련하여, 도 5에 도시된 바와 같이, 터치 전극(TE)의 영역 내에 하나 이상의 더미 메탈(DM)이 존재하지 않고 전극 메탈(EM)만 메쉬 타입으로 존재하는 경우, 화면 상에 전극 메탈(EM)의 윤곽이 보이는 시인성 이슈가 발생할 수 있다.
- [0081] 이에 비해, 도 6에 도시된 바와 같이, 터치 전극(TE)의 영역 내에 하나 이상의 더미 메탈(DM)이 존재하는 경우, 화면 상에 전극 메탈(EM)의 윤곽이 보이는 시인성 이슈가 방지될 수 있다.
- [0082] 또한, 각 터치 전극(TE) 별로, 더미 메탈(DM)의 존재 유무 또는 개수(더미 메탈 비율)을 조절함으로써, 각 터치 전극(TE) 별로 캐패시턴스의 크기를 조절하여 터치 감도를 향상시킬 수도 있다.
- [0083] 한편, 1개의 터치 전극(TE)의 영역 내 형성된 전극 메탈(EM)에서 일부 지점들을 커팅함으로써, 커팅된 전극 메탈(EM)이 더미 메탈(DM)로 형성될 수 있다. 즉, 전극 메탈(EM)과 더미 메탈(DM)은 동일한 층에 형성된 동일한 물질일 수 있다.
- [0084] 한편, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 터치 전극(TE)에 형성되는 캐패시턴스(Capacitance)에 기반하여 터치를 센싱할 수 있다.
- [0085] 본 발명의 실시예들에 따른 터치 디스플레이 장치는 캐패시턴스 기반의 터치 센싱 방식으로서, 뮤추얼-캐패시턴스(Mutual-capacitance) 기반의 터치 센싱 방식으로 터치를 센싱할 수도 있고, 셀프-캐패시턴스(Self-capacitance) 기반의 터치 센싱 방식으로 터치를 센싱할 수도 있다.
- [0086] 뮤추얼-캐패시턴스 기반의 터치 센싱 방식의 경우, 다수의 터치 전극들(TE)은 터치 구동 신호가 인가되는 구동

터치 전극(송신 터치 전극)과, 터치 센싱 신호가 검출되고 구동 터치 전극과 캐패시턴스를 형성하는 센싱 터치 전극(수신 터치 전극)으로 분류될 수 있다.

- [0087] 이러한 뮤추얼-캐패시턴스 기반의 터치 센싱 방식의 경우, 터치 센싱 회로(TSC)는 손가락, 펜 등의 포인터의 유무에 따른 구동 터치 전극과 센싱 터치 전극 간의 캐패시턴스(뮤추얼-캐패시턴스)의 변화를 토대로 터치 유무및/또는 터치 좌표 등을 센싱한다.
- [0088] 셀프-캐패시턴스 기반의 터치 센싱 방식의 경우, 각 터치 전극(TE)은 구동 터치 전극과 센싱 터치 전극의 역할을 모두 갖는다. 즉, 터치 센싱 회로(TSC)는 하나 이상의 터치 전극(TE)으로 터치 구동 신호를 인가하고, 터치 구동 신호가 인가된 터치 전극(TE)을 통해 터치 센싱 신호를 검출하여, 검출된 터치 센싱 신호에 근거하여 손가락, 펜 등의 포인터와 터치 전극(TE) 간의 캐패시턴스의 변화를 파악하여 터치 유무 및/또는 터치 좌표 등을 센싱한다. 셀프-캐패시턴스 기반의 터치 센싱 방식에서는, 구동 터치 전극과 센싱 터치 전극의 구분이 없다.
- [0089] 이와 같이, 본 발명의 실시예들에 따른 터치 디스플레이 장치는 뮤추얼-캐패시턴스 기반의 터치 센싱 방식으로 터치를 센싱할 수도 있고, 셀프-캐패시턴스 기반의 터치 센싱 방식으로 터치를 센싱할 수도 있다. 다만, 아래에 서는, 설명의 편의를 위해, 터치 디스플레이 장치는 뮤추얼-캐패시턴스 기반의 터치 센싱을 수행하고, 이를 위한 터치 센서 구조를 갖는 것을 예로 들어 설명한다.
- [0090] 도 7은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에서의 터치 센서 구조를 간략하게 나타낸 도면이고, 도 8은 도 7의 터치 센서 구조의 구현 예시 도면이다.
- [0091] 도 7을 참조하면, 뮤추얼-캐패시턴스 기반의 터치 센싱을 위한 터치 센서 구조는, 다수의 X-터치 전극 라인(X-TEL)과 다수의 Y-터치 전극 라인(Y-TEL)을 포함할 수 있다. 여기서, 다수의 X-터치 전극 라인(X-TEL)과 다수의 Y-터치 전극 라인(Y-TEL)은 봉지부(ENCAP) 상에 위치한다.
- [0092] 다수의 X-터치 전극 라인(X-TEL) 각각은 제1 방향으로 배치되고, 다수의 Y-터치 전극 라인(Y-TEL) 각각은 제1 방향과 다른 제2 방향으로 배치될 수 있다.
- [0093] 본 명세서에서, 제1 방향 및 제2 방향은 상대적으로 서로 다른 방향일 수 있으며, 일 예로, 제1 방향은 x축 방향이고 제2 방향은 y축 방향일 수 있다. 이와 반대로, 제1 방향은 y축 방향이고 제2 방향은 x축 방향일 수도 있다. 또한, 제1 방향 및 제2 방향은 서로 직교할 수도 있지만 직교하지 않을 수도 있다. 또한, 본 명세서에서, 행과 열은 상대적인 것으로서, 보는 관점에서 따라서 행과 열은 바뀔 수 있다.
- [0094] 다수의 X-터치 전극 라인(X-TEL) 각각은 전기적으로 연결된 여러 개의 X-터치 전극(X-TE)으로 구성될 수 있다. 다수의 Y-터치 전극 라인(Y-TEL) 각각은 전기적으로 연결된 여러 개의 Y-터치 전극(Y-TE)으로 구성될 수 있다.
- [0095] 여기서, 다수의 X-터치 전극(X-TE)과 다수의 Y-터치 전극(Y-TE)은 다수의 터치 전극(TE)에 포함되며 역할(기능)이 구분되는 전극들이다.
- [0096] 가령, 다수의 X-터치 전극 라인(X-TEL) 각각을 구성하는 다수의 X-터치 전극(X-TE)은 구동 터치 전극이고, 다수의 Y-터치 전극 라인(Y-TEL) 각각을 구성하는 다수의 Y-터치 전극(Y-TE)은 센싱 터치 전극일 수 있다. 이 경우, 다수의 X-터치 전극 라인(X-TEL) 각각은 구동 터치 전극 라인에 해당하고, 다수의 Y-터치 전극 라인(Y-TEL) 각 각은 센싱 터치 전극 라인에 해당한다.
- [0097] 이와 반대로, 다수의 X-터치 전극 라인(X-TEL) 각각을 구성하는 다수의 X-터치 전극(X-TE)은 센싱 터치 전극이고, 다수의 Y-터치 전극 라인(Y-TEL) 각각을 구성하는 다수의 Y-터치 전극(Y-TE)은 구동 터치 전극일 수 있다. 이 경우, 다수의 X-터치 전극 라인(X-TEL) 각각은 센싱 터치 전극 라인에 해당하고, 다수의 Y-터치 전극 라인(Y-TEL) 각각은 구동 터치 전극 라인에 해당한다.
- [0098] 터치 센싱을 위한 터치 센서 메탈은, 다수의 X-터치 전극 라인(X-TEL)과 다수의 Y-터치 전극 라인(Y-TEL) 이외에도, 다수의 터치 라우팅 배선(TL)을 포함할 수 있다.
- [0099] 다수의 터치 라우팅 배선(TL)은, 다수의 X-터치 전극 라인(X-TEL) 각각에 연결되는 하나 이상의 X-터치 라우팅 배선(X-TL)과, 다수의 Y-터치 전극 라인(Y-TEL) 각각에 연결되는 하나 이상의 Y-터치 라우팅 배선(Y-TL)을 포함할 수 있다.
- [0100] 도 8을 참조하면, 다수의 X-터치 전극 라인(X-TEL) 각각은, 동일한 행(또는 열)에 배치되는 복수의 X-터치 전극 (X-TE)과, 이들을 전기적으로 연결해주는 하나 이상의 X-터치 전극 연결 배선(X-CL)을 포함할 수 있다. 여기서, 인접한 2개의 X-터치 전극(X-TE)을 연결해주는 X-터치 전극 연결 배선(X-CL)은, 인접한 2개의 X-터치 전극(X-TE)을 연결해주는 X-터치 전극(X-TE)을 전해 X-터치 전극(X-TE)을 전해 X-터치 전극(X-TE)을 전해 X-터치 전극(X-TE)을 제공하면 X-TE)를 제공하

TE)와 일체화된 메탈일 수도 있고(도 8의 예시), 컨택홀을 통해 인접한 2개의 X-터치 전극(X-TE)와 연결되는 메탈일 수도 있다.

- [0101] 다수의 Y-터치 전극 라인(Y-TEL) 각각은, 동일한 열(또는 행)에 배치되는 복수의 Y-터치 전극(Y-TE)과, 이들을 전기적으로 연결해주는 하나 이상의 Y-터치 전극 연결 배선(Y-CL)을 포함할 수 있다. 여기서, 인접한 2개의 Y-터치 전극(Y-TE)을 연결해주는 Y-터치 전극 연결 배선(Y-CL)은, 인접한 2개의 Y-터치 전극(Y-TE)와 일체화된 메탈일 수도 있고, 컨택홀을 통해 인접한 2개의 Y-터치 전극(Y-TE)와 연결되는 메탈일 수도 있다(도 8의 예시).
- [0102] X-터치 전극 라인(X-TEL)과 Y-터치 전극 라인(Y-TEL)이 교차되는 영역(터치 전극 라인 교차 영역)에서는, X-터 치 전극 연결 배선(X-CL)과 Y-터치 전극 연결 배선(Y-CL)이 교차될 수 있다.
- [0103] 이 경우, X-터치 전극 라인(X-TEL)과 Y-터치 전극 라인(Y-TEL)이 교차되는 영역(터치 전극 라인 교차 영역)에서는, X-터치 전극 연결 배선(X-CL)과 Y-터치 전극 연결 배선(Y-CL)이 교차될 수 있다.
- [0104] 이와 같이, 터치 전극 라인 교차 영역에서, X-터치 전극 연결 배선(X-CL)과 Y-터치 전극 연결 배선(Y-CL)이 교 차된 경우, X-터치 전극 연결 배선(X-CL)과 Y-터치 전극 연결 배선(Y-CL)은 서로 다른 층에 위치해야만 한다.
- [0105] 따라서, 다수의 X-터치 전극 라인(X-TEL)과 다수의 Y-터치 전극 라인(Y-TEL)이 교차되도록 배치되기 위해서, 다수의 X-터치 전극(X-TE), 다수의 X-터치 전극 연결 배선(X-CL), 다수의 Y-터치 전극(Y-TE), 다수의 Y-터치 전극 라인(Y-TEL), 다수의 Y-터치 전극 연결 배선(Y-CL)은 둘 이상의 층에 위치할 수 있다.
- [0106] 도 8을 참조하면, 다수의 X-터치 전극 라인(X-TEL) 각각은 하나 이상의 X-터치 라우팅 배선(X-TL)을 통해 해당 X-터치 패드(X-TP)와 전기적으로 연결된다. 즉, 하나의 X-터치 전극 라인(X-TEL)에 포함된 복수의 X-터치 전극 (X-TE) 중 최외곽에 배치된 X-터치 전극(X-TE)은 X-터치 라우팅 배선(X-TL)을 통해 해당 X-터치 패드(X-TP)와 전기적으로 연결된다.
- [0107] 다수의 Y-터치 전극 라인(Y-TEL) 각각은 하나 이상의 Y-터치 라우팅 배선(Y-TL)을 통해 해당 Y-터치 패드(Y-TP)와 전기적으로 연결된다. 즉, 하나의 Y-터치 전극 라인(Y-TEL)에 포함된 복수의 Y-터치 전극(Y-TE) 중 최외 곽에 배치된 Y-터치 전극(Y-TE)은 Y-터치 라우팅 배선(Y-TL)을 통해 해당 Y-터치 패드(Y-TP)와 전기적으로 연결된다.
- [0108] 한편, 도 8에 도시된 바와 같이, 다수의 X-터치 전극 라인(X-TEL) 및 다수의 Y-터치 전극 라인(Y-TEL)은 봉지부 (ENCAP) 상에 배치될 수 있다. 즉, 다수의 X-터치 전극 라인(X-TEL)을 구성하는 다수의 X-터치 전극(X-TE)과 다수의 X-터치 전극 연결 배선(X-CL)은, 봉지부(ENCAP) 상에 배치될 수 있다. 다수의 Y-터치 전극 라인(Y-TEL)을 구성하는 다수의 Y-터치 전극(Y-TE)과 다수의 Y-터치 전극 연결 배선(Y-CL)은, 봉지부(ENCAP) 상에 배치될 수 있다.
- [0109] 한편, 도 8에 도시된 바와 같이, 다수의 X-터치 전극 라인(X-TEL)에 전기적으로 연결된 다수의 X-터치 라우팅 배선(X-TL) 각각은 봉지부(ENCAP) 상에 배치되면서 봉지부(ENCAP)가 없는 곳까지 연장되어 다수의 X-터치 패드 (X-TP)와 전기적으로 연결될 수 있다. 다수의 Y-터치 전극 라인(Y-TEL)에 전기적으로 연결된 다수의 Y-터치 라우팅 배선(Y-TL) 각각은 봉지부(ENCAP) 상에 배치되면서 봉지부(ENCAP)가 없는 곳까지 연장되어 다수의 Y-터치 패드(Y-TP)와 전기적으로 연결될 수 있다. 여기서, 봉지부(ENCAP)는 액티브 영역(AA) 내에 위치할 수 있으며, 경우에 따라서, 논-액티브 영역(NA)까지 확장될 수도 있다.
- [0110] 한편, 전술한 바와 같이, 액티브 영역(AA) 내 어떠한 층(Layer, 예: 유기 발광 디스플레이 패널에서의 봉지부) 이 무너지는 것을 방지하기 위하여, 액티브 영역(AA)과 논-액티브 영역(NA)의 경계 영역 또는 액티브 영역(AA)의 외곽 영역인 논-액티브 영역(NA)에 댐 영역(DA)이 존재할 수 있다.
- [0111] 도 8에 도시된 바와 같이, 일 예로, 댐 영역(DA)에는 1차 댐(DAM1)과 2차 댐(DAM2)이 배치될 수 있다. 여기서, 2차 댐(DAM2)은 1차 댐(DAM1)보다 더 외곽에 위치할 수 있다.
- [0112] 도 8의 예시와 다르게, 댐 영역(DA)에 1차 댐(DAM1)만 위치할 수도 있고, 경우에 따라서, 댐 영역(DA)에 1차 댐(DAM1)과 2차 댐(DAM2)뿐만 아니라 1개 이상의 추가적인 댐이 더 배치될 수도 있다.
- [0113] 한편, 도 8을 참조하면, 봉지부(ENCAP)가 1차 댐(DAM1)의 측면에 위치하거나, 봉지부(ENCAP)가 1차 댐(DAM1)의 측면은 물론 상부에도 위치할 수 있다.
- [0114] 도 9는 본 발명의 실시예들에 따른 디스플레이 패널(DISP)의 부분적인 단면도로서, 도 8의 X-X' 단면도이다. 단, 도 9에서는, 터치 전극(TE)이 판 형상으로 도시되었으며, 이는 예시일 뿐, 메쉬 타입으로 되어 있을 수도

있다. 그리고, 터치 전극(TE)이 메쉬 타입인 경우 터치 전극(TE)의 개구부(OA)는 서브픽셀(SP)의 발광 영역 상에 위치할 수 있다.

- [0115] 액티브 영역(AA) 내 각 서브픽셀(SP)에서의 구동 트랜지스터인 제1 트랜지스터(T1)는 기판(SUB) 상에 배치된다.
- [0116] 제1 트랜지스터(T1)는, 게이트 전극에 해당하는 제1 노드 전극(NE1), 소스 전극 또는 드레인 전극에 해당하는 제2 노드 전극(NE2), 드레인 전극 또는 소스 전극에 해당하는 제3 노드 전극(NE3) 및 반도체층(SEMI) 등을 포함한다.
- [0117] 제1 노드 전극(NE1)과 반도체층(SEMI)은 게이트 절연막(GI)을 사이에 두고 중첩될 수 있다. 제2 노드 전극(NE 2)은 절연층(INS) 상에 형성되어 반도체층(SEMI)의 일 측과 접촉하고, 제3 노드 전극(NE3)은 절연층(INS) 상에 형성되어 반도체층(SEMI)의 타 측과 접촉할 수 있다.
- [0118] 발광 소자(ED)는 애노드 전극(또는 캐소드 전극)에 해당하는 제1 전극(E1)과, 제1 전극(E1) 상에 형성되는 발광 층(EL)과, 발광층(EL) 위에 형성된 캐소드 전극(또는 애노드 전극)에 해당하는 제2 전극(E2) 등을 포함할 수 있다.
- [0119] 제1 전극(E1)은 평탄화막(PLN)을 관통하는 화소 컨택홀을 통해 노출된 제1 트랜지스터(T1)의 제2 노드 전극 (NE2)과 전기적으로 접속된다.
- [0120] 발광층(EL)은 뱅크(BANK)에 의해 마련된 발광 영역의 제1 전극(E1) 상에 형성된다. 발광층(EL)은 제1 전극(E1) 상에 정공 관련층, 발광층, 전자 관련층 순으로 또는 역순으로 적층되어 형성된다. 제2 전극(E2)은 발광층(EL)을 사이에 두고 제1 전극(E1)과 대향하도록 형성된다.
- [0121] 봉지부(ENCAP)는 외부의 수분이나 산소에 취약한 발광 소자(ED)로 외부의 수분이나 산소가 침투되는 것을 차단한다.
- [0122] 이러한 봉지부(ENCAP)는 하나의 층으로 되어 있을 수도 있지만, 도 9에 도시된 바와 같이 다수의 층(PAS1, PCL, PAS2)으로 되어 있을 수도 있다.
- [0123] 예를 들어, 봉지부(ENCAP)가 다수의 층(PAS1, PCL, PAS2)으로 이루어진 경우, 봉지부(ENCAP)는 하나 이상의 무기 봉지층(PAS1, PAS2)와 하나 이상의 유기 봉지층(PCL)dmf 포함할 수 있다. 구체적인 예로서, 봉지부(ENCAP)는 제1 무기 봉지층(PAS1), 유기 봉지층(PCL) 및 제2 무기 봉지층(PAS2)이 순서대로 적충된 구조로 되어 있을 수 있다.
- [0124] 여기서, 유기 봉지층(PCL)은, 적어도 하나의 유기 봉지층 또는 적어도 하나의 무기 봉지층을 더 포함할 수도 있다.
- [0125] 제1 무기 봉지층(PAS1)은 발광 소자(ED)와 가장 인접하도록 캐소드 전극에 해당하는 제2 전극(E2)이 형성된 기판(SUB) 상에 형성된다. 이러한 제1 무기 봉지층(PAS1)은, 일 예로, 질화실리콘(SiNx), 산화 실리콘(SiOx), 산화질화실리콘(SiON) 또는 산화 알루미늄(Al<sub>2</sub>O<sub>3</sub>)과 같은 저온 증착이 가능한 무기 절연 재질로 형성된다. 제1 무기 봉지층(PAS1)이 저온 분위기에서 증착되므로, 제1 무기 봉지층(PAS1)은 증착 공정 시 고온 분위기에 취약한 유기물을 포함하는 발광층(EL)이 손상되는 것을 방지할 수 있다.
- [0126] 유기 봉지층(PCL)은 제1 무기 봉지층(PAS1)보다 작은 면적으로 형성될 수 있으며, 이 경우, 유기 봉지층(PCL)은 제1 무기 봉지층(PAS1)의 양끝단을 노출시키도록 형성될 수 있다. 유기 봉지층(PCL)은 유기발광 디스플레이 장치인 터치 디스플레이 장치의 휘어짐에 따른 각 층들 간의 응력을 완화시키는 완충 역할을 하며, 평탄화 성능을 강화하는 역할을 할 수 있다. 유기 봉지층(PCL)은, 일 예로, 아크릴 수지, 에폭시 수지, 폴리이미드, 폴리에틸 렌 또는 실리콘옥시카본(SiOC)과 같은 유기 절연 재질로 형성될 수 있다.
- [0127] 한편, 유기 봉지층(PCL)이 잉크젯 방식을 통해 형성되는 경우, 논-액티브 영역(NA) 및 액티브 영역(AA)의 경계 영역이나 논-액티브 영역(NA) 내 일부 영역에 해당하는 댐 영역(DA)에 하나 또는 둘 이상의 댐(DAM)이 형성될 수 있다.
- [0128] 예를 들어, 도 9에 도시된 같이, 댐 영역(DA)은 논-액티브 영역(NA)에서 다수의 X-터치 패드(X-TP) 및 다수의 Y-터치 패드(Y-TP)가 형성된 패드 영역과 액티브 영역(AA) 사이에 위치하며, 이러한 댐 영역(DA)에는 액티브 영역(AA)과 인접한 1차 댐(DAM1)과 패드 영역에 인접한 2차 댐(DAM2)이 존재할 수 있다.
- [0129] 댐 영역(DA)에 배치되는 하나 이상의 댐(DAM)은 액상 형태의 유기 봉지층(PCL)가 액티브 영역(AA)에 적하될 때,

액상 형태의 유기 봉지층(PCL)가 논-액티브 영역(NA)의 방향으로 무너져 패드 영역을 침범하는 것을 방지할 수 있다.

- [0130] 이러한 효과는, 도 9에 도시된 같이, 1차 댐(DAM1) 및 2차 댐(DAM2)이 구비되는 경우 더욱 커질 수 있다.
- [0131] 1차 댐(DAM1) 및/또는 2차 댐(DAM2)은 단층 또는 다층 구조로 형성될 수 있다. 예를 들어, 1차 댐(DAM1) 및/또는 2차 댐(DAM2)은 뱅크(BANK) 및 스페이서(도시하지 않음) 등 중 적어도 어느 하나와 동일 재질로 동시에 형성될 수 있다. 이 경우, 마스크 추가 공정 및 비용 상승 없이 댐 구조를 형성할 수 있다.
- [0132] 또한, 1차 댐(DAM1) 및/또는 2차 댐(DAM2)은 도 9에 도시된 바와 같이, 제1 무기 봉지층(PAS1) 및/또는 제2 무기 봉지층(PAS2)이 뱅크(BANK) 상에 적층된 구조로 되어 있을 수 있다.
- [0133] 또한, 유기물을 포함하는 유기 봉지층(PCL)은, 도 9에 도시된 바와 같이, 1차 댐(DAM1)의 내 측면에만 위치할 수 있다.
- [0134] 이와 다르게, 유기물을 포함하는 유기 봉지층(PCL)은, 1차 댐(DAM1) 및 2차 댐(DAM2) 중 적어도 일부의 상부에 도 위치할 수 있다. 일 예로, 유기 봉지층(PCL)이 1차 댐(DAM1)의 상부에 위치할 수도 있다.
- [0135] 제2 무기 봉지층(PAS2)은 유기 봉지층(PCL)이 형성된 기판(SUB) 상에 유기 봉지층(PCL) 및 제1 무기 봉지층 (PAS1) 각각의 상부면 및 측면을 덮도록 형성될 수 있다. 제2 무기 봉지층(PAS2)은 외부의 수분이나 산소가 제1 무기 봉지층(PAS1) 및 유기 봉지층(PCL)으로 침투하는 것을 최소화하거나 차단한다. 이러한 제 2 무기 봉지층 (PAS2)은, 일 예로, 질화실리콘(SiNx), 산화 실리콘(SiOx), 산화질화실리콘(SiON) 또는 산화 알루미늄(Al<sub>2</sub>O<sub>3</sub>)과 같은 무기 절연 재질로 형성된다.
- [0136] 이러한 봉지부(ENCAP) 상에는 터치 버퍼막(T-BUF)이 배치될 수 있다. 터치 버퍼막(T-BUF)은 X, Y-터치 전극들 (X-TE, Y-TE) 및 X, Y-터치 전극 연결 배선(X-CL, Y-CL)을 포함하는 터치 센서 메탈과, 발광 소자(ED)의 제2 전극(E2) 사이에 위치할 수 있다.
- [0137] 터치 버퍼막(T-BUF)은 터치 센서 메탈과, 발광 소자(ED)의 제2 전극(E2) 사이의 이격 거리가 미리 정해진 최소이격 거리(예: 1½m)를 유지하도록 설계될 수 있다. 이에 따라, 터치 센서 메탈과, 발광 소자(ED)의 제2 전극(E2) 사이에 형성되는 기생 캐패시턴스를 줄여주거나 방지해줄 수 있고, 이를 통해, 기생 캐패시턴스에 의한 터치 감도 저하를 방지해줄 수 있다.
- [0138] 이러한 터치 버퍼막(T-BUF) 없이, 봉지부(ENCAP) 상에 X, Y-터치 전극들(X-TE, Y-TE) 및 X, Y-터치 전극 연결 배선(X-CL, Y-CL)을 포함하는 터치 센서 메탈이 배치될 수도 있다.
- [0139] 또한, 터치 버퍼막(T-BUF)은 터치 버퍼막(T-BUF) 상에 배치되는 터치 센서 메탈의 제조 공정 시 이용되는 약액 (현상액 또는 식각액 등등) 또는 외부로부터의 수분 등이 유기물을 포함하는 발광층(EL)으로 침투되는 것을 차단할 수 있다. 이에 따라, 터치 버퍼막(T-BUF)은 약액 또는 수분에 취약한 발광층(EL)의 손상을 방지할 수 있다.
- [0140] 터치 버퍼막(T-BUF)은 고온에 취약한 유기물을 포함하는 발광층(EL)의 손상을 방지하기 위해 일정 온도(예: 100 도(℃)) 이하의 저온에서 형성 가능하고 1~3의 저유전율을 가지는 유기 절연 재질로 형성된다. 예를 들어, 터치 버퍼막(T-BUF)은 아크릴 계열, 에폭시 계열 또는 실록산(Siloxan) 계열의 재질로 형성될 수 있다. 유기 절연 재질로 평탄화 성능을 가지는 터치 버퍼막(T-BUF)은 유기 발광 디스플레이 장치의 휘어짐에 따른 봉지부(ENCAP)를 구성하는 각각의 봉지층(PAS1, PCL, PAS2)의 손상 및 터치 버퍼막(T-BUF) 상에 형성되는 터치 센서 메탈의 깨짐 현상을 방지할 수 있다.
- [0142] Y-터치 전극 라인(Y-TEL)은, 다수의 Y-터치 전극(Y-TE)과, 다수의 Y-터치 전극(Y-TE) 사이를 전기적으로 연결해 주는 다수의 Y-터치 전극 연결 배선(Y-CL)을 포함할 수 있다.
- [0143] 도 9에 도시된 바와 같이, 다수의 Y-터치 전극(Y-TE)과 다수의 Y-터치 전극 연결 배선(Y-CL)은 터치 절연막 (IND)을 사이에 두고 서로 다른 층에 위치할 수 있다.
- [0144] 다수의 Y-터치 전극(Y-TE)은 y축 방향을 따라 일정한 간격으로 이격될 수 있다. 이러한 다수의 Y-터치 전극(Y-

TE) 각각은 Y-터치 전극 연결 배선(Y-CL)을 통해 y축 방향으로 인접한 다른 Y-터치 전극(Y-TE)과 전기적으로 연결될 수 있다.

- [0145] Y-터치 전극 연결 배선(Y-CL)은 터치 버퍼막(T-BUF) 상에 형성되며 터치 절연막(IND)을 관통하는 터치 컨택홀을 통해 노출되어 y축 방향으로 인접한 2개의 Y-터치 전극(Y-TE)과 전기적으로 접속될 수 있다.
- [0146] Y-터치 전극 연결 배선(Y-CL)은 뱅크(BANK)와 중첩되도록 배치될 수 있다. 이에 따라, Y-터치 전극 연결 배선 (Y-CL)에 의해 개구율이 저하되는 것을 방지할 수 있다.
- [0147] X-터치 전극 라인(X-TEL)은, 다수의 X-터치 전극(X-TE)과, 다수의 X-터치 전극(X-TE) 사이를 전기적으로 연결해 주는 다수의 X-터치 전극 연결 배선(X-CL)을 포함할 수 있다. 다수의 X-터치 전극(X-TE)과 다수의 X-터치 전극 연결 배선(X-CL)은 터치 절연막(IND)을 사이에 두고 서로 다른 층에 위치할 수 있다.
- [0148] 다수의 X-터치 전극(X-TE)은 터치 절연막(ILD) 상에서 x축 방향을 따라 일정한 간격으로 이격될 수 있다. 이러한 다수의 X-터치 전극(X-TE) 각각은 X-터치 전극 연결 배선(X-CL)을 통해 x축 방향으로 인접한 다른 X-터치 전극(X-TE)과 전기적으로 연결될 수 있다.
- [0149] X-터치 전극 연결 배선(X-CL)은 X-터치 전극(X-TE)과 동일 평면 상에 배치되어 별도의 컨택홀 없이 x축 방향으로 인접한 2개의 X-터치 전극(X-TE)과 전기적으로 접속되거나, x축 방향으로 인접한 2개의 X-터치 전극(X-TE)과 일체로 되어 있을 수 있다.
- [0150] X-터치 전극 연결 배선(X-CL)은 뱅크(BANK)와 중첩되도록 배치될 수 있다. 이에 따라, X-터치 전극 연결 배선 (X-CL)에 의해 개구율이 저하되는 것을 방지할 수 있다.
- [0151] 한편, Y-터치 전극 라인(Y-TEL)은 Y-터치 라우팅 배선(Y-TL) 및 Y-터치 패드(Y-TP)를 통해 터치 구동 회로(TD C)와 전기적으로 연결될 수 있다. 이와 마찬가지로, X-터치 전극 라인(X-TEL)은 X-터치 라우팅 배선(X-TL) 및 X-터치 패드(X-TP)를 통해 터치 구동 회로(TDC)와 전기적으로 연결될 수 있다.
- [0152] X-터치 패드(X-TP) 및 Y-터치 패드(Y-TP)를 덮는 패드 커버 전극이 더 배치될 수도 있다.
- [0153] X-터치 패드(X-TP)은 X-터치 라우팅 배선(X-TL)과 별도로 형성될 수도 있고, X-터치 라우팅 배선(X-TL)이 연장되어 형성될 수도 있다. Y-터치 패드(Y-TP)은 Y-터치 라우팅 배선(Y-TL)과 별도로 형성될 수도 있고, Y-터치 라우팅 배선(Y-TL)이 연장되어 형성될 수도 있다.
- [0154] X-터치 패드(X-TP)가 X-터치 라우팅 배선(X-TL)이 연장되어 형성되고, Y-터치 패드(Y-TP)가 Y-터치 라우팅 배선 (Y-TL)이 연장되어 형성된 경우, X-터치 패드(X-TP), X-터치 라우팅 배선(X-TL), Y-터치 패드(Y-TP) 및 Y-터치 라우팅 배선(Y-TL)은 동일한 제1 도전 물질로 구성될 수 있다. 여기서, 제1 도전 물질은, 일 예로, A1, Ti, Cu, Mo와 같은 내식성 및 내산성이 강하고 전도성이 좋은 금속을 이용하여 단층 또는 다층 구조로 형성될 수 있다.
- [0155] 예를 들어, 제1 도전 물질로 된 X-터치 패드(X-TP), X-터치 라우팅 배선(X-TL), Y-터치 패드(Y-TP) 및 Y-터치 라우팅 배선(Y-TL)은 Ti/Al/Ti 또는 Mo/Al/Mo와 같이 적층된 3층 구조로 형성될 수 있다.
- [0156] X-터치 패드(X-TP) 및 Y-터치 패드(Y-TP)를 덮을 수 있는 패드 커버 전극은 제1 및 Y-터치 전극(X-TE, Y-TE)과 동일 재질로 제2 도전 물질로 구성될 수 있다. 여기서, 제2 도전 물질은 내식성 및 내산성이 강한 ITO 또는 IZO 와 같은 투명 도전물질로 형성될 수 있다. 이러한 패드 커버 전극은 터치 버퍼막(T-BUF)에 의해 노출되도록 형성됨으로써 터치 구동 회로(TDC)와 본딩되거나 또는 터치 구동 회로(TDC)가 실장된 회로 필름과 본딩될 수 있다.
- [0157] 여기서, 터치 버퍼막(T-BUF)은 터치 센서 메탈을 덮도록 형성되어 터치 센서 메탈이 외부의 수분 등에 의해 부식되는 것을 방지할 수 있다. 일 예로, 터치 버퍼막(T-BUF)은 유기 절연 재질로 형성되거나, 원편광판 또는 에폭시 또는 아크릴 재질의 필름 형태로 형성될 수 있다. 이러한 터치 보호막(T-BUF)이 봉지부(ENCAP) 상에 없을 수도 있다. 즉, 터치 버퍼막(T-BUF)은 필수적인 구성이 아닐 수도 있다.
- [0158] Y-터치 라우팅 배선(Y-TL)은, 터치 라우팅 배선 컨택홀을 통해 Y-터치 전극(Y-TE)과 전기적으로 연결되거나, Y-터치 전극(Y-TE)과 일체로 되어 있을 수 있다.
- [0159] 이러한 Y-터치 라우팅 배선(Y-TL)은, 논-액티브 영역(NA)까지 신장되어 봉지부(ENCAP)의 상부 및 측면과 댐 (DAM)의 상부 및 측면을 지나서 Y-터치 패드(Y-TP)와 전기적으로 연결될 수 있다. 이에 따라, Y-터치 라우팅 배선(Y-TL)은 Y-터치 패드(Y-TP)를 통해 터치 구동 회로(TDC)와 전기적으로 연결될 수 있다.

- [0160] Y-터치 라우팅 배선(Y-TL)은, Y-터치 전극(Y-TE)에서의 터치 센싱 신호를 터치 구동 회로(TDC)로 전달해주거나, 터치 구동 회로(TDC)로부터 터치 구동 신호를 공급받아 Y-터치 전극(Y-TE)에 전달해줄 수 있다.
- [0161] X-터치 라우팅 배선(X-TL)은, 터치 라우팅 배선 컨택홀을 통해 X-터치 전극(X-TE)과 전기적으로 연결되거나, X-터치 전극(X-TE)과 일체로 되어 있을 수 있다.
- [0162] 이러한 X-터치 라우팅 배선(X-TL)은 논-액티브 영역(NA)까지 신장되어 봉지부(ENCAP)의 상부 및 측면과 댐(DA M)의 상부 및 측면을 지나서 X-터치 패드(Y-TP)와 전기적으로 연결될 수 있다. 이에 따라, X-터치 라우팅 배선 (X-TL)은 X-터치 패드(X-TP)를 통해 터치 구동 회로(TDC)와 전기적으로 연결될 수 있다.
- [0163] X-터치 라우팅 배선(X-TL)은, 터치 구동 회로(TDC)로부터 터치 구동 신호를 공급받아 X-터치 전극(X-TE)에 전달할 수 있고, X-터치 전극(X-TE)에서의 터치 센싱 신호를 터치 구동 회로(TDC)로 전달해줄 수도 있다.
- [0164] X-터치 라우팅 배선(X-TL) 및 Y-터치 라우팅 배선(Y-TL)의 배치는 패널 설계사항에 따라 다양하게 변경 가능하다.
- [0165] X-터치 전극(X-TE) 및 Y-터치 전극(Y-TE) 상에 터치 보호막(PAC)이 배치될 수 있다. 이러한 터치 보호막(PAC)은 댐(DAM)의 전 또는 후까지 확장되어 X-터치 라우팅 배선(X-TL) 및 Y-터치 라우팅 배선(Y-TL) 상에도 배치될 수 있다.
- [0166] 한편, 도 9의 단면도는 개념적으로 구조를 도시한 것으로서, 보는 방향이나 위치 등에 따라 각 패턴들(각종 충들이나 각종 전극들)의 위치, 두께, 또는 폭이 달라질 수도 있고, 각종 패턴들의 연결 구조도 변경될 수 있으며, 도시된 여러 충들 이외에도 추가적인 충이 더 존재할 수도 있고, 도시된 여러 충들 중 일부는 생략되거나 통합되어 있을 수도 있다. 예를 들어, 뱅크(BANK)의 폭은 도면에 비해 좁을 수도 있고, 댐(DAM)의 높이도 도면보다 낮거나 높을 수 있다. 또한, 도 9의 단면도는 터치 라우팅 배선(TL)과 봉지부(ENCAP)의 경사면을 따라 터치 패드(TP)에 연결되는 구조의 예시를 나타내기 위해 터치 전극(TE), 터치 라우팅 배선(TL) 등이 서브픽셀(SP) 상에 전체적으로 배치된 구조를 나타내나, 터치 전극(TE) 등이 전술한 메쉬 타입인 경우 서브픽셀(SP)의 발광 영역 상에 터치 전극(TE)의 개구부(OA)가 위치할 수 있다. 그리고, 봉지부(ENCAP)와 터치 전극(TE) 사이에 위치할 수도 있다.
- [0167] 도 10 및 도 11은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 컬러필터(CF)가 포함된 경우의 단면 구조를 예시적으로 나타낸 도면들이다.
- [0168] 도 10 및 도 11을 참조하면, 터치 패널(TSP)이 디스플레이 패널(DISP)에 내장되고, 디스플레이 패널(DISP)이 유기발광 디스플레이 패널로 구현되는 경우, 터치 패널(TSP)은 디스플레이 패널(DISP) 내 봉지부(ENCAP) 상에 위치할 수 있다. 다시 말해, 다수의 터치 전극(TE), 다수의 터치 라우팅 배선(TL) 등의 터치 센서 메탈은, 디스플레이 패널(DISP) 내 봉지부(ENCAP) 상에 위치할 수 있다.
- [0169] 전술한 바와 같이, 봉지부(ENCAP) 상에 터치 전극(TE)을 형성함으로써, 디스플레이 성능 및 디스플레이 관련 층 형성에 큰 영향을 주지 않고, 터치 전극(TE)을 형성할 수 있다.
- [0170] 한편, 도 10 및 도 11을 참조하면, 봉지부(ENCAP) 아래에 유기발광다이오드(OLED)의 캐소드 전극일 수 있는 제2 전극(E2)이 위치할 수 있다.
- [0171] 봉지부(ENCAP)의 두께(T)는, 일 예로, 1 마이크로 미터 이상일 수 있다.
- [0172] 전술한 바와 같이, 봉지부(ENCAP)의 두께를 1 마이크로 미터 이상으로 설계함으로써, 유기발광다이오드(OLED)의 제2 전극(E2)와 터치 전극들(TE) 사이에 형성되는 기생 캐패시턴스를 줄여줄 수 있다. 이에 따라, 기생 캐패시턴스에 의한 터치 감도 저하를 방지할 수 있다.
- [0173] 전술한 바와 같이, 다수의 터치 전극(TE) 각각은 전극 메탈(EM)이 둘 이상의 개구부(OA)가 있는 메쉬 형태로 패터닝 되어 있고, 둘 이상의 개구부(OA) 각각은, 수직 방향으로 보면, 하나 이상의 서브픽셀 또는 그 발광 영역과 대응될 수 있다.
- [0174] 전술한 바와 같이, 평면에서 볼 때, 터치 전극(TE)의 영역 내에 존재하는 둘 이상의 개구부(OA) 각각의 위치에 하나 이상의 서브픽셀의 발광 영역이 대응되어 존재하도록, 터치 전극(TE)의 전극 메탈(EM)이 패터닝 됨으로써, 디스플레이 패널(DISP)의 발광 효율을 높여줄 수 있다.

- [0175] 도 10 및 도 11에 도시된 바와 같이, 디스플레이 패널(DISP)에는 블랙 매트릭스(BM)가 배치될 수 있으며, 컬러 필터(CF)가 더 배치될 수도 있다.
- [0176] 블랙 매트릭스(BM)의 위치는 터치 전극(TE)의 전극 메탈(EM)의 위치와 대응될 수 있다.
- [0177] 다수의 컬러필터(CF)의 위치는 다수의 터치 전극(TE) 또는 다수의 터치 전극(TE)을 이루는 전극 메탈(EM)의 위치와 대응된다.
- [0178] 전술한 바와 같이, 다수의 오픈 영역들(OA)의 위치에 대응되는 위치에 다수의 컬러필터(CF)가 위치함으로써, 디스플레이 패널(DISP)의 발광 성능을 높여줄 수 있다.
- [0179] 다수의 컬러필터(CF)과 다수의 터치 전극(TE) 간의 수직 위치 관계를 살펴보면, 다음과 같다.
- [0180] 도 10에 도시된 바와 같이, 다수의 컬러필터(CF)와 블랙매트릭스(BM)는 다수의 터치 전극들(TE) 상에 위치할 수 있다.
- [0181] 이 경우, 다수의 컬러필터(CF)과 블랙 매트릭스(BM)은, 다수의 터치 전극(TE) 상에 배치된 오버코트 층(OC) 상에 위치할 수 있다. 여기서, 오버코트 층(OC)은 도 9의 터치 보호막(PAC)과 동일한 층일 수도 있고 다른 층일수도 있다.
- [0182] 또는, 도 11에 도시된 바와 같이, 다수의 컬러필터(CF)와 블랙 매트릭스(BM)는 다수의 터치 전극들(TE)의 하부에 위치할 수 있다.
- [0183] 이 경우, 다수의 터치 전극(TE)은 다수의 컬러필터(CF)와 블랙 매트릭스(BM) 상의 오버코트 층(OC) 상에 위치할수 있다. 여기서, 오버코트 층(OC)은 도 9의 터치 버퍼막(T-BUF) 또는 터치 절연막(ILD)과 동일한 층일 수도 있고 다른 층일 수도 있다. 또는, 오버코트 층(OC)과 별도로 터치 버퍼막(T-BUF)이나 터치 절연막(ILD)이 배치될수도 있다.
- [0184] 한편, 본 발명의 실시예들에 따른 터치 디스플레이 장치는, 유형에 따라, 휘어진 상태로 고정된 영역(벤딩 영역)이나, 접히거나 펼쳐질 수 있는 영역(폴딩 영역)을 포함할 수 있다.
- [0185] 이러한 벤딩 영역이나 폴딩 영역은, 디스플레이 패널(DISP)의 논-액티브 영역(NA)에 위치할 수도 있고, 액티브 영역(AA)에 위치할 수도 있다. 따라서, 벤딩 영역이나 폴딩 영역이 액티브 영역(AA)에 배치되는 경우, 터치 전 극(TE)이 휘어지는 영역에 위치할 수 있다.
- [0186] 도 12는 본 발명의 실시예들에 따른 터치 디스플레이 장치가 폴딩 영역(FA)을 포함하는 구조의 예시를 나타낸 도면이다.
- [0187] 도 12를 참조하면, 디스플레이 패널(DISP)의 액티브 영역(AA)은 형태가 고정된 영역인 레퍼런스 영역(RA)과 사용자의 조작에 따라 접히거나 펼쳐지면서 형태가 변경될 수 있는 영역인 폴딩 영역(FA)을 포함할 수 있다. 본명세서에서, 설명의 편의를 위해, 레퍼런스 영역(RA)을 제1 영역(Areal)이라 하고, 폴딩 영역(FA)을 제2 영역(Areal)이라 할 수도 있다.
- [0188] 액티브 영역(AA)은, 복수의 레퍼런스 영역(RA)을 포함하고, 레퍼런스 영역(RA) 사이에 위치하는 적어도 하나의 폴딩 영역(FA)을 포함할 수 있다. 일 예로, 액티브 영역(AA)은, 도 12에 도시된 예시와 같이, 두 개의 레퍼런스 영역(RA)과 그 사이에 위치하는 하나의 폴딩 영역(FA)을 포함할 수 있다. 또는, 액티브 영역(AA)은, 경우에 따라, 3개 이상의 레퍼런스 영역(RA)을 포함하고, 레퍼런스 영역(RA) 사이에 위치하는 2개 이상의 폴딩 영역(FA)을 포함할 수도 있다.
- [0189] 이와 같이, 디스플레이 패널(DISP)이 접히거나 펼쳐질 수 있는 폴딩 영역(FA)이 액티브 영역(AA)에 위치함에 따라, 액티브 영역(AA)에서 터치 센싱을 위해 배치된 터치 전극(TE) 등이 폴딩 영역(FA)에 위치할 수 있다.
- [0190] 일 예로, 도 12에 도시된 Case 1과 같이, 폴딩 영역(FA)은, 터치 전극(TE)과 다른 층에 배치되고 인접한 터치 전극(TE)을 서로 연결하는 터치 전극 연결 배선(CL)이 배치된 영역에 위치할 수 있다. 전술한 예시를 기준으로 설명할 때, 폴딩 영역(FA)은, Y-터치 전극 연결 배선(Y-CL)이 배치된 영역을 포함하는 영역에 위치할 수 있다. 또한, X-터치 전극 연결 배선(X-CL)이 터치 전극(TE)과 다른 층에 배치되는 경우에는, 폴딩 영역(FA)이 X-터치 전극 연결 배선(X-CL)의 배치 영역과 중첩되도록 위치할 수 있다.
- [0191] 다른 예로, 도 12에 도시된 Case 2와 같이, 폴딩 영역(FA)은, Y-터치 전극 연결 배선(Y-CL)이 배치되지 않은 영역에 위치할 수 있다. 즉, 폴딩 영역(FA)이 Y-터치 전극 연결 배선(Y-CL) 사이에 위치할 수 있다. 이러한 경우,

폴딩 영역(FA)에는 터치 전극(TE)만 배치된 구조일 수 있다. 이후, 본 명세서에서, 폴딩 영역(FA)에 배치된 터치 전극 연결 배선(CL)은, 터치 전극(TE)과 다른 층에 배치되며 인접한 터치 전극(TE)을 서로 연결하는 배선을 의미할 수 있다.

- [0192] 또는, 경우에 따라, 폴딩 영역(FA)은, 터치 전극 연결 배선(CL)이 배치된 영역의 일부분과 중첩될 수 있다. 또한, 도 12에 도시된 예시는, 폴딩 영역(FA)이 터치 전극 연결 배선(CL)에 의해 터치 전극(TE)이 연결되는 방향과 교차하는 방향으로 배치된 구조를 나타내나, 경우에 따라, 폴딩 영역(FA)은 터치 전극 연결 배선(CL)에 의해 터치 전극(TE)이 연결되는 방향과 동일한 방향으로 배치될 수도 있다.
- [0193] 즉, 액티브 영역(AA)에 폴딩 영역(FA)이 위치하는 경우, 폴딩 영역(FA)은, 경우에 따라, 터치 전극 연결 배선 (CL)이 배치된 영역과 중첩될 수도 있고, 중첩되지 않을 수도 있다. 그리고, 폴딩 영역(FA)은, 터치 전극 연결 배선(CL)이 배치되는 방향과 교차하는 방향을 따라 형성될 수도 있고, 터치 전극 연결 배선(CL)이 배치되는 방향과 동일한 방향을 따라 형성될 수도 있다.
- [0194] 본 발명의 실시예들은, 액티브 영역(AA)에 폴딩 영역(FA)이 위치하는 경우, 폴딩 영역(FA)에서 터치 전극(TE)과 터치 전극 연결 배선(CL) 사이에 배치되는 터치 절연막(ILD)의 패턴 구조에 의해 폴딩 영역(FA)에서 터치 전극(TE) 등의 크랙이 발생하는 것을 방지할 수 있다.
- [0195] 도 13은 도 12에 도시된 Case 1에서 레퍼런스 영역(RA)과 폴딩 영역(FA)의 공정 과정의 예시를 나타낸 도면이다.
- [0196] 도 13을 참조하면, 레퍼런스 영역(RA)에서 봉지부(ENCAP) 상에 터치 전극 연결 배선(CL)이 배치될 수 있다(Mask 1). 그리고, 터치 전극 연결 배선(CL) 상에 터치 절연막(ILD)이 배치될 수 있다(Mask 2). 여기서, 터치 전극 연결 배선(CL)은, 제1 전극 메탈(EM1)으로 이루어질 수 있다.
- [0197] 터치 절연막(ILD) 상에 터치 전극(TE)이 배치될 수 있다(Mask 3). 터치 전극(TE)은, 제2 전극 메탈(EM2)로 이루어질 수 있으며, 터치 절연막(ILD)에 형성된 홀을 통해 터치 전극 연결 배선(CL)과 연결될 수 있다. 그리고, 터치 전극(TE) 상에 터치 보호막(PAC)이 배치될 수 있다(Mask 4).
- [0198] 반면, 폴딩 영역(FA)이 터치 전극 연결 배선(CL)이 배치된 영역에 위치하는 경우, 폴딩 영역(FA)에서 터치 전극 (TE)이 먼저 배치될 수 있다(Mask 1). 폴딩 영역(FA)에 배치된 터치 전극(TE)은, 제1 전극 메탈(EM1)로 이루어 질 수 있다. 즉, 폴딩 영역(FA)에 배치된 터치 전극(TE)은, 레퍼런스 영역(RA)에 배치된 터치 전극 연결 배선 (CL)과 동일한 물질로 이루어질 수 있다.
- [0199] 폴딩 영역(FA)에서 터치 전극(TE) 상에 터치 절연막(ILD)이 배치될 수 있다(Mask 2).
- [0200] 이때, 폴딩 영역(FA)에서 터치 전극(TE) 상에 배치되는 터치 절연막(ILD)은 터치 전극 연결 배선(CL)이 교차하는 영역에만 배치될 수 있다. 일 예로, 터치 전극(TE)과 동일한 층에 배치되는 X-터치 전극 연결 배선(X-CL)과 터치 전극(TE)과 다른 층에 배치되는 Y-터치 전극 연결 배선(Y-CL)이 교차하는 영역에만 터치 절연막(ILD)이 배치될 수 있다. 즉, 폴딩 영역(FA)에서 터치 절연막(ILD)은, 아일랜드 형태로 배치될 수 있다.
- [0201] 터치 절연막(ILD) 상에 터치 전극 연결 배선(CL)이 배치되어 인접한 두 개의 터치 전극(TE)을 서로 연결할 수 있다(Mask 3). 여기서, 터치 전극 연결 배선(CL)은, 제2 전극 메탈(EM2)로 이루어질 수 있다. 즉, 폴딩 영역 (FA)에 배치되는 터치 전극 연결 배선(CL)은 레퍼런스 영역(RA)에 배치되는 터치 전극(TE)과 동일한 물질로 이루어질 수 있다.
- [0202] 그리고, 터치 전극 연결 배선(CL) 상에는 터치 보호막(PAC)이 배치될 수 있다(Mask 4).
- [0203] 이와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)이 터치 전극 연결 배선(CL)의 교차 영역에만 배치됨으로써, 폴딩 영역(FA)이 접히거나 펼쳐짐으로 인해 터치 전극(TE)이 받는 힘이 감소될 수 있다. 즉, 터치 절연막(ILD)의 패턴 구조에 의해 서로 다른 터치 전극(TE)을 연결하는 터치 전극 연결 배선(CL) 간의 단락은 방지하면서, 폴딩 영역(FA)의 폴딩으로 인한 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0204] 또한, 경우에 따라, 레퍼런스 영역(RA)에 배치되는 터치 전극 연결 배선(CL)은, 폴딩 영역(FA)에 배치되는 터치 전극 연결 배선(CL)과 동일한 층에 배치될 수도 있다.
- [0205] 일 예로, 레퍼런스 영역(RA)과 폴딩 영역(FA)에서 터치 전극(TE)이 먼저 배치되고, 터치 전극(TE) 상에 터치 절 연막(ILD)이 배치될 수 있다. 그리고, 터치 절연막(ILD) 상에 터치 전극 연결 배선(CL)이 배치될 수 있다.

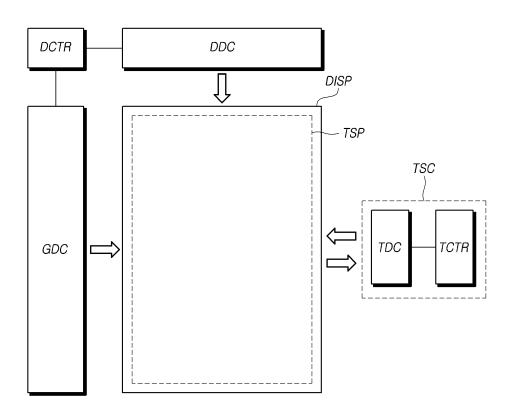
- [0206] 이때, 레퍼런스 영역(RA)에서 터치 절연막(ILD)은 전체적으로 배치될 수 있다. 그리고, 폴딩 영역(FA)에서 터치 절연막(ILD)은 패터닝되어 터치 전극 연결 배선(CL)의 교차 영역에만 배치될 수 있다.
- [0207] 이와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)의 패턴 구조에 의해 폴딩 영역(FA)에 배치된 터치 전극(TE)의 크랙을 방지할 수 있다. 또한, 레퍼런스 영역(RA)에 배치된 터치 전극(TE)과 폴딩 영역(FA)에 배치된 터치 전극(TE)이 동일한 층에 배치되도록 함으로써, 레퍼런스 영역(RA)과 폴딩 영역(FA)의 경계에서 터치 전극(TE) 또는 터치 전극(TE)이 서로 연결되는 부분의 단차 구조로 인한 터치 전극(TE)의 손상을 방지할 수 있다.
- [0208] 도 14는 도 12에 도시된 Case 1에서 레퍼런스 영역(RA)과 폴딩 영역(FA)에 배치된 터치 전극(TE)과 터치 전극 연결 배선(CL)이 연결되는 구조의 예시를 나타낸 도면이다.
- [0209] 도 14를 참조하면, 레퍼런스 영역(RA)에서 터치 절연막(ILD)은 레퍼런스 영역(RA)의 전체 영역에 배치될 수 있다. 그리고, 레퍼런스 영역(RA)에 배치된 터치 전극(TE)은, 터치 절연막(ILD)에 형성된 홀을 통해 터치 전극 연결 배선(CL)과 연결될 수 있다.
- [0210] 그리고, 폴딩 영역(FA)에서 터치 절연막(ILD)은 일 방향으로 인접한 터치 전극(TE)을 서로 연결하는 터치 전극 연결 배선(CL)과, 일 방향과 다른 방향으로 인접한 터치 전극(TE)을 서로 연결하는 터치 전극 연결 배선(CL)이 교차하는 영역에 배치될 수 있다.
- [0211] 즉, 폴딩 영역(FA)에서 터치 절연막(ILD)은, 터치 전극 연결 배선(CL) 간의 단락을 방지하기 위해 필요한 영역에만 배치될 수 있다. 그리고, 폴딩 영역(FA)의 일부 영역에만 터치 절연막(ILD)이 배치되어 폴딩시 발생하는 힘이 감소되도록 함으로써, 폴딩에 의해 폴딩 영역(FA)에 배치된 터치 전극(TE)의 크랙이 발생하는 것을 방지할수 있다.
- [0212] 또한, 터치 절연막(ILD)의 패턴 구조에 의해 터치 전극(TE)의 크랙을 방지함으로써, 폴딩 영역(FA)에 배치된 터치 전극(TE) 등의 패턴 구조를 레퍼런스 영역(RA)에 배치된 터치 전극(TE) 등의 패턴 구조와 동일하게 유지할수 있다. 따라서, 폴딩 영역(FA)에서 터치 전극(TE)의 손상을 방지하면서, 터치 센싱의 성능도 균일하게 유지할수 있다.
- [0213] 여기서, 레퍼런스 영역(RA)과 폴딩 영역(FA)에 배치된 터치 전극(TE)과 터치 전극 연결 배선(CL)의 적층 순서는 전술한 바와 같이 동일할 수도 있고 상이할 수도 있다.
- [0214] 그리고, 폴딩 영역(FA)에 배치된 터치 전극(TE)과 터치 전극 연결 배선(CL)은 레퍼런스 영역(RA)과 동일하게 터치 절연막(ILD)에 형성된 홀을 통해 연결될 수도 있다. 또는, 폴딩 영역(FA)에서 터치 절연막(ILD)이 아일랜드 형태로 배치되므로 터치 절연막(ILD)에 홀을 형성하지 않고 터치 전극(TE)과 터치 전극 연결 배선(CL)이 연결될 수도 있다.
- [0215] 도 15a 내지 도 15c는 도 12에 도시된 Case 1에서 폴딩 영역(FA)에 터치 절연막(ILD)이 배치된 구조의 예시를 나타낸 도면이다.
- [0216] 도 15a를 참조하면, 폴딩 영역(FA)에서 봉지부(ENCAP) 상에 터치 전극(TE)이 메쉬 형태로 배치될 수 있다. 그리고, 터치 전극(TE)의 개구부(OA)는 서브픽셀(SP)의 발광 영역과 대응되도록 위치할 수 있다.
- [0217] 터치 전극(TE) 상에 터치 절연막(ILD)이 아일랜드 형태로 배치되고, 터치 절연막(ILD) 상에 터치 전극 연결 배선(CL)이 배치될 수 있다. 그리고, 터치 전극 연결 배선(CL)은, 터치 절연막(ILD)의 상면과 측면을 따라 배치되며, 인접한 터치 전극(TE)을 서로 연결할 수 있다.
- [0218] 즉, 터치 절연막(ILD)에 홀을 형성하지 않고, 터치 절연막(ILD)과 중첩되도록 배치되는 터치 전극 연결 배선 (CL)이 터치 절연막(ILD)의 외면을 따라 배치되며 터치 전극(TE)과 연결될 수 있다.
- [0219] 따라서, 터치 절연막(ILD)이 배치되는 영역을 최소화하고, 터치 절연막(ILD)에 홀을 형성하는 공정을 감소시키면서, 폴딩 영역(FA)에서 터치 전극(TE)이 크랙 방지를 위한 터치 절연막(ILD)의 패턴 구조를 형성할 수 있다.
- [0220] 또는, 폴딩 영역(FA)에 배치된 터치 절연막(ILD)도 레퍼런스 영역(RA)에 배치되는 터치 절연막(ILD)과 동일하게 홀을 포함할 수 있다.
- [0221] 도 15b를 참조하면, 폴딩 영역(FA)에서 메쉬 형태로 배치된 터치 전극(TE) 상에 터치 절연막(ILD)이 아일랜드 형태로 배치될 수 있다. 그리고, 터치 절연막(ILD) 상에 터치 전극 연결 배선(CL)이 배치될 수 있다.
- [0222] 여기서, 터치 절연막(ILD)은 홀을 포함할 수 있으며, 터치 전극 연결 배선(CL)은 터치 절연막(ILD)에 형성된 홀

- 을 통해 터치 전극(TE)과 연결될 수 있다.
- [0223] 따라서, 터치 절연막(ILD) 상에 배치되는 터치 전극 연결 배선(CL)이 터치 절연막(ILD)의 외면을 따라 꺾이지 않도록 함으로써, 터치 전극 연결 배선(CL)이 보다 강건한 구조를 가질 수 있다.
- [0224] 또한, 경우에 따라, 폴딩 영역(FA)에서 터치 절연막(ILD)은 다른 터치 전극(TE)을 연결하는 터치 전극 연결 배선(CL) 간의 교차 영역 이외의 영역에 추가적으로 배치될 수도 있다.
- [0225] 일 예로, 도 15c에 도시된 예시와 같이, 터치 전극(TE) 상에 터치 절연막(ILD)이 배치되고, 터치 절연막(ILD) 상에 터치 전극 연결 배선(CL)이 배치될 수 있다.
- [0226] 이때, 터치 절연막(ILD)은, 터치 전극(TE)의 형태를 따라 터치 전극(TE)이 배치되는 영역에 배치될 수 있다.
- [0227] 그리고, 터치 전극 연결 배선(CL)이 배치되는 영역에서 터치 절연막(ILD)은, 전술한 예시와 같이, 아일랜드 형태로 배치될 수도 있고, 도 15c에 도시된 예시와 같이, 터치 전극(TE)과 중첩되도록 배치될 수도 있다.
- [0228] 여기서, 터치 전극 연결 배선(CL)과 중첩된 터치 절연막(ILD)은 터치 전극 연결 배선(CL)이 배치되지 않은 영역에 배치된 터치 절연막(ILD)과 연결된 구조일 수도 있고, 분리된 구조일 수도 있다.
- [0229] 이와 같이, 터치 전극(TE)의 형태를 따라 터치 전극(TE) 상에 터치 절연막(ILD)이 배치됨으로써, 폴딩 영역(FA)에서 폴딩에 의한 힘을 터치 전극(TE)이 아닌 터치 절연막(ILD)이 받을 수 있다. 따라서, 폴딩 영역(FA)에서 터치 전극(TE)의 크랙을 방지해줄 수 있다.
- [0230] 또한, 폴딩 영역(FA)에 터치 전극(TE)과 다른 층에 배치되는 터치 전극 연결 배선(CL)이 배치되지 않는 경우에는, 전술한 예시와 같이, 터치 전극(TE) 상에 터치 전극(TE)의 형태를 따라 터치 절연막(ILD)이 배치될 수있다.
- [0231] 또는, 폴딩 영역(FA)에서 터치 절연막(ILD)이 터치 전극(TE) 아래에 배치되며, 터치 전극(TE)이 배치된 영역이나 배치되지 않은 영역에서 터치 절연막(ILD)의 일부분이 제거된 형태로 배치될 수도 있다.
- [0232] 도 16a와 도 16b는 도 12에 도시된 Case 2에서 폴딩 영역(FA)에 터치 전극(TE)과 터치 절연막(ILD)이 배치된 구조의 예시를 나타낸 도면이다. 즉, 도 16a와 도 16b는 폴딩 영역(FA)에 터치 전극(TE)과 다른 층에 배치되는 터치 전극 연결 배선(CL)이 위치하지 않는 경우, 폴딩 영역(FA)에 배치된 터치 전극(TE)과 터치 절연막(ILD)의 구조의 예시를 나타낸다.
- [0233] 도 16a를 참조하면, 폴딩 영역(FA)에 배치되는 터치 절연막(ILD)은 터치 전극(TE)과 중첩되도록 배치될 수 있다. 그리고, 터치 절연막(ILD)의 폭은 터치 전극(TE)의 폭 이상일 수 있다.
- [0234] 일 예로, 봉지부(ENCAP) 상에서 터치 전극 연결 배선(CL) 상에 터치 절연막(ILD)이 배치되고, 터치 절연막(ILD) 상에 터치 전극(TE)이 배치될 수 있다. 레퍼런스 영역(RA)에서 봉지부(ENCAP) 상에 터치 버퍼막(T-BUF), 터치 전극 연결 배선(CL), 터치 절연막(ILD) 및 터치 전극(TE)이 순차적으로 배치된 구조일 수 있다. 그리고, 폴딩 영역(FA)에서 터치 버퍼막(T-BUF), 터치 절연막(ILD) 및 터치 전극(TE)이 순차적으로 배치된 구조일 수 있다.
- [0235] 여기서, 폴딩 영역(FA)에서 터치 절연막(ILD)은, 터치 전극(TE)과 중첩되는 영역에만 배치될 수 있다.
- [0236] 즉, 터치 절연막(ILD)은, 폴딩 영역(FA)에서 1600이 지시하는 바와 같이, 터치 절연막(ILD)이 제거된 영역을 가질 수 있다.
- [0237] 이와 같이, 터치 절연막(ILD)이 제거된 영역은 메쉬 형태의 터치 전극(TE)의 개구부(OA)와 대응될 수 있다. 따라서, 폴딩 영역(FA)에서 터치 절연막(ILD)이 제거된 영역은 서브픽셀(SP)의 발광 영역과 대응될 수 있다.
- [0238] 폴딩 영역(FA)에서 터치 전극(TE) 아래에 배치되는 터치 절연막(ILD)이 터치 전극(TE)을 따라 배치되므로, 폴딩 영역(FA)의 폴딩에 의한 힘을 터치 절연막(ILD)이 받도록 하여 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0239] 또한, 터치 절연막(ILD)이 서브픽셀(SP)의 발광 영역과 대응되는 영역에서 제거되도록 함으로써, 터치 전극(TE)의 크랙 방지를 위한 터치 절연막(ILD)의 패턴 구조를 통해 서브픽셀(SP)의 발광 효율을 높여줄 수도 있다.
- [0240] 즉, 폴딩 영역(FA)에서 터치 절연막(ILD)의 패턴 구조에 의해 터치 성능 및 디스플레이 성능을 모두 개선할 수 있다.
- [0241] 또는, 경우에 따라, 폴딩 영역(FA)에서 터치 전극(TE)의 크랙 방지 성능을 높여주기 위해, 터치 전극(TE)의 개구부(OA)에 터치 절연막(ILD)이 분리된 구조로 배치될 수도 있다. 이러한 경우, 터치 절연막(ILD)의 두께 조절

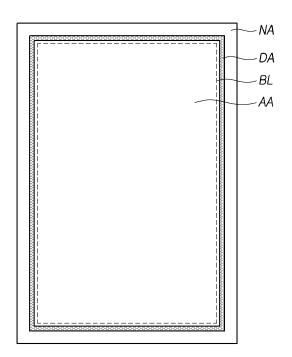
- 을 통해 투과율 감소를 최소화할 수 있다.
- [0242] 일 예로, 도 16b에 도시된 예시와 같이, 폴딩 영역(FA)에서 봉지부(ENCAP) 상에 터치 절연막(ILD)과 터치 전극 (TE)이 배치될 수 있다.
- [0243] 여기서, 폴딩 영역(FA)에 배치된 터치 절연막(ILD)은, 터치 전극(TE)과 중첩되도록 배치된 제1 부분(ILDa)과, 터치 전극(TE)의 개구부(OA)에 위치하는 제2 부분(ILDb)을 포함할 수 있다. 그리고, 터치 절연막(ILD)의 제1 부분(ILDa)과 제2 부분(ILDb)은 서로 분리된 구조로 배치될 수 있다.
- [0244] 따라서, 폴딩 영역(FA)의 폴딩시 터치 전극(TE)의 아래에 배치된 터치 절연막(ILD)이 분리된 영역, 즉, 터치 절연막(ILD)의 제1 부분(ILDa)과 제2 부분(ILDb)의 경계에 힘이 집중되도록 하여 폴딩 영역(FA)의 폴딩에 의한 터치 전극(TE)의 손상을 더욱 방지할 수 있다.
- [0245] 이와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)이 터치 전극(TE)과 중첩되는 영역에만 배치되거나, 터치 전극 (TE)과 중첩된 부분과 터치 전극(TE)의 개구부(OA)와 중첩된 부분이 분리되어 배치되도록 함으로써, 폴딩 영역 (FA)에서 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0246] 또는, 폴딩 영역(FA)에서 터치 절연막(ILD)이 터치 전극(TE)의 개구부(OA)에서 제거되지 않고, 터치 전극(TE)이 배치된 영역에서 제거되도록 하며, 터치 전극(TE)의 크랙을 감소시켜줄 수도 있다.
- [0247] 도 17a 내지 도 17c는 도 12에 도시된 Case 2에서 폴딩 영역(FA)에 터치 전극(TE)과 터치 절연막(ILD)이 배치된 구조의 다른 예시를 나타낸 도면이다.
- [0248] 도 17a를 참조하면, 폴딩 영역(FA)에서 봉지부(ENCAP) 상에 터치 전극(TE)과 터치 절연막(ILD)이 배치될 수 있다.
- [0249] 여기서, 터치 절연막(ILD)은, 폴딩 영역(FA)에서 터치 전극(TE)과 중첩된 부분이 제거된 형태로 배치될 수 있다.
- [0250] 즉, 도 17a에 도시된 예시와 같이, 폴딩 영역(FA)에서 터치 전극(TE)은 터치 절연막(ILD)이 제거된 영역에 배치될 수 있다. 그리고, 터치 전극(TE)의 측면과 터치 절연막(ILD)의 측면은 서로 닿는 구조일 수 있다.
- [0251] 이와 같이, 폴딩 영역(FA)에 터치 전극 연결 배선(CL)이 배치되지 않는 구조에서, 터치 전극(TE)이 터치 절연막 (ILD)이 제거된 영역에 배치되도록 하여 터치 절연막(ILD)이 터치 전극(TE)의 측면을 잡아줌으로써, 폴딩 영역 (FA)에 배치된 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0252] 이때, 레퍼런스 영역(RA)에 배치된 터치 전극(TE)은 폴딩 영역(FA)에 배치된 터치 전극(TE)과 동일한 층에 배치될 수도 있고, 다른 층에 배치될 수도 있다.
- [0253] 이와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)이 터치 전극(TE)의 배치 영역에서 제거된 구조에 의해, 폴딩 영역(FA)의 폴딩으로 인한 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0254] 그리고, 터치 전극(TE)이 배치되지 않은 영역에 위치하는 터치 절연막(ILD)의 두께, 터치 전극(TE)과의 간격 등은 조절될 수도 있다.
- [0255] 일 예로, 도 17b에 도시된 예시와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)은 터치 전극(TE)이 배치된 영역에서 제거될 수 있다. 그리고, 폴딩 영역(FA)에 배치된 터치 전극(TE)의 두께 h1보다 터치 절연막(ILD)의 두께 h2가 클 수 있다.
- [0256] 즉, 폴딩 영역(FA)에서 터치 전극(TE)이 터치 절연막(ILD)이 제거된 영역의 내부 하측에 위치하는 구조에 의해, 터치 절연막(ILD)이 터치 전극(TE)을 잡아주는 기능을 향상시킬 수 있다.
- [0257] 따라서, 폴딩 영역(FA)에서 터치 전극(TE)이 폴딩에 의한 크랙에 강건해질 수 있다.
- [0258] 다른 예로, 도 17c에 도시된 예시와 같이, 폴딩 영역(FA)에서 터치 절연막(ILD)은 터치 전극(TE)이 배치된 영역에서 제거되고, 터치 전극(TE)의 개구부(OA)의 일부 영역에서 제거될 수 있다. 즉, 터치 절연막(ILD)이 터치 전극(TE)의 개구부(OA)의 내부에 위치하며, 터치 전극(TE)과 일정한 간격 d만큼 이격된 구조일 수 있다.
- [0259] 터치 전극(TE)의 개구부(OA)에 위치한 터치 절연막(ILD)이 터치 전극(TE)과 이격되어 배치되도록 함으로써, 폴 딩 영역(FA)의 폴딩에 의한 힘을 터치 절연막(ILD)이 받도록 하며 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0260] 즉, 도 17a와 도 17b에 도시된 구조는, 폴딩 영역(FA)의 폴딩에 의한 힘을 터치 전극(TE)이 받더라도 일정한 패

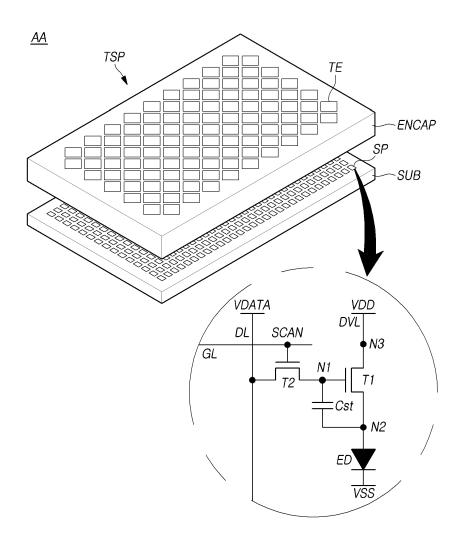
턴 구조로 배치된 터치 절연막(ILD)이 터치 전극(TE)을 보호함으로써 터치 전극(TE)의 크랙을 방지할 수 있다.

- [0261] 반면, 도 17c에 도시된 구조는 폴딩 영역(FA)의 폴딩에 의한 힘이 터치 절연막(ILD)으로 분산되도록 함으로써 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0262] 그리고, 도 17a 내지 도 17c에 도시된 예시는, 폴딩 영역(FA)에 터치 전극(TE)과 다른 층에 배치되는 터치 전극 연결 배선(CL)이 위치하지 않는 경우에 적용된 예시를 나타내나, 경우에 따라, 폴딩 영역(FA)에 터치 전극 연결 배선(CL)이 배치된 경우에 적용될 수도 있다.
- [0263] 이러한 경우, 터치 전극(TE)은 터치 절연막(ILD)이 제거된 영역에 배치될 수 있다. 그리고, 터치 전극 연결 배선(CL)과 터치 전극(TE)이 중첩되는 영역에 터치 절연막(ILD)이 추가적으로 배치될 수 있다.
- [0264] 즉, 경우에 따라, 폴딩 영역(FA)에서 전술한 터치 절연막(ILD)의 아일랜드 구조가 도 17a 내지 도 17c에 도시된 예시에 적용될 수도 있다.
- [0265] 전술한 본 발명의 실시예들에 의하면, 디스플레이 패널(DISP)의 액티브 영역(AA)이 폴딩 영역(FA)을 포함하는 경우, 폴딩 영역(FA)에 배치되는 터치 절연막(ILD)이 터치 전극 연결 배선(ILD)의 단락을 방지하기 위한 영역에 만 배치됨으로써, 폴딩 영역(FA)의 폴딩에 의한 힘을 감소시켜 터치 전극(TE)의 크랙을 방지할 수 있다.
- [0266] 또는, 폴딩 영역(FA)에서 터치 전극(TE)이 배치되지 않은 영역에서 터치 절연막(ILD)이 제거되도록 하거나, 터치 전극(TE)이 배치된 영역에서 터치 절연막(ILD)이 제거되도록 함으로써, 폴딩 영역(FA)의 폴딩에 의한 힘으로부터 터치 전극(TE)을 보호하여 터치 전극(TE)의 크랙을 감소시킬 수 있다.
- [0267] 즉, 본 발명의 실시예들은, 폴딩 영역(FA)에서 터치 전극(TE)의 크랙 방지를 위해 터치 전극(TE)과 터치 전극 연결 배선(CL) 사이의 층에 위치하는 터치 절연막(ILD)의 패턴 구조를 적용함으로써, 레퍼런스 영역(RA)과 폴딩 영역(FA)에서 터치 전극(TE)의 패턴을 동일하게 유지하며 폴딩 영역(FA)에서 크랙에 강건한 구조를 제공할 수 있다.
- [0268] 따라서, 폴딩 영역(FA)에서 터치 전극(TE)의 손상을 방지하며, 레퍼런스 영역(RA)과 폴딩 영역(FA)의 터치 센싱 감도를 균일하게 함으로써, 액티브 영역(AA)에 폴딩 영역(FA)을 포함하는 터치 디스플레이 장치의 터치 센싱 성능을 개선할 수 있다.
- [0269] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기위한 것이므로 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의권리 범위에 포함되는 것으로 해석되어야 할 것이다.

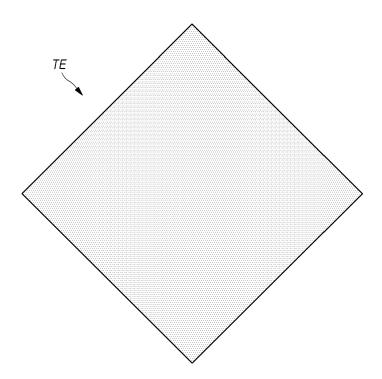


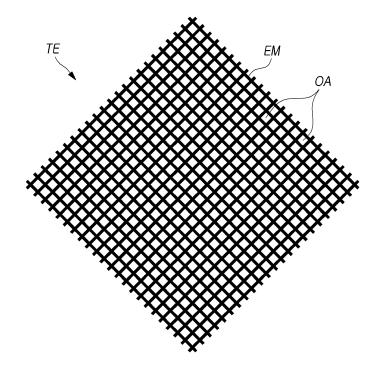
### <u>DISP</u>

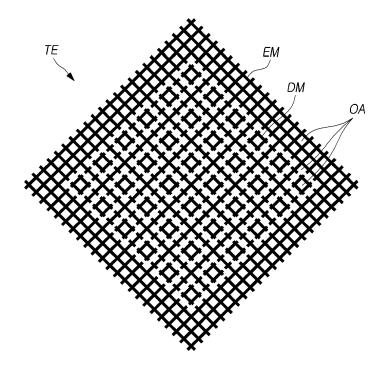


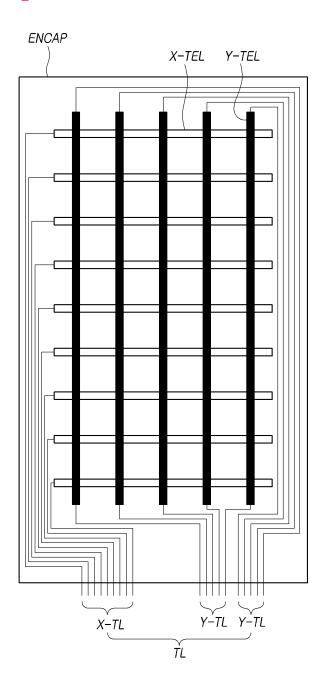


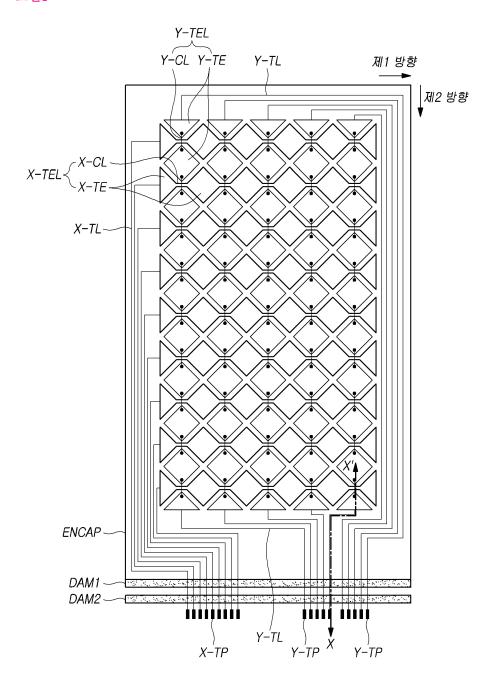
도면4

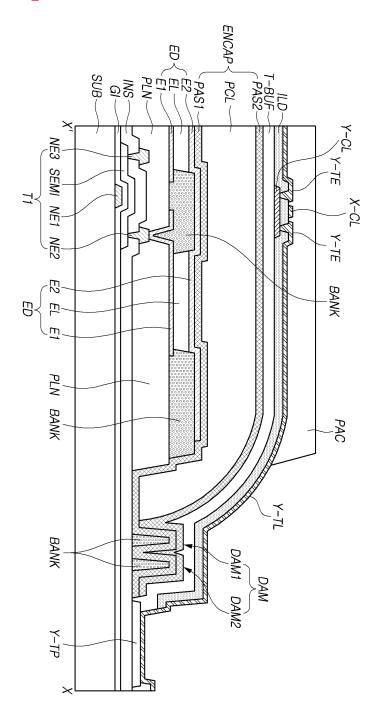


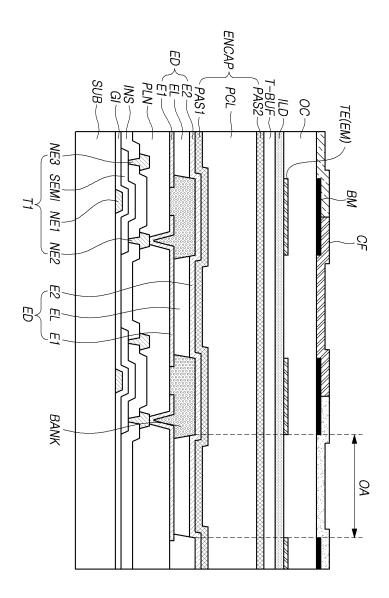


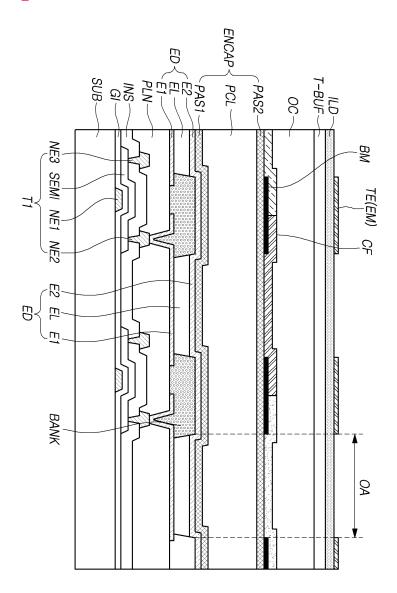


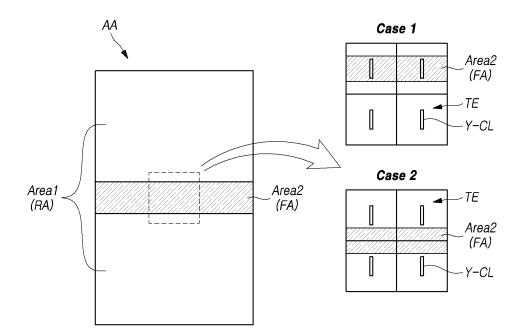


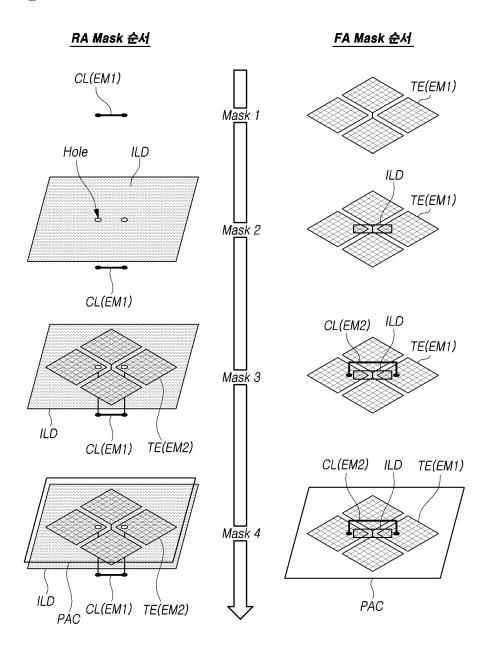




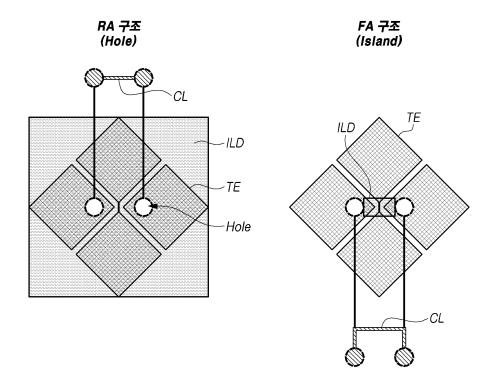




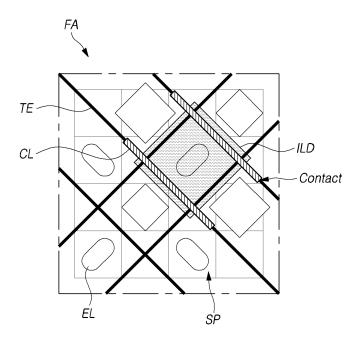




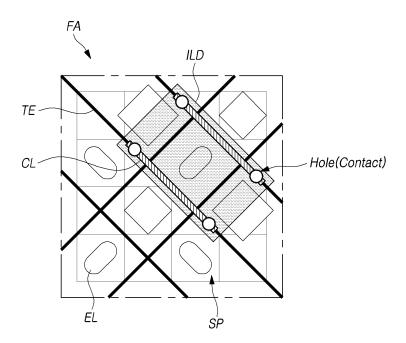
도면14



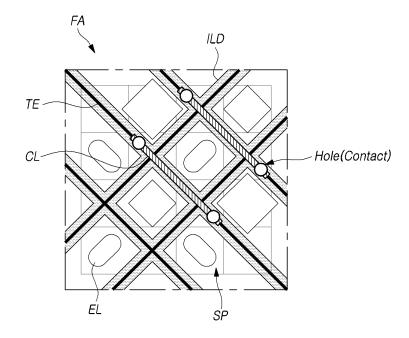
### 도면15a



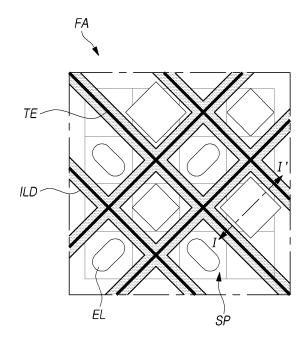
### 도면15b

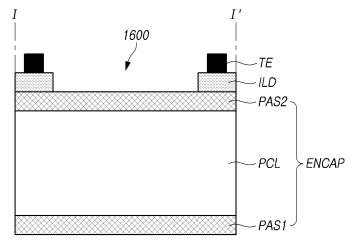


# 도면15c

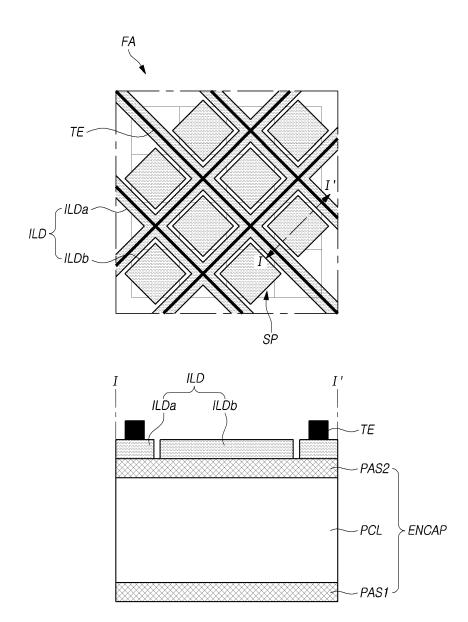


# 도면16a

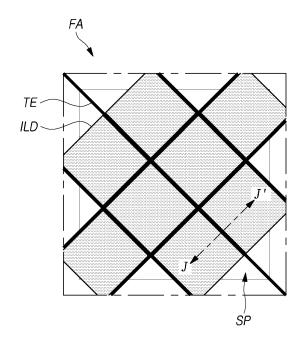


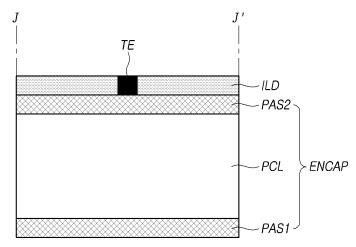


# 도면16b

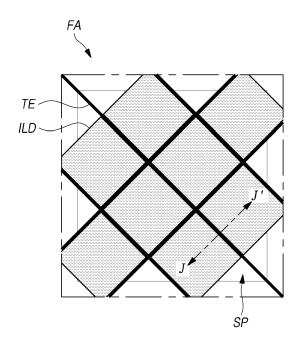


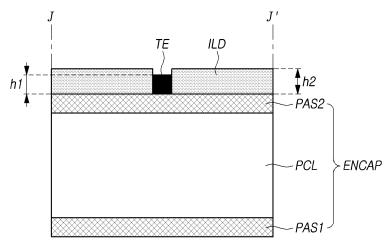
# 도면17a





# 도면17b





# 도면17c

