



(12) 发明专利

(10) 授权公告号 CN 113849434 B

(45) 授权公告日 2022. 02. 22

(21) 申请号 202111449804.6

(56) 对比文件

(22) 申请日 2021.12.01

CN 112987903 A, 2021.06.18

US 2019086995 A1, 2019.03.21

(65) 同一申请的已公布的文献号

申请公布号 CN 113849434 A

审查员 秦娇娇

(43) 申请公布日 2021.12.28

(73) 专利权人 杰创智能科技股份有限公司

地址 510663 广东省广州市高新技术产业

开发区科学大道162号B3栋301单元

(72) 发明人 招继恩 甘留军 胡建国 李洋

王德明 张海

(74) 专利代理机构 北京路浩知识产权代理有限

公司 11002

代理人 任少瑞

(51) Int. Cl.

G06F 13/16 (2006.01)

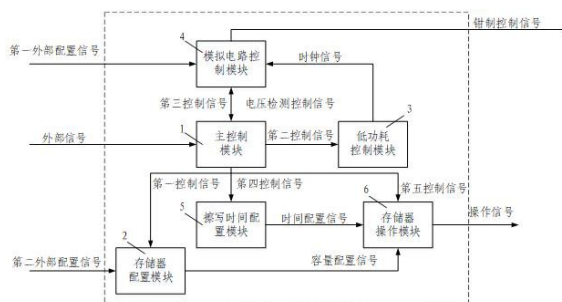
权利要求书3页 说明书9页 附图3页

(54) 发明名称

多功能可配置EEPROM接口控制协处理器

(57) 摘要

本发明提供一种多功能可配置EEPROM接口控制协处理器,包括:主控制模块,用于根据接收到的外部信号生成控制信号;存储器配置模块,用于根据第一控制信号生成容量配置信号;低功耗控制模块,用于根据第二控制信号生成低功耗控制信号和时钟信号;模拟电路控制模块,用于根据低功耗控制信号和第三控制信号生成钳制控制信号和电压检测控制信号;擦写时间配置模块,用于根据第四控制信号生成时间配置信号;存储器操作模块,用于根据容量配置信号、外部信号、时间配置信号和第五控制信号生成操作信号。本发明能够解决适配多种定制型EEPROM的控制和/或测试需求,提高协处理器的可适用性,降低相关功能的开发难度,减少开发人员的工作量。



1. 一种多功能可配置EEPROM接口控制协处理器,其特征在于,包括:
主控制模块,用于根据接收到的外部信号生成控制信号;
存储器配置模块,与所述主控制模块连接,用于根据第一控制信号生成容量配置信号;
低功耗控制模块,与所述主控制模块连接,用于根据第二控制信号生成低功耗控制信号和时钟信号;

模拟电路控制模块,分别与主控制模块和所述低功耗控制模块连接,用于根据所述低功耗控制信号和第三控制信号生成钳制控制信号和电压检测控制信号;

擦写时间配置模块,与所述主控制模块连接,用于根据第四控制信号生成时间配置信号;

存储器操作模块,分别与所述主控制模块、所述存储器配置模块和所述擦写时间配置模块连接,用于根据所述容量配置信号、所述外部信号、所述时间配置信号和第五控制信号生成操作信号;

其中,所述控制信号包括所述第一控制信号至所述第五控制信号。

2. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述主控制模块,包括:

控制状态单元,用于接收所述外部信号;

异常判断单元,与所述控制状态单元连接,用于接收所述控制状态单元发送的所述外部信号,并在接收到的所述外部信号存在异常时,控制第一控制单元生成所述控制信号;

第一控制单元,与所述控制状态单元连接,用于在所述异常判断单元接收到的所述外部信号存在异常时,根据接收到的所述控制状态单元发送的所述外部信号,生成所述控制信号,并将所述控制信号分别发送给所述存储器配置模块、所述低功耗控制模块、所述模拟电路控制模块、所述擦写时间配置模块和所述存储器操作模块。

3. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述存储器配置模块,包括:

第二控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的所述第一控制信号,控制页控制单元和字节控制单元生成所述容量配置信号的生成方式;

页控制单元,与所述第二控制单元连接,用于根据第一生成方式生成第一容量配置信号或根据第二生成方式生成第二容量配置信号;

字节控制单元,与所述第二控制单元连接,用于根据第一生成方式生成第三容量配置信号或根据第二生成方式生成第四容量配置信号;

其中,所述生成方式包括所述第一生成方式和所述第二生成方式;

所述第一生成方式是根据所述第一控制信号和第二外部配置信号生成所述第一容量配置信号或所述第三容量配置信号的生成方式确定的;

所述第二生成方式是根据第一预设固定值生成所述第二容量配置信号或所述第四容量配置信号的生成方式确定的;

所述容量配置信号是根据所述第一容量配置信号和所述第三容量配置信号或所述第二容量配置信号和所述第四容量配置信号确定的。

4. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述低功耗控制模块,包括:

第三控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的第二控制信号,生成时钟控制信号和所述低功耗控制信号;

时钟分频单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,生成目标时钟分频数的第一时钟信号;

电荷泵时钟配置单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,确定使用未分频的第二时钟信号或使用已分频的第三时钟信号;

门控时钟配置单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,生成使用门控单元对所述时钟控制信号进行门控处理后的第四时钟信号,或不使用门控单元对所述时钟控制信号进行处理的第五时钟信号;

其中,所述时钟信号包括所述第一时钟信号至所述第五时钟信号。

5. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述模拟电路控制模块,包括:

第四控制单元,分别与所述主控制模块和所述低功耗控制模块连接,用于根据所述第三控制信号和所述低功耗控制模块发送的低功耗控制信号生成所述钳制控制信号和所述电压检测控制信号;

高电压钳制单元,与所述第四控制单元连接,用于根据接收到的所述第四控制单元发送的所述钳制控制信号,确定是否对所述模拟电路控制模块进行高电压钳制;

电压检测单元,与所述第四控制单元连接,用于根据接收到的所述第四控制单元发送的所述电压检测控制信号,确定是否对所述模拟电路控制模块进行电压检测。

6. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述擦写时间配置模块,包括:

第五控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的第四控制信号,控制组合逻辑单元生成所述时间配置信号的方式;

组合逻辑单元,与所述第五控制单元连接,用于根据第一方式生成第一时间配置信号,或根据第二方式生成第二时间配置信号;

其中,所述时间配置信号包括所述第一时间配置信号和所述第二时间配置信号;

所述方式包括所述第一方式和所述第二方式;

所述第一方式是根据所述第四控制信号和第二外部配置信号生成所述第一时间配置信号的方式确定的;

所述第二方式是根据第二预设固定值生成所述第二时间配置信号的方式确定的。

7. 根据权利要求1所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述存储器操作模块,包括:

数据缓存单元,分别与所述主控制模块、所述存储器配置模块和所述擦写时间配置模块连接,用于将接收到的所述容量配置信号、所述外部信号和所述时间配置信号进行缓存,以生成缓存内容;

第六控制单元,分别与所述数据缓存单元和所述主控制模块连接,用于根据接收到所述第五控制信号、所述容量配置信号和所述时间配置信号,生成所述操作信号,并根据所述操作信号控制所述数据缓存单元将所述缓存内容发送至外部存储器,以及控制可复用计数

单元指示可操作存储器内部区域的划分和标定操作存储器的时间节点。

8. 根据权利要求7所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述数据缓存单元,包括:

数据电路,与所述第六控制单元连接,用于根据所述操作信号,将所述缓存内容发送至外部存储器;

容量配置电路,与所述第六控制单元连接,用于将接收到的所述数据缓存单元发送的所述容量配置信号,发送给所述第六控制单元;

时间配置电路,与所述第六控制单元连接,用于将接收到的所述数据缓存单元发送的所述时间配置信号,发送给所述第六控制单元。

9. 根据权利要求7所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述可复用计数单元,包括:

容量计数器,与所述第六控制单元连接,用于指示可操作存储器内部区域;

时间节点计数器,与所述第六控制单元连接,用于标定操作存储器的时间节点。

10. 根据权利要求2所述的多功能可配置EEPROM接口控制协处理器,其特征在于,所述第一控制单元,包括:

第一控制器,用于根据外部信号生成所述控制信号;

第一计数器,用于标定操作存储器的时间节点。

多功能可配置EEPROM接口控制协处理器

技术领域

[0001] 本发明涉及集成电路设计技术领域,尤其涉及一种多功能可配置EEPROM接口控制协处理器。

背景技术

[0002] 随着集成电路的高速发展,电子式可擦除可编程只读存储器EEPROM成为了绝大多数复杂芯片不可或缺的组成部分。但每当模拟设计工程师完成EEPROM的电路搭建后,数字设计工程师都要针对性地设计一款符合此EEPROM的接口时序控制电路,并进行各种仿真、后端、版图等工作,这无疑非常浪费时间,并且存在大量重复性工作。

发明内容

[0003] 本发明提供的多功能可配置EEPROM接口控制协处理器及构建方法,用于克服现有技术中存在的上述至少一个问题,能够解决适配多种定制型EEPROM的控制和/或测试需求,提高协处理器的可适用性,降低相关功能的开发难度,减少开发人员的工作量。

[0004] 本发明提供了一种多功能可配置EEPROM接口控制协处理器,包括:

[0005] 主控制模块,用于根据接收到的外部信号生成控制信号;

[0006] 存储器配置模块,与所述主控制模块连接,用于根据第一控制信号生成容量配置信号;

[0007] 低功耗控制模块,与所述主控制模块连接,用于根据第二控制信号生成低功耗控制信号和时钟信号;

[0008] 模拟电路控制模块,分别与主控制模块和所述低功耗控制模块连接,用于根据所述低功耗控制信号和第三控制信号生成钳制控制信号和电压检测控制信号;

[0009] 擦写时间配置模块,与所述主控制模块连接,用于根据第四控制信号生成时间配置信号;

[0010] 存储器操作模块,分别与所述主控制模块、所述存储器配置模块和所述擦写时间配置模块连接,用于根据所述容量配置信号、所述外部信号、所述时间配置信号和第五控制信号生成操作信号;

[0011] 其中,所述控制信号包括所述第一控制信号至所述第五控制信号。

[0012] 根据本发明提供的一种多功能可配置EEPROM接口控制协处理器,所述主控制模块,包括:

[0013] 控制状态单元,用于接收所述外部信号;

[0014] 异常判断单元,与所述控制状态单元连接,用于接收所述控制状态单元发送的所述外部信号,并在接收到的所述外部信号存在异常时,控制所述第一控制单元生成所述控制信号;

[0015] 第一控制单元,与所述控制状态单元连接,用于在所述异常判断单元接收到的所述外部信号存在异常时,根据接收到的所述控制状态单元发送的所述外部信号,生成所述

控制信号,并将所述控制信号分别发送给所述存储器配置模块、所述低功耗控制模块、所述模拟电路控制模块、所述擦写时间配置模块和所述存储器操作模块。

[0016] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述存储器配置模块,包括:

[0017] 第二控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的所述第一控制信号,控制页控制单元和字节控制单元生成所述容量配置信号的生成方式;

[0018] 页控制单元,与所述第二控制单元连接,用于根据第一生成方式生成第一容量配置信号或根据第二生成方式生成第二容量配置信号;

[0019] 字节控制单元,与所述第二控制单元连接,用于根据第一生成方式生成第三容量配置信号或根据第二生成方式生成第四容量配置信号;

[0020] 其中,所述生成方式包括所述第一生成方式和所述第二生成方式;

[0021] 所述第一生成方式是根据所述第一控制信号和第二外部配置信号生成所述第一容量配置信号或所述第三容量配置信号的生成方式确定的;

[0022] 所述第二生成方式是根据第一预设固定值生成所述第二容量配置信号或所述第四容量配置信号的生成方式确定的;

[0023] 所述容量配置信号是根据所述第一容量配置信号和所述第三容量配置信号或所述第二容量配置信号和所述第四容量配置信号确定的。

[0024] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述低功耗控制模块,包括:

[0025] 第三控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的第二控制信号,生成所述时钟控制信号和所述低功耗控制信号;

[0026] 时钟分频单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,生成目标时钟分频数的第一时钟信号;

[0027] 电荷泵时钟配置单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,确定使用未分频的第二时钟信号或使用已分频的第三时钟信号;

[0028] 门控时钟配置单元,与所述第三控制单元连接,用于根据接收到的所述第三控制单元发送的所述时钟控制信号,生成使用门控单元对所述时钟控制信号进行门控处理后的第四时钟信号,或不使用门控单元对所述时钟控制信号进行处理的第五时钟信号;

[0029] 其中,所述时钟信号包括所述第一时钟信号至所述第五时钟信号。

[0030] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述模拟电路控制模块,包括:

[0031] 第四控制单元,分别与所述主控制模块和所述低功耗控制模块连接,用于根据所述第三控制信号和所述低功耗控制模块发送的低功耗控制信号生成所述钳制控制信号和所述电压检测控制信号;

[0032] 高电压钳制单元,与所述第四控制单元连接,用于根据接收到的所述第四控制单元发送的所述钳制控制信号,确定是否对所述模拟电路控制模块进行高电压钳制;

[0033] 电压检测单元,与所述第四控制单元连接,用于根据接收到的所述第四控制单元

发送的所述电压检测控制信号,确定是否对所述模拟电路控制模块进行电压检测。

[0034] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述擦写时间配置模块,包括:

[0035] 第五控制单元,与所述主控制模块连接,用于根据接收到的所述主控制模块发送的第四控制信号,控制组合逻辑单元生成所述时间配置信号的方式;

[0036] 组合逻辑单元,与所述第五控制单元连接,用于根据第一方式生成第一时间配置信号,或根据第二方式生成第二时间配置信号;

[0037] 其中,所述时间配置信号包括所述第一时间配置信号和所述第二时间配置信号;

[0038] 所述方式包括所述第一方式和所述第二方式;

[0039] 所述第一方式是根据所述第四控制信号和第二外部配置信号生成所述第一时间配置信号的方式确定的;

[0040] 所述第二方式是根据第二预设固定值生成所述第二时间配置信号的方式确定的。

[0041] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述存储器操作模块,包括:

[0042] 数据缓存单元,分别与所述主控制模块、所述存储器配置模块和所述擦写时间配置模块连接,用于将接收到的所述容量配置信号、所述外部信号和所述时间配置信号进行缓存,以生成缓存内容;

[0043] 第六控制单元,分别与所述数据缓存单元和所述主控制模块连接,用于根据接收到所述第五控制信号、所述容量配置信号和所述时间配置信号,生成所述操作信号,并根据所述操作信号控制所述数据缓存单元将所述缓存内容发送至外部存储器,以及控制所述可复用计数单元指示可操作存储器内部区域的划分和标定操作存储器的时间节点。

[0044] 本发明还提供一种多功能可配置EEPROM接口控制协处理器,所述数据缓存单元,包括:

[0045] 数据电路,与所述第六控制单元连接,用于根据所述操作信号,将所述缓存内容发送至外部存储器;

[0046] 容量配置电路,与所述第六控制单元连接,用于将接收到的所述数据缓存单元发送的所述容量配置信号,发送给所述第六控制单元;

[0047] 时间配置电路,与所述第六控制单元连接,用于将接收到的所述数据缓存单元发送的所述时间配置信号,发送给所述第六控制单元。

[0048] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述可复用计数单元,包括:

[0049] 容量计数器,与所述第六控制单元连接,用于指示可操作存储器内部区域;

[0050] 时间节点计数器,与所述第六控制单元连接,用于标定操作存储器的时间节点。

[0051] 根据本发明提供一种多功能可配置EEPROM接口控制协处理器,所述第一控制单元,包括:

[0052] 第一控制器,用于根据外部信号生成所述控制信号;

[0053] 第一计数器,用于标定操作存储器的时间节点。

[0054] 本发明提供的多功能可配置EEPROM接口控制协处理器,能够解决适配多种定制型EEPROM的控制和/或测试需求,提高协处理器的可适用性,降低相关功能的开发难度,减少

开发人员的工作量。

附图说明

[0055] 为了更清楚地说明本发明或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0056] 图1是本发明提供的多功能可配置EEPROM接口控制协处理器的结构示意图;

[0057] 图2是本发明提供的主控制模块的结构示意图;

[0058] 图3是本发明提供的存储器配置模块的结构示意图;

[0059] 图4是本发明提供的低功耗控制模块的结构示意图;

[0060] 图5是本发明提供的模拟电路控制模块的结构示意图;

[0061] 图6是本发明提供的擦写时间配置模块的结构示意图;

[0062] 图7是本发明提供的存储器操作模块的结构示意图。

具体实施方式

[0063] 为使本发明的目的、技术方案和优点更加清楚,下面将结合本发明中的附图,对本发明中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0064] 图1是本发明提供的多功能可配置EEPROM接口控制协处理器的结构示意图,如图1所示,包括:

[0065] 主控制模块1,用于根据接收到的外部信号生成控制信号;

[0066] 存储器配置模块2,与主控制模块连接,用于根据第一控制信号生成容量配置信号;

[0067] 低功耗控制模块3,与主控制模块连接,用于根据第二控制信号生成低功耗控制信号和时钟信号;

[0068] 模拟电路控制模块4,分别与主控制模块和低功耗控制模块连接,用于根据低功耗控制信号和第三控制信号生成钳制控制信号和电压检测控制信号;

[0069] 擦写时间配置模块5,与主控制模块连接,用于根据第四控制信号生成时间配置信号;

[0070] 存储器操作模块6,分别与主控制模块、存储器配置模块和擦写时间配置模块连接,用于根据容量配置信号、外部信号、时间配置信号和第五控制信号生成操作信号;

[0071] 其中,控制信号包括第一控制信号至第五控制信号。

[0072] 可选地,本发明提供的多功能可配置EEPROM接口控制协处理器,该多功能可配置EEPROM接口控制协处理器,包括主控制模块1、存储器配置模块2、低功耗控制模块3、模拟电路控制模块4、擦写时间配置模块5和存储器操作模块6,其中:主控制模块1用于接收外部信号(外部数据信号和外部控制信号)和电压检测控制信号,并根据接收到的外部信号生成控制信号,分别向存储器配置模块、低功耗控制模块、模拟电路控制模块、擦写时间配置模块

和存储器操作模块发送该控制信号;该控制信号具体包括向存储器配置模块发送的第一控制信号、向低功耗控制模块发送的第二控制信号、向模拟电路控制模块发送的第三控制信号、向擦写时间配置模块发送的第四控制信号和向存储器操作模块发送的第五控制信号。

[0073] 存储器配置模块2接收到第一控制信号后生成容量配置信号,并向存储器操作模块6发送容量配置信号。

[0074] 低功耗控制模块3接收到第二控制信号后产生低功耗控制信号和时钟信号,并将低功耗控制信号发送至模拟电路控制模块,时钟信号发送至外部存储器;

[0075] 模拟电路控制模块4用于接收第一外部配置信号、第三控制信号和低功耗控制信号,接收到控制信号后根据接收到的控制信号和低功耗控制信号生成钳制控制信号,接收到外部信号后根据接收到的外第一外部配置信号生成电压检测控制信号,并将电压检测控制信号发送至主控制模块1;

[0076] 擦写时间配置模块5接收到第四控制信号后产生时间配置信号,并将时间配置信号发送至存储器操作模块6;

[0077] 存储器操作模块6接收到容量配置信号、第五控制控制信号和时间配置信号后生成操作信号。

[0078] 本发明提供的多功能可配置EEPROM接口控制协处理器,能够解决适配多种定制型EEPROM的控制和/或测试需求,提高协处理器的可适用性,降低相关功能的开发难度,减少开发人员的工作量。

[0079] 进一步地,在一个实施例中,主控制模块1,可以具体包括:

[0080] 控制状态单元11,用于接收外部信号;

[0081] 异常判断单元12,与控制状态单元连接,用于接收控制状态单元发送的外部信号,并在接收到的外部信号存在异常时,控制第一控制单元生成控制信号;

[0082] 第一控制单元13,与控制状态单元连接,用于在异常判断单元接收到的外部信号存在异常时,根据接收到的控制状态单元发送的外部信号,生成控制信号,并将控制信号分别发送给存储器配置模块、低功耗控制模块、模拟电路控制模块、擦写时间配置模块和存储器操作模块。

[0083] 进一步地,在一个实施例中,第一控制单元13,包括:

[0084] 第一控制器131,用于根据外部信号生成所述控制信号;

[0085] 第一计数器132,用于标定操作存储器的时间节点。

[0086] 可选地,参见图2,根据本发明提供的多功能可配置EEPROM接口控制协处理器,主控制模块1包括控制状态单元11、异常判断单元12和第一控制单元13,其中:控制状态单元11接收外部信号,判断外部信号的类型并将其对应发送至第一控制单元13和异常判断单元12;

[0087] 异常判断单元12判断接收到的外部信号是否异常,若存在异常,则根据异常判断单元12接收的外部信号控制第一控制单元13生成控制信号,否则,第一控制单元13根据其接收的外部信号生成控制信号;

[0088] 第一控制单元13将生成的控制信号分别发送至存储器配置模块2、低功耗控制模块3、模拟电路控制模块4、擦写时间配置模块5和存储器操作模块6。

[0089] 第一控制单元13可以具体包括第一控制器131和第一计数器132,第一控制器131

根据外部信号生成控制信号,第一计数器132用于标定操作存储器的时间节点。

[0090] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过主控制模块控制整个协处理器的控制过程,以便于及时中断控制过程和更新内部控制数据,从而避免因外部存储器电压过低导致存储器出错,进而提高协处理器的可靠性和数据的准确性。

[0091] 进一步地,在一个实施例中,存储器配置模块2,可以具体包括:

[0092] 第二控制单元21,与主控制模块1连接,用于根据接收到的主控制模块1发送的第一控制信号,控制页控制单元22和字节控制单元23生成容量配置信号的生成方式;

[0093] 页控制单元22,与第二控制单元21连接,用于根据第一生成方式生成第一容量配置信号或根据第二生成方式生成第二容量配置信号;

[0094] 字节控制单元23,与第二控制单元21连接,用于根据第一生成方式生成第三容量配置信号或根据第二生成方式生成第四容量配置信号;

[0095] 其中,生成方式包括第一生成方式和所述第二生成方式;

[0096] 第一生成方式是根据第一控制信号和第二外部配置信号生成第一容量配置信号或第三容量配置信号的生成方式确定的;

[0097] 第二生成方式是根据第一预设固定值生成第二容量配置信号或第四容量配置信号的生成方式确定的;

[0098] 容量配置信号是根据第一容量配置信号和第三容量配置信号或第二容量配置信号和第四容量配置信号确定的。

[0099] 可选地,参见图3,存储器配置模块2包括第二控制单元21、页控制单元22和字节控制单元23,其中:第二控制单元21,与主控制模块1连接,用于根据接收到的主控制模块1发送的第一控制信号,控制页控制单元22和字节控制单元23生成容量配置信号的生成方式,具体地:

[0100] 若第一控制信号指示使用外部控制,则控制页控制单元22和字节控制单元23采用第一生成方式生成第一容量配置信号;若第一控制信号指示使用固定值,则控制页控制单元22和字节控制单元23采用第二生成方式生成第二容量配置信号;其中,第一生成方式是根据第一控制信号和第二外部配置信号生成第一容量配置信号或第三容量配置信号的生成方式确定的;第二生成方式是根据第一预设固定值生成第二容量配置信号或第四容量配置信号的生成方式确定的。

[0101] 需要说明的是,页控制单元22和字节控制单元23受第二控制单元21控制以指示可操作性存储器内部区域的划分。

[0102] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过存储器配置模块选择适配的存储器容量,实现可配置的EEPROM接口控制协处理器,提高协处理器的适用范围。

[0103] 进一步地,在一个实施例中,低功耗控制模块3,可以具体包括:

[0104] 第三控制单元31,与主控制模块1连接,用于根据接收到的主控制模块1发送的第二控制信号和低功耗控制模块发送的低功耗控制信号,生成时钟控制信号和低功耗控制信号;

[0105] 时钟分频单元32,与第三控制单元31连接,用于根据接收到的第三控制单元31发送的时钟控制信号,生成目标时钟分频数的第一时钟信号;

[0106] 电荷泵时钟配置单元33,与第三控制单元31连接,用于根据接收到的第三控制单

元31发送的时钟控制信号,确定使用未分频的第二时钟信号或使用已分频的第三时钟信号;

[0107] 门控时钟配置单元34,与第三控制单元31连接,用于根据接收到的第三控制单元31发送的时钟控制信号,生成使用门控单元对时钟控制信号进行门控处理后的第四时钟信号,或不使用门控单元对时钟控制信号进行处理的第五时钟信号;

[0108] 其中,时钟信号包括第一时钟信号至第五时钟信号。

[0109] 可选地,参见图4,根据本发明提供的多功能可配置EEPROM接口控制协处理器,低功耗控制模块3包括第三控制单元31、时钟分频单元32、电荷泵时钟配置单元33和门控时钟配置单元34,其中:第三控制单元31在接收到主控制模块1发送的第二控制信号后,产生时钟控制信号和低功耗控制信号,并将时钟控制信号发送至时钟分频单元32、电荷泵时钟配置单元33和门控时钟配置单元34;

[0110] 时钟分频单元32在接收到时钟控制信号后,将对时钟控制信号进行分析,决定产生的目标时钟分频数的时钟信号(即第一时钟信号);

[0111] 电荷泵时钟配置单元33在接收到时钟控制信号后,对时钟控制信号进行分析,若时钟控制信号指示使用默认信号,则使用未分频的默认时钟信号(即第二时钟信号),若时钟控制信号指示使用分频信号,则使用已分频的分频时钟信号(即第三时钟信号);

[0112] 门控时钟配置单元34在接收到时钟控制信号后,将对时钟控制信号进行分析,若时钟控制信号指示不使用门控单元,则生成不对时钟控制信号进行门控处理的第五时钟信号,若时钟控制信号指示使用门控单元,则生成对时钟信号进行门控处理的门控时钟信号(即第四时钟信号)。

[0113] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过在协处理器中加入低功耗方案,以降低协处理器的功耗。

[0114] 进一步地,在一个实施例中,模拟电路控制模块4,可以具体包括:

[0115] 第四控制单元41,分别与主控制模块1和低功耗控制模块3连接,用于根据第三控制信号和低功耗控制模块3发送的低功耗控制信号生成钳制控制信号和电压检测控制信号;

[0116] 高电压钳制单元42,与第四控制单元41连接,用于根据接收到的第四控制单元41发送的钳制控制信号,确定是否对模拟电路控制模块4进行高电压钳制;

[0117] 电压检测单元43,与第四控制单元41连接,用于根据接收到的第四控制单元41发送的电压检测控制信号,确定是否对模拟电路控制模块4进行电压检测。

[0118] 可选地,参见图5,根据本发明提供的多功能可配置EEPROM接口控制协处理器,模拟电路控制模块4包括第四控制单元41、高电压钳制单元42和电压检测单元43,其中:第四控制单元41在接收到主控制模块1发送的第三控制信号和低功耗控制模块3发送的低功耗控制信号后,对第三控制信号和低功耗控制信号进行分析,产生钳制控制信号和电压检测控制信号;

[0119] 高电压钳制单元42在接收到钳制控制信号后,对钳制控制信号进行分析,决定是否对模拟电路控制模块4进行高电压钳制,若执行钳制,则发送钳制信号,若不执行钳制,则发送控制信号不对电压进行钳制;

[0120] 电压检测单元43在接收到电压检测控制信号后,对电压检测控制信号进行分析,

决定是否对模拟电路控制模块4进行电压检测,若进行检测,则根据检测信号产生异常信号,若不进行检测,则不产生异常信号。

[0121] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过在协处理器中加入电压检测方案,从而避免因外部存储器电压过低导致存储器出错。

[0122] 进一步地,在一个实施例中,擦写时间配置模块5,包括:

[0123] 第五控制单元51,与主控制模块1连接,用于根据接收到的主控制模块1发送的第四控制信号,控制组合逻辑单元52生成时间配置信号的方式;

[0124] 组合逻辑单元52,与第五控制单元51连接,用于根据第一方式生成第一时间配置信号,或根据第二方式生成第二时间配置信号;

[0125] 其中,时间配置信号包括第一时间配置信号和第二时间配置信号;

[0126] 方式包括第一方式和第二方式;

[0127] 第一方式是根据第四控制信号和第二外部配置信号生成第一时间配置信号的方式确定的;

[0128] 第二方式是根据第二预设固定值生成第二时间配置信号的方式确定的。

[0129] 可选地,参见图6,擦写时间配置模块5包括第五控制单元51和组合逻辑单元52,其中:第五控制单元51接收第四控制信号以控制组合逻辑单元52产生时间配置信号的方式;

[0130] 组合逻辑单元52对接收到的第五控制单元51的控制进行分析并产生时间配置信号,若第五控制单元51控制指示使用外部配置,则根据第一方式生成第一时间配置信号;若第五控制单元51控制指示使用固定配置,则根据第二方式生成第二时间配置信号。

[0131] 其中,第一方式是根据第四控制信号和第二外部配置信号生成第一时间配置信号的方式确定的;

[0132] 第二方式是根据第二预设固定值生成第二时间配置信号的方式确定的。

[0133] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过擦写时间配置模块选择适配的时间配置方式,实现可配置的EEPROM接口控制协处理器,提高协处理器的适用范围。

[0134] 进一步地,在一个实施例中,存储器操作模块6,可以具体包括:

[0135] 数据缓存单元61,分别与主控制模块1、存储器配置模块2和擦写时间配置模块5连接,用于将接收到的容量配置信号、外部信号和时间配置信号进行缓存,以生成缓存内容;

[0136] 第六控制单元62,与数据缓存单元61和主控制模块1连接,用于根据接收到第五控制信号、容量配置信号和时间配置信号,生成操作信号,并根据操作信号控制数据缓存单元将缓存内容发送至外部存储器,以及控制可复用计数63单元指示可操作存储器内部区域的划分和标定操作存储器的时间节点。

[0137] 进一步地,在一个实施例中,数据缓存单元61,可以具体包括:

[0138] 数据电路611,与第六控制单元62连接,用于根据操作信号,将缓存内容发送至外部存储器;

[0139] 容量配置电路612,与第六控制单元62连接,用于将接收到的数据缓存单元61发送的容量配置信号,发送给第六控制单元62;

[0140] 时间配置电路613,与第六控制单元62连接,用于将接收到的数据缓存单元61发送的时间配置信号,发送给第六控制单元62。

[0141] 进一步地,在一个实施例中,可复用计数单元63,包括:

[0142] 容量计数器631,与第六控制单元62连接,用于指示可操作存储器内部区域;

[0143] 时间节点计数器632,与第六控制单元62连接,用于标定操作存储器的时间节点。

[0144] 可选地,参考图7,存储器操作模块6包括数据缓存单元61、第六控制单元62和可复用计数单元63,其中:数据缓存单元61接收并存储外部信号、存储器配置模块2输出的容量配置信号和擦写时间配置模块5输出的时间配置信号,以生成缓存内容;

[0145] 第六控制单元62接收主控制模块1输出的第五控制信号,以控制数据缓存单元61将其内部的缓存内容发送至外部存储器,并向外部存储器发送操作信号指示操作类型,以及控制可复用计数单元63指示可操作存储器内部区域的划分和标定操作存储器的时间节点。

[0146] 另外,数据缓存单元61包括数据电路611、容量配置电路612和时间配置电路613,数据电路611受第六控制单元62控制以将缓存内容发送至外部存储器;

[0147] 容量配置电路612将接收到的容量配置信号缓存并发送至第六控制单元62以指示可操作存储器内部区域的划分;

[0148] 时间配置电路613将接收到的时间配置信号缓存并发送至第六控制单元62以标定操作存储器的时间节点。

[0149] 更进一步地说,可复用计数单元63包括容量计数器631和时间节点计数器632,容量计数器631受第六控制单元62控制以指示当前可操作的存储器内部区域;

[0150] 时间节点计数器632受第六控制单元62控制以指示当前操作存储器的时间节点;在协处理器未操作外部存储器时,可复用计数单元63可用于其他外部模块复用以提高电路的复用率。

[0151] 本发明提供的多功能可配置EEPROM接口控制协处理器,通过主控制模块控制整个协处理器的控制过程,以便于及时中断控制过程和更新内部控制数据,从而避免因外部存储器电压过低导致存储器出错,进而提高协处理器的可靠性和数据的准确性;通过在协处理器中加入低功耗方案,以降低协处理器的功耗;通过在协处理器中预留多种可配置功能,以适配绝大多数定制性的存储器,从而进一步提高协处理器的适用性或测试需求。

[0152] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

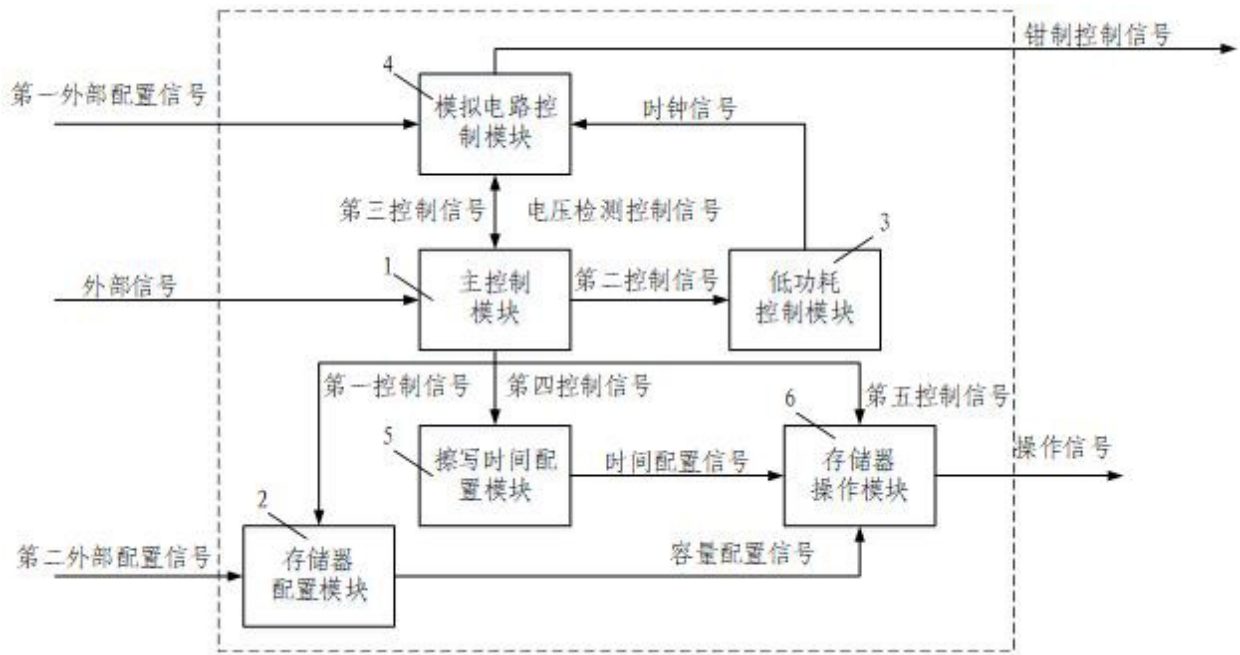


图1

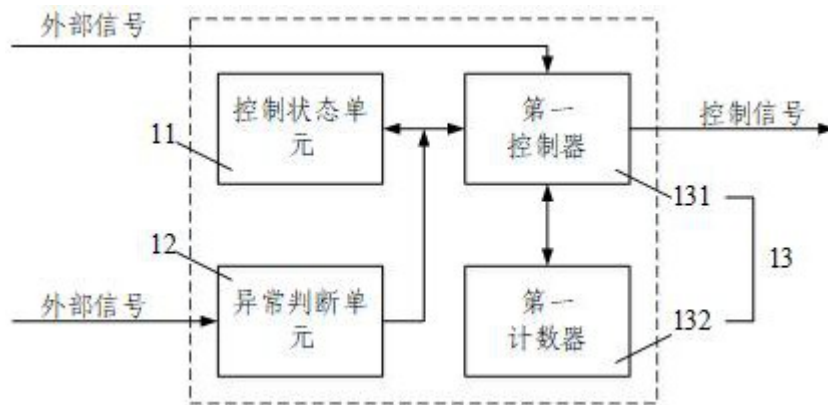


图2

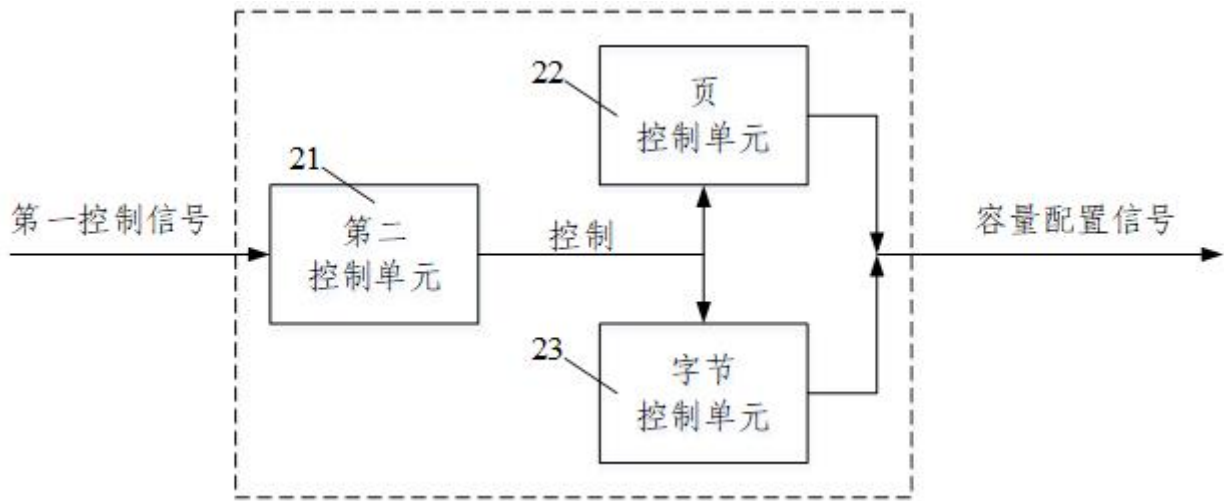


图3

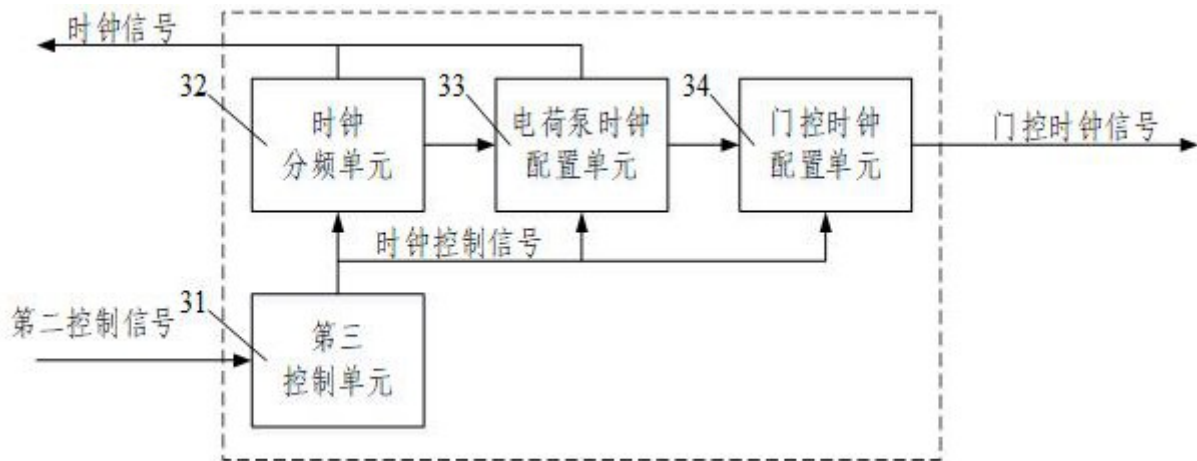


图4

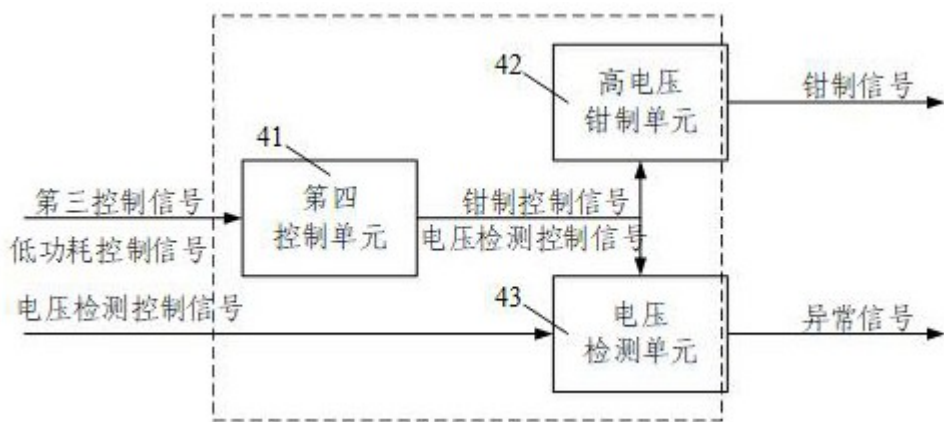


图5

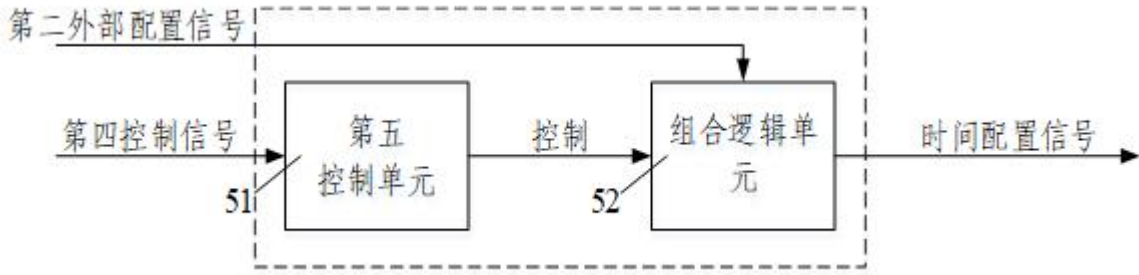


图6

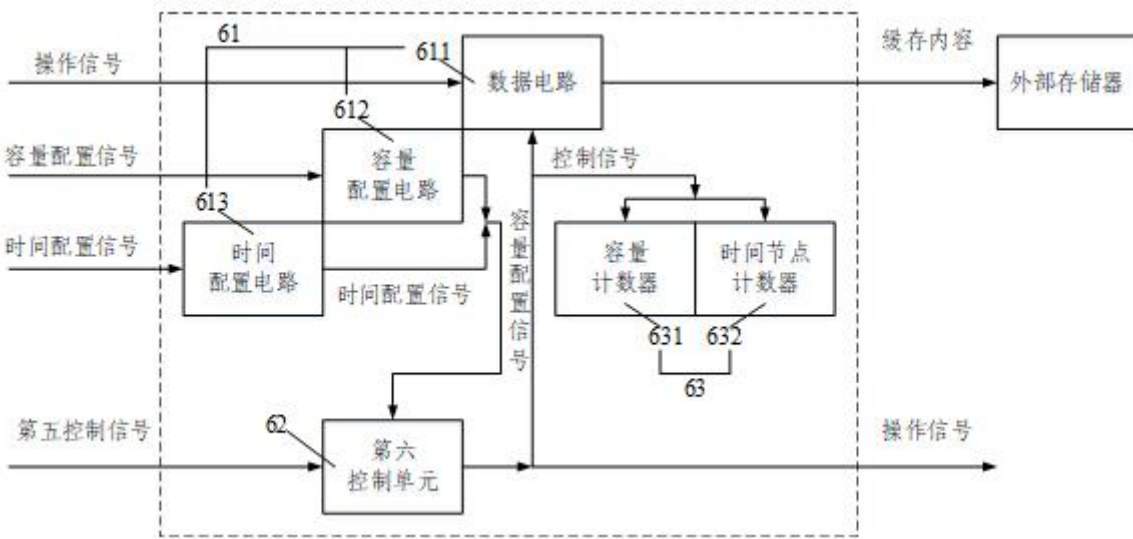


图7