



(12) 发明专利申请

(10) 申请公布号 CN 103310746 A

(43) 申请公布日 2013. 09. 18

(21) 申请号 201310038437. X

(22) 申请日 2013. 01. 31

(30) 优先权数据

2012-049116 2012. 03. 06 JP

(71) 申请人 株式会社日本显示器西

地址 日本爱知县

(72) 发明人 山口英将 田中大直 伊藤大亮

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 郭定辉

(51) Int. Cl.

G09G 3/36 (2006. 01)

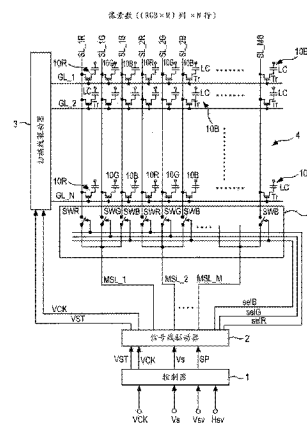
权利要求书1页 说明书12页 附图15页

(54) 发明名称

显示装置和电子设备

(57) 摘要

提供了显示装置和电子设备。该显示装置包括：以矩阵排列的对应于相应的多个颜色的像素，其中每个像素具有其中排列用于像素的显示驱动电路的像素电路部分和作为获得有效显示光的区域的像素开口，与至少一个颜色对应的像素的像素开口具有与对应于其他颜色的像素的像素开口的面积不同的面积，并且各个像素中的像素电路部分以等间距排列。



1. 一种显示装置,包括:

像素,以矩阵排列且对应于相应的多个颜色,

其中,每个像素具有其中排列用于所述像素的显示驱动的电路的像素电路部分和作为获得有效显示光的区域的像素开口,

与至少一个颜色对应的像素的像素开口具有与对应于其他颜色的像素的像素开口的面积不同的面积,并且

各个像素中的像素电路部分以等间距排列。

2. 根据权利要求1所述的显示装置,还包括:

多条信号线,用于将像素信号提供到各个像素,以及

多条扫描线,以与所述信号线正交的方向排列,用于控制所述像素电路部分的操作的扫描脉冲给予所述多条扫描线,

其中,通过弯曲所述信号线的至少一部分,与一个颜色对应的像素的像素开口具有与对应于其他颜色的像素开口的面积不同的面积。

3. 根据权利要求2所述的显示装置,

其中,相对于显示表面由屏蔽膜对所述信号线、所述扫描线和所述像素电路部分的区域屏蔽光,并且所述像素开口是其中不形成屏蔽膜的区域。

4. 根据权利要求1所述的显示装置,

其中,在矩阵排列中在同一行上排列的各个像素的像素电路部分在行方向上并排排列。

5. 根据权利要求1所述的显示装置,

其中,以横向电场模式驱动液晶分子,以及

在对应于一个颜色的像素的像素开口中排列的像素电极的数量与对应于其他颜色的像素的像素开口中的像素电极的数量不同。

6. 根据权利要求1所述的显示装置,

其中,与红、绿和蓝三种颜色或者红、绿、蓝和白四种颜色对应的像素以矩阵排列为多种颜色,并且

与作为一种颜色的蓝色对应的像素的像素开口具有大于与其他颜色对应的像素的像素开口的面积。

7. 一种电子设备,包括:

显示装置,

其中,所述显示装置包括:

像素,以矩阵排列且对应于相应的多个颜色,

其中,每个像素具有其中排列用于所述像素的显示驱动的电路的像素电路部分和作为获得有效显示光的区域的像素开口,

与至少一个颜色对应的像素的像素开口具有与对应于其他颜色的像素的像素开口的面积不同的面积,并且

各个像素中的像素电路部分以等间距排列。

显示装置和电子设备

技术领域

[0001] 本公开涉及诸如液晶显示装置的显示装置和包括该显示装置的电子设备。

背景技术

[0002] 液晶显示装置包括三色子像素或者通过将白(W)添加到上述三色中的四色子像素,这三色是红(R)、绿(G)和蓝(B),其中在显示器上通过这些色的加色混合来获得白色。需要通过分别改变R、G和B的亮度从而获得要求的白色来设置白平衡。

[0003] 改变各个颜色的亮度的方法有许多。通常,R像素、G像素和B像素的像素的面积比是1:1:1。因此,采用分别改变给予R像素、G像素和B像素的像素信号的电压的方法(即使当灰度级相同时,也采用不同电压值)。另一个常用方法是在每个像素提供光屏蔽部分,以在像素的开口面积之间实现平衡。

[0004] 上述方法的初始获得的透射率存在损失,并且更有效的方法是改变R像素、G像素和B像素本身的面积比(area ratio)的方法(像素变形)。例如,JP-A-2009-109820(专利文献1)公开了像素面积逐颜色地变化的结构。

发明内容

[0005] 另一方面,液晶显示装置的分辨率(definition)越来越高,并且商用的500ppi(每英寸像素)级的显示装置容易获得。

[0006] 在这种级别的显示装置中,由晶体管和触点(contact)的布局设计规则确定最小像素间距,具体地说,H方向(短轴)上的间距。

[0007] 然而,当如上所述为了改变R像素、G像素和B像素的面积比而允许改变像素时,在具有较小面积的像素中难以有效保证诸如晶体管的像素电路部分的排列面积。因此,难以通过在高分辨率显示装置上的R像素、G像素和B像素(面积比调节)的变形来设置白平衡。

[0008] 鉴于上述问题,希望即使当高分辨率性能提高时仍实现各个颜色的像素的变形。

[0009] 本公开的实施例涉及显示装置,包括:以矩阵方式排列的与相应的多个颜色对应的像素,其中每个像素具有其中排列了用于像素的显示驱动的电路的像素电路部分和要作为获得有效显示光的区域的像素开口,与至少一种颜色对应的像素的像素开口具有与其他颜色对应的像素的像素开口的面积不同的面积,并且各个像素中的像素电路部分以等间距排列。

[0010] 本公开的另一实施例涉及包括根据本公开实施例的显示装置的电子设备。

[0011] 即,在根据本公开实施例的显示装置中,具有例如晶体管、触点部分等的像素电路部分始终以等间距排列。在这种情况下,允许获得有效显示光(例如,透射光)的面积根据颜色而不同。即,在所有像素电路部分例如以相同尺寸在水平方向上并排排列的情况下,根据颜色使像素开口变形。

[0012] 根据本公开实施例,像素开口根据颜色而变形,并且在这种情况下,利用像素开口

的面积比调节显示色,并且以等间距排列像素电路部分。即,在具有较小的像素开口的面积比的像素中和在具有较大的像素开口面积的像素中,像素电路部分的面积相同。因此,不会因为像素开口的变形产生其中像素电路的排列困难的像素,并且即使当高分辨率性能提高时,仍可以实现因为像素开口的面积比的白平衡调节。

附图说明

- [0013] 图 1 是根据本公开实施例的液晶显示装置的框图；
- [0014] 图 2A 和图 2B 是关于像素因为高分辨率性能提高的像素变形的困难的说明图；
- [0015] 图 3A 和图 3B 是根据第一实施例的像素电路部分和像素开口的配置的说明图；
- [0016] 图 4 是根据第一实施例的液晶显示装置的特定像素结构的说明图；
- [0017] 图 5 是根据第一实施例的液晶显示装置的截面结构的说明图；
- [0018] 图 6 是清楚地示出根据第一实施例的图 4 的像素结构中的触点部分的说明图；
- [0019] 图 7 是示出根据第一实施例对其添加屏蔽膜的图 4 的结构说明图；
- [0020] 图 8 是清楚地示出根据第一实施例的图 4 的像素结构中的 R、G 和 B 像素的像素开口的说明图；
- [0021] 图 9A 和图 9B 是根据第二实施例的像素电路部分和像素开口的配置的说明图；
- [0022] 图 10 是根据第二实施例的液晶显示装置的特定像素结构的说明图；
- [0023] 图 11A 和图 11B 是根据第三实施例的像素电路部分和像素开口的配置的说明图；
- [0024] 图 12A 至图 12C 是作为根据本公开的实施例的应用示例的电子设备的说明图；
- [0025] 图 13A 和图 13B 是作为根据本公开实施例的应用示例的电子设备的说明图；以及
- [0026] 图 14A 至图 14E 是作为根据本公开实施例的应用示例的电子设备的说明图。

具体实施方式

- [0027] 下面将以如下顺序解释根据实施例的液晶显示装置。
- [0028] 1. 液晶显示装置的电路配置
- [0029] 2. 第一实施例的像素结构
- [0030] 3. 第二实施例的像素结构
- [0031] 4. 第三实施例的像素结构
- [0032] 5. 修改示例和应用示例
- [0033] <1. 液晶显示装置的电路配置>
- [0034] 首先,将参考图 1 解释根据实施例的液晶显示装置的电路配置。
- [0035] 液晶显示装置是有源矩阵式显示装置的示例,包括:控制器 1、信号线驱动器 2、扫描线驱动器 3、像素阵列 4 和选择开关单元 5,如图 1 所示。
- [0036] 像素阵列 4 配置为使得以矩阵状态在行方向和列方向排列根据写像素信号控制其显示灰度级的多个像素 10 (10R、10G 和 10B)。排列 $N \times (M \times 3)$ 个像素 10,其形成 N 行 $\times (M \times 3)$ 列的矩阵。
- [0037] 在该图中,由像素晶体管 Tr 和液晶单元电容器 LC 示出每个像素 10 (10R、10G、10B)。列举了各种示例作为形成液晶像素的电路。在此所示的电路是用于解释问题的示例。
- [0038] 像素 10R 表示 R (红)像素,像素 10G 表示 G (绿)像素以及像素 10B 表示 B (蓝)像

素。像素 10R、10G 和 10B 是所谓子像素,并且这三个子像素形成一个彩色像素。

[0039] 排列未示出的各个 R、G 和 B 滤色片,以对应于 R 像素、G 像素和 B 像素。例如,由所排列的 P 像素、G 像素和 B 像素形成彩色显示屏,如图所示。

[0040] 在这种情况下,像素由三原色的 R 像素、G 像素和 B 像素配置,然而,例如,存在除了 R 像素、G 像素和 B 像素之外提供 W (白) 像素的情况。

[0041] 在下面的描述中,当不特别需要互相区别子像素时,像素表示为“像素 10”。

[0042] 每个像素 10 包括例如由 TFT (薄膜晶体管) 和液晶单元电容器 LC 形成的像素晶体管 Tr (例如, N 沟道 TFT)。

[0043] 在像素晶体管 Tr 中,栅极电极(控制端子)连接到扫描线 GL (GL₁ 至 GL_N 中的任意),而源极电极 / 漏极电极(输入端子)之一连接到信号线 SL (SL_{1R} 至 SL_{MR} 中的任意)。

[0044] 液晶单元电容器 LC 的像素电极连接到像素晶体管 Tr 的源极电极 / 漏极电极(输出端子)的另一个。液晶单元电容器 LC 的另一电极是公共电极。

[0045] 在每个像素 10 中,当扫描脉冲施加到扫描线 GL (GL₁ 至 GL_N) 中的任意扫描线时,像素晶体管 Tr 变得导通,并且输入此时给予扫描线 SL 的像素信号电压(灰度级值)。

[0046] 根据写像素信号电压控制液晶单元电容器 LC 的透射率,并且控制来自未示出的背光灯的光的显示亮度。

[0047] 排列扫描线 GL (GL₁ 至 GL_N),以对应于像素阵列 4 中的各条线的像素 10。

[0048] 扫描线驱动器 3 在一个帧周期内顺序驱动各个扫描线 GL₁ 至 GL_N。即,扫描线驱动器 3 顺序施加扫描脉冲。

[0049] 排列信号线 SL (SL_{1R}、SL_{1G}、SL_{1B}、SL_{2R}...SL_{MB}),以对应各个列中的像素 10。

[0050] 信号线 SL_{1R} 和 SL_{2R}...将像素信号提供到 R 像素 10R 的像素列。

[0051] 信号线 SL_{1G} 和 SL_{2G}...将像素信号提供到 G 像素 10G 的像素列。

[0052] 信号线 SL_{1B} 和 SL_{2B}...将像素信号提供到 B 像素 10B 的像素列。

[0053] 对于各个像素 10,信号驱动器 2 以根据极性信号 SP 的极性在每个行周期中向在像素阵列 4 中排列的多条信号线 SL 输出像素信号。

[0054] 将视频信号 Vs、垂直时钟 VCK、垂直同步信号 Vsy 和水平同步信号 Hsy 提供到控制器 1。

[0055] 控制器 1 基于垂直时钟 VCK、垂直同步信号 Vsy 和水平同步信号 Hsy 控制信号线驱动器 2 和垂直线驱动器 3,以在像素阵列 4 中执行从外部提供的视频信号 Vs 的显示,以使得这些信号互相同步地工作。

[0056] 例如,通过利用例如垂直同步信号 Vsy 和垂直时钟 VCK 将该信号提供到信号线驱动器 2 和扫描线驱动器 3,控制器 1 产生用于规定一个帧周期的垂直开始脉冲 VST。

[0057] 控制器 1 还例如通过分压垂直时钟 VCK 产生极性信号 SP,并将该信号提供到信号线驱动器 2。

[0058] 扫描线驱动器 3 基于垂直开始脉冲 VST 和垂直时钟 VCK 将扫描脉冲输出到各条扫描线 GL₁ 至 GL_N。

[0059] 在扫描线驱动器 3 中,提供了以垂直时钟 VCK 的定时顺序地传递垂直开始脉冲 VST 的移位寄存器。因此,通过将垂直开始脉冲的定时设置为开始点,将扫描脉冲顺序输出到扫描线 GL₁、GL₂...GL_N。因此,在像素阵列 4 中,在垂直时钟 VCK 的每个定时,对于写像素

信号,第一线上的像素 10 至第 N 线上的像素顺序变为处于已选择状态。

[0060] 通过将垂直开始脉冲 VST 的定时设置为开始点,在垂直时钟 VCK 的每个定时(在每个 1H 周期中),信号线驱动器 2 关于从控制器 1 向各条信号线 SL_{1R} 至 SL_{MB} 提供的视频信号 Vs 以线为单位执行输出像素信号的操作。

[0061] 在此,在该配置示例中提供了选择开关单元 5。

[0062] 信号线驱动器 2 将已经以彩色像素为单位时分复用的像素信号输出到复用的信号线 MSL (MSL₁ 至 MSL_M) 中的每条。

[0063] 在选择开关单元 5 中,相对于一个复用的信号线 MSL 包括用于选择相应 3 条信号线 SL 的开关 SWR、SWG 和 SWB。

[0064] 开关 SWR 将对应于一列 R 像素 10R 的信号线 SL_{xR} 连接到复用的信号线 MSL/ 从其断开(x 对应于 1 至 M)。

[0065] 开关 SWG 将对应于一列 G 像素 10G 的信号线 SL_{xG} 连接到复用的信号线 MSL/ 从其断开。

[0066] 开关 SWB 将对应于一列 B 像素 10B 的信号线 SL_{xB} 连接到复用的信号线 MSL/ 从其断开。

[0067] 各个开关 SWR、SWG 和 SWG 分别根据来自信号线驱动器 2 的开关控制信号 selR、selG 和 selB 导通 / 断开。

[0068] 信号线驱动器 2 输出开关控制信号 selR、selG 和 selB,从而对应于将复用的像素信号输出到复用的信号线 MSL 的定时。

[0069] 信号线驱动器 2 在 1H 周期相对于相应的 R 像素 10R、G 像素 10G 和 B 像素 10B 输出像素信号到一条复用的信号线 MSL,其中对 R 像素 10R、G 像素 10G 和 B 像素 10B 执行了时分复用。此外,信号线驱动器 2 控制开关 SWR、SWG 和 SWB,以将各个像素信号提供到信号线 SL_{xR}、SL_{xG} 和 SL_{xB}。

[0070] 信号线驱动器 2 根据用于执行液晶单元电容器 LC 的极性反转驱动的极性信号 SP 执行要输出到复用的信号线 MSL 的像素信号电压的极性反转。

[0071] 根据信号线驱动器 2 和扫描线驱动器 3 的上述操作,在一个帧周期内,从第一行中的像素 10 到第 N 行中的像素顺序写入像素信号,从而设置各个像素的灰度级(液晶单元的光透射率)。因此,通过来自在各个像素 10 中控制的未示出的背光的光的亮度来执行彩色视频显示,并且光通过未示出的滤色片透射。

[0072] <2. 第一实施例的像素结构 >

[0073] 在根据本实施例的液晶显示装置中,对应于相应的多个颜色(R、G 和 B)的像素在上面描述的像素阵列 4 中以矩阵排列。

[0074] 作为第一实施例解释像素的结构。

[0075] 尽管图 1 中的像素 10 中示出了像素晶体管 Tr,但是在实际像素结构中,像素 10 包括其中排列像素晶体管 Tr 等的像素电路部分和作为从面板平面看到的区域的用于获得有效显示光(例如,透射光)的区域的像素开口。

[0076] 如上所述,需要通过改变 R、G 和 B 的亮度来设置白平衡,以在显示器中获得要求的白色。作为用于上述目的没有透射率损失的有效方法,优选地根据颜色改变像素面积。然而,当像素尺寸随着高分辨率提高而减小时,在其中其面积因为像素变形而减小到比其

他像素更小的像素中像素电路的排列特别困难。

[0077] 将参考图 2A 和图 2B 对此进行解释。图 2A 示意性地示出其中 R 像素 10R、G 像素 10G 和 B 像素 10B 具有相同面积的情况。

[0078] 在每个像素 10 中,存在像素开口 16 (16R、16G 和 16B),其是显示光实际透射通过其的区域,并且还存在于其中排列了像素晶体管 Tr、信号线 SL、关于像素电极的触点部分等的像素电路部分(15R、15G 和 15B)。

[0079] 在此,作为示例,假定一个像素(= 3 个子像素)的尺寸是 $57\ \mu\text{m}\times 57\ \mu\text{m}$,一个像素 10 (子像素)在水平方向的宽度将是 $19\ \mu\text{m}$ 。

[0080] 在像素电路部分 15 中,根据晶体管和触点的布局设计原则确定水平方向(短轴)上的最小像素间距。例如,该间距近似为 $18\ \mu\text{m}$ 。在这种情况下,当如图 2A 所示,一个像素 10 在水平方向上的宽度是 $19\ \mu\text{m}$ 时,像素电路部分 15 的该布局是可能的。

[0081] 图 2B 示出其中像素根据颜色变形的示例。B 像素 10B 的面积增大。例如,作为水平方向上的宽度,R 像素 10R 设置为 $17\ \mu\text{m}$,G 像素 10G 设置为 $17\ \mu\text{m}$,且 B 像素 10B 设置为 $20\ \mu\text{m}$ 。

[0082] 在这种情况下,像素电路部分 15R、15G 和 15B 的宽度也分别设置为 $17\ \mu\text{m}$, $17\ \mu\text{m}$ 和 $20\ \mu\text{m}$ 。那么,像素电路部分 15R 和 15G 的宽度比最小间距窄,因此,电路布局设计变得困难。

[0083] 即,随着高分辨率性能提高,难以通过为了便于像素电路排列而使像素变形来设置白平衡。

[0084] 据此,在本实施例中,即使当高分辨率性能提高时,像素仍可以变形。为此目的,像素开口 16 根据颜色变形。即,与至少一种颜色对应的像素 10 的像素开口 16 具有与其他颜色对应的像素 10 的像素开口 16 的面积不同的面积。然后,以等间距排列各个像素 10 的像素电路部分 15。

[0085] 图 3A 和图 3B 示意性地示出上述。

[0086] 图 3B 示出如图 1 所示以矩阵排列的 R 像素 10R、G 像素 10G 和 B 像素 10B。在图 3A 中,以放大状态示出图 3B 中虚线包围的部分。

[0087] R 像素 10R 包括像素开口 16R 和像素电路部分 15R。

[0088] G 像素 10G 包括像素开口 16G 和像素电路部分 15G。

[0089] B 像素 10B 包括像素开口 16B 和像素电路部分 15B。

[0090] 在这种情况下,例如,B 像素 10B 的像素开口 16B 变形,以具有比 R 像素 10R 和 G 像素 10G 的像素开口 16R 和 16G 的面积更大的面积。

[0091] 然而,关于像素电路部分 15,以等间距 P_g 排列像素电路部分 15R、15G 和 15B。

[0092] 假定以与图 2B 的示例相同的方式,像素开口部分 16B 在水平方向上的宽度是 $20\ \mu\text{m}$,而像素开口 16R 和 16G 在水平方向上的宽度是 $17\ \mu\text{m}$ 。在这种情况下,像素电路部分 15R、15G 和 15B 的排列间距 P_g 将是 $18\ \mu\text{m}$ 。即,像素电路的布局以该间距是可能的。

[0093] 如上所述,与至少一种颜色对应的像素 10 的像素开口 16 具有与其他颜色对应的像素 10 的像素开口 16 的面积不同的面积,并且各个像素 10 的像素电路部分 15 以等间距排列。根据该结构,即使在高分辨率性能提高时,可以在像素电路布局可能的状态下通过使像素变形来调节色平衡。

[0094] 下面将解释作为第一实施例的特定示例。

[0095] 下面的示例具体解释其中以边缘场切换 (FFS) 模式驱动液晶分子的显示装置的结构。

[0096] 作为用于实现宽视角和高对比度的液晶模式,液晶显示装置中的横向电场模式受到关注。特别在该模式下,与面内切换 (IPS) 模式相比,在边缘场切换 (FFS) 模式下打开面积比和透射率得到改善。

[0097] 图 4 示出图 1 所示的像素阵列 4 中的部分像素 10 的一部分。R 像素 10R 的列、G 像素 10G 的列和 B 像素 10B 的列形成于其中扫描线 GL_y 和 $GL_{(y+1)}$ 与信号线 $SL_{(x-1)G}$ 至 $SL_{(x+1)G}$ 交叉的区域。“x”是 $1 < x < M$ ，“y”是 $1 \leq y < N$,关于 M、N,请参考图 1)。

[0098] 图 5 示意性地示出图 4 的截面 A-A 的结构。

[0099] 图 6 清楚地示出图 4 的结构中的接触孔 CT1 和 CT2。

[0100] 图 7 示出重叠在图 4 的结构上的屏蔽膜 33 (黑色矩阵)。

[0101] 图 8 清楚地示出图 4 的结构中的像素开口 16R、16G 和 16B 以及像素电路部分 15R、15G 和 15B。

[0102] 将参考这些图来适当地解释本实施例的像素结构。

[0103] 如图 4 所示,相对于信号线 SL ($SL_{(x-1)G}$ 至 $SL_{(x+1)G}$) 和栅极线 GL (GL_y 和 $GL_{(y+1)}$) 的布线,形成像素 10R、10G 和 10B。

[0104] 作为像素 10R、10G 和 10B,每个包括像素晶体管 Tr 的像素电极 11 (11R、11G 和 11B) 和电极图形 12 示于图中。

[0105] 像素 10 中的像素开口 16 (16R、16G 和 16B) 是其中像素电极 11 和像素电极之间的隙缝看起来像通过由图 8 中的黑实线包围而示出的区域。

[0106] 另一方面,像素 10 中的像素电路部分 15R、15G 和 15B 是其中分别提供了像素晶体管 Tr (电极图形 12 和扫描线 GL) 和像素电极 11 的桥接部分 BR 的区域。即,在图 8 中,通过以黑虚线包围来示出这些区域。像素电路部分 15R、15G 和 15B 以屏蔽膜 33 (以灰色所示的区域) 覆盖,如图 7 所示。

[0107] 将参考图 4 和图 5 解释像素开口 16 的结构。

[0108] 如图 5 所示,液晶显示装置具有其中液晶层 40 提供在具有相对于可见光的透光性的第一基底 20 和第二基底 30 之间的结构。

[0109] 栅极绝缘膜 21 提供于第一基底 20 上。图 4 所示的扫描线 GL 在水平方向上排列,以由栅极绝缘膜 21 覆盖,但是图 5 的截面 A-A 中未示出。图 4 所示的由 Po-Si 制成的电极图案 12 通过半导体膜 (图 4 中未示出) 形成于扫描线 GL 之上。利用电极图案 12 作为源极 / 漏极并且利用扫描线 GL 作为栅极,形成图 1 所示的像素晶体管 Tr。

[0110] 如图 5 的截面 A-A 所示,多条信号线 SL ($SL_{(x-1)G}$ 至 $SL_{(x+1)G}$) 以与扫描线 GL 交叉的垂直方向排列在栅极绝缘膜 21 上。像素 10 形成在这些扫描线 GL 和信号线 SL 的各个交叉点处。

[0111] 在覆盖像素晶体管 Tr 和信号线 SL 的状态下,第一绝缘膜 22 提供于栅极绝缘膜 21 上,作为层间绝缘膜的第一层。第一绝缘膜 22 具有其中确实可以保证下层和上层中信号线 SL 与像素晶体管 Tr 的源极电极 / 漏极电极之间的绝缘性能的膜厚度。

[0112] 由透明导电材料 (例如,ITO、IZO 等) 制成的公共电极提供于作为固体膜的第一绝

缘膜 22 上,从而是对各个像素公共的。

[0113] 此外,第二绝缘膜 24 提供于公共电极 23 上,作为层间绝缘膜的第二层。第二绝缘膜 24 形成为薄膜状态,其中保证膜厚度均匀性,以获得包括在液晶层 40 内的液晶分子“m”的驱动特性。

[0114] 在第二绝缘膜 24 上提供像素电极 11R、11G 和 11B 从而对应于各个像素 10R、10G 和 10B。因此,电容器件 C 提供于公共电极 23 与像素电极 11R、11G 和 11B 之间,从而夹入第二绝缘膜 24 作为各个像素 10R、10G 和 10B 中的介质。

[0115] 在此,从图 4 可以看出,像素电极 11R、11G 和 11B 形成为所谓的梳齿电极形状,每个梳齿电极分别具有沿信号线 SL 平行延伸的梳齿部分 K 和通过两个端部连接各个梳齿部分 K 的桥接部分 BR。

[0116] 在本实施例中,例如,R 像素 10R 和 G 像素 10G 的像素电极 11R 和 11G 分别具有两个梳齿部分 K,而 B 像素 10B 具有三个梳齿部分 K。即,两个像素电极 11R 和 11G 排列于像素开口 16R 和 16G 中,而三个电极 11B 排列于像素开口 16B 中。

[0117] 像素电极 11R、11G 和 11B 由透明导电材料(例如,ITO、IZO 等)制成。各个电极通过图 6 所示的接触孔 CT2 连接到形成像素晶体管 Tr 的电极图形 12 (漏极电极)。

[0118] 形成像素晶体管 Tr 的电极图形 12 (源极电极侧)通过图 6 所示的接触孔 CT2 连接到信号线 SL。

[0119] 因此,通过要输入到扫描线 GL 的扫描脉冲选择像素晶体管 Tr,并通过所选的像素晶体管 Tr 从信号线 SL 写入的像素信号被提供到像素电极 11,以保存在存在于公共电极 23 与像素电极 11 之间的电容器件 C 内。

[0120] 对准膜 25 提供于像素电极 11 提供于其上的第一基底 20 的上方,如图 5 所示,从而在驱动侧上形成第一基底 20 的上部。

[0121] 与第一基底 20 相对地排列第二基底 30。第二基底 30 由透光材料制成,并且滤色片层 32 形成于面对像素电极 11 的表面上。

[0122] 在滤色片层 32 上,红滤色片 32R 形成于与 R 像素 10R 对应的位置,绿滤色片 32G 形成于与 G 像素 10G 对应的位置,且蓝滤色片 32B 形成于与 B 像素 10B 对应的位置。

[0123] 屏蔽膜 33 形成于与信号线 SL 和像素电路部分 15 对应的位置。屏蔽膜 33 形成为黑色矩阵,以对像素开口 16R、16G 和 16B 之外的部分(对显示不起作用的部分)屏蔽光,如图 7 所示。

[0124] 在以这种方式形成黑色矩阵的情况下,根据黑色矩阵的图形,最终确定作为用于获得有效显示光的像素开口 16R、16G 和 16B 的区域。然而,在本实施例中,黑色矩阵屏蔽与信号线 SL 和像素电路部分 15 对应的部分,如图 7 所示,不屏蔽像素开口 16R、16G 和 16B 的整个区域。即,像素开口 16 的区域近似对应于其中未形成屏蔽膜 13 的区域。

[0125] 因此,不通过黑色矩阵根据 R、G 和 B 调节透射光的强度,且透射光的强度不损失。

[0126] 对准膜 31 提供于其中提供了各个颜色的滤色片 32R、32G 和 32B 和上述屏蔽膜 33 的滤色片层 32 上,如图 5 所示。然后,液晶层 40 提供于第一基底 20 的对准膜 25 与第二基底 30 的对准膜 31 之间。

[0127] 偏振板 41 和 43 排列在第一基底 20 和第二基底 30 的外部。在第一基底 20 侧上在偏振板 41 的外部排列未示出的背光灯。

[0128] 液晶显示装置中的光学配置可以与普通 FFS 模式液晶显示装置相同。

[0129] 在液晶显示装置中,像素晶体管 Tr 由要输入到扫描线 GL 的扫描脉冲选择,并且通过所选的像素晶体管 Tr 从信号线 SL 写入的像素信号保存于在公共电极 23 与像素电极 11 之间的电容器件 C 中,并且被提供到像素电极 11。因此,公共电极 23 与像素电极 11 之间给出电位差,产生与第一基底 20 平行的电场,并且驱动液晶分子“m”,从而执行光学调制。

[0130] 在上面描述的第一实施例中,关于各个像素 10 的像素开口 16, B 像素 10B 的像素开口 10B 变形,并且具有比 R 像素 10R 和 G 像素 10G 的像素开口 16R 和 16G 的面积更大的面积,如图 8 所示。

[0131] 另一方面,关于各个像素 10 的像素电路部分 15,在行方向上并排地排列在同一行上排列的各个像素 10R、10G 和 10B 的像素电路部分 15R、15G 和 15B。像素电路部分 15R、15G 和 15B 以相同面积等间距地排列。

[0132] 为了实现上述排列,使信号线 SL 的部分弯曲。

[0133] 即,在图 4、图 6、图 7 和图 8 所示的范围内,相对于 G 像素 10G 的信号线 SL_{(x-1)G}、SL_{xG} 和 SL_{(x+1)G} 是未被弯曲的直信号线。

[0134] 另一方面,相对于 B 像素 10B 的信号线 SL_{(x-1)B} 和 SL_{xB} 被弯曲,以延伸 B 像素 10B 的像素开口 16B 的左侧。

[0135] 相对于 R 像素 10R 的信号线 SL_{xR} 和 SL_{(x+1)R} 被弯曲,以延伸 B 像素 10B 的像素开口 16B 的右侧。

[0136] 当关注像素电路部分 15 时,所有信号线 SL 以等间隔排列。

[0137] 由于如上所述弯曲信号线 SL 的一部分从而延伸 B 像素 10B 的像素开口 16B 的区域,所以与像素开口 16R 和 16G 相比像素开口 16B 变形,然而,像素电路部分 15R、15G 和 15B 以相同的面积等间距地排列。

[0138] 根据上述结构,即使当高分辨率性能提高时,像素仍可以变形。即,通过改变像素开口 16R、16G 和 16B 的区域,可以获得要求的白平衡。如果所形成的像素开口 16R、16G 和 16B 不同,则以相同的尺寸以相等的间距 P_g 排列像素电路部分 15R、15G 和 15B。因此,例如,即使当像素开口 16R 和 16G 在水平方向上的宽度变窄时,像素电路部分 15R 和 15G 的宽度也不变窄,因此,电路布局设计不复杂。

[0139] 因此,通过响应于高分辨率的提高改变像素尺寸(像素开口的面积比),可以获得白平衡。因此,可以实现在没有光强损失的情况下的白平衡的调节。

[0140] 此外,排列于同一行的各个像素 10 的像素电路部分 15 在行方向上并排排列,这使得形成弯曲信号线 SL 的图案更容易。

[0141] 此外,如上所述,在本实施例中,两个像素电极 11 排列于像素开口 16R 和 16G 中,并且三个像素电极 11 排列于像素开口 16B 中。此外,根据该结构,可以相对于具有不同面积的各个像素,可以实现液晶的适当驱动。

[0142] <3. 第二实施例的像素结构>

[0143] 将解释第二实施例。在包括 R、G、B 和 W 四个颜色的像素的情况下,通过将本公开的技术应用于稀疏 B 像素和 W 像素的示例来获得第二实施例。

[0144] 图 9B 示出如图 1 所示以矩阵方式排列的各个像素 10 包括 W 像素 10W 的示例。

[0145] 排列 R 像素 10R 和 G 像素 10G,以在列方向(垂直方向)上对齐。替代地,在同一列

排列 B 像素 10B 和 W 像素 10W。即, B 像素 10B 的数量和 W 像素 10W 的像素的数量比 R 像素 10R 的数量和 G 像素 10G (稀疏) 的数量少。

[0146] 图 9B 的虚线包围的部分被放大, 示于图 9A 中。

[0147] R 像素 10R、G 像素 10G、B 像素 10B 和 W 像素 10W 包括像素开口 16 (16R、16G、16B、16W) 和像素电路部分 15 (15R、15G、15B 和 15W)。

[0148] 在这种情况下, 例如, B 像素 10B 的像素开口 16B 变形, 以具有大于 R 像素 10R、G 像素 10G 和 W 像素 10W 的像素开口 16R、16G 和 16W 的面积的面积。

[0149] 关于像素电路部分 15, 各个颜色的像素电路部分 15R、15B 和 15W 以等间距 P_g 排列。

[0150] 根据上述结构, 通过以与第一实施例的情况相同的方式的像素开口 16B 的变形, 可以获得白平衡, 这可以对应于高分辨率的情况。

[0151] 特别是, 在稀疏 B 像素 10B 和 W 像素 10W 的结构中, 蓝色的面积比小于红色和绿色。因此, 为了提高面积差, 需要使像素变形, 并且以子像素为单位的最小像素宽度变得更窄。因此, 如在本实施例中那样, 当以等间距设置像素电路部分 15 时, 使 B 像素 10B 的像素开口 16B 加宽极为有效。

[0152] 此外, 当仅以列为单位使像素变形时, 即, 当与像素开口 16B 相同的方式还使 W 像素 10 的像素开口 16W 的面积加宽时, 白色面积增加得过多, 并且红色、绿色和蓝色的总面积减小得过多。在本实施例的情况下, 由于 W 像素 10W 的像素开口的面积不加宽, 所以不会发生这些问题, 并且考虑到色平衡的变形设计也可以容易地实现。

[0153] 特定布局示于图 10 中。

[0154] 图 10 示出图 9A 所示范围的布局示例。在该示例中, 仅示出扫描线 GL_y 和 $GL_(y+1)$ 、信号线 $SL_(x-1)G$ 至 $SL_(x+1)G$ 以及像素电极 11 (11R、11G、11B 和 11W)。

[0155] 其中排列 B 像素 10B 和 W 像素 10W 的列的信号线 SL 示为信号线 $SL_(x-1)BW$ 和 SL_xBW 。

[0156] 黑实线清楚地示出像素开口 16R、16G 和 16W, 而黑虚线清楚地示出像素电路部分 15R、15G、15B 和 15W。

[0157] 如图所示, 在其中 R 像素 10R、G 像素 10G 和 W 像素 10W 对齐的行中, 像素开口 16R、16G 和 16W 具有相同面积。另一方面, 在其中 R 像素 10R、G 像素 10G 和 B 像素 10B 对齐的行中, B 像素 10B 的像素开口 16B 具有较大面积, 而像素开口 16R 和 16G 具有较窄面积。

[0158] 所有像素的像素电路部分 15 具有相同面积, 并且以等间距排列。

[0159] 为了实现上述排列, 使信号线 SL 的一部分弯曲。

[0160] 即, 在图 10 所示的范围内, 相对于 G 像素 10G 的信号线 $SL_(x-1)G$ 、 SL_xG 和 $SL_(x+1)G$ 是未被弯曲的直信号线。

[0161] 另一方面, 相对于 B 像素 10B 和 W 像素 10W 的信号线 $SL_(x-1)BW$ 和 SL_xBW 被弯曲, 以仅在与 B 像素 10B 的像素开口 16B 相邻的部分延伸像素开口 16B 的左侧。作为与 W 像素 10W 的像素开口 16W 相邻的部分, 该信号线不弯曲。

[0162] 相对于 R 像素 10R 的信号线 SL_xR 和 $SL_(x+1)R$ 弯曲, 以仅在与 B 像素 10B 的像素开口 16B 相邻的部分延伸像素开口 16B 的右侧。在与 W 像素 10W 的像素开口 16W 相邻的部分, 该信号线不弯曲。

[0163] 当关注像素电路部分 15 的各部分时,所有信号线 SL 均以等间隔排列。

[0164] 由于如上所述为了使 B 像素 10B 的像素开口 16B 的区域延伸,使信号线 SL 的一部分弯曲,所以与像素开口 16R、16G 和 16W 相比,像素开口 16B 变形,然而,像素电路部分 15R、15G 和 15W 以相同面积以等间距排列。

[0165] <4. 第三实施例的像素结构>

[0166] 将解释第三实施例。第三实施例也指示包括 R、G、B 和 W 的四个颜色的像素的情况。图 11B 示出如图 1 所示以矩阵方式排列的各个像素 10 包括 W 像素 10W 的示例,然而,该示例具有其中排列 B 像素 10B 和 W 像素 10W 而不特殊地稀疏的配置。

[0167] 即,排列 R 像素 10R、G 像素 10G、B 像素 10B 和 W 像素 10W,以分别在列方向(垂直方向)上对齐。

[0168] 图 11B 的虚线包围的部分被放大,示于图 11A 中。

[0169] R 像素 10R、G 像素 10G、B 像素 10B 和 W 像素 10W 均包括像素开口 16 (16R、16G、16B、16W) 和像素电路部分 15 (15R、15G、15B 和 15W)。

[0170] 在这种情况下,例如,B 像素 10B 的像素开口 16B 变形,以具有大于 R 像素 10R、G 像素 10G 和 W 像素 10W 的像素开口 16R、16G 和 16W 的面积,如图所示。

[0171] 另一方面,关于像素电路部分 15,各个颜色的像素电路部分 15R、15G、15B 和 15W 以等间距 P_g 排列。

[0172] 根据上述结构,通过以与第一实施例的情况相同的方式的像素开口 16B 的变形来获得白平衡,这对应于高分辨率的情况。

[0173] 特别是,由于当排列四个子像素时每个子像素(像素 10)的宽度趋于较小,所以诸如该实施例中的变形在这方面有效。

[0174] 可以认为特定像素布局与参考图 4 解释的像素布局相同。即,优选地在与 B 像素 10B 的像素开口 16B 的部分使信号线 SL 弯曲,从而加宽像素开口 16B 的区域。

[0175] <5. 修改示例和应用示例>

[0176] 如上解释了实施例,然而,液晶显示装置的结构是示例,并且像素 10 的结构也是示例。

[0177] 除了上述示例,还可以考虑 R 像素 10R、G 像素 10G、B 像素 10B 和 W 像素 10W 的各种排列示例。

[0178] 在使某个颜色的像素变形的情况下,可以应用使与该颜色的像素开口 16 相邻的信号线 SL 弯曲的布局。

[0179] 在上述实施例中,解释了 B 像素 10B 的像素开口 16B 具有较大面积的示例,然而,这仅是示例。可以根据作为设计目标的白平衡,执行像素开口 16 的变形设计。

[0180] 例如,可以考虑在相应像素 R、G 和 B 或者相应像素 R、G、B 和 W 中,所有像素开口 16 具有不同面积。

[0181] 某个颜色的像素开口 16 可以缩窄,不比其他颜色的像素开口 16 宽。

[0182] 即,当关注对应于至少某一个颜色的像素 10 时,可以考虑其中像素 10 的像素开口 16 具有与对应于其他颜色(所有其他颜色或者部分其他颜色)的像素 10 的像素开口 16 的面积不同的面积的示例。

[0183] 在该实施例中已经解释了 FFS 模式中的结构示例,然而,本公开并不局限于 FFS 模

式。本公开的技术可以自然地应用于具有其中液晶层 40 介于像素电极与对应电极之间的结构的液晶显示装置。

[0184] 本公开广泛地应用于等离子显示装置、有机 EL 显示装置等，并不局限于液晶显示装置。

[0185] 接着，将参考图 12A 至图 12C 至图 14A 至图 14E 解释该实施例中解释的液晶显示装置的应用示例。根据该实施例的液晶显示装置可以应用于将从外部输入的视频信号或者在内部产生的视频信号显示为图像或者视频的各种领域的电子设备，例如，该电子设备是电视设备、数码相机、笔记本个人计算机、诸如蜂窝电话的便携式终端设备以及摄像机。

[0186] (应用示例 1)

[0187] 图 12A 示出对其应用了根据该实施例的液晶显示器的电视设备的外观。例如，该电视设备具有包括前面板 511 和滤色玻璃 512 的视频显示屏幕单元 510，并且视频显示屏幕单元 510 由根据该实施例的液晶显示装置形成。

[0188] (应用示例 2)

[0189] 图 12B 示出对其应用了根据该实施例的液晶显示装置的笔记本个人计算机的外观。例如，笔记本个人计算机具有主体 531、用于输入字符等操作的键盘 532、用于显示图像的显示单元 533 等，其中显示单元 533 由根据该实施例的液晶显示装置形成。

[0190] (应用示例 3)

[0191] 图 12C 示出对其应用了根据该实施例的液晶显示装置的摄像机的外观。例如，该摄像机具有主体 541、用于对在主体 541 的前表面侧的物体成像的镜头 542、成像时的开机/停机开关 543、显示单元 544 等，其中显示单元 544 由根据该实施例的液晶显示装置形成。

[0192] (应用示例 4)

[0193] 图 13A 和图 13B 示出对其应用了根据该实施例的液晶显示装置的数码相机的外观。图 13A 示出前表面侧的外观，而图 13B 示出后表面侧的外观。例如，该数码相机具有：具有触摸屏的显示单元 520、成像镜头 521、用于闪光灯的发光单元 523、快门按钮 524 等，其中显示单元 520 由根据该实施例的液晶显示装置形成。

[0194] (应用示例 5)

[0195] 图 14A 至图 14E 示出对其应用了根据该实施例的液晶显示装置的蜂窝电话装置的外观。图 14A 示出外壳处于打开状态下的操作面和显示面，图 14B 示出外壳处于关闭状态下的上表面侧，图 14C 示出外壳处于关闭状态下的下表面侧。图 14D 和图 14E 示出在外壳处于关闭状态下从上表面侧和下表面侧看的透视图。

[0196] 通过利用连接部分(铰链部分) 566 将上部外壳 550 连接到下部外壳 551，来配置蜂窝电话装置，该蜂窝电话装置包括显示器 552、辅助显示器 553、键操作单元 554、相机 555 等。显示器 552 或者辅助显示器 553 由根据该实施例的液晶显示装置形成。

[0197] 本公开的技术可以实现为以下配置。

[0198] (1) 一种显示装置，包括：

[0199] 以矩阵排列的相应的多个颜色的像素，

[0200] 其中，每个像素具有其中排列用于像素的显示驱动的电路的像素电路部分和作为获得有效显示光的区域的像素开口，

[0201] 与至少一个颜色对应的像素的像素开口具有与对应于其他颜色的像素的像素开

口的面积不同的面积,并且

[0202] 各个像素中的像素电路部分以等间距排列。

[0203] (2)上述(1)描述的显示装置,还包括:

[0204] 多条信号线,用于将像素信号提供到各个像素,以及

[0205] 多条扫描线,与该信号线正交的方向排列,用于控制像素电路部分的操作的扫描脉冲给予该多条扫描线,

[0206] 其中通过弯曲该信号线的至少一部分,与一个颜色对应的像素的像素开口具有与其他颜色对应的像素开口的面积不同的面积。

[0207] (3)上述(2)描述的显示装置,

[0208] 其中,通过相对于显示表面的屏蔽膜来对信号线、扫描线和像素电路部分的区域屏蔽光,并且像素开口是其中不形成屏蔽膜的区域。

[0209] (4)上述(1)至(3)中任意所述的显示装置,

[0210] 其中,矩阵排列中同一行上排列的各个像素的像素电路部分在行方向上并排排列。

[0211] (5)上述(1)至(4)中任意所述的显示装置,

[0212] 其中,以横向电场模式驱动液晶分子,以及

[0213] 在与一个颜色对应的像素的像素开口中排列的像素电极的数量与在对应于其他颜色的像素的像素开口中的像素电极的数量不同。

[0214] (6)上述(1)至(5)中任意所述的显示装置,

[0215] 其中,与红、绿和蓝三种颜色或者红、绿、蓝和白四种颜色对应于的像素以矩阵方式排列为多个颜色,并且

[0216] 与作为一个颜色的蓝色对应的像素的像素开口具有大于与其他颜色对应的像素的像素开口的面积。

[0217] 本公开含有与于2012年3月6日向日本专利局提交的日本优先权专利申请JP2012-049116公开的主题相关的主题,在此通过引用包括该专利申请的全部内容。

[0218] 本技术领域内的技术人员应当明白,根据设计要求和因素,可以设想各种修改、组合、部分组合和变型,然而,它们均落入所附权利要求书或者其等效物的范围内。

像素数 ((RGB × M) 列 × N 行)

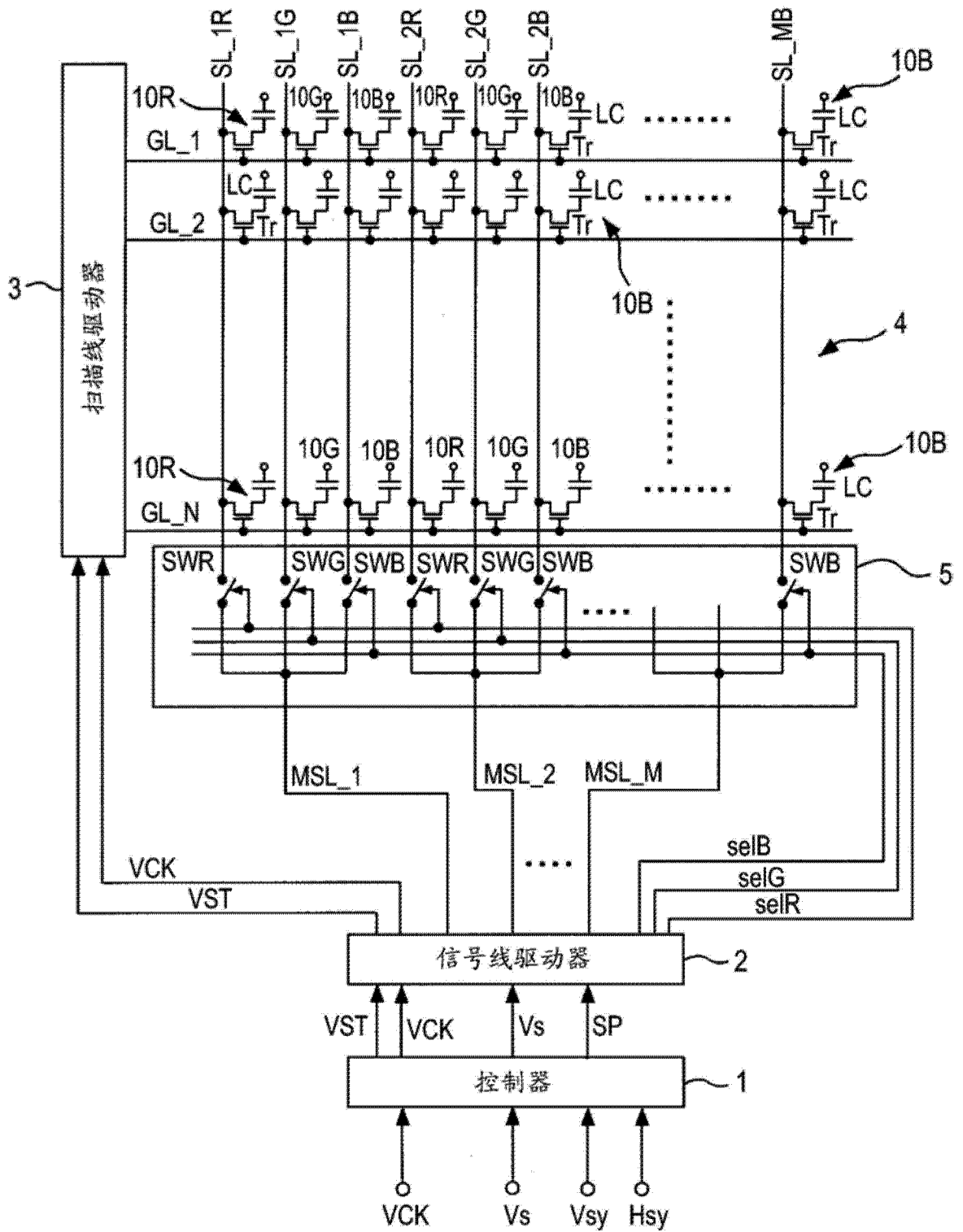


图 1

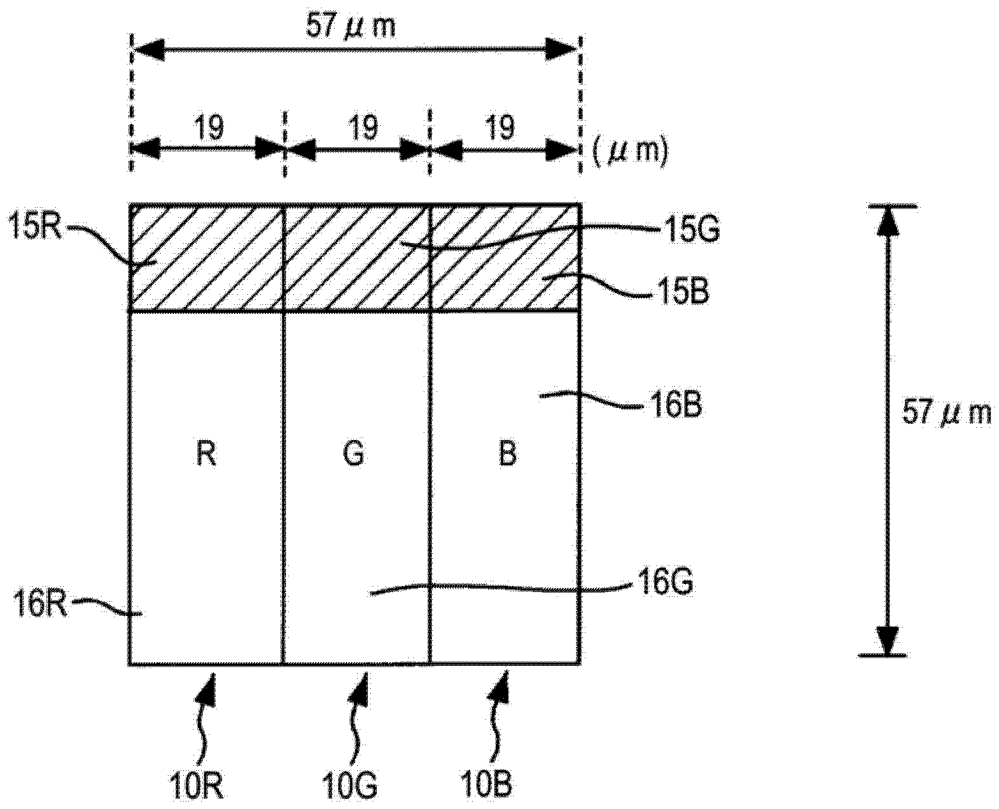


图 2A

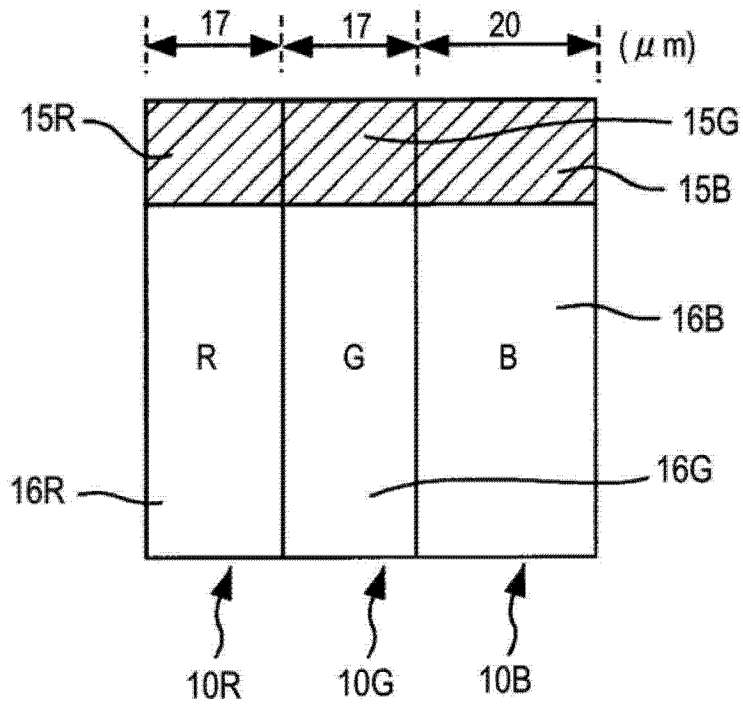


图 2B

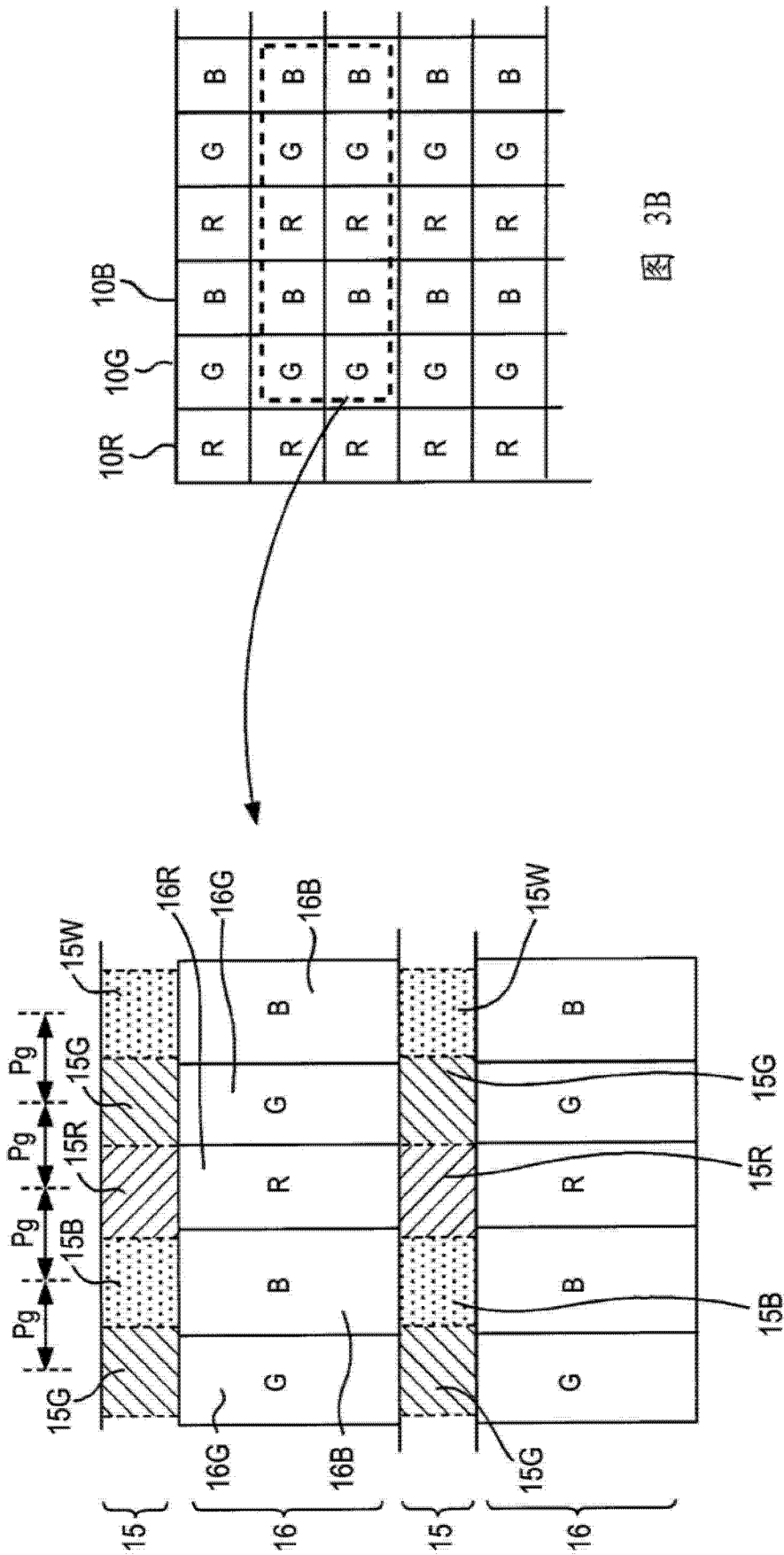


图 3A

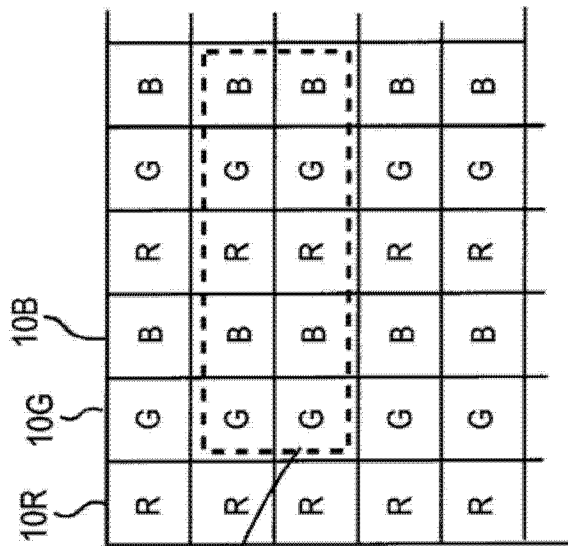


图 3B

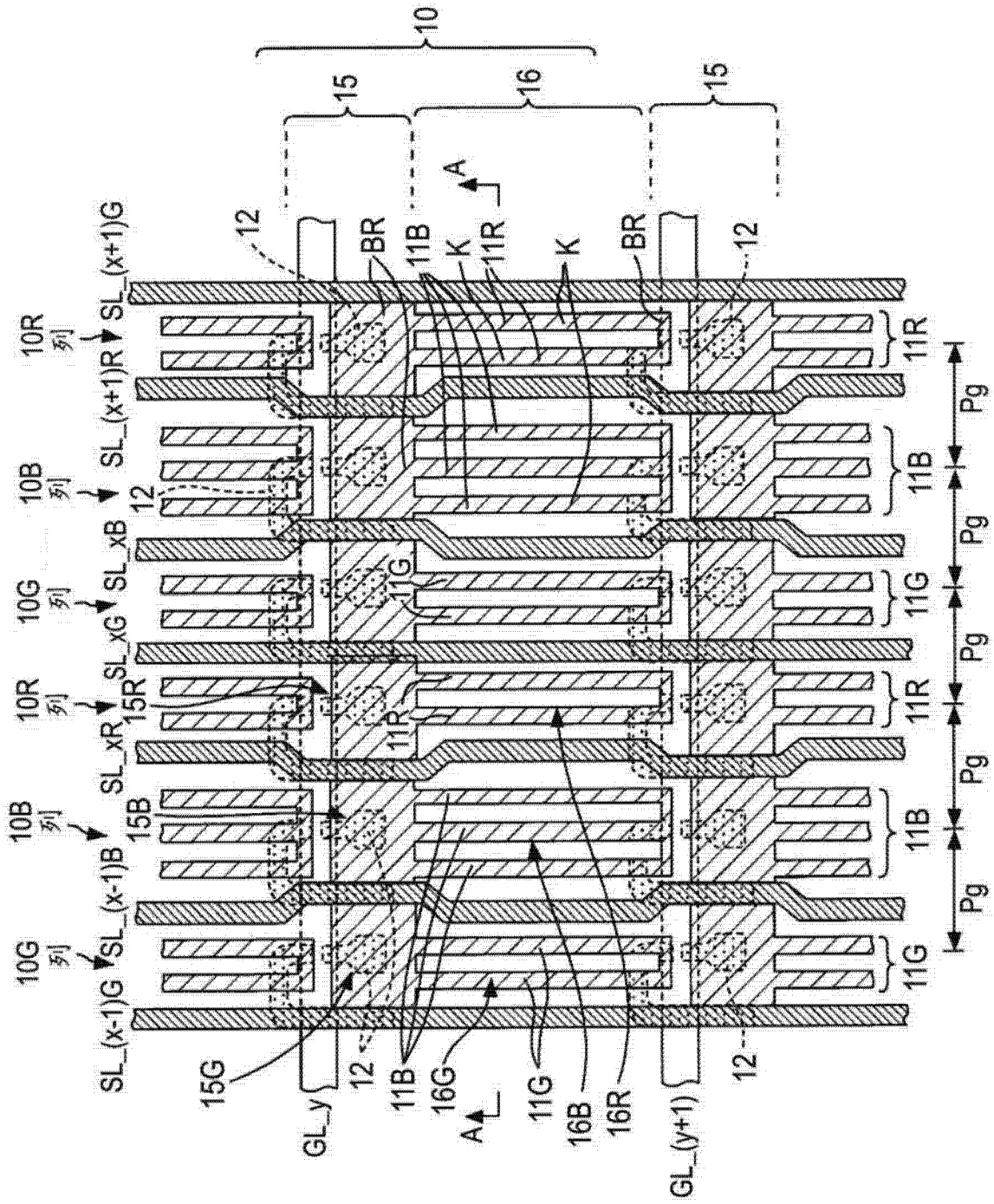


图 4

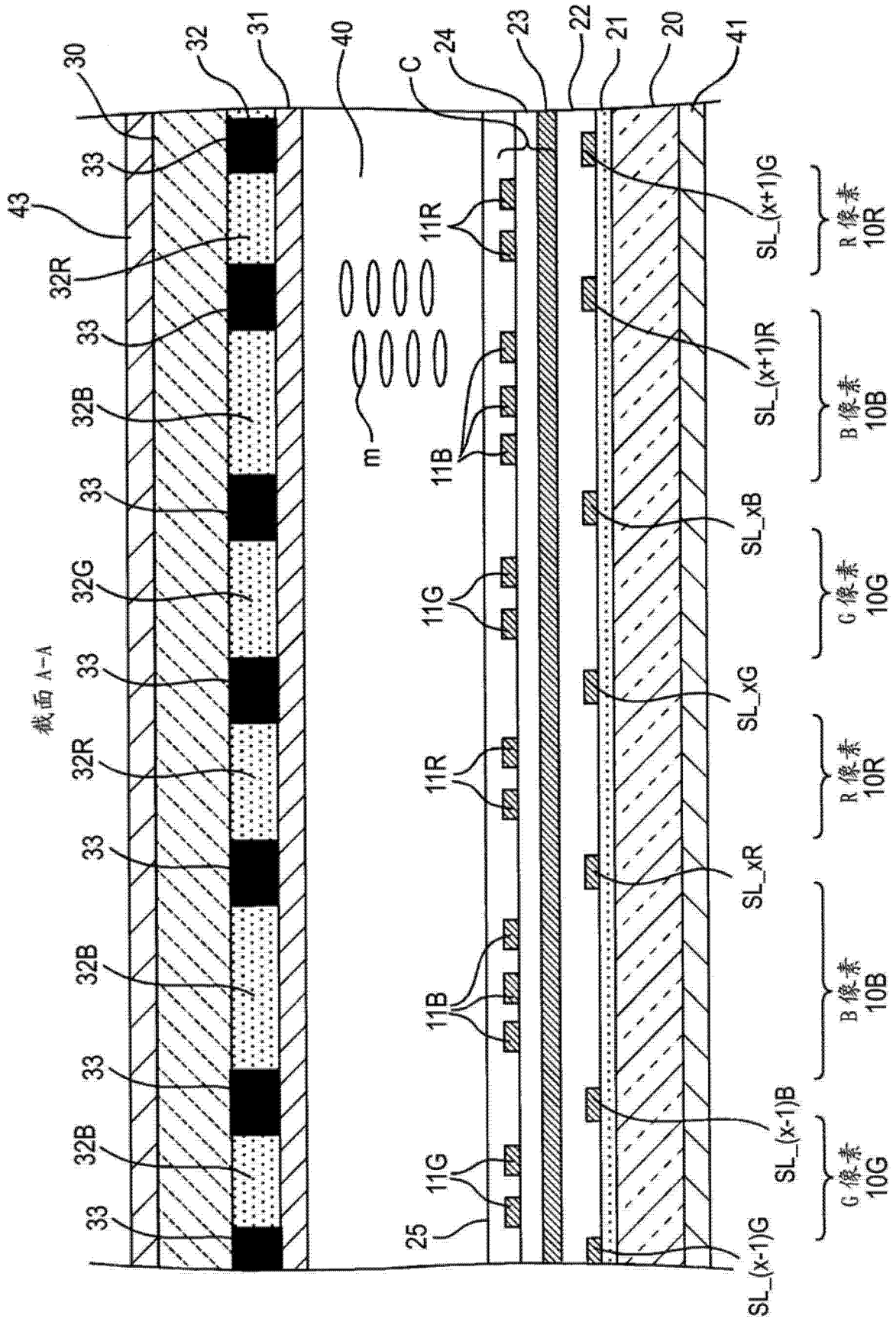


图 5

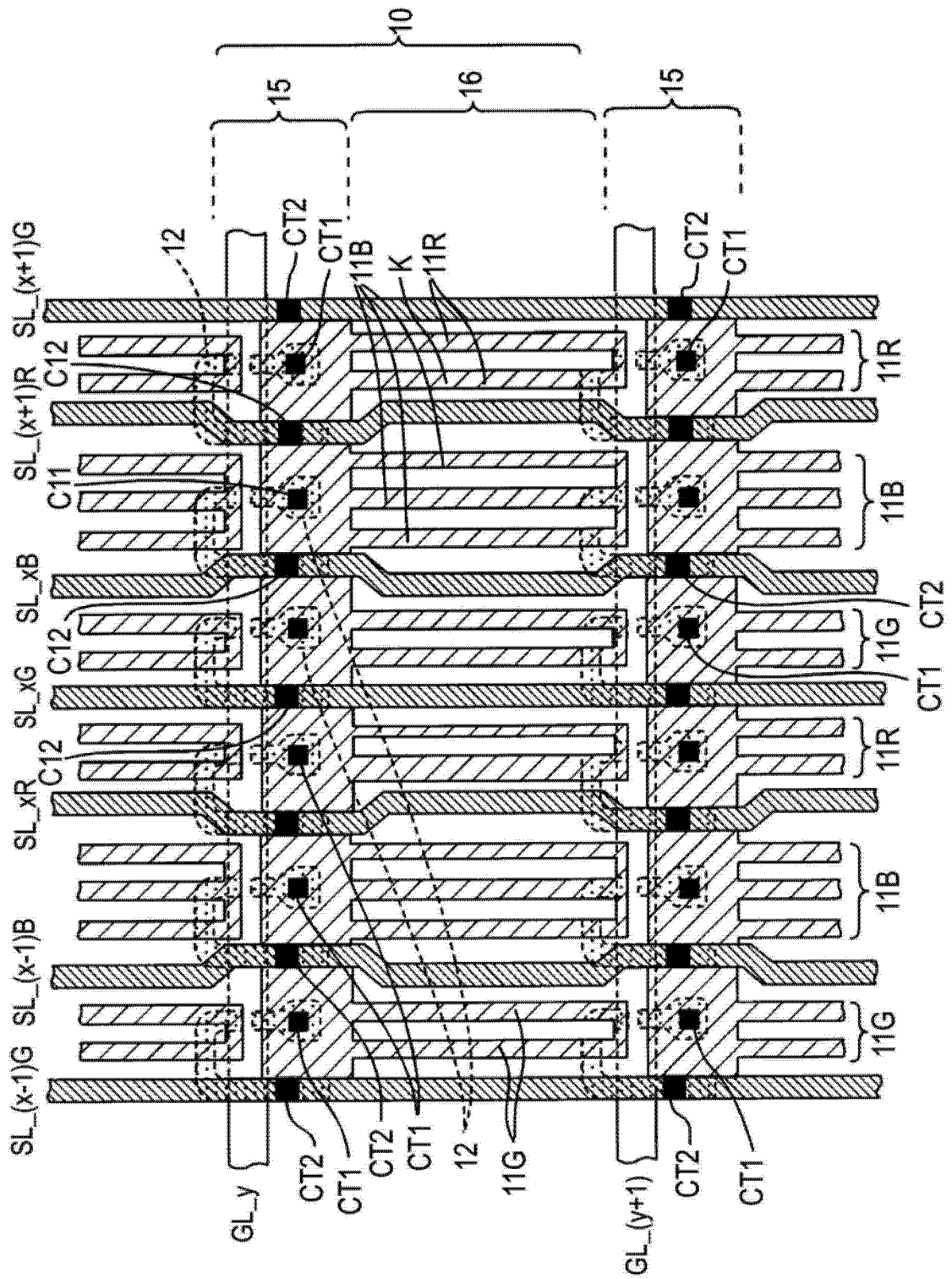


图 6

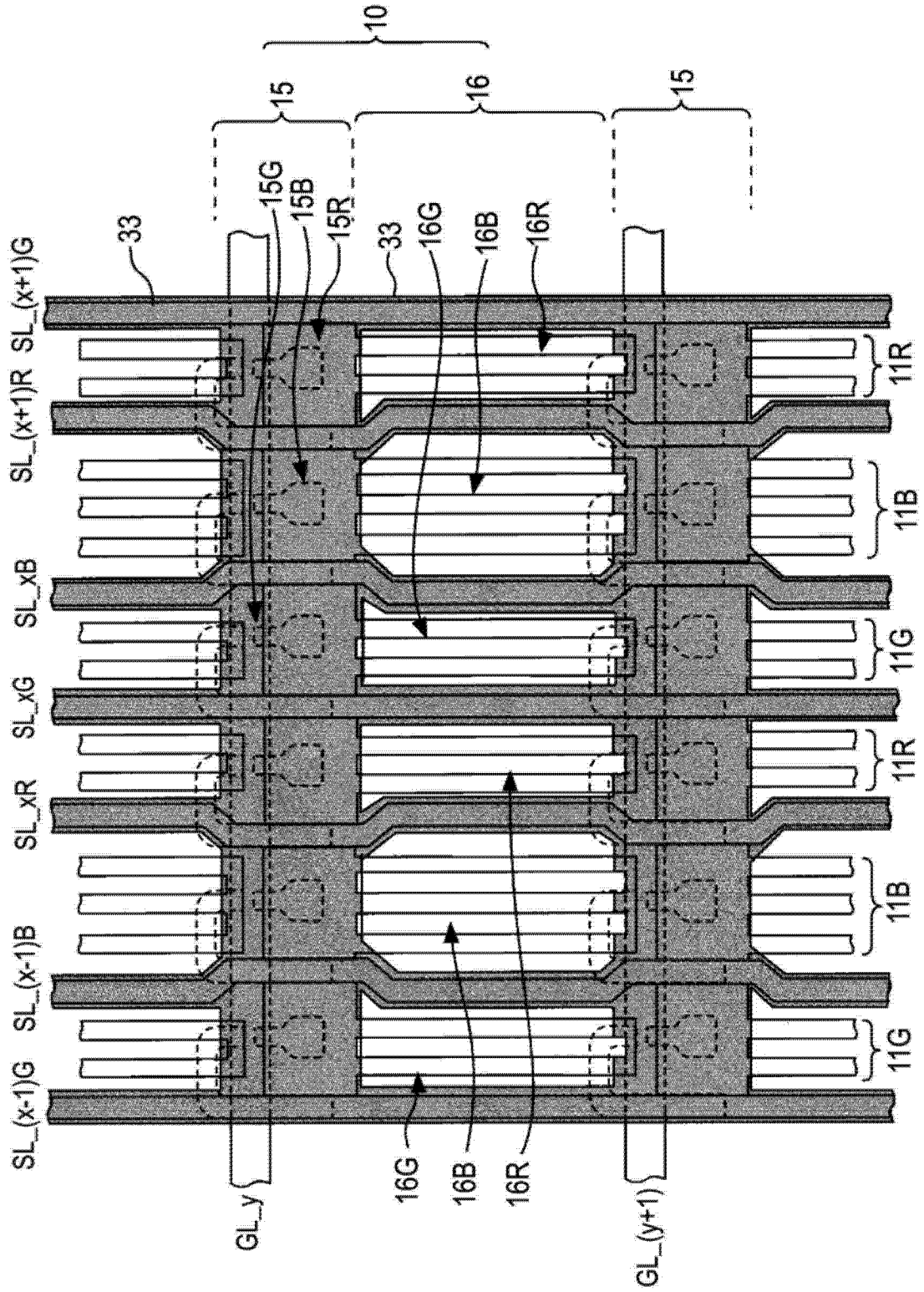


图 7

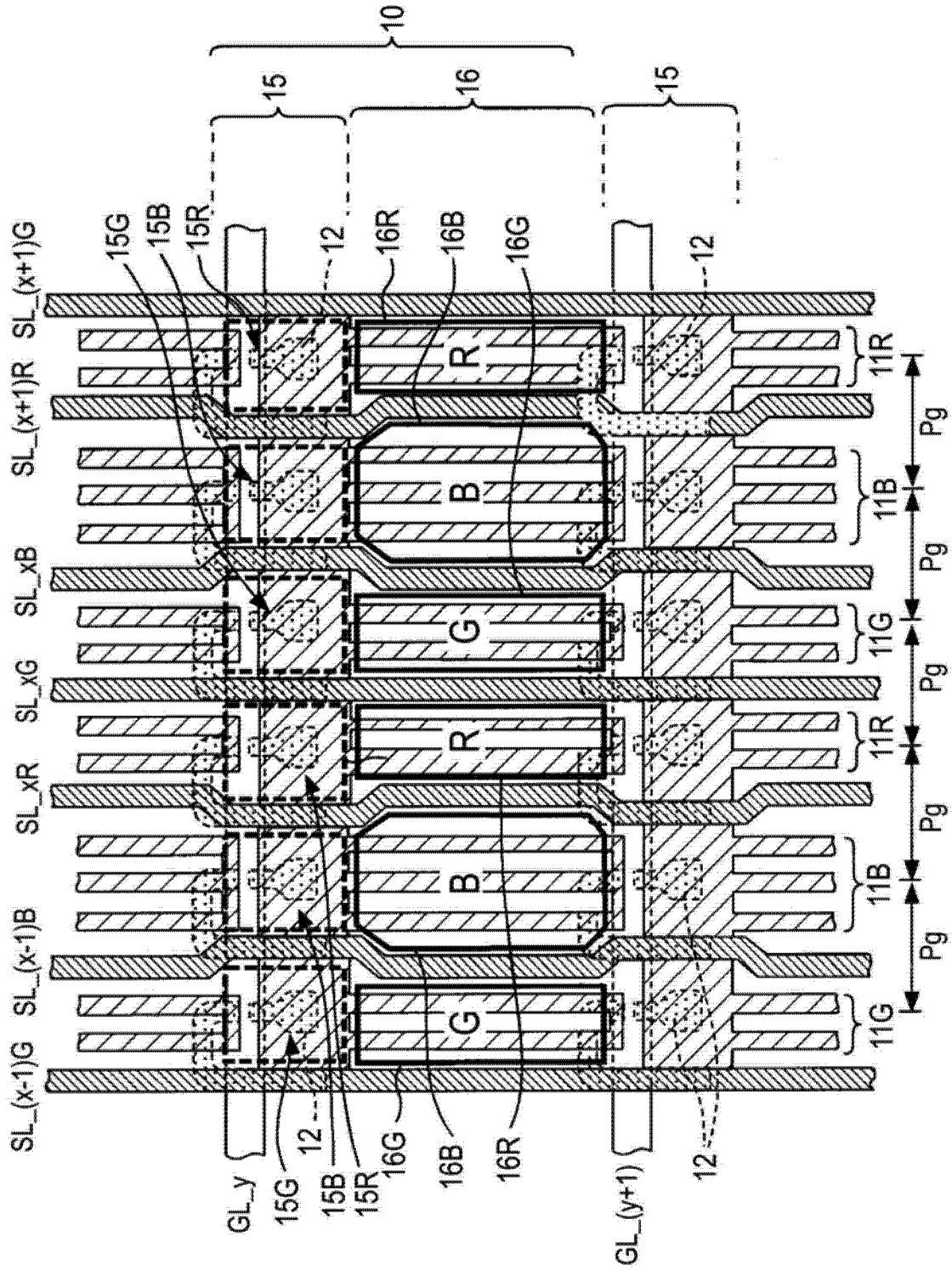


图 8

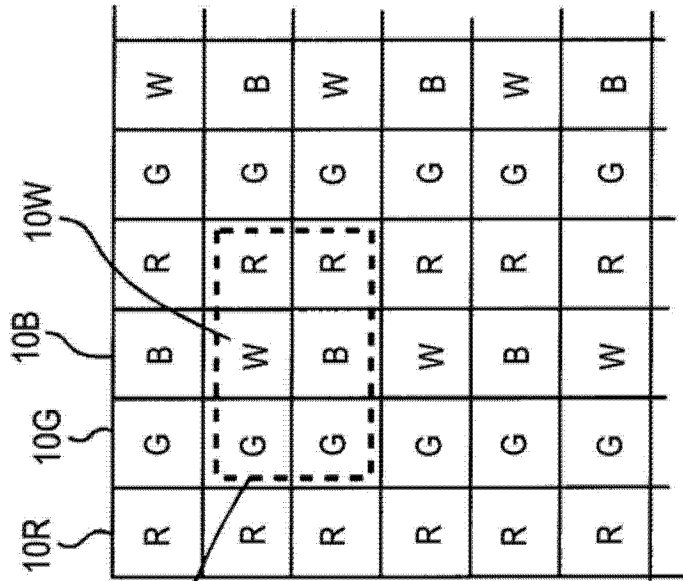


图 9B

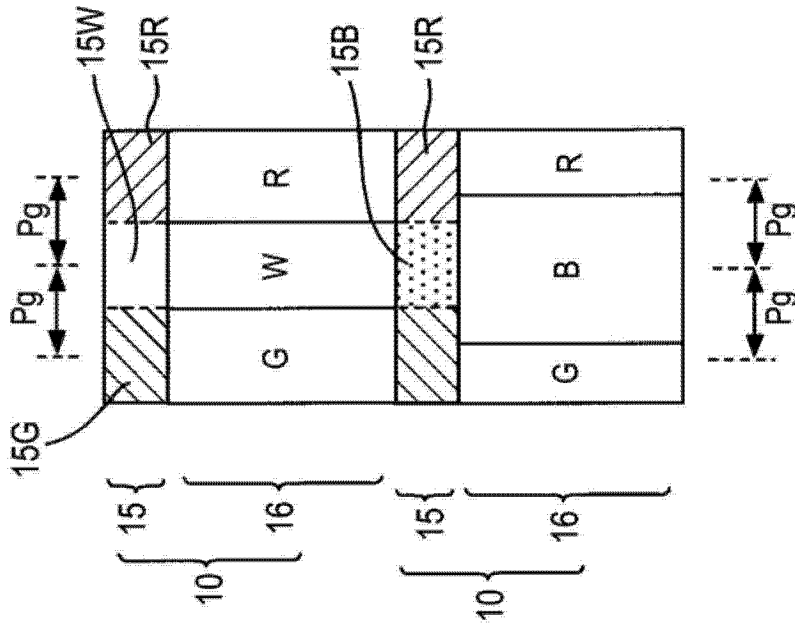


图 9A

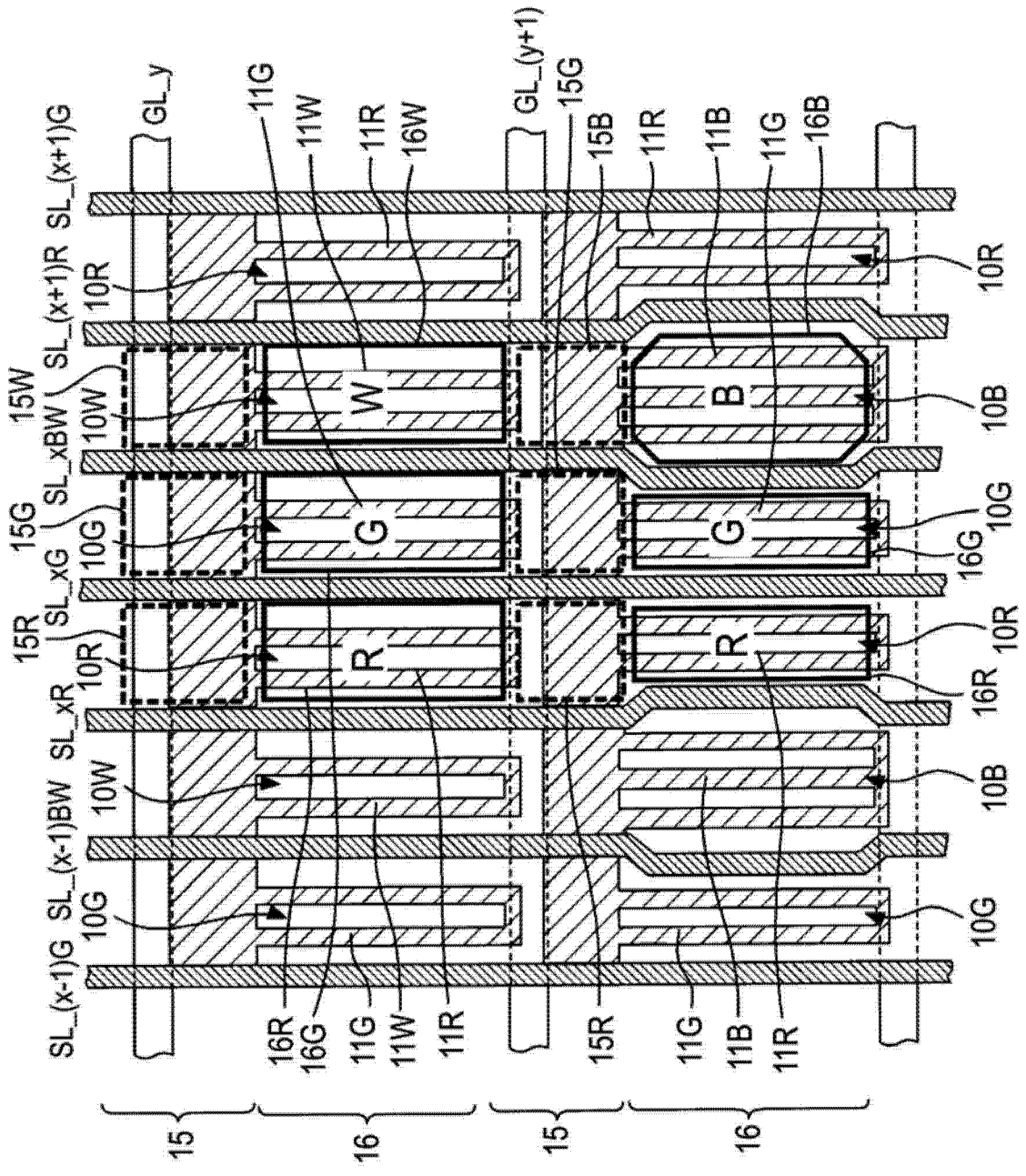


图 10

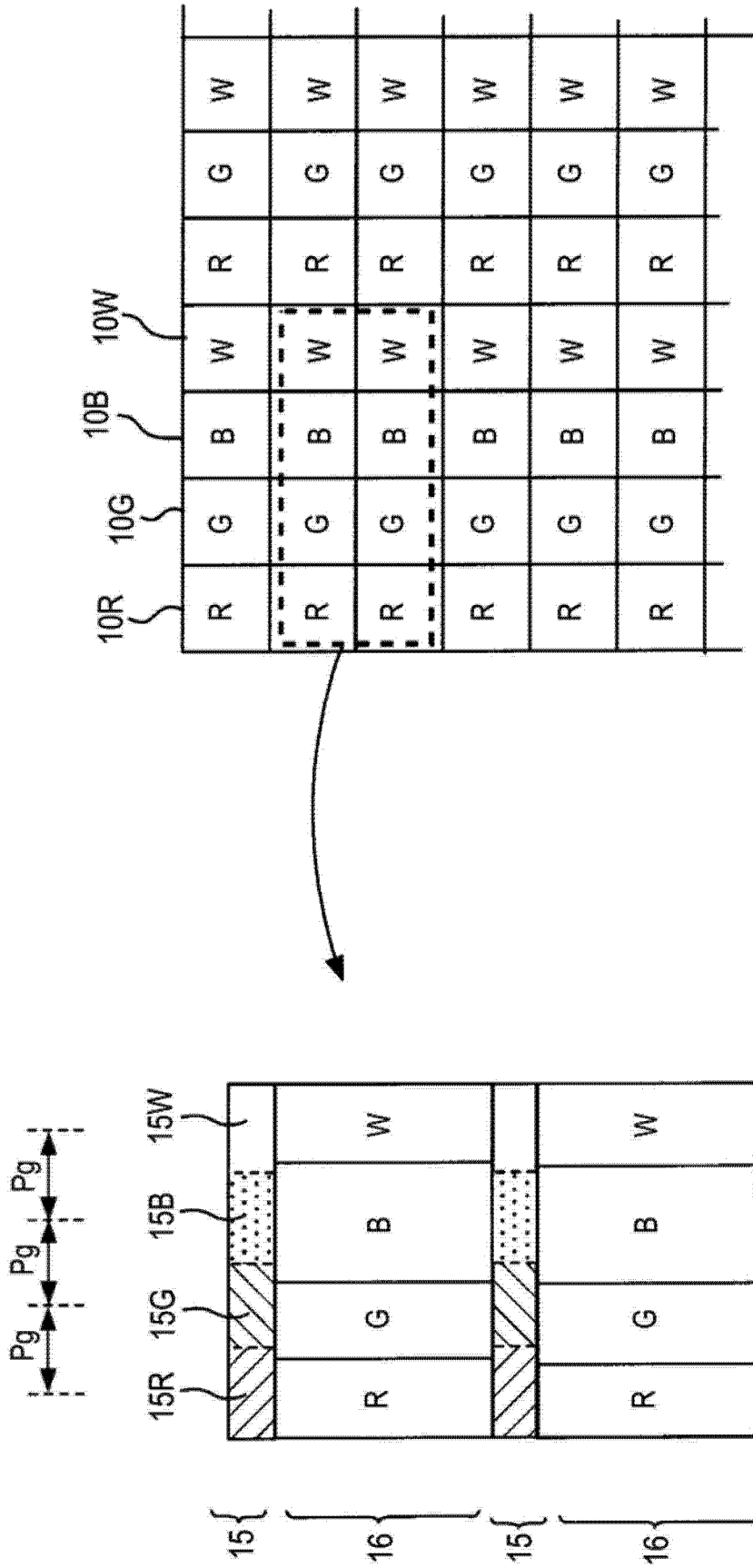


图 11A

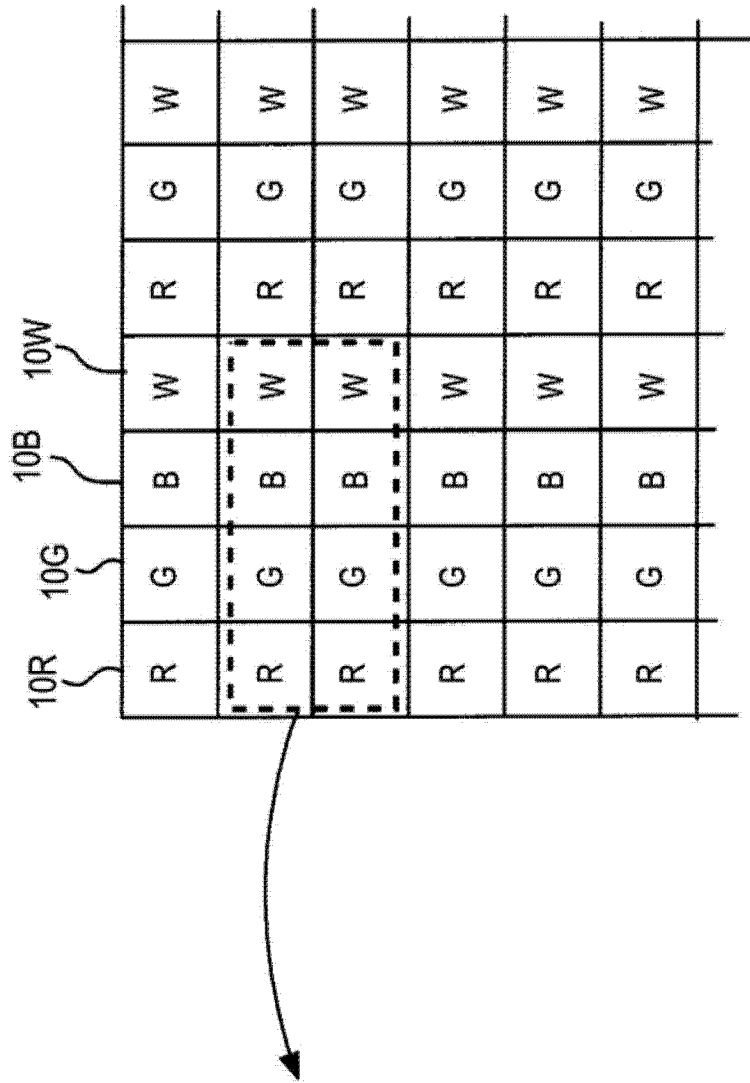


图 11B

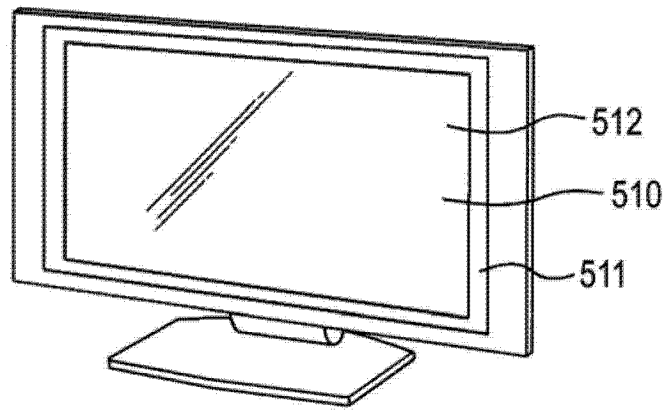


图 12A

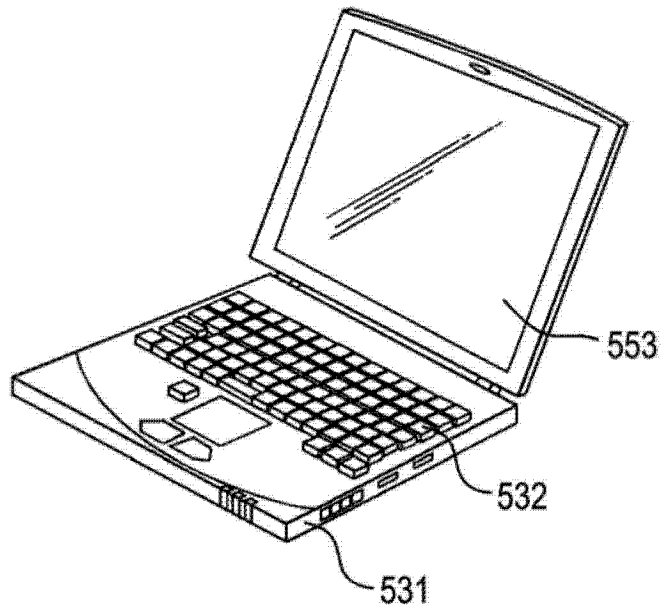


图 12B

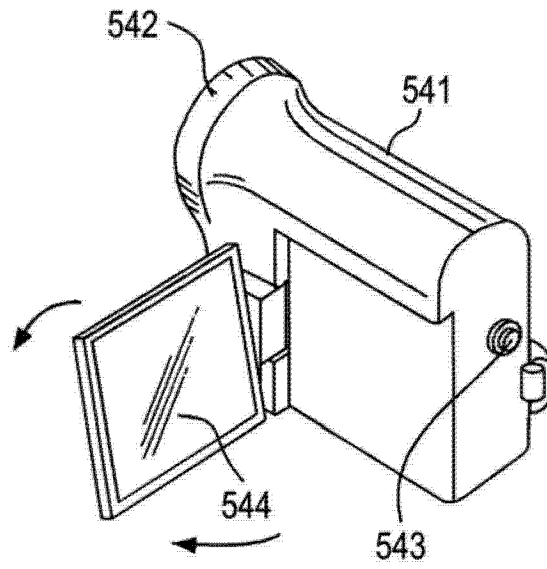


图 12C

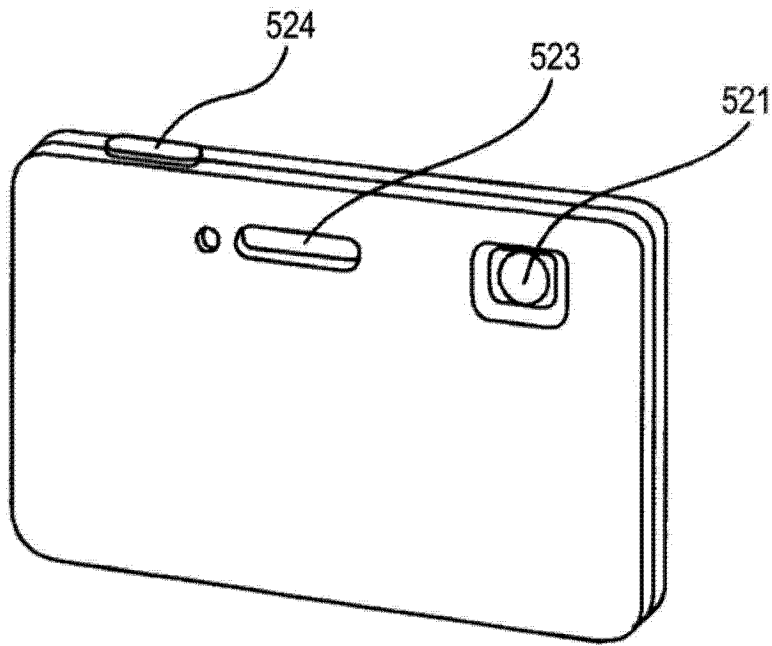


图 13A

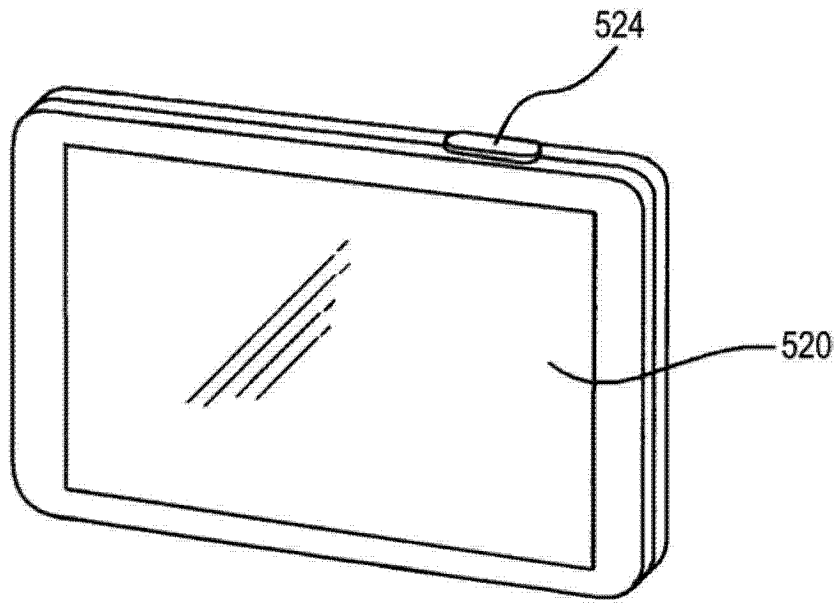


图 13B

