

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年5月4日 (04.05.2017)



(10) 国际公布号
WO 2017/071426 A1

- (51) 国际专利分类号:
H01L 27/146 (2006.01)
- (21) 国际申请号: PCT/CN2016/099298
- (22) 国际申请日: 2016年9月19日 (19.09.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510712496.X 2015年10月28日 (28.10.2015) CN
201520848168.8 2015年10月28日 (28.10.2015) CN
- (71) 申请人: 苏州晶方半导体科技股份有限公司 (CHINA WAFER LEVEL CSP CO., LTD.) [CN/CN]; 中国江苏省苏州市苏州工业园区汀兰巷29号, Jiangsu 215026 (CN)。
- (72) 发明人: 王之奇 (WANG, Zhiqi); 中国江苏省苏州市工业园区汀兰巷29号, Jiangsu 215026 (CN)。 王卓伟 (WANG, Zhuowei); 中国江苏省苏州市工业园区汀兰巷29号, Jiangsu 215026 (CN)。 谢国梁 (XIE, Guoliang); 中国江苏省苏州市工业园区汀兰巷29号, Jiangsu 215026 (CN)。
- (74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街22号赛特广场7层, Beijing 100004 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

[见续页]

(54) Title: IMAGE SENSING CHIP PACKAGING STRUCTURE AND PACKAGING METHOD

(54) 发明名称: 影像传感芯片封装结构及封装方法

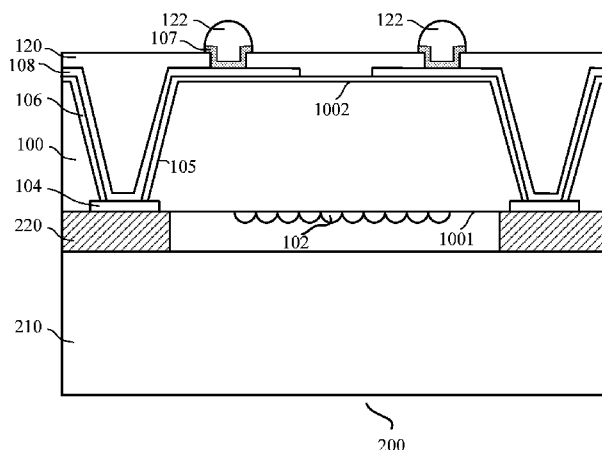


图 2

(57) Abstract: An image sensing chip packaging structure, comprising: an image sensing chip (100) having a first surface (1001) and a second surface (1002) arranged opposite one another, an image sensing area (102) and a solder pad (104) positioned around the image sensing area (102) being arranged on the first surface (1001); a through hole (105) penetrating from the first surface (1002) to the solder pad (104); an electrical connecting wire layer (108) arranged along the inner wall of the through hole (105) and extending to the second surface (1002), the electrical connecting wire layer (108) being electrically connected to the solder pad (104); a solder resist layer filling the through hole (105) and covering the electrical connecting wire layer (108), an opening (109) being formed in the solder resist layer (120), the bottom part of the opening (109) exposing the electrical connecting wire layer (108); a guide solder pad (107) covering the inner wall of the opening (109) and the bottom of the opening (109) and extending to the solder resist layer (120), the guide solder pad (107) being electrically connected to the electrical connecting wire layer (108); and a soldering bump (122) positioned on the guide solder pad (107), the soldering bump (122) being electrically connected to the guide solder pad (107). The present structure reduces the defects of the electrical connecting wire layer (108) of the image sensing chip (100).

(57) 摘要:

[见续页]



WO 2017/071426 A1



(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ,

CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种影像传感芯片封装结构, 包括: 影像传感芯片(100), 其具有相对的第一表面(1001)和第二表面(1002), 在第一表面(1001)上设置有影像传感区(102)以及位于影像传感区(102)周围的焊垫(104); 从第二表面(1002)贯通至焊垫(104)的通孔(105); 沿通孔(105)内壁设置并延伸至第二表面(1002)的电连线层(108), 所述电连线层(108)与所述焊垫(104)电连接; 填充通孔(105)并覆盖电连线层(108)的阻焊层(120), 阻焊层(120)中形成有开口(109), 所述开口(109)底部暴露出所述电连线层(108); 覆盖所述开口(109)内壁和开口(109)底部并延伸至阻焊层(120)上的导引焊垫(107), 所述导引焊垫(107)与所述电连线层(108)电连接; 位于导引焊垫(107)上的焊接凸点(122), 所述焊接凸点(122)与所述导引焊垫(107)电连接。该结构降低影像传感芯片(100)电连线层(108)的缺陷。

影像传感芯片封装结构及封装方法

本申请要求于2015年10月28日提交中国专利局、申请号为201510712496.X、发明名称为“影像传感芯片封装结构及封装方法”，以及于2015年10月28日提交中国专利局、申请号为201520848168.8、实用新型名称为“影像传感芯片封装结构”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及半导体技术领域，尤其涉及一种影像传感芯片封装结构及封装方法。

背景技术

目前，晶圆级封装（Wafer Level Packaging）技术是对整片晶圆进行测试封装后再进行切割，得到单个成品芯片的技术，其逐渐取代引线键合封装技术，成为封装的主流技术。

在影像传感器的封装中，也多采用晶圆级封装技术。图1为现有传统的影像传感器封装结构。该结构包括影像传感芯片10和保护盖板20，影像传感芯片的第一表面上设置有影像传感区12和焊垫14，保护盖板20设置在影像传感区12上方，用于保护影像传感区。通常，保护盖板20由玻璃基板22和玻璃基板22上的支撑结构24组成，支撑结构24围成空腔，在支撑结构24键合到影像传感区所在的第一表面后，将影像传感区12罩在空腔中，起到保护影像传感区的作用。在影像传感芯片的第二表面上设置有贯通至焊垫14的导孔以及与导孔电连接的焊接凸点22，从而，实现与外部的电连接，导孔包括通孔中及通孔侧面的第二表面上的绝缘层16、电连线层18和阻焊层20，焊接凸点22形成在导孔侧面的电连线层18上，从而实现外部与焊垫的电连接。

然而，在该结构中，电连线层18设置在阻焊层20和绝缘层16之间，绝缘层16多采用有机材料形成，由于阻焊层20和绝缘层16的热膨胀系数较大，在后续的可靠度测试中会有温度的变化，阻焊层20和绝缘层16膨胀后，电连线层受到挤压，使其容易产生虚接甚至断裂的缺陷。

发明内容

有鉴于此，本发明的第一方面提供了一种影像传感芯片封装结构，以降低影像传感芯片电连线层的缺陷。

为解决上述问题，本发明实施例提供了一种影像传感芯片封装结构，包括：

- 5 影像传感芯片，其具有相对的第一表面和第二表面，在第一表面上设置有影像传感区以及位于影像传感区周围的焊垫；
 - 从第二表面贯通至焊垫的通孔；
 - 沿通孔内壁设置并延伸至第二表面的电连线层，所述电连线层与所述焊垫电连接；
- 10 填充通孔并覆盖电连线层的阻焊层，阻焊层中形成有开口，所述开口底部暴露出所述电连线层；
 - 覆盖所述开口内壁和开口底部并延伸至阻焊层上的导引焊垫，所述导引焊垫与所述电连线层电连接；
 - 位于导引焊垫上的焊接凸点，所述焊接凸点与所述导引焊垫电连接。
- 15 可选地，所述导引焊垫的形状为圆形。
 - 可选地，所述影像传感芯片封装结构还包括电连线之下通孔侧壁以及第二表面上的钝化层。
 - 可选地，所述阻焊层的材质为阻焊感光油墨。
 - 可选地，所述影像传感芯片封装结构还包括：遮光层，位于第二表面上且
- 20 覆盖所述影像传感区。
 - 可选地，所述影像传感芯片封装结构还包括：与所述影像传感器芯片的影像传感区对位压合的保护盖板，所述保护盖板对位压合至所述影像传感芯片的第一表面。
 - 可选地，所述保护盖板为光学玻璃，光学玻璃的至少一个表面上设置有防
- 25 反射层。
 - 此外，本发明还提供了一种影像传感芯片的封装方法，包括：
 - 提供晶圆，具有多颗阵列排布的影像传感芯片，其具有相对的第一表面和第二表面，在影像传感芯片的第一表面上设置影像传感区以及位于影像传感区周围的焊垫；
- 30 从第二表面形成贯通至焊垫的通孔；

在通孔内壁及第二表面上形成电连线层，其中，所述电连线层与所述焊垫电连接；

形成阻焊层，所述阻焊层填充通孔并覆盖电连线层，阻焊层中形成有开口，所述开口底部暴露所述电连线层；

- 5 在开口中形成导引焊垫，其中，所述导引焊垫覆盖所述开口内壁和开口底部并延伸至阻焊层上，并且与所述电连线层电连接；

在导引焊垫上形成焊接凸点以使得所述焊接凸点与所述导引焊垫电连接。

- 10 可选地，形成阻焊层至形成焊接凸点的步骤包括：形成阻焊层，以填充通孔并覆盖电连线层；在阻焊层中形成开口，开口暴露第二表面上的电连线层；在开口内壁及开口外的阻焊层上形成导引焊垫；在导引焊垫上形成焊接凸点。

可选地，在形成通孔之后、电连线层之前，所述封装方法还包括：在通孔侧壁以及第二表面上形成钝化层。

可选地，形成所述钝化层的步骤包括：沉积钝化层；刻蚀去除通孔底部的钝化层。

- 15 可选地，在形成通孔之前，还包括：在第二表面对应影像传感区的位置形成遮光层。

可选地，所述封装方法还包括：提供保护盖板，并将其与所述影像传感器芯片的影像传感区对位压合，其中，所述保护盖板对位压合至所述影像传感芯片的第一表面。

- 20 可选地，所述保护盖板为光学玻璃，光学玻璃的至少一个表面上设置有防反射层。

- 25 本发明实施例提供的影像传感芯片封装结构及其封装方法，不直接将焊接凸点设置于电连线层上，而是在焊接凸点下表面与电连线层之间形成有导引焊垫，避免在后续焊接凸点工艺以及其他测试中，对电连线层的热冲击，对电连线层起到保护的作用，防止电连线层产生虚接甚至断裂的缺陷。此外，导引焊垫形成在阻焊层的开口内壁和开口底部及开口外的阻焊层表面上，仅开口底部的导引焊垫与电连线层连接，而焊接凸点通过导引焊垫与电连线层电连接，这样，导引焊垫与焊接凸点匹配，在与焊接凸点的连接处，电连线层无需设置与焊接凸点匹配的端部，使得电连线层可以更密集的设置，大大提高器件的集成度，实现器件进一步的小型化。
- 30

进一步地，电连线层下设置钝化层，来作为电连线层的绝缘层，钝化层具有小的膨胀系数，使得电连线层由于热膨胀受到的挤压力大大减小，进一步降低影像传感芯片电连线层的缺陷。

5 附图说明

图1示出了现有技术的影像传感芯片封装结构的剖面结构示意图；

图2示出了根据本发明一实施例的影像传感芯片封装结构的剖面结构示意图；

图3示出了根据本发明另一实施例的影像传感芯片封装结构的剖面结构示意图；

图4至图15示出了本发明实施例的影像传感芯片的封装方法中所形成的中间结构的结构示意图。

具体实施方式

为使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图对本发明的具体实施方式做详细的说明。

在下面的描述中阐述了很多具体细节以便于充分理解本发明，但是本发明还可以采用其他不同于在此描述的其它方式来实施，本领域技术人员可以在不违背本发明内涵的情况下做类似推广，因此本发明不受下面公开的具体实施例的限制。

其次，本发明结合示意图进行详细描述，在详述本发明实施例时，为便于说明，表示器件结构的剖面图会不依一般比例作局部放大，而且所述示意图只是示例，其在此不应限制本发明保护的范围。此外，在实际制作中应包含长度、宽度及深度的三维空间尺寸。另外，以下描述的第一特征在第二特征之“上”的结构可以包括第一和第二特征形成直接接触的实施例，也可以包括另外的特征形成在第一和第二特征之间的实施例，这样第一和第二特征可能不是直接接触。

为了降低影像传感芯片的缺陷，尤其是电连线层的缺陷，本发明提出了一种影像传感芯片封装结构，参考图2和图3所示，其包括：

影像传感芯片100，其具有相对的第一表面1001和第二表面1002，在第一表面上设置有影像传感区102以及位于影像传感区周围的焊垫104；

从第二表面1002贯通至焊垫104的通孔105;

沿通孔105内壁设置并延伸至第二表面1002的电连线层108, 所述电连线层108与所述焊垫104电连接;

5 填充通孔105并覆盖电连线层108的阻焊层120, 阻焊层120中形成有开口, 所述开口底部暴露出所述电连线层108;

覆盖所述开口内壁和开口底部并延伸至阻焊层上的导引焊垫107, 所述导引焊垫107与所述电连线层108电连接;

位于导引焊垫107上的焊接凸点122, 所述焊接凸点122与所述导引焊垫107电连接。

10 在本发明中, 不直接将焊接凸点设置于电连线层上, 而是在两者之间增设导引焊垫, 避免在后续焊接凸点工艺以及其他测试中, 对电连线层的热冲击, 对电连线层起到保护的作用, 防止电连线层产生虚接甚至断裂的缺陷。此外, 导引焊垫形成在阻焊层的开口内壁和开口底部及开口外的阻焊层表面上, 仅开口底部的导引焊垫与电连线层连接, 而焊接凸点通过导引焊垫与电连线层电连
15 接, 这样, 导引焊垫与焊接凸点匹配, 在与焊接凸点的连接处, 电连线层无需设置与焊接凸点匹配的端部, 使得电连线层可以更密集的设置, 大大提高器件的集成度, 实现器件进一步的小型化。

在本发明实施例中, 该影像传感芯片封装结构可以为形成在完成电连线层和焊接凸点加工而尚未进行切割的结构, 也可以为经过切割之后的单个成品芯
20 片的结构。

对于影像传感芯片, 该芯片至少形成有影像传感区和焊垫, 在本发明实施例中, 在影像传感芯片的第一表面上设置有影像传感区102和位于影像传感区102周围的焊垫104, 所述影像传感区102用于接收外界光线并转换为电学信号, 所述影像传感区102内至少形成有影像传感芯片单元, 还可以进一步形成有与影
25 像传感芯片单元相连接的关联电路, 如用于驱动芯片的驱动单元(图未示出)、获取感光区电流的读取单元(图未示出)和处理感光区电流的处理单元(图未示出)等。

当然, 根据具体的设计需求, 在该影像传感芯片上还可以设置有其他的部件, 由于这些部件与本发明的发明点并不密切相关, 在此不做进一步的详细描
30 述。

通常地，为了便于布线，影像传感区102位于单个芯片单元的中间位置，焊垫104呈矩形分布，位于影像传感区102的四周且位于单个芯片单元的边缘位置，每一个侧边上可以形成有若干个焊垫104，焊垫104为影像传感区内器件与外部电路的输入输出端口，可以将影像传感区102的电学信号传出到外部电路，焊垫5的材料为导电材料，可以为金属材料，例如Al、Au和Cu等。

可以理解的是，根据不同的设计和需求，可以对影像传感区和焊垫的位置以及焊垫的数量做出调整，例如，可以将焊垫仅设置在影像传感区的一侧或者某两侧。

优选而非必要地，所述影像传感器芯片的封装结构还可包括与影像传感区10 102对位压合的保护盖板200，所述保护盖板200对位压合至所述影像传感器芯片100的第一表面1001，保护盖板200为用于保护影像传感区102的部件，其具有容置影像传感区的空间，从而，在影像传感区上形成保护罩，在保护影像传感区不受破坏的同时，不影响光线进入影像传感区。在本发明的实施例中，所述保护盖板200为光学玻璃，光学玻璃上设置有支撑结构220，通过支撑结构220与影像传感区102对位压合，使得支撑结构220之间围成的空腔将影像传感区102容纳于其中，形成一个玻璃罩来保护影像传感区102。可以理解的是，保护盖板200也可以采用其他的结构，如采用不透光的基板来形成，而在基板与影像传感区对应的区域设置开口或具有遮挡的透光开口。

然而，对于光学玻璃的保护盖板，会存在镜面反射的缺陷，减少进入到影像传感区的光线，进而影响成像的品质，为此，参考图3所示，在本发明实施例中，在光学玻璃的保护盖板200的表面上设置有防反射层201，该防反射层201可以设置在光学玻璃朝向影像传感区102的表面上或与该表面相对的表面上，也可以在光学玻璃的两个表面上都设置该防反射层201，该防反射层至少与覆盖影像传感区102对应的区域，可以根据所选择的光学玻璃来选择合适的防反射涂层的25 材质。通过在光学玻璃的表面上设置防反射层，减少反射光，增加进入到影像传感区的光线，进而提高成像的品质。

在本发明优选的实施例中，参考图3所示，可以在第二表面1002上设置遮光层101，该遮光层覆盖所述影像传感区102，遮光层101避免光线特别是红外光线透过晶片进入到影像传感区102，所述遮光层101可以为金属材料，金属材料例如可以为铝、铝合金或者其他适宜的金属材料，使得光线在其表面形成镜面反30

射，避免光线进入影像传感区，更优地，该金属材料可以经过黑化处理的金属Al，黑化处理的Al进一步具有好的吸光作用。

在本发明中，通过从第二表面上形成贯通至焊垫的通孔105，通过在通孔中形成与焊垫104电连接的电连线层108，电连接层108之上设置与电连接层电连接的导引焊垫107，并在导引焊垫107上形成与导引焊垫电连接的焊接凸点122，从而，将影像传感区102的电信号引出至外部电路。

其中，通孔105贯穿影像传感芯片100至焊垫104，使得通孔105暴露出焊垫104，通孔105可以贯穿至焊垫104的表面，也可以进一步贯穿至部分厚度的焊垫104中，所述通孔105可以为倒梯形或阶梯形孔，即通孔的截面为倒梯形或者阶梯形。

所述电连线层108覆盖通孔105内壁，并延伸至通孔105两侧的第二表面1002之上，便于与焊接凸点122连接，电连线层的材料为导电材料，可以为金属材料，例如Al、Au和Cu等。

在电连线层108之上设置有导引焊垫107，进而，在导引焊垫107上形成焊接凸点122，该导引焊垫107与电连线层108接触，导引焊垫107可以具有与焊接凸点基本相似的形状，如圆形等，以便于在其上进行焊接凸点工艺。导引焊垫107的面积可以与焊接凸点的下表面的面积基本相同或稍大于焊接凸点的下表面的面积。由于在焊接凸点的下方与电连线层之间形成有导引焊垫，而不直接将焊接凸点设置于电连线层上，避免在后续焊接凸点工艺以及其他测试中，对电连线层的热冲击，对电连线层起到保护的作用，防止电连线层产生虚接甚至断裂的缺陷。

在本发明实施例中，如图2所示，阻焊层120填充通孔并将电连线层108覆盖，导引焊垫107形成在第二表面1002上阻焊层120的开口中，沿开口的内壁和开口底部设置并向开口两侧延伸，焊接凸点122形成在开口中并位于导引焊垫107之上。这样，仅开口底部的导引焊垫107与电连线层108连接，而焊接凸点122通过导引焊垫107与电连线层108电连接，这样，导引焊垫107的图形与焊接凸点122匹配，在与焊接凸点122的连接处，电连线层108可以无需设置与焊接凸点匹配的端部，使得电连线层可以更密集的设置，大大提高器件的集成度，实现器件进一步的小型化。

其中，所述导引焊垫107为导电材料，可以为金属材料，例如Al、Au和Cu等。焊接凸点用于与外部电路的电连接，所述焊接凸点122可以为焊球、金属柱等连接结构，材料可以为铜、铝、金、锡或铅等金属材料。

在本发明实施例中，在电连线层108与影像传感芯片100间设置有电绝缘层106，参考图2所示，在通孔105的侧壁以及通孔两侧的第二表面上形成有电绝缘层106，电绝缘层为介质材料，实现电隔离，例如可以为氧化硅、氮化硅或氮氧化硅或有机介质材料等，在优选的实施例中，该电绝缘层106为钝化层，钝化层为氧化物或氮化物的介质材料，如氧化硅、氮化硅或氮氧化硅或他们的叠层等，钝化层作为电连线层的电绝缘层，具有较好的阶梯覆盖性，同时，钝化层具有小的膨胀系数，使得电连线层由于热膨胀受到的挤压力大大减小，进一步降低影像传感芯片电连线层的缺陷。

阻焊层在焊接凸点工艺中对其他层起到绝缘保护层的作用，阻焊层优选可以为防焊感光油墨，在起到绝缘保护的同时，可以起到缓冲层的作用，缓解焊接凸点工艺中，回流焊对钝化层的冲击力。

以上对本发明的影像传感芯片封装结构的实施例进行了详细的描述，此外，本发明还提供了上述封装结构的封装方法，以下将结合具体的实施例，对该封装方法进行详细的描述。

首先，在步骤S101，提供晶圆1000，具有多颗阵列排布的影像传感芯片100。在本发明实施例中，如图4所示，在所述晶圆1000上形成有多个影像传感芯片100，这些影像传感芯片100呈阵列排布，在相邻的影像传感芯片100之间设置有切割道区域1100，用于后续工艺中对所述晶圆1000进行切割，从而形成独立的影像传感芯片封装结构。参考图5，所述晶圆1000具有相对的第一表面1001和第二表面1002，影像传感芯片100具有影像传感区102以及位于影像传感区周围的焊垫104，所述影像传感区102以及焊垫104位于第一表面1001。图4为晶圆1000的俯视结构示意图，图5及后续相关附图为一个影像传感芯片100单元沿AA1向的截面结构示意图。

本实施例中，所述晶圆1000为半导体衬底，所述半导体衬底可以为体衬底或包括半导体材料的叠层衬底，如Si衬底、Ge衬底、SiGe衬底或SOI等。

在本发明实施例中，所述影像传感芯片具有影像传感区102以及位于影像传感区周围的焊垫104，所述影像传感区102以及焊垫104位于第一表面1002，所述

影像传感区102用于接收外界光线并转换为电学信号，所述影像传感区102内至少形成有影像传感器单元，影像传感器单元例如可以由多个光电二极管阵列排布形成，还可以进一步形成有与影像传感器单元相连接的关联电路，如用于驱动芯片的驱动单元（图未示出）、获取感光区电流的读取单元（图未示出）和
5 处理感光区电流的处理单元（图未示出）等。

优选而非必要地，所述封装方法还可以包括步骤S102。在步骤S102中，提供保护盖板200，并将保护盖板200与所述晶圆1000对位压合，参考图6-7所示。

本实施例中，如图6所示，所述保护盖板200为光学玻璃，光学玻璃上设置有支撑结构220，所述保护盖板200通过支撑结构220与影像传感区102对位压合，
10 使得支撑结构220之间围成的空腔将影像传感区102容纳于其中，形成一个玻璃罩来保护影像传感区102。所述光学玻璃可以为无机玻璃、有机玻璃或者其他具有特定强度的透光材料，光学玻璃的厚度可以为300 μm ~500 μm 。

所述支撑结构220通常为介质材料，例如可以为氧化硅、氮化硅、氮氧化硅或感光胶等。在一个具体的实施例中，支撑结构的材料为感光胶，首先，可以在光学玻璃的表面上旋涂感光胶，而后进行曝光显影工艺，从而，在感光玻璃上形成支撑结构220。
15

由于该保护盖板采用光学玻璃形成，会存在镜面反射的缺陷，减少进入到影像传感区的光线，进而影响成像的品质，为此，参考图6所示，在形成支撑结构之前，可以先在光学玻璃的表面上设置防反射层201，该防反射层201可以设置在光学玻璃朝向影像传感区102的表面上或与该表面相对的表面上，也可以在光学玻璃的两个表面上都设置该防反射层201，可以通过喷涂的方式在玻璃基板上形成防反射层，该防反射层至少覆盖影像传感区102对应的区域，可以根据所选择的玻璃基板来选择合适的防反射涂层的材质。
20

在该实施例中，如图7所示，将该保护盖板200通过支撑结构220与晶圆1000的第一表面相结合，使得保护盖板200与影像传感区102对位压合。这里，可以通过在支撑结构220和/或晶圆1000的第一表面之间设置粘合层（图未示出），来实现保护盖板200与影像传感区102的对位压合，从而实现保护盖板200与晶圆1000的对位压合。例如，可以在支撑结构220的表面和/或晶圆1000的第一表面的相应位置处，通过喷涂、旋涂或者黏贴的工艺设置粘合层，再将二者进行压合，
30 通过所述粘合层实现相结合。所述粘合层既可以实现粘接作用，又可以起到绝

缘和密封作用。所述粘合层可以为高分子粘接材料，例如硅胶、环氧树脂、苯并环丁烯等聚合物材料。

而后，在步骤S103，从第二表面1002形成贯通至焊垫104的通孔105，参考图9所示。

- 5 在进行该步骤之前，首先，从而第二表面1002对晶圆1000进行减薄，以便于后续通孔的刻蚀，可以采用机械化学研磨、化学机械研磨工艺或二者的结合进行减薄。

而后，更优地，为了避免或者减少光线特别是红外光线从第二表面进入到影像传感区102，如图8所示，可以至少在第二表面对应影像传感区102的设置遮光层101。所述遮光层101可以为金属材料，例如可以为铝、铝合金或者其他适宜的金属材料。在一个优选的实施例中，首先，可以通过溅射工艺在晶圆1000的第二表面上形成金属层，如铝金属；接着，对该金属层进行黑化处理，在所述铝金属层上形成黑色的硫化物膜层，提高所述铝材料层的遮光效果。可以通过酸碱药水对所述金属层进行黑化，例如，可以采用含硫的碱溶液对所述铝金属层进行处理，黑化后的金属层的厚度可以为 $1\mu\text{m}\sim 10\mu\text{m}$ ，优选地，可以为 $5\mu\text{m}$ ， $6\mu\text{m}$ 等。而后，对金属材料层进行图形化，仅在第二表面上影像传感区102对应的位置形成遮光层101，该遮光层也可以较影像传感区102具有更大的面积，以完全遮盖影像传感区，起到更好的遮光效果。

而后，从第二表面1002形成贯通至焊垫104的通孔105，如图9所示。具体地，可以利用刻蚀技术，如反应离子刻蚀或感应耦等离子体刻蚀等，对晶圆1000进行刻蚀，直至暴露出焊垫104，也可以进一步对焊垫104进行过刻蚀，即刻蚀掉部分厚度的焊垫，从而，形成暴露焊垫的通孔105。

优选而非必要地，还可以在通孔105侧壁以及通孔105两侧的第二表面1002上形成钝化层的电绝缘层106，如图10所示。所述钝化层106可以为氧化物或氮化物的介质材料，如氧化硅、氮化硅或氮氧化硅或他们的叠层等。具体地，首先，沉积钝化材料层，如氧化硅，可以采用化学气相沉积的方法进行沉积。接着，进行掩膜工艺，在掩膜的掩蔽下进行刻蚀，将焊垫104之上的钝化材料层去除，从而，仅在通孔105侧壁以及通孔105两侧的第二表面1002上形成钝化层106。采用钝化层形成的电绝缘层具有更好的覆盖性，同时，可以采用刻蚀工艺选择

性去除焊垫上的钝化层，从而，保证后续行程的电连线层与焊垫呈面接触，保证二者之间更好的接触和结合力。

接着，在步骤S104，在通孔105内壁及第二表面上形成电连线层108，参考图11所示。

5 所述电连线层的材料为导电材料，可以为金属材料薄膜，例如Al、Au和Cu等，可以通过RDL(重布线层)技术来形成电连线层或其他合适的沉积工艺，例如可以采用RDL技术进行Cu的电镀，并溅射Ti进行打底，形成电连线层108，RDL技术使得焊区位置重新布局，可以更好地满足焊区对焊接凸点最小间距的要求。

而后，在步骤S105，形成导引焊垫107以及焊接凸点122，参考图15所示。

10 在本实施例中，具体地，首先，形成阻焊层120，以填充通孔105并在电连线层108上形成阻焊层120，如图12所示。阻焊层120在焊接凸点工艺中对其他层起到绝缘保护层的作用，阻焊层例如可以为防焊感光油墨，可以通过旋涂工艺，来形成填充通孔105并覆盖连线层108的阻焊层120，如图12所示。接着，在阻焊层120中形成开口109，开口109底部暴露第二表面1002上的电连线层108，如图13所示。通过曝光显影，在电连线层108上的阻焊层120开口，开口底部暴露出电连线层108。

在本发明的实施例中，在对应焊接区的电连线层之上，可以并不形成与焊接区相对应的图案或形成较焊接区更小的图案，通过导引焊垫与电连线层接触形成电连接，并进一步在导引焊垫上形成焊接区的图案，这样，使得电连线层
20 可以更密集的设置，大大提高器件的集成度，实现器件进一步的小型化。

而后，在开口109内壁和开口底部及开口外的阻焊层120表面上形成导引焊垫107，如图14所示。所述导引焊垫的材料为导电材料，可以为金属材料薄膜，例如Al、Au和Cu等，可以通过RDL(重布线层)技术或其他合适的沉积工艺来形成，如采用RDL技术进行Cu的电镀，并溅射Ti进行打底，来形成导引焊垫107，
25 再次利用RDL技术，可以使得焊接区位置重新布局，进一步满足焊区对焊接凸点最小间距的要求。

最后，在导引焊垫107上形成焊接凸点122，如图15所示。可以先形成UBM (Under Bump Metal,球下金属层)，而后进行植球工艺，通过掩膜版将焊料球放置于UBM上，而后采用回流焊工艺，在开孔中形成焊接凸点122，焊接凸点可

以为焊球、金属柱等连接结构，材料可以为铜、铝、金、锡或铅等金属材料或他们的合金材料。

至此，形成了本发明实施例的封装结构。更进一步地，可以继续进行切割工艺，沿切割道区域将上述封装结构切割为单个独立的芯片，从而获得独立芯片的封装结构。

5 虽然本发明披露如上，但本发明并非限定于此。任何本领域技术人员，在不脱离本发明的精神和范围内，均可作各种更动与修改，因此本发明的保护范围应当以权利要求所限定的范围为准。

权利要求

- 1、一种影像传感芯片封装结构，其特征在于，包括：
影像传感芯片，其具有相对的第一表面和第二表面，在第一表面上设置有
5 影像传感区以及位于影像传感区周围的焊垫；
从第二表面贯通至焊垫的通孔；
沿通孔内壁设置并延伸至第二表面的电连线层，所述电连线层与所述焊垫
电连接；
填充通孔并覆盖电连线层的阻焊层，阻焊层中形成有开口，所述开口底部
10 暴露出所述电连线层；
覆盖所述开口内壁和开口底部并延伸至阻焊层上的导引焊垫，所述导引焊
垫与所述电连线层电连接；
位于导引焊垫上的焊接凸点，所述焊接凸点与所述导引焊垫电连接。
- 15 2、根据权利要求1所述的封装结构，其特征在于，所述导引焊垫的形状为
圆形。
- 3、根据权利要求1所述的封装结构，其特征在于，还包括位于电连线层之
下通孔侧壁以及第二表面上的钝化层。
- 20 4、根据权利要求3所述的封装结构，其特征在于，所述阻焊层的材质为阻
焊感光油墨。
- 5、根据权利要求1所述的封装结构，其特征在于，还包括：遮光层，位于
25 第二表面上且覆盖所述影像传感区。
- 6、根据权利要求1所述的封装结构，其特征在于，还包括：与所述影像传
感器芯片的影像传感区对位压合的保护盖板，所述保护盖板对位压合至所述影
像传感芯片的第一表面。

7、根据权利要求6所述的封装结构，其特征在于，所述保护盖板为光学玻璃，光学玻璃的至少一个表面上设置有防反射层。

8、一种影像传感芯片的封装方法，其特征在于，包括：

5 提供晶圆，具有多颗阵列排布的影像传感芯片，其具有相对的第一表面和第二表面，在影像传感芯片的第一表面上设置影像传感区以及位于影像传感区周围的焊垫；

从第二表面形成贯通至焊垫的通孔；

10 在通孔内壁及第二表面上形成电连线层，其中，所述电连线层与所述焊垫电连接；

形成阻焊层，所述阻焊层填充通孔并覆盖电连线层，阻焊层中形成有开口，所述开口底部暴露所述电连线层；

在开口中形成导引焊垫，其中，所述导引焊垫覆盖所述开口内壁和开口底部并延伸至阻焊层上，并且与所述电连线层电连接；

15 在导引焊垫上形成焊接凸点以使得所述焊接凸点与所述导引焊垫电连接。

9、根据权利要求8所述的封装方法，其特征在于，形成阻焊层至形成焊接凸点的步骤包括：

形成阻焊层，以填充通孔并覆盖电连线层；

20 在阻焊层中形成开口，开口暴露第二表面上的电连线层；

在开口内壁及开口外的阻焊层上形成导引焊垫；

在导引焊垫上形成焊接凸点。

25 10、根据权利要求8所述的封装方法，其特征在于，在形成通孔之后形成电连线层之前，还包括：

在通孔侧壁以及第二表面上形成钝化层。

11、根据权利要求10所述的封装方法，其特征在于，形成所述钝化层的步骤包括：

30 沉积钝化层；

刻蚀去除通孔底部的钝化层。

12、根据权利要求8所述的封装方法，其特征在于，在形成通孔之前，还包括：

5 在第二表面对应影像传感区的位置形成遮光层。

13、根据权利要求8所述的封装方法，其特征在于，还包括：

提供保护盖板，并将其与所述影像传感器芯片的影像传感区对位压合，其中，所述保护盖板对位压合至所述影像传感芯片的第一表面。

10

14、根据权利要求13所述的封装方法，其特征在于，所述保护盖板为光学玻璃，光学玻璃的至少一个表面上设置有防反射层。

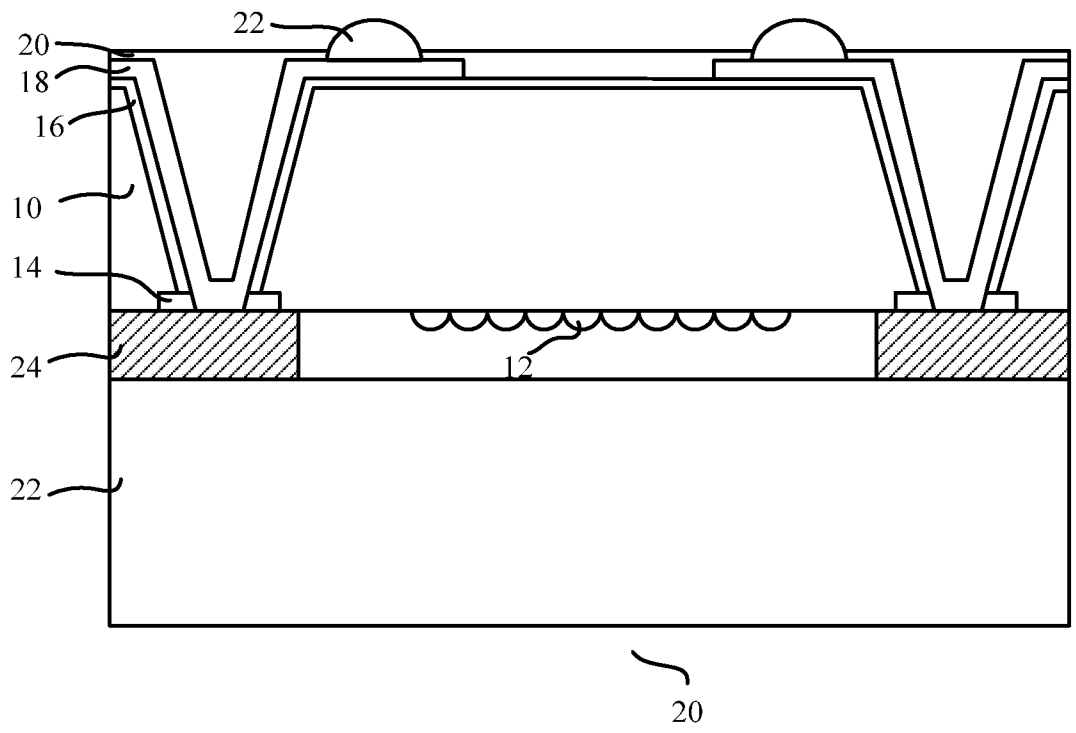


图 1

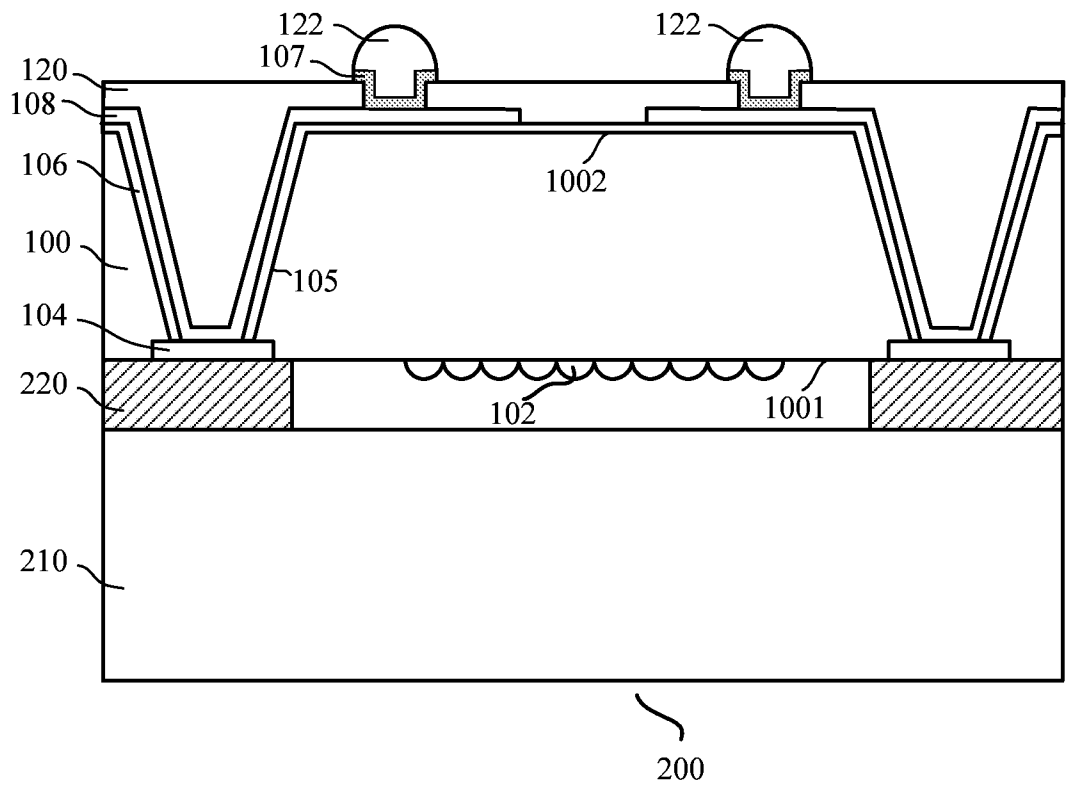


图 2

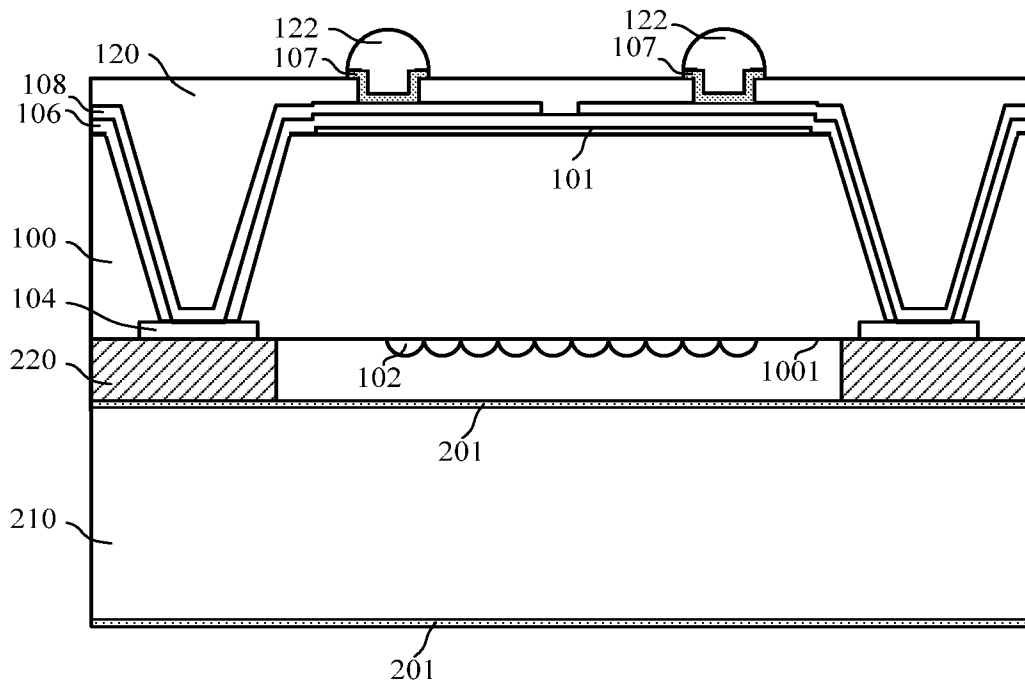


图 3

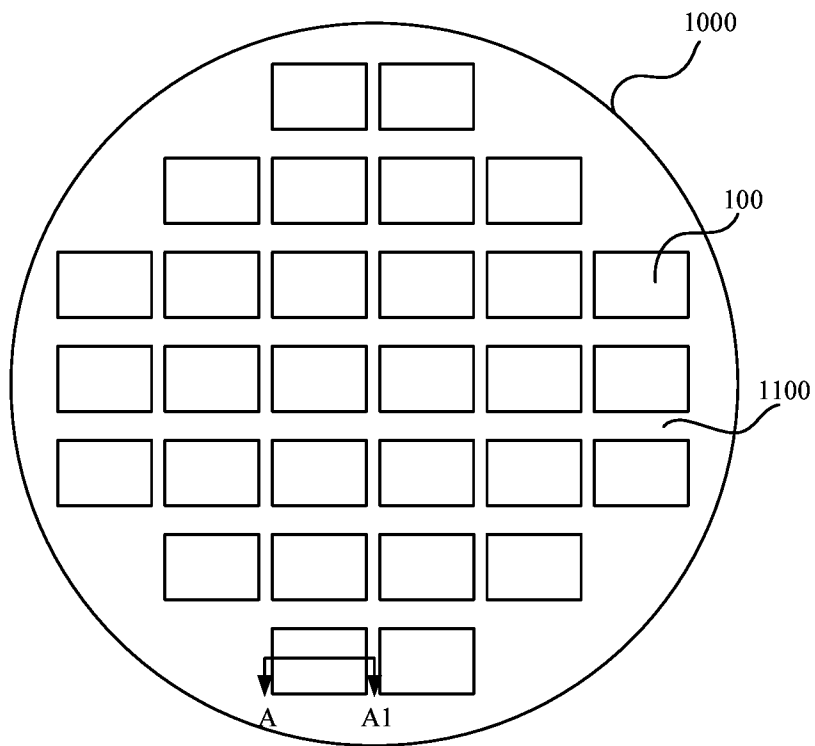


图 4

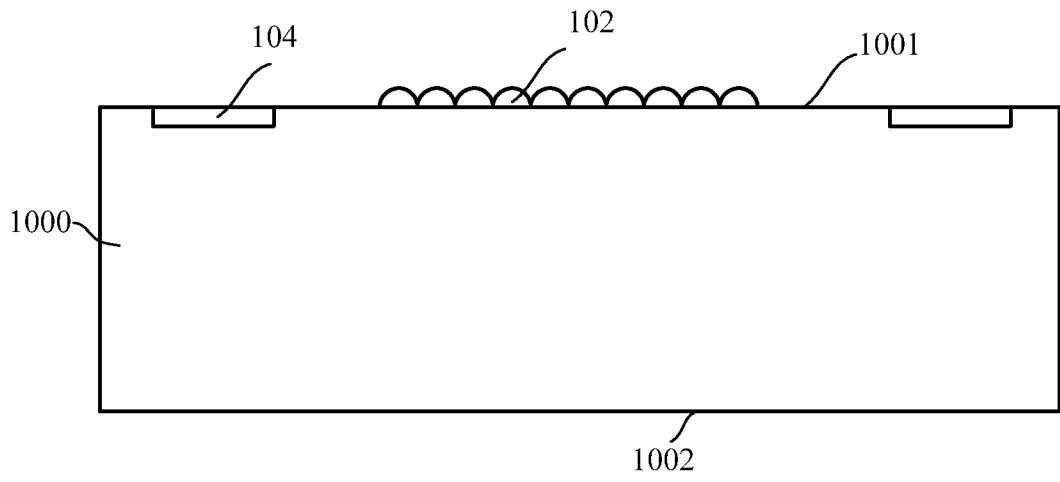


图 5

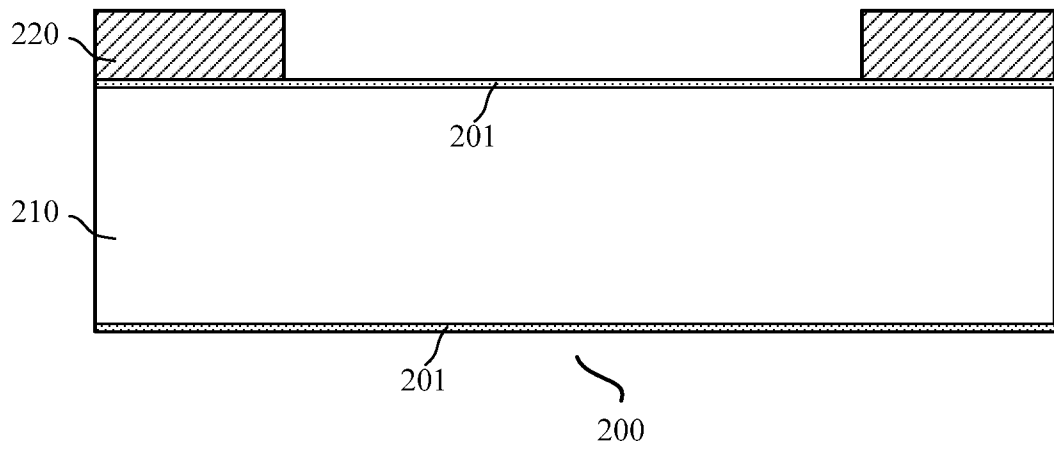


图 6

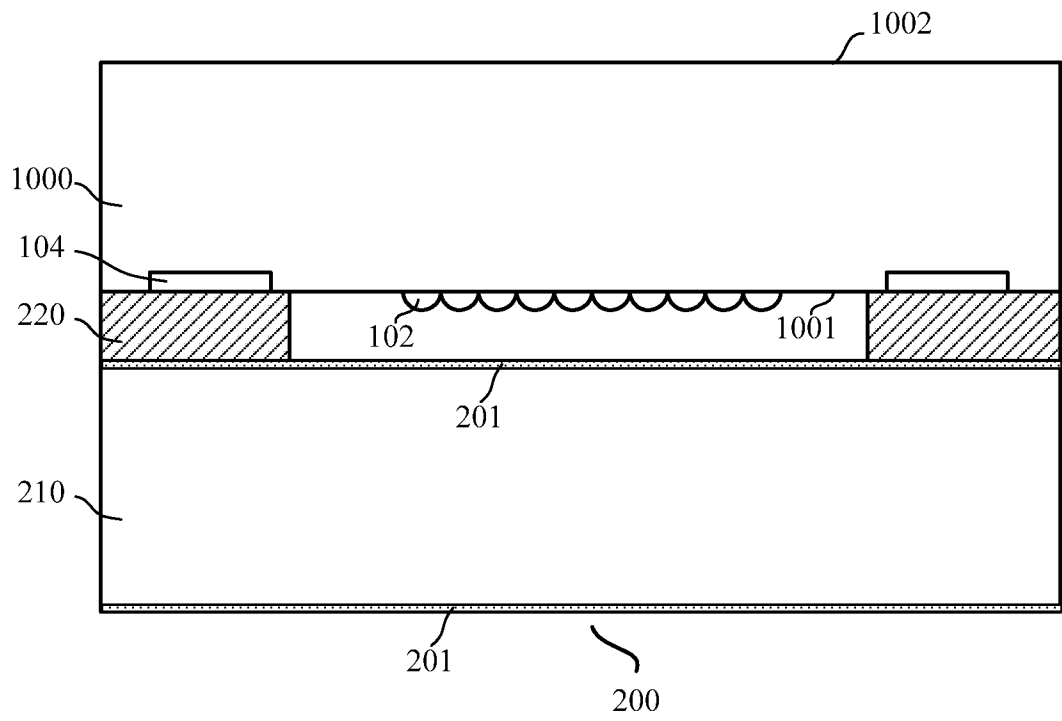


图 7

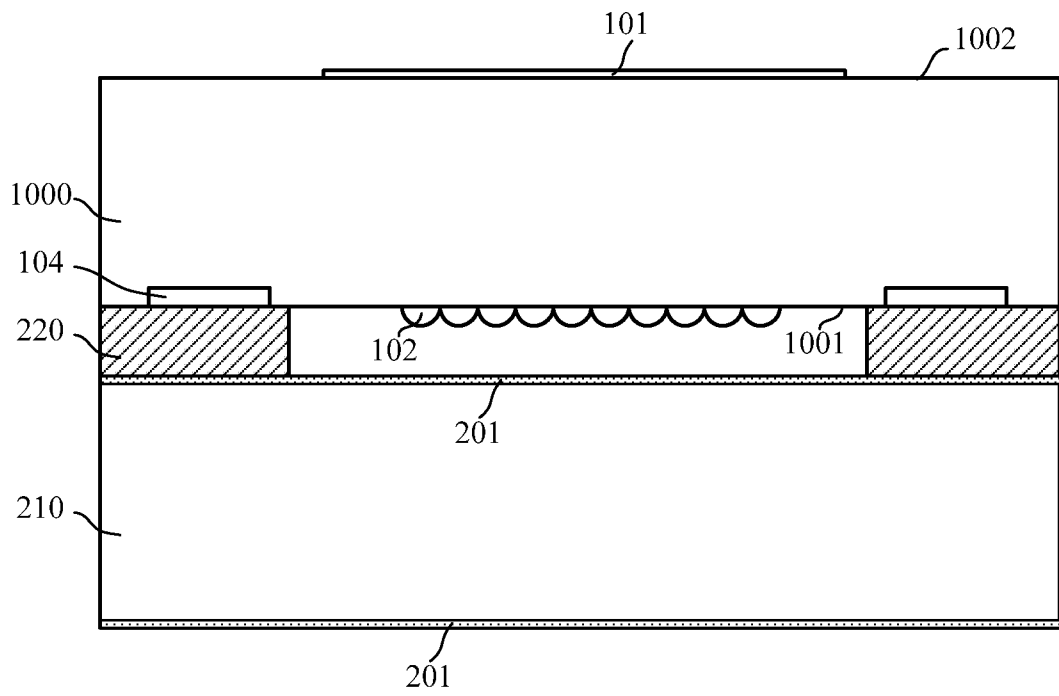


图 8

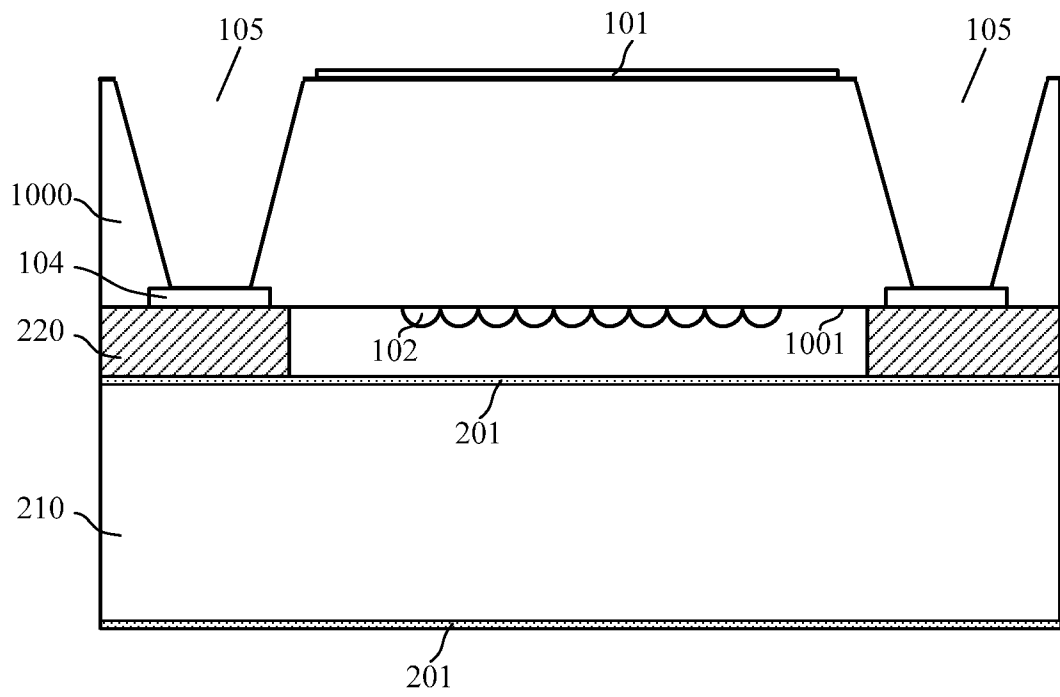


图 9

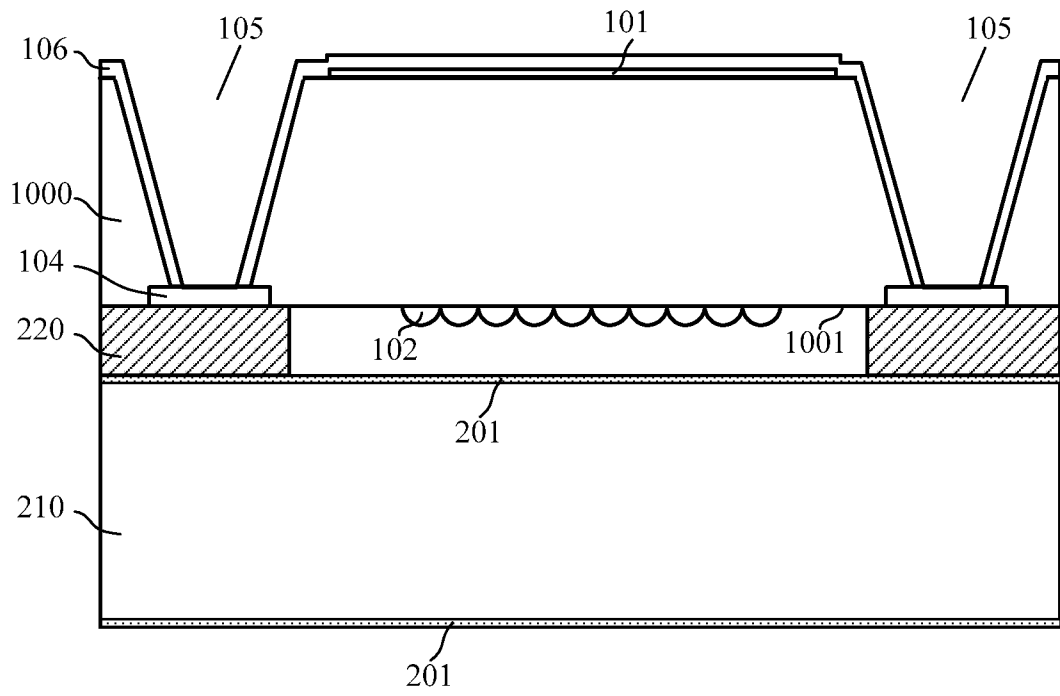


图 10

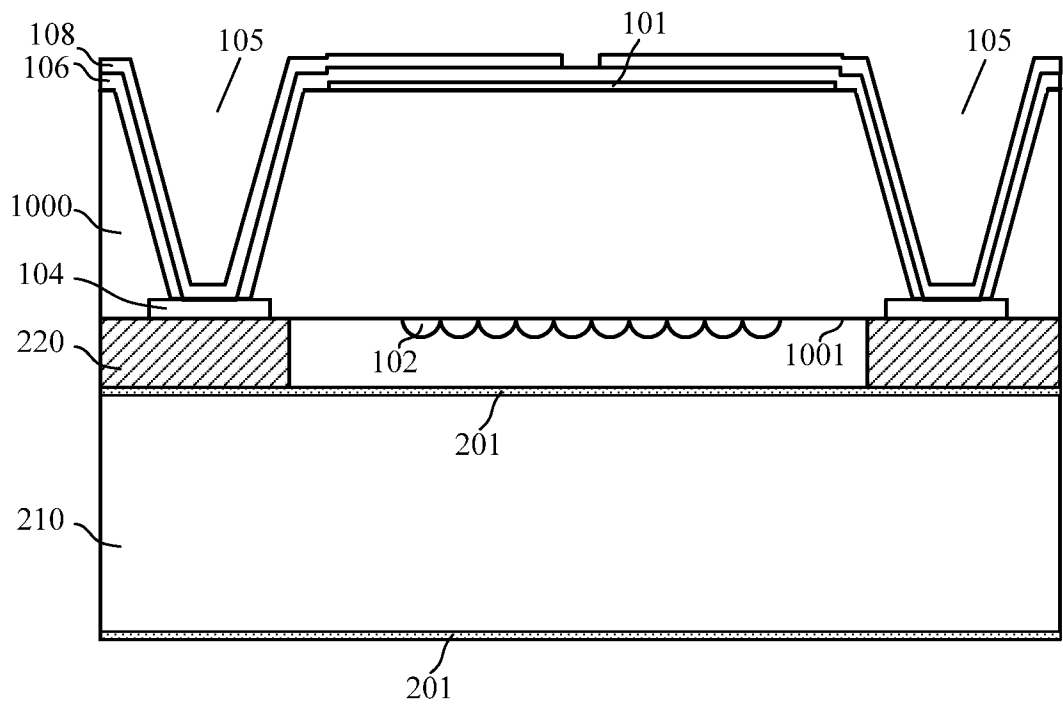


图 11

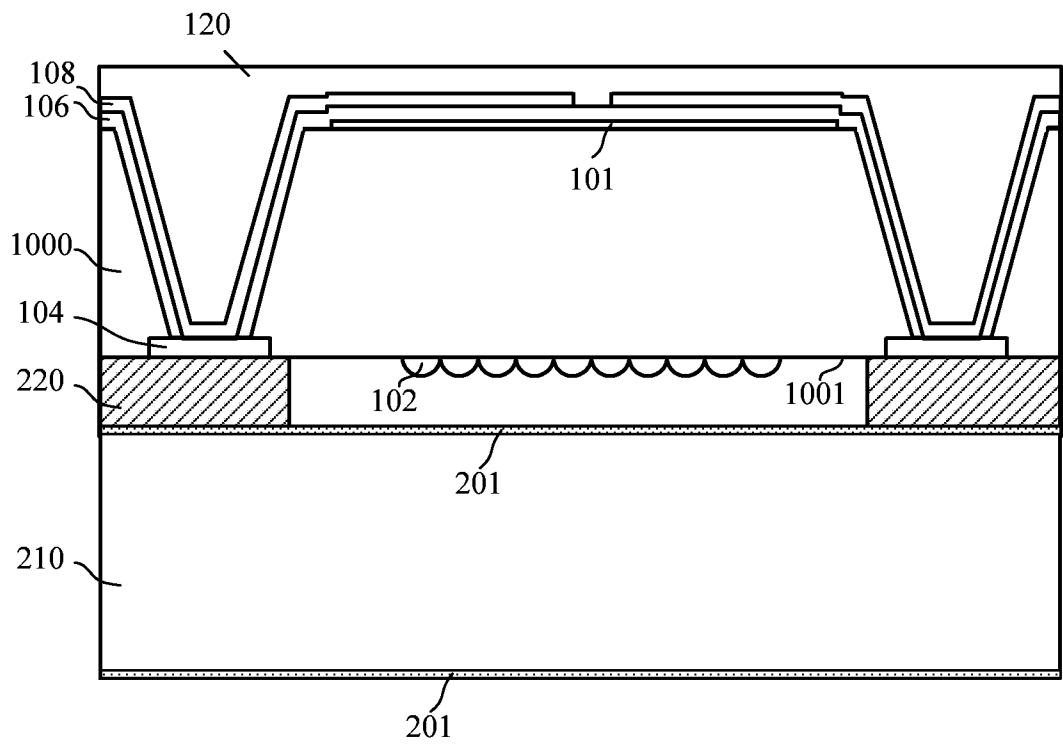


图 12

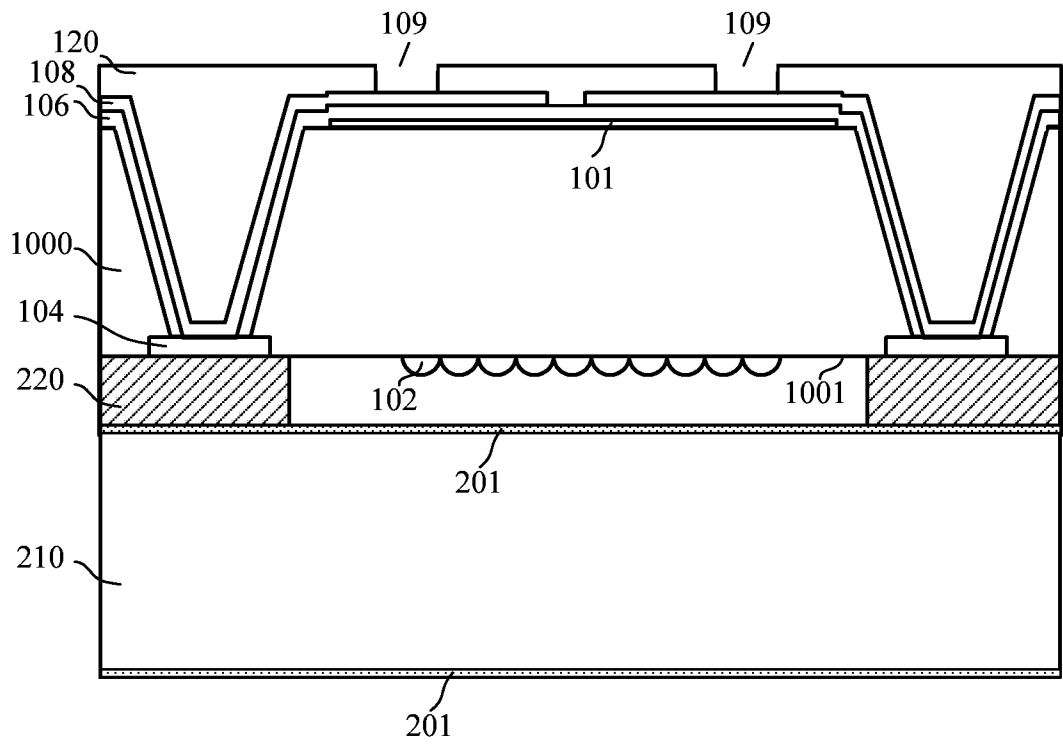


图 13

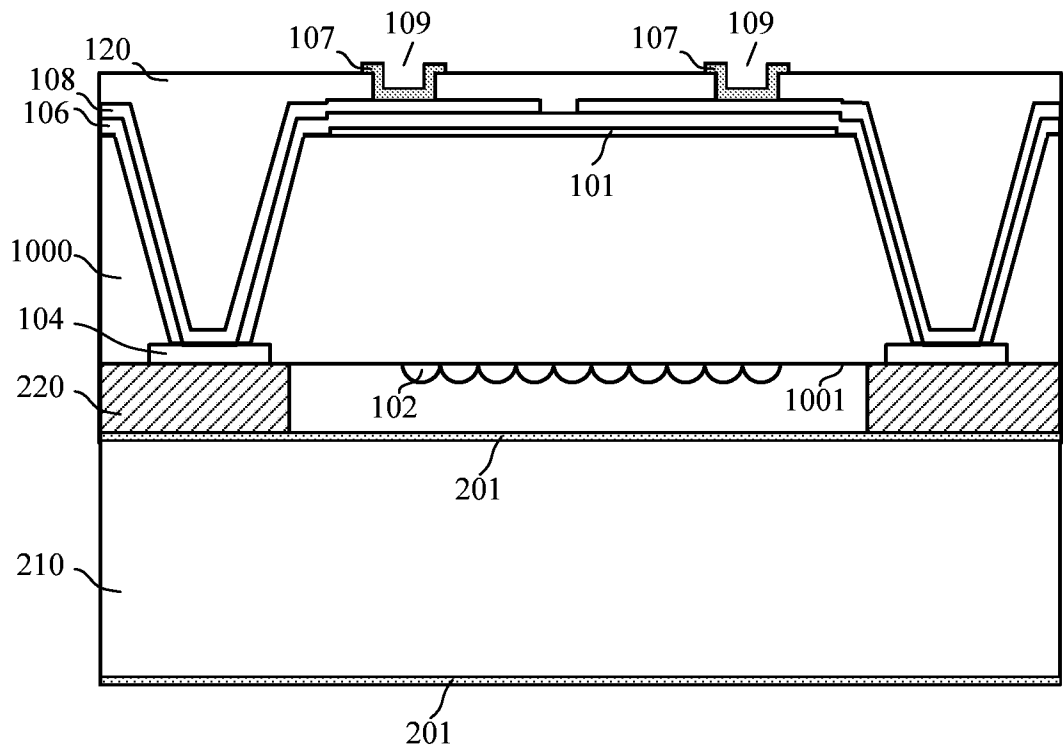


图 14

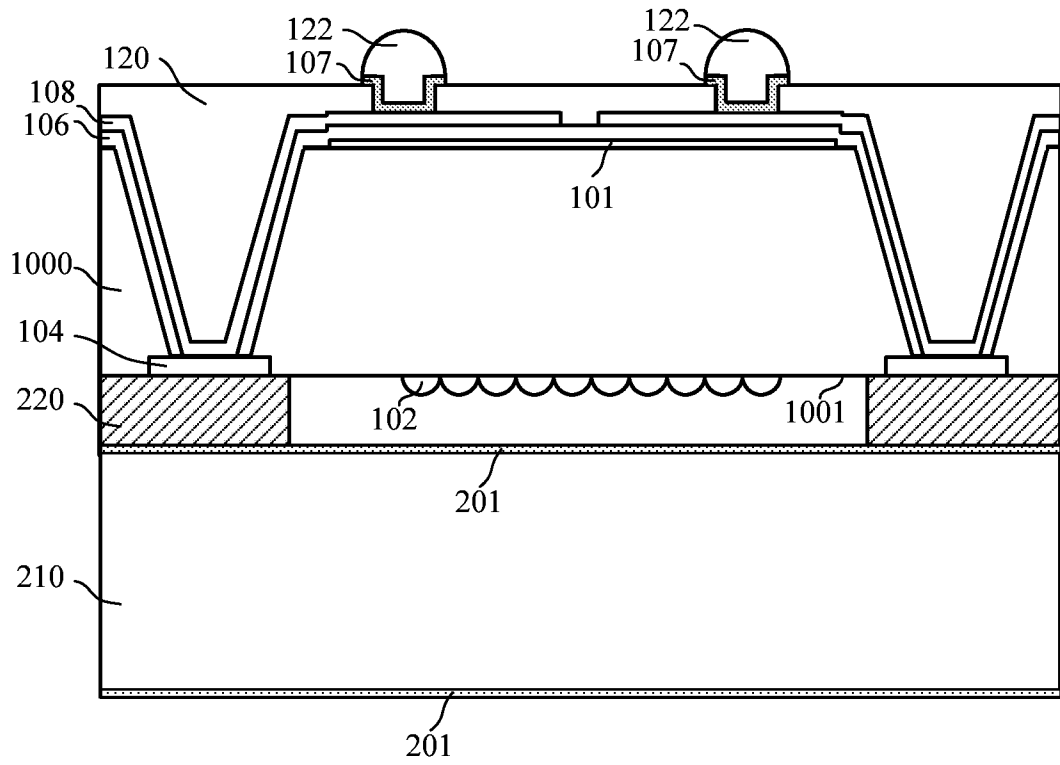


图 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/099298

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/146 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; EPODOC; CNPAT; IEEE; CNKI: image, sensor, solder, pad, chip, package, wafer, soldering

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105244359 A (CHINA WAFER LEVEL CSP CO., LTD.) 13 January 2016 (13.01.2016) description, paragraphs [0046]-[0094], and figures 2-14	1-14
PX	CN 205159326 U (CHINA WAFER LEVEL CSP CO., LTD.) 13 April 2016 (13.04.2016) description, paragraphs [0025]-[0073], and figures 2-13	1-14
X	CN 101355066 A (CHINA WAFER LEVEL CSP CO., LTD.) 28 January 2009 (28.01.2009) description, page 5, the second paragraph to page 11, the fourth paragraph, and figures 2-13	1-14
X	CN 102263113 A (KINGPAK TECHNOLOGY INCORPORATED) 30 November 2011 (30.11.2011) description, paragraphs [0057]-[0083], and figures 1-9	1-14

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

<p>Date of the actual completion of the international search</p> <p style="text-align: center;">29 November 2016</p>	<p>Date of mailing of the international search report</p> <p style="text-align: center;">22 December 2016</p>
<p>Name and mailing address of the ISA</p> <p>State Intellectual Property Office of the P. R. China</p> <p>No. 6, Xitucheng Road, Jimenqiao</p> <p>Haidian District, Beijing 100088, China</p> <p>Facsimile No. (86-10) 62019451</p>	<p>Authorized officer</p> <p style="text-align: center;">YAN, Miaoqing</p> <p>Telephone No. (86-10) 53311150</p>

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/099298

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101131941 A (RIYUEGUANG SEMICONDUCTOR MANUFACTURE CO., LTD.) 27 February 2008 (27.02.2008) description, page 5, the first paragraph to page 6, the fourth paragraph, and figure 3	1-14
A	CN 102157462 A (XINTEC INCORPORATED) 17 August 2011 (17.08.2011) the whole	1-14
A	CN 101814483 A (UNISENSE MICROSYSTEMS TECHNOLOGY CO., LTD.) 25 August 2010 (25.08.2010) the whole document	1-14

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/099298

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105244359 A	13 January 2016	None	
CN 205159326 U	13 April 2016	None	
CN 101355066 A	28 January 2009	CN 101355066 B	18 May 2011
		US 7755155 B2	13 July 2010
		US 2009289317 A1	26 November 2009
CN 102263113 A	30 November 2011	None	
CN 101131941 A	27 February 2008	CN 101131941 B	08 September 2010
CN 102157462 A	17 August 2011	US 8716109 B2	06 May 2014
		US 2011175221 A1	21 July 2011
		US 2014017854 A1	16 January 2014
		TW 1525758 B	11 March 2016
		TW 201133727 A	01 October 2011
		CN 102157462 B	02 March 2016
		US 8564123 B2	22 October 2013
CN 101814483 A	25 August 2010	None	

<p>A. 主题的分类</p> <p>H01L 27/146(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>WPI, EPODOC, CNPAT, IEEE, CNKI:传感, 芯片, 封装, 焊垫, 焊接, image, sensor, solder, pad, chip, package, wafer</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105244359 A (苏州晶方半导体科技股份有限公司) 2016年 1月 13日 (2016 - 01 - 13) 说明书第[0046]-[0094]段、附图2-14</td> <td>1-14</td> </tr> <tr> <td>PX</td> <td>CN 205159326 U (苏州晶方半导体科技股份有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0025]-[0073]段、附图2-13</td> <td>1-14</td> </tr> <tr> <td>X</td> <td>CN 101355066 A (晶方半导体科技苏州有限公司) 2009年 1月 28日 (2009 - 01 - 28) 说明书第5页第2段至第11页第4段、附图2-13</td> <td>1-14</td> </tr> <tr> <td>X</td> <td>CN 102263113 A (胜开科技股份有限公司) 2011年 11月 30日 (2011 - 11 - 30) 说明书第[0057]-[0083]段、附图1-9</td> <td>1-14</td> </tr> <tr> <td>X</td> <td>CN 101131941 A (日月光半导体制造股份有限公司) 2008年 2月 27日 (2008 - 02 - 27) 说明书第5页第1段至第6页第4段、附图3</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>CN 102157462 A (精材科技股份有限公司) 2011年 8月 17日 (2011 - 08 - 17) 全文</td> <td>1-14</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105244359 A (苏州晶方半导体科技股份有限公司) 2016年 1月 13日 (2016 - 01 - 13) 说明书第[0046]-[0094]段、附图2-14	1-14	PX	CN 205159326 U (苏州晶方半导体科技股份有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0025]-[0073]段、附图2-13	1-14	X	CN 101355066 A (晶方半导体科技苏州有限公司) 2009年 1月 28日 (2009 - 01 - 28) 说明书第5页第2段至第11页第4段、附图2-13	1-14	X	CN 102263113 A (胜开科技股份有限公司) 2011年 11月 30日 (2011 - 11 - 30) 说明书第[0057]-[0083]段、附图1-9	1-14	X	CN 101131941 A (日月光半导体制造股份有限公司) 2008年 2月 27日 (2008 - 02 - 27) 说明书第5页第1段至第6页第4段、附图3	1-14	A	CN 102157462 A (精材科技股份有限公司) 2011年 8月 17日 (2011 - 08 - 17) 全文	1-14
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 105244359 A (苏州晶方半导体科技股份有限公司) 2016年 1月 13日 (2016 - 01 - 13) 说明书第[0046]-[0094]段、附图2-14	1-14																					
PX	CN 205159326 U (苏州晶方半导体科技股份有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0025]-[0073]段、附图2-13	1-14																					
X	CN 101355066 A (晶方半导体科技苏州有限公司) 2009年 1月 28日 (2009 - 01 - 28) 说明书第5页第2段至第11页第4段、附图2-13	1-14																					
X	CN 102263113 A (胜开科技股份有限公司) 2011年 11月 30日 (2011 - 11 - 30) 说明书第[0057]-[0083]段、附图1-9	1-14																					
X	CN 101131941 A (日月光半导体制造股份有限公司) 2008年 2月 27日 (2008 - 02 - 27) 说明书第5页第1段至第6页第4段、附图3	1-14																					
A	CN 102157462 A (精材科技股份有限公司) 2011年 8月 17日 (2011 - 08 - 17) 全文	1-14																					
<p><input checked="" type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																							
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																							
<p>国际检索实际完成的日期</p> <p>2016年 11月 29日</p>		<p>国际检索报告邮寄日期</p> <p>2016年 12月 22日</p>																					
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>颜庙青</p> <p>电话号码 (86-10)53311150</p>																					

C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101814483 A (联兴微系统科技股份有限公司) 2010年 8月 25日 (2010 - 08 - 25) 全文	1-14

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/099298

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	105244359	A	2016年 1月 13日	无	
CN	205159326	U	2016年 4月 13日	无	
CN	101355066	A	2009年 1月 28日	CN	101355066 B 2011年 5月 18日
				US	7755155 B2 2010年 7月 13日
				US	2009289317 A1 2009年 11月 26日
CN	102263113	A	2011年 11月 30日	无	
CN	101131941	A	2008年 2月 27日	CN	101131941 B 2010年 9月 8日
CN	102157462	A	2011年 8月 17日	US	8716109 B2 2014年 5月 6日
				US	2011175221 A1 2011年 7月 21日
				US	2014017854 A1 2014年 1月 16日
				TW	1525758 B 2016年 3月 11日
				TW	201133727 A 2011年 10月 1日
				CN	102157462 B 2016年 3月 2日
				US	8564123 B2 2013年 10月 22日
CN	101814483	A	2010年 8月 25日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)