



(12) 发明专利

(10) 授权公告号 CN 116321696 B

(45) 授权公告日 2023.08.15

(21) 申请号 202310554668.X

(22) 申请日 2023.05.17

(65) 同一申请的已公布的文献号
申请公布号 CN 116321696 A

(43) 申请公布日 2023.06.23

(73) 专利权人 深圳国人无线通信有限公司
地址 518057 广东省深圳市南山区粤海街
道麻岭社区高新区中区科技中三路5
号国人大厦A栋1403

(72) 发明人 龙丽群 郭坚 周金龙

(74) 专利代理机构 深圳市盈方知识产权事务所
(普通合伙) 44303
专利代理师 刘佳 赵李

(51) Int. Cl.
H05K 1/02 (2006.01)

(56) 对比文件

- US 2003075349 A1, 2003.04.24
- JP 2005340506 A, 2005.12.08
- US 6614325 B1, 2003.09.02
- JP 2011129177 A, 2011.06.30
- JP 2014027152 A, 2014.02.06
- JP 2007288180 A, 2007.11.01
- US 6181219 B1, 2001.01.30
- CN 115279038 A, 2022.11.01
- CN 112770482 A, 2021.05.07
- CN 104470266 A, 2015.03.25
- CN 106714475 A, 2017.05.24

审查员 魏孟

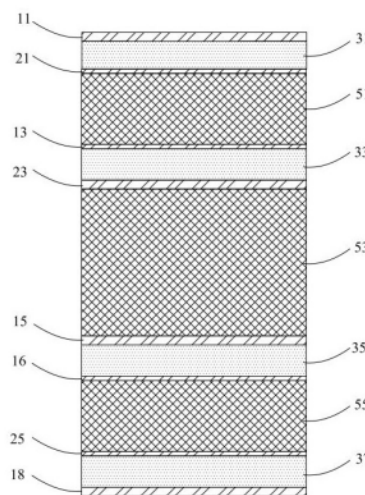
权利要求书2页 说明书4页 附图2页

(54) 发明名称
一种PCB板

(57) 摘要

本发明提供了一种PCB板,包括铜箔层,所述铜箔层包括依序叠置的第一布线层、第一屏蔽层、第二布线层、第二屏蔽层、第三布线层、第四布线层、第三屏蔽层和第五布线层,共8个叠层。本发明每个布线层均对应具有为信号提供最短的回流路径的屏蔽层,同时也减小了耦合面积和抑制差模干扰、共模干扰,使PCB板达到有效阻抗要求。

100



1. 一种PCB板,包括铜箔层,其特征在于,所述铜箔层包括依序叠置的第一布线层、第一屏蔽层、第二布线层、第二屏蔽层、第三布线层、第四布线层、第三屏蔽层和第五布线层,共8个叠层;每个布线层均具有对应的距离最近的屏蔽层;

所述第一布线层、第二布线层、第三布线层、第四布线层和第五布线层均分别设置有单端50欧姆线材;所述第一布线层、第二布线层和第五布线层均分别设置有差分100欧姆线材;所述第五布线层设置有差分50欧姆线材;

设置在所述第一布线层的第一单端50欧姆线材对应的屏蔽层为第一屏蔽层;设置在第五布线层的第二单端50欧姆线材对应的屏蔽层为第三屏蔽层;设置在所述第一布线层的第三单端50欧姆线材对应的屏蔽层为第二布线层;设置在所述第一布线层的第四单端50欧姆线材对应的屏蔽层为第二屏蔽层;设置在第五布线层的第五单端50欧姆线材对应的屏蔽层为第四布线层;设置在所述第二布线层的第六单端50欧姆线材对应的屏蔽层为第一屏蔽层和第二屏蔽层;设置在所述第三布线层的第七单端50欧姆线材对应的屏蔽层为第二屏蔽层和第三屏蔽层;设置在所述第四布线层的第八单端50欧姆线材对应的屏蔽层为第三布线层和第三屏蔽层;

设置在所述第五布线层的差分50欧姆线材对应的屏蔽层为第三屏蔽层;

设置在所述第一布线层的第一差分100欧姆线材对应的屏蔽层为第一屏蔽层;设置在所述第五布线层的第二差分100欧姆线材对应的屏蔽层为第三屏蔽层;设置在所述第二布线层的第三差分100欧姆线材对应的屏蔽层为第一屏蔽层和第二屏蔽层;设置在所述第五布线层的第四差分100欧姆线材对应的屏蔽层为第四布线层。

2. 如权利要求1所述的PCB板,其特征在于,所述第一布线层、第二屏蔽层、第三布线层和第五布线层的厚度均为1.2mil;所述第一屏蔽层、第二布线层、第四布线层和第三屏蔽层的厚度均为0.6mil。

3. 如权利要求2所述的PCB板,其特征在于,所述PCB板还包括半固化层和覆铜板;所述第一布线层与第一屏蔽层之间设置有3.8mil厚度的第一半固化片;所述第一屏蔽层与第二布线层之间设置有10mil厚度的第一覆铜板;所述第二布线层与第二屏蔽层之间具有4mil厚度的第二半固化片;所述第二屏蔽层与第三布线层之间设置有20.2mil厚度的第二覆铜板;所述第三布线层与第四布线层之间设置有4mil厚度的第三半固化片;所述第四布线层与第三屏蔽层之间设置有10mil厚度的第三覆铜板;所述第三屏蔽层和第五布线层之间设置有4mil厚度的第四半固化片。

4. 如权利要求3所述的PCB板,其特征在于,所述第一半固化片、第二半固化片、第三半固化片和第四半固化片均为TU87P SLK;所述第一覆铜板为高速板材TU872 SLK,所述第二覆铜板和第三覆铜板为高速板材TU752SLK。

5. 如权利要求1所述的PCB板,其特征在于,第一单端50欧姆线材和第二单端50欧姆线材的线宽均为5.5mil;第三单端50欧姆线材的线宽为33mil;第四单端50欧姆线材的线宽为43mil;第五单端50欧姆线材的线宽为33mil;第六单端50欧姆线材的线宽为4.9mil;第七单端50欧姆线材的线宽为16mil;第八单端50欧姆线材的线宽为4.9mil。

6. 如权利要求1所述的PCB板,其特征在于,第一差分100欧姆线材的线宽、第二差分100欧姆线材的线宽和第三差分100欧姆线材的线宽均为8mil;第四差分100欧姆线材的线宽为10mil。

7. 如权利要求1所述的PCB板,其特征在于,差分50欧姆线材的线宽为10mil。

一种PCB板

技术领域

[0001] 本发明涉及PCB技术领域,更具体地说,涉及一种PCB板的叠层结构。

背景技术

[0002] PCB板叠层的设计影响电子线路电磁辐射性能。一个糟糕的PCB叠层设计会导致更高的电磁发射和信号损失。衡量PCB板叠层设计的好坏可以通过是否给信号提供最短的回流路径、是否减小耦合面积,是否能够抑制差模干扰和共模干扰等指标进行判断。并且,随着电子产品的迅速发展,PCB板的量求量也迅速增长,使得业界对PCB板产品成本的控制也越来越高;因此,如何用最少的叠层达到合格的PCB板衡量要求及匹配有效阻抗要求,有效的控制成本,以达到最佳的平衡,成为业界研究PCB板的一个课题。

发明内容

[0003] 本发明的目的在于提供一种具有良好阻抗要求且实现了最优化的成本控制的PCB板。

[0004] 一种PCB板,包括铜箔层,所述铜箔层包括依序叠置的第一布线层、第一屏蔽层、第二布线层、第二屏蔽层、第三布线层、第四布线层、第三屏蔽层和第五布线层,共8个叠层;每个布线层均具有对应的距离最近的屏蔽层。

[0005] 优选地,所述第一布线层、第二屏蔽层、第三布线层和第五布线层的厚度均为1.2mil;所述第一屏蔽层、第二布线层、第四布线层和第三屏蔽层的厚度均为0.6 mil。

[0006] 优选地,所述PCB板还包括半固化层和覆铜板;所述第一布线层与第一屏蔽层之间设置有3.8 mil厚度的第一半固化片;所述第一屏蔽层与第二布线层之间设置有10mil厚度的第一覆铜板;所述第二布线层与第二屏蔽层之间具有4 mil厚度的第二半固化片;所述第二屏蔽层与第三布线层之间设置有20.2 mil厚度的第二覆铜板;所述第三布线层与第四布线层之间设置有4mil厚度的第三半固化片;所述第四布线层与第三屏蔽层之间设置有10 mil厚度的第三覆铜板;所述第三屏蔽层和第五布线层之间设置有4mil厚度的第四半固化片。

[0007] 优选地,所述第一半固化片、第二半固化片、第三半固化片和第四半固化片均为TU87P SLK;所述第一覆铜板为高速板材TU872 SLK,所述第二覆铜板和第三覆铜板为高速板材TU752 SLK。

[0008] 优选地,所述第一布线层、第二布线层、第三布线层、第四布线层和第五布线层均分别设置有单端50欧姆线材;所述第一布线层、第二布线层和第五布线层均分别设置有差分100欧姆线材;所述第五布线层设置有差分50欧姆线材。

[0009] 优选地,分别设置在所述第一布线层、第五布线层的第一单端50欧姆线材和第二单端50欧姆线材的线宽均为5.5 mil;设置在所述第一布线层的第三单端50欧姆线材的线宽为33 mil和第四单端50欧姆线材的线宽为43 mil;设置在第五布线层的第五单端50欧姆线材的线宽为33 mil;设置在所述第二布线层的第六单端50欧姆线材的线宽为4.9 mil;设

置在所述第三布线层的第七单端50欧姆线材的线宽为16 mil;设置在所述第四布线层的第八单端50欧姆线材的线宽为4.9 mil。

[0010] 优选地,第一单端50欧姆线材对应的屏蔽层为第一屏蔽层;第二单端50欧姆线材对应的屏蔽层为第三屏蔽层;第三单端50欧姆线材对应的屏蔽层为第二布线层;第四单端50欧姆线材对应的屏蔽层为第二屏蔽层;第五单端50欧姆线材对应的屏蔽层为第四布线层;第六单端50欧姆线材对应的屏蔽层为第一屏蔽层和第二屏蔽层;第七单端50欧姆线材对应的屏蔽层为第二屏蔽层和第三屏蔽层;第八单端50欧姆线材对应的屏蔽层为第三布线层和第三屏蔽层。

[0011] 优选地,设置在所述第一布线层的第一差分100欧姆线材的线宽、设置在所述第五布线层的第二差分100欧姆线材的线宽和设置在所述第二布线层的第三差分100欧姆线材的线宽均为8 mil;设置在所述第五布线层的第四差分100欧姆线材的线宽为10 mil。

[0012] 优选地,设置在所述第五布线层的差分50欧姆线材的线宽为10 mil,所述差分50欧姆线材对应的屏蔽层为第三屏蔽层。

[0013] 优选地,第一差分100欧姆线材对应的屏蔽层为第一屏蔽层;第二差分100欧姆线材对应的屏蔽层为第三屏蔽层;第三差分100欧姆线材对应的屏蔽层为第一屏蔽层和第二屏蔽层;第四差分100欧姆线材对应的屏蔽层为第四布线层。

[0014] 本发明设置了依序叠置的第一布线层、第一屏蔽层、第二布线层、第二屏蔽层、第三布线层、第四布线层、第三屏蔽层和第五布线层,共8个叠层;使每个布线层均对应具有为信号提供最短的回流路径的屏蔽层,减小了耦合面积和抑制了差模干扰、共模干扰,使PCB板达到有效阻抗要求。

附图说明

[0015] 图1是本实施例提供的PCB板的示意图;

[0016] 图2为图1所示PCB板中的单端线材的具体设计及阻抗值;

[0017] 图3为图1所示PCB板中的差分线材的具体设计及阻抗值。

具体实施方式

[0018] 下面将结合附图对本发明实施例作进一步说明。

[0019] 如图1所示,在本发明的PCB板100包括铜箔层、半固化片、覆铜板。其中,该铜箔层包括布线层和对应该布线层设置的距离最近的屏蔽层。该半固化片及覆铜板分别设置在布线层、屏蔽层之间。

[0020] 本实施例中,该铜箔层具有5个布线层和3个屏蔽层,共8个叠层,其依顺序叠置为第一布线层11、第一屏蔽层21、第二布线层13、第二屏蔽层23、第三布线层15、第四布线层16、第三屏蔽层25和第五布线层18。第一布线层11为TOP层,第五布线层18为BOTTOM层。

[0021] 可以理解地,第一布线层11距离最近的屏蔽层为第一屏蔽层21;第二布线层13距离最近的屏蔽层为第一屏蔽层21或第二屏蔽层23;第三布线层15距离最近的屏蔽层为第二屏蔽层23或第四布线层16;第四布线层16距离最近的屏蔽层为第三屏蔽层25或第三布线层15;第五布线层18的距离最近的屏蔽层为第三屏蔽层25或第四布线层16。如此,每一布线层均对应最接近的屏蔽层;从而为信号传输提供最短的回流路径,同时也减小了信号传输的

耦合面积和抑制差模干扰、共模干扰,使PCB板100达到有效阻抗要求。

[0022] 每一叠层的厚度均影响PCB板100的阻抗特性。优选地,第一布线层11、第二屏蔽层23、第三布线层15和第五布线层18的厚度均为1.2mil。第一屏蔽层21、第二布线层13、第四布线层16和第三屏蔽层25的厚度均为0.6 mil。

[0023] 本实施例中,铜箔层的8个叠层分别通过四个半固化片和三个覆铜板隔开。具体地,第一布线层11与第一屏蔽层21之间设置有3.8 mil厚度的第一半固化片31。第一屏蔽层21与第二布线层13之间设置有10mil厚度的第一覆铜板51。第二布线层13与第二屏蔽层23之间具有4 mil厚度的第二半固化片33。第二屏蔽层23与第三布线层15之间设置有20.2 mil厚度的第二覆铜板53。第三布线层15与第四布线层16之间设置有4mil厚度的第三半固化片35。第四布线层16与第三屏蔽层25之间设置有10 mil厚度的第三覆铜板55。第三屏蔽层25和第五布线层18之间设置有4mil厚度的第四半固化片37。

[0024] 半固化片和覆铜板使用的材料,能够优化PCB板100的传输性能。优选地,第一半固化片31、第二半固化片33、第三半固化片35和第四半固化片37均为TU87P SLK。第一覆铜板51为高速板材TU872 SLK;第二覆铜板53和第三覆铜板55为高速板材TU752 SLK。

[0025] 参考图2和图3,本实施例中,PCB板100还包括单端50欧姆线材、差分100欧姆线材和差分50欧姆线材。具体地,第一布线层11、第二布线层13、第三布线层15、第四布线层16和第五布线层18均分别设置有单端50欧姆线材。第一布线层11、第二布线层13和第五布线层18均分别设置有差分100欧姆线材。第五布线层设置有差分50欧姆线材。

[0026] 线材的宽度也影响PCB板100的阻抗特性。优选地,分别设置在第一布线层11、第五布线层18的第一单端50欧姆线材和第二单端50欧姆线材的线宽均为5.5 mil。设置在第一布线层11的第三单端50欧姆线材的线宽为33 mil;设置在第一布线层11的第四单端50欧姆线材的线宽为43 mil。设置在第五布线层18的第五单端50欧姆线材的线宽为33 mil。设置在第二布线层13的第六单端50欧姆线材的线宽为4.9 mil。设置在第三布线层15的第七单端50欧姆线材的线宽为16 mil。设置在第四布线层16的第八单端50欧姆线材的线宽为4.9 mil。设置在第一布线层11的第一差分100欧姆线材的线宽、设置在第五布线层18的第二差分100欧姆线材的线宽和设置在第二布线层13的第三差分100欧姆线材的线宽均为8 mil。设置在第五布线层18的第四差分100欧姆线材的线宽为10 mil。设置在第五布线层18的差分50欧姆线材的线宽为10 mil。

[0027] 本实施例中,单端50欧姆线材、差分100欧姆线材和差分50欧姆线材分别与最接近的屏蔽层相对应,以优化其传输性能。

[0028] 具体地,关于单端50欧姆线材对应的具体屏蔽层为:第一单端50欧姆线材对应的屏蔽层为第一屏蔽层21。第二单端50欧姆线材对应的屏蔽层为第三屏蔽层25。第三单端50欧姆线材对应的屏蔽层为第二布线层13。第四单端50欧姆线材对应的屏蔽层为第二屏蔽层23。第五单端50欧姆线材对应的屏蔽层为第四布线层16。第六单端50欧姆线材对应的屏蔽层为第一屏蔽层21和第二屏蔽层23。第七单端50欧姆线材对应的屏蔽层为第二屏蔽层23和第三屏蔽层25。第八单端50欧姆线材对应的屏蔽层为第三布线层15和第三屏蔽层25。

[0029] 差分50欧姆线材对应的屏蔽层为第三屏蔽层25。

[0030] 关于差分100欧姆线材对应的具体屏蔽层为:第一差分100欧姆线材对应的屏蔽层为第一屏蔽层21。第二差分100欧姆线材对应的屏蔽层为第三屏蔽层25。第三差分100欧姆

线材对应的屏蔽层为第一屏蔽层21和第二屏蔽层23。第四差分100欧姆线材对应的屏蔽层为第四布线层16。

[0031] 本发明通过使用特定的叠层设置方案,使每个布线层对应设置了最接近和紧密的屏蔽层,能够缩短信号传输返回路径和减少耦合面积,从而抑制差模干扰和共模干扰,使PCB板100利用最少的叠层,达到有效阻抗要求。进一步对半固化片、覆铜板和线材的进行特定配置,以达到有效阻抗要求的同时,实现最优化的成本控制。例如通过上述PCB板100的铜箔层、半固化片、覆铜板的叠层排布设计及限定的线宽,如图2和图3所示的使的端50欧姆线材和差分50欧姆线材有效地达到了50欧姆的阻抗;使差分100欧姆线材有效地达到了100欧姆的阻抗。

[0032] 以上所述实施例仅表达了本发明的部分实施方式,其描述较为具体和详细,但不能因此而理解为对本发明专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干变形和改进,这些都属于本发明的保护范围。因此,本发明专利的保护范围应以所附权利要求为准。

100

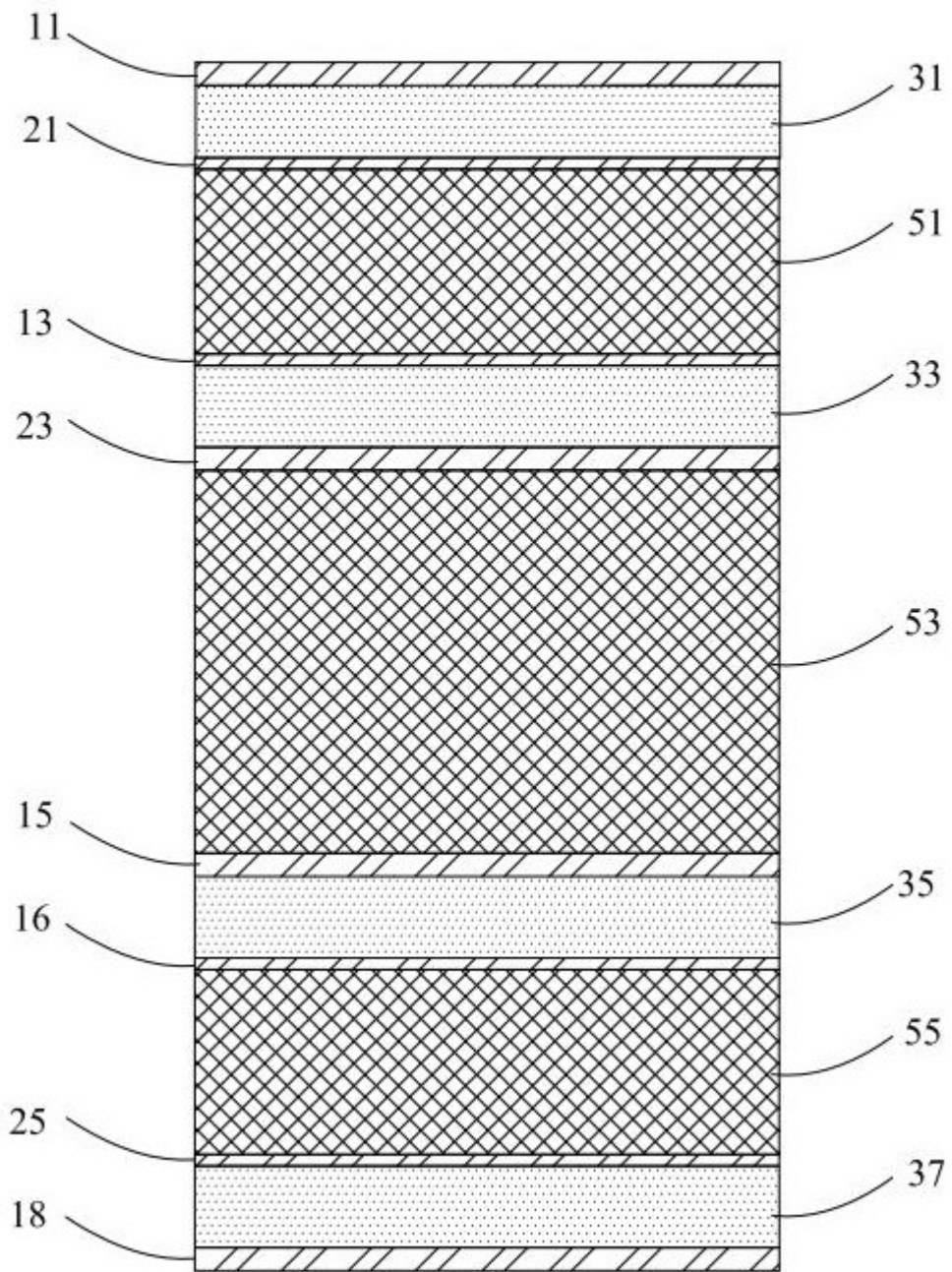


图1

单端线材的设计及阻抗值

对应线材	对应所在布线层	线宽mil	阻抗 Ω	对应的屏蔽层
第一单端50欧姆线材	第一布线层11	5.5	50	第一屏蔽层21
第二单端50欧姆线材	第五布线层18	5.5	50	第三屏蔽层25
第三单端50欧姆线材	第一布线层11	33	50	第二布线层13
第四单端50欧姆线材	第一布线层11	43	50	第二屏蔽层23
第五单端50欧姆线材	第五布线层15	33	50	第四布线层16
第六单端50欧姆线材	第二布线层13	4.9	50	第一屏蔽层21和第二屏蔽层23
第七单端50欧姆线材	第三布线层15	16	50	第二屏蔽层23和第三屏蔽层25
第八单端50欧姆线材	第四布线层16	4.9	50	第三布线层15和第三屏蔽层25

图2

差分线材的设计及阻抗值

对应线材	对应所在布线层	线宽mil	阻抗 Ω	对应的屏蔽层
第一差分100欧姆线材	第一布线层11	8	100	第一屏蔽层21
第二差分100欧姆线材	第五布线层18	5.5	100	第三屏蔽层25
第三差分100欧姆线材	第二布线层13	33	100	第一屏蔽层21和第二屏蔽层23
第四差分100欧姆线材	第五布线层15	43	100	第四布线层16
差分50欧姆线材	第五布线层15	33	50	第三屏蔽层25

图3