

肆、聲明事項：

本案係符合專利法第二十條第一項  第一款但書或  第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利  主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.
- 4.
- 5.

主張國內優先權（專利法第二十五條之一）：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種顯示器，特別是有關於顯示器內之畫素結構。

### 【先前技術】

目前用於製做平面顯示器的薄膜電晶體 (Thin Film Transistor; TFT) 有兩種，一種為非晶矽 (amorphous silicon; a-Si) TFT，一種為低溫多晶矽 (Low Temperature Poly Silicon; LTPS) TFT。由於 LTPS TFT 的載子移動率較 a-Si TFT 的載子移動率高 100 倍，可以輸出足夠的電流，讓有機發光顯示器能產生足夠的亮度。若以 a-Si TFT 用於主動式有機發光顯示器，其所產生的電流值不夠，若加大電壓產生較高的電流值，又會造成加速老化的問題。因此 LTPS TFT 常被選擇作為主動式有機發光顯示器的開發平台。

如第 1 圖所示，在習知之主動式有機發光顯示器中，其利用兩顆以上的 LTPS TFT 組成一個畫素 PIX。電晶體 T1 串聯發光二極體 D 於電源  $V_{dd}$  與  $V_{ss}$  之間。電晶體 T2 之閘極經由掃描線接收一掃描信號  $V_{scan}$ ，其汲極耦經由資料線接收一資料信號  $V_{data}$ 。當掃描信號  $V_{scan}$  使電晶體 T2 導通時，畫素 PIX 之資料信號  $V_{data}$  便會傳送至電晶體 T1 之閘極。若畫素 PIX 必需發光，則資料信號  $V_{data}$  之電位將使電晶 T1 導通，而產生一流經電晶體 T1 之電流，使發光二極體 D 發光；同時維持電容 C 兩端儲存一與該電流相對之電壓  $V_{gs}$ 。當掃描信號  $V_{scan}$  將電晶體 T2 截止時，由於維持電容 C 兩端仍維持一電壓差  $V_{gs}$ ，使得電晶體 T1 仍可繼續產生驅動電流使發光二極體 D 發光。

但在 LTPS TFT 的製造過程中，需要經過一道雷射結晶的

步驟。由於雷射光的寬度有限，無法一次同時掃描所有畫素的 TFT，因此需透過多次的雷射結晶步驟，方能將所有畫素的 TFT 掃描過一次。

但是每次雷射光的強度無法完全相同，因此在雷射掃描過不同位置時，接受到的雷射能量將會有所不同，進而使得不同時間被照射到的 TFT 具有不同的臨界電壓(threshold voltage)。當每一個畫素中電晶體 T1 之臨界電壓  $V_{tp1}$  發生漂移現象時，使得每一畫素中驅動發光二極體 D 發光之電流不同，也造成不同之亮度，因此，此種電路欲製作出均勻發光之顯示面板十分困難。

另外，每個畫素均耦接到電源線用以接收電源  $V_{dd}$ ，電源線的長度愈長時，其寄生電阻也就愈大。因此使得愈接近電源端的畫素愈亮，而愈遠的畫素愈暗。

#### 【發明內容】

有鑑於此，本發明主要目的係降低有機發光顯示器的亮度受 LTPS TFT 的臨界電壓以及電源線的寄生電阻所影響的程度。

為了達到上述目的，本發明提供一種畫素結構，包括一發光元件、一驅動電晶體、一維持電容、一切換裝置、以及一控制裝置。驅動電晶體與發光元件串聯，用以驅動發光元件發光，並具有一臨界電壓，以及一閘極連接至一節點。維持電容之第一端耦接於節點。切換裝置耦接於資料線與節點之間，受掃描訊號而導通。控制裝置連接至維持電容之第二端。當切換裝置未被導通時，提供與臨界電壓相關之第一控制電壓，透過維持電容，至節點。

本發明另提供一種顯示器，包括一掃描驅動器、一資料驅動器、以及一顯示面板。掃描驅動器輸出掃描信號予複數掃描

線。資料驅動器輸出資料信號予複數資料線。顯示面板具有複數畫素，以矩陣方式配置，每一畫素，包括一發光元件、一驅動電晶體、一維持電容、一切換裝置、以及一控制裝置。驅動電晶體與發光元件串聯，用以驅動發光元件發光，並具有一臨界電壓，以及一閘極連接至一節點。維持電容之第一端耦接於節點。切換裝置耦接於對應之資料線與節點之間，受對應之掃描線上之掃描訊號而導通。控制裝置連接至維持電容之第二端。當切換裝置未被導通時，用以提供與臨界電壓相關之第一控制電壓，透過維持電容，至節點。

本發明另提供一種驅動方法，用以驅動一畫素內之發光元件。首先，提供一驅動電晶體串聯發光元件，用以驅動發光元件發光，驅動電晶體具有一臨界電壓，以及一閘極連接至一節點。當畫素未被選擇時，則提供與臨界電壓相關之第一控制電壓予節點。當畫素被選擇時，則提供與臨界電壓無關之第二控制電壓予節點。

為讓本發明之該和其他目的、特徵、和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細說明如下：

### 【實施方式】

第 2 圖顯示本發明之顯示器內部之方塊圖。顯示器 10 具有一資料驅動器 12、一掃描驅動器 14、以及一顯示面板 16。資料驅動器 12 用以提供資料信號予資料線  $D_1 \sim D_m$ 。掃描驅動器 14 用以提供掃描信號予掃描線  $S_1 \sim S_n$ 。顯示面板 16 具有以矩陣方式配置的畫素  $P_{11} \sim P_{nm}$ 。

畫素  $P_{11} \sim P_{nm}$  各自接收對應之資料信號、以及掃描信號。例如：掃描線  $S_1$  以及資料線  $D_1$  可控制畫素  $P_{11}$ 。透過掃描線

$S_1 \sim S_n$  可以導通或截止同一列上的所有畫素，藉以控制資料線  $D_1 \sim D_m$  是否可以寫入到對應的畫素中。

由於畫素  $P_{11} \sim P_{nm}$  的結構均相同，因此，以下將以畫素  $P_{11}$  為例，加以說明本發明之動作原理。第 3 圖顯示本發明之畫素結構第一實施例。如圖所示，畫素  $P_{11}$  包括：發光元件 30、驅動電晶體  $TP_1$ 、維持電容  $C$ 、切換裝置 32、以及控制裝置 34。

發光元件 30 串聯驅動電晶體  $TP_1$  於電源線  $PL_1$  及  $PL_2$  之間。驅動電晶體  $TP_1$  具有臨界電壓  $V_{tp1}$ ，其閘極連接至節點 A。在本實施例中，發光元件 30 係為有機發光二極體(OLED)或是聚合物發光二極體(PLED)，另外，電源線  $PL_1$  提供高電源  $V_{dd}$ ，而電源線  $PL_2$  提供低電源  $V_{ss}$ 。

切換裝置 32 耦接於資料線  $D_1$  與節點 A 之間，受掃描線  $S_1$  上的掃描信號而導通，並將資料線  $D_1$  上的資料信號傳送至節點 A。而維持電容  $C$  耦接於節點 A 與控制裝置 34 之間。

控制裝置 34 包括：開關 342、344、以及 MOS 二極體  $TP_2$ 。MOS 二極體  $TP_2$  具有一臨界電壓  $V_{tp2}$ ，並與開關 342 串聯於節點 B 與電源線  $PL_3$  之間，電源線  $PL_3$  用以提供電源  $V_{ref1}$ 。開關 344，連接於節點 B 以及電源線  $PL_1$  之間。當 MOS 二極體  $TP_2$  係由 P 型薄膜電晶體所構成時，其閘極與汲極耦接電源線  $PL_3$ ，其源極耦接開關 342。

其中，開關 342 係由掃描線  $S_1$  上的掃描信號所控制，因此，當切換裝置 32 導通時，該開關 342 亦導通。而開關 344 係由控制線 CL 上的控制信號所控制。

在本實施例中，開關 342 及 344 不會同時導通。因此當開關 342 及 344 均為 N 型或 P 型薄膜電晶體所構成時，則控制線 CL 上之控制信號與掃描線  $S_1$  上的掃描信號互為反相信號，用以避免開關 342 及 344 同時導通。當開關 342 及 344 並非相同

型態之薄膜電晶體時，則控制線 CL 上之控制信號等於掃描線  $S_1$  上的掃描信號。

假設，控制線 CL 之控制信號為掃描線  $S_1$  的掃描信號的反相信號。當切換裝置 32 被掃描線  $S_1$  的掃描信號導通時，則節點 A 的電壓  $V_A$  等於資料線  $D_1$  的資料信號  $V_{data}$ 。由於切換裝置 32 被導通，因此開關 342 亦會導通，使得節點 B 的電壓  $V_B = V_{ref1} - V_{tp2}$ 。因此，維持電容 C 的電壓  $V_C$  如下式所示：

$$V_C = V_{data} - (V_{ref1} - V_{tp2}) \quad (1)$$

當切換裝置 32 未被掃描線  $S_1$  上的掃描信號導通時，則開關 342 截止，而開關 344 導通，因此，維持電容 C 的電壓  $V_C$  如下式所示：

$$V_C = V_A - V_{dd} \quad (2)$$

由於電容的電荷守恆特性，因此(1)約等於(2)。將(2)代入(1)，可得

$$V_A - V_{dd} = V_{data} - (V_{ref1} - V_{tp2}) \quad (3)$$

$$V_A = V_{data} - (V_{ref1} - V_{tp2}) + V_{dd} \quad (4)$$

驅動電晶體  $TP_1$  所提供的驅動電流 I 如下式所示

$$\begin{aligned} I &\propto (V_{GS} - V_{tp1})^2 \\ &\propto [(V_A - V_{dd}) - V_{tp1}]^2 \end{aligned} \quad (5)$$

將(3)代入(5)

$$I \propto (V_{data} - V_{ref1} + V_{tp2} - V_{tp1})^2 \quad (6)$$

由(6)可知，藉由本發明之畫素結構，可使得發光元件 30 的驅動電流 I 不受電源  $V_{dd}$  所影響。由於畫素內之電晶體彼此的位置很接近，因此其臨界電壓近乎相等，故令  $V_{tp1} = V_{tp2}$ ，則驅動電流 I 亦不受驅動電晶體  $TP_1$  的臨界電壓  $V_{tp1}$  所控制。因此，顯示器不再因各個畫素內之驅動電晶體  $TP_1$  的臨界電壓  $V_{tp1}$  的不同，而發生各畫素間之發光元件亮度不均的情形。

由於 MOS 二極體只能單方向導通，當 data 寫入時，如果上一筆 data 的值比這一筆 data 欲寫入的值來得大時，MOS 二極體將無法導通並提供電荷至維持電容，因此，加入一設定裝置 36 於節點 A 與電源線 PL<sub>4</sub> 之間，在 data 寫入之前，將節點 A 的電壓拉至低電壓，使得在 data 寫入時，對於維持電容都是在作充電的動作。其中，在本實施例中，電源線 PL<sub>4</sub> 的電源 V<sub>ref2</sub> 等於電源線 PL<sub>2</sub> 的電源 V<sub>ss</sub>。

由第 3 圖可知，當控制裝置 34 被掃描線 S<sub>1</sub> 上的掃描信號導通時，開關 342 導通，使得節點 B 的電壓  $V_B = V_{ref1} - V_{tp2}$ 。當控制裝置 34 未被掃描線 S<sub>1</sub> 上的掃描信號導通時，開關 344 導通，故節點 B 的電壓  $V_B = V_{dd}$ 。由上述可知，電壓 V<sub>B</sub> 的變化與 MOS 二極體 TP<sub>2</sub> 的臨界電壓 V<sub>tp2</sub> 相關。根據維持電容 C 的電荷守恆原理，電壓 V<sub>B</sub> 的變化約等於電壓 V<sub>A</sub> 的變化，因此，節點 A 的電壓變化亦與 MOS 二極體 TP<sub>2</sub> 的臨界電壓 V<sub>tp2</sub> 相關。

由於畫素內之電晶體的臨界電壓近乎相等，因此，可令  $V_{tp1} = V_{tp2}$ ，換言之，節點 A 的電壓變化與驅動電晶體 TP<sub>1</sub> 的臨界電壓 V<sub>tp1</sub> 亦相關。

第 4 圖顯示本發明之畫素結構第二實施例。與第 3 圖不同之處在於，控制裝置 34 的 MOS 二極體 TP<sub>2</sub> 係串聯於開關 344 與電源線 PL<sub>1</sub> 之間。第二實施例之動作原理同第一實施例。由於本發明之電源線 PL<sub>3</sub> 上的電源 V<sub>ref1</sub> 小於電源線 PL<sub>1</sub> 上的電源 V<sub>dd</sub>，因此，當開關 344 導通時，可利用 MOS 二極體 TP<sub>2</sub> 箝制住節點 B 的電壓。

由於此實施例在 data 寫入時，維持電容的第二端點是經由開關 342 導通至參考電壓 V<sub>ref1</sub>，可對維持電容充放電，不像第一實施例因為有經過 MOS 二極體而只能對維持電容充電，所以可以省去第一實施例中的設定裝置 36。

當切換裝置 32 被掃描線  $S_1$  上的掃描信號導通時，開關 342 導通，故節點 B 的電壓  $V_B = V_{ref1}$ 。當切換裝置 32 未被掃描線  $S_1$  上的掃描信號導通時，開關 344 導通，因此節點 B 的電壓  $V_B = V_{dd} + V_{tp2}$ 。根據維持電容 C 之電荷守恆原理，節點 B 的電壓變化約等於節點 A 的電壓變化。

在切換裝置 32 未導通時，節點 B 的電壓與 MOS 二極體  $TP_2$  的臨界電壓  $V_{tp2}$  有關，因此，節點 A 的電壓與  $V_{tp2}$  有關。由於畫素  $P_{11}$  的電晶體彼此位置很接近，因此其臨界電壓近乎相等，故令  $V_{tp2} = V_{tp1}$ ，所以節點 A 的電壓與驅動電晶體  $TP_1$  之臨界電壓  $V_{tp1}$  亦相關。

P 型元件與 N 型元件之間的轉換，為業界人士所熟悉，同樣也可適用於本發明之結構。第 5 圖及第 6 圖為運用本發明之 N 型畫素結構，分別對應至第 3 圖及第 4 圖。

為證明本發明之畫素結構可避免發光元件的驅動電流大幅受電源  $V_{dd}$  及驅動電晶體的臨界電壓所影響，因此，將第 1 圖所示之習知畫素結構與第 4 圖之本發明畫素結構做一模擬比較。

令第 1 圖中的電源  $V_{dd} = 5V$ ，而  $V_{ss} = -12V$ ，電晶體  $T1$  的臨界電壓  $V_{tp1} = -1V$ ，資料線上的資料信號  $V_{data} = 1.195V$ 。而第 4 圖中的電源  $V_{dd} = 5V$ ， $V_{ss} = -12V$ ， $V_{ref1} = 3V$ ，驅動電晶體  $TP_1$  的臨界電壓  $V_{tp} = -1V$ ，為了使第 4 圖產生與第 1 圖相同之驅動電流，因此，第 4 圖的資料線  $D_1$  上的資料信號  $V_{data}$  設定為  $0V$ 。

當第 4 圖中的 MOS 二極體  $TP_2$  的臨界電壓等於驅動電晶體  $TP_1$  的臨界電壓時，可得下表之結果。

	習知驅動電流	本發明之驅動電流
$V_{tp1} = -1V$ ; $V_{dd} = 5V$	$I \approx 1.2 \times 10^{-7} A$	$I \approx 1.2 \times 10^{-7} A$



$V_{tp1}=-0.5V ; V_{dd}=5V$	$I \approx 2.28 \times 10^{-7} A$	$I \approx 1.33 \times 10^{-7} A$
$V_{tp1}=-1V ; V_{dd}=5.5V$	$I \approx 2.3 \times 10^{-7} A$	$I \approx 1.35 \times 10^{-7} A$

當臨界電壓  $V_{tp1}$  改變時，習知驅動電流之差異率約為  $\frac{(2.28 \times 10^{-7} - 1.2 \times 10^{-7})}{1.2 \times 10^{-7}} \times 100\% = 90\%$ ；而本發明為 10.8%。當電源  $V_{dd}$  改變時，習知驅動電流之差異率約為 91.7%，而本發明為 12.5%。由上述可知，當電晶體的臨界電壓或是電源改變時，並不會大幅改變本發明之驅動電流值。

第 7 圖顯示本發明之驅動方法流程圖。請參考第 3 圖，以下利用第 3 圖之畫素結構，說明本發明之驅動方法。首先，提供一驅動電晶體  $TP_1$  與發光元件 30 串聯與高電壓位準  $V_{dd}$  與低電壓位準  $V_{ss}$  之間，用以提供發光元件 30 所需之驅動電流  $I$ 。驅動電晶體  $TP_1$  具有一臨界電壓  $V_{tp1}$ 。接著，為了箝制住節點 B 的電壓，因此，利用設定裝置 36 設定節點 A 的電壓(S110)。

再判斷畫素  $P_{11}$  是否被選擇(S120)。當畫素  $P_{11}$  未被選擇(S130)時，則切換裝置 32 被截止。由(4)式可知，節點 A 的電壓  $V_A$  與 MOS 二極體  $TP_2$  的臨界電壓  $V_{tp2}$  有關，也就是跟驅動電晶體  $TP_1$  的臨界電壓  $V_{tp1}$  有關，並且，由(4)式可知，節點 A 的電壓  $V_A$  與高電壓位準  $V_{dd}$  亦相關。當畫素  $P_{11}$  被選擇(S140)時，則切換裝置 32 導通。節點 A 的電壓  $V_A$  等於資料線  $D_1$  的資料信號  $V_{data}$ ，與驅動電晶體  $TP_1$  的臨界電壓  $V_{tp1}$  無關。

由於驅動電晶體  $TP_1$  之閘極電壓並非固定不變，因此，藉

由節點 A 的電壓  $V_A$  的改變，可降低驅動電晶體  $TP_1$  所提供之驅動電流  $I$  受高電壓位準  $V_{dd}$  所影響的程度。另外，當畫素  $P_{11}$  未被選擇時，節點 A 的電壓與驅動電晶體  $TP_1$  的臨界電壓  $V_{tp1}$  有關，因此，可降低驅動電晶體  $TP_1$  所提供的驅動電流  $I$  受本身的臨界電壓所影響的程度。

綜上所述，相較於習知技術，本發明具有以下幾點優點：

一、藉由改變驅動電晶體的閘極電壓，可降低畫素內之發光元件的亮度受畫素與電源端之距離所影響的程度。

二、由於提供與驅動電晶體的臨界電壓有關的控制電壓予驅動電晶體之閘極，因此，降低畫素內之發光元件受驅動電晶體之臨界電壓所影響的程度。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

#### 【圖式簡單說明】

- 第 1 圖顯示習知畫素結構。
- 第 2 圖顯示本發明之顯示器內部之方塊圖。
- 第 3 圖顯示本發明之畫素結構第一實施例。
- 第 4 圖顯示本發明之畫素結構第二實施例。
- 第 5 圖顯示本發明之畫素結構第三實施例。
- 第 6 圖顯示本發明之畫素結構第四實施例。
- 第 7 圖顯示本發明之驅動方法流程圖。

## 【符號說明】

PIX、 $P_{11}$ ~ $P_{nm}$ ：畫素；

T1、T2：電晶體；

D：發光二極體；

C：維持電容；

10：顯示器；

12：資料驅動器；

14：掃描驅動器；

16：顯示面板；

$S_1$ ~ $S_n$ ：掃描線；

$D_1$ ~ $D_m$ ：資料線；

30：發光元件；

$TP_1$ ：驅動電晶體；

32：切換裝置；

34：控制裝置；

36：設定裝置；

$PL_1$ ~ $PL_4$ ：電源線；

342、344：開關；

$TP_2$ ：MOS 二極體。

### 伍、中文發明摘要：

一種畫素結構，包括一發光元件、一驅動電晶體、一維持電容、一切換裝置、以及一控制裝置；驅動電晶體與發光元件串聯，用以驅動發光元件發光，驅動電晶體具有一臨界電壓，以及一閘極連接至一節點；維持電容之第一端耦接於該節點；切換裝置耦接於資料線與節點之間，受一掃描訊號而導通；控制裝置連接至維持電容之第二端，當切換裝置未被導通時，用以提供與臨界電壓相關之一第一控制電壓，透過維持電容，至節點；其中，畫素結構之驅動方法及應用該畫素結構之顯示器亦一併揭露。

### 陸、英文發明摘要：

A pixel structure comprising a light emitting device, a driving transistor, a sustaining capacitor, a switch device, and a control device. The driving transistor is connected with the light emitting device in series for driving the light emitting device to luminesce, and has a threshold voltage and a gate connected to a point. A first terminal of the sustaining capacitor is connected to the point. The switch device is controlled by a scan signal and connected between a data line and the point. The control device is connected to a second terminal of the sustaining capacitor. When the switch device is turned off, the control device provides a first control voltage related to the threshold voltage through the sustaining capacitor to the point.

拾、申請專利範圍：

1.一種畫素結構，包括：

一發光元件；

一驅動電晶體，與該發光元件串聯，用以驅動該發光元件發光，該驅動電晶體具有一臨界電壓，以及一閘極連接至一節點；

一維持電容，具有一第一端以及一第二端，該第一端耦接於該節點；

一切換裝置，耦接於一資料線與該節點之間，受一掃描訊號而導通；以及

一控制裝置，連接至該維持電容之該第二端，當該切換裝置未被導通時，用以提供與該臨界電壓相關之一第一控制電壓，透過該維持電容，至該節點。

2.如申請專利範圍第 1 項所述之畫素結構，其中，該發光元件至少包括一有機發光二極體。

3.如申請專利範圍第 1 項所述之畫素結構，其中，該第一控制電壓亦與一電源相關，該電源耦接該驅動電晶體之源極。

4.如申請專利範圍第 1 項所述之畫素結構，其中，當該切換裝置被導通時，提供該第一控制電壓，至該第二端，以及，當該切換裝置未被導通時，提供與該臨界電壓無關之一第二控制電壓，至該第二端。

5.如申請專利範圍第 4 項所述之畫素結構，其中，該控制裝置包括：

一第一開關；以及

一 MOS 二極體，與該第一開關串聯於該第二端與一第一參考電源線之間，當該切換裝置導通時，該第一開關導通。

6.如申請專利範圍第 5 項所述之畫素結構，其中，該控制裝置更包括：一第二開關，連接於該第二端以及一第一電源線之間，當該切換裝置未導通時，該第二開關導通。

7.如申請專利範圍第 6 項所述之畫素結構，其中，該 MOS 二極體係為一 P 型薄膜電晶體，其閘極與汲極耦接該第一參考電源線，其源極耦接該第一開關。

8.如申請專利範圍第 6 項所述之畫素結構，其中，該 MOS 二極體係為一 N 型薄膜電晶體，其閘極與汲極耦接該第一參考電源線，其源極耦接該第一開關。

9.如申請專利範圍第 4 項所述之畫素結構，更包括，一設定裝置，於該切換裝置導通前一預設時間，設定該節點之電位。

10.如申請專利範圍第 1 項所述之畫素結構，當該切換裝置未被導通時，提供該第一控制電壓，至該第二端，以及，當該切換裝置被導通時，提供與該臨界電壓無關之一第二控制電壓，至該第二端。

11.如申請專利範圍第 10 項所述之畫素結構，其中，該控制裝置包括：

一第一開關；以及

一 MOS 二極體，與該第一開關串聯於該第二端與一第一電源線之間，當該切換裝置未導通時，該第一開關導通。

12.如申請專利範圍第 11 項所述之畫素結構，其中，該控制裝置更包括：一第二開關，連接於該第二端以及一第一參考電源線之間，當該切換裝置導通時，該第二開關導通。

13.如申請專利範圍第 11 項所述之畫素結構，其中，該 MOS 二極體係為一 P 型薄膜電晶體，其閘極與汲極耦接該第一開

關，其源極耦接該第一電源線。

14.如申請專利範圍第 13 項所述之畫素結構，其中，該第一電源線提供高電壓。

15.如申請專利範圍第 12 項所述之畫素結構，其中，該 MOS 二極體係為一 N 型薄膜電晶體，其閘極與汲極耦接該第一開關，其源極耦接該第一電源線。

16.如申請專利範圍第 15 項所述之畫素結構，其中，該第一電源線提供低電壓。

17.一種顯示器，包括：

一掃描驅動器，用以輸出掃描信號予複數掃描線；

一資料驅動器，用以輸出資料信號予複數資料線；以及

一顯示面板，該面板包括複數畫素，以矩陣方式配置，每一畫素，包括：

一發光元件；

一驅動電晶體，與該發光元件串聯，用以驅動該發光元件發光，驅動電晶體具有一臨界電壓，以及一閘極連接至一節點；

一維持電容，具有一第一端以及一第二端，該第一端耦接於該節點；

一切換裝置，耦接於對應之資料線與該節點之間，受對應之掃描線上之掃描訊號而導通；以及

一控制裝置，連接至該維持電容之該第二端，當該切換裝置未被導通時，用以提供與該臨界電壓相關之一第一控制電壓，透過該維持電容，至該節點。

18.如申請專利範圍第 17 項所述之顯示器，其中，該發光

元件至少包括一有機發光二極體。

19.如申請專利範圍第 17 項所述之顯示器，其中，該第一控制電壓亦與一電源相關，該電源耦接該驅動電晶體之源極。

20.如申請專利範圍第 17 項所述之顯示器，其中，當該切換裝置被導通時，提供該第一控制電壓，至該第二端，以及，當該切換裝置未被導通時，提供與該臨界電壓無關之一第二控制電壓，至該第二端。

21.如申請專利範圍第 20 項所述之顯示器，其中，該控制裝置包括：

一第一開關；以及

一 MOS 二極體，與該第一開關串聯於該第二端與一第一參考電源線之間，當該切換裝置導通時，該第一開關導通。

22.如申請專利範圍第 21 項所述之顯示器，其中，該控制裝置更包括：一第二開關，連接於該第二端以及一第一電源線之間，當該切換裝置未導通時，該第二開關導通。

23.如申請專利範圍第 22 項所述之顯示器，其中，該 MOS 二極體係為一 P 型薄膜電晶體，其閘極與汲極耦接該第一參考電源線，其源極耦接該第一開關。

24.如申請專利範圍第 22 項所述之顯示器，其中，該 MOS 二極體係為一 N 型薄膜電晶體，其閘極與汲極耦接該第一參考電源線，其源極耦接該第一開關。

25.如申請專利範圍第 20 項所述之顯示器，更包括，一設定裝置，於該切換裝置導通前一預設時間，設定該節點之電位。

26.如申請專利範圍第 17 項所述之顯示器，當該切換裝置未被導通時，提供該第一控制電壓，至該第二端，以及，當該切換裝置被導通時，提供與該臨界電壓無關之一第二控制電壓，至該第二端。



27.如申請專利範圍第 26 項所述之顯示器，其中，該控制裝置包括：

一 第一開關；以及

一 MOS 二極體，與該第一開關串聯於該第二端與一第一電源線之間，當該切換裝置未導通時，該第一開關導通。

28.如申請專利範圍第 27 項所述之顯示器，其中，該控制裝置更包括：一第二開關，連接於該第二端以及一第一參考電源線之間，當該切換裝置導通時，該第二開關導通。

29.如申請專利範圍第 28 項所述之顯示器，其中，該 MOS 二極體係為一 P 型薄膜電晶體，其閘極與汲極耦接該第一開關，其源極耦接該第一電源線。

30.如申請專利範圍第 29 項所述之顯示器，其中，該第一電源線提供高電壓。

31.如申請專利範圍第 28 項所述之顯示器，其中，該 MOS 二極體係為一 N 型薄膜電晶體，其閘極與汲極耦接該第一開關，其源極耦接該第一電源線。

32.如申請專利範圍第 31 項所述之顯示器，其中，該第一電源線提供低電壓。

33.一種驅動方法，用以驅動一畫素內之發光元件，該驅動方法，包括下列步驟：

提供一驅動電晶體，串聯該發光元件，用以驅動該發光元件發光，具有一臨界電壓，以及一閘極連接至一節點；

當該畫素未被選擇時，則提供與臨界電壓相關之一第一控制電壓予該節點；以及

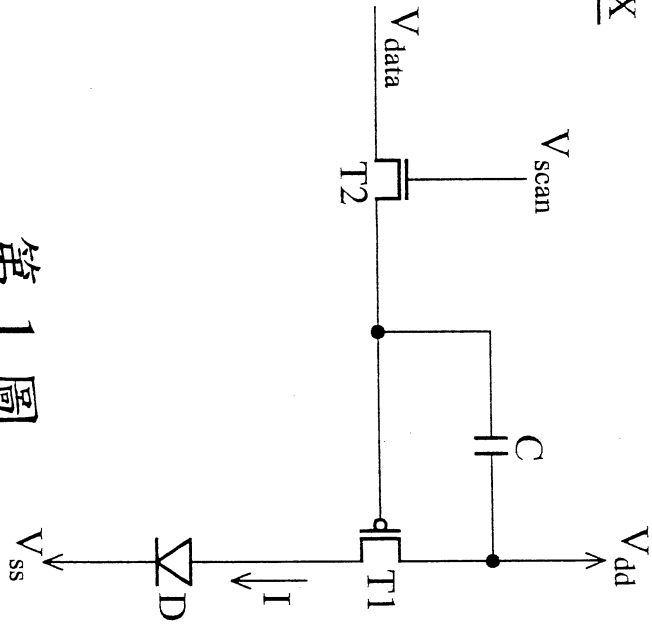
當該畫素被選擇時，則提供與臨界電壓無關之一第二控制

電壓予該節點。

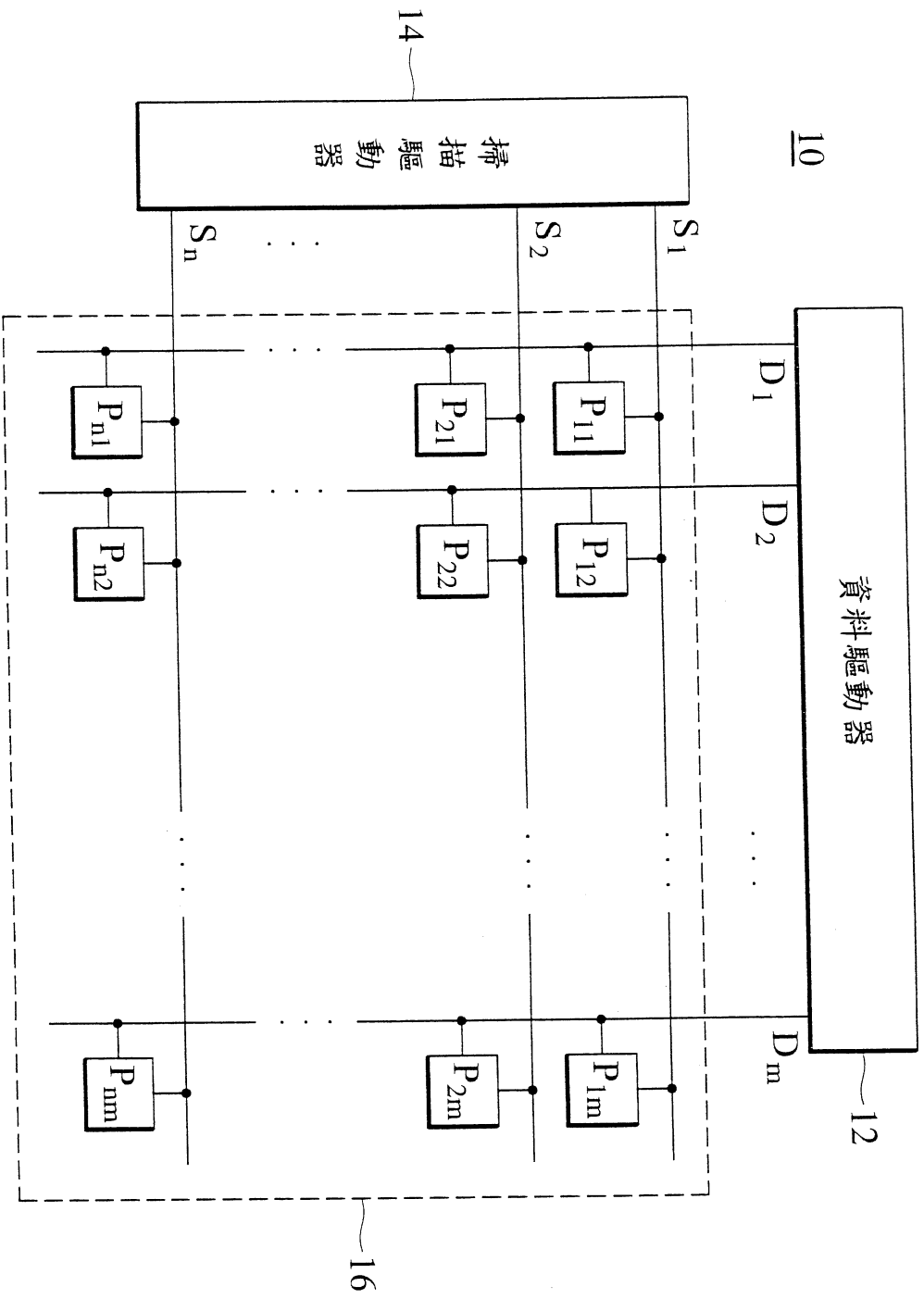
34.如申請專利範圍第 33 項所述之驅動方法，更包括：於該畫素被選擇前一預設時間，設定該節點之電位。

35.如申請專利範圍第 33 項所述之驅動方法，其中，該第一控制電壓亦與一電源相關，該電源耦接該驅動電晶體之源極。

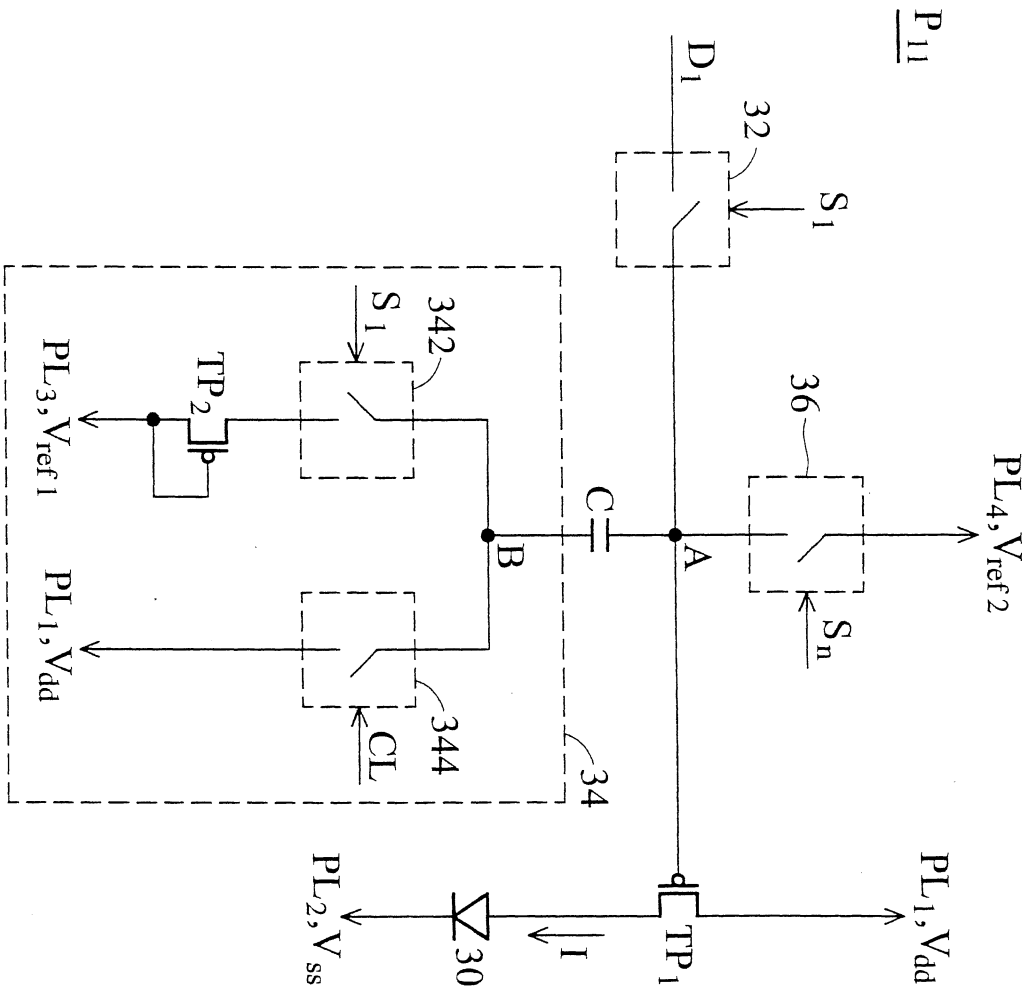
PIX



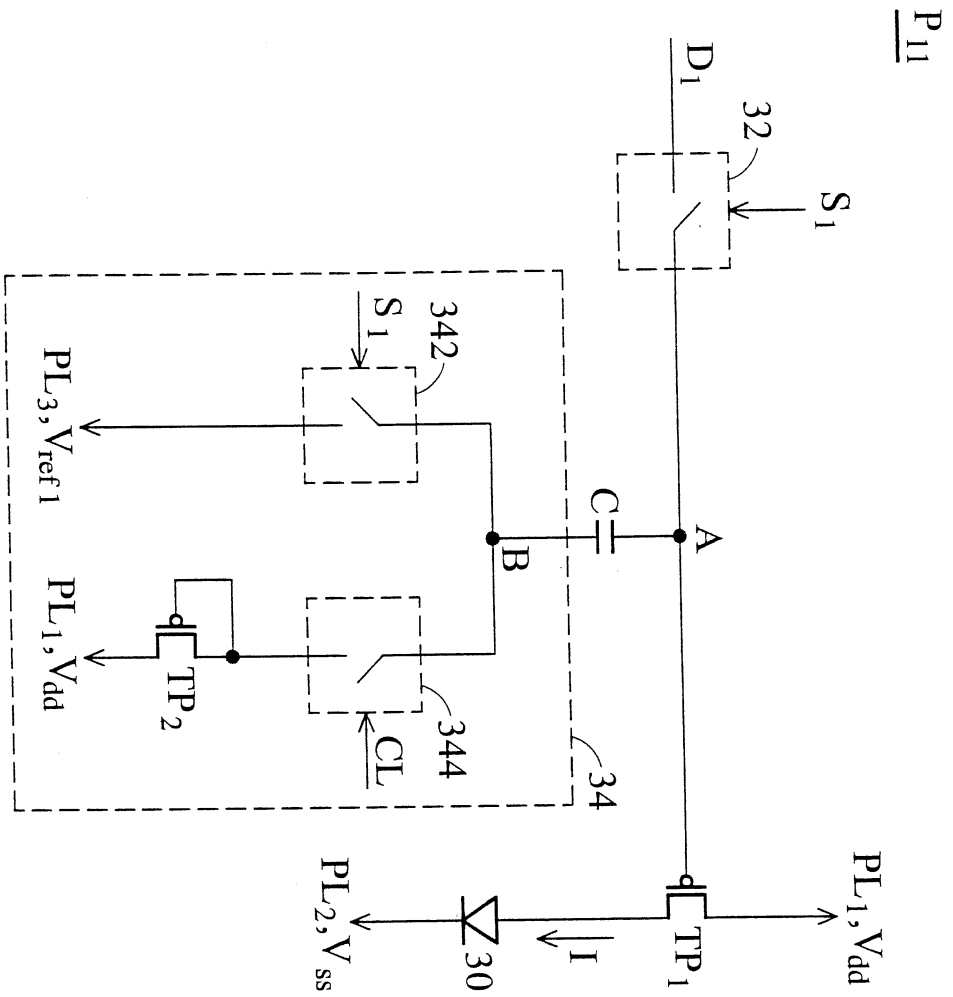
第 1 圖



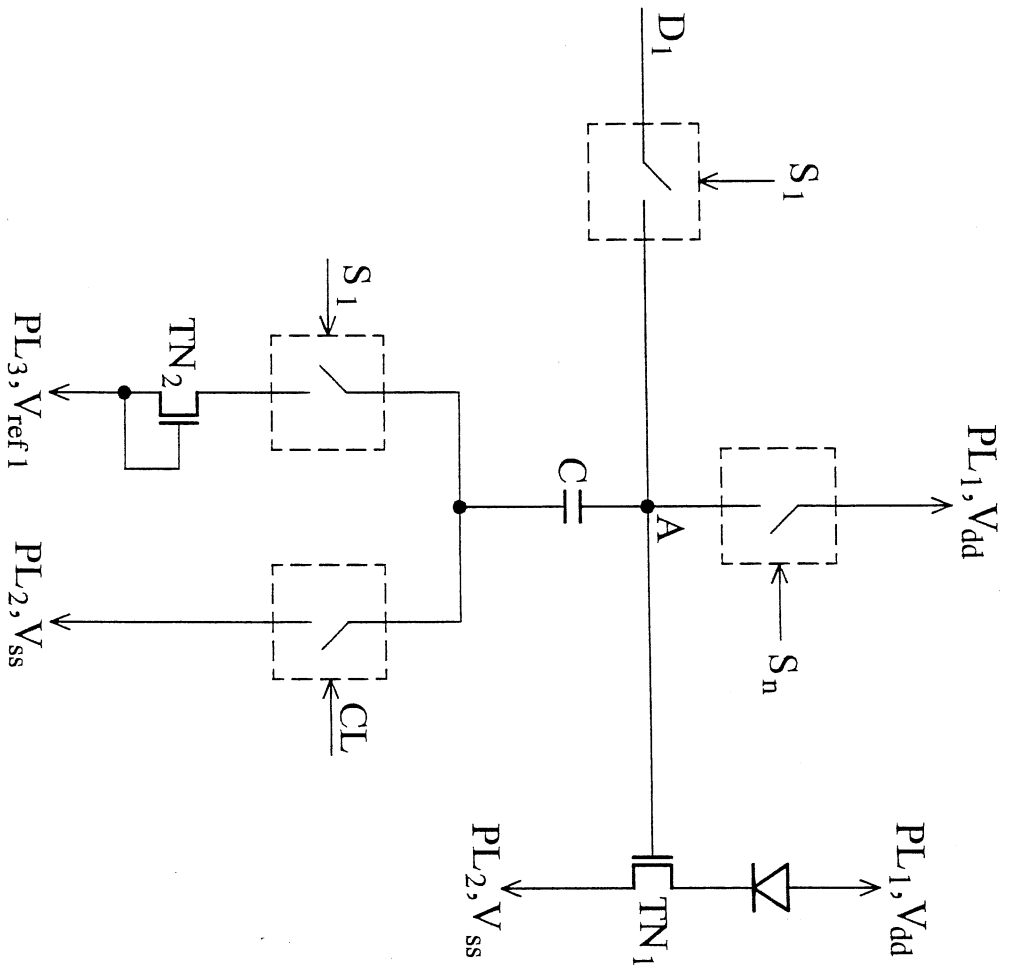
第2圖



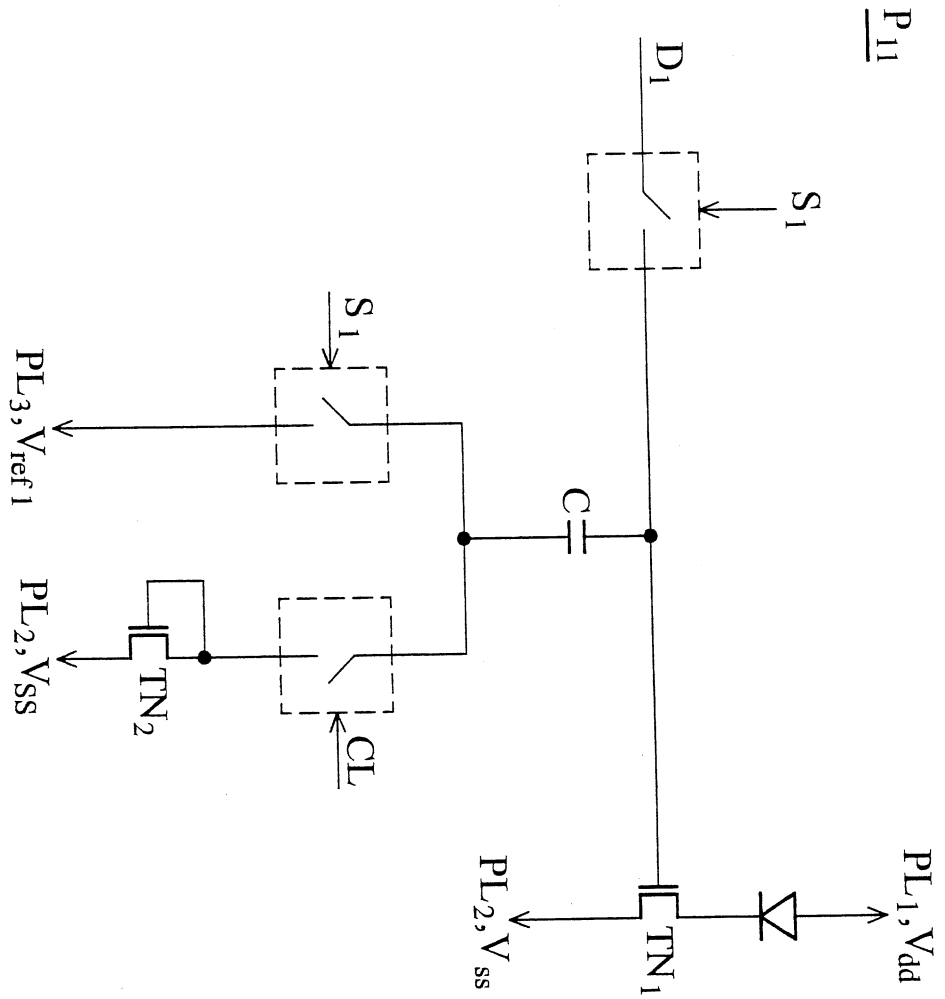
第 3 圖



第4圖

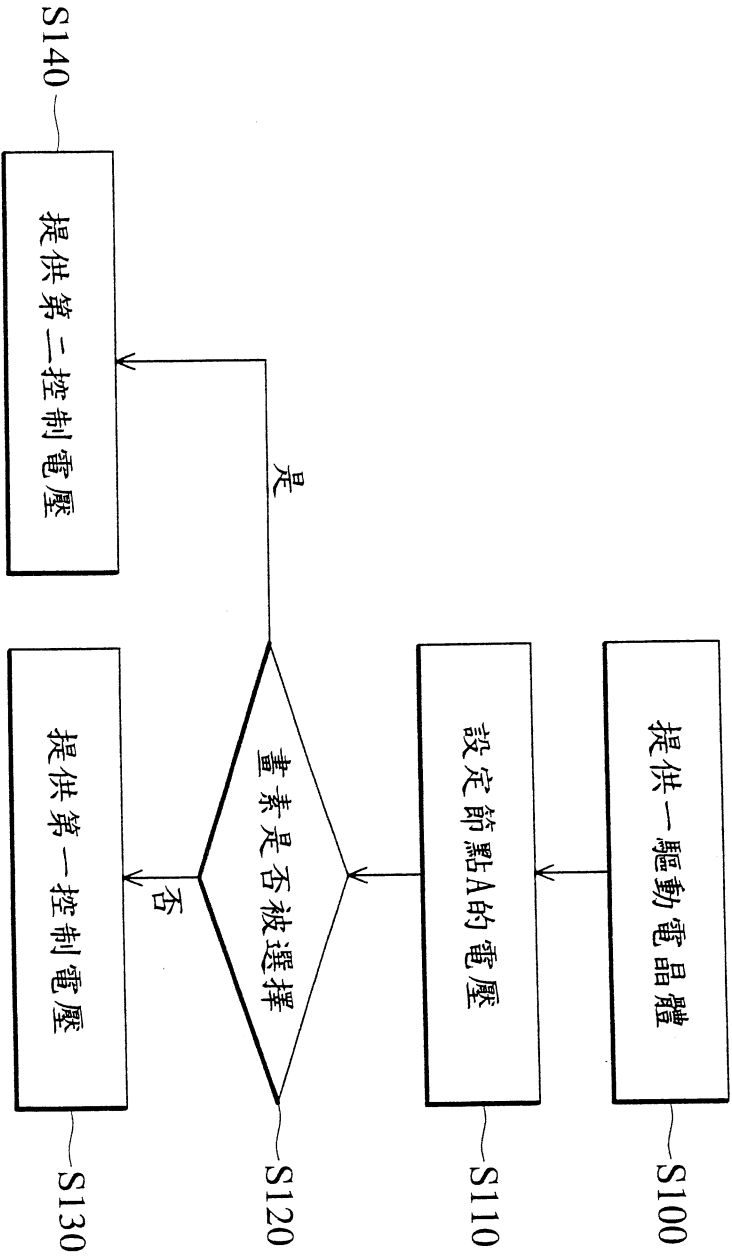


第5圖



第 6 圖





第 7 圖

柒、指定代表圖：

(一)本案指定代表圖為：第4圖。

(二)本代表圖之元件代表符號簡單說明：

$P_{11}$ ：畫素；

30：發光元件；

$TP_1$ ：驅動電晶體；

C：維持電容；

32：切換裝置；

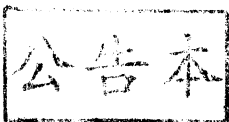
34：控制裝置；

$PL_1 \sim PL_4$ ：電源線；

342、344：開關；

$TP_2$ ：MOS 二極體。

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：  
略。



# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93116844

※申請日期：93.6.11 ※IPC 分類：G09G 3/36

## 壹、發明名稱：(中文/英文)

畫素結構及其驅動方法以及應用該畫素結構之顯示器

PIXEL STRUCTURE, DRIVING METHOD THEREOF

## 貳、申請人：(共1人)

姓名或名稱：(中文/英文)

友達光電股份有限公司/AU Optronics Corp.

代表人：(中文/英文)

李焜耀/K. Y. Lee

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行二路一號

No. 1, Li-Hsin Rd. 2, Science-Based Industrial Park, Hsinchu 300, Taiwan, R.O.C.

國籍：(中文/英文)

中華民國/TW

## 參、發明人：(共1人)

姓名：(中文/英文)

吳冠龍/Kuan-Long Wu

住居所地址：(中文/英文)

高雄縣彌陀鄉民生街 338 號

No. 338, Minsheng St., Mituo Shiang, Kaohsiung County 827, Taiwan, R.O.C.

國籍：(中文/英文)

中華民國/TW