



(12)发明专利申请

(10)申请公布号 CN 108986864 A

(43)申请公布日 2018.12.11

(21)申请号 201711462742.6

G06F 12/02(2006.01)

(22)申请日 2017.12.28

(30)优先权数据

10-2017-0066696 2017.05.30 KR

(71)申请人 爱思开海力士有限公司

地址 韩国京畿道

(72)发明人 具德会 金容兑 辛崇善 丁天玉

(74)专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 张晶 赵赫

(51)Int.Cl.

G11C 16/14(2006.01)

G11C 16/34(2006.01)

G11C 29/42(2006.01)

G06F 11/07(2006.01)

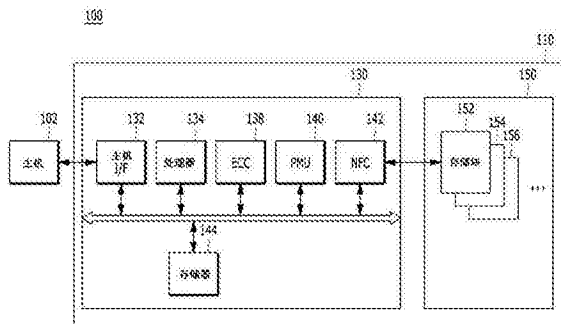
权利要求书3页 说明书17页 附图9页

(54)发明名称

控制器和存储器系统以及存储器系统的操作方法

(57)摘要

本发明提供一种存储器系统的操作方法,该存储器系统包括具有用于存储映射数据的存储器的控制器和具有元区域和用户数据区域的存储器装置,方法包括:第一步骤,其通过控制器将控制器的多个操作日志存储到存储器装置的第一元区域中;以及第二步骤,其通过控制器将存储在存储器中的映射数据划分成各自具有预定大小的多个元数据组,并且通过控制器将多个元数据组清除到存储器装置的第二元区域中,其中多个操作日志包括第一操作日志至第六操作日志。



1. 一种存储器系统的操作方法,所述存储器系统包括具有用于存储映射数据的存储器的控制器和具有元区域和用户数据区域的存储器装置,所述方法包括:

第一步骤,其通过所述控制器将所述控制器的多个操作日志存储到所述存储器装置的第一元区域中;以及

第二步骤,其通过所述控制器将存储在所述存储器中的所述映射数据划分成各自具有预定大小的多个元数据组,并且通过所述控制器将所述多个元数据组清除到所述存储器装置的第二元区域中,

其中所述多个操作日志包括第一操作日志至第六操作日志,以及

其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始;第二操作日志指示对作为所述清除操作的目标的所述映射数据组的清除操作的结束;第三操作日志指示存储清除的映射数据的第一页面在所述存储器装置中的位置;第四操作日志指示存储清除的映射数据的最后页面在所述存储器装置中的位置;第五操作日志指示在将映射数据编程到所述存储器装置的所述第二元区域中的操作期间对编程错误的错误管理操作的开始;以及第六操作日志指示在发生所述编程错误之前存储正常清除的映射数据的最后页面的位置。

2. 根据权利要求1所述的操作方法,其中通过将整个所述映射数据划分成具有段的大小的多个映射数据并且通过清除所述多个映射数据组来执行所述第二步骤。

3. 根据权利要求2所述的操作方法,其中当所述控制器开始所述清除操作时,通过将所述第一操作日志和所述第三操作日志存储到所述存储器装置的所述第一元区域中来执行所述第一步骤。

4. 根据权利要求3所述的操作方法,其中,当在所述控制器正在清除所述映射数据的同时发生所述编程错误时,所述第二步骤包括:

第三步骤,其将所述第五操作日志和所述第六操作日志存储到所述存储器装置的所述第一元区域中;以及

第四步骤,其将从在发生所述编程错误的页面中存储的所述映射数据到在最后清除的页面中存储的所述映射数据顺序地重新清除到与所述最后清除的页面相邻的所述第二元数据区域的页面中。

5. 根据权利要求4所述的操作方法,其进一步包括第五步骤,其在完成清除一个映射数据组之后,通过所述控制器将所述第二操作日志和所述第四操作日志存储到所述存储器装置的所述第一元区域中。

6. 根据权利要求1所述的操作方法,其进一步包括当发生突然断电,即SPO时,通过所述控制器从所述存储器装置中最后清除的页面按照反向顺序读取所述映射数据,并且通过所述控制器将所读取的映射数据加载到所述存储器。

7. 根据权利要求6所述的操作方法,其中所述控制器读取所述在存储器装置中最后清除的页面的前一页面。

8. 根据权利要求7所述的操作方法,其中所述控制器根据存储在所述第一元区域中的操作日志读取所述映射数据。

9. 一种控制器,其包括:

存储器,其适于存储映射数据,

其中控制器将所述控制器的多个操作日志存储到存储器装置的第一元区域中,将所述映射数据划分成各自具有预定大小的多个元数据组,并且将所述多个元数据组清除到所述存储器装置的第二元区域中,

其中所述多个操作日志包括第一操作日志至第六操作日志,以及

其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始;第二操作日志指示对作为所述清除操作的目标的所述映射数据组的清除操作的结束;第三操作日志指示存储清除的映射数据的第一页面在所述存储器装置中的位置;第四操作日志指示存储清除的映射数据的最后页面在所述存储器装置中的位置;第五操作日志指示在将映射数据编程到所述存储器装置的所述第二元区域中的操作期间对编程错误的错误管理操作的开始;以及第六操作日志指示在发生所述编程错误之前存储正常清除的映射数据的最后页面的位置。

10. 根据权利要求9所述的控制器,其中所述控制器将整个所述映射数据划分成具有段的大小的多个映射数据并且清除所述多个映射数据组。

11. 根据权利要求10所述的控制器,其中当所述控制器开始所述清除操作时,所述控制器将所述第一操作日志和所述第三操作日志存储到所述存储器装置的所述第一元区域中。

12. 根据权利要求11所述的控制器,其中,当在所述控制器正在清除所述映射数据的同时发生所述编程错误时,所述控制器进一步:

将所述第五操作日志和所述第六操作日志存储到所述存储器装置的所述第一元区域中;以及

将从在发生所述编程错误的页面中存储的所述映射数据到最后清除的页面中存储的所述映射数据顺序地重新清除到与所述最后清除的页面相邻的所述第二元数据区域的页面中。

13. 根据权利要求12所述的控制器,其中在完成清除一个映射数据组之后,所述控制器进一步将所述第二操作日志和所述第四操作日志存储到所述存储器装置的所述第一元区域中。

14. 根据权利要求9所述的控制器,其中当发生突然断电,即SPO时,所述控制器进一步从所述存储器装置中最后清除的页面按照反向顺序读取所述映射数据,并且将所读取的映射数据加载到所述存储器。

15. 根据权利要求14所述的控制器,其中所述控制器读取在所述存储器装置中最后清除的页面的前一页面。

16. 根据权利要求15所述的控制器,其中所述控制器根据存储在所述第一元区域中的操作日志读取所述映射数据。

17. 一种存储器系统,其包括:

控制器,其包括适于存储映射数据的存储器;以及

存储器装置,其包括元区域和用户数据区域,

其中所述控制器将所述控制器的多个操作日志存储到所述存储器装置的第一元区域中,将所述映射数据划分成各自具有预定大小的多个元数据组,并且将所述多个元数据组清除到所述存储器装置的第二元区域中,

其中所述多个操作日志包括第一操作日志至第六操作日志,以及

其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始;第二操作日志指示对作为所述清除操作的目标的所述映射数据组的清除操作的结束;第三操作日志指示存储清除的映射数据的第一页面在所述存储器装置中的位置;第四操作日志指示存储清除的映射数据的最后页面在所述存储器装置中的位置;第五操作日志指示在将映射数据编程到所述存储器装置的所述第二元区域中的操作期间对编程错误的错误管理操作的开始;以及第六操作日志指示在发生所述编程错误之前存储正常清除的映射数据的最后页面的位置。

18. 根据权利要求17所述的存储器系统,其中当所述控制器开始所述清除操作时,所述控制器将所述第一操作日志和所述第三操作日志存储到所述存储器装置的所述第一元区域中。

19. 根据权利要求18所述的存储器系统,其中,当在所述控制器正在清除所述映射数据的同时发生所述编程错误时,所述控制器进一步:

将所述第五操作日志和所述第六操作日志存储到所述存储器装置的所述第一元区域中;

将从发生所述编程错误的页面中存储的所述映射数据到最后清除的页面中存储的所述映射数据顺序地重新清除到与所述最后清除的页面相邻的所述第二元数据区域的页面中;以及

在完成清除被划分成具有段的大小的一个映射数据组之后,将所述第二操作日志和所述第四操作日志存储到所述存储器装置的所述第一元区域中。

20. 根据权利要求18所述的存储器系统,其中当发生突然断电,即SPO时,所述控制器进一步从所述存储器装置中最后清除的页面按照反向顺序读取所述映射数据,并且将所读取的映射数据加载到所述存储器。

21. 一种存储器系统,其包括:

非易失性存储器装置,其适于存储操作日志和映射数据;

易失性存储器,其用于临时存储所述映射数据;以及

控制器,其适于:

以映射数据组为单位将所述映射数据从所述易失性存储器清除到所述非易失性存储器装置中;以及

根据所述操作日志通过以映射数据组为单位将所述映射数据从所述非易失性存储器装置选择性地读取到所述易失性存储器中来重新构建所述映射数据,

其中所述操作日志指示:

存储清除的映射数据的第一页面的位置和最后页面的位置;

在清除所述映射数据期间对编程错误的错误管理操作的开始;以及

在发生所述编程错误之前存储正常清除的映射数据的最后页面的位置。

## 控制器和存储器系统以及存储器系统的操作方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2017年5月30日提交的申请号为10-2017-0066696的韩国专利申请的优先权,其公开整体通过引用并入本文。

### 技术领域

[0003] 本发明的各个示例性实施例涉及一种多处理器系统,并且更特别地,涉及一种能够高效地管理数据的控制器及其操作方法。

### 背景技术

[0004] 计算机环境范例已经变为可在任何时间和任何地点使用的普适计算系统。即,诸如移动电话、数码相机和笔记本计算机的便携式电子装置的使用已经迅速增加。这些便携式电子装置通常使用具有一个或多个存储器装置的存储器系统来存储数据。存储器系统可用作便携式电子装置的主存储器装置或辅助存储器装置。

[0005] 由于存储器系统没有移动部件,所以它们提供优良的稳定性、耐用性、高的信息存取速度以及低功耗。具有这种优点的存储器系统的示例包括通用串行总线(USB)存储器装置、具有各种接口的存储卡以及固态驱动器(SSD)。

[0006] 多个处理器可以被用于存储器系统的控制器中以用于提高控制器的整体速度。处理器可以具有不同的作用,并且可以通过彼此交换数据来协作以支持整个系统,即被称为处理器间通信(IPC)的技术。

[0007] 数据存储装置被提供来自电力供给装置的电力。并且由于电力供给装置的突然断电(SPO),数据存储装置可能被严重损坏。例如,元数据或缓存数据必须被安全地保护在基于闪存存储器的SSD存储装置中,但数据可能由于SPO而丢失。为了解决这种问题,已经研究从电源断电开始恢复数据存储装置的突然断电恢复(SPOR)方法。

### 发明内容

[0008] 本发明的各个实施例涉及一种能够按顺序清除(flush)映射数据的存储器系统及其操作方法。

[0009] 根据本发明的实施例,一种存储器系统的操作方法,该存储器系统包括具有用于存储映射数据的存储器的控制器和具有元区域和用户数据区域的存储器装置,方法可以包括:第一步骤,其通过控制器将控制器的多个操作日志存储到存储器装置的第一元区域中;以及第二步骤,其通过控制器将存储在存储器中的映射数据划分成各自具有预定大小的多个元数据组,并且通过控制器将多个元数据组清除到存储器装置的第二元区域中,其中多个操作日志包括第一操作日志至第六操作日志,并且其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始,第二操作日志指示对作为清除操作的目标的映射数据组的清除操作的结束,第三操作日志指示存储清除的映射数据的第一页面在存储器装置中的位置,第四操作日志指示存储清除的映射数据的最后页面在存

存储器装置中的位置,第五操作日志指示在将映射数据编程到存储器装置的第二元区域中的操作期间对编程错误的错误管理操作的开始,以及第六操作日志指示在发生编程错误之前存储正常地清除的映射数据的最后页面的位置。

[0010] 可以通过将整个映射数据划分成具有段(segment)的大小的多个映射数据并且通过清除多个映射数据组来执行第二步骤。

[0011] 可以通过当控制器开始清除操作时,将第一操作日志和第三操作日志存储到存储器装置的第一元区域中来执行第一步骤。

[0012] 在控制器正在清除映射数据的同时发生编程错误时,第二步骤可以包括:第三步骤,其将第五操作日志和第六操作日志存储到存储器装置的第一元区域中;以及第四步骤,其将从在发生编程错误的页面中存储的映射数据到最后清除的页面中存储的映射数据,顺序地重新清除到与最后清除的页面相邻的第二元数据区域的页面中。

[0013] 方法可以进一步包括第五步骤,其在完成清除一个映射数据组之后,通过控制器将第二操作日志和第四操作日志存储到存储器装置的第一元区域中。

[0014] 方法可以进一步包括当发生突然断电(SPO)时,通过控制器从存储器装置中最后清除的页面按照相反顺序读取映射数据,并且通过控制器将读取的映射数据加载到存储器。

[0015] 控制器可以读取存储器装置中最后清除的页面的前一页面。

[0016] 控制器可以根据存储在第一元区域中的操作日志读取映射数据。

[0017] 根据本发明的实施例,一种控制器可以包括:存储器,其适于存储映射数据,其中控制器将其多个操作日志存储到存储器装置的第一元区域中,将映射数据划分成各自具有预定大小的多个元数据组,并且将多个元数据组清除到存储器装置的第二元区域中,其中多个操作日志包括第一操作日志至第六操作日志,并且其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始,第二操作日志指示对作为清除操作的目标的映射数据组的清除操作的结束,第三操作日志指示存储清除的映射数据的第一页面在存储器装置中的位置,第四操作日志指示存储清除的映射数据的最后页面在存储器装置中的位置,第五操作日志指示在将映射数据编程到存储器装置的第二元区域中的操作期间对编程错误的错误管理操作的开始,以及第六操作日志指示在发生编程错误之前存储正常清除的映射数据的最后页面的位置。

[0018] 控制器可以将整个映射数据划分成具有段的大小的多个映射数据并且清除多个映射数据组。

[0019] 当控制器开始清除操作时,控制器将第一操作日志和第三操作日志存储到存储器装置的第一元区域中。

[0020] 当在控制器正在清除映射数据的同时发生编程错误时,控制器可以进一步将第五操作日志和第六操作日志存储到存储器装置的第一元区域中,以及将从在发生所述编程错误的页面中存储的映射数据到最后清除的页面中存储的映射数据顺序地重新清除到与最后清除的页面相邻的第二元数据区域的页面中。

[0021] 控制器可以进一步在完成清除一个映射数据组之后,将第二操作日志和第四操作日志存储到存储器装置的第一元区域中。

[0022] 当发生突然断电(SPO)时,控制器可以进一步从存储器装置中最后清除的页面按

照相反顺序读取映射数据,并且将读取的映射数据加载到存储器。

[0023] 控制器可以读取存储器装置中最后清除的页面的前一页面。

[0024] 控制器根据存储在第一元区域中的操作日志读取映射数据。

[0025] 根据本发明的实施例,一种存储器系统可以包括:控制器,其包括适于存储映射数据的存储器;以及存储器装置,其包括元区域和用户数据区域,其中控制器将其多个操作日志存储到存储器装置的第一元区域中,将映射数据划分成各自具有预定大小的多个元数据组,并且将多个元数据组清除到存储器装置的第二元区域中,其中多个操作日志包括第一操作日志至第六操作日志,并且其中第一操作日志指示对多个映射数据组中作为清除操作的目标的映射数据组的清除操作的开始,第二操作日志指示对作为清除操作的目标的映射数据组的清除操作的结束,第三操作日志指示存储清除的映射数据的第一页面在所述存储器装置中的位置,第四操作日志指示存储清除的映射数据的最后页面在所述存储器装置中的位置,第五操作日志指示在将映射数据编程到存储器装置的第二元区域中的操作期间对编程错误的错误管理操作的开始,以及第六操作日志指示在发生编程错误之前存储正常地清除的映射数据的最后页面的位置。

[0026] 当控制器开始清除操作时,控制器可以将第一操作日志和第三操作日志存储到存储器装置的第一元区域中。

[0027] 在控制器正在清除映射数据的同时发生编程错误时,控制器可以进一步将第五操作日志和第六操作日志存储到存储器装置的第一元区域中,将从发生编程错误的页面中存储的映射数据到最后清除的页面中存储的映射数据顺序地重新清除到与最后清除的页面相邻的第二元数据区域的页面中,以及在完成清除被划分成具有段的大小的一个映射数据组之后,将第二操作日志和第四操作日志存储到存储器装置的第一元区域中。

[0028] 当发生突然断电(SPO)时,控制器可以进一步从存储器装置中最后清除的页面按照相反顺序读取映射数据,并且将读取的映射数据加载到存储器。

[0029] 根据本发明的实施例,存储器系统可以包括:非易失性存储器装置,其适于存储操作日志和映射数据;易失性存储器,其适于临时存储映射数据;以及控制器,其适于以映射数据组为单位将映射数据从易失性存储器清除到非易失性存储器装置中,以及根据操作日志通过以映射数据组为单位将映射数据从非易失性存储器装置选择性地读取到易失性存储器中来重新构建映射数据,其中操作日志指示存储清除的映射数据的第一页面的位置和最后页面的位置、在清除映射数据清除期间对编程错误的错误管理操作的开始以及在发生编程错误之前存储正常清除的映射数据的最后页面的位置。

## 附图说明

[0030] 图1是说明根据本发明的实施例的包括存储器系统的数据处理系统的框图。

[0031] 图2是说明图1所示的存储器系统中采用的存储器装置的示例性配置的示意图。

[0032] 图3是说明图2所示的存储器装置中的存储块的存储器单元阵列的示例性配置的电路图。

[0033] 图4是说明图2所示的存储器装置的示例性三维结构的示意图。

[0034] 图5是说明根据本发明的实施例的存储器装置的框图。

[0035] 图6是说明根据本发明的实施例的控制器操作的流程图。

[0036] 图7是说明用于SPOR的控制器的操作的流程图。

[0037] 图8至图16是示意性示出根据本发明的各个实施例的数据处理系统的应用示例的简图。

### 具体实施方式

[0038] 以下参照附图更详细地描述本发明的各个实施例。然而,注意到的是,本发明可以不同的其他实施例、形式及其变型实施,且不应被解释为限于本文所阐述的实施例。相反,提供所描述的实施例使得本公开将完整和全面并将本发明充分地传达给本发明所属领域的技术人员。在整个本公开中,相同的附图标记在本发明的各个附图和实施例中表示相同的部件。

[0039] 将理解的是,虽然可在本文中使术语“第一”、“第二”、“第三”等来描述各个元件,但是这些元件不受这些术语的限制。这些术语用于将一个元件与另一个元件区分开。因此,在不脱离本发明的精神和范围的情况下,以下描述的第一元件也可被称为第二元件或第三元件。

[0040] 附图不一定按比例绘制,并且在一些情况下,为了清楚地说明实施例的特征,比例可能已经被夸大。当元件被称为连接或联接到另一元件时,应当理解的是,前者可以直接连接或联接到后者,或者经由其间的中间元件电连接或电联接到后者。

[0041] 将进一步理解的是,当元件被称为“连接至”或“联接到”另一元件时,它可直接在其它元件上、连接至或联接到其它元件,或者可存在一个或多个中间元件。此外,还将理解的是,当元件被称为在两个元件“之间”时,其可以是这两个元件之间的唯一元件,或者也可存在一个或多个中间元件。

[0042] 本文使用的术语仅是为了描述特定实施例的目的,并不旨在限制本发明。

[0043] 如本文所使用的,除非上下文另有明确说明,否则单数形式也旨在包括复数形式。

[0044] 将进一步理解的是,当在本说明书中使用术语“包括”、“包括有”、“包含”和“包含有”时,其说明所陈述元件的存在,并不排除一个或多个其它元件的存在或添加。如本文所使用的,术语“和/或”包括一个或多个相关所列项目的任何和全部组合。

[0045] 除非另有定义,否则本文使用的包括技术术语和科学术语的所有术语具有与本发明所属领域的普通技术人员基于本公开所通常理解的含义相同的含义。将进一步理解的是,诸如在常用字典中定义的那些术语的术语应当被解释为具有与其在本公开和相关技术语境中的含义一致的含义,并且将不以理想化或过于正式的意义来解释,除非本文中明确地这样定义。

[0046] 在下面的描述中,为了提供对本发明的全面理解,描述了大量具体细节。本发明可在没有一些或全部这些具体细节的情况下被实施。在其它情况下,为了避免不必要地模糊本发明,未详细地描述公知的进程结构和/或进程。

[0047] 还注意的是,在一些情况下,如对于相关领域的技术人员显而易见的是,除非另有明确说明,否则结合一个实施例所描述的特征或元件可单独使用或与另一个实施例的其它特征或元件组合使用。

[0048] 图1是说明根据本发明的实施例的数据处理系统100的框图。

[0049] 参照图1,数据处理系统100可包括被可操作地联接至存储器系统110的主机102。



[0050] 主机102可包括诸如移动电话、MP3播放器和膝上型计算机的便携式电子装置或诸如台式电脑、游戏机、TV、投影仪等的非便携式电子装置。

[0051] 存储器系统110可以响应于来自主机102的请求而操作,并且特别地,存储待由主机102访问的数据。存储器系统可用作主机102的主存储器系统或辅助存储器系统。根据主机接口的协议,存储器系统110可以利用可以与主机102电联接的各种类型的存储装置中的任意一种来实施。合适的存储装置的示例包括固态硬盘(SSD)、多媒体卡(MMC)、嵌入式MMC(eMMC)、尺寸减小的MMC(RS-MMC)和微型MMC、安全数字(SD)卡、迷你SD和微型SD、通用串行总线(USB)存储装置、通用闪速存储(UFS)装置、标准闪存(CF)卡、智能媒体(SM)卡、记忆棒等。

[0052] 用于存储器系统110的存储装置可以利用诸如动态随机存取存储器(DRAM)和静态RAM(SRAM)的易失性存储器装置和诸如只读存储器(ROM)、掩模ROM(MROM)、可编程ROM(PROM)、可擦除可编程ROM(EPROM)、电可擦除可编程ROM(EEPROM)、铁电RAM(FRAM)、相变RAM(PRAM)、磁阻RAM(MRAM)、电阻式RAM(RRAM)和闪速存储器的非易失性存储器装置来实施。

[0053] 存储器系统110可以包括存储待由主机102访问的数据的存储器装置150,以及可以控制存储器装置150中的数据的存储的控制器130。

[0054] 控制器130和存储器装置150可被集成到单个半导体装置中,单个半导体装置可被包括在如上所例示的各种类型的存储器系统中。

[0055] 存储器系统110可以被配置为以下的部分:计算机、超移动PC(UMPC)、工作站、上网本、个人数字助理(PDA)、便携式计算机、网络平板、平板电脑、无线电话、移动电话、智能电话、电子书、便携式多媒体播放器(PMP)、便携式游戏机、导航系统、黑盒、数码相机、数字多媒体广播(DMB)播放器、3D电视、智能电视、数字音频记录器、数字音频播放器、数字图片记录器、数字图片播放器、数字视频记录器、数字视频播放器、配置数据中心的存储装置、能够在无线环境下传输并且接收信息的装置、配置家庭网络的各种电子装置之一、配置计算机网络的各种电子装置之一、配置远程信息处理网络的各种电子装置之一、射频识别(RFID)装置或配置计算系统的各种组成元件之一。

[0056] 存储器装置150可以是非易失性存储器装置,并且即使不供应电力,其也可保留其中存储的数据。存储器装置150可通过写入操作来存储从主机102提供的数据,并且通过读取操作将存储在其中的数据提供给主机102。存储器装置150可以包括多个存储块152至156,存储块152至156中的每一个可以包括多个页面。页面中的每一个可以包括多个存储器单元,多个字线(WL)电联接到多个存储器单元。

[0057] 控制器130可以控制存储器装置150的诸如读取操作、写入操作、编程操作和擦除操作的整体操作。例如,存储器系统110的控制器130可响应于来自主机102的请求控制存储器装置150。控制器130可将从存储器装置150读取的数据提供给主机102,和/或可将从主机102提供的数据存储到存储器装置150中。

[0058] 控制器130可包括主机接口(I/F)单元132、处理器134、错误校正码(ECC)单元138、电源管理单元(PMU)140、诸如NAND闪速控制器(NFC)142的存储器装置控制器142以及存储器144,其全部通过内部总线可操作地联接。

[0059] 主机接口单元132可处理从主机102提供的命令和数据,并可通过诸如以下的各种接口协议中的至少一种与主机102通信:通用串行总线(USB)、多媒体卡(MMC)、高速外围组

件互连 (PCI-E)、小型计算机系统接口 (SCSI)、串列 SCSI (SAS)、串行高级技术附件 (SATA)、并行高级技术附件 (PATA)、小型计算机系统接口 (SCSI)、增强型小型磁盘接口 (ESDI) 以及电子集成驱动器 (IDE)。

[0060] ECC单元138可检测并校正在读取操作期间从存储器装置150读取的数据中的错误。当错误位的数量大于或等于可校正错误位的阈值数量时,ECC单元138可以不校正错误位,并且可以输出指示校正错误位中的错误的错误校正失败信号。

[0061] ECC单元138可基于诸如以下的编码调制执行错误校正操作:低密度奇偶校验 (LDPC) 码、博斯-查德胡里-霍昆格姆 (Bose-Chaudhri-Hocquenghem, BCH) 码、turbo码、里德-所罗门 (Reed-Solomon, RS) 码、卷积码、递归系统码 (RSC)、网格编码调制 (TCM)、分组编码调制 (BCM) 等。ECC单元138可包括用于错误校正操作的所有电路、模块、系统或装置。

[0062] PMU 140可提供和管理控制器130的电力。

[0063] NFC 142可用作控制器130和存储器装置150之间的存储器/存储接口,以允许控制器130响应于来自主机102的请求来控制存储器装置150。当存储器装置150是闪速存储器时,并且特别是当存储器装置150是NAND闪速存储器时,NFC 142可以在处理器134的控制下生成用于存储器装置150的控制信号并且处理待被提供给存储器装置150的数据。

[0064] 存储器144可用作存储器系统110和控制器130的工作存储器,并且存储用于驱动存储器系统110和控制器130的数据。控制器130可响应于来自主机102的请求控制存储器装置150。控制器130可将从存储器装置150读取的数据提供给主机102并可将从主机102提供的数据存储到存储器装置150中。存储器144可存储控制器130和存储器装置150执行这些操作所需的数据。

[0065] 存储器144可以包括用于存储用于在多个处理器之间通信的数据的邮箱(参见图5)。

[0066] 存储器144可利用易失性存储器来实施。存储器144可利用静态随机存取存储器 (SRAM) 或动态随机存取存储器 (DRAM) 来实施。存储器144可设置在控制器130内部或外部。图1例示了设置在控制器130内部的存储器144。在实施例中,存储器144可通过具有在存储器144和控制器130之间传输数据的存储器接口的外部易失性存储器来实施。

[0067] 处理器134可控制存储器系统110的全部操作。处理器134可以驱动被称为闪存转换层 (FTL) 的固件来控制存储器系统110的一般操作。

[0068] FTL可以执行作为主机102和存储器装置150之间的接口的操作。主机102可以通过FTL向存储器装置150请求写入操作和读取操作。

[0069] FTL可以管理地址映射、垃圾收集、磨损均衡等操作。特别地,FTL可以存储映射数据。因此,控制器130可以通过映射数据将从主机102提供的逻辑地址映射到存储器装置150的物理地址。存储器装置150可以由于地址映射操作而像一般装置那样执行操作。并且,通过基于映射数据的地址映射操作,当控制器130可以更新特定页面的数据时,控制器130可以由于闪速存储器装置的特性,将新数据编程到另一空页面,并且使特定页面的旧数据无效。进一步地,控制器130可以将新数据的映射数据存储到FTL中。

[0070] 进一步地,FTL可以在突然断电恢复 (SPOR) 操作期间重新构建映射数据。可以至少在异常断电后在启动操作期间执行SPOR操作。根据本发明的实施例,存储器系统的操作方法可以在异常断电之后在启动期间重新构建映射数据。

[0071] 处理器134可以利用微处理器或中央处理单元(CPU)来实施。存储器系统110可以包括一个或多个处理器134。

[0072] 管理单元(未示出)可以被包括在处理器134中,并且可以执行存储器装置150的坏块管理。管理单元可以找到包括在存储器装置150中的在进一步使用中处于不令人满意的状态的坏存储块,并且对坏存储块执行坏块管理。当存储器装置150是例如NAND闪速存储器的闪速存储器时,由于NAND逻辑功能的特性,在写入操作期间,例如在编程操作期间,可能发生编程故障。在坏块管理期间,编程失败的存储块或坏存储块的数据可被编程到新存储块中。并且,由于编程失败导致的坏块严重恶化具有3D堆叠结构的存储器装置150的利用效率和存储器系统100的可靠性,因此需要可靠的坏块管理。

[0073] 图2是说明存储器装置150的示意图。

[0074] 参照图2,存储器装置150可以包括多个存储块BLOCK0至BLOCKN-1,并且块BLOCK0至BLOCKN-1中的每一个可以包括例如 $2^M$ 个页面的多个页面,多个页面的数量可以根据电路设计而变化。根据每个存储器单元中可以存储或表示的位的数量,存储器装置150可以包括多个存储块,例如单层单元(SLC)存储块和多层单元(MLC)存储块。SLC存储块可以包括利用各自能够存储1位数据的存储器单元实施的多个页面。MLC存储块可以包括多个页面,该多个页面由各自能够存储例如两位或更多位数据的多位数据的存储器单元来实施。包括用各自能够存储3位数据的存储器单元实施的多个页面的MLC存储块可以被定义为三层单元(TLC)存储块。

[0075] 多个存储块210至240中的每一个可以在写入操作期间存储从主机装置102提供的的数据,并且可以在读取操作期间将存储的数据提供给主机102。

[0076] 图3是说明存储器装置150中的存储块330的电路图。

[0077] 参照图3,存储块330对应于多个存储块152至156中的任何一个。

[0078] 参照图3,存储器装置150的存储块152可以包括分别电联接到位线BL0到BLm-1的多个单元串340。每列单元串340可包括至少一个漏极选择晶体管DST和至少一个源极选择晶体管SST。多个存储器单元或多个存储器单元晶体管MC0至MCn-1可以电联接在选择晶体管DST和SST之间。各个存储器单元MC0至MCn-1可以通过各自可以存储1位信息的单层单元(SLC)或者通过各自可以存储多个位的数据信息的多层单元(MLC)来配置。串340可以分别电联接到相应的位线BL0至BLm-1。作为参考,在图3中,‘DSL’表示漏极选择线,‘SSL’表示源极选择线,并且‘CSL’表示共源线。

[0079] 虽然图3仅示出由NAND闪速存储器单元配置的存储块152,但是应当注意的是,根据实施例的存储器装置150的存储块152不限于NAND闪速存储器,并且可以由NOR闪速存储器、其中至少两种存储器单元被组合的混合闪速存储器、或者其中控制器被内置在存储器芯片中的1-NAND闪速存储器来实现。半导体装置的操作特性不仅可以被应用于其中电荷存储层由导电浮栅配置的闪速存储器装置,而且可以被应用于电荷存储层由介电层配置的电荷擦取闪存(CTF)。

[0080] 存储器装置150的电压供给单元310可根据操作模式提供待被供给到各个字线的例如编程电压、读取电压和通过电压的字线电压并且提供待被供给到例如其中形成有存储器单元的阱区的体材料(bulk)的电压。电压供给单元310可在控制电路(未示出)的控制下执行电压生成操作。电压供给单元310可生成多个可变读取电压以生成多个读取数据、在控

制电路的控制下选择存储块或存储器单元阵列的扇区中的一个、选择被选择的存储块的字线中的一个并且将字线电压提供给被选择的字线和未选择的字线。

[0081] 存储器装置150的读取/写入电路320可通过控制电路控制并且可根据操作模式用作读出放大器或写入驱动器。在验证/标准读取操作期间,读取/写入电路320可作用于从存储器单元阵列读取数据的读出放大器。在编程操作期间,读取/写入电路320可用作根据待被存储在存储器单元阵列中的数据驱动位线的写入驱动器。在编程操作期间,读取/写入电路320可从缓冲器(未示出)接收待被存储到存储器单元阵列中的数据,并根据接收的数据驱动位线。读取/写入电路320可包括分别对应于列(或位线)或列对(或位线对)的多个页面缓冲器322至326,并且页面缓冲器322至326中的每一个可包括多个锁存器(未示出)。

[0082] 图4是说明存储器装置150的3D结构的示意图。

[0083] 存储器装置150可通过2D或3D存储器装置来实施。具体地,如图4所示,存储器装置150可通过具有3D堆叠结构的非易失性存储器装置来实施。当存储器装置150具有3D结构时,存储器装置150可包括各自具有3D结构(或垂直结构)的多个存储块BLK0至BLKN-1。

[0084] 图5是说明根据本发明的实施例的存储器装置150的框图。

[0085] 存储器装置150可以包括元区域510和用户数据区域530。元区域510可以被划分成第一元区域511和第二元区域513。

[0086] 控制器130可以将多个操作日志存储到第一元区域511中。

[0087] 根据本发明的实施例,多个操作日志可以包括第一操作日志至第六操作日志。

[0088] 第一操作日志可以指示对多个映射数据组中的作为清除操作的目标的映射数据组的清除操作的开始,这将稍后描述。

[0089] 第二操作日志可以指示对作为清除操作的目标的映射数据组的清除操作的结束。

[0090] 第三操作日志可以指示用于存储清除的映射数据的第一页面在存储器装置150中的位置。

[0091] 第四操作日志可以指示用于存储清除的映射数据的最后页面在存储器装置150中的位置。

[0092] 第五操作日志可以指示在将映射数据编程到第二元区域513中的操作期间对编程错误的错误管理操作的开始。

[0093] 第六操作日志可以指示在发生编程错误之前存储正常清除的映射数据的最后页面的位置。

[0094] 例如,当控制器130对作为清除操作的目标的第x映射数据组执行清除操作时,控制器130可以通过清除操作,将指示对第x映射数据组的清除操作的开始的第一操作日志和指示存储第x映射数据组的第一页面在存储器装置150中的位置的第三操作日志存储到第一元区域511中。

[0095] 控制器130可以将映射数据清除到第二元区域513中。即,控制器130可以将存储器144的映射数据编程到第二元区域513中。清除操作是一种编程操作,因此在将映射数据编程到第二元区域513的编程操作期间可能发生编程错误。在本公开中,编程错误可能表示在将映射数据编程到第二元区域513的编程操作期间发生错误。控制器130可以在存储器系统的正常断电期间将映射数据清除到存储器装置150中,并且可以频繁地将映射数据清除到存储器装置150中。控制器130可以将整个映射数据划分成各自具有预定大小(例如,段的大

小)的多个映射数据组,并且然后顺序地清除多个映射数据组以将多个映射数据组存储到第二元区域513中。控制器130的性能和SPOR操作的操作时间可取决于映射数据组的预定大小。

[0096] 控制器130可以将用户数据存储到用户数据区域530中。

[0097] 图6和图7是说明准备进行SPOR操作的控制器130的映射清除操作并且说明由于SPO导致的控制器130的SPOR操作的简图。

[0098] 在SPOR操作期间,映射数据可以被重新构建以指示最后的有效数据。根据现有技术,在对SPOR操作中的映射数据的映射数据重新构建操作期间,控制器通过从最后存储在存储器装置中的映射数据按照反向顺序读取映射数据来重新构建整个映射数据。因此,控制器必须顺序地清除映射数据。然而,在控制器正在清除映射数据的同时发生编程错误或SPO时,清除到存储器装置中的映射数据的顺序的可靠性可能降低。因此,根据现有技术,控制器再次将相应的映射数据作为整体存储到存储器装置中。然而,根据现有技术,将整个映射数据再次存储到存储器装置中的操作增加了断电的操作时间。进一步地,根据现有技术,由于编程到存储器装置的块中的映射数据的量增加,因此存储器装置的寿命减少,并且SPOR操作的操作时间增加。

[0099] 图6是说明根据本发明的实施例的控制器130的操作的流程图。图6示出在一般情况下以及在控制器130正在清除映射数据的同时发生编程错误的情况下将映射数据清除到存储器装置150中的映射清除操作。为了便于描述,假设控制器130将各自具有预定大小的段的多个映射数据组中的一个映射数据组清除到存储器装置150中。

[0100] 在步骤S611处,可以设置初始索引值(即, $i=1$ 和 $j=1$ )。索引“i”可以指示包括在作为清除操作的目标的映射数据组中的映射数据的顺序,索引“j”可以指示将映射数据存储到存储器装置150中的页面的顺序。

[0101] 在步骤S613处,控制器130可以通过清除操作将指示对作为清除操作的目标的映射数据组的清除操作的开始的第一操作日志和指示存储作为清除操作的目标的映射数据组的第一页面在存储器装置150中的位置的第三操作日志存储到第一元区域511中。

[0102] 在步骤S615处,控制器130可以将映射数据清除到第二元区域513中。例如,控制器130可以将作为清除操作的目标的映射数据组的第i映射数据清除并且编程到第二元区域513的第j页面中。

[0103] 在步骤S617处,控制器130可以通过验证操作确定是否在将映射数据清除到存储器装置150中的同时发生编程错误。

[0104] 控制器130可以交替地执行将映射数据清除到存储器装置150中的清除操作和确定在将映射数据清除到存储器装置150中的同时是否发生编程错误的验证操作。因此,当清除操作的目标页面是第j页面时,第j页面可以与确定发生编程错误的第k页面不同。第k页面可以是第j页面或第j页面的前一页面。

[0105] 在控制器130正在清除作为清除操作的目标的映射数据组的映射数据的同时在第二元区域513的第k页面中发生编程错误时,控制器130可以执行步骤S619至步骤S625。另一方面,当在控制器130正在清除作为清除操作的目标的映射数据组的映射数据的同时在第二元区域513的第k页面中没有发生编程错误时,控制器130可以执行步骤S627。

[0106] 当在控制器130正在清除作为清除操作的目标的映射数据组的映射数据的同时在

第二元区域513的第k页面中发生编程错误时(在步骤S617处为“是”),在步骤S619处,控制器130可以将指示对在将映射数据清除到第二元区域513的操作期间发生的编程错误的错误管理操作的开始的第五操作日志,以及指示在发生编程错误之前存储正常清除的映射数据的最后页面的位置的第六操作日志存储到第一元区域511中。

[0107] 例如,最后页面可以是在第k页面中发生错误之前存储正常清除的映射数据的第(k-1)页面。例如,当在控制器130将作为清除操作的目标的映射数据组的映射数据清除到第五页面(即, $j=5$ )中的同时在第二元区域513的第三页面(即, $k=3$ )中发生编程错误时,在步骤S619处,控制器130可以存储指示错误管理操作的开始的第五操作日志和指示第二页面的位置(即, $k-1=2$ )的第六操作日志。

[0108] 在步骤S621处,控制器130可以将页面索引‘j’的值增加1的量。

[0109] 在步骤S623处,通过将存储器144的映射数据再次清除到第二元区域513中,控制器130可以将存储在从第k页面的映射数据到第(j-1)页面的映射数据复制到第二元区域513中。如上所述,第k页面可以是发生编程错误的页面,并且第(j-1)页面可以是在错误管理操作的开始之前的最后存储映射数据的页面。

[0110] 例如,当在第二元区域513的第三页面(即, $k=3$ )中发生编程错误并且在错误管理操作的开始之前映射数据被最后存储在第二元区域513的第五页面(即, $j=6$ 和 $j-1=5$ )中时,控制器130可以通过步骤S621至步骤S623将第三页面至第五页面的映射数据复制到第六页面至第八页面。

[0111] 在步骤S625处,控制器130可以将页面索引‘j’的值增加‘ $2j-k$ ’的量,以用于清除存储在其中通过步骤S623完成重复存储的页面之后的页面(在上述示例的情况下,第九页面)中的映射数据的清除操作。增量‘ $2j-k$ ’可以表示指示映射数据被复制到其中的页面数量的‘j-k’的总和(在上述示例的情况下, $j-k=6-3=3$ ),‘j-1’表示在错误管理操作的开始之前存储清除的映射数据的页面的数量(在上述示例的情况下, $j-1=6-1=5$ ),并且一(1)表示增量以指示其中通过步骤S623完成重复存储的页面之后的页面。

[0112] 接下来,可以将稍后描述的步骤S629执行到其中通过步骤S623完成重复存储的页面之后的页面,。

[0113] 另一方面,当在控制器130正在清除作为清除操作的目标的映射数据组的映射数据的同时在第二元区域513的第k页面中没有发生编程错误时(在步骤S617处为“否”),在步骤S627处,控制器130可以将页面索引“j”的值增加1的量。

[0114] 在步骤S629处,控制器130可以通过确定映射数据索引“i”的当前值是否是最大值来确定是否对作为清除操作的目标的映射数据组的所有映射数据执行清除操作。

[0115] 作为步骤S629的确定的结果,当尚未对作为清除操作的目标的映射数据组的所有映射数据执行清除操作时(在步骤S629处为“否”),在步骤S631处,控制器130可以将映射数据索引“i”的值增加1的量并且可以对由当前增加的值的映射数据索引“i”所指示的映射数据重复步骤S615至步骤S629。

[0116] 作为步骤S629的确定结果,当对作为清除操作的目标的映射数据组的所有映射数据执行清除操作时(在步骤S629处为“是”),在步骤S633处,控制器130可以将指示对作为清除操作的目标的映射数据组的清除操作的结束的第二操作日志以及指示存储清除的映射数据的最后页面在存储器装置150中的位置的第四操作日志存储在第一元区域511中。

[0117] 如上所述,根据本发明的实施例,当在将映射数据清除到第二元区域513的同时发生编程错误时,可以从第五操作日志和第六操作日志识别对编程错误的错误管理操作的开始以及在发生编程错误之前存储正常清除的映射数据的最后页面的位置。即,可以从第五操作日志和第六操作日志识别通过步骤S623被复制在第二元区域513中的映射数据的信息。将参照图7描述根据第五操作日志和第六操作日志执行简化的SPOR操作的控制器130的操作。

[0118] 图7是说明用于SPOR的控制器130的操作的流程图。图7是说明当在控制器130正在将映射数据清除到存储器装置150中的同时发生SPO时,控制器130执行恢复数据的恢复操作的操作的流程图。

[0119] 如参照图1所描述的,存储器144可以是非易失性存储器装置或易失性存储器装置。在对其的电力供给被中断时,易失性存储器装置丢失存储在其中的数据。因此,需要恢复丢失的数据。在下文中,为了便于描述,假设存储器144是易失性存储器。

[0120] 如上所述,在SPOR操作期间,映射数据可以被重新构建以指示最后的有效数据。在一般SPOR操作期间,控制器130可以从最后存储在存储器装置150中的映射数据按照反向顺序读取全部映射数据并且将读取的映射数据加载到存储器144,并且可以通过扫描未反映到映射数据中的用户块来更新映射数据。

[0121] 在步骤S710处,控制器130可以通过参照图6描述的步骤S601至S633将映射数据清除到存储器装置150中。当没有发生SPO时,控制器130可以正常执行清除操作。

[0122] 然而,在步骤S720处,在清除映射数据的正常清除操作期间可能发生SPO。当如参照图6所述的发生编程错误时,在错误管理操作期间,即在步骤S619至步骤S625期间,也可能发生SPO。存储在存储器144中的全部数据可能由于SPO而丢失。

[0123] 因此,控制器130可以根据步骤S730和步骤S740执行重新构建映射数据的操作或SPOR操作。

[0124] 如上所述,在一般SPOR操作期间,控制器130可以从最后存储在存储器装置150中的映射数据按照反向顺序读取整个映射数据。然而,在步骤S730处,在发生SPO时存储在页面中的最后清除的映射数据可能是不稳定且不可靠的。因此,当控制器130重新构建映射数据时,可能不使用不稳定且不可靠的页面。即,控制器130可不使用存储在在不稳定且不可靠的页面中的映射数据,并且可以顺序地且连续地读取映射。例如,当在将映射数据清除到第六页面中的同时发生SPO时,在SPOR操作期间,控制器130可不使用存储在第六页面中的映射数据并且可以使用存储在第五页面中的映射数据。

[0125] 在步骤S740处,控制器130可不使用不稳定且不可靠的页面,并且可以根据第一操作日志至第六操作日志读取存储在存储器装置150中的映射数据。进一步地,控制器130可以通过扫描未反映到映射数据中的用户块来更新映射数据。

[0126] 例如,假设控制器130清除包括10个(piece)映射数据的映射数据组。进一步地,假设当控制器130正在将第五映射数据清除到第六页面中的同时,在第三页面中发生编程错误时,控制器130将第三映射数据至第五映射数据分别顺序地复制到第六页面至第八页面,并且然后在控制器130将第七映射数据清除到第十页面中的同时发生SPO。在该情况下,可以如下执行SPOR操作。

[0127] 首先,如参照步骤S730所描述的,控制器130可以由于SPO而不使用存储在在不稳定

且不可靠的第十页面中的第七映射数据。接下来,控制器130可以读取分别存储在第九页面至第六页面中的第六映射数据至第三映射数据。现在,控制器130可以从第五操作日志和第六操作日志中识别关于错误管理操作的状态的信息以及在发生编程错误之前存储正常清除的映射数据的最后页面(即,第二页面)的位置。因此,控制器130可以不再次读取分别被复制在第三页面至第五页面中的第三映射数据至第五映射数据。进一步地,控制器130可以读取分别存储在第二页面和第一页面中的第二映射数据和第一映射数据。进一步地,控制器130可以根据第一操作日志和第三操作日志来识别清除操作从第一页面开始,并且可以结束映射数据组的映射数据的重新构建。

[0128] 在上述另一示例中,当包括10个映射数据的映射数据组的映射数据被正常地清除时或者当第一映射数据至第十映射数据分别被清除到第一页面至第十页面中时,控制器130可以根据第二操作日志和第四操作日志来识别清除操作在第十页面处正常地完成。因此,控制器130可以从存储在第十页面中的第十映射数据按照反向顺序读取映射数据。进一步地,控制器130可以根据第一操作日志和第三操作日志来识别清除操作在第一页面处开始,并且可以结束映射数据组的映射数据的重新构建。

[0129] 进一步地,控制器130可以通过扫描未反映到映射数据中的用户块来更新映射数据。

[0130] 因此,在SPO发生之前存储在存储器装置150中的映射数据可被重新构建并被加载到存储器144中。

[0131] 根据本发明的实施例,即使当在控制器130正在清除映射数据的同时发生编程错误时,控制器130可以将映射数据顺序地清除到第二元区域513中。进一步地,即使在控制器130正在清除映射数据时发生SPO时,控制器130可以通过按照反向顺序读取存储在存储器装置150中的映射数据来重新构建存储在存储器装置150中的映射数据,并且可以加载到存储器144中。另一方面,当发生编程错误时,存储器装置150中可能存在复制的映射数据。然而,根据指示错误管理操作的开始的第五操作日志以及指示存储在发生编程错误之前正常清除的映射数据的最后页面的位置的第六操作日志,可以不读取复制的映射数据,其中第五操作日志和第六操作日志被存储在第一元区域511中。

[0132] 因此,即使当发生编程错误或SPO时,控制器130可以根据存储在第一元区域511中的操作日志按照反向顺序读取映射数据。进一步地,控制器130可以通过读取操作来重新构建映射数据。

[0133] 图8至图16是示意性地示出根据各个实施例的图1至图7的数据处理系统的应用示例的简图。

[0134] 图8是示意性说明包括根据本实施例的存储器系统的数据处理系统的另一示例的简图。图8示意性说明了应用根据本实施例的存储器系统的存储卡系统。

[0135] 参照图8,存储卡系统6100可包括存储器控制器6120、存储器装置6130和连接器6110。

[0136] 更具体地,存储器控制器6120可被连接至通过非易失性存储器实施的存储器装置6130,并被配置成访问存储器装置6130。例如,存储器控制器6120可被配置成控制存储器装置6130的读取操作、写入操作、擦除操作和后台操作。存储器控制器6120可被配置成提供存储器装置6130和主机之间的接口并驱动固件以控制存储器装置6130。也就是说,存储器控



制器6120可对应于参照图1至图7描述的存储器系统110的控制器130,并且存储器装置6130可对应于参照图1至图7描述的存储器系统110的存储器装置150。

[0137] 因此,存储器控制器6120可包括RAM、处理单元、主机接口、存储器接口和错误校正单元。存储器控制器6120可进一步包括图1所述的元件。

[0138] 存储器控制器6120可通过连接器6110与例如图1的主机102的外部装置通信。例如,如参照图1所述,存储器控制器6120可被配置成通过诸如以下的各种通信协议中的一种或多种与外部装置通信:通用串行总线(USB)、多媒体卡(MMC)、嵌入式MMC(eMMC)、外围组件互连(PCI)、高速PCI(PCIe)、高级技术附件(ATA)、串行ATA、并行ATA、小型计算机系统接口(SCSI)、增强型小型磁盘接口(EDSI)、电子集成驱动器(IDE)、火线、通用闪存(UFS)、WIFI以及蓝牙。因此,根据本实施例的存储器系统和数据处理系统可应用于有线/无线电子装置,或者特别是移动电子装置。

[0139] 存储器装置6130可通过非易失性存储器来实施。例如,存储器装置6130可通过诸如以下的各种非易失性存储器装置来实施:可擦除可编程ROM(EPROM)、电可擦除可编程ROM(EEPROM)、NAND闪速存储器、NOR闪速存储器、相变RAM(PRAM)、电阻式RAM(ReRAM)、铁电RAM(FRAM)以及自旋转移力矩磁性RAM(STT-MRAM)。存储器装置6130可包括如图1的存储器装置150中的多个管芯。

[0140] 存储器控制器6120和存储器装置6130可被集成至单个半导体装置中。例如,存储器控制器6120和存储器装置6130可通过集成至单个半导体装置中构成固态驱动器(SSD)。另外,存储器控制器6120以及存储器装置6130可构成诸如以下的存储卡:PC卡(PCMCIA:个人计算机存储卡国际协会)、标准闪存(CF)卡、智能媒体卡(例如,SM和SMC)、记忆棒、多媒体卡(例如,MMC、RS-MMC、微型MMC和eMMC)、SD卡(例如,SD、迷你SD、微型SD和SDHC)以及通用闪存(UFS)。

[0141] 图9是示意性说明包括根据本实施例的存储器系统的数据处理系统的另一示例的简图。

[0142] 参照图9,数据处理系统6200可包括具有一个或多个非易失性存储器的存储器装置6230和用于控制存储器装置6230的存储器控制器6220。图9所示的数据处理系统6200可作为如参照图1所描述的诸如存储卡(CF、SD、微型SD等)或USB装置的存储介质。存储器装置6230可对应于图1至图7所述的存储器系统110中的存储器装置150,并且存储器控制器6220可对应于图1至图7所述的存储器系统110中的控制器130。

[0143] 存储器控制器6220可响应于主机6210的请求控制对存储器装置6230的读取操作、写入操作或擦除操作,并且存储器控制器6220可包括一个或多个CPU 6221、诸如RAM 6222的缓冲存储器、ECC电路6223、主机接口6224以及诸如NVM接口6225的存储器接口。

[0144] CPU 6221可控制对存储器装置6230的操作,例如读取操作、写入操作、文件系统管理操作和坏页面管理操作。RAM 6222可根据CPU 6221的控制来操作且用作工作存储器、缓冲存储器或高速缓冲存储器。当RAM 6222用作工作存储器时,通过CPU 6221处理的数据可被临时存储在RAM 6222中。当RAM 6222用作缓冲存储器时,RAM 6222可用于缓冲从主机6210传输到存储器装置6230的数据或从存储器装置6230传输到主机6210的数据。当RAM 6222用作高速缓冲存储器时,RAM 6222可辅助低速存储器装置6230以高速运行。

[0145] ECC电路6223可对应于图1所示的ECC单元138。如参照图1所述,ECC电路6223可生

成用于校正从存储器装置6230提供的数据的失效位或错误位的ECC(错误校正码)。ECC电路6223可对提供给存储器装置6230的数据执行错误校正编码,从而形成具有奇偶校验位的数据。奇偶校验位可被存储在存储器装置6230中。ECC电路6223可对从存储器装置6230输出的数据执行错误校正解码。此时,ECC电路6223可使用奇偶校验位来校正错误。例如,如参照图1所述,ECC电路6223可使用LDPC码、BCH码、turbo码、里德-所罗门码、卷积码、RSC或诸如TCM或BCM的编码调制来校正错误。

[0146] 存储器控制器6220可通过主机接口6224向主机6210传输数据/接收来自主机6210的数据,并通过NVM接口6225向存储器装置6230传输数据/接收来自存储器装置6230的数据。主机接口6224可通过PATA总线、SATA总线、SCSI、USB、PCIe或NAND接口连接至主机6210。存储器控制器6220可利用诸如WiFi或长期演进(LTE)的移动通信协议具有无线通信功能。存储器控制器6220可连接至外部装置,例如主机6210或另一个外部装置,然后向外部装置传输数据/接收来自外部装置的数据。特别地,由于存储器控制器6220被配置成通过各种通信协议中的一种或多种与外部装置通信,因此根据本实施例的存储器系统和数据处理系统可被应用于有线/无线电子装置或特别是移动电子装置。

[0147] 图10是示意性说明包括根据本实施例的存储器系统的数据处理系统的另一示例的简图。图10示意性示出应用根据本实施例的存储器系统的SSD。

[0148] 参照图10,SSD 6300可包括控制器6320和包括多个非易失性存储器的存储器装置6340。控制器6320可对应于图1的存储器系统110中的控制器130,并且存储器装置6340可对应于图1的存储器系统中的存储器装置150。

[0149] 更具体地,控制器6320可通过多个通道CH1至CHi连接至存储器装置6340。控制器6320可包括一个或多个处理器6321、缓冲存储器6325、ECC电路6322、主机接口6324以及诸如非易失性存储器接口6326的存储器接口。

[0150] 缓冲存储器6325可临时存储从主机6310提供的数据或从包括在存储器装置6340中的多个闪速存储器NVM提供的数据,或者临时存储多个闪速存储器NVM的元数据,例如,包括映射表的映射数据。缓冲存储器6325可通过诸如DRAM、SDRAM、DDR SDRAM、LPDDR SDRAM和GRAM的易失性存储器或诸如FRAM、ReRAM、STT-MRAM和PRAM的非易失性存储器来实施。为便于描述,图10说明缓冲存储器6325存在于控制器6320中。然而,缓冲存储器6325可存在于控制器6320的外部。

[0151] ECC电路6322可在编程操作期间计算待被编程到存储器装置6340的数据的ECC值,在读取操作期间基于ECC值对从存储器装置6340读取的数据执行错误校正操作,并在失效数据恢复操作期间对从存储器装置6340恢复的数据执行错误校正操作。

[0152] 主机接口6324可提供与诸如主机6310的外部装置的接口功能,并且非易失性存储器接口6326可提供与通过多个通道连接的存储器装置6340的接口功能。

[0153] 此外,可提供应用了图1的存储器系统110的多个SSD 6300来实施数据处理系统,例如,RAID(独立磁盘冗余阵列)系统。此时,RAID系统可包括多个SSD 6300和用于控制多个SSD 6300的RAID控制器。当RAID控制器响应于从主机6310提供的写入命令执行编程操作时,RAID控制器可根据多个RAID级别,即,从主机6310提供的写入命令的RAID级别信息,在SSD 6300中选择一个或多个存储器系统或SSD 6300,并将对应于写入命令的数据输出到选择的SSD 6300。此外,当RAID控制器响应于从主机6310提供的读取命令执行读取操作时,

RAID控制器可根据多个RAID级别,即,从主机6310提供的读取命令的RAID级别信息,在SSD 6300中选择一个或多个存储器系统或SSD 6300,并将从所选择的SSD 6300读取的数据提供给主机6310。

[0154] 图11是示意性说明包括根据实施例的存储器系统的数据处理系统的另一示例的简图。图11示意性说明应用了根据实施例的存储器系统的嵌入式多媒体卡(eMMC)。

[0155] 参照图11,eMMC 6400可包括控制器6430和通过一个或多个NAND闪速存储器实施的存储器装置6440。控制器6430可对应于图1的存储器系统110中的控制器130,并且存储器装置6440可对应于图1的存储器系统110中的存储器装置150。

[0156] 更具体地,控制器6430可通过多个通道连接至存储器装置6440。控制器6430可包括一个或多个内核6432、主机接口6431和诸如NAND接口6433的存储器接口。

[0157] 内核6432可控制eMMC 6400的操作,主机接口6431可提供控制器6430和主机6410之间的接口功能,并且NAND接口6433可提供存储器装置6440和控制器6430之间的接口功能。例如,主机接口6431可用作并行接口,例如参照图1所描述的MMC接口。此外,主机接口6431可用作串行接口,例如UHS((超高速)-I/UHS-II)接口。

[0158] 图12至图15是示意性说明包括根据实施例的存储器系统的数据处理系统的其它示例的简图。图12至图15示意性说明应用根据实施例的存储器系统的UFS(通用闪存)系统。

[0159] 参照图12至图15,UFS系统6500、6600、6700和6800可分别包括主机6510、6610、6710和6810,UFS装置6520、6620、6720和6820以及UFS卡6530、6630、6730和6830。主机6510、6610、6710和6810可用作有线/无线电子装置或特别是移动电子装置的应用处理器,UFS装置6520、6620、6720和6820可用作嵌入式UFS装置,并且UFS卡6530、6630、6730和6830可用作外部嵌入式UFS装置或可移除UFS卡。

[0160] 各个UFS系统6500、6600、6700和6800中的主机6510、6610、6710和6810,UFS装置6520、6620、6720和6820以及UFS卡6530、6630、6730和6830可通过UFS协议与诸如有线/无线电子装置或特别是移动电子装置的外部装置通信,并且UFS装置6520、6620、6720和6820以及UFS卡6530、6630、6730和6830可通过图所示的存储器系统110来实施。例如,在UFS系统6500、6600、6700和6800中,UFS装置6520、6620、6720和6820可以参照图9至图11描述的数据处理系统6200、SSD 6300或eMMC 6400的形式来实施,并且UFS卡6530、6630、6730和6830可以参照图8描述的存储卡系统6100的形式来实施。

[0161] 此外,在UFS系统6500、6600、6700和6800中,主机6510、6610、6710和6810,UFS装置6520、6620、6720和6820以及UFS卡6530、6630、6730和6830可通过UFS接口,例如,MIPI(移动行业处理器接口)中的MIPI M-PHY和MIPI UniPro(统一协议)彼此通信。此外,UFS装置6520、6620、6720和6820与UFS卡6530、6630、6730和6830可通过除UFS协议以外的各种协议,例如,UFD、MMC、SD、迷你SD和微型SD彼此通信。

[0162] 在图12所示的UFS系统6500中,主机6510、UFS装置6520以及UFS卡6530中的每一个可包括UniPro。主机6510可执行交换操作,以便与UFS装置6520和UFS卡6530通信。特别地,主机6510可通过例如UniPro处的L3交换的链路层交换与UFS装置6520或UFS卡6530通信。此时,UFS装置6520和UFS卡6530可通过主机6510的UniPro处的链路层交换来彼此通信。在本实施例中,为便于描述,已经例示了其中一个UFS装置6520和一个UFS卡6530连接至主机6510的配置。然而,多个UFS装置和UFS卡可并联或以星型形式连接至主机6510,并且多个

UFS卡可并联或以星型形式连接至UFS装置6520,或者串联或以链型形式连接至UFS装置6520。

[0163] 在图13所示的UFS系统6600中,主机6610、UFS装置6620和UFS卡6630中的每一个可包括UniPro,并且主机6610可通过执行交换操作的交换模块6640,例如,通过在UniPro处执行链路层交换例如L3交换的交换模块6640,与UFS装置6620或UFS卡6630通信。UFS装置6620和UFS卡6630可通过UniPro处的交换模块6640的链路层交换来彼此通信。在本实施例中,为便于描述,已经例示了其中一个UFS装置6620和一个UFS卡6630连接至交换模块6640的配置。然而,多个UFS装置和UFS卡可并联或以星型形式连接至交换模块6640,并且多个UFS卡可串联或以链型形式连接至UFS装置6620。

[0164] 在图14所示的UFS系统6700中,主机6710、UFS装置6720和UFS卡6730中的每一个可包括UniPro,并且主机6710可通过执行交换操作的交换模块6740,例如通过在UniPro处执行链路层交换例如L3交换的交换模块6740,与UFS装置6720或UFS卡6730通信。此时,UFS装置6720和UFS卡6730可通过UniPro处的交换模块6740的链路层交换来彼此通信,并且交换模块6740可在UFS装置6720内部或外部与UFS装置6720集成为一个模块。在本实施例中,为便于描述,已经例示了其中一个UFS装置6720和一个UFS卡6730连接至交换模块6740的配置。然而,每个都包括交换模块6740和UFS装置6720的多个模块可并联或以星型形式连接至主机6710,或者串联或以链型形式彼此连接。此外,多个UFS卡可并联或以星型形式连接至UFS装置6720。

[0165] 在图15所示的UFS系统6800中,主机6810、UFS装置6820和UFS卡6830中的每一个可包括M-PHY和UniPro。UFS装置6820可执行交换操作,以便与主机6810和UFS卡6830通信。特别地,UFS装置6820可通过用于与主机6810通信的M-PHY和UniPro模块和用于与UFS卡6830通信的M-PHY和UniPro模块之间的交换操作,例如通过目标ID(标识符)交换操作,来与主机6810或UFS卡6830通信。此时,主机6810和UFS卡6830可通过UFS装置6820的M-PHY和UniPro模块之间的目标ID交换来彼此通信。在本实施例中,为便于描述,已经例示了其中一个UFS装置6820连接至主机6810且一个UFS卡6830连接至UFS装置6820的配置。然而,多个UFS装置可并联或以星型形式连接至主机6810,或串联或以链型形式连接至主机6810,并且多个UFS卡可并联或以星型形式连接至UFS装置6820,或串联或以链型形式连接至UFS装置6820。

[0166] 图16是示意性说明包括根据实施例的存储器系统的数据处理系统的另一示例的简图。图16是示意性说明应用了根据实施例的存储器系统的用户系统的简图。

[0167] 参照图16,用户系统6900可包括应用处理器6930、存储器模块6920、网络模块6940、存储模块6950和用户接口6910。

[0168] 更具体地,应用处理器6930可驱动包括在诸如OS的用户系统6900中的组件,并且包括控制包括在用户系统6900中的组件的控制器、接口和图形引擎。应用处理器6930可作为片上系统(SoC)被提供。

[0169] 存储器模块6920可作用户系统6900的主存储器、工作存储器、缓冲存储器或高速缓冲存储器。存储器模块6920可包括诸如DRAM、SDRAM、DDR SDRAM、DDR2 SDRAM、DDR3 SDRAM、LPDDR SDRAM、LPDDR2 SDRAM或LPDDR3 SDRAM的易失性RAM,或诸如PRAM、ReRAM、MRAM或FRAM的非易失性RAM。例如,可基于POP(堆叠式封装)封装和安装应用处理器6930和存储器模块6920。

[0170] 网络模块6940可与外部装置通信。例如,网络模块6940不仅可支持有线通信,而且可支持各种无线通信协议,诸如码分多址(CDMA)、全球移动通信系统(GSM)、宽带CDMA(WCDMA)、CDMA-2000、时分多址(TDMA)、长期演进(LTE)、全球微波接入互操作性(WiMAX)、无线局域网(WLAN)、超宽带(UWB)、蓝牙、无线显示(WI-DI),从而与有线/无线电子装置或特别是移动电子装置通信。因此,根据本发明的实施例的存储器系统和数据处理系统可应用于有线/无线电子装置。网络模块6940可被包括在应用处理器6930中。

[0171] 存储模块6950可存储数据,例如从应用处理器6930接收的数据,然后可将所存储的数据传输到应用处理器6930。存储模块6950可通过诸如相变RAM(PRAM)、磁性RAM(MRAM)、电阻式RAM(ReRAM)、NAND闪存、NOR闪存和3D NAND闪存的非易失性半导体存储器装置来实施,并且可被提供为诸如用户系统6900的存储卡或外部驱动器的可移除存储介质。存储模块6950可对应于参照图1描述的存储器系统110。此外,存储模块6950可被实施为如上参照图8至图15所述的SSD、eMMC和UFS。

[0172] 用户接口6910可包括用于向应用处理器6930输入数据或命令或者用于将数据输出到外部装置的接口。例如,用户接口6910可包括诸如键盘、小键盘、按钮、触摸面板、触摸屏、触摸板、触摸球、摄像机、麦克风、陀螺仪传感器、振动传感器和压电元件的用户输入接口,以及诸如液晶显示器(LCD)、有机发光二极管(OLED)显示装置、有源矩阵OLED(AMOLED)显示装置、LED、扬声器和电动机的用户输出接口。

[0173] 此外,当图1的存储器系统110应用于用户系统6900的移动电子装置时,应用处理器6930可控制移动电子装置的全部操作,并且网络模块6940可用作用于控制与外部装置的有线/无线通信的通信模块。用户接口6910可在移动电子装置的显示/触摸模块上显示通过处理器6930处理的数据或支持从触摸面板接收数据的功能。

[0174] 虽然已经针对具体实施例描述了本发明,但是对于本领域技术人员显而易见的是,在不脱离如所附权利要求所限定的本发明的精神和范围的情况下,可进行各种改变和修改。





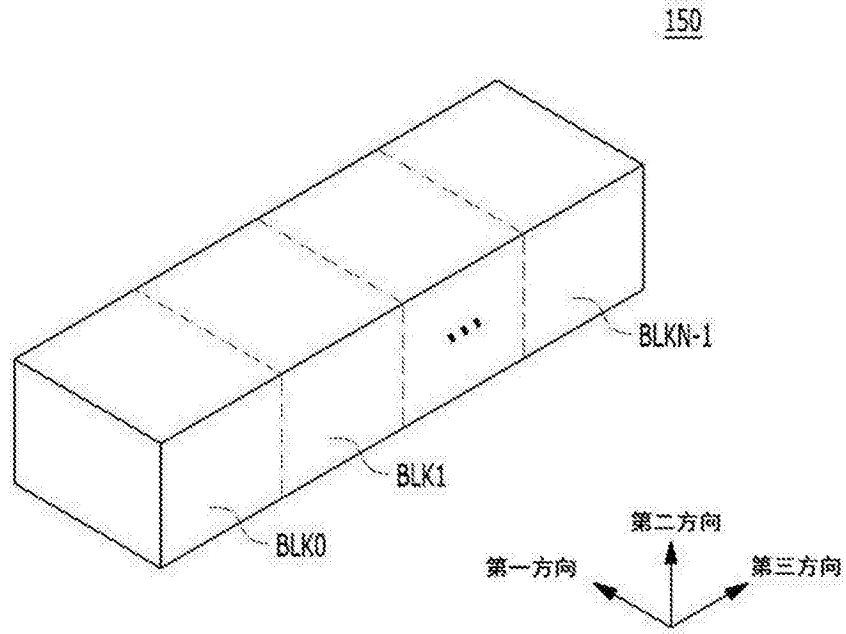


图4

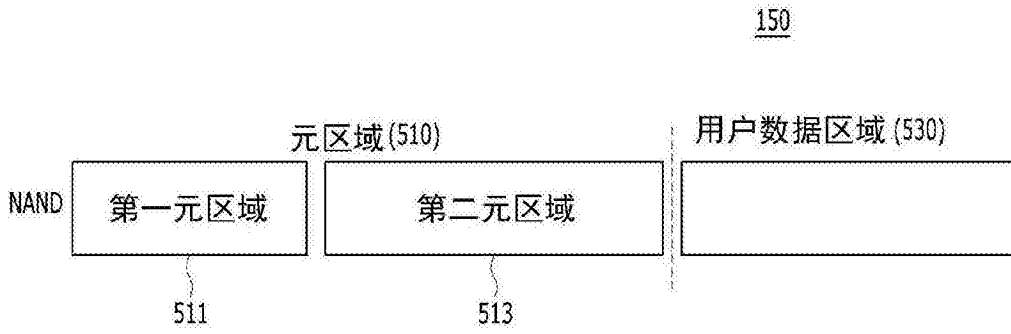


图5



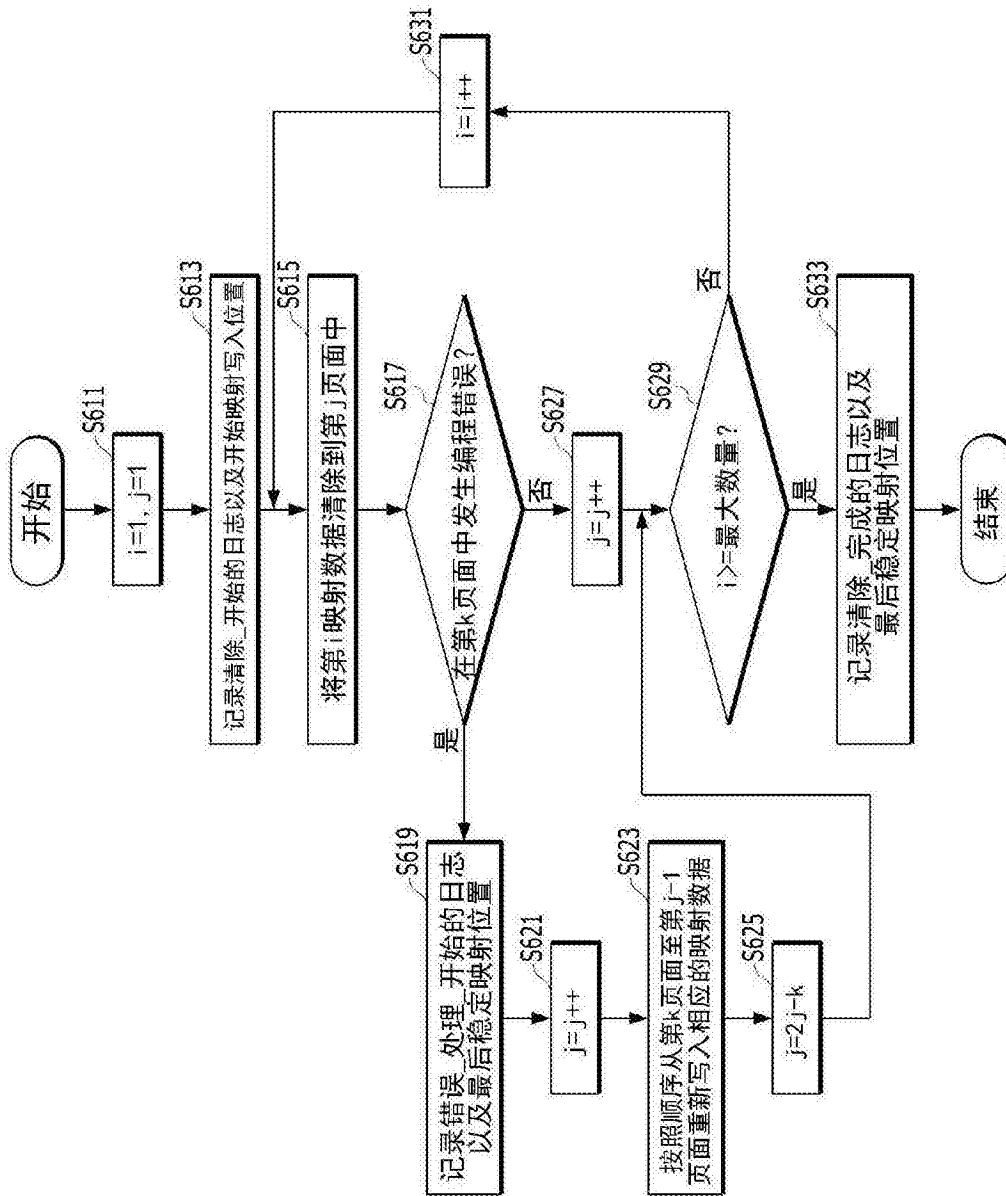


图6

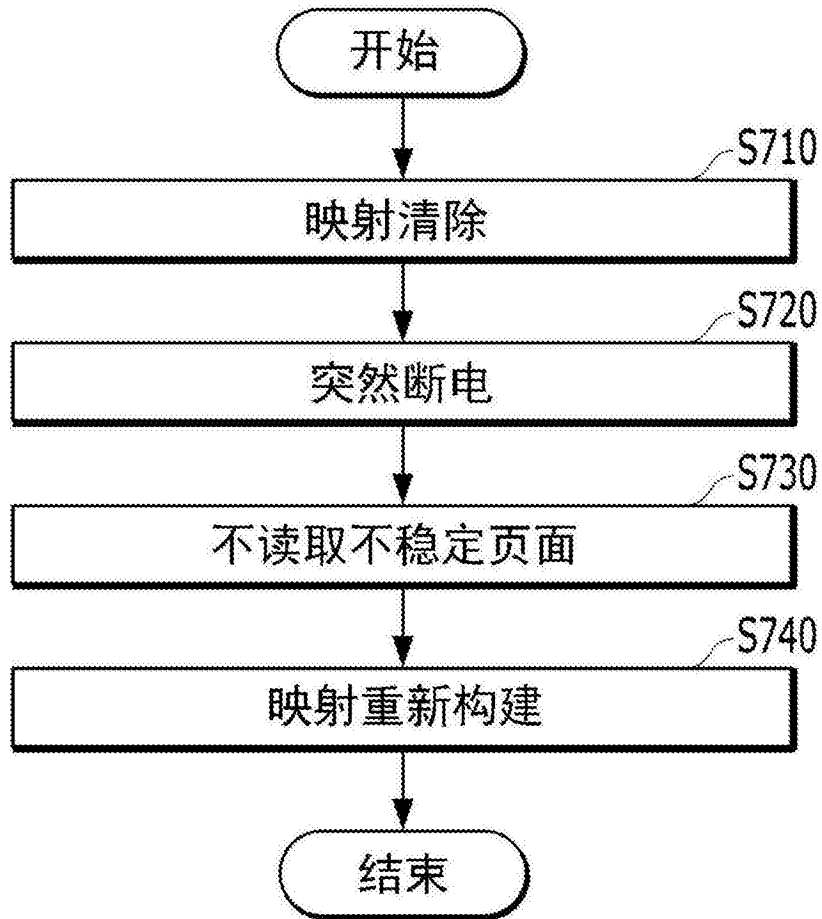


图7

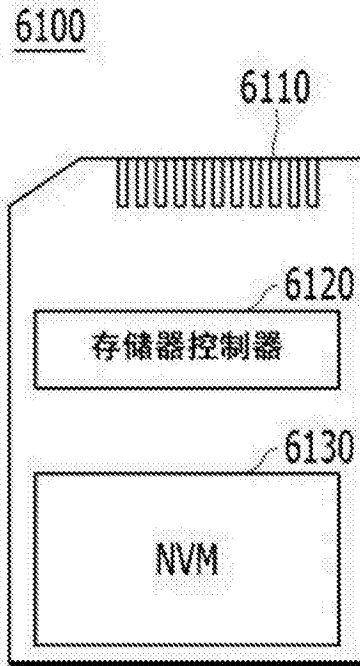


图8

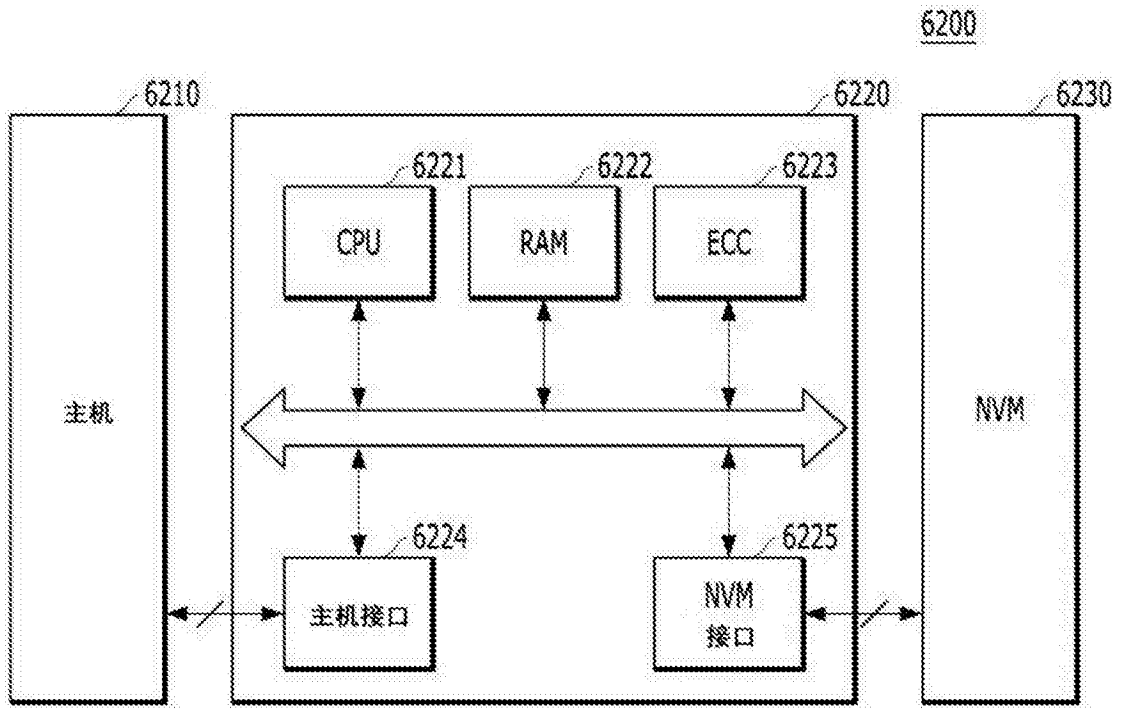


图9

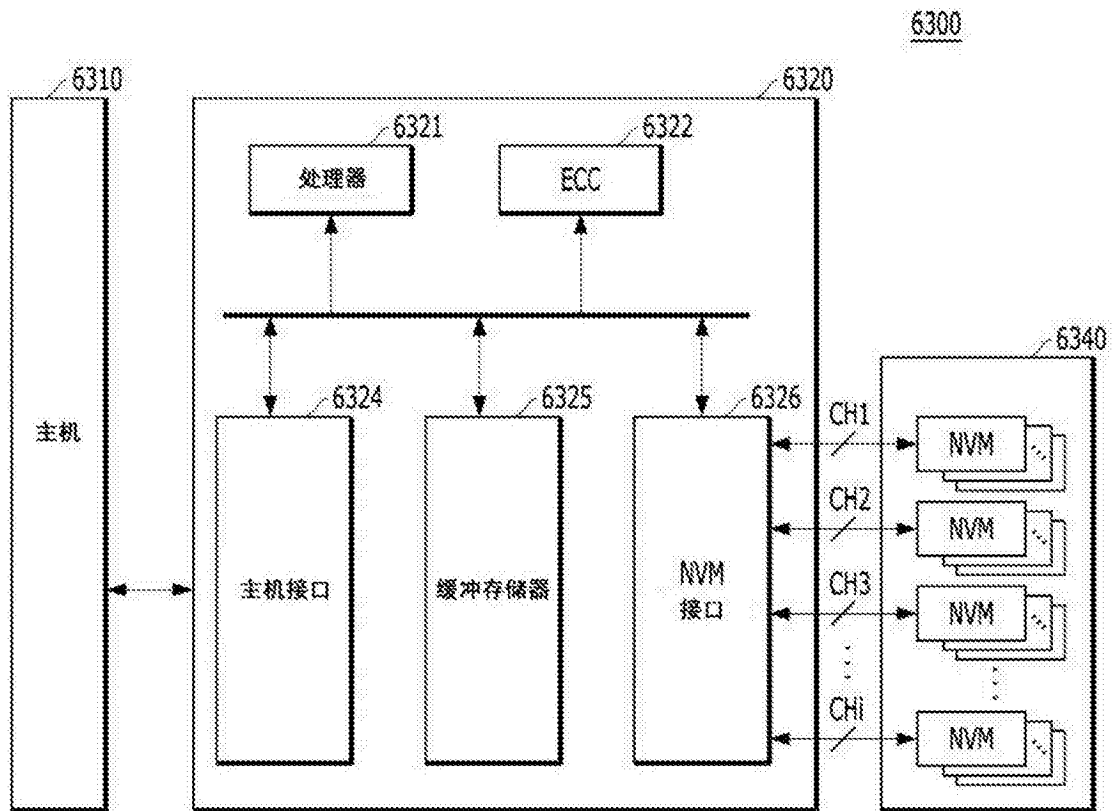


图10

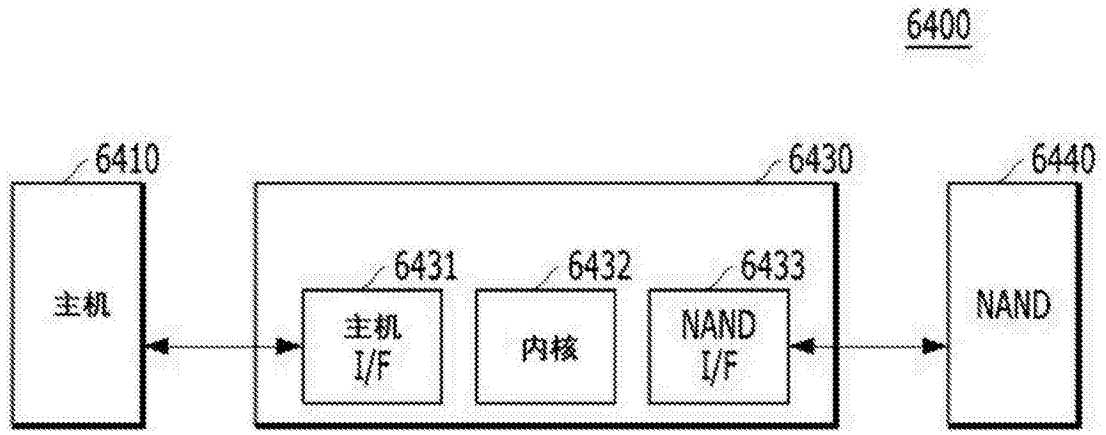


图11

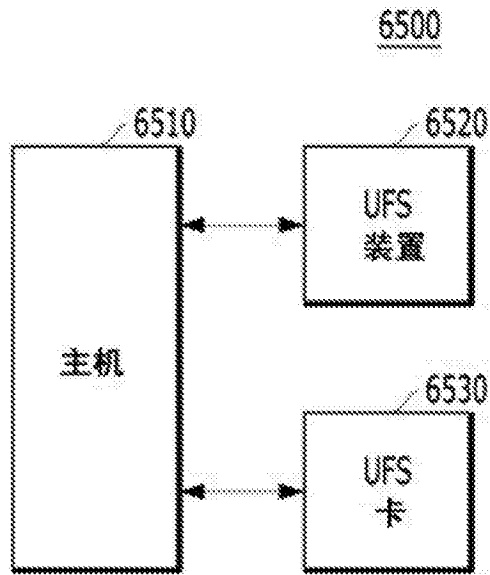


图12

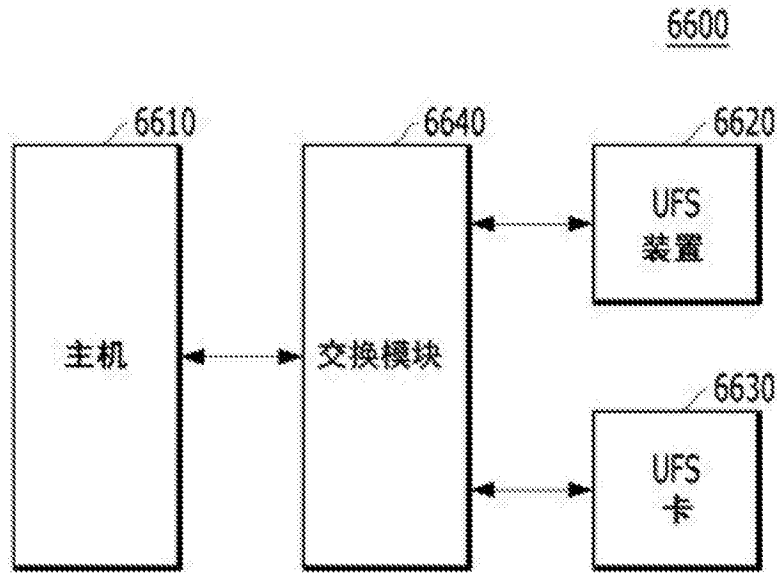


图13

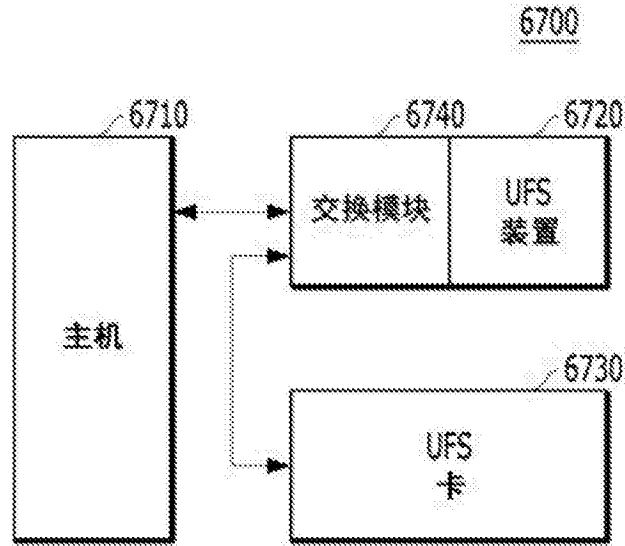


图14

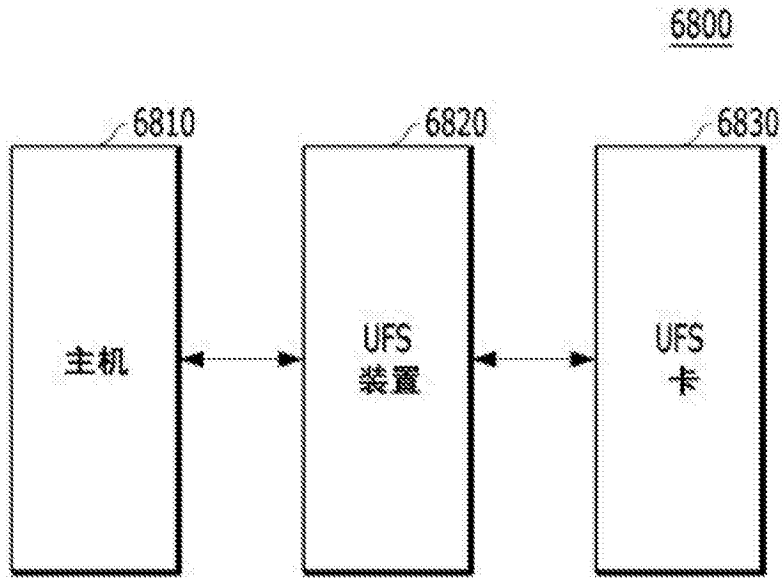


图15

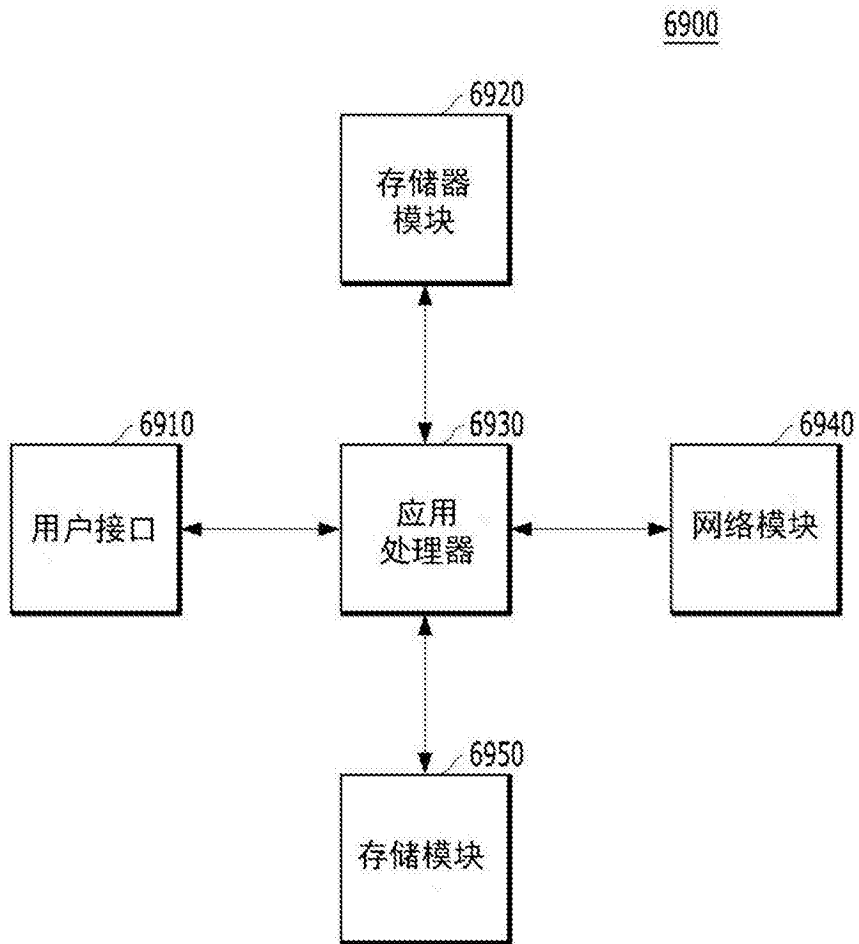


图16