



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년11월12일  
(11) 등록번호 10-2043165  
(24) 등록일자 2019년11월05일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G02F 1/133 (2006.01)  
(21) 출원번호 10-2013-0010593  
(22) 출원일자 2013년01월30일  
심사청구일자 2018년01월30일  
(65) 공개번호 10-2014-0097891  
(43) 공개일자 2014년08월07일  
(56) 선행기술조사문헌  
KR1020070121318 A\*  
KR1020080053599 A\*  
US20110175878 A1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
원명호  
서울 도봉구 우이천로 304, 3동 402호 (쌍문동, 한양1차아파트)  
권진모  
경기 용인시 수지구 푸른솔로 41, 601동 401호 (죽전동, 도담마을푸르지오)  
(74) 대리인  
특허법인 고려  
(뒷면에 계속)

전체 청구항 수 : 총 15 항

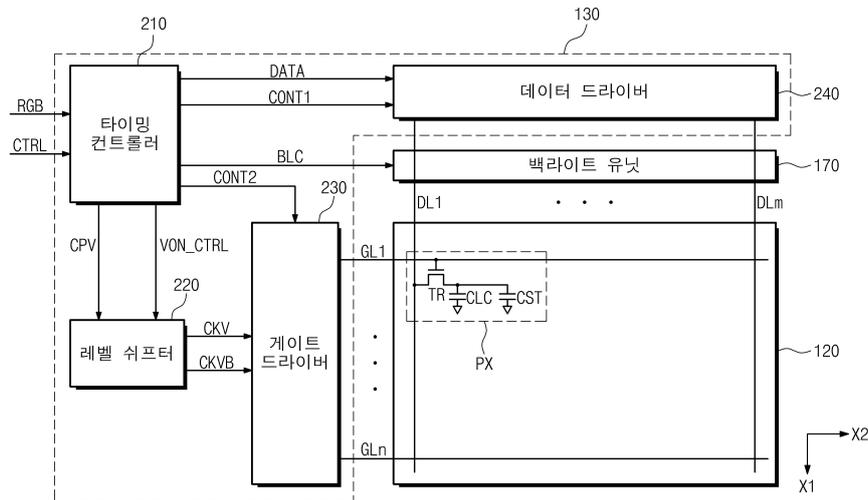
심사관 : 정원식

(54) 발명의 명칭 표시 장치

(57) 요약

본 발명의 표시 장치는 복수의 게이트 라인들 및 복수의 데이터 라인들에 각각 연결된 복수의 픽셀들을 포함하는 표시 패널과, 상기 복수의 게이트 라인들을 구동하는 게이트 드라이버와, 상기 게이트 드라이버로 게이트 클럭 신호를 제공하는 레벨 쉬프터와, 상기 복수의 데이터 라인들을 구동하는 데이터 드라이버와, 상기 레벨 쉬프터, 상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하기 위한 복수의 제어 신호들을 발생하는 타이밍 컨트롤러, 및 상기 표시 패널에 빛을 공급하는 백라이트 유닛을 포함한다. 상기 레벨 쉬프터는, 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 게이트 온 전압을 제1 게이트 온 전압 및 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압 중 어느 하나로 설정한다.

대표도



(72) 발명자

**김용환**

충남 아산시 탕정면 선문로 385, 102동 609호 (홍익아파트)

**신철**

부산 동래구 사직로 80, 101동 1504호 (사직동, 사직쌍용예가)

**이관우**

충남 아산시 외암로 1247, 105동 801호 (장준동, 청솔아파트)

**임성운**

충남 아산시 배방읍 배방로 58-10, 105동 1303호 (중앙하이츠아파트)

---

## 명세서

### 청구범위

#### 청구항 1

복수의 게이트 라인들 및 복수의 데이터 라인들에 각각 연결된 복수의 픽셀들을 포함하는 표시 패널과;

상기 복수의 게이트 라인들을 구동하는 게이트 드라이버와;

게이트 온 전압 및 게이트 오프 전압 사이를 스위칭하는 게이트 클럭 신호를 상기 게이트 드라이버로 제공하는 레벨 쉬프터와;

상기 복수의 데이터 라인들을 구동하는 데이터 드라이버와;

상기 레벨 쉬프터, 상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하기 위한 복수의 제어 신호들 및 게이트 온 제어 신호를 발생하는 타이밍 컨트롤러; 및

상기 표시 패널에 빛을 공급하는 백라이트 유닛을 포함하되;

상기 레벨 쉬프터는,

상기 복수의 게이트 라인들 중 상기 백라이트 유닛과 인접한 일군의 게이트 라인들이 구동될 때 활성화되는 상기 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 상기 게이트 온 전압을 제1 게이트 온 전압으로 설정하고, 상기 복수의 게이트 라인들 중 타군의 게이트 라인들이 구동될 때 상기 게이트 온 전압을 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압으로 설정하는 것을 특징으로 하는 표시 장치.

#### 청구항 2

삭제

#### 청구항 3

삭제

#### 청구항 4

제 1 항에 있어서,

상기 레벨 쉬프터는,

상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와;

상기 게이트 온 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기; 및

상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함하는 것을 특징으로 하는 표시 장치.

#### 청구항 5

제 4 항에 있어서,

상기 게이트 클럭 발생기는,

상기 게이트 펄스 신호에 응답해서 제1 스위칭 신호 및 제2 스위칭 신호를 발생하는 신호 발생기와;

상기 제1 스위칭 신호에 응답해서 상기 게이트 온 전압 및 게이트 오프 전압 중 어느 하나를 출력하는 제1 스위치; 및

상기 제2 스위칭 신호에 응답해서 상기 게이트 온 전압 및 상기 게이트 오프 전압 중 어느 하나를 출력하는 제2 스위치를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 6**

복수의 게이트 라인들 및 복수의 데이터 라인들에 각각 연결된 복수의 픽셀들을 포함하는 표시 패널과;

상기 복수의 게이트 라인들을 구동하는 게이트 드라이버와;

게이트 온 전압 및 게이트 오프 전압 사이를 스윙하는 게이트 클럭 신호를 상기 게이트 드라이버로 제공하는 레벨 쉬프터와;

상기 복수의 데이터 라인들을 구동하는 데이터 드라이버와;

상기 레벨 쉬프터, 상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하기 위한 복수의 제어 신호들을 발생하는 타이밍 컨트롤러; 및

상기 표시 패널에 빛을 공급하는 백라이트 유닛을 포함하되;

상기 데이터 드라이버는,

상기 타이밍 컨트롤러로부터의 수직 동기 시작 신호를 입력받고, 라인 래치 신호에 동기해서 복수의 쉬프트 신호들을 출력하는 쉬프트 레지스터와;

게이트 온 정보 신호를 저장하는 레지스터; 및

상기 복수의 쉬프트 신호들 및 상기 게이트 온 정보 신호에 응답해서 게이트 온 제어 신호를 출력하는 로직 회로를 포함하고,

상기 레벨 쉬프터는 상기 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 상기 게이트 온 전압을 제1 게이트 온 전압 및 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압 중 어느 하나로 설정하는 것을 특징으로 하는 표시 장치.

**청구항 7**

제 6 항에 있어서,

상기 게이트 온 정보 신호는 상기 복수의 게이트 라인들 중 상기 백라이트 유닛과 인접한 일부 게이트 라인들이 구동될 때 상기 게이트 온 제어 신호가 활성화되도록 설정되는 것을 특징으로 하는 표시 장치.

**청구항 8**

제 7 항에 있어서,

상기 레벨 쉬프터는 상기 타이밍 컨트롤러로부터의 수직 동기 시작 신호 및 상기 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 상기 게이트 온 전압을 상기 제1 게이트 온 전압 및 상기 제1 게이트 온 전압보다 높은 상기 제2 게이트 온 전압 중 어느 하나로 설정하는 것을 특징으로 하는 표시 장치.

**청구항 9**

제 8 항에 있어서,

상기 레벨 쉬프터는,

상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와;

상기 수직 동기 시작 신호 및 상기 게이트 온 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기; 및

상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 10**

제 9 항에 있어서,

상기 게이트 온 전압 발생기는,

상기 게이트 온 제어 신호를 부스팅해서 부스팅된 게이트 온 제어 신호를 출력하는 제1 레벨 쉬프터와;

상기 부스팅된 게이트 온 제어 신호에 응답해서 상기 제2 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제1 출력 회로와;

상기 수직 동기 시작 신호를 부스팅해서 부스팅된 수직 동기 시작 신호를 출력하는 제2 레벨 쉬프터; 및

상기 부스팅된 수직 동기 시작 신호에 응답해서 상기 제1 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제2 출력 회로를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 11**

제 10 항에 있어서,

상기 제1 출력 회로는,

상기 부스팅된 게이트 온 제어 신호와 제1 노드 사이에 연결된 제1 다이오드와;

상기 제1 노드와 접지 전압 사이에 연결된 제1 커패시터와;

상기 제1 노드와 접지 전압 사이에 연결되고, 상기 부스팅된 수직 동기 시작 신호와 연결된 제어 전극을 포함하는 제1 트랜지스터; 및

상기 제2 게이트 온 전압과 출력 노드 사이 연결되고, 상기 제1 노드와 연결된 제어 전극을 포함하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 12**

제 10 항에 있어서,

상기 제2 출력 회로는,

상기 부스팅된 수직 동기 시작 신호와 제2 노드 사이에 연결된 제2 다이오드와;

상기 제2 노드와 접지 전압 사이에 연결된 제2 커패시터와;

상기 제2 노드와 접지 전압 사이에 연결되고, 상기 부스팅된 게이트 온 제어 신호와 연결된 제어 전극을 포함하는 제3 트랜지스터; 및

상기 제1 게이트 온 전압과 출력 노드 사이 연결되고, 상기 제2 노드와 연결된 제어 전극을 포함하는 제4 트랜지스터를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 13**

복수의 게이트 라인들 및 복수의 데이터 라인들에 각각 연결된 복수의 픽셀들을 포함하는 표시 패널과;

상기 복수의 게이트 라인들을 구동하는 게이트 드라이버와;

게이트 온 전압 및 게이트 오프 전압 사이를 스위칭하는 게이트 클럭 신호를 상기 게이트 드라이버로 제공하는 레벨 쉬프터와;

상기 복수의 데이터 라인들을 구동하는 데이터 드라이버와;

상기 레벨 쉬프터, 상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하기 위한 복수의 제어 신호들 및 게이트 온 제어 신호를 발생하는 타이밍 컨트롤러; 및

상기 표시 패널에 빛을 공급하는 백라이트 유닛을 포함하되;

상기 백라이트 유닛은 주기적으로 턴 온 및 턴 오프되고,

상기 게이트 온 제어 신호는,

상기 백라이트 유닛이 턴 온 될 때 활성화되고,

상기 레벨 쉬프터는 상기 게이트 온 제어 신호가 비활성화될 때 상기 게이트 클럭 신호의 상기 게이트 온 전압을 제1 게이트 온 전압으로 설정하고, 상기 게이트 온 제어 신호가 활성화될 때 상기 게이트 클럭 신호의 상기

게이트 온 전압을 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압으로 설정하는 것을 특징으로 하는 표시 장치.

**청구항 14**

제 13 항에 있어서,

상기 레벨 쉬프터는,

상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와;

상기 타이밍 컨트롤러로부터의 백라이트 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기; 및

상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 15**

제 14 항에 있어서,

상기 게이트 온 전압 발생기는,

상기 백라이트 제어 신호를 부스팅해서 부스팅된 백라이트 제어 신호를 출력하는 제1 레벨 쉬프터와;

부스팅된 백라이트 제어 신호에 응답해서 상기 제2 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제1 출력 회로와;

상기 백라이트 제어 신호를 입력받고, 반전 백라이트 제어 신호를 출력하는 인버터와;

상기 반전 백라이트 제어 신호를 부스팅해서 부스팅된 반전 백라이트 제어 신호를 출력하는 제2 레벨 쉬프터; 및

상기 부스팅된 반전 백라이트 제어 신호에 응답해서 상기 제1 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제2 출력 회로를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 16**

제 15 항에 있어서,

상기 제1 출력 회로는,

상기 부스팅된 백라이트 제어 신호와 접지 전압 사이에 연결된 제1 커패시터; 및

상기 제2 게이트 온 전압과 출력 노드 사이 연결되고, 상기 부스팅된 백라이트 제어 신호와 연결된 제어 전극을 포함하는 제1 트랜지스터를 포함하는 것을 특징으로 하는 표시 장치.

**청구항 17**

제 16 항에 있어서,

상기 제2 출력 회로는,

상기 부스팅된 반전 백라이트 제어 신호와 접지 전압 사이에 연결된 제2 커패시터; 및

상기 제1 게이트 온 전압과 출력 노드 사이 연결되고, 상기 부스팅된 반전 백라이트 제어 신호와 연결된 제어 전극을 포함하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 표시 장치.

**발명의 설명**

**기술 분야**

본 발명은 영상을 표시하는 표시 장치에 관한 것이다.

[0001]

**배경 기술**

- [0002] 사용자 인터페이스의 하나로서 전자 디바이스에 표시 장치를 탑재하는 것은 필수가 되고 있으며, 전자 디바이스의 경박단소화와 저전력 소모를 위하여 표시 장치는 평판 표시 장치가 많이 사용되고 있다.
- [0003] 현재 가장 보편화 되어 있는 평판 표시 장치인 액정 표시 장치(Liquid Crystal Display, LCD)는 외부에서 들어오는 빛의 양을 조절하여 화상을 표시하는 수광 장치이기 때문에 액정 패널에 광을 조사하기 위한 별도의 광원, 즉 백라이트 램프를 구비한 백라이트 유닛(Backlight unit, BLU)을 필요로 한다.
- [0004] 최근에는 저전력, 친환경 및 슬림형 디자인의 장점을 갖는 발광 다이오드(Light Emitting Diode, LED)가 광원으로 널리 사용되고 있다. 표시 장치에서 요구하는 휘도를 제공하기 위하여 백라이트 유닛은 복수의 LED들을 포함한다. 일반적으로 복수의 LED들은 표시 패널의 장1변 또는 장2변에 배열된다. 표시 패널의 측면에 놓인 LED들로부터 발생하는 빛은 도광판(Light Guide Plate, LGP)을 통해 2차원적으로 퍼지게 되고 그 위에 놓여 있는 확산시트, 프리즘시트 등을 거치면서 정면으로 집광된 균일한 면광원으로 변환된다. 이러한 도광판, 확산시트 및 프리즘시트를 구비함에도 불구하고, LED들 근방에는 밝은 휘도가 나타나는 핫스팟(hot spot) 현상이 발생한다.
- [0005] 한편, 백라이트 유닛은 주기적으로 또는 비주기적으로 온/오프될 수 있다. 예컨대, PWM(pulse width modulation) 방식으로 휘도를 조절하는 백라이트 유닛은 LED를 비주기적으로 온/오프하게 된다.
- [0006] 표시 패널에 표시되는 영상의 표시 주기와 백라이트 유닛의 온/오프 주기가 일치하지 않는 경우 백라이트 유닛의 온/오프에 따라서 표시 영상의 휘도가 달라지게 되는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

- [0007] 따라서 본 발명의 목적은 핫스팟에 의한 영향을 최소화할 수 있는 표시 장치를 제공하는데 있다.
- [0008] 본 발명의 다른 목적은 백라이트의 온/오프에 따른 휘도 변화를 최소화할 수 있는 표시 장치를 제공하는데 있다.

**과제의 해결 수단**

- [0009] 이와 같은 목적을 달성하기 위한 본 발명의 일 특징에 의하면, 표시 장치는: 복수의 게이트 라인들 및 복수의 데이터 라인들에 각각 연결된 복수의 픽셀들을 포함하는 표시 패널과, 상기 복수의 게이트 라인들을 구동하는 게이트 드라이버와, 상기 게이트 드라이버로 게이트 클럭 신호를 제공하는 레벨 쉬프터와, 상기 복수의 데이터 라인들을 구동하는 데이터 드라이버와, 상기 레벨 쉬프터, 상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하기 위한 복수의 제어 신호들 및 게이트 온 제어 신호를 발생하는 타이밍 컨트롤러, 및 상기 표시 패널에 빛을 공급하는 백라이트 유닛을 포함한다. 상기 레벨 쉬프터는, 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 게이트 온 전압을 제1 게이트 온 전압 및 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압 중 어느 하나로 설정한다.
- [0010] 이 실시예에 있어서, 상기 게이트 온 제어 신호는, 상기 복수의 게이트 라인들 중 상기 백라이트 유닛과 인접한 일부 게이트 라인들이 구동될 때 활성화되고, 상기 레벨 쉬프터는 상기 게이트 온 제어 신호가 활성화될 때 상기 제1 게이트 온 전압을 상기 게이트 온 전압으로 출력하고, 상기 게이트 온 제어 신호가 비활성화될 때 상기 제2 게이트 온 전압을 상기 게이트 온 전압으로 출력한다.
- [0011] 이 실시예에 있어서, 상기 게이트 온 제어 신호는 상기 타이밍 컨트롤러로부터 제공된다.
- [0012] 이 실시예에 있어서, 상기 레벨 쉬프터는, 상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와, 상기 게이트 온 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기, 및 상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함한다.
- [0013] 이 실시예에 있어서, 상기 게이트 클럭 발생기는, 상기 게이트 펄스 신호에 응답해서 제1 스위칭 신호 및 제2 스위칭 신호를 발생하는 신호 발생기와, 상기 제1 스위칭 신호에 응답해서 상기 게이트 온 전압 및 게이트 오프

전압 중 어느 하나를 출력하는 제1 스위치, 및 상기 제2 스위칭 신호에 응답해서 상기 게이트 온 전압 및 상기 게이트 오프 전압 중 어느 하나를 출력하는 제2 스위치를 포함한다.

- [0014] 이 실시예에 있어서, 상기 데이터 드라이버는, 상기 타이밍 컨트롤러로부터의 수직 동기 시작 신호를 입력받고, 라인 래치 신호에 동기해서 복수의 쉬프트 신호들을 출력하는 쉬프트 레지스터와, 게이트 온 정보 신호를 저장하는 레지스터, 및 상기 복수의 쉬프트 신호들 및 상기 게이트 온 정보 신호에 응답해서 상기 게이트 온 제어 신호를 출력하는 로직 회로를 포함한다.
- [0015] 이 실시예에 있어서, 상기 게이트 온 정보 신호는 상기 복수의 게이트 라인들 중 상기 백라이트 유닛과 인접한 일부 게이트 라인들이 구동될 때 상기 게이트 온 제어 신호가 활성화되도록 설정된다.
- [0016] 이 실시예에 있어서, 상기 레벨 쉬프터는 상기 타이밍 컨트롤러로부터의 수직 동기 시작 신호 및 상기 게이트 온 제어 신호에 응답해서 상기 게이트 클럭 신호의 게이트 온 전압을 제1 게이트 온 전압 및 상기 제1 게이트 온 전압보다 높은 제2 게이트 온 전압 중 어느 하나로 설정한다.
- [0017] 이 실시예에 있어서, 상기 레벨 쉬프터는, 상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와, 상기 수직 동기 시작 신호 및 상기 게이트 온 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기, 및 상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함한다.
- [0018] 이 실시예에 있어서, 상기 게이트 온 전압 발생기는, 상기 게이트 온 제어 신호를 부스팅해서 부스팅된 게이트 온 제어 신호를 출력하는 제1 레벨 쉬프터와, 상기 부스팅된 게이트 온 제어 신호에 응답해서 상기 제2 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제1 출력 회로와, 상기 수직 동기 시작 신호를 부스팅해서 부스팅된 수직 동기 시작 신호를 출력하는 제2 레벨 쉬프터, 및 상기 부스팅된 수직 동기 시작 신호에 응답해서 상기 제1 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제2 출력 회로를 포함한다.
- [0019] 이 실시예에 있어서, 상기 제1 출력 회로는, 상기 부스팅된 게이트 온 제어 신호와 제1 노드 사이에 연결된 제1 다이오드와, 상기 제1 노드와 접지 전압 사이에 연결된 제1 커패시터와, 상기 제1 노드와 접지 전압 사이에 연결되고, 상기 부스팅된 수직 동기 시작 신호와 연결된 제어 전극을 포함하는 제1 트랜지스터, 및 상기 제2 게이트 온 전압과 출력 노드 사이 연결되고, 상기 제1 노드와 연결된 제어 전극을 포함하는 제2 트랜지스터를 포함한다.
- [0020] 이 실시예에 있어서, 상기 제2 출력 회로는, 상기 부스팅된 수직 동기 시작 신호와 제2 노드 사이에 연결된 제2 다이오드와, 상기 제2 노드와 접지 전압 사이에 연결된 제2 커패시터와, 상기 제2 노드와 접지 전압 사이에 연결되고, 상기 부스팅된 게이트 온 제어 신호와 연결된 제어 전극을 포함하는 제3 트랜지스터, 및 상기 제1 게이트 온 전압과 출력 노드 사이 연결되고, 상기 제2 노드와 연결된 제어 전극을 포함하는 제4 트랜지스터를 포함한다.
- [0021] 이 실시예에 있어서, 상기 백라이트 유닛은 주기적으로 턴 온 및 턴 오프되고, 상기 게이트 온 제어 신호는, 상기 백라이트 유닛이 턴 온 될 때 활성화되고, 상기 레벨 쉬프터는 상기 게이트 온 제어 신호가 활성화될 때 상기 게이트 클럭 신호의 상기 게이트 온 전압을 상기 제2 게이트 온 전압으로 설정하고, 상기 게이트 온 제어 신호가 비활성화될 때 상기 게이트 클럭 신호의 상기 게이트 온 전압을 상기 제1 게이트 온 전압으로 설정한다.
- [0022] 이 실시예에 있어서, 상기 레벨 쉬프터는, 상기 제1 게이트 온 전압 및 상기 제2 게이트 온 전압을 출력하는 전압 발생기와, 상기 타이밍 컨트롤러로부터의 백라이트 제어 신호에 응답해서 상기 제1 게이트 온 전압과 상기 제2 게이트 온 전압 중 어느 하나를 상기 게이트 온 전압으로 출력하는 게이트 온 전압 선택기, 및 상기 게이트 온 전압 및 게이트 오프 전압을 입력받고, 상기 타이밍 컨트롤러로부터의 게이트 펄스 신호에 응답해서 상기 게이트 클럭 신호를 출력하는 게이트 클럭 발생기를 포함한다.
- [0023] 이 실시예에 있어서, 상기 게이트 온 전압 발생기는, 상기 백라이트 제어 신호를 부스팅해서 부스팅된 백라이트 제어 신호를 출력하는 제1 레벨 쉬프터와, 부스팅된 백라이트 제어 신호에 응답해서 상기 제2 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제1 출력 회로와, 상기 백라이트 제어 신호를 입력받고, 반전 백라이트 제어 신호를 출력하는 인버터와, 상기 반전 백라이트 제어 신호를 부스팅해서 부스팅된 반전 백라이트 제어 신호를 출력하는 제2 레벨 쉬프터, 및 상기 부스팅된 반전 백라이트 제어 신호에 응답해서 상기 제1 게이트 온 전압을 상기 게이트 온 전압으로 출력하는 제2 출력 회로를 포함한다.

[0024] 이 실시예에 있어서, 상기 제1 출력 회로는, 상기 부스팅된 백라이트 제어 신호와 접지 전압 사이에 연결된 제1 커패시터, 및 상기 제2 게이트 온 전압과 출력 노드 사이 연결되고, 상기 부스팅된 백라이트 제어 신호와 연결된 제어 전극을 포함하는 제1 트랜지스터를 포함한다.

[0025] 이 실시예에 있어서,

[0026] 이 실시예에 있어서, 상기 제2 출력 회로는, 상기 부스팅된 반전 백라이트 제어 신호와 접지 전압 사이에 연결된 제2 커패시터, 및 상기 제1 게이트 온 전압과 출력 노드 사이 연결되고, 상기 부스팅된 반전 백라이트 제어 신호와 연결된 제어 전극을 포함하는 제2 트랜지스터를 포함한다.

**발명의 효과**

[0027] 이와 같은 구성을 갖는 본 발명의 표시 장치는 LED들과 인접한 표시 패널의 측면에 위치한 게이트 라인들을 구동하는 게이트 온 전압의 전압 레벨을 낮춤으로써 핫스팟의 시인성을 감소시킨다.

[0028] 또한, 백라이트 유닛이 턴 온구간 동안 게이트 라인들을 구동하는 게이트 온 전압의 전압 레벨을 상승시킴으로써 표시 패널 내 픽셀들의 충전율을 향상시킨다. 그러므로 표시 패널에 표시되는 영상의 표시 주기와 백라이트 유닛의 온/오프 주기가 일치하지 않는 경우 발생하는 물결 노이즈(waterfall)를 감소시킬 수 있다.

**도면의 간단한 설명**

- [0029] 도 1은 본 발명의 실시예에 따른 표시 장치의 분해 사시도이다.
- 도 2는 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛을 보여주는 블록도이다.
- 도 3은 도 2에 도시된 레벨 쉬프터의 구성 예를 보여주는 도면이다.
- 도 4는 도 3에 도시된 레벨 쉬프터에서 사용되는 신호들을 보여주는 타이밍도이다.
- 도 5는 도 3에 도시된 게이트 클럭 발생기의 구성 예를 보여주는 도면이다.
- 도 6은 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛의 다른 실시예에 따른 구성을 보여주는 블록도이다.
- 도 7은 도 6에 도시된 레벨 쉬프터의 구체적인 구성 예를 보여주는 블록도이다.
- 도 8은 도 7에 도시된 게이트 온 전압 선택기의 구체적인 구성 예를 보여주는 도면이다.
- 도 9는 도 6에 도시된 데이터 드라이버의 구성 예를 보여주는 도면이다.
- 도 10은 도 6에 도시된 레벨 쉬프터의 동작을 설명하기 위한 타이밍도이다.
- 도 11은 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛의 다른 실시예에 따른 구성을 보여주는 블록도이다.
- 도 12는 도 11에 도시된 레벨 쉬프터의 구성 예를 보여주는 도면이다.
- 도 13은 도 12에 도시된 게이트 온 전압 선택기의 구체적인 구성 예를 보여주는 도면이다.
- 도 14는 도 13에 도시된 게이트 온 전압 발생기의 동작을 설명하기 위한 타이밍도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0030] 이하 본 발명의 실시예를 첨부된 도면들을 참조하여 상세히 설명한다.
- [0031] 도 1은 본 발명의 실시예에 따른 표시 장치의 분해 사시도이다.
- [0032] 도 1을 참조하면, 본 발명의 실시예에 따른 표시 장치(100)는, 상부 수납 용기(110), 표시 패널(120) 및 백라이트 어셈블리(190)를 포함한다. 백라이트 어셈블리(190)는 광학 시트(140), 몰드 프레임(180), 도광판(150), 백라이트 유닛(170), 반사 시트(160) 및 하부 수납 용기(115)를 포함할 수 있다.
- [0033] 표시 패널(120)은 게이트 라인, 데이터 라인, 및 복수의 박막 트랜지스터들, 그리고 픽셀 전극들을 포함하는 하부 표시판(122)과, 블랙 매트릭스(black matrix), 공통 전극 등을 포함하고 하부 표시판(122)에 대향하도록 배치된 상부 표시판(124)을 포함한다. 다른 실시예에서는, 하부 표시판(122) 상에 블랙 매트릭스, 공통 전극 등

이 형성될 수도 있다. 이와 같은 표시 패널(120)은 백라이트 유닛(170)으로부터 빛을 제공받아 영상 정보를 표시할 수 있다. 다른 실시예에서는, 표시 패널(120)의 상면 및 하면 상에 편광 필름(미도시)이 각각 배치될 수 있다. 여기서, 상부 표시판(124)은 하부 표시판(122)보다 작은 크기를 갖는다. 그리고 구동 회로(130)는 다수의 집적 회로 칩으로 구현되어 상부 표시판(124)과 중첩되지 않는 하부 표시판(122)의 가장자리에 실장된다.

[0034] 이와 같은 구성에 의해, 박막 트랜지스터가 턴 온 되면, 화소 전극과 공통 전극 사이에 전계(electric field)가 형성된다. 이러한 전계에 의해 상부 표시판(124)과 하부 표시판(122) 사이에 배치된 액정층(미도시)의 액정 배열각이 변화되며, 이에 표시 패널(120)에서 각각의 픽셀마다 광투과도가 변경된다. 이와 같이, 표시 패널(120)은 백라이트 어셈블리(190)에서 공급된 빛의 투과도를 조절함으로써, 원하는 화상을 얻게 된다.

[0035] 상부 수납 용기(110)는 표시 장치(100)의 외관을 형성하며, 내부에 표시 패널(120)이 수납되는 공간이 형성될 수 있다. 이러한 상부 수납 용기(110)의 중앙부에는 표시 패널(120)을 외부로 노출시키는 개방창이 형성될 수 있다. 상부 수납 용기(110)는 하부 수납 용기(115)와 결합될 수 있다.

[0036] 몰드 프레임(180)은 상부 수납 용기(110)와 하부 수납 용기(115) 사이에 배치되어, 표시 패널(120) 및 광학 시트(140)를 수납할 수 있다. 광학 시트(140)는 도광판(150)으로부터 전달되는 빛을 확산하고 집광하는 역할을 하며, 도광판(150)의 상부에 배치되어 상부 수납 용기(110) 및 하부 수납 용기(115) 내부에 수납될 수 있다. 이러한 광학 시트(140)는 제1 프리즘 시트, 제2 프리즘 시트, 보호 시트 등을 포함할 수 있다. 제1 및 제2 프리즘 시트는 도광판(150)을 통과한 빛을 굴절시켜 낮은 각도로 입사되는 빛을 정면으로 집중시켜 유효 시야각 범위에서 표시 장치의 밝기를 향상시켜주는 역할을 할 수 있다. 제1 및 제2 프리즘 시트 위에 형성되는 보호 시트는 프리즘 시트의 표면을 보호하는 역할을 수행할 뿐만 아니라, 광의 분포를 균일하게 하기 위하여 광을 확산시키는 역할을 수행할 수 있다. 이와 같은 광학 시트(140)의 구성은 위 예에 한정되지 않으며, 표시 장치(100)의 사양에 따라서 다양하게 변경될 수 있다.

[0037] 도광판(150)은 하부 수납 용기(115) 내부에, 백라이트 유닛(170)의 복수의 광원들(174)과 인접하여 배치되고, 복수의 광원들(174)이 제공하는 빛을 가이드 한다. 도광판(150)은 복수의 광원들(174)에서 방출된 빛을 각 방향으로 확산시키며, 광원들(174)의 배치에 따라 밝은 부분으로 나타나는 휘선이 표시 장치(100)의 전면에서 보이지 않도록 한다. 도광판(150)은 복수의 광원들(174)로부터 제공되는 빛이 유입되는 입광부와, 입광부의 반대쪽에 정의되는 대광부를 포함할 수 있다.

[0038] 반사 시트(160)는 도광판(150)의 하부에 설치되어, 도광판(150)의 하부로 방출되는 빛을 상부로 반사시킬 수 있다. 반사 시트(160)는 빛의 손실을 줄임과 동시에 표시 패널(120)로 입사되는 빛의 균일도를 향상시키는 역할을 할 수 있다. 반사 시트(160)는 별도의 시트 형식으로 삽입될 수 있으며, 별도의 시트 형식이 아닌 하부 수납 용기(115)에 반사 효율이 높은 물질을 도포하여 형성된 반사 패턴을 형성될 수도 있다.

[0039] 백라이트 유닛(170)은 하부 수납 용기(115) 내에 배치되며, 회로 기관(172)과, 회로 기관(172)의 일면 상에 실장된 복수의 광원들(174)을 포함한다. 복수의 광원들(174)은, 예를 들어, 점광원일 수 있으며, 발광 다이오드 소자(Light Emitting Diode; LED)를 사용할 수 있다. 복수의 광원들(174)은 회로 기관(172)의 일면 상에 제2 방향(X2)으로 배열되고, 서로 이격되어 형성될 수 있다. 여기서, 제2 방향(X2)으로 배열된다는 것은 광원들(174)이 배열된 양상이 하나의 방향성을 가진다는 것을 의미할 뿐, 하나의 라인으로 정확히 정렬된 것으로 한정되지 않음은 물론이다. 또한, 복수의 광원들(174)은 점광원에 한정되지 않고, 선광원 등에 적용될 수도 있다. 복수의 광원 소자(174)가 실장된 회로 기관(172)은 하부 수납 용기(115) 내에 배치될 수 있다. 도 1에서 복수의 광원들(174)의 개수는 4개이나 이에 한정되지 않으며 다양하게 변경 실시될 수 있다. 이 실시예에서, 백라이트 유닛(170)은 표시 패널(120)의 장1변에만 배열되나, 다른 실시예에서 백라이트 유닛(170)은 표시 패널(120)을 가운데에 두고 장2변에 각각 제2 방향(X2)으로 연장되어 배열될 수 있다. 또한 다른 실시예에서 백라이트 유닛(170)은 표시 패널(120)의 단1변 또는 단2변에 각각 제1 방향(X1)으로 연장되어 배열될 수 있다.

[0040] 도 2는 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛을 보여주는 블록도이다.

[0041] 도 2를 참조하면, 표시 패널(120)은 영상을 표시한다. 표시 패널(120)은 특별히 한정되지 않으나, 이 실시예에서 표시 패널(120)은 백라이트 유닛(170)을 필요로 하는 액정 표시 패널인 것을 예로써 설명한다.

[0042] 표시 패널(120)은 제1 방향(X1)으로 신장된 복수의 데이터 라인들(DL1~DLm)과 제2 방향(X2)으로 신장된 복수의 게이트 라인들(GL1~GLn) 그리고 복수의 게이트 라인들(GL1~GLn)과 복수의 데이터 라인들(DL1~DLm)이 교차하는 교차 영역에 배열된 복수의 픽셀들(PX)을 포함한다. 복수의 데이터 라인들(DL1~DLm)과 복수의 게이트 라인들(GL1~GLn)은 서로 절연되어 있다. 복수의 픽셀들(PX) 각각은 박막 트랜지스터(TR), 액정 커패시터(CLC) 및 스

토리지 커패시터(CST)로 이루어진다.

- [0043] 복수의 픽셀들(PX)은 동일한 구조로 이루어진다. 따라서, 하나의 픽셀의 구성을 설명함으로써, 픽셀들(PX) 각각에 대한 설명은 생략한다. 픽셀(PX)의 박막 트랜지스터(TR)는 복수 게이트 라인(GL1~GLn) 중 제1 게이트 라인(GL1)에 연결된 게이트 전극, 복수의 데이터 라인(DL1~DLm) 중 제1 데이터 라인(DL1)에 연결된 소스 전극 및 액정 커패시터(CLC)와 스토리지 커패시터(CST)에 연결된 드레인 전극을 구비한다. 액정 커패시터(CLC)와 스토리지 커패시터(CST) 각각의 일단은 박막 트랜지스터(TR)의 드레인 전극에 병렬 연결된다. 액정 커패시터(CLC)와 스토리지 커패시터(CST) 각각의 타단은 공통 전압과 연결될 수 있다.
- [0044] 구동 회로(130)는 타이밍 컨트롤러(210), 레벨 쉬프터(220), 게이트 드라이버(230) 및 데이터 드라이버(240)를 포함한다.
- [0045] 타이밍 컨트롤러(210)는 외부로부터 제어 신호들(CTRL)와 영상 신호(RGB)를 입력받는다. 제어 신호들(CTRL)은 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 포함한다. 타이밍 컨트롤러(210)는 제어 신호들(CTRL)에 기초하여 영상 신호(RGB)를 표시 패널(120)의 동작 조건에 맞게 처리한 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)를 데이터 드라이버(240)로 제공하고, 제2 제어 신호(CONT2)를 게이트 드라이버(230)로 제공한다. 제1 제어 신호(CONT1)는 수평 동기 시작 신호, 클럭 신호, 극성 반전 신호 및 라인 래치 신호를 포함하고, 제2 제어 신호(CONT2)는 수직 동기 시작 신호, 출력 인에이블 신호 및 게이트 펄스 신호(CPV)를 포함할 수 있다. 타이밍 컨트롤러(210)는 표시 패널(120)의 픽셀들(PX)의 배열 및 디스플레이 주파수 등에 따라서 영상 데이터 신호(DATA)를 다양하게 변경하여 출력할 수 있다. 타이밍 컨트롤러(210)는 레벨 쉬프터(220)로 게이트 펄스 신호(CPV) 및 게이트 온 제어 신호(VON\_CTRL)를 제공한다. 또한, 타이밍 컨트롤러(210)는 백라이트 유닛(170)으로 백라이트 제어 신호(BLC)를 제공한다.
- [0046] 레벨 쉬프터(220)는 타이밍 컨트롤러(210)로부터의 게이트 펄스 신호(CPV) 및 게이트 온 제어 신호(VON\_CTRL)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다. 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB) 각각은 게이트 온 전압 레벨 및 게이트 오프 전압 레벨을 갖는 신호이며, 게이트 펄스 신호(CPV) 및 게이트 온 제어 신호(VON\_CTRL)에 따라서 게이트 온 전압 레벨이 설정될 수 있다.
- [0047] 게이트 드라이버(230)는 타이밍 컨트롤러(210)로부터의 제2 제어 신호(CONT2)와 레벨 쉬프터(220)로부터의 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)에 응답해서 게이트 라인들(GL1~GLn)을 구동한다. 게이트 드라이버(230)는 게이트 구동 IC(Integrated circuit)를 포함할 수 있다. 다른 예에서, 게이트 드라이버(230)는 산화물 반도체, 비정질 반도체, 결정질 반도체, 다결정 반도체 등을 이용한 회로로도 구현될 수 있다. 이러한 경우, 게이트 드라이버(230)는 앞서 도 1에 도시되고 설명된 바와 같이, 하부 표시판(122)에 실장되지 않고 하부 표시판(122)에 집적된다.
- [0048] 데이터 드라이버(240)는 타이밍 컨트롤러(210)로부터의 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)에 응답해서 데이터 라인들(DL1~DLm)을 구동한다.
- [0049] 도 3은 도 2에 도시된 레벨 쉬프터의 구성 예를 보여주는 도면이다.
- [0050] 도 3을 참조하면, 레벨 쉬프터(220)는 전압 분배기(222), 게이트 온 전압 선택기(224) 및 게이트 클럭 발생기(226)를 포함한다. 전압 분배기(222)는 저항들(R1, R2)을 포함한다. 저항(R1)은 제2 게이트 온 전압(VONH)과 노드(NA) 사이에 연결된다. 저항(R2)은 노드(NA)와 접지 전압(VSS) 사이에 연결된다. 노드(NA)의 전압 레벨은 저항들(R1, R2)에 의해서 분압된 제1 게이트 온 전압(VONN)로 설정된다. 그러므로 제1 게이트 온 전압(VONN)보다 제2 게이트 온 전압(VONH)의 전압 레벨이 더 높다. 예컨대, 제1 게이트 온 전압(VONN)이 26V인 경우, 제2 게이트 온 전압(VONH)은 28V이다. 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH)의 전압 레벨은 이에 한정되지 않고, 다양하게 변경될 수 있다.
- [0051] 게이트 온 전압 선택기(224)는 도 2에 도시된 타이밍 컨트롤러(210)로부터 제공되는 게이트 온 제어 신호(VON\_CTRL)에 응답해서 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH) 중 어느 하나를 게이트 온 전압(VON)으로서 출력한다.
- [0052] 게이트 클럭 발생기(226)는 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)을 입력받고, 도 2에 도시된 타이밍 컨트롤러(210)로부터 제공되는 게이트 펄스 신호(CPV)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다.
- [0053] 도 4는 도 3에 도시된 레벨 쉬프터에서 사용되는 신호들을 보여주는 타이밍도이다. 도 4에 도시된 예에서, 도

1의 백라이트 유닛(170) 내 광원들(174)은 제1 게이트 라인(GL1)과 인접한 면에 배열된 것을 일 예로 설명한다.

- [0054] 도 4를 참조하면, 한 프레임동안 게이트 라인들(GL1-GLn)은 순차적으로 스캐닝된다. 도 2에 도시된 타이밍 컨트롤러(210)는 수직 동기 시작 신호(STV)가 활성화된 후 소정 시간동안 게이트 온 제어 신호(VON\_CTRL)를 로우 레벨로 출력하고, 소정 시간이 경과한 후 게이트 온 제어 신호(VON\_CTRL)를 하이 레벨로 출력한다. 예컨대, 타이밍 컨트롤러(210)는 수직 동기 시작 신호(STV)가 활성화된 후 여섯 번째 라인 래치 신호(TP)에 동기해서 게이트 온 제어 신호(VON\_CTRL)를 하이 레벨로 출력한다. 그러므로, 광원(174)과 인접한 2개의 게이트 라인들(GL1-GL2)의 게이트 온 전압(VON)은 제1 게이트 온 전압(VONN)으로, 나머지 게이트 라인들(GL3-GLn)의 게이트 온 전압(VON)은 제2 게이트 온 전압(VONH)으로 설정된다.
- [0055] 도 1 및 도 2에 도시된 예에서, 광원들(174)이 게이트 라인(GL1)과 인접하게 배열된 경우, 표시 패널(120) 소정의 게이트 라인들(GL1-GLi)에 대응하는 표시 영역 중 광원들(174)에 근접한 영역일수록 더 밝게 보이는 핫스팟 현상이 나타날 수 있다. 본 발명에서는 표시 패널(120) 소정의 게이트 라인들(GL1-GL2)을 구동하는 게이트 온 전압(VON)의 전압 레벨을 제1 게이트 온 전압(VONN)으로 그리고 나머지 게이트 라인들(GL3-GLn)의 게이트 온 전압(VON)의 전압 레벨을 제2 게이트 온 전압(VONH)으로 설정한다. 광원들(174)과 인접한 게이트 라인들(GL1-GL2)을 구동하는 게이트 온 전압(VON)의 전압 레벨을 제2 게이트 온 전압(VONH)보다 낮은 제1 게이트 온 전압(VONN)으로 설정함으로써 픽셀(PX) 내 액정 커패시터(CLC)의 충전율이 높아지게 된다. 게이트 라인들(GL1-GL2)과 연결된 픽셀들(PX) 내 액정 커패시터들(CLC)의 충전율이 낮아짐에 따라서 게이트 라인들(GL1-GL2)과 연결된 픽셀들(PX)의 휘도가 낮아지므로 핫스팟 현상이 시인되지 않는다.
- [0056] 이 실시예에서는 광원(174)과 인접한 2개의 게이트 라인들(GL1-GL2)의 게이트 온 전압(VON)의 전압 레벨을 제1 게이트 온 전압(VONN)으로 설정하는 것을 일 예로 설명하나, 핫스팟이 발생하는 면적에 따라서 게이트 온 전압(VON)의 전압 레벨을 제1 게이트 온 전압(VONN)으로 설정하는 게이트 라인들의 수는 다양하게 변경될 수 있다.
- [0057] 도 5는 도 3에 도시된 게이트 클럭 발생기의 구성 예를 보여주는 도면이다.
- [0058] 도 5를 참조하면, 게이트 클럭 발생기(226)는 스위칭 회로들(226a, 226b, 226c), 저항(R11) 그리고 신호 발생기(226d)를 포함한다. 신호 발생기(226d)는 도 2에 도시된 타이밍 컨트롤러(210)로부터의 게이트 펄스 신호(CPV)에 응답해서 제1 게이트 펄스 신호(CPV1), 제2 게이트 펄스 신호(CPV2) 및 차지 쉐어 신호(CPVX)를 발생한다.
- [0059] 스위칭 회로(226a)는 제1 게이트 펄스 신호(CPV1)에 응답해서 게이트 온 전압(VON)과 게이트 오프 전압(VOFF) 중 어느 하나를 제1 게이트 클럭 신호(CKV)로 출력한다. 스위칭 회로(226b)는 제2 게이트 펄스 신호(CPV2)에 응답해서 게이트 온 전압(VON)과 게이트 오프 전압(VOFF) 중 어느 하나를 제2 게이트 클럭 신호(CKVB)로 출력한다. 스위칭 회로(226c)와 저항(R11)은 제1 게이트 클럭 신호(CKV)가 출력되는 노드 및 제2 게이트 클럭 신호(CKVB)가 출력되는 노드 사이에 직렬로 순차적으로 연결된다. 스위칭 회로(226c)는 차지 쉐어 신호(CPVX)에 응답해서 제1 게이트 클럭 신호(CKV)가 출력되는 노드 및 제2 게이트 클럭 신호(CKVB)가 출력되는 노드를 전기적으로 연결한다.
- [0060] 도 6은 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛의 다른 실시예에 따른 구성을 보여주는 블록도이다.
- [0061] 도 6에서 표시 패널(120) 및 백라이트 유닛(170)은 도 2에 도시된 그것들과 동일한 구성 및 동작을 수행하므로, 동일한 인출부호를 병기한다. 구동 회로(300)는 타이밍 컨트롤러(310), 레벨 쉬프터(320), 게이트 드라이버(330) 및 데이터 드라이버(340)를 포함한다.
- [0062] 타이밍 컨트롤러(310)는 외부로부터 제어 신호들(CTRL)와 영상 신호(RGB)를 입력받는다. 제어 신호들(CTRL)은 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 포함한다. 타이밍 컨트롤러(310)는 제어 신호들(CTRL)에 기초하여 영상 신호(RGB)를 표시 패널(120)의 동작 조건에 맞게 처리한 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)를 데이터 드라이버(340)로 제공하고, 제2 제어 신호(CONT2)를 게이트 드라이버(330)로 제공한다. 제1 제어 신호(CONT1)는 수평 동기 시작 신호, 클럭 신호, 극성 반전 신호 및 라인 래치 신호를 포함하고, 제2 제어 신호(CONT2)는 수직 동기 시작 신호, 출력 인에이블 신호 및 게이트 펄스 신호(CPV)를 포함할 수 있다. 타이밍 컨트롤러(310)는 표시 패널(120)의 픽셀들(PX)의 배열 및 디스플레이 주파수 등에 따라서 영상 데이터 신호(DATA)를 다양하게 변경하여 출력할 수 있다. 타이밍 컨트롤러(310)는 레벨 쉬프터(320)로 게이트 펄스 신호(CPV)를 제공하고, 백라이트 유닛(170)으로 백라이트 제어 신호(BLC)를 제공한다.
- [0063] 게이트 드라이버(330)는 타이밍 컨트롤러(310)로부터의 제2 제어 신호(CONT2)와 레벨 쉬프터(320)로부터의 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)에 응답해서 게이트 라인들(GL1-GLn)을 구동한다. 게이

트 드라이버(330)는 게이트 구동 IC(Integrated circuit)를 포함할 수 있다. 다른 예에서, 게이트 드라이버(330)는 산화물 반도체, 비정질 반도체, 결정질 반도체, 다결정 반도체 등을 이용한 회로로도 구현될 수 있다. 이러한 경우, 게이트 드라이버(330)는 앞서 도 1에 도시되고 설명된 바와 같이, 하부 표시판(122)에 실장되지 않고 하부 표시판(122)에 집적된다.

- [0064] 데이터 드라이버(340)는 타이밍 컨트롤러(310)로부터의 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)에 응답해서 데이터 라인들(DL1-DLm)을 구동한다. 또한, 이 실시예에서, 데이터 드라이버(340)는 레벨 쉬프터(320)로 게이트 온 제어 신호(STVC)를 제공한다.
- [0065] 레벨 쉬프터(220)는 타이밍 컨트롤러(310)로부터의 게이트 펄스 신호(CPV) 및 데이터 드라이버(340)로부터의 게이트 온 제어 신호(STVC)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다. 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB) 각각은 게이트 온 전압 레벨 및 게이트 오프 전압 레벨을 갖는 신호이며, 게이트 펄스 신호(CPV) 및 게이트 온 제어 신호(STVC)에 따라서 게이트 온 전압 레벨이 설정될 수 있다.
- [0066] 도 7은 도 6에 도시된 레벨 쉬프터의 구체적인 구성 예를 보여주는 블록도이다.
- [0067] 도 7을 참조하면, 레벨 쉬프터(320)는 전압 분배기(322), 게이트 온 전압 선택기(324) 및 게이트 클럭 발생기(326)를 포함한다. 전압 분배기(322)는 저항들(R11, R12)을 포함한다. 저항(R11)은 제2 게이트 온 전압(VONH)과 노드(NB) 사이에 연결된다. 저항(R12)은 노드(NB)와 접지 전압(VSS) 사이에 연결된다. 노드(NB)의 전압 레벨은 저항들(R11, R12)에 의해서 분압된 제1 게이트 온 전압(VONN)로 설정된다. 그러므로 제1 게이트 온 전압(VONN)보다 제2 게이트 온 전압(VONH)의 전압 레벨이 더 높다. 예컨대, 제1 게이트 온 전압(VONN)이 26V인 경우, 제2 게이트 온 전압(VONH)은 28V이다. 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH)의 전압 레벨은 이에 한정되지 않고, 다양하게 변경될 수 있다.
- [0068] 게이트 온 전압 선택기(324)는 도 6에 도시된 타이밍 컨트롤러(310)로부터 제공되는 수직 동기 시작 신호(STV) 및 데이터 드라이버(340)로부터 제공되는 게이트 온 제어 신호(STVC)에 응답해서 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH) 중 어느 하나를 게이트 온 전압(VON)으로서 출력한다.
- [0069] 게이트 클럭 발생기(326)는 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)을 입력받고, 도 6에 도시된 타이밍 컨트롤러(310)로부터 제공되는 게이트 펄스 신호(CPV)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다.
- [0070] 도 8은 도 7에 도시된 게이트 온 전압 선택기의 구체적인 구성 예를 보여주는 도면이다.
- [0071] 도 8을 참조하면, 게이트 온 전압 선택기(324)는 제1 레벨 쉬프터(410), 제1 출력 회로(420), 제2 레벨 쉬프터(420) 및 제2 출력 회로(440)를 포함한다.
- [0072] 제1 레벨 쉬프터(410)는 수직 동기 시작 신호(STV)를 부스팅해서 부스팅된 수직 동기 시작 신호(STVH)를 출력한다. 제1 출력 회로(420)는 다이오드(421), 커패시터(422), 그리고 트랜지스터들(423, 424)을 포함한다. 다이오드(421)는 부스팅된 수직 동기 시작 신호(STVH)와 제1 노드(N1) 사이에 연결된다. 커패시터(422)는 제1 노드(N1)와 접지 전압 사이에 연결된다. 트랜지스터(423)는 제1 노드(N1)와 접지 전압 사이에 연결되고, 게이트 온 제어 신호(STVC)와 연결된 게이트 단자를 포함한다. 트랜지스터(424)는 제2 게이트 온 전압(VONH)과 출력 노드(NOUT) 사이에 연결되고, 제1 노드(N1)와 연결된 게이트 단자를 포함한다.
- [0073] 제2 레벨 쉬프터(430)는 게이트 온 제어 신호(STVC)를 부스팅해서 부스팅된 게이트 온 제어 신호(STVCH)를 출력한다. 제2 출력 회로(440)는 다이오드(441), 커패시터(442), 그리고 트랜지스터들(443, 444)을 포함한다. 다이오드(441)는 부스팅된 게이트 온 제어 신호(STVCH)와 제2 노드(N2) 사이에 연결된다. 커패시터(442)는 제2 노드(N2)와 접지 전압 사이에 연결된다. 트랜지스터(443)는 제2 노드(N2)와 접지 전압 사이에 연결되고, 수직 동기 시작 신호(STV)와 연결된 게이트 단자를 포함한다. 트랜지스터(444)는 제1 게이트 온 전압(VONN)과 출력 노드(NOUT) 사이에 연결되고, 제2 노드(N2)와 연결된 게이트 단자를 포함한다.
- [0074] 이와 같은 구성을 갖는 게이트 온 전압 선택기(324)의 동작은 다음과 같다. 먼저, 한 프레임의 시작을 나타내는 수직 동기 시작 신호(STV)가 하이 레벨로 활성화되면, 제1 레벨 쉬프터(410)는 부스팅된 수직 동기 시작 신호(STVH)를 출력한다. 다이오드(421)를 통해 제1 노드(N1)가 부스팅된 수직 동기 시작 신호(STVH) 레벨로 상승하면 트랜지스터(424)가 턴 온되어서 출력 노드(NOUT)로 제1 게이트 온 전압(VONN)이 전달된다. 그러므로 게이트 온 전압(VON)은 제1 게이트 온 전압(VONN)레벨로 설정된다. 이때 게이트 온 제어 신호(STVC)는 로우 레벨로

유지되어서 트랜지스터(423)는 턴 오프 상태를 유지하고, 커패시터(422)에 의해서 제1 노드(N1)는 부스팅된 수직 동기 시작 신호(STVH) 레벨로 유지될 수 있다.

- [0075] 수직 동기 시작 신호(STV)가 하이 레벨로 활성화된 후 소정 시간이 경과하면 게이트 온 제어 신호(STVC)가 하이 레벨로 천이한다. 제1 출력 회로(420) 내 트랜지스터(423)은 턴 온되어서 제1 노드(N1)는 접지 전압 레벨로 디스차지되고, 트랜지스터(424)는 턴 오프된다. 한편, 게이트 온 제어 신호(STVC)가 하이 레벨로 천이함에 따라서 제2 레벨 쉬프터(430)는 부스팅된 게이트 온 제어 신호(STVCH)를 출력한다. 다이오드(441)를 통해 제2 노드(N2)가 부스팅된 게이트 온 제어 신호(STVCH) 레벨로 상승하면 트랜지스터(444)가 턴 온되어서 출력 노드(OUTPUT)로 제2 게이트 온 전압(VONH)이 전달된다. 그러므로 게이트 온 전압(VON)은 제2 게이트 온 전압(VONH)레벨로 설정된다. 이때 수직 동기 시작 신호(STV)는 로우 레벨로 유지되어서 트랜지스터(443)는 턴 오프 상태를 유지하고, 커패시터(442)에 의해서 제2 노드(N2)는 부스팅된 게이트 온 제어 신호(STVCH) 레벨로 유지될 수 있다.
- [0076] 도 9는 도 6에 도시된 데이터 드라이버의 구성 예를 보여주는 도면이다. 도 9에서는 도 6에 도시된 데이터 드라이버(340) 중 게이트 온 제어 신호(STVC)의 발생과 관련된 구성만을 도시하고 설명한다.
- [0077] 도 9를 참조하면, 데이터 드라이버(340)는 쉬프트 레지스터(342), 레지스터(344) 및 로직 회로(346)를 포함한다. 쉬프트 레지스터(342)는 도 6에 도시된 타이밍 컨트롤러(310)로부터 제공되는 제1 제어 신호(CONT1)에 포함된 수직 동기 시작 신호(STV) 및 라인 래치 신호(TP)에 응답해서 복수의 래치 신호들(S1-Sj)을 출력한다. 레지스터(344)는 게이트 온 정보 신호(C1-C6)를 저장한다. 로직 회로(346)는 쉬프트 레지스터(342)로부터의 래치 신호들(S1-Sj) 중 일부(S1-S6)와 레지스터(344)로부터의 게이트 온 정보 신호(C1-C6)에 응답해서 게이트 온 제어 신호(STVC)를 출력한다.
- [0078] 구체적으로, 쉬프트 레지스터(342)는 복수의 플립플롭들(F1-Fj)을 포함한다. 복수의 플립플롭들(F1-Fj)은 직렬로 순차적으로 연결된다. 첫 번째 플립플롭(F1)은 수직 동기 시작 신호(STV)를 입력받고,  $k(1 < k \leq j)$ 인 양의 정수)번째 플립플롭(Fk)은  $k-1$ 번째 플립플롭(Fk-1)으로부터의 래치 신호(Sk-1)를 입력받는다. 복수의 플립플롭들(F1-Fj) 각각은 라인 래치 신호(TP)에 동기해서 동작한다.
- [0079] 로직 회로(346)는 앤드 게이트들(346a-346f) 및 오아 게이트(346g)를 포함한다. 앤드 게이트들(346a-346f) 각각은 대응하는 플립플롭(F1-F6)으로부터 출력되는 래치 신호(S1-S6) 및 레지스터(344)로부터의 대응하는 게이트 온 정보 신호(C1-C6)를 입력받는다. 오아 게이트(346g)는 앤드 게이트들(346a-346f)로부터의 출력 신호를 입력받고, 게이트 온 제어 신호(STVC)를 출력한다.
- [0080] 예컨대, 레지스터(344)에 저장된 게이트 온 정보 신호(C1-C6)가 "000001"인 경우, 데이터 드라이버(340)는 수직 동기 시작 신호(STV)가 하이 레벨로 활성화된 후 쉬프트 레지스터(342) 내 6 번째 플립플롭(F6)으로부터 출력되는 래치 신호(S6)가 하이 레벨로 출력될 때 게이트 온 제어 신호(STVC)를 하이 레벨로 활성화시킨다.
- [0081] 이 예에서, 게이트 온 정보 신호(C1-C6)가 레지스터(344)에 저장된 것으로 도시하고 설명하나, 이에 한정되지 않는다. 예컨대, 게이트 온 정보 신호(C1-C6)는 도 6에 도시된 타이밍 컨트롤러(510)로부터 직접 제공되거나, 풀업 저항 및 퓨즈의 연결을 통해 구현될 수도 있다.
- [0082] 도 10은 도 6에 도시된 레벨 쉬프터의 동작을 설명하기 위한 타이밍도이다.
- [0083] 도 6 내지 도 10을 참조하면, 수직 동기 시작 신호(STV)가 하이 레벨로 활성화되면, 게이트 온 전압 선택기(324) 내 트랜지스터(424)가 턴 온되어서 게이트 온 전압(VON)은 제1 게이트 온 전압(VONN)으로 설정된다. 소정 시간 경과 후, 데이터 드라이버(340)로부터 제공되는 게이트 온 제어 신호(STVC)가 하이 레벨로 활성화되면 게이트 온 전압 선택기(324) 내 트랜지스터(444)가 턴 온되어서 게이트 온 전압(VON)은 제2 게이트 온 전압(VONH)으로 설정된다.
- [0084] 광원들(174)과 인접한 게이트 라인들(GL1-GL2)을 구동하는 게이트 온 전압(VON)의 전압 레벨을 제2 게이트 온 전압(VONH)보다 낮은 제1 게이트 온 전압(VONN)으로 설정함으로써 픽셀(PX) 내 액정 커패시터(CLC)의 충전율이 낮아지게 된다. 게이트 라인들(GL1-GL2)과 연결된 픽셀들(PX) 내 액정 커패시터들(CLC)의 충전율이 낮아짐에 따라서 게이트 라인들(GL1-GL2)과 연결된 픽셀들(PX)의 휘도가 낮아지므로 핫스팟 현상이 시인되지 않는다.
- [0085] 이 실시예에서는 광원(174)과 인접한 2개의 게이트 라인들(GL1-GL2)의 게이트 온 전압(VON)의 전압 레벨을 제1 게이트 온 전압(VONN)으로 설정하는 것을 일 예로 설명하나, 핫스팟이 발생하는 면적에 따라서 게이트 온 전압(VON)의 전압 레벨을 제1 게이트 온 전압(VONN)으로 설정하는 게이트 라인들의 수는 다양하게 변경될 수 있다.
- [0086] 도 11은 도 1에 도시된 표시 장치의 표시 패널, 구동 회로 및 백라이트 유닛의 다른 실시예에 따른 구성을 보여

주는 블록도이다.

- [0087] 도 11에서 표시 패널(120) 및 백라이트 유닛(170)은 도 2에 도시된 그것들과 동일한 구성 및 동작을 수행하므로, 동일한 인출부호를 병기한다. 구동 회로(500)는 타이밍 컨트롤러(510), 레벨 쉬프터(520), 게이트 드라이버(530) 및 데이터 드라이버(540)를 포함한다.
- [0088] 타이밍 컨트롤러(510)는 외부로부터 제어 신호들(CTRL)와 영상 신호(RGB)를 입력받는다. 제어 신호들(CTRL)은 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 포함한다. 타이밍 컨트롤러(510)는 제어 신호들(CTRL)에 기초하여 영상 신호(RGB)를 표시 패널(120)의 동작 조건에 맞게 처리한 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)를 데이터 드라이버(540)로 제공하고, 제2 제어 신호(CONT2)를 게이트 드라이버(530)로 제공한다. 제1 제어 신호(CONT1)는 수평 동기 시작 신호, 클럭 신호, 극성 반전 신호 및 라인 래치 신호를 포함하고, 제2 제어 신호(CONT2)는 수직 동기 시작 신호, 출력 인에이블 신호 및 게이트 펄스 신호(CPV)를 포함할 수 있다. 타이밍 컨트롤러(510)는 표시 패널(120)의 픽셀들(PX)의 배열 및 디스플레이 주파수 등에 따라서 영상 데이터 신호(DATA)를 다양하게 변경하여 출력할 수 있다. 타이밍 컨트롤러(510)는 백라이트 유닛(170)으로 백라이트 제어 신호(BLC)를 제공하고, 레벨 쉬프터(520)로 게이트 펄스 신호(CPV) 및 백라이트 제어 신호(BLC)를 제공한다.
- [0089] 게이트 드라이버(530)는 타이밍 컨트롤러(510)로부터의 제2 제어 신호(CONT2)와 레벨 쉬프터(520)로부터의 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)에 응답해서 게이트 라인들(GL1-GLn)을 구동한다. 게이트 드라이버(530)는 게이트 구동 IC(Integrated circuit)를 포함할 수 있다. 다른 예에서, 게이트 드라이버(230)는 산화물 반도체, 비정질 반도체, 결정질 반도체, 다결정 반도체 등을 이용한 회로로도 구현될 수 있다. 이러한 경우, 게이트 드라이버(530)는 앞서 도 1에 도시되고 설명된 바와 같이, 하부 표시판(122)에 실장되지 않고 하부 표시판(122)에 집적된다.
- [0090] 데이터 드라이버(540)는 타이밍 컨트롤러(510)로부터의 영상 데이터 신호(DATA) 및 제1 제어 신호(CONT1)에 응답해서 데이터 라인들(DL1-DLm)을 구동한다.
- [0091] 레벨 쉬프터(520)는 타이밍 컨트롤러(510)로부터의 게이트 펄스 신호(CPV) 및 백라이트 제어 신호(BLC)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다. 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB) 각각은 게이트 온 전압 레벨 및 게이트 오프 전압 레벨을 갖는 신호이며, 게이트 펄스 신호(CPV) 및 백라이트 제어 신호(BLC)에 따라서 게이트 온 전압 레벨이 설정될 수 있다.
- [0092] 도 12는 도 11에 도시된 레벨 쉬프터의 구성 예를 보여주는 도면이다.
- [0093] 도 12를 참조하면, 레벨 쉬프터(520)는 전압 분배기(522), 게이트 온 전압 선택기(524) 및 게이트 클럭 발생기(526)를 포함한다. 전압 분배기(522)는 저항들(R21, R22)을 포함한다. 저항(R21)은 제2 게이트 온 전압(VONH)과 노드(NC) 사이에 연결된다. 저항(R22)은 노드(NC)와 접지 전압(VSS) 사이에 연결된다. 노드(NC)의 전압 레벨은 저항들(R21, R22)에 의해서 분압된 제1 게이트 온 전압(VONN)로 설정된다. 그러므로 제1 게이트 온 전압(VONN)보다 제2 게이트 온 전압(VONH)의 전압 레벨이 더 높다. 예컨대, 제1 게이트 온 전압(VONN)이 28V인 경우, 제2 게이트 온 전압(VONH)은 32V이다. 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH)의 전압 레벨은 이에 한정되지 않고, 다양하게 변경될 수 있다.
- [0094] 게이트 온 전압 선택기(524)는 도 11에 도시된 타이밍 컨트롤러(310)로부터 제공되는 백라이트 제어 신호(BLC)에 응답해서 제1 게이트 온 전압(VONN) 및 제2 게이트 온 전압(VONH) 중 어느 하나를 게이트 온 전압(VON)으로서 출력한다.
- [0095] 게이트 클럭 발생기(526)는 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)을 입력받고, 도 11에 도시된 타이밍 컨트롤러(510)로부터 제공되는 게이트 펄스 신호(CPV)에 응답해서 제1 게이트 클럭 신호(CKV) 및 제2 게이트 클럭 신호(CKVB)를 출력한다.
- [0096] 도 13은 도 12에 도시된 게이트 온 전압 선택기의 구체적인 구성 예를 보여주는 도면이다.
- [0097] 도 13을 참조하면, 게이트 온 전압 선택기(524)는 인버터(605), 제1 레벨 쉬프터(610), 제1 출력 회로(620), 제2 레벨 쉬프터(630) 및 제2 출력 회로(640)를 포함한다.
- [0098] 제1 레벨 쉬프터(610)는 백라이트 제어 신호(BLC)를 부스팅해서 부스팅된 백라이트 제어 신호(BLCH)를 출력한다. 제1 출력 회로(620)는 커패시터(621), 그리고 트랜지스터(622)를 포함한다. 커패시터(622)는 제1 레벨 쉬프터(610)의 출력단과 접지 전압 사이에 연결된다. 트랜지스터(622)는 제2 게이트 온 전압(VONH)과 출

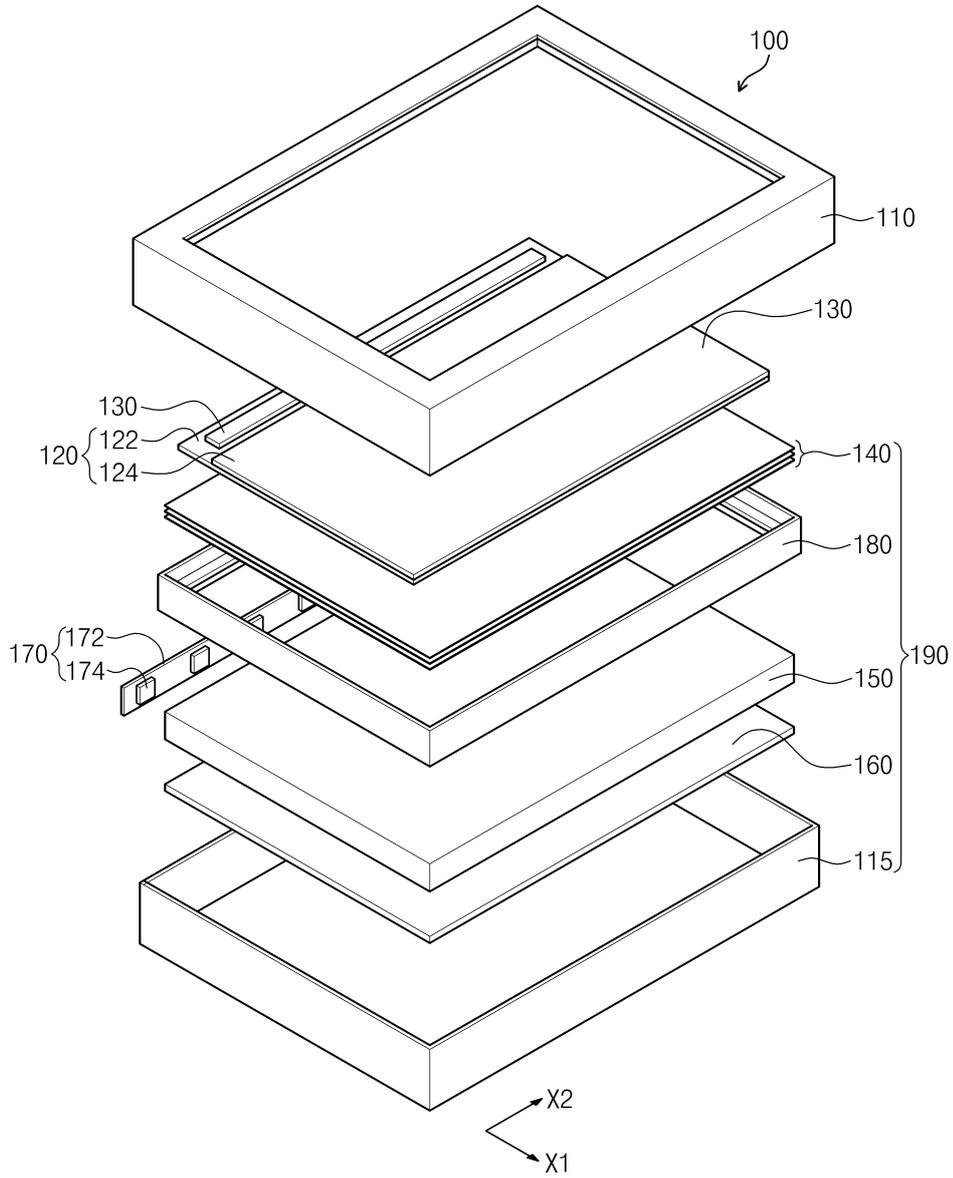


224, 324, 524: 게이트 온 전압 선택기

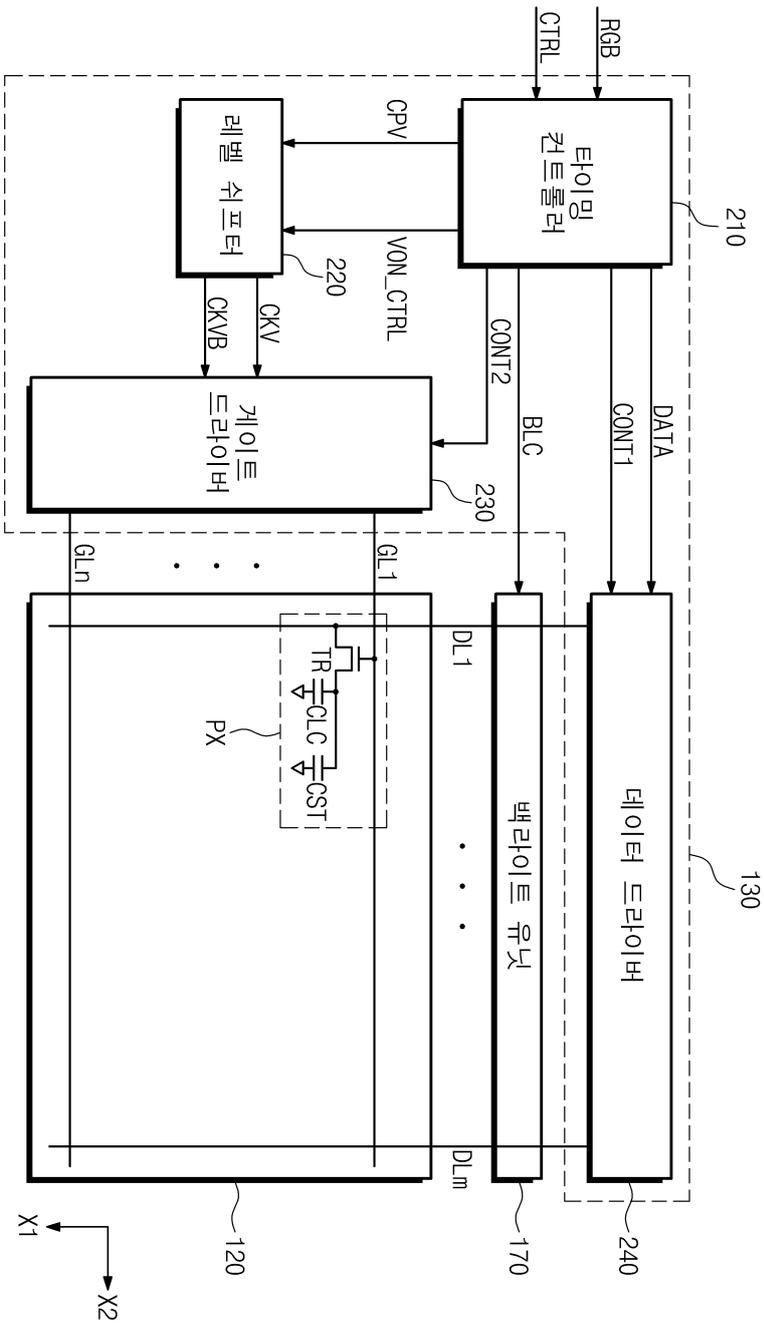
226, 326, 526: 게이트 클럭 발생기

도면

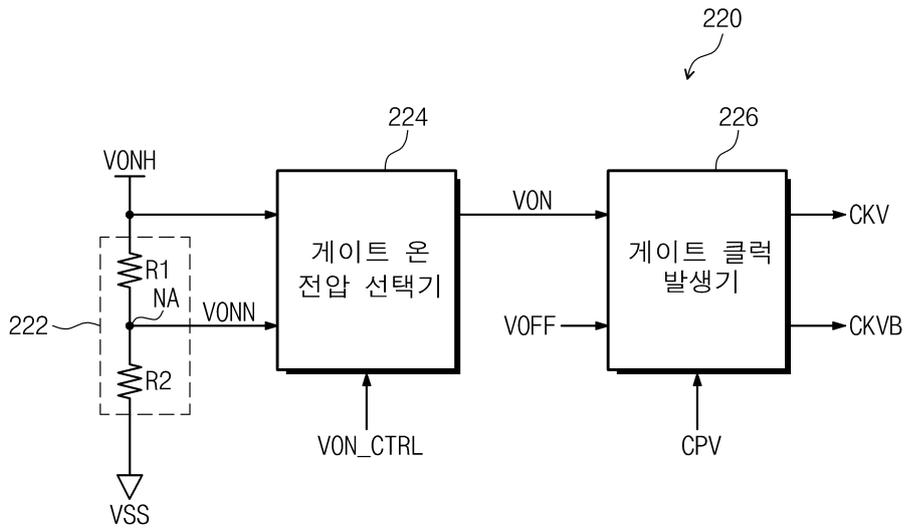
도면1



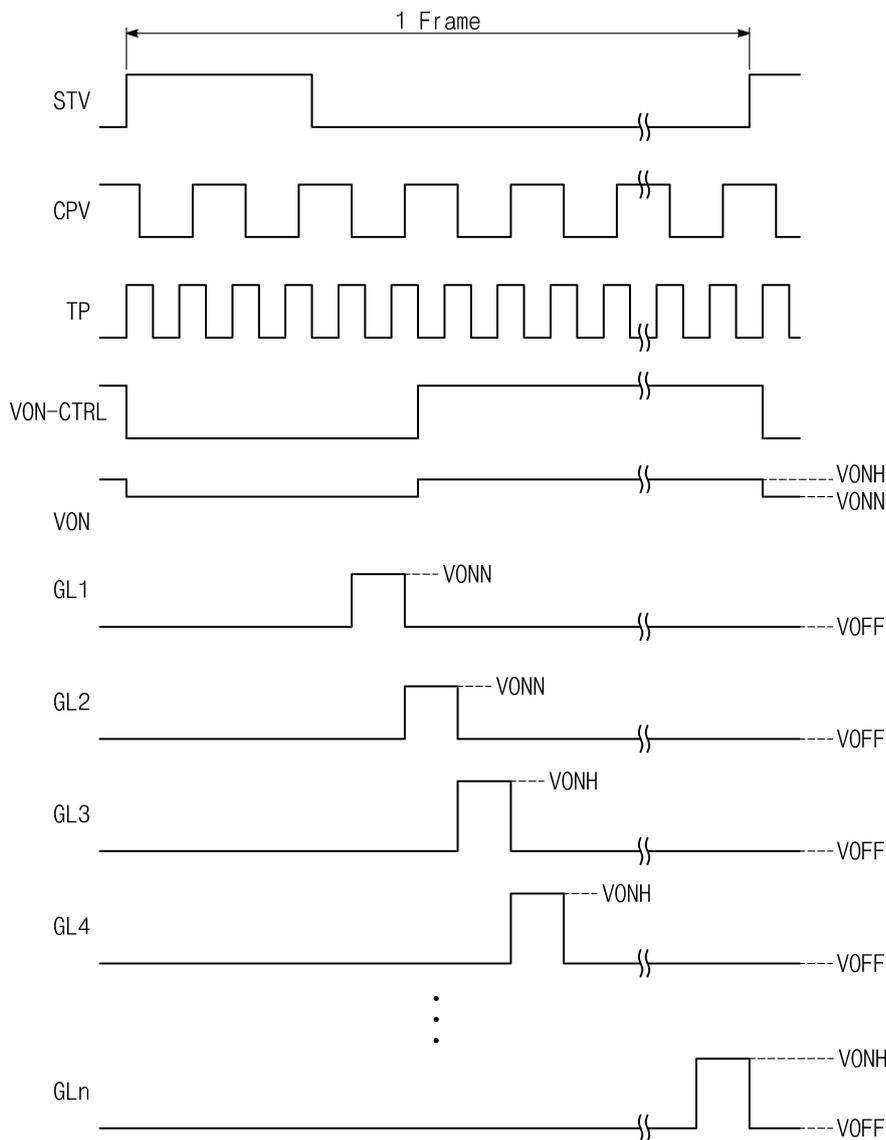
도면2



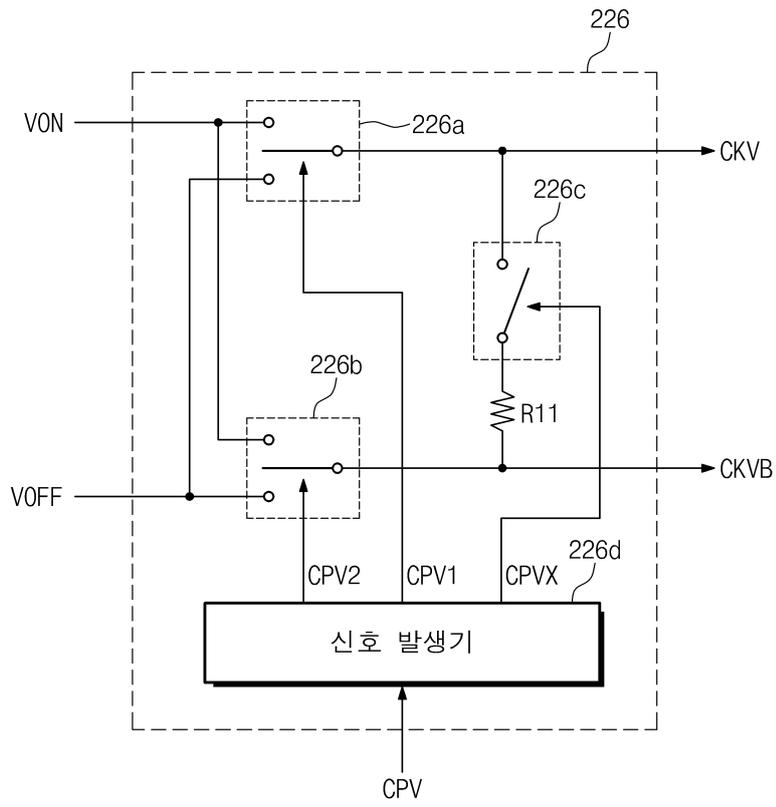
도면3



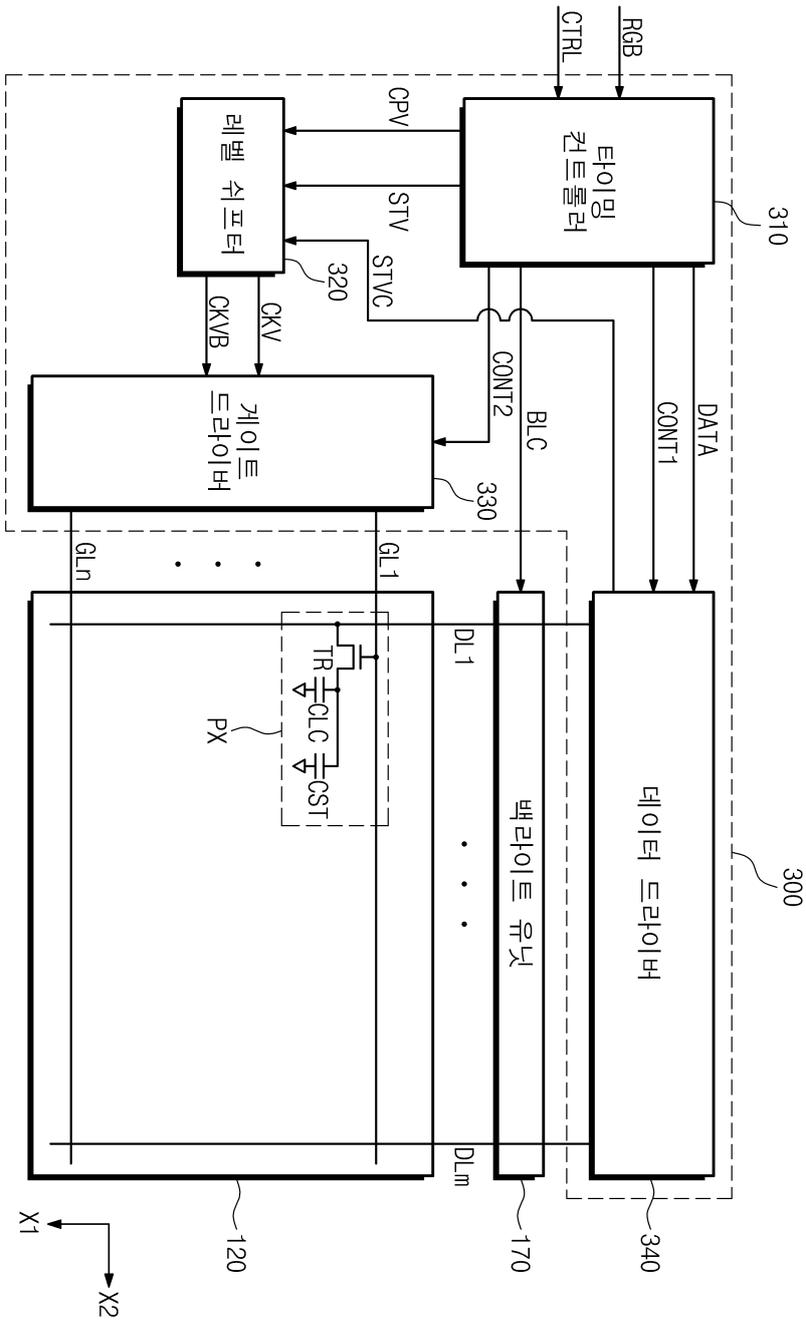
도면4



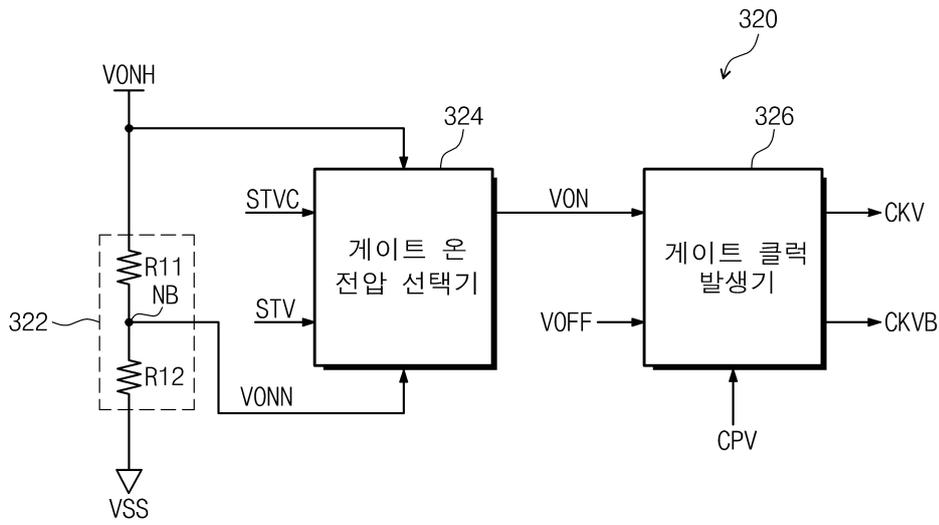
도면5



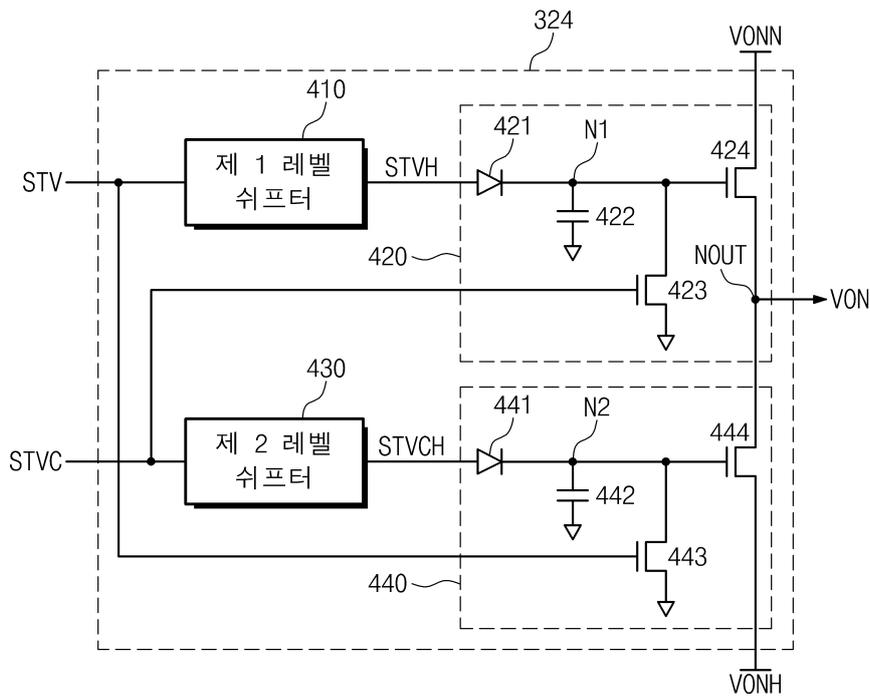
도면6



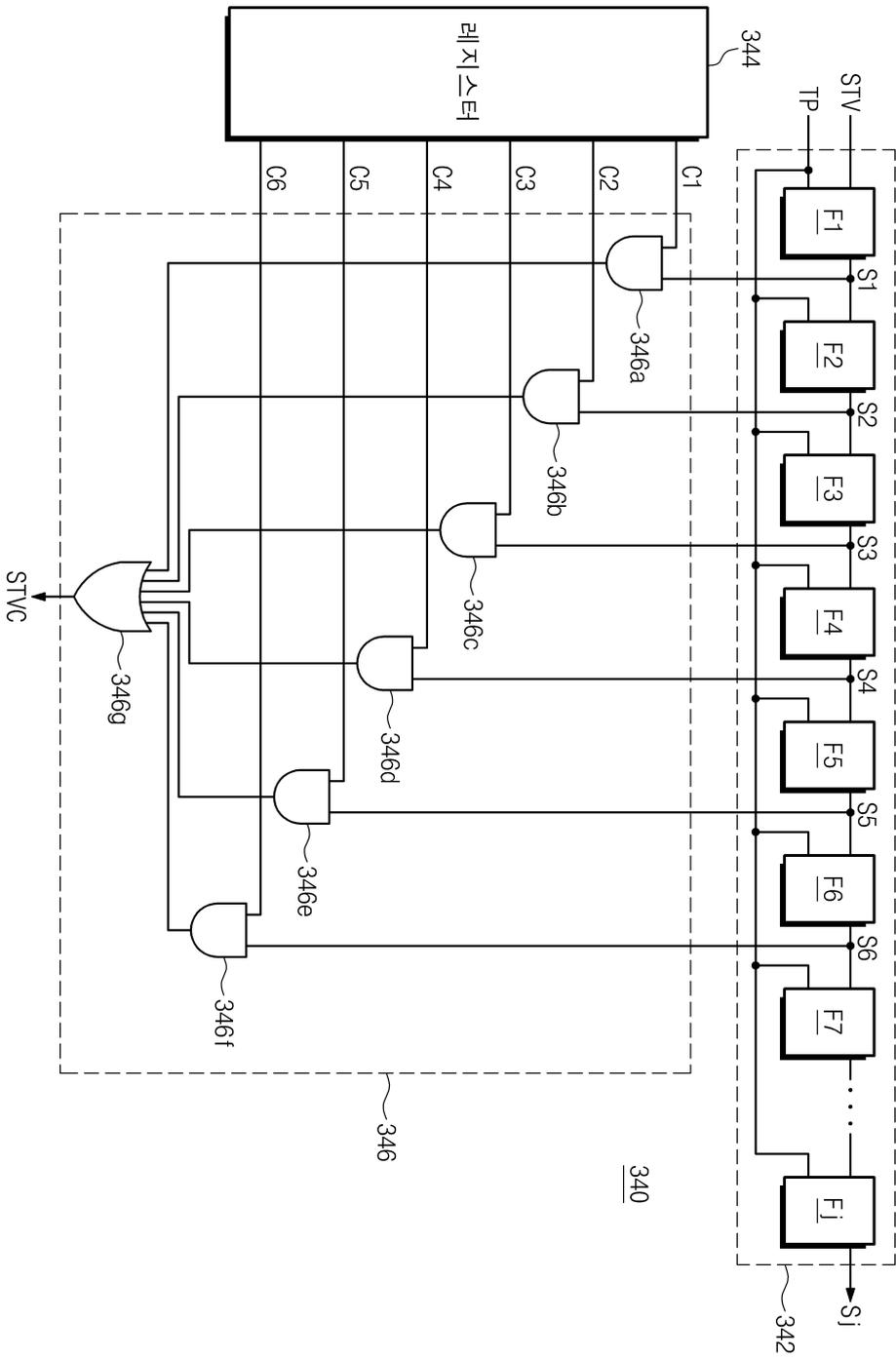
도면7



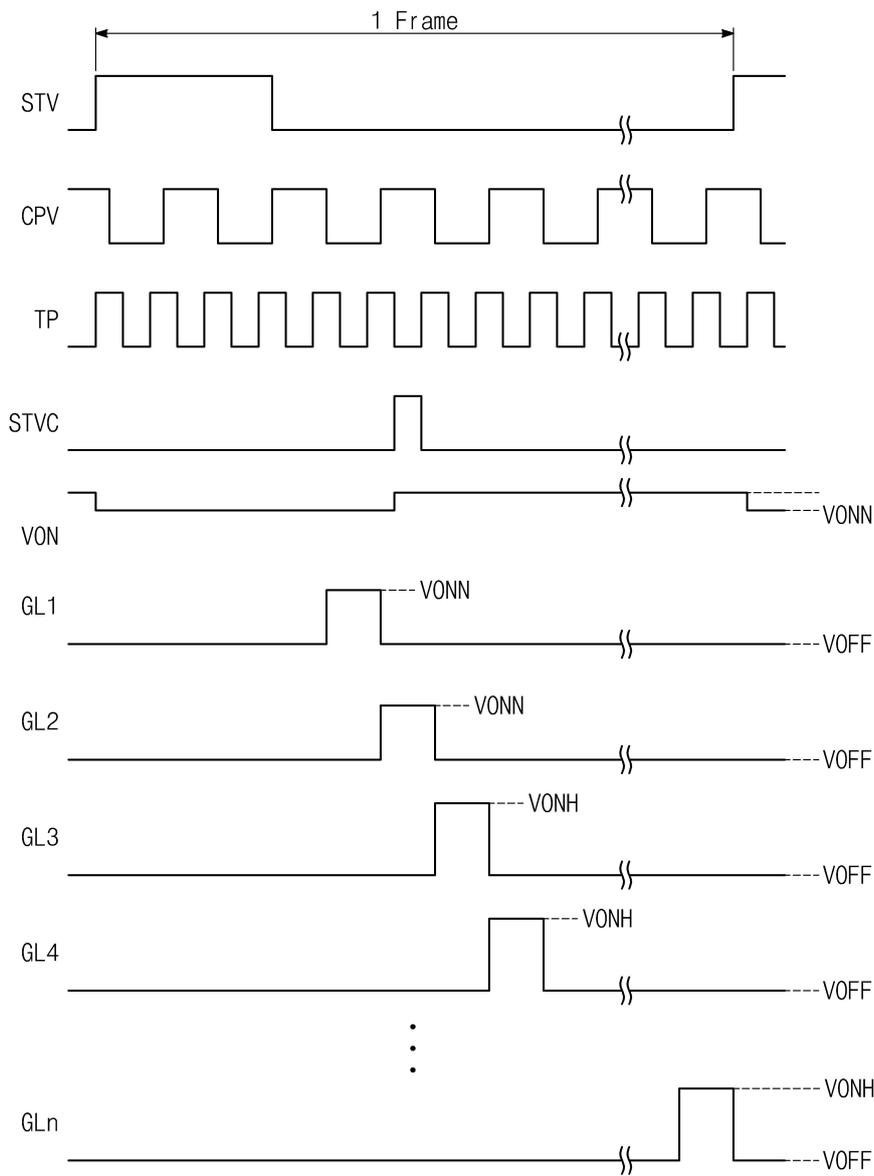
도면8



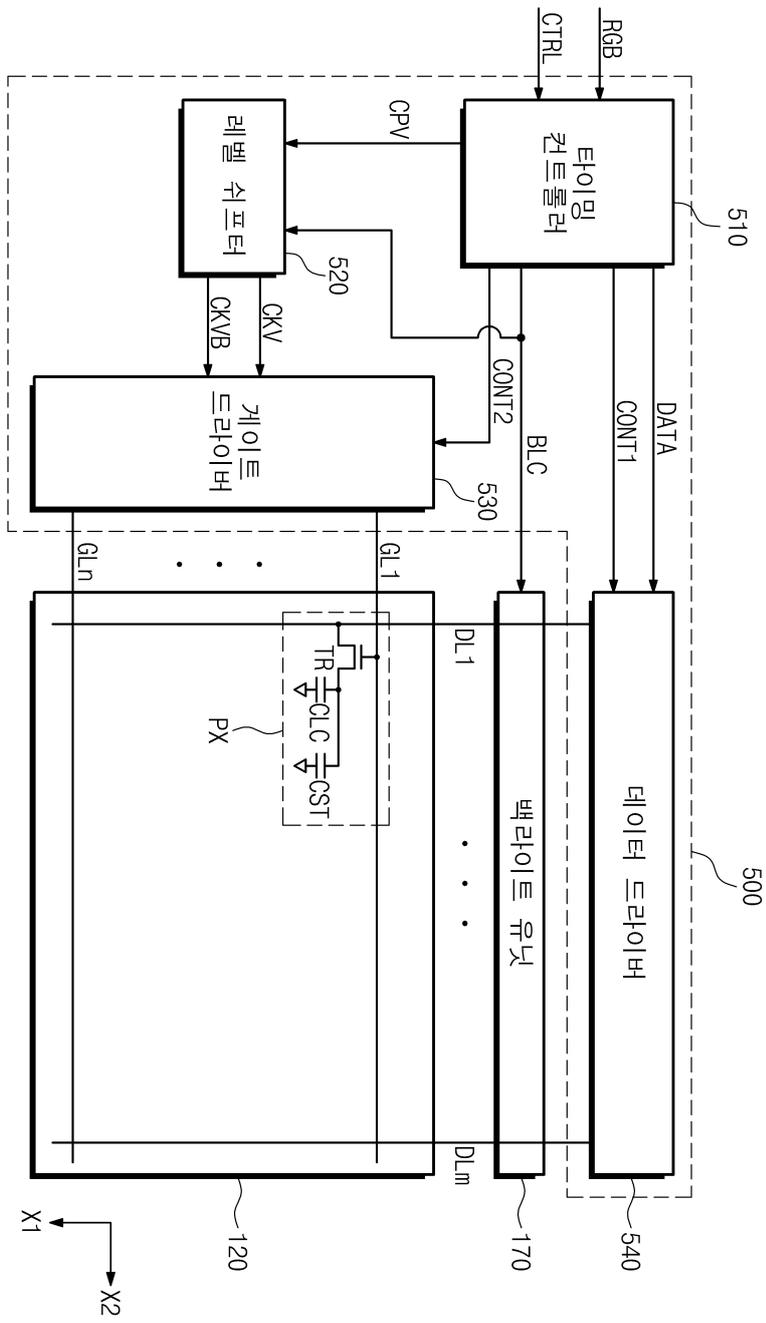
도면9



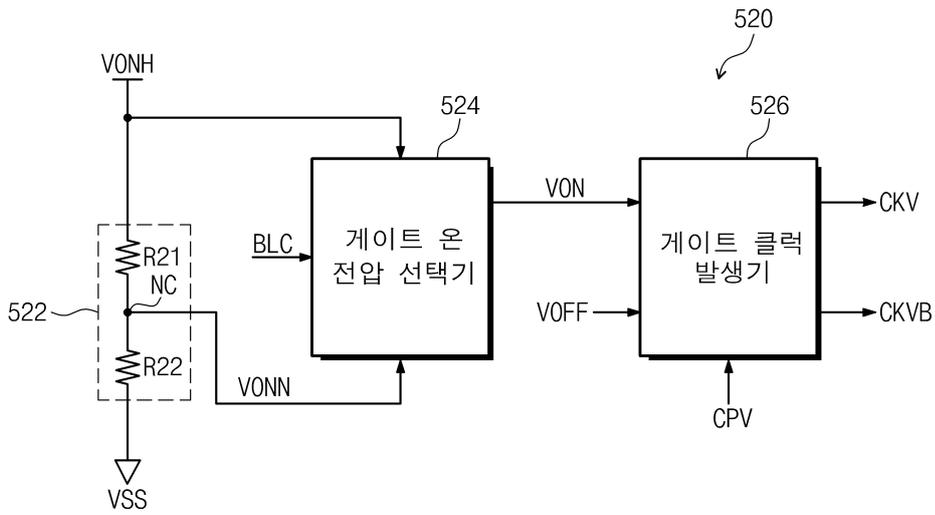
도면10



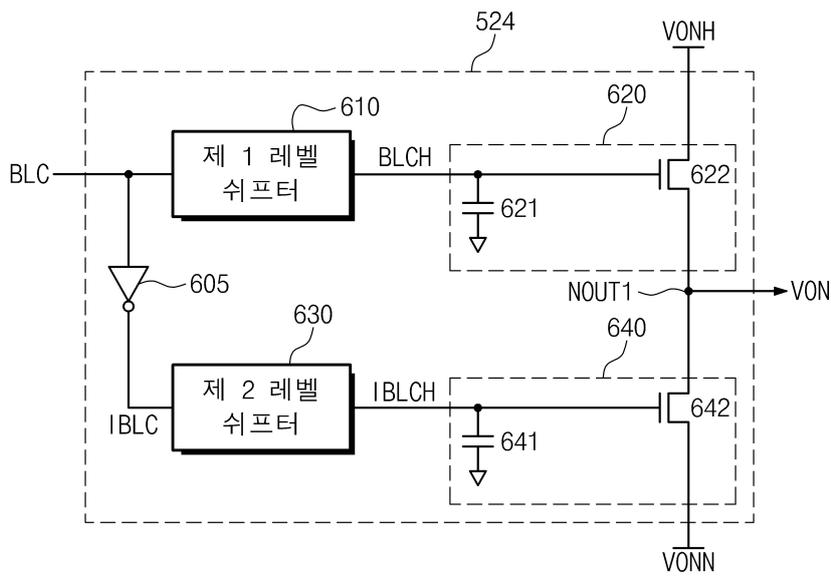
도면11



도면12



도면13



도면14

