

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6031059号
(P6031059)

(45) 発行日 平成28年11月24日 (2016. 11. 24)

(24) 登録日 平成28年10月28日 (2016. 10. 28)

(51) Int. Cl.	F I				
HO 1 L 23/12 (2006. 01)	HO 1 L	23/12	5 O 1 P		
HO 1 L 25/10 (2006. 01)	HO 1 L	25/14	Z		
HO 1 L 25/11 (2006. 01)	HO 1 L	21/312	C		
HO 1 L 25/18 (2006. 01)	HO 1 L	21/312	D		
HO 1 L 21/312 (2006. 01)	HO 5 K	1/11	N		

請求項の数 14 (全 29 頁) 最終頁に続く

(21) 出願番号	特願2014-71301 (P2014-71301)	(73) 特許権者	000002060 信越化学工業株式会社 東京都千代田区大手町二丁目6番1号
(22) 出願日	平成26年3月31日 (2014. 3. 31)	(74) 代理人	100102532 弁理士 好宮 幹夫
(65) 公開番号	特開2015-195238 (P2015-195238A)	(72) 発明者	竹村 勝也 新潟県上越市頸城区西福島28番地1 信越化学工業株式会社 新機能材料技術研究所内
(43) 公開日	平成27年11月5日 (2015. 11. 5)	(72) 発明者	曾我 恭子 群馬県安中市松井田町人見1番地10 信越化学工業株式会社 シリコン電子材料技術研究所内
審査請求日	平成28年2月24日 (2016. 2. 24)		

最終頁に続く

(54) 【発明の名称】 半導体装置、積層型半導体装置、封止後積層型半導体装置、及びこれらの製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体素子と、該半導体素子に電気的に接続される半導体素子上金属パッド及び金属配線を有し、該金属配線が貫通電極及びソルダーバンプに電気的に接続される半導体装置であって、

前記半導体素子が載置された第一絶縁層と、前記半導体素子上に形成された第二絶縁層と、該第二絶縁層上に形成された第三絶縁層とを有し、

前記金属配線は、前記第二絶縁層の上面で前記半導体素子上金属パッドを介して前記半導体素子に電気的に接続され、前記第二絶縁層の上面から前記第二絶縁層を貫通して前記第二絶縁層の下面で前記貫通電極に電気的に接続されたものであることを特徴とする半導体装置。

【請求項2】

前記第一絶縁層が光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであり、前記第二絶縁層が前記光硬化性ドライフィルムによって形成されたものであり、前記第三絶縁層が前記光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記半導体素子の高さが20～100μmであり、前記第一絶縁層の膜厚が1～20μmであり、前記第二絶縁層の膜厚が5～100μmであり、前記第三絶縁層の膜厚が5～100μmであり、前記半導体装置の厚さが50～300μmであることを特徴とする請

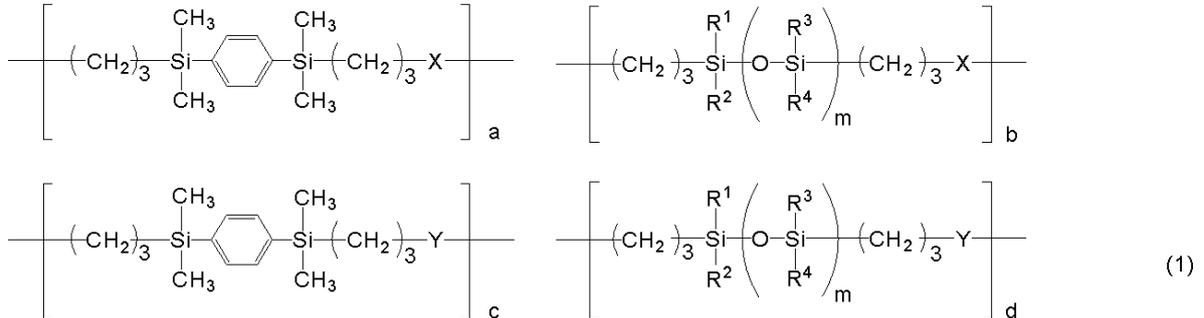
求項 1 又は請求項 2 に記載の半導体装置。

【請求項 4】

前記光硬化性ドライフィルムが、

(A) 下記一般式 (1) で示される繰り返し単位を有する重量平均分子量が 3,000 ~ 500,000 のシリコン骨格含有高分子化合物、

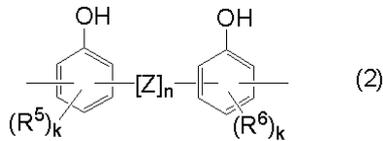
【化 1】



10

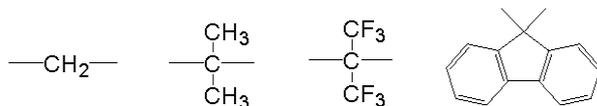
(式中、R¹ ~ R⁴ は同一でも異なっていてもよい炭素数 1 ~ 8 の 1 価炭化水素基を示す。m は 1 ~ 100 の整数である。a、b、c、d は 0 又は正数、かつ a、b、c、d は同時に 0 になることがない。ただし、a + b + c + d = 1 である。さらに、X は下記一般式 (2) で示される有機基、Y は下記一般式 (3) で示される有機基である。)

【化 2】



(式中、Z は

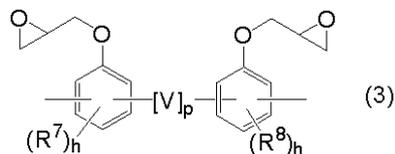
【化 3】



のいずれかより選ばれる 2 価の有機基であり、n は 0 又は 1 である。R⁵ 及び R⁶ はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。k は 0、1、2 のいずれかである。)

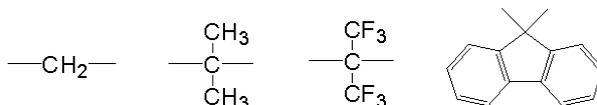
30

【化 4】



(式中、V は

【化 5】



のいずれかより選ばれる 2 価の有機基であり、p は 0 又は 1 である。R⁷ 及び R⁸ はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。h は 0、1、2 のいずれかである。)

(B) ホルムアルデヒド又はホルムアルデヒド - アルコールにより変性されたアミノ縮合物、1 分子中に平均して 2 個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる 1 種又は 2 種以上の架橋剤、

50

(C) 波長190～500nmの光によって分解し、酸を発生する光酸発生剤、及び
 (D) 溶剤、
 を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムであることを特徴とする請求項2又は請求項3に記載の半導体装置。

【請求項5】

請求項1から請求項4のいずれか一項に記載の半導体装置がフリップチップ化されて複数積層されたものであることを特徴とする積層型半導体装置。

【請求項6】

請求項5に記載の積層型半導体装置が電気回路を有する基板上に載置され、絶縁封止樹脂層で封止されたものであることを特徴とする封止後積層型半導体装置。

10

【請求項7】

半導体装置の製造方法であって、

(1) サポート基板に仮接着剤を塗布し、該仮接着剤上にレジスト組成物材料を光硬化性樹脂層として用いた膜厚1～20μmの第一絶縁層を形成する工程と、

(2) 前記第一絶縁層に対してマスクを介したリソグラフィーによってパターンングを行って貫通電極となるホールパターンを形成後、ベークすることで前記第一絶縁層を硬化させる工程と、

(3) 前記第一絶縁層にスパッタリングによるシード層形成を行い、その後前記貫通電極となるホールパターンをメッキによって埋め、貫通電極と接続される金属配線を形成する工程と、

20

(4) 上部表面に電極パッドが露出した高さ20～100μmの半導体素子を、前記硬化後の第一絶縁層上へダイボンディング剤を用いてダイボンディングする工程と、

(5) 膜厚5～100μmである光硬化性樹脂層が支持フィルムと保護フィルムで挟まれた構造を有し、該光硬化性樹脂層がレジスト組成物材料からなる光硬化性ドライフィルムを準備する工程と、

(6) 前記第一絶縁層上へダイボンディングされた半導体素子を覆うように前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートすることで第二絶縁層を形成する工程と、

(7) 前記第二絶縁層に対して、マスクを介したリソグラフィーによってパターンングを行い、前記電極パッド上の開口と、前記貫通電極と接続される金属配線上に前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口を同時に形成した後、ベークすることで前記第二絶縁層を硬化させる工程と、

30

(8) 硬化後、スパッタリングによるシード層形成を行い、その後前記電極パッド上の開口と、前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口をメッキによって埋めて、半導体素子上金属パッドと、前記第二絶縁層を貫通する金属配線と、貫通電極とを形成するとともに、前記メッキによって形成された前記半導体素子上金属パッドと前記第二絶縁層を貫通する金属配線をメッキによる金属配線によってつなぐ工程と、

(9) 金属配線の形成後、前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートする又は前記光硬化性ドライフィルムに用いたレジスト組成物材料をスピンコートすることで第三絶縁層を形成する工程と、

40

(10) 前記第三絶縁層に対して、マスクを介したリソグラフィーによってパターンングを行い、前記貫通電極上部に開口を形成した後、ベークすることで前記第三絶縁層を硬化させる工程と、

(11) 硬化後、前記貫通電極上部の開口にソルダーバンプを形成する工程、
 を有することを特徴とする半導体装置の製造方法。

【請求項8】

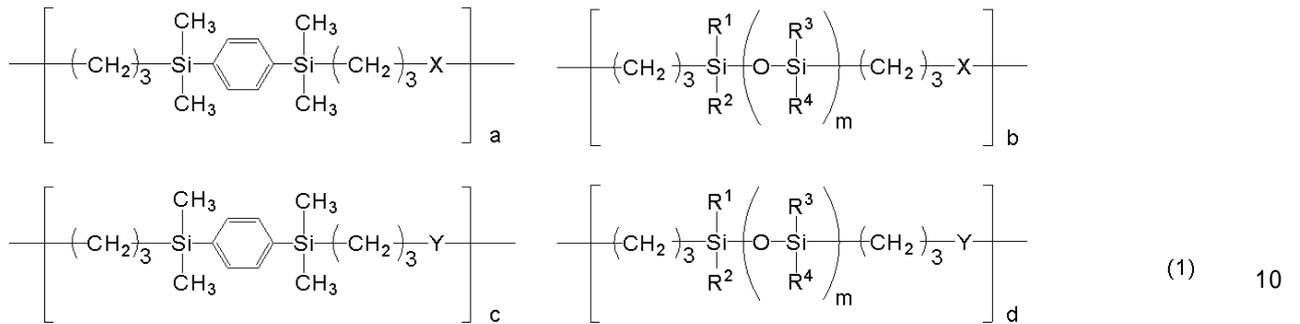
前記工程(5)で準備される光硬化性ドライフィルムを

(A) 下記一般式(1)で示される繰り返し単位を有する重量平均分子量が3,000～

50

500,000のシリコン骨格含有高分子化合物、

【化6】



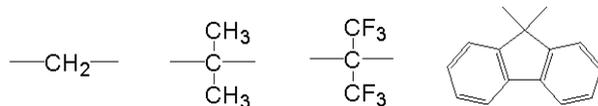
(式中、 $R^1 \sim R^4$ は同一でも異なっていてもよい炭素数1~8の1価炭化水素基を示す。 m は1~100の整数である。 a, b, c, d は0又は正数、かつ a, b, c, d は同時に0になることがない。但し、 $a + b + c + d = 1$ である。更に、 X は下記一般式(2)で示される有機基、 Y は下記一般式(3)で示される有機基である。)

【化7】



(式中、 Z は

【化8】



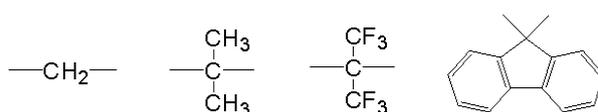
のいずれかより選ばれる2価の有機基であり、 n は0又は1である。 R^5 及び R^6 はそれぞれ炭素数1~4のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。 k は0、1、2のいずれかである。)

【化9】



(式中、 V は

【化10】



のいずれかより選ばれる2価の有機基であり、 p は0又は1である。 R^7 及び R^8 はそれぞれ炭素数1~4のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。 h は0、1、2のいずれかである。)

(B)ホルムアルデヒド又はホルムアルデヒド-アルコールにより変性されたアミノ縮合物、1分子中に平均して2個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる1種又は2種以上の架橋剤、

(C)波長190~500nmの光によって分解し、酸を発生する光酸発生剤、及び

(D)溶剤、

を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムとすることを特徴とする請求項7に記載の半導体装置の製造方法。

10

20

30

40

50

【請求項 9】

前記工程(6)において、前記第二絶縁層を機械的にプレスする工程を含むことを特徴とする請求項7又は請求項8に記載の半導体装置の製造方法。

【請求項 10】

前記工程(11)において、前記貫通電極上部の開口にメッキによって貫通電極上金属パッドを形成する工程と、

前記貫通電極上金属パッド上にソルダーボールを形成し、ソルダーバンプとする工程、を有することを特徴とする請求項7から請求項9のいずれか一項に記載の半導体装置の製造方法。

【請求項 11】

前記工程(8)のメッキによる前記貫通電極の形成において、SnAgによるメッキを行う工程を含み、

前記工程(10)において、前記貫通電極上部に開口を形成するようにパターニングを行うことで、前記メッキされたSnAgを露出させる工程と、

前記工程(11)において、前記メッキされたSnAgを溶融することで前記貫通電極上部の開口において電極を隆起させてソルダーバンプを形成する工程、を有することを特徴とする請求項7から請求項9のいずれか一項に記載の半導体装置の製造方法。

【請求項 12】

前記工程(11)の後に、前記工程(1)で第一絶縁層と仮接着したサポート基板を除去する工程と、

前記基板を除去した後、ダイシングすることで個片化する工程、を有することを特徴とする請求項7から請求項11のいずれか一項に記載の半導体装置の製造方法。

【請求項 13】

請求項12に記載の製造方法でダイシングによって個片化された半導体装置の複数、絶縁樹脂層を挟んで、前記ソルダーバンプによって電気的に接合し、積層することを特徴とする積層型半導体装置の製造方法。

【請求項 14】

請求項13に記載の製造方法で製造した積層型半導体装置を、電気回路を有した基板に載置する工程と、

前記基板に載置された積層型半導体装置を絶縁封止樹脂層で封止する工程、を有することを特徴とする封止後積層型半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置、積層型半導体装置、封止後積層型半導体装置、及びこれらの製造方法に関する。

【背景技術】

【0002】

パソコン、デジタルカメラ、携帯電話等様々な電子機器の小型化や高性能化に伴い、半導体素子においてもさらなる小型化、薄型化及び高密度化への要求が急速に高まっている。このため、生産性向上における基板面積の増大に対応でき、かつ、チップサイズパッケージあるいはチップスケールパッケージ(CSP)又は三次元積層といった高密度実装技術において、対応できる感光性絶縁材料や積層される半導体装置、その製造方法の開発が望まれている。

【0003】

旧来、半導体素子に形成された電極を基板に形成した配線パターンと接続して得る半導体装置の製造方法としては、ワイヤボンディングによる半導体素子と基板の接合を例として挙げる事ができる。しかしながら、ワイヤボンディングによる半導体素子と基板の接

10

20

30

40

50

合では、半導体素子上に金属ワイヤを引き出すスペースを配置する必要があるため、装置が大きくなり、小型化を図ることは困難である。

【0004】

一方、ワイヤボンディングを用いない、半導体素子を配線基板に載置する例や、半導体素子を三次元積層し配線が施された基板へ載置する方法が特許文献1、2に示されている。

【0005】

特許文献1には、受光素子や発光素子のような半導体素子を有する半導体装置の製造方法の例が示されており、図25に示すように、半導体装置50は、貫通電極56を介してA1電極パッド55と再配線パターン52とを接続し、半導体装置の再配線パターン52と配線基板53上の再配線パターン57とを半田バンプ58を介して接続する例である。半導体装置の上面には、デバイス形成層59と複数のA1電極パッド55が形成されている。A1電極パッド55と再配線パターン52との間には、半導体装置を貫通する貫通孔54がドライエッチングにより設けられ、貫通孔54の内部には、Cuめっきにより貫通電極56が形成される。デバイス形成層59は、半導体装置の上面に配置され、受光又は発光を行う。

この方法によれば、ワイヤボンディングによる半導体素子と配線基板の接合を行わないが、半導体装置上に再配線を施し、ソルダーバンプを配置しなければならず、半導体装置の小型化に伴う再配線の微細化、ソルダーバンプの高密度化が必要となり、実際のところ困難に直面する。

【0006】

一方、特許文献2には、複数個の半導体素子の三次元積層に有用な半導体装置の製造方法が示されており、図26に示すように、半導体素子180と半導体素子280を積層する構造が例示されている。

積層される各半導体素子は、コア基材(150、250)と貫通電極(140、240)と配線層(157、257)を有する基板(110、210)上に半田バンプ(170、270)と半導体素子のパッド(182、282)を介して半導体素子(180、280)が接合されたものである。また、配線層(157、257)は実装パッド(165、265)、接続パッド(164、264)、配線(266)を有する。さらに、基板(110、210)の最表面と半導体素子(180、280)との間にはアンダーフィル(184、284)が充填されている。このような半導体素子を接合した基板を半田バンプ(174、176)を介して接合し積層する方法が特許文献2では示されている。

【0007】

しかしながら、特許文献2においても、半導体素子をソルダーバンプによって配線基板に接合していることから、特許文献1と同様に、半導体素子の小型化に伴うソルダーバンプの高密度化が極めて重要となり、実際は困難に直面してしまう。また、第2基板210に設けられた貫通電極の形成は、その工程が煩雑であって容易ではないといった問題点がある。

【0008】

また、配線基板に載置する半導体装置やその製造方法もしくは半導体素子を積層構造に組み上げた半導体装置及びその製造方法の例が、特許文献3に示されている。特許文献3では、図27に示すように、有機基板301と、有機基板301を厚さ方向に貫通する貫通ビア304と、有機基板301の両面に設けられ、貫通ビア304に電気接続された外部電極305b及び内部電極305aと、有機基板301の一方の主面上に接着層303を介して素子回路面上にして搭載された半導体素子302と、半導体素子302及びその周辺を封止する絶縁材料層306と、絶縁材料層306内に設けられ、一部が外部表面に露出している金属薄膜配線層307と、金属薄膜配線層307に電気接続している金属ビア310と、金属薄膜配線層307上に形成された外部電極309とを含み、金属薄膜配線層307が、半導体素子302の素子回路面上に配置された電極と、内部電極305aと、金属ビア310と、金属薄膜配線層307上に形成された外部電極309とを電氣的

10

20

30

40

50

に接続した構造を有する半導体装置や、この半導体装置を配線基板へ載置した半導体装置、複数の半導体素子を積層した半導体装置の製造方法が示されている。特許文献3によれば、半導体素子上に多数のソルダーバンプを形成する必要がなく、半導体素子上に多数の電極を形成することができ高密度化に相応しく、半導体装置の小型化ができるとしている。

【0009】

しかしながら、上記特許文献3に記載された半導体装置の構造体において、配線基板への貫通ビア304の形成は加工が困難であることが否めない。微細ドリルを用いた加工やレーザー加工が例示されているが、さらなる半導体装置の微細化が望まれた際、好ましい加工技術とは言えない。

10

【0010】

また、特許文献3では、図28に示すように、半導体素子表層に塗布されている感光性樹脂層316をパターンニングし、開口317を形成することで、半導体素子302上に形成されるビア部308とする。さらに半導体素子の周辺に形成される絶縁材料層306は、スピコートなどを用いて形成される。しかしながら、実際は、感光性樹脂層316を半導体素子302表層に塗布する工程と、半導体素子302周辺へ絶縁材料層306を形成する工程の2度にわたり樹脂を供給しなければならないことから工程が煩雑であり、また絶縁材料層306の供給をスピコートで行った場合、半導体素子302の高さが重要であって、数十 μm を超えるような高さの場合、半導体素子を乗り越えて空隙を生じさせず絶縁材料層306を供給することは、実際は困難である。またさらに、感光性樹脂層316のビア部308の形成と絶縁材料層306の金属ビア310の形成を別工程で行う例や、金属ビア310の加工をレーザーなどで行う例が示されているが、これらの工程は煩雑であり、合理的ではない。さらに、感光性樹脂層316と絶縁材料層306を半導体素子302周辺部及び回路形成面に同時に供給することができるがあるが、実際、具体的な方法の例示はなく、半導体素子周辺に空隙を発生させずこれらの樹脂層を供給することは困難である。また、感光性樹脂層316のビア部308と絶縁材料層306の金属ビア310の形成を同時に行えるともあるが、具体的な方法については記載がない。

20

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2007-67016号公報

【特許文献2】特開2010-245509号公報

【特許文献3】特開2013-30593号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

本発明は上記事情に鑑みなされたもので、配線基板への載置や半導体装置の積層が容易であり、金属配線の密度が大きい場合も半導体装置の反りが抑制された半導体装置を提供することを目的とする。

また、このような半導体装置の製造の際に、貫通電極、電極パッド部の開口などの加工を容易にできる半導体装置の製造方法を提供することを目的とする。

40

さらに、このような半導体装置を積層した積層型半導体装置、これを配線基板上に載置し封止した封止後積層型半導体装置、及びこれらの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記課題を解決するために、本発明では、半導体素子と、該半導体素子に電氣的に接続される半導体素子上金属パッド及び金属配線を有し、該金属配線が貫通電極及びソルダーバンプに電氣的に接続される半導体装置であって、

前記半導体素子が載置された第一絶縁層と、前記半導体素子上に形成された第二絶縁層

50

と、該第二絶縁層上に形成された第三絶縁層とを有し、

前記金属配線は、前記第二絶縁層の上面で前記半導体素子上金属パッドを介して前記半導体素子に電氣的に接続され、前記第二絶縁層の上面から前記第二絶縁層を貫通して前記第二絶縁層の下面で前記貫通電極に電氣的に接続された半導体装置を提供する。

【0014】

このような半導体装置であれば、半導体素子上に微細な電極形成が施され、半導体素子外部に貫通電極が形成されることで、配線基板への載置や半導体装置の積層が容易であり、また第二絶縁層の両面に金属配線が形成されることで、金属配線の密度が大きい場合も半導体装置の反りが抑制された半導体装置となる。

【0015】

またこのとき、前記第一絶縁層が光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであり、前記第二絶縁層が前記光硬化性ドライフィルムによって形成されたものであり、前記第三絶縁層が前記光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであることが好ましい。

これにより、半導体素子の高さが数十 μm であっても半導体素子周辺に空隙などがなく埋め込まれた半導体装置となる。

【0016】

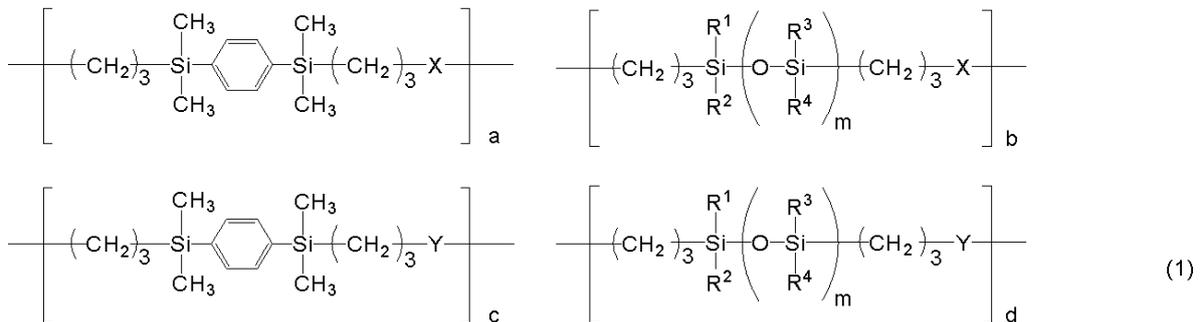
またこのとき、前記半導体素子の高さが20～100 μm であり、前記第一絶縁層の膜厚が1～20 μm であり、前記第二絶縁層の膜厚が5～100 μm であり、前記第三絶縁層の膜厚が5～100 μm であり、前記半導体装置の厚さが50～300 μm であることが好ましい。

これにより、半導体素子周辺に空隙などがなく埋め込まれ、かつ薄型の半導体装置となる。

【0017】

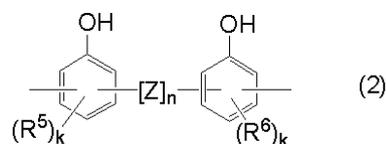
またこのとき、前記光硬化性ドライフィルムが、
(A) 下記一般式(1)で示される繰り返し単位を有する重量平均分子量が3,000～500,000のシリコン骨格含有高分子化合物、

【化1】



(式中、 $\text{R}^1 \sim \text{R}^4$ は同一でも異なってもよい炭素数1～8の1価炭化水素基を示す。 m は1～100の整数である。 a, b, c, d は0又は正数、かつ a, b, c, d は同時に0になることがない。ただし、 $a + b + c + d = 1$ である。さらに、 X は下記一般式(2)で示される有機基、 Y は下記一般式(3)で示される有機基である。)

【化2】



(式中、 Z は

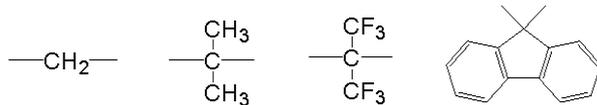
10

20

30

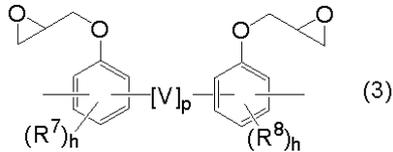
40

【化3】



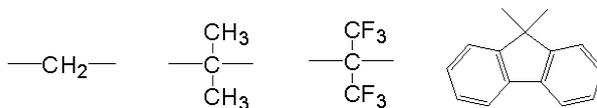
のいずれかより選ばれる2価の有機基であり、 n は0又は1である。 R^5 及び R^6 はそれぞれ炭素数1～4のアルキル基又はアルコキシ基であり、相互に異なっている場合でもよい。 k は0、1、2のいずれかである。))

【化4】



(式中、 V は

【化5】



のいずれかより選ばれる2価の有機基であり、 p は0又は1である。 R^7 及び R^8 はそれぞれ炭素数1～4のアルキル基又はアルコキシ基であり、相互に異なっている場合でもよい。 h は0、1、2のいずれかである。))

(B)ホルムアルデヒド又はホルムアルデヒド-アルコールにより変性されたアミノ縮合物、1分子中に平均して2個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる1種又は2種以上の架橋剤、

(C)波長190～500nmの光によって分解し、酸を発生する光酸発生剤、及び

(D)溶剤、

を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムであることが好ましい。

これにより、さらに反りが抑制された半導体装置となる。

【0018】

また、本発明では、上記の半導体装置がフリップチップ化されて複数積層された積層型半導体装置を提供する。

本発明の半導体装置であれば、半導体装置の積層が容易であるため、このような積層型半導体装置に好適である。

【0019】

また、本発明では、上記の積層型半導体装置が電気回路を有する基板上に載置され、絶縁封止樹脂層で封止された封止後積層型半導体装置を提供する。

本発明の半導体装置であれば、半導体装置の配線基板への載置や半導体装置の積層が容易であるため、このような封止後積層型半導体装置に好適である。

【0020】

さらに、本発明では、半導体装置の製造方法であって、

(1) サポート基板に仮接着剤を塗布し、該仮接着剤上にレジスト組成物材料を光硬化性樹脂層として用いた膜厚1～20 μ mの第一絶縁層を形成する工程と、

(2) 前記第一絶縁層に対してマスクを介したリソグラフィーによってパターンングを行って貫通電極となるホールパターンを形成後、ベークすることで前記第一絶縁層を硬化させる工程と、

(3) 前記第一絶縁層にスパッタリングによるシード層形成を行い、その後前記貫通電極となるホールパターンをメッキによって埋め、貫通電極と接続される金属配線を形成する工程と、

10

20

30

40

50

(4) 上部表面に電極パッドが露出した高さ20~100 μmの半導体素子を、前記硬化後の第一絶縁層上へダイボンディング剤を用いてダイボンディングする工程と、

(5) 膜厚5~100 μmである光硬化性樹脂層が支持フィルムと保護フィルムで挟まれた構造を有し、該光硬化性樹脂層がレジスト組成物材料からなる光硬化性ドライフィルムを準備する工程と、

(6) 前記第一絶縁層上へダイボンディングされた半導体素子を覆うように前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートすることで第二絶縁層を形成する工程と、

(7) 前記第二絶縁層に対して、マスクを介したリソグラフィーによってパターニングを行い、前記電極パッド上の開口と、前記貫通電極と接続される金属配線上に前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口を同時に形成した後、ベークすることで前記第二絶縁層を硬化させる工程と、

10

(8) 硬化後、スパッタリングによるシード層形成を行い、その後前記電極パッド上の開口と、前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口をメッキによって埋めて、半導体素子上金属パッドと、前記第二絶縁層を貫通する金属配線と、貫通電極とを形成するとともに、前記メッキによって形成された前記半導体素子上金属パッドと前記第二絶縁層を貫通する金属配線をメッキによる金属配線によってつなぐ工程と、

(9) 金属配線の形成後、前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートする又は前記光硬化性ドライフィルムに用いたレジスト組成物材料をスピンコートすることで第三絶縁層を形成する工程と、

20

(10) 前記第三絶縁層に対して、マスクを介したリソグラフィーによってパターニングを行い、前記貫通電極上部に開口を形成した後、ベークすることで前記第三絶縁層を硬化させる工程と、

(11) 硬化後、前記貫通電極上部の開口にソルダーバンプを形成する工程、を有する半導体装置の製造方法を提供する。

【0021】

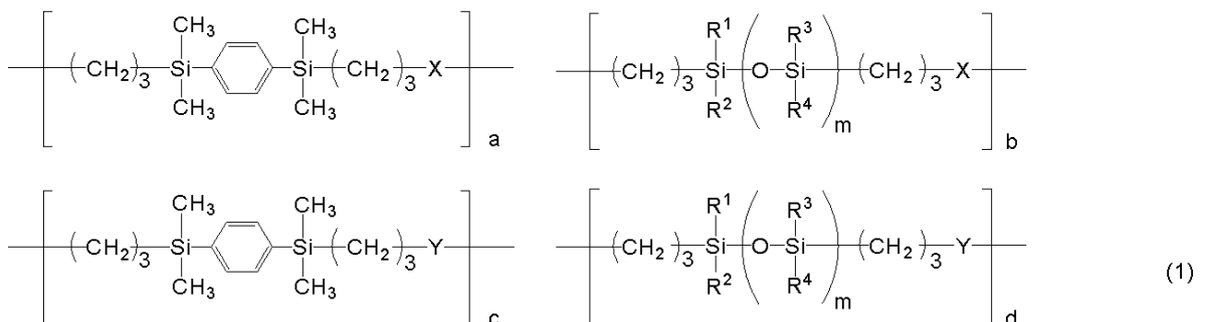
このような半導体装置の製造方法であれば、半導体素子上に微細な電極形成を施し、半導体素子外部に貫通電極を形成することで、配線基板への載置や半導体装置の積層を容易にでき、また貫通電極、電極パッド部の開口などの加工を容易にできる。また、光硬化性ドライフィルムを用いることで、半導体素子の高さが数十 μmであっても半導体素子周辺に空隙などがなく埋め込まれた半導体装置とすることができる。さらに、第二絶縁層の両面に金属配線を形成することで、金属配線の密度が大きい場合も半導体装置の反りを抑制することができる。

30

【0022】

またこのとき、前記工程(5)で準備される光硬化性ドライフィルムを(A)下記一般式(1)で示される繰り返し単位を有する重量平均分子量が3,000~500,000のシリコン骨格含有高分子化合物、

【化6】



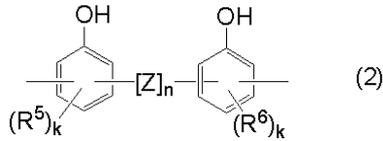
40

(式中、R¹~R⁴は同一でも異なっていてもよい炭素数1~8の1価炭化水素基を示す。mは1~100の整数である。a、b、c、dは0又は正数、かつa、b、c、dは同

50

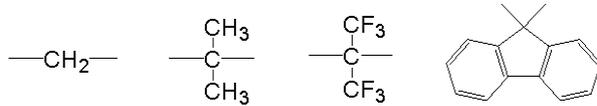
時に 0 になることがない。但し、 $a + b + c + d = 1$ である。更に、X は下記一般式 (2) で示される有機基、Y は下記一般式 (3) で示される有機基である。))

【化 7】



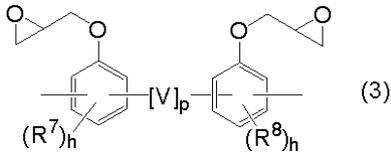
(式中、Z は

【化 8】



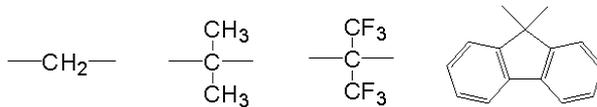
のいずれかより選ばれる 2 価の有機基であり、n は 0 又は 1 である。R⁵ 及び R⁶ はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっても同一でもよい。k は 0、1、2 のいずれかである。))

【化 9】



(式中、V は

【化 10】



のいずれかより選ばれる 2 価の有機基であり、p は 0 又は 1 である。R⁷ 及び R⁸ はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっても同一でもよい。h は 0、1、2 のいずれかである。))

(B) ホルムアルデヒド又はホルムアルデヒド - アルコールにより変性されたアミノ縮合物、1 分子中に平均して 2 個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる 1 種又は 2 種以上の架橋剤、

(C) 波長 190 ~ 500 nm の光によって分解し、酸を発生する光酸発生剤、及び

(D) 溶剤、

を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムとすることが好ましい。

これにより、個片化した際に懸念される半導体装置の反りを軽減することができるため、個片化後の半導体装置の積層や配線基板への載置がさらに容易になる。

【0023】

また、前記工程 (6) において、前記第二絶縁層を機械的にプレスする工程を含むことが好ましい。

これにより、半導体素子上の第二絶縁層の厚さを薄くすることや、均一化することができる、また第二絶縁層を平坦化することができる。

【0024】

またこのとき、前記工程 (11) において、前記貫通電極上部の開口にメッキによって貫通電極上金属パッドを形成する工程と、

前記貫通電極上金属パッド上に溶剤バンプを形成し、溶剤バンプとする工程、を有する方法で、貫通電極上部の開口に溶剤バンプを形成することができる。

【0025】

10

20

30

40

50

また、前記工程（８）のメッキによる前記貫通電極の形成において、SnAgによるメッキを行う工程を含み、

前記工程（１０）において、前記貫通電極上部に開口を形成するようにパターニングを行うことで、前記メッキされたSnAgを露出させる工程と、

前記工程（１１）において、前記メッキされたSnAgを熔融することで前記貫通電極上部の開口において電極を隆起させてソルダーバンプを形成する工程、を有する方法であれば、さらに容易かつ合理的に前記貫通電極上部の開口にソルダーバンプを形成することができる。

【００２６】

また、前記工程（１１）の後に、前記工程（１）で第一絶縁層と仮接着したサポート基板を除去する工程と、

前記基板を除去した後、ダイシングすることで個片化する工程、を行うことで、個片化された半導体装置を製造することができる。

【００２７】

また、上記の製造方法でダイシングによって個片化された半導体装置の複数を、絶縁樹脂層を挟んで、前記ソルダーバンプによって電氣的に接合し、積層する積層型半導体装置を製造することができる。

【００２８】

さらに、上記の製造方法で製造した積層型半導体装置を、電気回路を有した基板に載置する工程と、

前記基板に載置された積層型半導体装置を絶縁封止樹脂層で封止する工程、を有する方法で封止後積層型半導体装置を製造することができる。

【発明の効果】

【００２９】

本発明の半導体装置及びその製造方法によれば、以下に示すような効果を付与することができる。

即ち、サポート基板上に形成された第一絶縁層上へ載置された半導体素子周辺を、レジスト組成物材料を光硬化性樹脂層に用いた光硬化性ドライフィルムによって埋め込む際、光硬化性樹脂層が膜厚５～１００μmであることから、半導体素子の高さが数十μmであった場合でも半導体素子周辺に空隙など生じさせることなく、光硬化性ドライフィルムを埋め込むことが可能となり、さらに容易である。

【００３０】

サポート基板上に形成された第一絶縁層上へ載置された半導体素子周辺を、レジスト組成物材料を光硬化性樹脂層に用いた光硬化性ドライフィルムによってラミネートした後に、半導体素子上の光硬化性樹脂層（第二絶縁層）を機械的にプレスすることで、膜厚の調整、薄膜化が可能である利点を有し、機械的プレスは半導体素子外周のラミネートされた光硬化性樹脂層の膜厚の均一化、平坦化が可能である利点を有している。

【００３１】

ラミネートされた光硬化性ドライフィルム（第二絶縁層）において、半導体素子上にある電極パッド上の開口と、第二絶縁層を貫通する金属配線を形成するための開口と、貫通電極となる開口の形成を、マスクを介したリソグラフィーによるパターニングで一括、同時に行うことができる。

【００３２】

半導体素子を有した構造体を三次元積層したり、配線基板上に載置したりする際に電極となる、貫通電極ビア（TMV = Through Metal Via）は、周知汎用なマスクを介したリソグラフィー技術を用いることで容易に形成することができる。

【００３３】

半導体素子上の電極パッド上の開口と、第二絶縁層を貫通する金属配線を形成するための開口と、貫通電極形成用の開口をメッキによって埋め、半導体素子上金属パッドと、第二絶縁層を貫通する金属配線と、貫通電極を形成し、半導体素子上金属パッドと第二絶縁

10

20

30

40

50

層を貫通する金属配線がメッキによって金属配線された配線上へ、光硬化性ドライフィルムをラミネートすることで再度積層を行い、半導体素子の外部に配置した貫通電極（TMV）上部に開口を形成するパターニングを行い、貫通電極上部の開口に形成した貫通電極上金属パッドの上に、ソルダーボールを形成することで、サポート基板を外した後に個片化する方法は、半導体装置を容易に製造できる方法である。

【0034】

さらに容易かつ合理的に半導体装置を製造する方法として、貫通電極（TMV）のメッキ埋め込みにおいて、SnAgによるメッキを行う工程を含み、光硬化性ドライフィルムをラミネートすることで再度積層を行い、貫通電極上部に開口を形成するパターニングを行った後に、SnAgのメッキを露出させる工程と、パターニング後、ベークによってフィルムを硬化させる工程を経た後に、メッキによって充填されたSnAgを溶融することで貫通電極開口部へ隆起させる方法を提供する。

10

【0035】

サポート基板上に形成された第一絶縁層とサポート基板との接着が仮接着剤にて行われ、次いでサポート基板を容易に除去する工程と、サポート基板を外した後にダイシングすることで個片化することは、個片化された半導体装置を製造することに対し、容易かつ合理的である。

【0036】

上記製造方法で得た個片化された半導体装置は、上部はソルダーボールや隆起したSnAgであるソルダーバンプが突出し、下部は基板を外すことで貫通電極を容易に露出させることができるので、個片化した半導体装置の複数を突出したソルダーバンプと露出した電極を用いて、容易に電氣的に接合でき、積層することができるので非常に合理的である。

20

【0037】

また、従来の半導体素子上金属パッド側だけに金属配線を施した片面配線パターンでは、配線密度が大きくなると、半導体装置自体の反りが大きくなる傾向があるが、本発明の半導体装置は、第二絶縁層の両面に金属配線が形成されることで、配線密度が大きくなっても半導体装置自体の反りを抑制できる。また、今後将来、半導体装置の信号数の増加に対応するためにも多層配線が要求されることから半導体装置自体の反りを極めて小さくすることが重要となるが、第二絶縁層の両面に金属配線を施した本発明の半導体装置は、反りを極めて小さくできるため、多層配線にも好適である。

30

【0038】

また、本発明における化学増幅型ネガ型レジスト組成物材料を光硬化性樹脂層に用いた場合、個片化した際に懸念される半導体装置の反りを軽減することが可能であるため、積層や配線基板への載置に好適である。

【0039】

以上のように、本発明の半導体装置であれば、半導体素子上に微細な電極形成が施され、半導体素子外部に貫通電極を施されることで、配線基板への載置や半導体装置の積層が容易であり、さらに半導体素子の高さが数十 μm であっても半導体素子周辺に空隙などがなく埋め込まれ、金属配線の密度が大きい場合も半導体装置の反りが抑制された半導体装置となる。

40

また、本発明の半導体装置の製造方法であれば、半導体素子上に微細な電極形成を施し、半導体素子外部に貫通電極を施すことで、配線基板への載置や半導体装置の積層を容易にでき、また貫通電極、電極パッド部の開口などの加工を容易にできる。

さらに、このようにして得られた本発明の半導体装置は、配線基板への載置や半導体装置の積層が容易であるため、半導体装置を積層させた積層型半導体装置やこれを配線基板に載置し封止した封止後積層型半導体装置とすることができる。

【図面の簡単な説明】

【0040】

【図1】本発明の半導体装置の一例を示す概略断面図である。

50

【図 2】本発明の積層型半導体装置の一例を示す概略断面図である。

【図 3】本発明の封止後積層型半導体装置の一例を示す概略断面図である。

【図 4】本発明の半導体装置の製造方法の一例における工程（ 1 ）を説明するための概略断面図である。

【図 5】本発明の半導体装置の製造方法の一例における工程（ 2 ）を説明するための概略断面図である。

【図 6】本発明の半導体装置の製造方法の一例における工程（ 3 ）を説明するための概略断面図である。

【図 7】本発明の半導体装置の製造方法の一例における工程（ 4 ）を説明するための概略断面図である。

10

【図 8】本発明の半導体装置の製造方法の一例における工程（ 6 ）を説明するための概略断面図である。

【図 9】本発明の半導体装置の製造方法の一例における工程（ 7 ）を説明するための概略断面図である。

【図 10】本発明の半導体装置の製造方法の一例における工程（ 8 ）を説明するための概略断面図である。

【図 11】本発明の半導体装置の製造方法の一例における工程（ 8 ）を説明するための概略断面図である。

【図 12】本発明の半導体装置の製造方法の一例における工程（ 9 ）を説明するための概略断面図である。

20

【図 13】本発明の半導体装置の製造方法の一例における工程（ 10 ）を説明するための概略断面図である。

【図 14】本発明の半導体装置の製造方法の一例における工程（ 11 ）を説明するための概略断面図である。

【図 15】本発明の半導体装置の製造方法の別の一例における工程（ 8 ）を説明するための概略断面図である。

【図 16】本発明の半導体装置の製造方法の別の一例における工程（ 11 ）を説明するための概略断面図である。

【図 17】本発明の半導体装置の製造方法において個片化した半導体装置の一例を示す概略断面図である。

30

【図 18】本発明の半導体装置の製造方法において個片化した半導体装置の別の一例を示す概略断面図である。

【図 19】本発明の積層型半導体装置の製造方法の一例を説明するための概略断面図である。

【図 20】本発明の積層型半導体装置の製造方法の別の一例を説明するための概略断面図である。

【図 21】配線基板上に載置した本発明の積層型半導体装置の一例を示す概略断面図である。

【図 22】配線基板上に載置した本発明の積層型半導体装置の別の一例を示す概略断面図である。

40

【図 23】本発明の封止後積層型半導体装置の製造方法の一例を説明するための概略断面図である。

【図 24】本発明の封止後積層型半導体装置の製造方法の別の一例を説明するための概略断面図である。

【図 25】従来の半導体装置の製造方法を示す説明図である。

【図 26】従来の半導体装置の製造方法を示す説明図である。

【図 27】従来の半導体装置の製造方法を示す説明図である。

【図 28】従来の半導体装置の製造方法を示す説明図である。

【発明を実施するための形態】

【 0 0 4 1 】

50

上述のように半導体装置においてさらなる小型化、薄型化及び高密度化への要求が急速に高まっており、配線基板への載置や半導体装置の積層が容易な半導体装置及びその製造方法の開発が求められていた。また、今後将来、半導体装置の信号数の増加に対応するためにも多層配線が要求されることから、多層配線など金属配線の密度を大きくした場合も半導体装置自体の反りを抑制できる半導体装置及びその製造方法の開発が求められていた。

【0042】

本発明者らは、上記目的を達成するため鋭意検討を重ねた結果、下記に示す工程を行うことによって、課題を克服し、容易に半導体装置及び積層型半導体装置を製造できることを見出し、本発明を成すに至った。

10

【0043】

まず、仮接着剤を塗布したサポート基板上に、レジスト組成物材料を用いて第一絶縁層を形成し、この第一絶縁層に対してパターンニングを行い、貫通電極となるホールパターンを形成する。ベークによる硬化後、貫通電極となるホールパターンをメッキによって埋めて、貫通電極と接続される金属配線を形成し、第一絶縁層上に半導体素子をダイボンディングする。次に、ダイボンディングされた半導体素子周辺を、レジスト組成物材料を光硬化性樹脂層に用いた光硬化性ドライフィルムでラミネートすることで、半導体素子周辺に空隙など生じさせることなくフィルムを埋め込むことができる（第二絶縁層の形成）。この第二絶縁層に対してマスクを介したリソグラフィによってパターンニングを行うことで、電極パッド上の開口と、第二絶縁層を貫通する金属配線を形成するための開口と、貫通電極を形成するための開口とを同時に形成できるため、容易に加工できることを知見し、本発明を成すに至った。

20

【0044】

さらに、ベークによって第二絶縁層を硬化させた後、電極パッド上の開口と、第二絶縁層を貫通する金属配線を形成するための開口と、貫通電極を形成するための開口とをメッキによって埋めて、半導体素子上金属パッドと、第二絶縁層を貫通する金属配線と、貫通電極とを形成するとともに、メッキによって形成された半導体素子上金属パッドと第二絶縁層を貫通する金属配線をメッキによる金属配線によってつなぐ。その後、この上から第三絶縁層を形成し、第三絶縁層に対してパターンニングを行って貫通電極上部に開口を形成し、硬化させた後この開口にソルダーバンプを形成する。さらに、仮接着剤で接着していたサポート基板を除去し、ダイシングすることで個片化することは、非常に合理的に半導体装置を形成できる方法であり、本発明の目的を具現化している。

30

【0045】

また、上記製造方法で製造された半導体装置であれば、第二絶縁層の両面に金属配線が形成されることで、配線密度が大きくなっても半導体装置自体の反りを抑制できることを見出した。

【0046】

さらに、上記製造方法で製造された半導体装置は、上部はソルダーバンプが突出し、下部はサポート基板を除去することで貫通電極を容易に露出させることができるので、半導体装置の複数を突出したソルダーバンプと露出した電極を用いて、容易に電氣的に接合でき、積層することができること知見し、また、積層した半導体装置を配線基板に容易に載置できること知見し、本発明を完成させた。

40

【0047】

即ち、本発明は、半導体素子と、該半導体素子に電氣的に接続される半導体素子上金属パッド及び金属配線を有し、該金属配線が貫通電極及びソルダーバンプに電氣的に接続される半導体装置であって、

前記半導体素子が載置された第一絶縁層と、前記半導体素子上に形成された第二絶縁層と、該第二絶縁層上に形成された第三絶縁層とを有し、

前記金属配線は、前記第二絶縁層の上面で前記半導体素子上金属パッドを介して前記半導体素子に電氣的に接続され、前記第二絶縁層の上面から前記第二絶縁層を貫通して前記

50

第二絶縁層の下面で前記貫通電極に電氣的に接続されたものである半導体装置である。

【0048】

以下、図面を参照しながら本発明について詳細に説明するが、本発明はこれらに限定されるものではない。

【0049】

本発明の半導体装置1は、図1に示すように、半導体素子2と、半導体素子2に電氣的に接続される半導体素子上金属パッド3及び金属配線4を有し、金属配線4が貫通電極5及びソルダーバンプ6に電氣的に接続される半導体装置であって、半導体素子2が載置された第一絶縁層7と、半導体素子2上に形成された第二絶縁層8と、第二絶縁層8上に形成された第三絶縁層9とを有し、

10

金属配線4は、第二絶縁層8の上面で半導体素子上金属パッド3を介して半導体素子2に電氣的に接続され、第二絶縁層8の上面から第二絶縁層8を貫通して第二絶縁層8の下面で貫通電極5に電氣的に接続された半導体装置である。

【0050】

なお、金属配線4は、第二絶縁層8の上面で半導体素子上金属パッド3と接続される金属配線(上面金属配線)4a、第二絶縁層8の下面で貫通電極5と接続される金属配線(下面金属配線)4b、第二絶縁層8を貫通し、上面金属配線4aと下面金属配線4bを接続する金属配線(貫通金属配線)4cからなる。

また、図1の半導体装置1では、半導体素子2はダイボンディング剤10によって第一絶縁層7にダイボンディングされている。

20

【0051】

このような半導体装置であれば、半導体素子上に微細な電極形成が施され、半導体素子外部に貫通電極を施されることで、配線基板への載置や半導体装置の積層が容易であり、また第二絶縁層の両面に金属配線が形成されることで、金属配線の密度が大きい場合も半導体装置の反りが抑制された半導体装置となる。

【0052】

またこのとき、第一絶縁層7が光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであり、第二絶縁層8が光硬化性ドライフィルムによって形成されたものであり、第三絶縁層9が光硬化性ドライフィルム又は光硬化性レジスト塗布膜によって形成されたものであれば、半導体素子2の高さが数十 μm であっても半導体素子周辺に空隙などがなく埋め込まれた半導体装置となるため、好ましい。

30

【0053】

またこのとき、半導体素子2の高さが20~100 μm であり、第一絶縁層7の膜厚が1~20 μm であり、第二絶縁層8の膜厚が5~100 μm であり、第三絶縁層9の膜厚が5~100 μm であり、半導体装置1の厚さが50~300 μm であれば、半導体素子周辺に空隙などがなく埋め込まれ、かつ薄型の半導体装置となるため、好ましい。

【0054】

またこのとき、上記の第一絶縁層7、第二絶縁層8、及び第三絶縁層9の形成に用いられる光硬化性ドライフィルムが、反りの抑止、残留応力の低減、信頼性や加工特性の向上等の点から、以下の(A)~(D)成分を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムであることが好ましい。

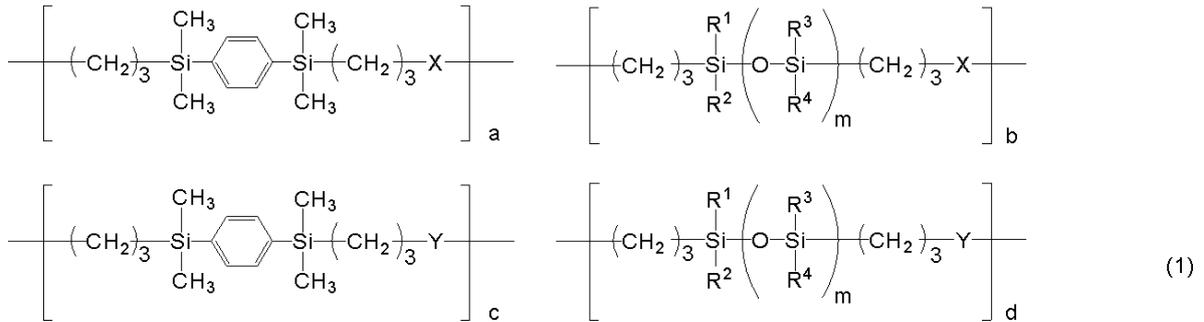
40

なお、もちろん、他の感光性樹脂を用いることもできる。

【0055】

(A)成分は、下記一般式(1)で示される繰り返し単位を有する重量平均分子量が3,000~500,000のシリコーン骨格含有高分子化合物である。

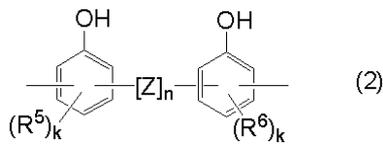
【化 1 1】



10

(式中、 $R^1 \sim R^4$ は同一でも異なっていてもよい炭素数 1 ~ 8 の 1 価炭化水素基を示す。 m は 1 ~ 100 の整数である。 a, b, c, d は 0 又は正数、かつ a, b, c, d は同時に 0 になることがない。ただし、 $a + b + c + d = 1$ である。さらに、 X は下記一般式 (2) で示される有機基、 Y は下記一般式 (3) で示される有機基である。)

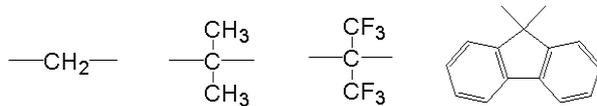
【化 1 2】



(式中、 Z は

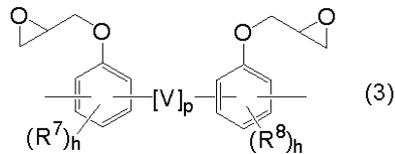
20

【化 1 3】



のいずれかより選ばれる 2 価の有機基であり、 n は 0 又は 1 である。 R^5 及び R^6 はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。 k は 0、1、2 のいずれかである。)

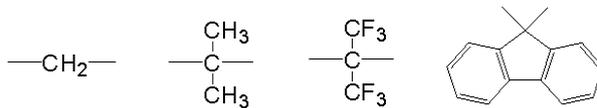
【化 1 4】



30

(式中、 V は

【化 1 5】



のいずれかより選ばれる 2 価の有機基であり、 p は 0 又は 1 である。 R^7 及び R^8 はそれぞれ炭素数 1 ~ 4 のアルキル基又はアルコキシ基であり、相互に異なっていても同一でもよい。 h は 0、1、2 のいずれかである。)

40

【0056】

(B) 成分は、ホルムアルデヒド又はホルムアルデヒド - アルコールにより変性されたアミノ縮合物、1 分子中に平均して 2 個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる 1 種又は 2 種以上の架橋剤である。

(C) 成分は、波長 190 ~ 500 nm の光によって分解し、酸を発生する光酸発生剤である。

(D) 成分は、溶剤である。

【0057】

50

(B)成分の架橋剤としては、公知のものを使用することができるが、ホルムアルデヒド又はホルムアルデヒド-アルコールにより変性されたアミノ縮合物及び1分子中に平均して2個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物から選ばれる1種又は2種以上を用いることができる。

【0058】

このようなホルムアルデヒド又はホルムアルデヒド-アルコールにより変性されたアミノ縮合物としては、例えばホルムアルデヒド又はホルムアルデヒド-アルコールにより変性されたメラミン縮合物、又はホルムアルデヒド又はホルムアルデヒド-アルコールにより変性された尿素縮合物が挙げられる。

なお、これら変性メラミン縮合物及び変性尿素縮合物は1種又は2種以上を、混合して使用することができる。

10

【0059】

また、1分子中に平均して2個以上のメチロール基又はアルコキシメチロール基を有するフェノール化合物としては、例えば(2-ヒドロキシ-5-メチル)-1,3-ベンゼンジメタノール、2,2',6,6'-テトラメトキシメチルビスフェノールA等が挙げられる。

なお、これらフェノール化合物は1種又は2種以上を、混合して使用することができる。

【0060】

(C)成分の酸発生剤としては、波長190~500nmの光照射により酸を発生し、これが硬化触媒となるものを用いることができる。

20

このような光酸発生剤としては、オニウム塩、ジアゾメタン誘導体、グリオキシム誘導体、 α -ケトスルホン誘導体、ジスルホン誘導体、ニトロベンジルスルホネート誘導体、スルホン酸エステル誘導体、イミド-イル-スルホネート誘導体、オキシムスルホネート誘導体、イミノスルホネート誘導体、トリアジン誘導体等が挙げられる。

【0061】

(D)成分の溶剤としては、(A)シリコーン骨格含有高分子化合物、(B)架橋剤、及び(C)光酸発生剤が溶解可能であるものを用いることができる。

このような溶剤としては、例えばシクロヘキサノン、シクロペンタノン、メチル-2-n-アミルケトン等のケトン類；3-メトキシブタノール、3-メチル-3-メトキシブタノール、1-メトキシ-2-プロパノール、1-エトキシ-2-プロパノール等のアルコール類；プロピレングリコールモノメチルエーテル、エチレングリコールモノメチルエーテル、プロピレングリコールモノエチルエーテル、エチレングリコールモノエチルエーテル、プロピレングリコールジメチルエーテル、ジエチレングリコールジメチルエーテル等のエーテル類；プロピレングリコールモノメチルエーテルアセテート、プロピレングリコールモノエチルエーテルアセテート、乳酸エチル、ピルビン酸エチル、酢酸ブチル、3-メトキシプロピオン酸メチル、3-エトキシプロピオン酸エチル、酢酸tert-ブチル、プロピオン酸tert-ブチル、プロピレングリコール-モノ-tert-ブチルエーテルアセテート、 γ -ブチロラクトン等のエステル類等が挙げられる。

30

【0062】

また、第一絶縁層7と第三絶縁層9は、上記の(A)~(D)成分を含有してなる化学増幅型ネガ型レジスト組成物材料をスピコート等により塗布した光硬化性レジスト塗布膜であってもよく、もちろん、他の感光性樹脂をスピコート等により塗布した光硬化性レジスト塗布膜であってもよい。

40

【0063】

さらに、本発明では、上記の半導体装置がフリップチップ化されて複数積層された積層型半導体装置を提供する。

本発明の積層型半導体装置11は、図2に示すように、上述の半導体装置1がフリップチップ化されて貫通電極5とソルダーバンプ6によって電氣的に接合され、複数積層されたものであり、各半導体装置間には絶縁樹脂層12が封入されていてもよい。

50

【0064】

また、本発明では、上記の積層型半導体装置が電気回路を有する基板上に載置され、絶縁封止樹脂層で封止された封止後積層型半導体装置を提供する。

本発明の封止後積層型半導体装置13は、図3に示すように、上述の積層型半導体装置11が電気回路を有した基板(配線基板14)上にソルダーバンプ6を介して載置され、絶縁封止樹脂層15で封止されたものである。

【0065】

上述のような半導体装置は、以下に示す本発明の半導体装置の製造方法によって製造することができる。本発明の半導体装置の製造方法は、

(1) サポート基板に仮接着剤を塗布し、該仮接着剤上にレジスト組成物材料を光硬化性樹脂層として用いた膜厚1~20 μm の第一絶縁層を形成する工程と、

(2) 前記第一絶縁層に対してマスクを介したリソグラフィーによってパターンニングを行って貫通電極となるホールパターンを形成後、ベークすることで前記第一絶縁層を硬化させる工程と、

(3) 前記第一絶縁層にスパッタリングによるシード層形成を行い、その後前記貫通電極となるホールパターンをメッキによって埋め、貫通電極と接続される金属配線を形成する工程と、

(4) 上部表面に電極パッドが露出した高さ20~100 μm の半導体素子を、前記硬化後の第一絶縁層上へダイボンディング剤を用いてダイボンディングする工程と、

(5) 膜厚5~100 μm である光硬化性樹脂層が支持フィルムと保護フィルムで挟まれた構造を有し、該光硬化性樹脂層がレジスト組成物材料からなる光硬化性ドライフィルムを準備する工程と、

(6) 前記第一絶縁層上へダイボンディングされた半導体素子を覆うように前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートすることで第二絶縁層を形成する工程と、

(7) 前記第二絶縁層に対して、マスクを介したリソグラフィーによってパターンニングを行い、前記電極パッド上の開口と、前記貫通電極と接続される金属配線上に前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口を同時に形成した後、ベークすることで前記第二絶縁層を硬化させる工程と、

(8) 硬化後、スパッタリングによるシード層形成を行い、その後前記電極パッド上の開口と、前記第二絶縁層を貫通する金属配線を形成するための開口と、前記貫通電極を形成するための開口をメッキによって埋めて、半導体素子上金属パッドと、前記第二絶縁層を貫通する金属配線と、貫通電極とを形成するとともに、前記メッキによって形成された前記半導体素子上金属パッドと前記第二絶縁層を貫通する金属配線をメッキによる金属配線によってつなぐ工程と、

(9) 金属配線の形成後、前記光硬化性ドライフィルムの光硬化性樹脂層をラミネートする又は前記光硬化性ドライフィルムに用いたレジスト組成物材料をスピンコートすることで第三絶縁層を形成する工程と、

(10) 前記第三絶縁層に対して、マスクを介したリソグラフィーによってパターンニングを行い、前記貫通電極上部に開口を形成した後、ベークすることで前記第三絶縁層を硬化させる工程と、

(11) 硬化後、前記貫通電極上部の開口にソルダーバンプを形成する工程、を有する。

【0066】

以下、各工程について詳しく説明する。

まず、工程(1)では、図4に示すように、サポート基板16に仮接着剤17を塗布し、仮接着剤17上にレジスト組成物材料を光硬化性樹脂層として用いた膜厚1~20 μm の第一絶縁層7を形成する。

【0067】

サポート基板16としては、特に限定されないが、例えばシリコンウェハーやガラス基

10

20

30

40

50

板等を用いることができる。

また、仮接着剤 17 としては、特に限定されないが、例えば熱可塑性樹脂が好ましい。オレフィン系熱可塑性エラストマー、ポリブタジエン系熱可塑性エラストマー、スチレン系熱可塑性エラストマー、スチレン・ブタジエン系熱可塑性エラストマー、スチレン・ポリオレフィン系熱可塑性エラストマーなどが挙げられ、特に耐熱性に優れた水素添加ポリスチレン系エラストマーが好適である。具体的にはタフテック（旭化成ケミカルズ製）、エスポレックス S B シリーズ（住友化学製）、ラバロン（三菱化学製）、セプトン（クラレ製）、DYNARON（JSR 製）などが挙げられる。またゼオネックス（日本ゼオン製）に代表されるシクロオレフィンポリマーおよび TOPAS（日本ポリプラスチック製）に代表される環状オレフィンコポリマーが挙げられる。またシリコン系熱可塑性樹脂も用いることができる。例えばジメチルシリコン、フェニルシリコン、アルキル変性シリコン、シリコンレジンが好適に用いられる。具体的には、KF96、KF54、X-40-9800（いずれも信越化学製）が挙げられる。

10

【0068】

また、第一絶縁層 7 は、上述のように、例えば（A）～（D）成分を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムを用いてラミネートを行う、あるいはこのレジスト組成物材料をスピンコート等により塗布することで形成することができる。もちろん、他の感光性樹脂を用いることもできる。

第一絶縁層の膜厚は、1～20 μm、好ましくは 5～10 μm であり、このような膜厚であれば、製造する半導体装置を薄型化できるため好ましい。

20

【0069】

次に、工程（2）では、第一絶縁層 7 に対してマスクを介したリソグラフィーによってパターンニングを行い、図 5 に示すように貫通電極となるホールパターン A を形成後、ベークすることで第一絶縁層 7 を硬化させる。

【0070】

このパターンニングでは、第一絶縁層 7 を形成した後に、露光し、露光後加熱処理（ポストエクスポージャベーク；PEB）を行い、現像し、さらに、必要に応じて後硬化してパターンを形成する。即ち、公知のリソグラフィー技術を用いてパターンを形成することができる。

30

【0071】

ここで、第一絶縁層の光硬化反応を効率的に行うため又は第一絶縁層 7 とサポート基板 16 との密着性を向上させる、もしくは密着した第一絶縁層 7 の平坦性を向上させる目的で、必要に応じて予備加熱（プリベーク）を行ってもよい。プリベークは、例えば 40～140 で 1 分間～1 時間程度行うことができる。

【0072】

次に、フォトマスクを介して波長 190～500 nm の光で露光して、硬化させる。フォトマスクは、例えば所望のパターンをくり貫いたものであってもよい。なお、フォトマスクの材質は波長 190～500 nm の光を遮蔽するものが好ましく、例えばクロム等が好適に用いられるがこれに限定されるものではない。

40

【0073】

波長 190～500 nm の光としては、例えば放射線発生装置により発生させた種々の波長の光、例えば、g 線、i 線等の紫外線光、遠紫外線光（248 nm、193 nm）等が挙げられる。そして、波長は好ましくは 248～436 nm である。露光量は、例えば 10～3,000 mJ/cm² が好ましい。このように露光することで、露光部分が架橋して現像液に不溶なパターンが形成される。

【0074】

さらに、現像感度を高めるために、PEB を行う。PEB は、例えば 40～140 で 0.5～10 分間とすることができる。

【0075】

50

その後、現像液にて現像する。好ましい現像液としてIPAやPGMEAといった有機溶剤が挙げられる。また好ましいアルカリ水溶液である現像液は、例えば2.38%のテトラメチルヒドロキシアモンニウム(TMAH)水溶液である。本発明の半導体装置の製造方法では、現像液としては有機溶剤が好ましく用いられる。

現像は、通常の方法、例えばパターンが形成された基板を現像液に浸漬すること等により行うことができる。その後、必要に応じて、洗浄、リンス、乾燥等を行い、所望のパターンを有する光硬化性樹脂層の皮膜(第一絶縁層)が得られる。

【0076】

次に、このようにしてパターンが形成された第一絶縁層をオープンやホットプレートを用いて、好ましくは温度100~250、より好ましくは150~220、さらに好ましくは170~190でベークし、硬化させる(後硬化)。後硬化温度が100~250であれば、第一絶縁層の架橋密度を上げ、残存する揮発成分を除去でき、サポート基板に対する密着力、耐熱性や強度、さらに電気特性の観点から好ましい。そして、後硬化時間は10分間~10時間とすることができる。

【0077】

次に、工程(3)では、第一絶縁層7にスパッタリングによるシード層形成を行い、その後貫通電極となるホールパターンAをメッキによって埋め、図6に示すように、貫通電極と接続される金属配線(下面金属配線)4bを形成する。

【0078】

メッキを行う際は、例えば、第一絶縁層7上にスパッタリングによってシード層を形成した後、メッキレジストのパターニングを行い、その後電解メッキなどを行って貫通電極となるホールパターンAに金属メッキの埋め込みと、下面金属配線4bの形成を行う。金属配線を形成した後にシード層をエッチングにより除去し、第一絶縁層7を露出させる。

なお、下面金属配線4bは、所望の配線幅になるように適宜調整すればよいが、特に0.1~10 μ mの厚さとなるように、第一絶縁層上に形成することが好ましい。

【0079】

次に、工程(4)では、図7に示すように、上部表面に電極パッドが露出した高さ20~100 μ mの半導体素子2を、硬化後の第一絶縁層7上へダイボンディング剤10を用いてダイボンディングする。

なお、ダイボンディング剤10は公知の接着剤でよい。

また、半導体素子2の高さが20~100 μ mであれば、製造する半導体装置を薄型化できるため好ましい。

【0080】

次に、工程(5)では、膜厚5~100 μ mである光硬化性樹脂層が支持フィルムと保護フィルムで挟まれた構造を有し、該光硬化性樹脂層がレジスト組成物材料からなる光硬化性ドライフィルムを準備する。

【0081】

以下、本発明に用いられる光硬化性ドライフィルムとその製造方法について詳しく説明する。

本発明の半導体装置の製造方法において、第二絶縁層の形成に用いられる光硬化性ドライフィルムは、膜厚5~100 μ mである光硬化性樹脂層が支持フィルムと保護フィルムで挟まれた構造を有し、光硬化性樹脂層がレジスト組成物材料からなるものである。

【0082】

本発明の半導体装置の製造方法において、第二絶縁層の形成に用いられる光硬化性ドライフィルムの光硬化性樹脂層の膜厚は5~100 μ mであり、このような膜厚であれば、製造する半導体装置を薄型化できるため好ましい。

なお、第一絶縁層及び第三絶縁層の形成に光硬化性ドライフィルムを用いる場合は、光硬化性樹脂層の膜厚を任意の厚みにしたものを準備して使用すればよい。

【0083】

本発明に用いられる光硬化性ドライフィルムでは、感光性材料の組成物の各成分を攪拌

10

20

30

40

50

混合し、その後フィルター等により濾過することにより、光硬化性樹脂層を形成するレジスト組成物材料を調製することができる。

ここで、レジスト組成物材料としては、上述の(A)～(D)成分を含有してなる化学増幅型ネガ型レジスト組成物材料が好適である。

なお、もちろん、他の感光性樹脂を用いることもできる。

【0084】

本発明に用いられる光硬化性ドライフィルムにおいて使用される支持フィルムは、単でも複数の重合体フィルムを積層した多層フィルムでもよい。なお、ドライフィルムは、支持フィルム及び保護フィルムで挟まれているフィルムである。

支持フィルムの材質としては、ポリエチレン、ポリプロピレン、ポリカーボネート、ポリエチレンテレフタレート等の合成樹脂フィルム等が挙げられ、適度の可撓性、機械的強度及び耐熱性を有するポリエチレンテレフタレートが好ましい。また、これらのフィルムについては、コロナ処理や剥離剤が塗布されたような各種処理が行われたものでもよい。これらは市販品を使用することができ、例えばセラピールWZ(RX)、セラピールBX8(R)(以上、東レフィルム加工(株)製)、E7302、E7304(以上、東洋紡績(株)製)、ピューレックスG31、ピューレックスG71T1(以上、帝人デュボンフィルム(株)製)、PET38×1-A3、PET38×1-V8、PET38×1-X08(以上、ニッパ(株)製)等が挙げられる。

【0085】

本発明に用いられる光硬化性ドライフィルムにおいて使用される保護フィルムは、上述した支持フィルムと同様のものを用いることができるが、適度の可撓性を有するポリエチレンテレフタレート及びポリエチレンが好ましい。これらは市販品を使用することができ、ポリエチレンテレフタレートとしてはすでに例示したもの、ポリエチレンとしては、例えばGF-8(タマポリ(株)製)、PEフィルム0タイプ(ニッパ(株)製)が挙げられる。

【0086】

上記の支持フィルム及び保護フィルムの厚みは、光硬化性ドライフィルム製造の安定性及び巻き芯に対する巻き癖、いわゆるカール防止の観点から、いずれも好ましくは5～100μmである。

【0087】

次に、本発明に用いられる光硬化性ドライフィルムの製造方法について説明する。上記光硬化性ドライフィルムの製造装置は、一般的に粘着剤製品を製造するためのフィルムコーターが使用できる。上記フィルムコーターとしては、例えば、コンマコーター、コンマリバースコーター、マルチコーター、ダイコーター、リップコーター、リップリバースコーター、ダイレクトグラビアコーター、オフセットグラビアコーター、3本ボトムリバースコーター、4本ボトムリバースコーター等が挙げられる。

【0088】

支持フィルムをフィルムコーターの巻出軸から巻き出し、フィルムコーターのコーターヘッドを通過させるとき、支持フィルム上にレジスト組成物材料を所定の厚みで塗布して光硬化性樹脂層を形成させた後、所定の温度と所定の時間で熱風循環オープンを通過させ、支持フィルム上で乾燥させた光硬化性樹脂層をフィルムコーターの別の巻出軸から巻き出された保護フィルムと共に、所定の圧力でラミネートロールを通過させて支持フィルム上の光硬化性樹脂層と貼り合わせた後、フィルムコーターの巻取軸に巻き取ることによって製造される。この場合、熱風循環オープンの温度としては25～150が好ましく、通過時間としては1～100分間が好ましく、ラミネートロールの圧力としては0.01～5MPaが好ましい。

【0089】

上述のような方法で、光硬化性ドライフィルムを作製することができ、このような光硬化性ドライフィルムを用いることで、サポート基板上の第一絶縁層上に載置された半導体素子を埋め込む特性に優れ、また半導体装置を形成した後にサポート基板を除去する際や

10

20

30

40

50

、個片化する際に生じる応力を緩和することができるため、目的とする半導体装置が反ることがなく、半導体装置を積層したり、配線を施した基板に載置するのに好適である。

【0090】

次に、工程(6)では、上述のようにして準備した光硬化性ドライフィルムから保護フィルムを剥離し、図8(a)に示すように、第一絶縁層7上へダイボンディングされた半導体素子2を覆うように光硬化性ドライフィルムの光硬化性樹脂層をラミネートすることで第二絶縁層8を形成する。

【0091】

光硬化性ドライフィルムを貼り付ける装置としては、真空ラミネーターが好ましい。光硬化性ドライフィルムを装置に取り付け、光硬化性ドライフィルムの保護フィルムを剥離し露出した光硬化性樹脂層を、所定真空度の真空チャンバー内において、所定の圧力の貼り付けロールを用いて、所定の温度のテーブル上で基板に密着させる。なお、上記温度としては60~120が好ましく、上記圧力としては0~5.0MPaが好ましく、上記真空度としては50~500Paが好ましい。真空ラミネートを行うことで、半導体素子周辺に空隙を発生させることがなく好ましい。

【0092】

またこのとき、図8(b)に示すように半導体素子2上に光硬化性ドライフィルムをラミネートして第二絶縁層8を形成した際、半導体素子2上の第二絶縁層8の膜厚が厚くなることや、半導体素子2から周辺へ離れるにつれて膜厚が徐々に薄くなることもある。この膜厚の変化を機械的にプレスすることで平坦化し、図8(a)のように半導体素子上の膜厚を薄くする方法を好ましく用いることができる。

【0093】

次に、工程(7)では、図9に示すように、第二絶縁層8に対して、マスクを介したりソグラフィによってパターンニングを行い、電極パッド上の開口Bと、貫通電極と接続される金属配線(下面金属配線)4b上に第二絶縁層を貫通する金属配線(貫通金属配線)を形成するための開口Cと、貫通電極を形成するための開口Dを同時に形成した後、ベークすることで第二絶縁層8を硬化させる。

【0094】

このパターンニングでは、第二絶縁層8を形成した後に、露光し、露光後加熱処理(ポストエクスポージャベーク;PEB)を行い、現像し、さらに、必要に応じて後硬化してパターンを形成する。即ち、公知のリソグラフィ技術を用いてパターンを形成を行うことができ、上述の第一絶縁層のパターンニングと同様の方法で行えばよい。

【0095】

本発明の半導体装置の製造方法では、電極パッド上の開口Bと、貫通金属配線を形成するための開口Cと、貫通電極を形成するための開口Dを、一括露光によって同時に形成するため、合理的である。

【0096】

次に、工程(8)では、図10に示すように、第二絶縁層8の硬化後、スパッタリングによるシード層形成を行い、その後電極パッド上の開口Bと、第二絶縁層を貫通する金属配線(貫通金属配線)を形成するための開口Cと、貫通電極を形成するための開口Dをメッキによって埋めて、半導体素子上金属パッド3と、第二絶縁層を貫通する金属配線(貫通金属配線)4cと、貫通電極5とを形成するとともに、メッキによって形成された半導体素子上金属パッド3と第二絶縁層を貫通する金属配線(貫通金属配線)4cをメッキによる金属配線(上面金属配線)4aによってつなぐ。

【0097】

メッキを行う際は、上述の工程(3)と同様に、例えば、スパッタリングによってシード層を形成した後、メッキレジストのパターンニングを行い、その後電解メッキなどを行って、半導体素子上金属パッド3と、貫通金属配線4cと、貫通電極5とを形成するとともに、上面金属配線4aを形成して半導体素子上金属パッド3と貫通金属配線4cをつなぐ。

。

10

20

30

40

50

なお、上面金属配線 4 a は、所望の配線幅になるように適宜調整すればよいが、特に 0.1 ~ 10 μm の厚さとなるように、第二絶縁層上に形成することが好ましい。

【0098】

また、貫通電極 5 のメッキを充足させるため、図 1 1 に示すように、別途、貫通電極 5 へ再度電解メッキを施し、貫通電極 5 を金属メッキ 1 8 で埋めてもよい。

また、貫通金属配線 4 c のメッキを充足させるため、別途、貫通金属配線 4 c へ再度電解メッキを施してもよい。

【0099】

次に、工程 (9) では、金属配線の形成後、光硬化性ドライフィルムの光硬化性樹脂層をラミネートする又は光硬化性ドライフィルムに用いたレジスト組成物材料をスピコートすることで、図 1 2 に示すように第三絶縁層 9 を形成する。

10

【0100】

第三絶縁層 9 の形成は、上述の第一絶縁層の形成と同様に、例えば (A) ~ (D) 成分を含有してなる化学増幅型ネガ型レジスト組成物材料からなる光硬化性樹脂層を有する光硬化性ドライフィルムを用いてラミネートを行う、あるいはこのレジスト組成物材料をスピコート等により塗布することで形成することができる。もちろん、他の感光性樹脂を用いることもできる。

また、第三絶縁層の膜厚が 5 ~ 100 μm であれば、製造する半導体装置を薄型化できるため好ましい。

【0101】

20

次に、工程 (1 0) では、図 1 3 に示すように、第三絶縁層 9 に対して、マスクを介したリソグラフィーによってパターニングを行い、貫通電極 5 上部に開口 E を形成した後、ベークすることで第三絶縁層 9 を硬化させる。

【0102】

このパターニングでは、第三絶縁層 9 を形成した後に、露光し、露光後加熱処理 (ポストエクスポージャベーク ; P E B) を行い、現像し、さらに、必要に応じて後硬化してパターンを形成する。即ち、公知のリソグラフィー技術を用いてパターンの形成を行うことができ、上述の第一絶縁層のパターニングと同様の方法で行えばよい。

【0103】

次に、工程 (1 1) では、第三絶縁層の硬化後、貫通電極上部の開口 E にソルダーバンプを形成する。

30

ソルダーバンプの形成方法としては、例えば、図 1 4 に示すように貫通電極上部の開口 E にメッキによって貫通電極上金属パッド 1 9 を形成する。次に、貫通電極上金属パッド 1 9 上にソルダーボール 2 0 を形成し、これをソルダーバンプとすることができる。

【0104】

また、上述の工程 (8) において、図 1 5 のように貫通電極 5 のメッキを充足させるために別途施すメッキを S n A g で行って S n A g メッキ 2 1 を施し、その後の工程 (9) では、上記と同様に第三絶縁層 9 を形成し、工程 (1 0) で貫通電極上部に開口 E を形成するようにパターニングを行うことで S n A g メッキ 2 1 を露出させた後、ベークにより硬化させ、工程 (1 1) として、S n A g メッキ 2 1 を溶融することで図 1 6 に示すように貫通電極上部の開口 E へ電極を隆起させ、S n A g を隆起させた電極 2 2 のソルダーバンプを形成することができる。

40

【0105】

さらに、上述の工程 (1 1) の後に、図 1 7 に示すように、上述の工程 (1) において第一絶縁層 7 と仮接着したサポート基板 1 6 を除去することで、貫通電極 5 のソルダーボール 2 0 の反対側 (下面金属配線 4 b) を露出させることができ、露出したシード層をエッチングによって除去し、金属メッキ部が露出することによって、貫通電極 5 の上部と下部を電氣的に導通させることができる。さらにその後、ダイシングして個片化することで、個片化した半導体装置 2 3 を得ることができる。

【0106】

50

S n A gを隆起させた電極 2 2 のソルダーバンプを形成した場合も同様に、図 1 8 に示すように、サポート基板 1 6 を除去することで、貫通電極 5 の S n A g を隆起させた電極 2 2 の反対側（下面金属配線 4 b）を露出させることができ、露出したシード層をエッチングによって除去し、金属メッキ部が露出することによって、貫通電極 5 の上部と下部を電氣的に導通させることができる。さらにその後、ダイシングして個片化することで、個片化した半導体装置 2 4 を得ることができる。

【 0 1 0 7 】

なお、上述のような本発明の製造方法は、小型化・薄型化に特に適したものであり、半導体装置としての厚さが、50 ~ 300 μm、さらに好ましくは70 ~ 150 μmの薄いコンパクトな半導体装置を得ることができる。

10

【 0 1 0 8 】

上述の個片化された半導体装置 2 3 又は個片化された半導体装置 2 4 は、図 1 9、図 2 0 に示すように、それぞれ複数を絶縁樹脂層 1 2 を挟んで、ソルダーバンプによって電氣的に接合し、積層させて積層型半導体装置とすることができる。また、図 2 1、図 2 2 に示すように、積層した半導体装置を電気回路を有した基板（配線基板 1 4）へ載置することもできる。なお、図 1 9、図 2 0、図 2 1、図 2 2 はそれぞれ個片化した半導体装置 2 3 又は 2 4 をフリップチップボンディングした例である。

【 0 1 0 9 】

また、図 2 3、図 2 4 に示すように、上述のようにして製造した積層型半導体装置を配線基板 1 4 に載置した後、絶縁封止樹脂層 1 5 で封止することで、封止後積層型半導体装置を製造することができる。

20

【 0 1 1 0 】

ここで、絶縁樹脂層 1 2 や絶縁封止樹脂層 1 5 に用いられる樹脂としては、一般にこの用途に用いられるものを用いることができ、例えばエポキシ樹脂やシリコン樹脂やこれらのハイブリッド樹脂を用いることができる。

【 0 1 1 1 】

上述のようにして製造される本発明の半導体装置、積層型半導体装置、及び封止後積層型半導体装置は、半導体チップへ施されるファンアウト配線や W C S P（ウェハレベルチップサイズパッケージ）用に好適に用いることができる。

【 0 1 1 2 】

以上のように、本発明の半導体装置であれば、半導体素子上に微細な電極形成が施され、半導体素子外部に貫通電極を施されることで、配線基板への載置や半導体装置の積層が容易であり、さらに半導体素子の高さが数十 μm であっても半導体素子周辺に空隙などがなく埋め込まれ、金属配線の密度が大きい場合も半導体装置の反りが抑制された半導体装置となる。

30

また、本発明の半導体装置の製造方法であれば、半導体素子上に微細な電極形成を施し、半導体素子外部に貫通電極を施すことで、配線基板への載置や半導体装置の積層を容易にでき、また貫通電極、電極パッド部の開口などの加工を容易にできる。

さらに、このようにして得られた本発明の半導体装置は、配線基板への載置や半導体装置の積層が容易であるため、半導体装置を積層させた積層型半導体装置やこれを配線基板に載置し封止した封止後積層型半導体装置とすることができる。

40

【 0 1 1 3 】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【 符号の説明 】

【 0 1 1 4 】

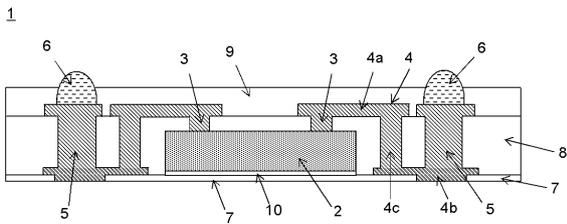
- 1 ... 半導体装置、 2 ... 半導体素子、 3 ... 半導体素子上金属パッド、
 4 ... 金属配線、 4 a ... 上面金属配線、 4 b ... 下面金属配線、 4 c ... 貫通金属配線、
 5 ... 貫通電極、 6 ... ソルダーバンプ、 7 ... 第一絶縁層、 8 ... 第二絶縁層、

50

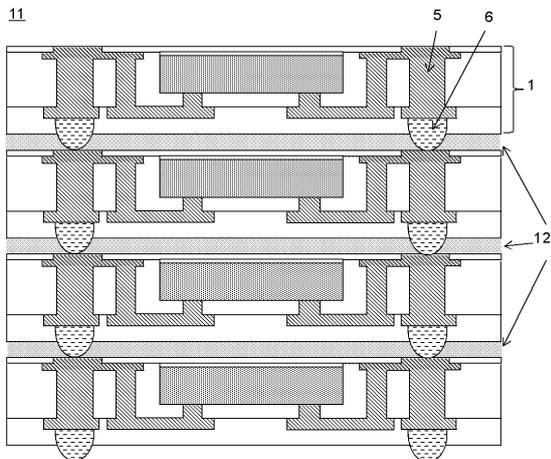
- 9 ... 第三絶縁層、 10 ... ダイボンディング剤、 11 ... 積層型半導体装置、
- 12 ... 絶縁樹脂層、 13 ... 封止後積層型半導体装置、 14 ... 配線基板、
- 15 ... 絶縁封止樹脂層、 16 ... サポート基板、 17 ... 仮接着剤、
- 18 ... 金属メッキ、 19 ... 貫通電極上金属パッド、 20 ... ソルダーボール、
- 21 ... SnAgメッキ、 22 ... SnAgを隆起させた電極、
- 23、24 ... 個片化した半導体装置。

- A ... 貫通電極となるホールパターン、 B ... 電極パッド上の開口、
- C ... 貫通金属配線を形成するための開口、 D ... 貫通電極を形成するための開口、
- E ... 貫通電極上部の開口。

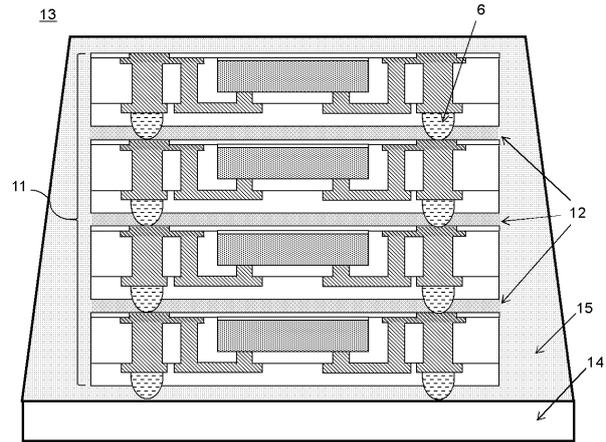
【図1】



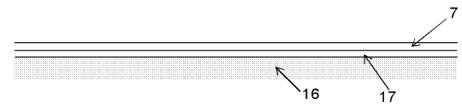
【図2】



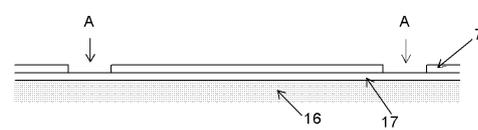
【図3】



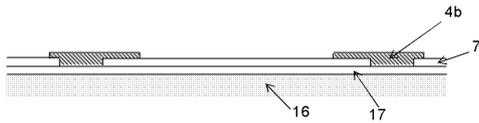
【図4】



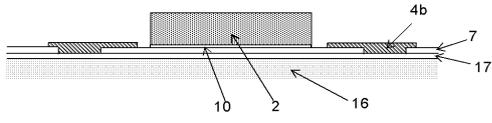
【図5】



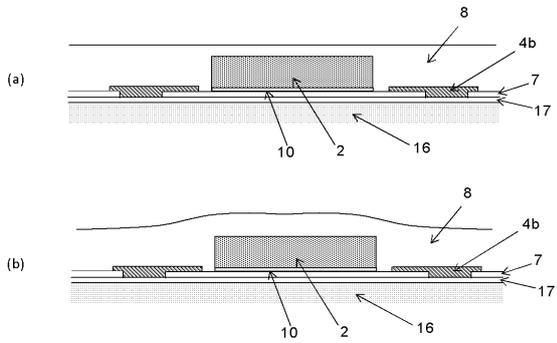
【図6】



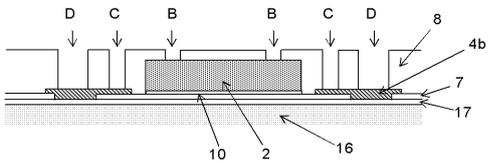
【図7】



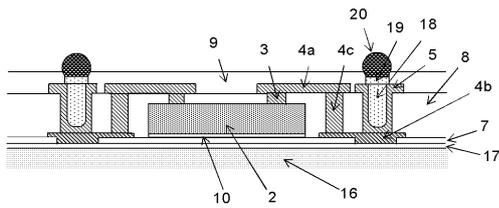
【図8】



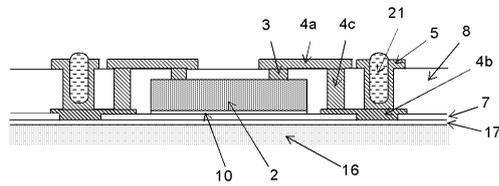
【図9】



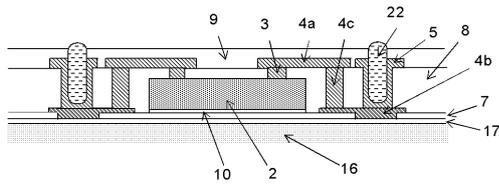
【図14】



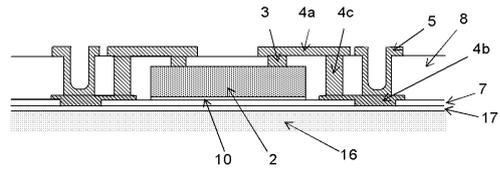
【図15】



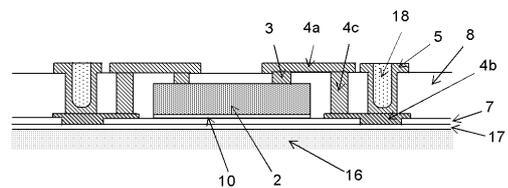
【図16】



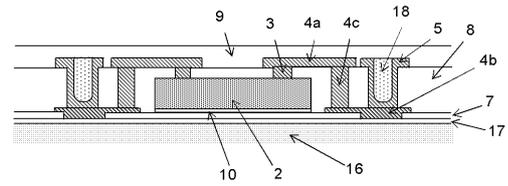
【図10】



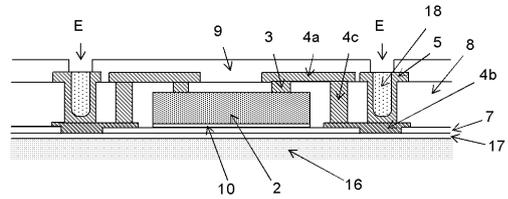
【図11】



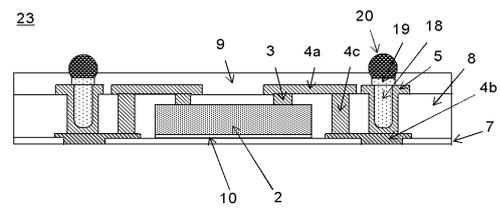
【図12】



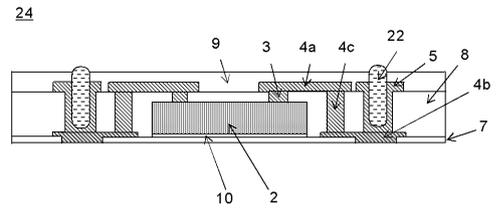
【図13】



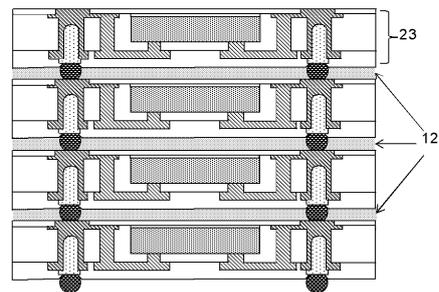
【図17】



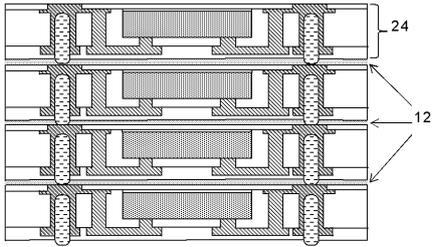
【図18】



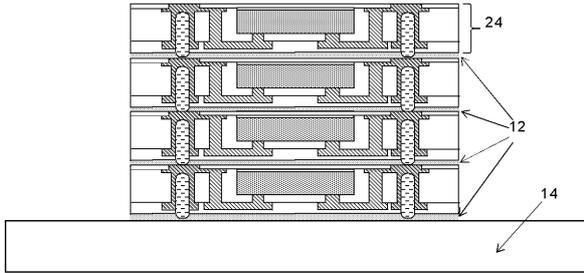
【図19】



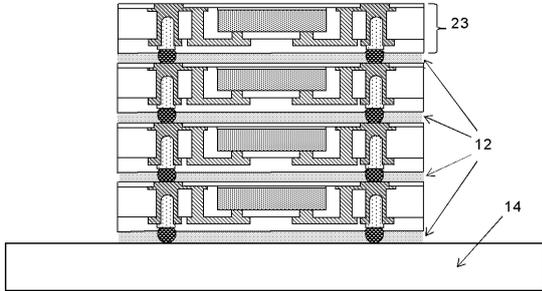
【図 20】



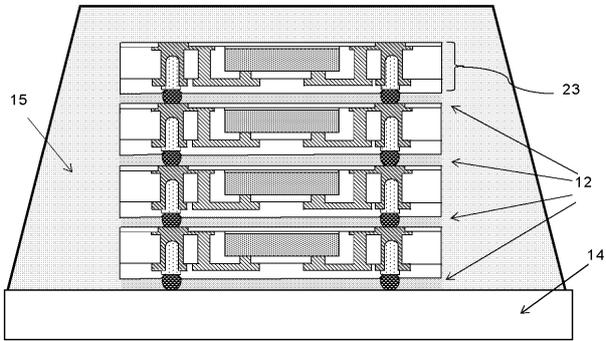
【図 22】



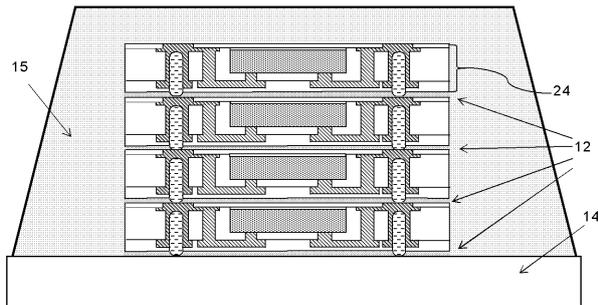
【図 21】



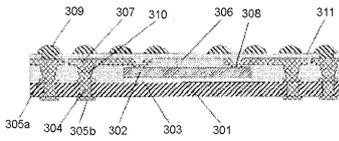
【図 23】



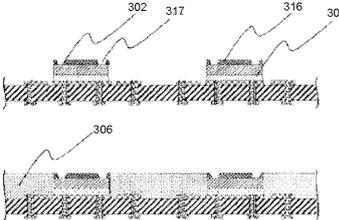
【図 24】



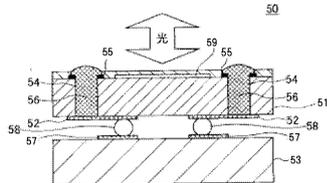
【図 27】



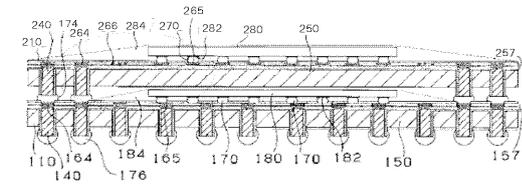
【図 28】



【図 25】



【図 26】



フロントページの続き

(51)Int.Cl.			F I		
H 0 5 K	1/11	(2006.01)	H 0 5 K	3/00	X
H 0 5 K	3/00	(2006.01)	H 0 5 K	3/28	D
H 0 5 K	3/28	(2006.01)	H 0 5 K	3/40	K
H 0 5 K	3/40	(2006.01)	C 2 5 D	7/00	G
C 2 5 D	7/00	(2006.01)	C 2 5 D	5/02	E
C 2 5 D	5/02	(2006.01)	H 0 1 L	21/88	T
H 0 1 L	21/3205	(2006.01)			
H 0 1 L	21/768	(2006.01)			
H 0 1 L	23/522	(2006.01)			

- (72)発明者 浅井 聡
群馬県安中市松井田町人見1番地10 信越化学工業株式会社 シリコン電子材料技術研究所内
- (72)発明者 近藤 和紀
群馬県安中市松井田町人見1番地10 信越化学工業株式会社 シリコン電子材料技術研究所内
- (72)発明者 菅生 道博
群馬県安中市松井田町人見1番地10 信越化学工業株式会社 シリコン電子材料技術研究所内
- (72)発明者 加藤 英人
群馬県安中市松井田町人見1番地10 信越化学工業株式会社 シリコン電子材料技術研究所内

審査官 木下 直哉

- (56)参考文献 特開2013-197382(JP,A)
特開2013-30593(JP,A)
国際公開第2011/122228(WO,A1)
特開2006-295114(JP,A)
米国特許出願公開第2011/0298110(US,A1)
米国特許出願公開第2008/0246126(US,A1)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 3 / 1 2 - 2 3 / 1 5
H 0 1 L 2 5 / 0 0 - 2 5 / 1 8
H 0 1 L 2 1 / 3 1 2
H 0 1 L 2 1 / 3 2 0 5
H 0 1 L 2 1 / 7 6 8
H 0 1 L 2 3 / 5 2 2
C 2 5 D 5 / 0 2
C 2 5 D 7 / 0 0
H 0 5 K 1 / 1 1
H 0 5 K 3 / 0 0
H 0 5 K 3 / 2 8
H 0 5 K 3 / 4 0