



(12) 发明专利

(10) 授权公告号 CN 110534577 B

(45) 授权公告日 2024. 02. 23

(21) 申请号 201910739513.7

H01L 21/28 (2006.01)

(22) 申请日 2019.08.12

H01L 21/34 (2006.01)

H01L 21/77 (2017.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 110534577 A

(43) 申请公布日 2019.12.03

(73) 专利权人 福建华佳彩有限公司

地址 351100 福建省莆田市涵江区涵中西路1号

(72) 发明人 陈宇怀

(74) 专利代理机构 福州市景弘专利代理事务所

(普通合伙) 35219

专利代理师 徐剑兵 郭鹏飞

(56) 对比文件

CN 211376645 U, 2020.08.28

CN 105633057 A, 2016.06.01

CN 208767303 U, 2019.04.19

CN 107910376 A, 2018.04.13

WO 2015027532 A1, 2015.03.05

US 2006175609 A1, 2006.08.10

WO 2019041553 A1, 2019.03.07

US 2017117302 A1, 2017.04.27

审查员 杨长庆

(51) Int. Cl.

H01L 29/786 (2006.01)

H01L 29/423 (2006.01)

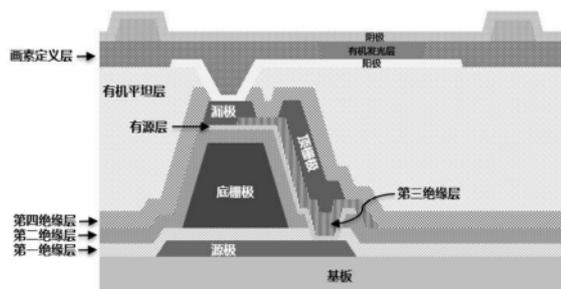
权利要求书1页 说明书4页 附图4页

(54) 发明名称

一种薄膜晶体管及制备方法

(57) 摘要

一种薄膜晶体管及制作方法,其中晶体管包括基板、基板上设置的底栅极,所述底栅极的上方还设置有有源层,所述有源层包括与底栅极的一侧面平行设置的部分,所述有源层的与底栅极侧面相对的部分的另一侧还与设置有顶栅极。区别于现有技术,相较于平面式薄膜晶体管,可以缩短薄膜晶体管沟道制程临界尺寸(Critical Dimension, CD),从而达到缩小整体器件占用面积,提高面板PPI;并且双栅极结构的垂直结构薄膜晶体管,具有更高的电子迁移率以及器件稳定性。



1. 一种薄膜晶体管,其特征在於,包括基板、基板上设置的底栅极,所述底栅极的上方还设置有有源层,所述有源层包括与底栅极的一侧面平行设置的部分,所述有源层的与底栅极侧面相对的部分的另一侧还与设置有顶栅极;

还包括第一电极,所述第一电极设置于基板上方、底栅极下方,所述有源层与第一电极接触;

还包括第二电极,所述第二电极设置于有源层上方,所述第二电极与有源层接触;

所述第一电极与底栅极之间设置有第一绝缘层;

所述底栅极与有源层之间设置有第二绝缘层,所述有源层与所述顶栅极之间设置有第三绝缘层。

2. 一种薄膜晶体管制备方法,所述薄膜晶体管为权利要求1所述的薄膜晶体管,其特征在於,包括如下步骤,图案化底栅极金属层,在底栅极金属层上设置第二绝缘层遮罩,在第二绝缘层上图案化有源层,使得有源层至少包括与底栅极的一侧面平行设置的部分,在该部分上设置第三绝缘层,在第三绝缘层上图案化顶栅极,使得顶栅极设置在有源层的与底栅极侧面相对的部分的另一侧。

3. 根据权利要求2所述的薄膜晶体管制备方法,其特征在於,还包括步骤,在基板上设置第一电极,在第一电极上设置第一绝缘层,在第一绝缘层上设置底栅极金属层;在设置第二绝缘层遮罩后进行步骤,蚀刻第二绝缘层、第一绝缘层得到过孔,暴露出第一电极,在第二绝缘层上图案化有源层还使得有源层与第一电极接触。

4. 根据权利要求2所述的薄膜晶体管制备方法,其特征在於,还包括步骤,在第三绝缘层上图案化顶栅极具体为,在第三绝缘层上设置金属层,对该金属层进行图案化,形成顶栅极,同时该金属层图案化出第二电极,所述第二电极与有源层接触。

一种薄膜晶体管及制备方法

技术领域

[0001] 本发明涉及新的TFT管设计,尤其涉及一种垂直结构的薄膜晶体管优化设计。

背景技术

[0002] 随着有源矩阵有机发光二极管显示器 (AMOLED) 和高性能有源矩阵液晶显示器 (AMLCD) 中的发展,为了得到高分辨率和高帧速的显示器,通常需要TFT具有较高的电流电压驱动能力,因此如何设计和制备高性能且小尺寸的薄膜晶体管成为越来越需要被攻克的研究课题。

[0003] IGZO是一种含有铟、镓和锌的非晶氧化物,载流子迁移率是非晶硅的20~30倍,可以大大提高TFT对像素电极的充放电速率,提高像素的响应速度,具备更快的面板刷新频率,可实现超高分辨率TFT-LCD。同时,现有的非晶硅生产线只需稍加改动即可兼容IGZO制程,因此在成本方面较低温多晶硅 (LTPS) 更有竞争力。

[0004] 氧化物半导体迁移率 ($10-30\text{cm}^2/\text{V}\cdot\text{s}$) 可满足AMOLED显示阵列基板驱动需求,且IGZO TFT器件相对低温多晶硅TFT拥有更优越的 I_{off} ,画素TFT只需要单栅极就可抑制漏电问题,有更利于TFT器件的小型化,实现超高分辨率TFT基板的制作。因此,搭配IGZO TFT驱动电路的高分辨率OLED显示器市场前景很好,为目前国内外主要面板制造厂研发热点。

[0005] 相较于平面式薄膜晶体管,可以缩短薄膜晶体管沟道制程临界尺寸 (Critical Dimension, CD),从而达到缩小整体器件占用面积,提高面板PPI。垂直结构TFT可以缩小器件面积,但是就现有的制程调试情况来看该结构的电子迁移率以及器件稳定性仍需进一步提高。双栅极TFT器件相较于传统单栅表现出更好的电学稳定性和更强的栅控能力,双栅IGZO TFT的负电压偏置或者正电压偏置引起的阈值电压漂移量均小于单栅IGZO TFT,相较于单栅结构,双栅器件的电流驱动能力得到了显著提高。

发明内容

[0006] 因此,需要提供一种薄膜晶体管以及搭载此晶体管的显示结构,相较于平面式薄膜晶体管,可以缩短薄膜晶体管沟道制程临界尺寸 (Critical Dimension, CD),从而达到缩小整体器件占用面积,提高面板PPI。

[0007] 为实现上述目的,发明人提供了一种薄膜晶体管,包括基板、基板上设置的底栅极,所述底栅极的上方还设置有有源层,所述有源层包括与底栅极的一侧面平行设置的部分,所述有源层的与底栅极侧面相对的部分的另一侧还与设置有顶栅极。

[0008] 进一步地,还包括第一电极,所述第一电极设置于基板上方、底栅极下方,所述有源层与第一电极接触。

[0009] 进一步地,还包括第二电极,所述第二电极设置于有源层上方,所述第二电极与有源层接触。

[0010] 具体地,所述第一电极与底栅极之间设置有第一绝缘层。

[0011] 具体地,所述底栅极与有源层之间设置有第二绝缘层,所述有源层与所述顶栅极

之间设置有第三绝缘层。

[0012] 一种薄膜晶体管制备方法,包括如下步骤,图案化底栅极金属层,在底栅极金属层上设置第二绝缘层遮罩,在第二绝缘层上图案化有源层,使得有源层至少包括与底栅极的一侧面平行设置的部分,在该部分上设置第三绝缘层,在第三绝缘层上图案化顶栅极,使得顶栅极设置在有源层的与底栅极侧面相对的部分的另一侧。

[0013] 具体地,还包括步骤,在基板上设置第一电极,在第一电极上设置第一绝缘层,在第一绝缘层上设置底栅极金属层;在设置第二绝缘层遮罩后进行步骤,蚀刻第二绝缘层、第一绝缘层得到过孔,暴露出第一电极,在第二绝缘层上图案化有源层还使得有源层与第一电极接触。

[0014] 具体地,还包括步骤,在第三绝缘层上图案化顶栅极具体为,在第三绝缘层上设置金属层,对该金属层进行图案化,形成顶栅极,同时该金属层图案化出第二电极,所述第二电极与有源层接触。

[0015] 区别于现有技术,相较于平面式薄膜晶体管,可以缩短薄膜晶体管沟道制程临界尺寸(Critical Dimension,CD),从而达到缩小整体器件占用面积,提高面板PPI;并且双栅极结构的垂直结构薄膜晶体管,具有更高的电子迁移率以及器件稳定性。

附图说明

[0016] 图1为本发明具体实施方式所述的薄膜晶体管示意图;

[0017] 图2为本发明具体实施方式所述的薄膜晶体管沟道示意图;

[0018] 图3为本发明具体实施方式所述的薄膜晶体管制程示意图;

[0019] 图4为本发明具体实施方式所述的连续成膜示意图;

[0020] 图5为本发明具体实施方式所述的两次金属成膜示意图;

[0021] 图6为本发明具体实施方式所述的双栅极结构扫描线示意图;

[0022] 图7为本发明具体实施方式所述的带垂直结构薄膜晶体管的OLED显示面板视图。

具体实施方式

[0023] 为详细说明技术方案的技术内容、构造特征、所实现目的及效果,以下结合具体实施例并配合附图详予说明。

[0024] 图1展示了本发明的一种薄膜晶体管及其上的OLED面板结构示意图,其中涉及了一种垂直结构的薄膜晶体管,所述垂直结构指的是借助栅极侧面形成有源层沟道的晶体管结构,垂直结构在现有的技术方案中一些会简化为栅极外侧的“U”字型结构,这也是垂直结构名称的由来。图2介绍了垂直结构的好处,我们可以看到实际上有源层可以处于一个 30° - 90° 的斜角范围,真正设计成完全竖直反倒不利于结构的稳定,也不方便有源层的图案化。从图2我们可以看到,由于有源层主要依附于底栅极侧壁处,考虑到缩短沟道长度的实际效果以及有源层的附着性,在图所示的截图角度中,底栅极至少有一个侧面与底面形成倾角 α ,底栅极的截面可以是等腰梯形、直角梯形、不规则多边形、三角形等。在这一实施例中,底栅极倾角 α 范围控制在 30° ~ 90° 之间,将根据实际设计需要以及制程能力定义具体数值。由于该倾角的存在,有源层实际沟道占用长度能够大幅度缩小。在我们的设计方案中,这里请看回图1,包括基板、基板上设置的底栅极,所述底栅极的上方还设置有有源层,所述

有源层包括与底栅极的一侧面平行设置的部分,所述有源层的与底栅极侧面相对的部分的另一侧还与设置有顶栅极。我们通过双栅极的设计,将顶栅极设置在有源层正对底栅极侧面的部分,使得晶体管具备更高的电子迁移率以及器件稳定性,还能够进一步地降低器件面积。

[0025] 本发明有源层材料优先采用IGZO、IZO、IGZTO等金属氧化物,但不仅限于此,诸如有机半导体、碳纳米管等半导体材料亦可以选用为本发明TFT有源层。对金属膜层、有机绝缘层、无机绝缘层、半导体层无特殊材料限定。

[0026] 在如图1所示的进一步的实施例中,还包括第一电极,所述第一电极设置于基板上方、底栅极下方,所述有源层与第一电极接触。第一电极为金属电极,通过金属层蚀刻产生。还包括第二电极,所述第二电极设置于有源层上方,所述第二电极与有源层接触。第一电极和第二电极可以分别设置为源极和漏极,从而达到晶体管构建的技术效果。

[0027] 在其他一些具体的实施例中,所述第一电极与底栅极之间设置有第一绝缘层。具体地,所述底栅极与有源层之间设置有第二绝缘层,所述有源层与所述顶栅极之间设置有第三绝缘层。通过构建上述绝缘层,能够使得双栅极、有源层之间能够正常工作。

[0028] 图3所示的实施例中,我们还介绍一种薄膜晶体管制备方法,包括如下步骤,

[0029] s3:图案化底栅极金属层,s4:在底栅极金属层上设置第二绝缘层遮罩,s5:在第二绝缘层上图案化有源层,使得有源层至少包括与底栅极的一侧面平行设置的部分,s6:在该部分上设置第三绝缘层,s7:在第三绝缘层上图案化顶栅极,使得顶栅极设置在有源层的与底栅极侧面相对的部分的另一侧。通过上述方法,能够在垂直结构的晶体管中利用底栅极的侧面布设有源层沟道,同时通过双栅极的设计进一步地提高有源层的电子迁移率,提高电流并进一步缩小晶体管面积。

[0030] 为了更好地实现有源层的功能,使得有源层与电极接触,具体地,还包括步骤,s1:在基板上设置第一电极,s2:在第一电极上设置第一绝缘层,在第一绝缘层上设置底栅极金属层;在步骤s4设置第二绝缘层遮罩后进行具体步骤,s41蚀刻第二绝缘层、第一绝缘层得到过孔,暴露出第一电极。步骤s5在第二绝缘层上图案化有源层还使得有源层与第一电极接触。在其他一些具体的实施例中,步骤s7,在第三绝缘层上图案化顶栅极具体为,在第三绝缘层上设置金属层,对该金属层进行图案化,形成顶栅极,同时该金属层图案化出第二电极,所述第二电极与有源层接触。通过上述方法,本发明的实施方案设计完整的垂直结构的顶栅极,从而达到提升电子迁移率的技术效果。

[0031] 在其他一些实施例中,本发明的TFT结构设计过程如下:

[0032] 第一步在玻璃或PI基板上制作第一电极,第一电极可以是源极信号线或者漏极,现以源极信号线为例。

[0033] 第二步在第一电极之上成膜覆盖第一绝缘层。

[0034] 第三步在第一绝缘层之上成膜并图案化底栅极金属层。

[0035] 第四步在栅极驱动电路上制作栅极绝缘层,并蚀刻出过孔露出第一电极表面。

[0036] 第五步成膜IGZO有源层并图案化有源层,通过第二绝缘层过孔连接有源层与第一电极,本发明有源层优选IGZO金属氧化物材料。

[0037] 第六步在有源层上成膜第三绝缘层,图案化第三绝缘层,露出一端有源层表面。

[0038] 第七步在第三绝缘层之上成膜第三金属层,并图案化作为顶栅极&第二电极,第二

电极可以是源极信号线或者漏极,现以漏极为例,通过第三绝缘层连接有源层。

[0039] 第八步在第三金属层制作钝化层(第四绝缘层)保护TFT免遭外界水/氧破坏。

[0040] 本实施例通过上述方案能够达到设计一种新型的垂直结构TFT,通过设计双栅极结构达到了提高有源层的电子迁移率,提高电流并进一步缩小晶体管面积的技术效果。

[0041] 在图4所示的实施例中,展示了在某些实施例下,我们可以在s41第二绝缘层蚀刻之后,通过连续成膜有源层与第三绝缘层的步骤,再同时使用灰阶光罩通过两次蚀刻定义出有源层及第三绝缘层的图案,从而能够进一步地减少一层光罩步骤,节约成本,提高制作效率。

[0042] 在图5所示的实施例中,我们还提供了一种将第二电极和顶栅极进行两次成膜的实施方式。具体地,在步骤s5之后,我们还进行步骤,在有源层的顶部的上方设置第二电极金属,再进行第三绝缘层的涂布,隔绝第二电极、有源层与外部接触,再进行步骤,s7,图案化顶栅极,使得顶栅极设置在有源层的与底栅极侧面相对的部分的另一侧。这样的好处在于能够使得第二电极与顶栅极之间隔绝得更为彻底。提高器件的稳定性。

[0043] 在图6所示的实施例中,为扫描线设置方案示意图,我们可以独立设置顶栅极扫描线,并与底栅极分属一侧,见上方第一栏,这种设计实施简便。还可以独立设置顶栅极扫描线,并与底栅极分属两侧,见第二栏,这种设计则稳定性更佳。另一些实施方案中,如第三栏所示,还可以通过蚀刻第三绝缘层过孔,使得顶栅极与底栅极连接。通过上述方法设计,能够使得面板的形态可以多样化,最终获得更丰富的产品功能。

[0044] 下面请看图7,为本发明薄膜晶体管顶发光OLED显示面板的结构示意图,还继续进行如下步骤,分别对应图7的a-f小图:

[0045] Step I 图案化第四绝缘层,形成过孔露出SD表面;

[0046] Step II 涂布整面有机平坦层,在第四绝缘层过孔处显影出有机层过孔露出SD表面;

[0047] Step III 平坦层上制作高反射金属阳极并图案化,通过过孔连接漏极;

[0048] Step IV 制作像素定义层并在阳极之上曝光显影出过孔露出阳极表面;

[0049] Step V 图案化起支撑基板与封装盖板的PS层;

[0050] Step VI. 在像素定义层过孔处,阳极之上蒸镀上有机发光层,并蒸镀金属阴极。

[0051] 最终完成顶发光结构的oled显示面板的制作。

[0052] 需要说明的是,尽管在本文中已经对上述各实施例进行了描述,但并非因此限制本发明的专利保护范围。因此,基于本发明的创新理念,对本文所述实施例进行的变更和修改,或利用本发明说明书及附图内容所作的等效结构或等效流程变换,直接或间接地将以上技术方案运用在其他相关的技术领域,均包括在本发明的专利保护范围之内。

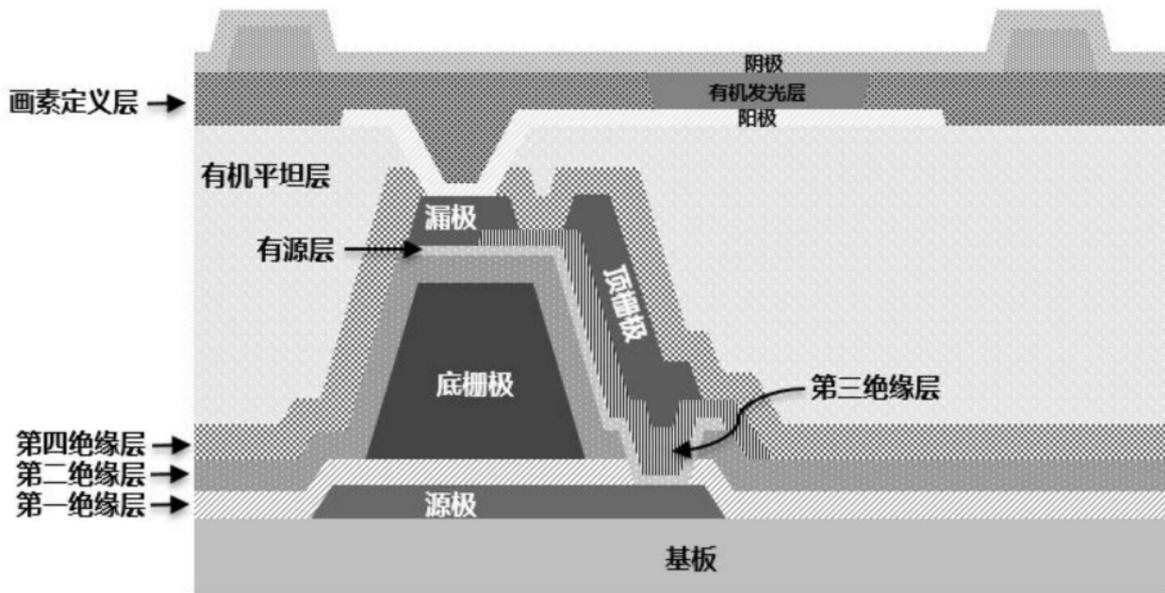


图1

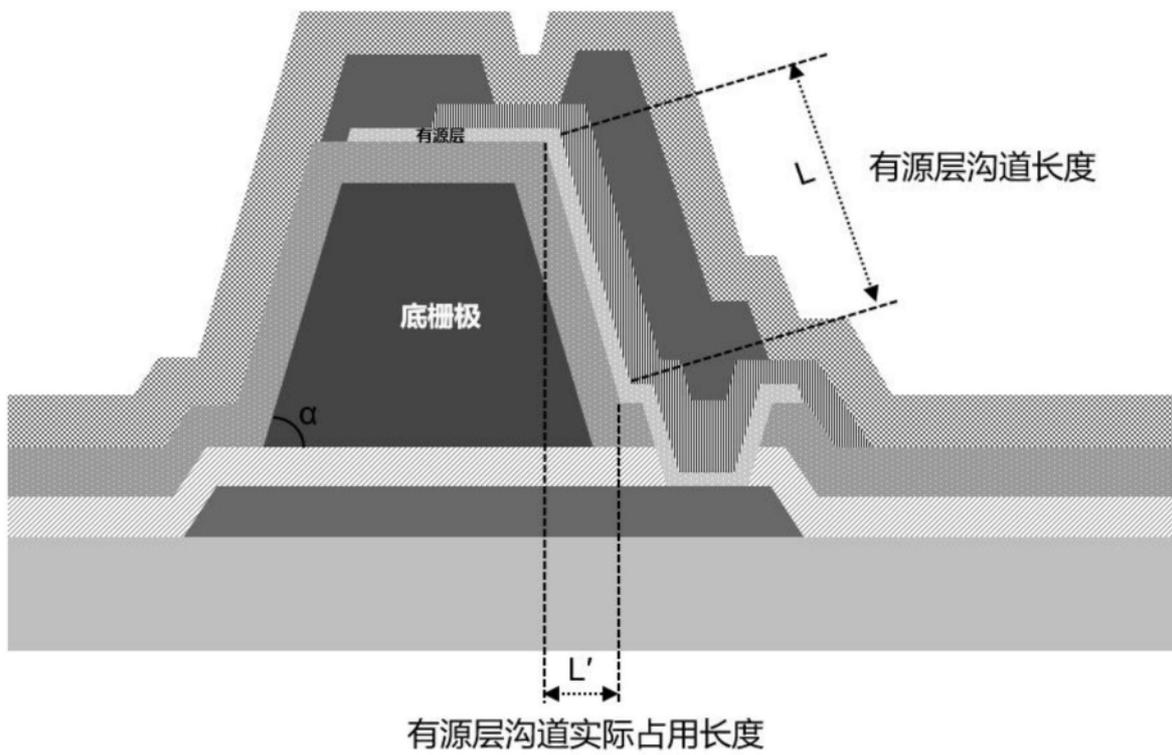


图2

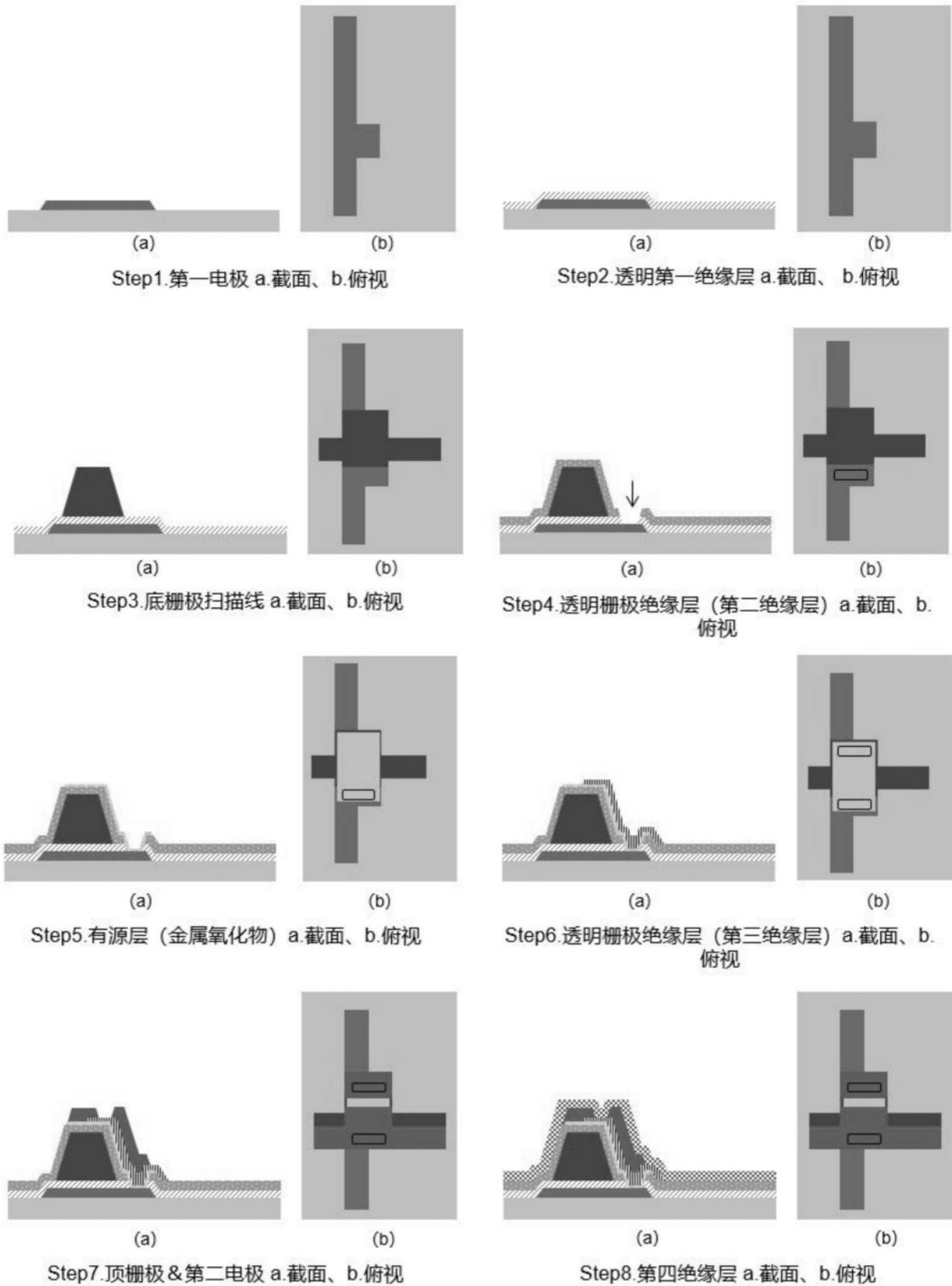


图3

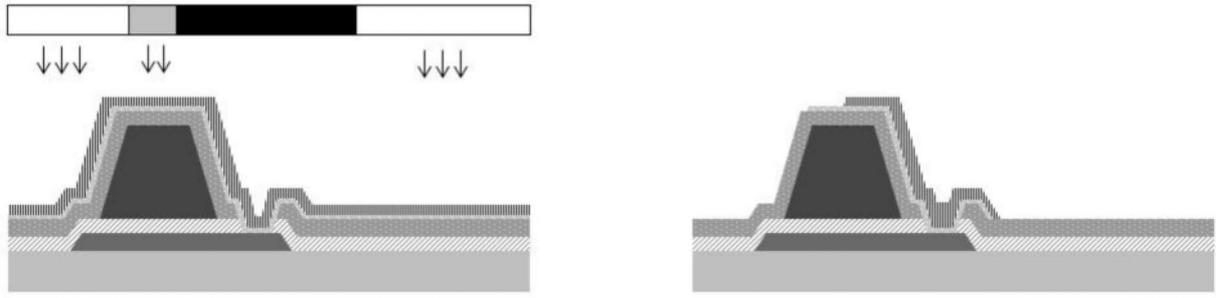


图4

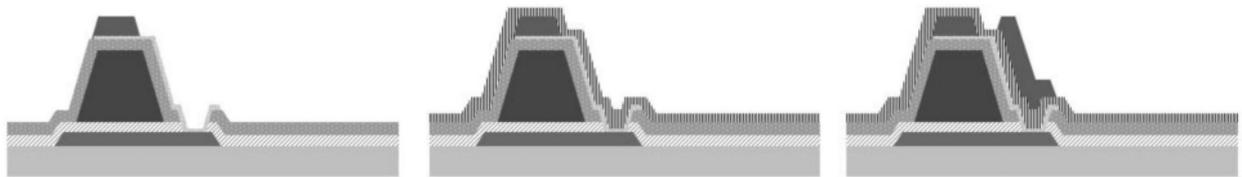


图5

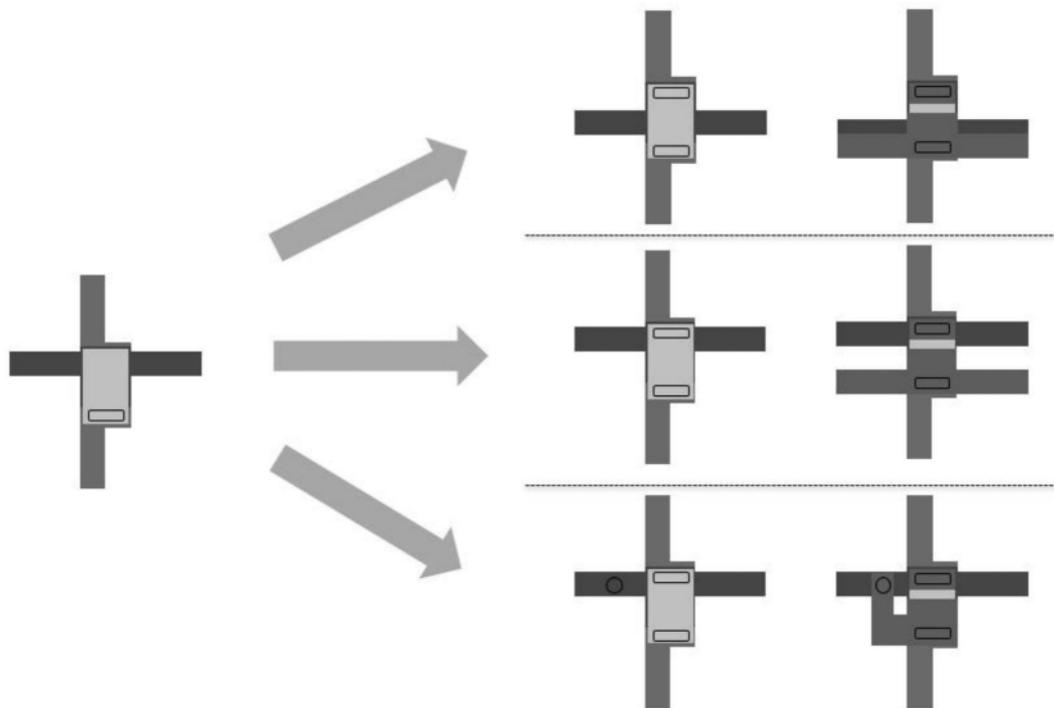


图6

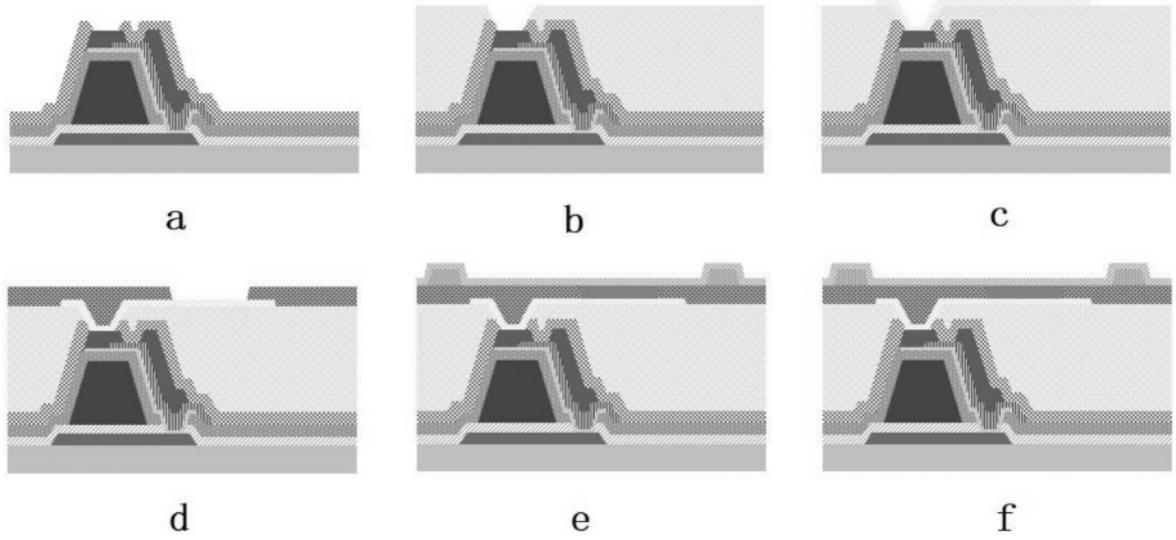


图7